

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成 26 年 7 月 24 日 (2014.7.24)

【公開番号】特開 2013-5007 (P2013-5007A)

【公開日】平成 25 年 1 月 7 日 (2013.1.7)

【年通号数】公開・登録公報 2013-001

【出願番号】特願 2011-130992 (P2011-130992)

【国際特許分類】

H 0 3 B 5/32 (2006.01)

H 0 3 B 5/30 (2006.01)

H 0 3 B 5/02 (2006.01)

【F I】

H 0 3 B 5/32

H 0 3 B 5/30 A

H 0 3 B 5/02 Z

【手続補正書】

【提出日】平成 26 年 6 月 6 日 (2014.6.6)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

入力端子と、

出力端子と、

前記入力端子に接続され、回路素子、第 1 の抵抗、第 2 の抵抗及びコンデンサーを有する信号調整部と、

前記入力端子及び前記出力端子に接続され、前記入力端子から入力される信号に基づく信号を前記出力端子に出力する信号形成部と、を含み、

前記回路素子は、一方端が前記入力端子に接続され、他の一方端が前記第 1 の抵抗の一方端、前記第 2 の抵抗の一方端及び前記コンデンサーの一方端に接続され、

前記第 1 の抵抗は、他の一方端が第 1 の電源に接続され、

前記第 2 の抵抗は、他の一方端が第 2 の電源に接続され、

前記コンデンサーは、他の一方端が前記第 2 の電源に接続されていることを特徴とする発振回路。

【請求項 2】

前記回路素子は、抵抗素子であることを特徴とする請求項 1 に記載の発振回路。

【請求項 3】

前記回路素子は、インダクターであることを特徴とする請求項 1 に記載の発振回路。

【請求項 4】

前記回路素子は、抵抗素子とインダクターとを直列に接続したものであることを特徴とする請求項 1 に記載の発振回路。

【請求項 5】

前記回路素子は、抵抗素子とインダクターとを並列に接続したものであることを特徴とする請求項 1 に記載の発振回路。

【請求項 6】

入力端子と、

出力端子と、

前記入力端子に接続され、発振子を有する信号発振部と、

前記信号発振部から出力される発振信号が伝搬される信号線に接続され、回路素子、第1の抵抗、第2の抵抗及びコンデンサーを有する信号調整部と、

前記信号線及び前記出力端子に接続され、前記発信信号に基づく信号を前記出力端子に出力する信号形成部と、を含み、

前記入力端子には、前記発振信号の周波数を制御するための所定の電圧が印加され、

前記回路素子は、一方端が前記信号線に接続され、他の一方端が前記第1の抵抗の一方端、前記第2の抵抗の一方端及び前記コンデンサーの一方端に接続され、

前記第1の抵抗は、他の一方端が第1の電源に接続され、

前記第2の抵抗は、他の一方端が第2の電源に接続され、

前記コンデンサーは、他の一方端が前記第2の電源に接続されていることを特徴とする発振器。

【請求項7】

前記回路素子は、抵抗素子であることを特徴とする請求項6に記載の発振器。

【請求項8】

前記回路素子は、インダクターであることを特徴とする請求項6に記載の発振器。

【請求項9】

前記回路素子は、抵抗素子とインダクターとを直列に接続したものであることを特徴とする請求項6に記載の発振器。

【請求項10】

前記回路素子は、抵抗素子とインダクターとを並列に接続したものであることを特徴とする請求項6に記載の発振器。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

[実施形態1]

本実施形態にかかる発振回路は、入力端子と、出力端子と、前記入力端子に接続され、回路素子、第1の抵抗、第2の抵抗及びコンデンサーを有する信号調整部と、前記入力端子及び前記出力端子に接続され、前記入力端子から入力される信号に基づく信号を前記出力端子に出力する信号形成部と、を含み、前記回路素子は、一方端が前記入力端子に接続され、他の一方端が前記第1の抵抗の一方端、前記第2の抵抗の一方端及び前記コンデンサーの一方端に接続され、前記第1の抵抗は、他の一方端が第1の電源に接続され、前記第2の抵抗は、他の一方端が第2の電源に接続され、前記コンデンサーは、他の一方端が前記第2の電源に接続されていることを特徴とする。

この構成によれば、信号調整部が入力端子に接続され、信号形成部が入力端子及び出力端子に接続されていることで、外部から入力端子に接続される装置（以降第1の装置と記載する）とのインピーダンス整合を信号形成部の回路変更をすることなく、信号調整部において行うことができる。これにより、インピーダンスの不整合が原因となって発生する副振動の低減を図ることができる。

上記の第1の電源は例えばVCC電源でよく、上記の第2の電源は例えばGNDでよい。上記したが、信号調整部は、回路素子、第1の抵抗、第2の抵抗及びコンデンサーを有し、回路素子は、一方端が入力端子に接続され、他の一方端が第1の抵抗の一方端、第2の抵抗の一方端及びコンデンサーの一方端に接続され、第1の抵抗は、他の一方端が第1の電源に接続され、第2の抵抗は、他の一方端が第2の電源に接続され、コンデンサーは、他の一方端が第2の電源に接続されている。この構成により、信号調整部は信号形成部に対するバイアス電圧を設定する機能を有するが、第1の抵抗と第2の抵抗とにより分圧

されたポイントに回路素子を介して入力端子が接続されているため、回路素子におけるインピーダンスを調整することで、容易に第１の装置とのインピーダンスの整合を取ることができる。また、コンデンサは、第１の電源及び第２の電源のノイズを原因とする変動による信号形成部に対する影響を軽減する効果を有する。第１の装置は、例えば、水晶発振子であり、ＳＡＷ共振子であり、セラミック振動子である。

〔実施形態２〕

上記実施形態にかかる発振回路のひとつは、前記回路素子は、抵抗素子であることが好ましい。

この構成によれば、回路素子として抵抗素子を用いることができる。適切なインピーダンスを有する抵抗素子を用いることで、信号形成部に対する適切なバイアス電圧を維持しながら第１の装置とのインピーダンス整合を容易にとることができる。

〔実施形態３〕

上記実施形態にかかる発振回路のひとつは、前記回路素子は、インダクターであることが好ましい。

この構成によれば、回路素子としてインダクターを用いることができる。適切なインピーダンスを有するインダクターを用いることで、信号形成部に対する適切なバイアス電圧を維持しながら第１の装置とのインピーダンス整合を容易にとることができる。

〔実施形態４〕

上記実施形態にかかる発振回路のひとつは、前記回路素子は、抵抗素子とインダクターとを直列に接続したものであることが好ましい。

この構成によれば、回路素子に抵抗素子とインダクターとを直列に接続したものをもちいることができる。適切なインピーダンスを有する抵抗素子及び適切なインピーダンスを有するインダクターを用いることで、信号形成部に対する適切なバイアス電圧を維持しながら第１の装置とのインピーダンス整合を容易にとることができる。

〔実施形態５〕

上記実施形態にかかる発振回路のひとつは、前記回路素子は、抵抗素子とインダクターとを並列に接続したものであることが好ましい。

この構成によれば、回路素子は、抵抗素子とインダクターとを並列に接続したものであることが好ましい。適切なインピーダンスを有する抵抗素子及び適切なインピーダンスを有するインダクターを用いることで、信号形成部に対する適切なバイアス電圧を維持しながら第１の装置とのインピーダンス整合を容易にとることができる。

〔実施形態６〕

本実施形態にかかる発振器は、入力端子と、出力端子と、前記入力端子に接続され、発振子を有する信号発振部と、前記信号発振部から出力される発振信号が伝搬される信号線に接続され、回路素子、第１の抵抗、第２の抵抗及びコンデンサを有する信号調整部と、前記信号線及び前記出力端子に接続され、前記発振信号に基づく信号を前記出力端子に出力する信号形成部と、を含み、前記入力端子には、前記発振信号の周波数を制御するための所定の電圧が印加され、前記回路素子は、一方端が前記信号線に接続され、他の一方端が前記第１の抵抗の一方端、前記第２の抵抗の一方端及び前記コンデンサの一方端に接続され、前記第１の抵抗は、他の一方端が第１の電源に接続され、前記第２の抵抗は、他の一方端が第２の電源に接続され、前記コンデンサは、他の一方端が前記第２の電源に接続されていることを特徴とする。

この構成によれば、発振器に信号発振部、信号調整部及び信号形成部が含まれ、信号調整部が、回路素子、第１の抵抗、第２の抵抗及びコンデンサを有し、回路素子は、一方端が信号線に接続され、他の一方端が第１の抵抗の一方端、第２の抵抗の一方端及びコンデンサの一方端に接続され、第１の抵抗は、他の一方端が第１の電源に接続され、第２の抵抗は、他の一方端が第２の電源に接続され、コンデンサは、他の一方端が第２の電源に接続されていることで、信号発振部の出力インピーダンスと信号調整部及び信号形成部との入力インピーダンスとの整合を信号調整部においてとることができる。第１の電源

は例えばVCC電源でよく、第2の電源は例えばGNDでよい。この構成により、信号調整部は信号形成部に対するバイアス電圧を設定する機能を有するが、第1の抵抗と第2の抵抗とにより分圧されたポイントに回路素子を介して信号線が接続されているため、回路素子の特性を調整することにより、容易に信号発振部とのインピーダンスの整合を取ることができる。

【実施形態7】

上記実施形態にかかる発振器のひとつは、前記回路素子は、抵抗素子であることを特徴とする。

この構成によれば、回路素子として抵抗素子を用いることができる。適切なインピーダンスを有する抵抗素子を用いることで、信号形成部に対する適切なバイアス電圧を維持しながら第1の装置とのインピーダンス整合を容易にとることができる。

【実施形態8】

上記実施形態にかかる発振器のひとつは、前記回路素子は、インダクターであることを特徴とする。

この構成によれば、回路素子としてインダクターを用いることができる。適切なインピーダンスを有するインダクターを用いることで、信号形成部に対する適切なバイアス電圧を維持しながら第1の装置とのインピーダンス整合を容易にとることができる。

【実施形態9】

上記実施形態にかかる発振器のひとつは、前記回路素子は、抵抗素子とインダクターとを直列に接続したものであることを特徴とする。

この構成によれば、回路素子に抵抗素子とインダクターとを直列に接続したものをもちいることができる。適切なインピーダンスを有する抵抗素子及び適切なインピーダンスを有するインダクターを用いることで、信号形成部に対する適切なバイアス電圧を維持しながら第1の装置とのインピーダンス整合を容易にとることができる。

【実施形態10】

上記適用例にかかる発振器のひとつは、前記回路素子は、抵抗素子とインダクターとを並列に接続したものであることを特徴とする。

この構成によれば、回路素子は、抵抗素子とインダクターとを並列に接続したものであることが好ましい。適切なインピーダンスを有する抵抗素子及び適切なインピーダンスを有するインダクターを用いることで、信号形成部に対する適切なバイアス電圧を維持しながら第1の装置とのインピーダンス整合を容易にとることができる。

【適用例1】

本適用例にかかる発振回路は、第1の入力端子と、第1の出力端子と、前記第1の入力端子に接続される信号調整部と、前記第1の入力端子及び前記第1の出力端子に接続される信号形成部と、を含み、前記信号調整部は、第1の素子、第1の抵抗、第2の抵抗及び第1のコンデンサーを有し、前記第1の素子は、一方端が前記第1の入力端子に接続され、他の一方端が前記第1の抵抗の一方端、前記第2の抵抗の一方端及び前記第1のコンデンサーの一方端に接続され、前記第1の抵抗は、他の一方端が第1の電源に接続され、前記第2の抵抗は、他の一方端が第2の電源に接続され、前記第1のコンデンサーは、他の一方端が前記第2の電源に接続され、前記信号形成部において、前記第1の出力端子から出力される信号は、前記第1の入力端子から入力された信号を基に形成されることを特徴とする。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0033

【補正方法】変更

【補正の内容】

【0033】

信号調整部10は、第1の素子（回路素子）13、第1の抵抗11、第2の抵抗12及び第1のコンデンサー14を有する。図1から分かるように、本実施形態における第1の

素子 1 3 は抵抗素子である。第 1 の素子 1 3 の一方端は第 1 の入力端子 4 に接続されている。第 1 の素子 1 3 の他の一方端は第 1 の抵抗 1 1 の一方端、第 2 の抵抗 1 2 の一方端及び第 1 のコンデンサー 1 4 の一方端に接続されている。第 1 の抵抗 1 1 の他の一方端は V_{cc} に接続されている。第 2 の抵抗 1 2 の他の一方端及び第 1 のコンデンサー 1 4 の他の一方端はいずれも Gnd に接続されている。第 1 のコンデンサー 1 4 は、第 1 の抵抗 1 1 と第 2 の抵抗 1 2 とによる分圧点の AC 成分による変動を押さえ、 V_{cc} にのったノイズ等による影響を軽減する役割を有する。