

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-173460

(P2006-173460A)

(43) 公開日 平成18年6月29日(2006.6.29)

(51) Int. Cl.

F I

テーマコード (参考)

H O 1 L 21/60 (2006.01)

H O 1 L 21/92 G O 4 E

H O 1 L 23/12 (2006.01)

H O 1 L 23/12 S O 1 P

審査請求 未請求 請求項の数 11 O L (全 20 頁)

(21) 出願番号 特願2004-366029 (P2004-366029)

(22) 出願日 平成16年12月17日(2004.12.17)

(71) 出願人 503121103

株式会社ルネサステクノロジ

東京都千代田区丸の内二丁目4番1号

(74) 代理人 100080001

弁理士 筒井 大和

(72) 発明者 嶋原 宏美

東京都千代田区丸の内二丁目4番1号 株式会社ルネサステクノロジ内

(72) 発明者 嶋原 久雄

東京都千代田区丸の内二丁目4番1号 株式会社ルネサステクノロジ内

(72) 発明者 矢島 明

東京都千代田区丸の内二丁目4番1号 株式会社ルネサステクノロジ内

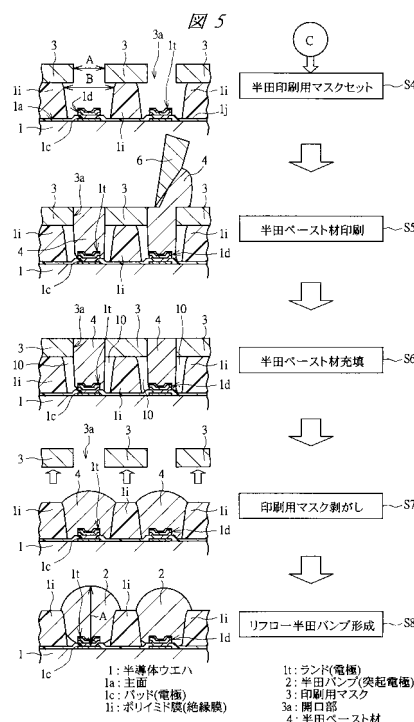
(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 狭パッドピッチでの突起電極形成の実現化を図る。

【解決手段】 半導体ウエハ1を準備し、半導体ウエハ1の主面1a上の複数のランド1tにおいてそれぞれ隣接するランド1t間に、複数のランド1tそれぞれを覆わないポリイミド膜1iを形成し、ポリイミド膜1i形成後、複数のランド1tそれぞれの上に半田ペースト材4を印刷用マスク3を介して印刷方法により塗布し、印刷用マスク3を取り外した後、半田ペースト材4を熱硬化させて半田バンプ2を形成することにより、狭パッドピッチにおいてもバンプ間での電氣的ショートが発生させることなく半田バンプ2を形成することができる。

【選択図】 図5



## 【特許請求の範囲】

## 【請求項 1】

- (a) 主面と、前記主面に対向する裏面と、前記主面に形成された集積回路とを有する半導体ウエハを準備する工程と、
- (b) 前記半導体ウエハの前記主面上に複数の電極を配置する工程と、
- (c) 前記複数の電極それぞれを覆わず、かつ前記複数の電極においてそれぞれ隣接する電極間に絶縁膜を形成する工程と、
- (d) 前記(c)工程の後、前記複数の電極それぞれの上に半田ペースト材を印刷方法により塗布する工程と、
- (e) 前記半田ペースト材を加熱して溶融し、その後、再結晶化させて突起電極を形成する工程とを有することを特徴とする半導体装置の製造方法。 10

## 【請求項 2】

- (a) 主面と、前記主面に対向する裏面と、前記主面に形成された集積回路とを有する半導体ウエハを準備する工程と、
- (b) 前記半導体ウエハの前記主面上に第 1 の間隔で複数の電極を配置する工程と、
- (c) 前記電極を覆い、かつ前記電極の一部を露出させる開口部を含む第 1 絶縁膜を形成する工程と、
- (d) それぞれの一端が前記複数の電極に電氣的に接続される複数の配線であって、前記複数の配線におけるそれぞれ他端部が前記第 1 の間隔よりも大きい第 2 の間隔で配置されるように、前記第 1 絶縁膜上に前記複数の配線を形成する工程と、 20
- (e) 前記複数の配線を覆い、かつ前記複数の配線におけるそれぞれ他端部を露出させる開口部を含む第 2 絶縁膜を形成する工程と、
- (f) 前記複数の配線において、それぞれ隣接する前記他端部の間に第 3 絶縁膜を形成する工程と、
- (g) 前記(f)工程の後、前記複数の配線におけるそれぞれの前記他端部上に半田ペースト材を印刷方法により塗布する工程と、
- (h) 前記半田ペースト材を加熱して溶融し、その後、硬化させて突起電極を形成する工程とを有することを特徴とする半導体装置の製造方法。

## 【請求項 3】

- 請求項 1 記載の半導体装置の製造方法において、前記(d)工程で前記半田ペースト材を前記印刷方法により塗布する際に、隣接する前記絶縁膜間の距離より開口距離が小さく形成された複数の開口部を有する印刷用マスクを準備し、前記印刷用マスクの前記開口部が前記絶縁膜間に配置されるように前記絶縁膜上に前記印刷用マスクを配置した後、前記印刷用マスクの前記開口部を介して前記絶縁膜間の前記電極上に前記半田ペースト材を塗布することを特徴とする半導体装置の製造方法。 30

## 【請求項 4】

- 請求項 3 記載の半導体装置の製造方法において、前記電極上に前記半田ペースト材を塗布した後、前記印刷用マスクを前記絶縁膜から離脱して前記半田ペースト材を前記絶縁膜間に埋め込み、その後、前記半田ペースト材を加熱溶融して前記電極上に前記突起電極を形成することを特徴とする半導体装置の製造方法。 40

## 【請求項 5】

- 請求項 1 記載の半導体装置の製造方法において、前記絶縁膜の高さは前記電極の高さより高いことを特徴とする半導体装置の製造方法。

## 【請求項 6】

- 請求項 1 記載の半導体装置の製造方法において、前記(c)工程で、前記絶縁膜を印刷方法でポリイミド樹脂によって形成することを特徴とする半導体装置の製造方法。

## 【請求項 7】

- 請求項 1 記載の半導体装置の製造方法において、前記(c)工程で前記絶縁膜を形成する際に、隣接する前記電極間に成形金型のキャビティが対向して配置されるように前記成形金型を配置し、前記キャビティ内に絶縁性樹脂を充填した後、前記成形金型を前記半導 50

体ウエハから離脱させて前記電極間に前記絶縁性樹脂からなる前記絶縁膜を形成することを特徴とする半導体装置の製造方法。

【請求項 8】

請求項 7 記載の半導体装置の製造方法において、前記絶縁性樹脂は熱硬化性樹脂であることを特徴とする半導体装置の製造方法。

【請求項 9】

請求項 1 記載の半導体装置の製造方法において、前記 (c) 工程で前記絶縁膜を形成する際に、前記半導体ウエハの前記主面上に絶縁性樹脂を塗布し、前記絶縁性樹脂を塗布した後に硬化し、更に前記絶縁性樹脂を硬化した後、隣接する前記電極間に打ち抜き金型の凹部が対向して配置され、かつ前記凹部内に前記絶縁性樹脂が充填されるように前記打ち抜き金型を前記絶縁性樹脂内に打ち込んで前記凹部内に前記絶縁性樹脂を充填させ、その後、前記打ち抜き金型を前記半導体ウエハから離脱させて前記電極間に前記絶縁性樹脂からなる前記絶縁膜を形成することを特徴とする半導体装置の製造方法。

10

【請求項 10】

請求項 9 記載の半導体装置の製造方法において、前記打ち抜き金型を前記半導体ウエハから離脱させた後、前記電極上に付着した前記絶縁性樹脂を除去する工程を有することを特徴とする半導体装置の製造方法。

【請求項 11】

請求項 1 記載の半導体装置の製造方法において、前記複数の電極における電極間ピッチは、0.2 mm 以下であることを特徴とする半導体装置の製造方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置の製造技術に関し、特に、狭パッドピッチでのバンプ形成に適用して有効な技術に関する。

【背景技術】

【0002】

BGA パッケージの実装方法では、BGA パッケージに形成されているソルダバンプとプリント回路基板に配線されたランドとを半田接合させる実装プロセスとしては、マスクをプリント回路基板上に装着し、該マスクの上から半田ペーストを塗り込ませることにより、前記マスク板に開けた穴の開口部よりプリント回路基板に配線されたランド上に半田ペーストが印刷される。半田ペーストが印刷された該ランドの位置と、構造体の貫通孔の位置とが合わさった状態にてプリント配線基板に貼り合わせる。貫通孔の位置と、BGA パッケージに形成されている各ソルダバンプの位置とが合わさった状態にて、BGA パッケージを搭載する（例えば、特許文献 1 参照）。

30

【特許文献 1】特開 2003 - 46230 号公報（図 1）

【発明の開示】

【発明が解決しようとする課題】

【0003】

パッケージサイズの小型化に伴い、突起電極（半田バンプ）間のピッチは、例えば、0.2 mm と非常に狭くなってきている。突起電極の形成方法としては、例えば、スクリーン印刷法やボール転写法などが知られている。

40

【0004】

前記スクリーン印刷法は、ペースト状態の半田を、印刷用マスクを介して半導体ウエハの電極（配線）に転写し、溶融・再結晶化（リフロー）して形成するものである。また、前記ボール転写法は、フラックス材を半導体ウエハに塗布後、予め突起電極をボール状に形成しておき、これを転写し、溶融・再結晶化（リフロー）して形成するものである。

【0005】

前記スクリーン印刷法では、印刷用マスクを介して半田バンプを形成するため、ボール径は例えば 0.15 mm 程度の形成が可能である。しかしながら、突起電極間のピッチが非

50

常に狭いと次のような問題が生じることを本発明者は見出した。印刷用マスクの開口部に充填された半田ペーストは、後のリフロー工程（熱処理）において、溶融・再結晶化することで形成するが、印刷用マスクを介したままリフロー処理を施すと印刷用マスクが熱により変形する問題や、加熱されたままの印刷用マスクでは、次にリフロー処理する半導体ウエハにダメージを与えてしまう恐れがあるため、複数の印刷用マスクを準備する必要がある。このため、製造コストが増加してしまう。この問題を防ぐために、半田ペースト材を塗布した後は、印刷用マスクを剥がした後に、リフロー処理を施す。しかしながら、印刷用マスクを剥がすと、印刷用マスクの開口部に充填されていた半田ペースト材が印刷用マスクの厚さの分だけ、塗布されるパッドの周辺に広がってしまう。これは、半田ペースト材が流動性を有するためである。パッケージの小型化に伴い、突起電極間のピッチが例えば0.2mmと非常に狭ピッチの場合、半田ペースト材が流出すると隣接する半田ペースト材と接触してしまう。この状態でリフローするとバンプ間で電氣的ショートが発生することが問題となる。

10

**【0006】**

また、前記ボール転写法では、ボールの数が多く、かつ小さいため、実装が困難であることが問題となる。更には、ボール転写法の場合、予め半田バンプを形成してから半導体ウエハの電極に転写するため、そのボール径は例えば0.3mmとスクリーン印刷法に比べ大きいと、パッケージの小型化には不利である。また、仮により小さなボール径で形成できたとしても、次のような問題がある。ボール転写法は、印刷用マスクのように各電極部に対して開口部が形成されたものに、半田バンプを転がしてそれぞれの開口部内に収める。しかしながら、半田バンプのボール径が小さすぎると、前記開口部に複数の半田バンプ、すなわち一箇所の電極に対し一つの半田バンプを正確に塗布することがスクリーン印刷法に比べ困難である。

20

**【0007】**

なお、前記特許文献1には、スキージを用いて印刷法でランド上に半田ペーストを印刷する方法が記載されているが、この方法では、狭パッドピッチにおいてはバンプ間ショートが発生するものと思われる。

**【0008】**

本発明の目的は、狭パッドピッチにおいて突起電極を容易に形成することができる半導体装置の製造方法を提供することにある。

30

**【0009】**

また、本発明の他の目的は、半導体装置の小型化を図ることができる半導体装置の製造方法を提供することにある。

**【0010】**

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

**【課題を解決するための手段】****【0011】**

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

40

**【0012】**

すなわち、本発明は、主面と、前記主面に対向する裏面と、前記主面に形成された集積回路とを有する半導体ウエハを準備する工程と、前記半導体ウエハの前記主面上に複数の電極を配置する工程と、前記複数の電極それぞれを覆わず、かつ前記複数の電極においてそれぞれ隣接する電極間に絶縁膜を形成する工程と、前記絶縁膜を形成する工程の後、前記複数の電極それぞれの上に半田ペースト材を印刷方法により塗布する工程と、前記半田ペースト材を加熱して溶融し、その後、再結晶化させて突起電極を形成する工程とを有するものである。

**【0013】**

また、本発明は、主面と、前記主面に対向する裏面と、前記主面に形成された集積回路

50

とを有する半導体ウエハを準備する工程と、前記半導体ウエハの前記主面上に第 1 の間隔で複数の電極を配置する工程と、前記電極を覆い、かつ前記電極の一部を露出させる開口部を含む第 1 絶縁膜を形成する工程と、それぞれの一端が前記複数の電極に電氣的に接続される複数の配線であって、前記複数の配線におけるそれぞれの他端部が前記第 1 の間隔よりも大きい第 2 の間隔で配置されるように、前記第 1 絶縁膜上に前記複数の配線を形成する工程と、前記複数の配線を覆い、かつ前記複数の配線におけるそれぞれの他端部を露出させる開口部を含む第 2 絶縁膜を形成する工程と、前記複数の配線において、それぞれ隣接する前記他端部の間に第 3 絶縁膜を形成する工程と、前記第 3 絶縁膜を形成する工程の後、前記複数の配線におけるそれぞれの前記他端部上に半田ペースト材を印刷方法により塗布する工程と、前記半田ペースト材を加熱して溶融し、その後、硬化させて突起電極を形成する工程とを有するものである。 10

【発明の効果】

【0014】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【0015】

複数の電極においてそれぞれ隣接する電極間に、複数の電極それぞれを覆わない絶縁膜を形成した後、複数の電極それぞれの上に半田ペースト材を印刷方法により塗布して突起電極を形成することにより、狭パッドピッチにおいても突起電極間での電氣的ショート（パンプ間ショート）を発生させることなく突起電極を容易に形成することができる。 20

【0016】

また、狭パッドピッチにおいても突起電極の形成が可能なため、半導体装置の小型化を図ることができる。

【発明を実施するための最良の形態】

【0017】

以下の実施の形態では特に必要なとき以外は同一または同様な部分の説明を原則として繰り返さない。

【0018】

さらに、以下の実施の形態では便宜上その必要があるときは、複数のセクションまたは実施の形態に分割して説明するが、特に明示した場合を除き、それらはお互いに無関係なものではなく、一方は他方の一部または全部の変形例、詳細、補足説明などの関係にある。 30

【0019】

また、以下の実施の形態において、要素の数など（個数、数値、量、範囲などを含む）に言及する場合、特に明示した場合および原理的に明らかに特定の数に限定される場合などを除き、その特定の数に限定されるものではなく、特定の数以上でも以下でも良いものとする。

【0020】

以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の機能を有する部材には同一の符号を付し、その繰り返しの説明は省略する。 40

【0021】

（実施の形態 1）

図 1 は本発明の実施の形態 1 の半導体装置の構造の一例を示す平面図、図 2 は図 1 に示す半導体装置の半田パンプの構造の一例を示す拡大部分断面図、図 3 は図 1 に示す半導体装置の組み立てに用いられる半導体ウエハの構造の一例を示す平面図、図 4 は図 1 に示す半導体装置の製造における絶縁膜形成までの組み立て手順の一例を示す製造プロセスフロー図、図 5 は図 1 に示す半導体装置の製造における半田ペースト材塗布の組み立て手順の一例を示す製造プロセスフロー図、図 6 は図 1 に示す半導体装置の製造における半田パンプ形成後の半導体ウエハの構造の一例を示す平面図、図 7 は図 6 に示す A 部の構造を示す 50

拡大部分平面図、図 8 は本発明の実施の形態 1 の変形例の半導体装置の構造を示す平面図、図 9 は図 8 に示す半導体装置の半田パンプの構造の一例を示す拡大部分断面図、図 10 は図 8 に示す変形例の半導体装置の製造における絶縁膜形成までの組み立て手順を示す製造プロセスフロー図、図 11 は図 8 に示す変形例の半導体装置の製造における半田ペースト材塗布の組み立て手順を示す製造プロセスフロー図、図 12 は図 8 に示す変形例の半導体装置の製造における半田パンプ形成後の半導体ウエハの一部の構造を示す拡大部分平面図である。

【0022】

図 1 に示す本実施の形態 1 の半導体装置 5 は、図 2 に示すように半導体チップ 1 s の主面 1 a に形成された複数の表面電極であるパッド 1 c それぞれに、突起電極である半田パンプ 2 が接続されているものであり、複数の半田パンプ 2 は、図 1 に示すように所定の間隔で格子状に配列されている。

10

【0023】

さらに、本実施の形態 1 の半導体装置 5 では、半導体チップ 1 s の主面 1 a 上において、それぞれ隣接する複数の半田パンプ 2 間に、絶縁膜であるポリイミド膜 1 i が形成されている。

【0024】

半導体装置 5 は、例えば、パッド 1 c の設置ピッチが、0.2 mm 以下の狭ピッチのものであり、主に半導体パッケージなどに組み込まれる。

【0025】

20

次に、本実施の形態 1 の半導体装置の製造方法について説明する。

【0026】

まず、主面 1 a と、主面 1 a に対向する裏面 1 b と、主面 1 a に形成された集積回路とを有する図 3 に示すような半導体ウエハ 1 を準備する。半導体ウエハ 1 の主面 1 a には、複数の素子形成領域 1 h が区画形成されており、それぞれの素子形成領域 1 h には、複数の表面電極であるパッド 1 c と前記集積回路とが形成されている。パッド 1 c は、例えば、アルミニウム合金によって形成されており、図 2 に示すように、その外周部を除いた中央部が保護膜 1 j から露出している。すなわち、半導体ウエハ 1 の主面 1 a 上には、薄い保護膜 1 j が形成され、この保護膜 1 j はパッド 1 c の外周部のみを覆っているが、パッド 1 c の中央部は覆っていない。

30

【0027】

また、本実施の形態 1 のパッド 1 c は、図 4 に示すように、隣接するパッド間のピッチ、つまりパッド間ピッチ (P) が、例えば、 $P = 0.2 \text{ mm}$  以下の狭パッドピッチのものである。

【0028】

その後、図 4 のステップ S 1 に示す Cu/Ni 配線形成を行う。ここでは、Cu/Ni 配線 1 d を各パッド 1 c に接続させて形成し、各パッド 1 c 上に Cu/Ni 配線 1 d からなるランド (電極) 1 t を形成する。ランド 1 t は、Cu 層 1 e と Ni 層 1 f とからなる。

【0029】

40

ランド形成後、ステップ S 2 に示すポリイミド膜形成を行う。ここでは、複数のパッド 1 c においてそれぞれ隣接するパッド 1 c 間に、複数のパッド 1 c それぞれを覆わない絶縁膜を形成する。本実施の形態における絶縁膜は、例えばポリイミド樹脂からなるポリイミド膜 1 i である。前記ポリイミド膜 1 i を形成する際、隣接するパッド 1 c 間 (ランド 1 t 間) に、例えば、印刷方法によりポリイミド膜 1 i を形成する。

【0030】

なお、図 4 のステップ S 2 に示すように、ポリイミド膜 1 i は、その高さ (厚さ) がランド 1 t の高さ (厚さ) より十分に高くなるようにランド 1 t 間に形成する。言い換えると、ポリイミド膜 1 i の上面がランド 1 t の上面よりも高い位置 (上方) になるように形成する。また、あまり高く形成すると、狭ピッチ間に形成することから細長い形状のポリ

50

イミド膜 1 i となり、前記ポリイミド膜 1 i が倒れる可能性もあるため、ポリイミド膜 1 i の高さは、パッド間ピッチ ( P ) の 1 / 2 程度もしくはそれ以下であることが好ましい。

【 0 0 3 1 】

その後、図 4 のステップ S 3 に示すように、Au めっき形成を行う。ここでは、各ランド 1 t の表面に Au めっき 1 g を形成してランド 1 t と半田の反応を良好にする。

【 0 0 3 2 】

Au めっき形成後、複数のランド 1 t それぞれの上に図 5 に示す半田ペースト材 4 を印刷方法により塗布する。まず、図 5 のステップ S 4 に示す印刷用マスク 3 を準備する。

【 0 0 3 3 】

なお、本実施の形態 1 の印刷用マスク 3 は、図 5 のステップ S 4 に示すように、隣接するポリイミド膜 1 i の端部間の距離 ( B ) より開口距離 ( A ) が小さく形成された複数の開口部 3 a を有しているものである。すなわち、隣接するポリイミド膜 1 i の端部間の距離 ( B ) > 印刷用マスク 3 の開口距離 ( A ) の関係となるような印刷用マスク 3 を用いる。

【 0 0 3 4 】

図 5 のステップ S 4 に示すように、印刷用マスク 3 の開口部 3 a が、隣接するポリイミド膜 1 i 間に配置されるようにポリイミド膜 1 i 上に印刷用マスク 3 を配置する。

【 0 0 3 5 】

その後、ステップ S 5 に示す半田ペースト材印刷を行う。半田ペースト材 4 は、例えば、半田とフラックスから成る。ここでは、印刷用マスク 3 の開口部 3 a を介してスキージ 6 でポリイミド膜 1 i 間のランド 1 t 上に半田ペースト材 4 を塗布する。さらに、前記塗布を続けることにより、ステップ S 6 に示す半田ペースト材充填を行う。すなわち、ポリイミド膜 1 i 間のランド 1 t 上に半田ペースト材 4 を充填する。

【 0 0 3 6 】

印刷用マスク 3 は、隣接するポリイミド膜 1 i の端部間の距離 ( B ) > 印刷用マスク 3 の開口距離 ( A ) の関係となるようなものを用いているが、印刷用マスク 3 の開口部 3 a において表面張力が働き、半田ペースト材 4 が立った状態に保持されるため、半田ペースト材 4 とポリイミド膜 1 i との間に隙間 1 0 が形成される。

【 0 0 3 7 】

その後、図 5 のステップ S 7 に示す印刷用マスク剥がしを行う。ここでは、印刷用マスク 3 をポリイミド膜 1 i から離脱させ、これにより、半田ペースト材 4 をポリイミド膜 1 i 間に隙間なく充填する。すなわち、印刷用マスク 3 を剥がすと開口部 3 a における表面張力が解かれ、流動性のある半田ペースト材 4 は隙間 1 0 に流れ込む。従って、印刷用マスク 3 の厚さ分に相当する半田ペースト材 4 は隙間 1 0 に流れ込み、またランド 1 t 間に配置されたポリイミド膜 1 i がダム代わりとなるため、隣接する半田ペースト材 4 が互いに接触することを抑制できる。

【 0 0 3 8 】

その後、図 5 のステップ S 8 に示すリフロー半田バンプ形成を行う。ここでは、リフロー処理により、半田ペースト材 4 を加熱溶融し、その後、再結晶化させて各ランド 1 t 上に半田バンプ 2 を形成する。すなわち、半田ペースト材 4 を溶融・再結晶化させて半田バンプ 2 を形成する。

【 0 0 3 9 】

なお、リフロー処理の前後において半田バンプ 2 の形状に変化は見られない。しかしながら、リフロー処理により、半田バンプ 2 は応力が少ない球体形状に変化しようとするため、図 5 のステップ S 8 に示すように、若干ではあるが直径 ( 高さ ) A はリフロー処理の前よりも大きくなる。

【 0 0 4 0 】

また、印刷用マスク 3 を取り外さずにリフロー処理を行うと、印刷用マスク 3 に半田ペースト材 4 のフラックスが付着し、マスク洗浄が必要になる。さらに、印刷用マスク 3 が

10

20

30

40

50

加熱された状態では次の半導体ウエハ 1 の印刷ができず、場合によっては印刷用マスク 3 が加熱により変形してしまうため、ウエハを 1 枚印刷するごとに印刷用マスク 3 を交換しなければならない。これでは量産性が悪く、製造コストも高くなる。

【0041】

したがって、本実施の形態 1 の半導体装置の製造方法では、印刷用マスク 3 を取り外した後に、半田ペースト材 4 に対するリフロー処理を行う。

【0042】

半田パンプ形成後、図 6 に示す半導体ウエハ 1 の主面 1 a 上の各素子形成領域 1 h には、図 7 の拡大図に示すように、格子状に配列された複数の半田パンプ 2 が設けられている。

10

【0043】

その後、ダイシングラインに沿ってダイシングを行って個片化することにより、図 1 に示す半導体装置 5 の組み立て完了となる。

【0044】

本実施の形態 1 の半導体装置の製造方法によれば、複数のランド 1 t においてそれぞれの隣接するランド 1 t 間に、複数のランド 1 t それぞれを覆わないポリイミド膜 1 i を形成した後、複数のランド 1 t それぞれの上に半田ペースト材 4 を印刷方法により塗布して半田パンプ 2 を形成することにより、隣接するランド 1 t 間に形成されたポリイミド膜 1 i がダムとなるため、狭パッドピッチにおいても半田パンプ 2 間での電氣的ショート（パンプ間ショート）を発生させることなく半田パンプ 2 を形成することができる。

20

【0045】

すなわち、ポリイミド膜 1 i がダムとなって実効的なパンプ間の距離が長くなるため、パンプ間での電氣的ショートを防止することができる。例えば、パッドピッチが、0.2 mm 以下の狭パッドピッチにおいて印刷方法での半田パンプ形成の実現化を図ることができる。

【0046】

また、狭パッドピッチに対応して半田パンプ 2 を形成することができるため、半導体チップ 1 s の小型化を図ることができ、その結果、半導体チップ 1 s を有する半導体装置 5 の小型化を図ることができる。

【0047】

さらに、印刷方法で狭パッドピッチに対応した半田パンプ 2 の形成を行うことができるため、ボール転写法に比べ組み立てにおける製造コストを抑えることができ、狭パッドピッチにおける半田パンプ 2 の形成を低コストで実現することができる。

30

【0048】

さらに、印刷方法で半田パンプを形成することで、ボール転写法に比べ小さい径の半田パンプ 2 を形成できるため、半導体装置 5 の小型化を図ることができる。

【0049】

次に、本実施の形態 1 の変形例について説明する。

【0050】

図 8 に示す変形例の半導体装置 1 1 は、半導体チップ 1 s におけるパッド 1 c の配列を、図 9 に示すように、再配線である Cu / Ni 配線 1 d によってピッチを拡大して再配列したものであり、パッド 1 c 間ピッチより、半田パンプ 2 間ピッチの方が大きくなっている。すなわち、狭パッドピッチに対応させるために、再配線によってパッドピッチよりランドピッチを大きくして半田パンプ 2 を搭載し易くしたものである。

40

【0051】

なお、半導体装置 1 1 においても複数の半田パンプ 2 は、図 8 に示すように所定の間隔で格子状に配列されている。さらに、半導体装置 1 1 においても、図 9 に示すようにそれぞれ隣接する複数の半田パンプ 2 間に、第 3 絶縁膜であるポリイミド膜 1 q が形成されている。

【0052】

50

また、半導体装置 11 も、半導体装置 5 と同様に、例えば、パッド 1c の設置ピッチが、0.2 mm 以下の狭ピッチのものである。また、再配列により半田バンプ 2 が形成されるバンブランド 1u のランドピッチを大きくしているが、半導体装置 11 における半田バンプ 2 間ピッチも 0.2 mm 以下の狭ピッチのものである。

【0053】

次に、変形例の半導体装置 11 の製造方法について説明する。

【0054】

まず、主面 1a と、主面 1a に対向する裏面 1b と、主面 1a に形成された集積回路とを有する図 3 に示すような半導体ウエハ 1 を準備する。半導体ウエハ 1 の主面 1a には、複数の素子形成領域 1h が区画形成されており、それぞれの素子形成領域 1h には、複数の表面電極であるパッド 1c と前記集積回路とが形成されている。パッド 1c は、例えば、アルミニウム合金によって形成されており、その隣接するパッド 1c 同士が、図 8 に示すように、第 1 の間隔 (Q) で配置されている。例えば、パッド 1c 間ピッチ (Q) が、 $Q = 0.2 \text{ mm}$  以下の狭パッドピッチで配置されている。

【0055】

その後、半導体ウエハ 1 の主面 1a 上において、図 9 に示すようにそれぞれのパッド 1c を覆い、かつパッド 1c の中央部 (一部) を露出させる開口部 1m を含む第 1 絶縁膜 1k を形成する。これにより、各パッド 1c は、その外周部を除いた中央部が露出している。すなわち、半導体ウエハ 1 の主面 1a 上には、薄い第 1 絶縁膜 1k が形成され、この第 1 絶縁膜 1k はパッド 1c の外周部のみを覆っているが、パッド 1c の中央部は覆っていない。

【0056】

その後、図 10 のステップ S11 に示す Cu/Ni 配線形成を行う。ここでは、図 9 に示すように、複数の Cu/Ni 配線 1d それぞれの一端が電氣的にパッド 1c に接続するように形成し、さらに、複数の Cu/Ni 配線 1d におけるそれぞれの他端部であるバンブランド 1u が、図 8 に示すように、第 1 の間隔 (Q) よりも大きい第 2 の間隔 (R) で配置されるように、第 1 絶縁膜 1k 上に複数の再配線である Cu/Ni 配線 1d を形成する。例えば、半田バンプ 2 間ピッチ (R) もパッド 1c 間ピッチと同様、 $R = 0.2 \text{ mm}$  以下の狭ピッチで配置されている。なお、Cu/Ni 配線 1d は、Cu 層 1e と Ni 層 1f とからなる。

【0057】

その後、図 9 に示すように、複数の Cu/Ni 配線 1d を覆い、かつ複数の Cu/Ni 配線 1d におけるそれぞれのバンブランド 1u を露出させる開口部 1p を含むポリイミド膜 (第 2 絶縁膜) 1n を形成する。

【0058】

その後、図 10 に示すステップ S12 に示すポリイミド膜形成を行う。ここでは、複数の Cu/Ni 配線 1d においてそれぞれ隣接するバンブランド 1u の間に、第 3 絶縁膜であるポリイミド膜 1q を形成する。その際、例えば、印刷方法によりポリイミド樹脂を用いて、隣接するバンブランド 1u 間にポリイミド膜 1q を形成する。

【0059】

なお、図 9 に示すように、ポリイミド膜 1q は、その高さ (厚さ) が、Cu/Ni 配線 1d のバンブランド 1u の高さ (厚さ) より十分に高くなるように形成する。言い換えると、第 3 絶縁膜 1q の上面がバンブランド 1u の上面、更には第 2 絶縁膜 1n の上面よりも高い位置 (上方) になるように形成する。また、半導体装置 5 と同様に、あまり高く形成すると、狭ピッチ間に形成することから細長い形状のポリイミド膜 1i となり、前記ポリイミド膜 1i が倒れる可能性もあるため、ポリイミド膜 1i の高さは、パッド間ピッチ (P) の  $1/2$  程度もしくはそれ以下であることが好ましい。

【0060】

その後、図 10 のステップ S13 に示すように、Au めっき形成を行う。ここでは、Cu/Ni 配線 1d における各バンブランド 1u の表面に Au めっき 1g を形成してバンプ

10

20

30

40

50

ランド 1 u と半田の反応を良好にする。

【 0 0 6 1 】

A u めっき形成後、複数の C u / N i 配線 1 d におけるそれぞれのバンブランド 1 u 上に図 1 1 に示す半田ペースト材 4 を印刷方法により塗布する。まず、図 1 1 のステップ S 1 4 に示す印刷用マスク 3 を準備する。

【 0 0 6 2 】

なお、印刷用マスク 3 は、図 5 に示すものと同様に、隣接するポリイミド膜 1 q の端部間の距離 ( B ) より開口距離 ( A ) が小さく形成された複数の開口部 3 a を有しているものである。すなわち、隣接するポリイミド膜 1 q の端部間の距離 ( B ) > 印刷用マスク 3 の開口距離 ( A ) の関係となるような印刷用マスク 3 を用いる。

10

【 0 0 6 3 】

図 1 1 のステップ S 1 4 に示すように、印刷用マスク 3 の開口部 3 a が、隣接するポリイミド膜 1 q 間に配置されるようにポリイミド膜 1 q 上に印刷用マスク 3 を配置する。

【 0 0 6 4 】

その後、ステップ S 1 5 に示す半田ペースト材印刷を行う。ここでは、印刷用マスク 3 の開口部 3 a を介してスキージ 6 でポリイミド膜 1 q 間の C u / N i 配線 1 d のバンブランド 1 u 上に半田ペースト材 4 を塗布する。さらに、前記塗布を続けることにより、ステップ S 1 6 に示す半田ペースト材充填を行う。すなわち、ポリイミド膜 1 q 間のバンブランド 1 u 上に半田ペースト材 4 を充填する。

【 0 0 6 5 】

印刷用マスク 3 は、隣接するポリイミド膜 1 i の端部間の距離 ( B ) > 印刷用マスク 3 の開口距離 ( A ) の関係となるようなものを用いているが、印刷用マスク 3 の開口部 3 a において表面張力が働き、半田ペースト材 4 が立った状態に保持されるため、半田ペースト材 4 とポリイミド膜 1 q との間に隙間 1 0 が形成される。

20

【 0 0 6 6 】

その後、ステップ S 1 7 に示す印刷用マスク剥がしを行う。ここでは、印刷用マスク 3 をポリイミド膜 1 q から離脱させ、これにより、半田ペースト材 4 をポリイミド膜 1 q 間に隙間なく充填する。すなわち、印刷用マスク 3 を剥がすと開口部 3 a の表面張力が解かれ、流動性のある半田ペースト材 4 は隙間 1 0 に流れ込む。従って、印刷用マスク 3 の厚さ分に相当する半田ペースト材 4 は隙間 1 0 に流れ込み、またバンブランド 1 u 間に配置されたポリイミド膜 1 q がダム代わりとなるため、隣接する半田ペースト材 4 が互いに接触することを抑制できる。

30

【 0 0 6 7 】

その後、図 1 1 のステップ S 1 8 に示すリフロー半田バンプ形成を行う。ここでは、リフロー処理により、半田ペースト材 4 を加熱溶融し、その後、再結晶化させて C u / N i 配線 1 d の各バンブランド 1 u 上に半田バンプ 2 を形成する。すなわち、半田ペースト材 4 を溶融・再結晶化させて半田バンプ 2 を形成する。

【 0 0 6 8 】

半田バンプ形成後、図 6 に示す半導体ウエハ 1 の主面 1 a 上の各素子形成領域 1 h には、図 1 2 の拡大図に示すように、格子状に配列された複数の半田バンプ 2 が設けられている。

40

【 0 0 6 9 】

その後、ダイシングラインに沿ってダイシングを行って個片化することにより、図 8 に示す変形例の半導体装置 1 1 の組み立て完了となる。

【 0 0 7 0 】

本実施の形態 1 の変形例の半導体装置 1 1 の製造方法においても、再配線である複数の C u / N i 配線 1 d においてそれぞれの隣接するバンブランド 1 u 間にポリイミド膜 1 q を形成し、その後、複数のバンブランド 1 u それぞれの上に半田ペースト材 4 を印刷方法により塗布して半田バンプ 2 を形成することにより、狭パッドピッチにおいても半田バンプ 2 間での電氣的ショート ( バンプ間ショート ) を発生させることなく半田バンプ 2 を形

50

成することができる。例えば、パッドピッチおよびランドピッチが、0.2 mm以下の狭パッドピッチにおいて印刷方法での半田パンプ形成の実現化を図ることができる。

【0071】

なお、変形例の半導体装置11の製造方法によって得られるその他の効果については、半導体装置5の製造方法によって得られる効果で説明したものと同様であるため、その重複説明は省略する。

【0072】

(実施の形態2)

図13は本発明の実施の形態2の半導体装置の製造における絶縁膜形成までの組み立て手順の一例を示す製造プロセスフロー図、図14は本発明の実施の形態2の半導体装置の製造における半田ペースト材塗布の組み立て手順の一例を示す製造プロセスフロー図である。

10

【0073】

本実施の形態2の半導体装置の製造方法は、パンプ形成方法の一例として、半導体ウエハ1の主面1a上で、パッド1cと接続する隣接したバンブランド1u間に配置する絶縁膜の形成方法と半田ペースト材4の塗布について説明するものである。

【0074】

まず、主面1aと、主面1aに対向する裏面1bと、主面1aに形成された集積回路とを有する図3に示すような半導体ウエハ1を準備し、その後、実施の形態1の変形例と同様に半導体ウエハ1の主面1a上に、パッド1cの外周部を覆う第1絶縁膜1kを形成する。

20

【0075】

その後、図13のステップS21に示すCu/Ni配線形成を行う。ここでは、パッド1cに電氣的に接続させてCu/Ni配線1dを形成し、また、Cu/Ni配線1dのバンブランド1uが露出するように第2絶縁膜であるポリイミド膜1nを第1絶縁膜1k上に形成する。なお、パッド1cのピッチ(P)は、例えば、 $P = 0.2 \text{ mm}$ 以下の狭パッドピッチで配置されている。

【0076】

その後、ステップS22に示す成形金型セットを行う。まず、Cu/Ni配線1dの隣接するバンブランド1u間に成形金型8のキャビティ8aが対向して配置されるようにガイドポストである成形金型8を配置する。すなわち、成形金型8のキャビティ8aがバンブランド1u間に対応し、かつキャビティ8aに隣接して形成された逃げ部8bがバンブランド1u上に対応するように成形金型8を配置する。その際、キャビティ8aおよび逃げ部8bのそれぞれの開口側を半導体ウエハ1の主面1aに対向させて配置する。

30

【0077】

その後、ステップS23に示すアンダーフィル注入を行う。すなわち、成形金型8のキャビティ8aに絶縁性樹脂であるアンダーフィル7を注入し、さらに、ステップS24に示すアンダーフィル充填を行って、それぞれのキャビティ8a内にアンダーフィル7を充填させる。

【0078】

なお、アンダーフィル7は、例えば、熱硬化性樹脂である。

40

【0079】

その後、図13のステップS25に示す成形金型エジェクトを行う。すなわち、ガイドポストである成形金型8を半導体ウエハ1から離脱させる。ここでは、成形金型8を上昇させて半導体ウエハ1から成形金型8を離脱させる。

【0080】

その後、ステップS26に示すアンダーフィル硬化バークを行ってアンダーフィル7を熱硬化させる。これにより、半導体ウエハ1の主面1a上の電極間、すなわちバンブランド1u間に絶縁性樹脂からなる絶縁膜1rを形成できる。

【0081】

50

その後、実施の形態 1 と同様に、それぞれのバンブランド 1 u 上に図 1 4 に示す半田ペースト材 4 を印刷方法により塗布する。まず、図 1 4 のステップ S 2 7 に示す印刷用マスク 3 を準備する。

【0082】

なお、印刷用マスク 3 は、図 5 に示すものと同様に、隣接する絶縁膜 1 r の端部間の距離 (B) より開口距離 (A) が小さく形成された複数の開口部 3 a を有しているものである。すなわち、隣接する絶縁膜 1 r の端部間の距離 (B) > 印刷用マスク 3 の開口距離 (A) の関係となるような印刷用マスク 3 を用いる。

【0083】

図 1 4 のステップ S 2 7 に示すように、印刷用マスク 3 の開口部 3 a が、隣接する絶縁膜 1 r 間に配置されるように絶縁膜 1 r 上に印刷用マスク 3 を配置する。

10

【0084】

その後、ステップ S 2 8 に示す半田ペースト材印刷を行う。ここでは、印刷用マスク 3 の開口部 3 a を介してスキージ 6 で絶縁膜 1 r 間のバンブランド 1 u 上に半田ペースト材 4 を塗布する。さらに、前記塗布を続けることにより、ステップ S 2 9 に示す半田ペースト材充填を行う。すなわち、絶縁膜 1 r 間のバンブランド 1 u 上に半田ペースト材 4 を充填する。

【0085】

印刷用マスク 3 は、隣接するポリイミド膜 1 i の端部間の距離 (B) > 印刷用マスク 3 の開口距離 (A) の関係となるようなものを用いているが、印刷用マスク 3 の開口部 3 a において表面張力が働き、半田ペースト材 4 が立った状態に保持されるため、半田ペースト材 4 と絶縁膜 1 r との間に隙間 1 0 が形成される。

20

【0086】

その後、ステップ S 3 0 に示す印刷用マスク剥がしを行う。ここでは、印刷用マスク 3 を絶縁膜 1 r から離脱させ、これにより、半田ペースト材 4 を絶縁膜 1 r 間に隙間なく充填する。すなわち、印刷用マスク 3 を剥がすと開口部 3 a の表面張力が解かれ、流動性のある半田ペースト材 4 は隙間 1 0 に流れ込む。従って、印刷用マスク 3 の厚さ分に相当する半田ペースト材 4 は隙間 1 0 に流れ込み、またバンブランド 1 u 間に配置された絶縁膜 1 r がダム代わりとなるため、隣接する半田ペースト材 4 が互いに接触することを抑制できる。

30

【0087】

その後、図 1 4 のステップ S 3 1 に示すリフロー半田バンプ形成を行う。ここでは、リフロー処理により、半田ペースト材 4 を加熱溶融し、その後、硬化させて Cu / Ni 配線 1 d の各バンブランド 1 u 上に半田バンプ 2 を形成する。すなわち、半田ペースト材 4 を熱硬化させて半田バンプ 2 を形成する。

【0088】

本実施の形態 2 の半導体装置の製造方法においても、再配線である複数の Cu / Ni 配線 1 d においてそれぞれの隣接するバンブランド 1 u 間に絶縁膜 1 r を形成し、その後、複数のバンブランド 1 u それぞれの上に半田ペースト材 4 を印刷方法により塗布して半田バンプ 2 を形成することにより、狭パッドピッチにおいても半田バンプ 2 間での電氣的ショート (バンプ間ショート) を発生させることなく半田バンプ 2 を形成することができる。

40

【0089】

なお、本実施の形態 2 の半導体装置の製造方法によって得られるその他の効果については、実施の形態 1 の半導体装置 5 の製造方法によって得られる効果で説明したものと同様であるため、その重複説明は省略する。

【0090】

(実施の形態 3)

図 1 5 は本発明の実施の形態 3 の半導体装置の製造における絶縁膜形成までの組み立て手順の一例を示す製造プロセスフロー図、図 1 6 は本発明の実施の形態 3 の半導体装置の

50

製造における半田ペースト材塗布の組み立て手順の一例を示す製造プロセスフロー図である。

【0091】

本実施の形態3の半導体装置の製造方法は、バンプ形成方法の一例として、半導体ウエハ1の主面1a上で、パッド1cと接続する隣接したバンプランド1u間に配置する絶縁膜の形成方法と半田ペースト材4の塗布について説明するものである。

【0092】

まず、主面1aと、主面1aに対向する裏面1bと、主面1aに形成された集積回路とを有する図3に示すような半導体ウエハ1を準備し、その後、実施の形態1の変形例と同様にして半導体ウエハ1の主面1a上に、パッド1cの外周部を覆う第1絶縁膜1kを形成する。

【0093】

その後、図15のステップS41に示すCu/Ni配線形成を行う。ここでは、パッド1cに電氣的に接続させてCu/Ni配線1dを形成し、また、Cu/Ni配線1dのバンプランド1uが露出するように第2絶縁膜であるポリイミド膜1nを第1絶縁膜1k上に形成する。なお、パッド1cのピッチ(P)は、例えば、 $P = 0.2 \text{ mm}$ 以下の狭パッドピッチで配置されている。

【0094】

その後、図15のステップS42に示すアンダーフィル印刷を行う。ここでは、半導体ウエハ1の主面1a上にスキージ6を用いて絶縁性樹脂であるアンダーフィル7を塗布する。なお、アンダーフィル7は、例えば、熱硬化性樹脂である。

【0095】

その後、ステップS43に示すアンダーフィル硬化ベークを行ってアンダーフィル7を熱硬化させる。

【0096】

その後、ステップS44に示す打ち抜き金型押し込みを行う。ここでは、凹部9aとこれに隣接する逃げ部9bとを有するくし型金型である打ち抜き金型9を準備し、凹部9aおよび逃げ部9bの開口側がアンダーフィル7と対向するように打ち抜き金型9を配置する。

【0097】

その後、ステップS45に示す打ち抜き金型セットを行う。ここでは、隣接するバンプランド1u間に打ち抜き金型9の凹部9aが対向して配置され、かつバンプランド1u上に逃げ部9bが対向して配置されるようにアンダーフィル7上に打ち抜き金型9を配置した後、打ち抜き金型9の凹部9a内にアンダーフィル7が充填されるように打ち抜き金型9をアンダーフィル7内に打ち込む。これにより、凹部9a内にアンダーフィル7が充填される。

【0098】

その後、ステップS46に示す打ち抜き金型取出しを行う。すなわち、打ち抜き金型9を半導体ウエハ1から離脱させる。ここでは、打ち抜き金型9を上昇させて半導体ウエハ1から打ち抜き金型9を離脱させる。これにより、半導体ウエハ1の主面1a上の電極間、すなわちバンプランド1u間に絶縁性樹脂からなる絶縁膜1rを配置できる。

【0099】

その後、図16のステップS47に示す電極部アンダーフィル除去を行う。ここでは、電極上、すなわちバンプランド1u上に付着したアンダーフィル7を、例えば、アッシング方法などで除去する。

【0100】

その後、ステップS48に示す半田ペースト材印刷を行う。ここでは、直接スキージ6で絶縁膜1r間のバンプランド1u上に半田ペースト材4を塗布する。本実施の形態3では、絶縁膜1rが熱硬化性樹脂からなるアンダーフィル7を用いるため、形成された絶縁膜1rは実施の形態1で用いるポリイミド樹脂よりも硬度が高いため、印刷用マスク3を

10

20

30

40

50

使用しなくても、この絶縁膜 1 r 自体をマスク代わりとして用いることが可能である。これにより、印刷用マスク 3 を使用しない分、実施の形態 1 に比べ製造コストを低減することが可能である。さらに、前記塗布を続けてステップ S 4 9 に示す半田ペースト材充填を行う。すなわち、絶縁膜 1 r 間のパンプランド 1 u 上に半田ペースト材 4 を充填する。

【0101】

その後、ステップ S 5 0 に示すリフロー半田パンプ形成を行う。ここでは、リフロー処理により、半田ペースト材 4 を加熱溶解し、その後、硬化させて各パンプランド 1 u 上に半田パンプ 2 を形成する。すなわち、半田ペースト材 4 を熱硬化させて半田パンプ 2 を形成する。

【0102】

本実施の形態 3 の半導体装置の製造方法においても、再配線である複数の Cu / Ni 配線 1 d においてそれぞれの隣接するパンプランド 1 u 間に絶縁膜 1 r を形成し、その後、複数のパンプランド 1 u それぞれの上に半田ペースト材 4 を印刷方法により塗布して半田パンプ 2 を形成することにより、狭パッドピッチにおいても半田パンプ 2 間での電氣的ショート（パンプ間ショート）を発生させることなく半田パンプ 2 を形成することができる。

【0103】

なお、本実施の形態 3 の半導体装置の製造方法によって得られるその他の効果については、実施の形態 1 の半導体装置 5 の製造方法によって得られる効果で説明したものと同様であるため、その重複説明は省略する。

【0104】

以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記発明の実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【0105】

例えば、前記実施の形態 1 および 2 では、半田ペースト材 4 を塗布する際に、印刷用マスク 3 を介して塗布する場合を説明したが、電極間に配置される絶縁膜が十分に硬質である場合には、印刷用マスク 3 は用いなくてもよい。

【0106】

また、前記実施の形態 3 では、印刷用マスク 3 を用いないで直接半田ペースト材 4 を塗布する場合を説明したが、前記実施の形態 3 においても、電極間に配置される絶縁膜の硬さが十分でない場合などには、印刷用マスク 3 を用いて半田ペースト材 4 を塗布してもよい。

【0107】

また、前記実施の形態 1 では、ポリイミド膜 1 i の形成方法として印刷方法について説明したが、これに限定されるものではなく、例えばホトマスクを用いて形成してもよい。

【産業上の利用可能性】

【0108】

本発明は、突起電極の形成技術および半導体製造技術に好適である。

【図面の簡単な説明】

【0109】

【図 1】本発明の実施の形態 1 の半導体装置の構造の一例を示す平面図である。

【図 2】図 1 に示す半導体装置の半田パンプの構造の一例を示す拡大部分断面図である。

【図 3】図 1 に示す半導体装置の組み立てに用いられる半導体ウエハの構造の一例を示す平面図である。

【図 4】図 1 に示す半導体装置の製造における絶縁膜形成までの組み立て手順の一例を示す製造プロセスフロー図である。

【図 5】図 1 に示す半導体装置の製造における半田ペースト材塗布の組み立て手順の一例を示す製造プロセスフロー図である。

【図 6】図 1 に示す半導体装置の製造における半田パンプ形成後の半導体ウエハの構造の

10

20

30

40

50

一例を示す平面図である。

【図 7】図 6 に示す A 部の構造を示す拡大部分平面図である。

【図 8】本発明の実施の形態 1 の変形例の半導体装置の構造を示す平面図である。

【図 9】図 8 に示す半導体装置の半田パンプの構造の一例を示す拡大部分断面図である。

【図 10】図 8 に示す変形例の半導体装置の製造における絶縁膜形成までの組み立て手順を示す製造プロセスフロー図である。

【図 11】図 8 に示す変形例の半導体装置の製造における半田ペースト材塗布の組み立て手順を示す製造プロセスフロー図である。

【図 12】図 8 に示す変形例の半導体装置の製造における半田パンプ形成後の半導体ウエハの一部の構造を示す拡大部分平面図である。

10

【図 13】本発明の実施の形態 2 の半導体装置の製造における絶縁膜形成までの組み立て手順の一例を示す製造プロセスフロー図である。

【図 14】本発明の実施の形態 2 の半導体装置の製造における半田ペースト材塗布の組み立て手順の一例を示す製造プロセスフロー図である。

【図 15】本発明の実施の形態 3 の半導体装置の製造における絶縁膜形成までの組み立て手順の一例を示す製造プロセスフロー図である。

【図 16】本発明の実施の形態 3 の半導体装置の製造における半田ペースト材塗布の組み立て手順の一例を示す製造プロセスフロー図である。

【符号の説明】

【0110】

20

- 1 半導体ウエハ
- 1 a 主面
- 1 b 裏面
- 1 c パッド（電極）
- 1 d Cu / Ni 配線
- 1 e Cu 層
- 1 f Ni 層
- 1 g Au めっき
- 1 h 素子形成領域
- 1 i ポリイミド膜（絶縁膜）
- 1 j 保護膜
- 1 k 第 1 絶縁膜
- 1 m 開口部
- 1 n ポリイミド膜（第 2 絶縁膜）
- 1 p 開口部
- 1 q ポリイミド膜（第 3 絶縁膜）
- 1 r 絶縁膜
- 1 s 半導体チップ
- 1 t ランド（電極）
- 1 u パンプランド（他端部）
- 2 半田パンプ（突起電極）
- 3 印刷用マスク
- 3 a 開口部
- 4 半田ペースト材
- 5 半導体装置
- 6 スキージ
- 7 アンダーフィル（絶縁性樹脂）
- 8 成形金型
- 8 a キャビティ
- 8 b 逃げ部

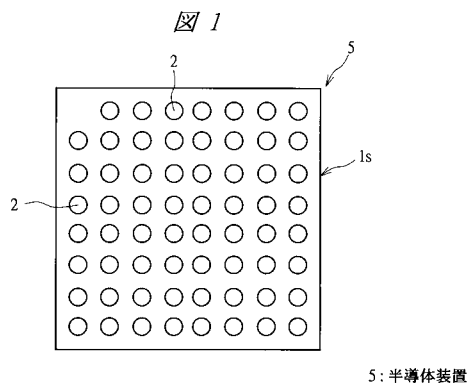
30

40

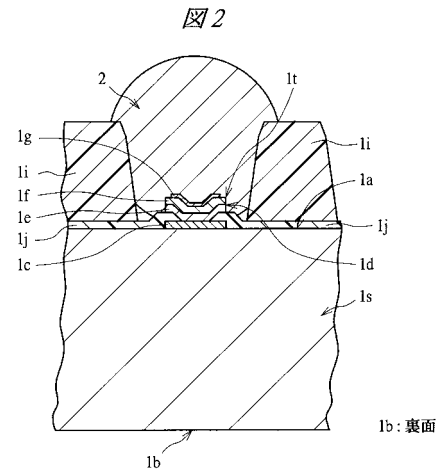
50

- 9 打ち抜き金型
- 9 a 凹部
- 9 b 逃げ部
- 10 隙間
- 11 半導体装置
- Q 第1の間隔
- R 第2の間隔

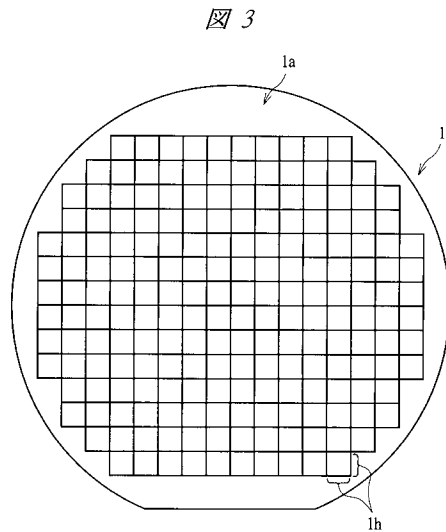
【図1】



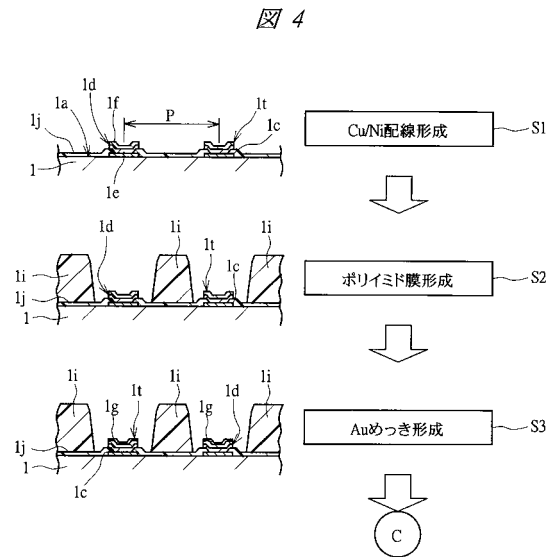
【図2】



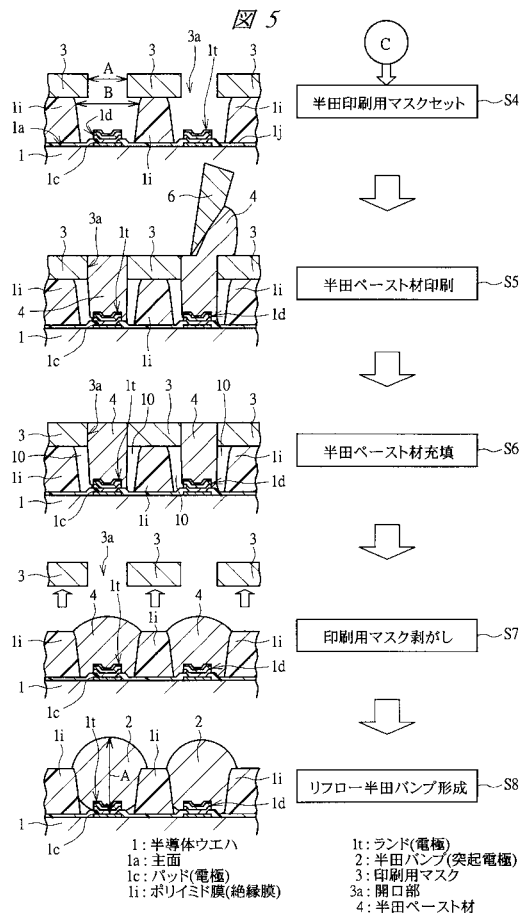
【図3】



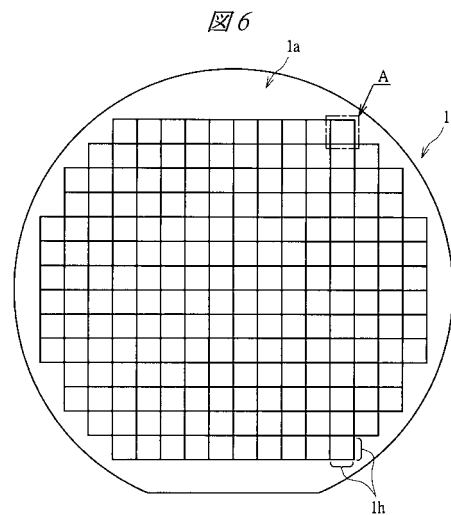
【図4】



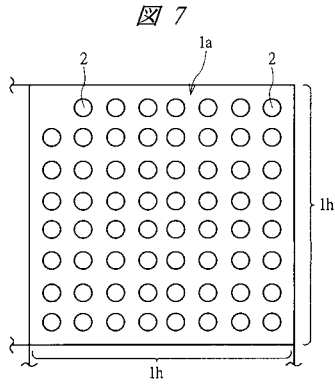
【図5】



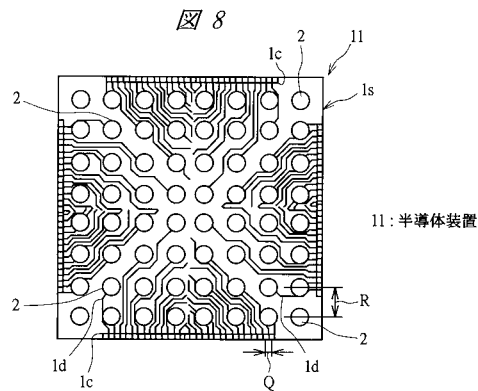
【図6】



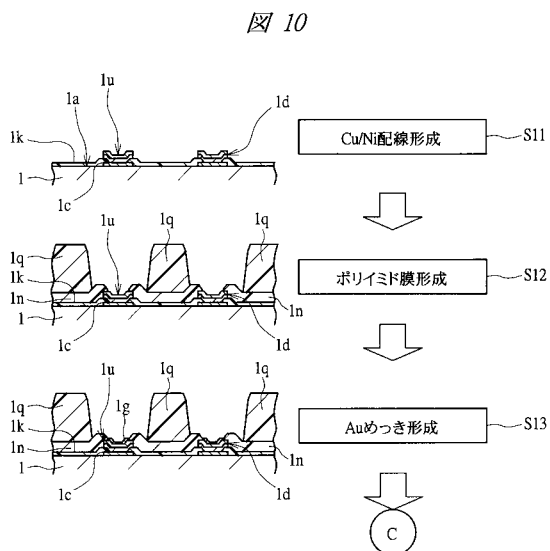
【図 7】



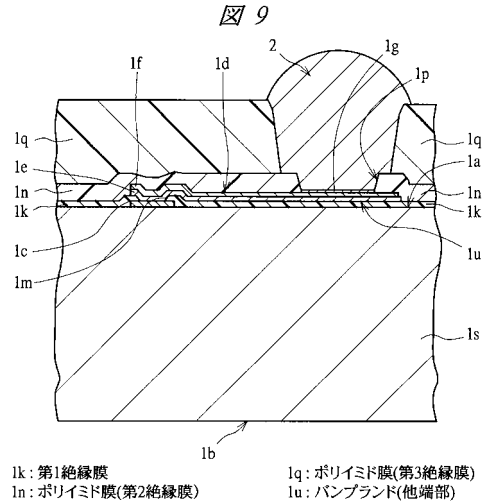
【図 8】



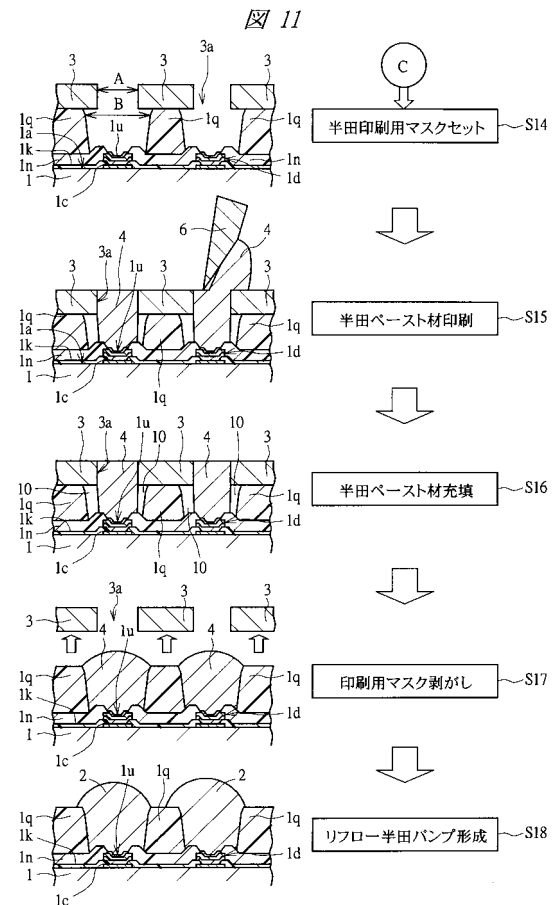
【図 10】



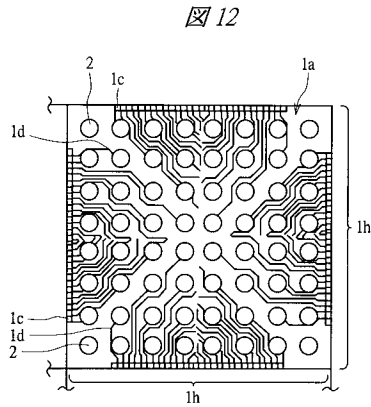
【図 9】



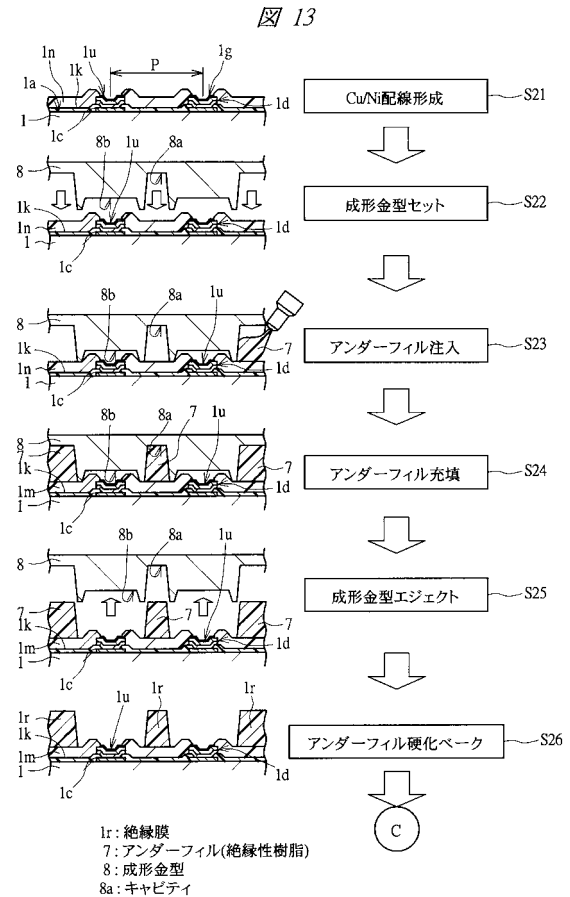
【図 11】



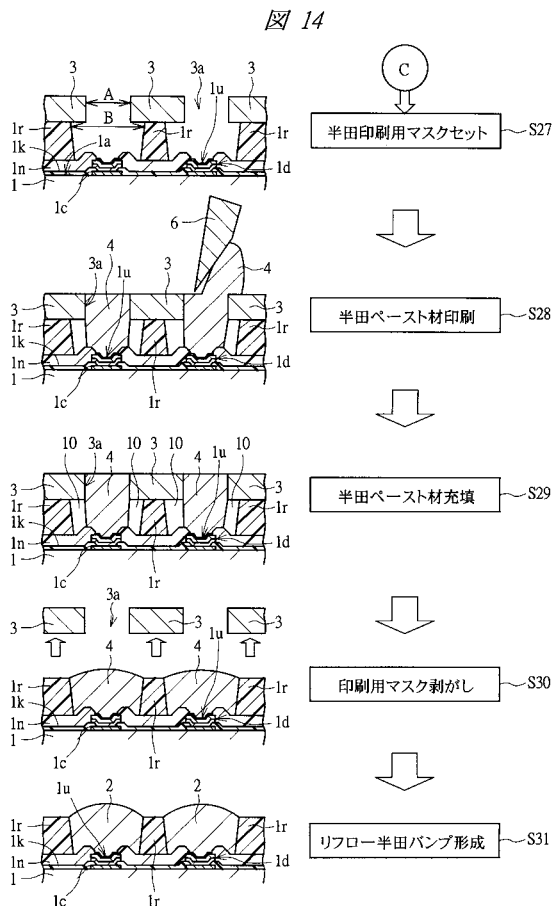
【図 12】



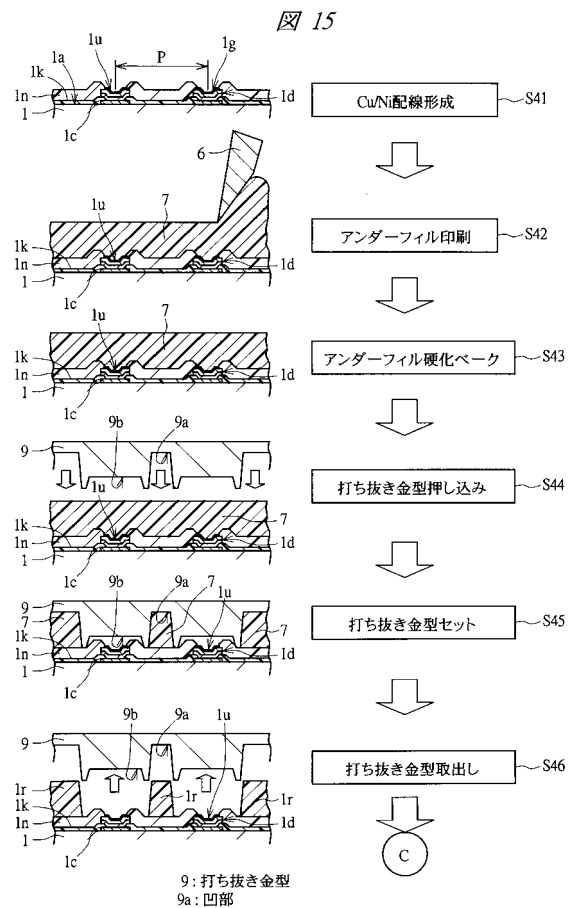
【図 13】



【図 14】



【図 15】



【図 16】

図 16

