

República Federativa do Brasil
Ministério do Desenvolvimento, Indústria
e do Comércio Exterior
Instituto Nacional da Propriedade Industrial.

(21) **PI0613969-8 A2**

(22) Data de Depósito: 27/07/2006
(43) Data da Publicação: 22/02/2011
(RPI 2094)



(51) *Int.Cl.:*
H04N 7/26
H04N 7/24

(54) Título: **MÉTODO E APARELHO PARA TRANSMITIR MÚLTIPLOS FLUXOS DE VÍDEO POR UM CANAL DE VÍDEO**

(30) Prioridade Unionista: 28/07/2005 US 60/703.156

(73) Titular(es): Thompson Licensing

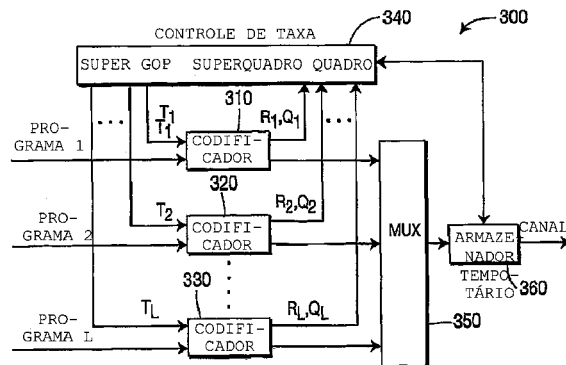
(72) Inventor(es): GREGORY WILLIAM COOK, MARY LAFUZE COMER

(74) Procurador(es): NELLIE ANNE DANIEL SHORES

(86) Pedido Internacional: PCT US2006029739 de 27/07/2006

(87) Publicação Internacional: WO 2007/014384 de 01/02/2007

(57) **Resumo:** MÉTODO E APARELHO PARA TRANSMITIR MÚLTIPLOS FLUXOS DE VÍDEO POR UM CANAL DE VÍDEO
Métodos e aparelhos são fornecidos para transmitir múltiplos fluxos de vídeo por um canal de vídeo. Um codificador de vídeo é fornecido para codificar uma pluralidade de fluxos correspondentes a uma pluralidade de programas. O codificador de vídeo inclui um codificador (300) para codificar cada um da pluralidade de fluxos para transmissão por um canal de comunicação. O codificador impõe um posicionamento relativo em quadros intracodificados entre a pluralidade de programas para alcançar exigências de retardo de fluxo individuais correspondentes à pluralidade de fluxos.



"MÉTODO E APARELHO PARA TRANSMITIR MÚLTIPLOS FLUXOS DE VÍDEO POR UM CANAL DE VÍDEO"

Referência Cruzada a Pedidos Relacionados

Esse pedido reivindica o benefício do Pedido Provisório Norte-Americano No. Serial 60/703.156, depositado em 28 de Julho de 2005 e intitulado "MÉTODOS E APARELHO PARA MÚLTIPLOS FLUXOS DE VÍDEO POR UM CANAL DE VÍDEO", que é incorporado aqui como referência em sua integridade.

Campo da Invenção

A presente invenção refere-se geralmente a codificação de vídeo e, mais particularmente, a métodos e aparelhos para codificar múltiplos fluxos de vídeo para transmissão por um canal de vídeo.

Fundamentos da Invenção

Quando múltiplos programas de vídeo são transmitidos por um único canal, a largura de banda de canal pode ser usada mais eficientemente implementando-se um controlador de taxa conjunta para alocar bits entre os programas, ao invés de executar controle de taxa independentemente para cada programa. Com o controle de taxa conjunta, os bits são alocados tal que a taxa de bits total por todos os programas alcança as limitações de largura de banda do canal. Normalmente, há muito pouca restrição em como os bits são distribuídos em um grupo de imagens (GOP), mas esse não é o caso se há uma baixa restrição de retardo. Para alcançar baixo retardo, ambos o número total de bits para um GOP e a distribuição daqueles bits através do GOP devem ser restritos.

Sumário da Invenção

Essas e outras desvantagens da técnica já em uso são abordadas pela presente invenção, que é direcionada a métodos e aparelhos para codificar múltiplos fluxos de vídeo para transmissão por um canal de vídeo.

5 De acordo com os princípios da presente invenção, um método e aparelho são descritos para codificar uma pluralidade de fluxos de vídeo correspondentes a uma pluralidade de programas. O aparelho incluir um codificador para codificar uma pluralidade de fluxos para transmissão por um canal
10 de comunicação. O codificador impõe um posicionamento relativo em quadros intracodificados entre a pluralidade de programas para alcançar exigências de retardo de fluxo individuais correspondentes à pluralidade de fluxos.

Esses e outros aspectos, características e vantagens da presente invenção se tornarão aparentes a partir da
15 seguinte descrição detalhada de modalidades exemplificadas, que é para ser lida em conjunto com os desenhos em anexo.

Breve Descrição dos Desenhos

A presente invenção pode ser mais bem entendida de
20 acordo com as seguintes figuras exemplificadas, nas quais:

A FIG. 1 é um diagrama de bloco para um codificador de vídeo exemplificado ao qual os presentes princípios podem ser aplicados, de acordo com uma modalidade da presente invenção;

25 A FIG. 2 é um diagrama para fluxos de vídeo exemplificados, de acordo com uma modalidade da presente invenção;

A FIG. 3 é um diagrama para um sistema de codifi-

cação conjunta exemplificado ao qual os presentes princípios podem ser aplicados, de acordo com uma modalidade da presente invenção; e

5 A FIG. 4 é um fluxograma para um método exemplificado para codificar uma pluralidade de fluxos de vídeo para transmissão por um único canal de comunicação, de acordo com uma modalidade da presente invenção.

Descrição Detalhada da Invenção

10 A presente invenção é direcionada a métodos e aparelhos para codificar múltiplos fluxos de vídeo para transmissão por um canal de vídeo. Vantajosamente, a presente invenção aborda o problema de simultaneamente controlar a taxa de bits e o retardo em uma aplicação de múltiplos programas usando o controle de taxa conjunta. Em uma modalidade, a
15 presente invenção utiliza o baixo controle de taxa conjunta de retardo para eficientemente alocar bits durante a codificação de fluxos de vídeo não escaláveis.

A presente descrição ilustra os princípios da presente invenção. Aprecia-se assim que aqueles versados na
20 técnica serão capazes de criar vários arranjos que, embora não explicitamente descritos ou mostrados aqui, incorporam os princípios da invenção e são incluídos em seu espírito e escopo.

Todos os exemplos e linguagem condicional citados
25 aqui são pretendidos para propósitos pedagógicos para auxiliar o leitor em entender os princípios da invenção e os conceitos contribuídos pelo inventor para adicionar à arte, e são construídos como sendo sem limitação a tais condições

e exemplos especificamente citados.

Além disso, todos os enunciados aqui citando princípios, aspectos e modalidades da invenção, bem como exemplos específicos desses, pretendem abranger ambos equivalentes estruturais e funcionais desses. Adicionalmente, pretende-se que tais equivalentes incluam ambos os equivalentes atualmente conhecidos bem como os equivalentes desenvolvidos no futuro, isto é, quaisquer elementos desenvolvidos que executam a mesma função, sem considerar a estrutura.

Assim, por exemplo, será apreciado por aqueles versados na técnica que os diagramas de bloco apresentados aqui representam vistas conceituais de circuito ilustrativo incorporando os princípios da invenção. Similarmente, aprecia-se que quaisquer fluxogramas, gráficos de fluxo, diagramas de transição de estado, pseudocódigo, e seus similares representam vários processos que podem ser substancialmente representados em meios legíveis por computador e assim executados por um computador ou processador. Se tal computador ou processador é explicitamente mostrado ou não.

As funções dos vários elementos mostrados nas figuras podem ser fornecidas através do uso de hardware dedicado bem como hardware capaz de executar software em associação com o software apropriado. Quando fornecidas por um processador, as funções podem ser fornecidas por um único processador dedicado, por um único processador compartilhado, ou por uma pluralidade de processadores individuais, alguns dos quais podem ser compartilhados. Além disso, o uso explícito do termo "processador" ou "controlador" não deve-

ria ser construído para se referir exclusivamente a hardware capaz de executar software, e pode implicitamente incluir, sem limitação, hardware de processador de sinal digital ("DSP"), memória somente de leitura ("ROM") para armazenar software, memória de acesso aleatório ("RAM"), e armazenamento não volátil.

Outro hardware, convencional e/ou padrão, pode também ser incluído. Similarmente, quaisquer comutadores mostrados nas figuras são conceituais somente. Sua função pode ser executada através da operação de lógica de programa, através de lógica dedicada, através da interação de controle de programa e lógica dedicada, ou até manualmente, a técnica particular sendo selecionada pelo implementador à medida que entendida mais especificamente a partir do contexto.

Nas reivindicações, qualquer elemento expresso como um dispositivo para executar uma função especificada pretende abranger qualquer forma de executar essa função incluindo, por exemplo, a) uma combinação de elementos de circuito que executam essa função ou b) software em qualquer forma, incluindo, portanto, suporte lógico inalterado, microcódigo ou seus similares, combinado com circuito apropriado para executar esse software para executar a função. A invenção como definida por tais reivindicações reside no fato de que as funcionalidades fornecidas pelos vários dispositivos citados são combinadas e trazidas juntas da maneira que as reivindicações exigem.

Voltando à FIG. 1, um codificador de vídeo exem-

plificado ao qual os presentes princípios podem ser aplicados é indicado geralmente pelo número de referência 100. Uma entrada para o codificador 100 é conectada em comunicação de sinal com uma entrada não invertida de uma junção de soma 5 110. A saída da junção de soma 110 é conectada em comunicação de sinal com um transformador de bloco 120. O transformador 120 é conectado em comunicação de sinal com uma primeira entrada de um quantizador 130. A saída do quantizador 130 é conectada em comunicação de sinal com um codificador 10 de comprimento variável ("VLC") 140, onde a saída do VLC 140 é uma saída externamente disponível do codificador 100. Uma primeira saída de um controlador de taxa 177 é fornecida a partir da saída da junção de soma 110, uma segunda entrada do controlador de taxa 177 é fornecida a partir da saída do 15 VLC 140, e uma saída do controlador de taxa 177 é conectada em comunicação de sinal com uma segunda saída do quantizador 130.

A saída do quantizador 130 é adicionalmente conectada em comunicação de sinal com um quantizador inverso 150. 20 O quantizador inverso 150 é conectado em comunicação de sinal com um transformador de bloco inverso 160, que, por sua vez, é conectado em comunicação de sinal com um armazenador de imagem de referência 170. Uma primeira saída do armazenador de imagem de referência 170 é conectada em comunicação 25 de sinal com uma primeira entrada de um estimador de movimento 180. A entrada para o codificador 100 é adicionalmente conectada em comunicação de sinal com uma segunda entrada do estimador de movimento 180. A saída do estimador de movimen-

to 180 é conectada em comunicação de sinal com uma primeira entrada de um compensador de movimento 190. Uma segunda saída do armazenador de imagem de referência 170 é conectada em comunicação de sinal com uma segunda entrada do compensador de movimento 190. A saída do compensador de movimento 190 é conectada em comunicação de sinal com uma entrada de inversão da junção de soma 110.

Como notado acima, os presentes princípios são vantajosamente direcionados para codificar e transmitir múltiplos fluxos de vídeo por um único canal com uma baixa restrição de retardo. O controlador de taxa conjunta aloca bits para cada quadro de cada programa de uma forma que alcança restrições na largura de banda de canal total e retardos de programa individual, enquanto não permitindo qualquer armazenador temporário de codificação individual para sobrefluxo ou sub-fluxo.

Em uma modalidade, imagens/quadros (I) intracodificadas, que tendem a ser maiores do que imagens/quadros (P, B) inter-codificadas, são escalonadas de um programa para o próximo para ajudar a alcançar a exigência de baixo retardo. Comparado ao caso sem restrição de retardo, há um limite muito mais rígido no tamanho de pico de cada imagem codificada individual quando baixo retardo é exigido. Por essa razão, é vantajoso ter os I quadros, que são geralmente significativamente maiores do que os P e B quadros compensados por movimento, ocorrem em diferentes tempos para diferentes programas. Um método de controle de taxa convencional foi proposto que permite que I quadros estejam em diferentes

tempos para diferentes programas. Entretanto, diferente dos princípios associados com modalidades da presente invenção, o método de controle de taxa convencional não impõe um posicionamento relativo de I quadros. Isso ocorre porque, diferente da presente invenção, o método de controle de taxa convencional não tenta restringir retardo.

Voltando à FIG. 2, os fluxos de vídeo exemplificados de acordo com os princípios da presente invenção são indicados geralmente pelo número de referência 200. Em particular, a FIG. 2 ilustra as estruturas de grupo de imagens (GOP) dos L programas para o caso em que cada programa usa o padrão GOP IBPBP, e I quadros são distribuídos regularmente tal que um número mínimo de I quadros aparecem em qualquer momento específico no tempo. Ou seja, os quadros I são posicionados tal como para não exceder um número limite pré-especificado de I quadros em um dado tempo através de L programas.

Voltando para a FIG. 3, um sistema de codificação de vídeo conjunta exemplificado para o qual os princípios da presente invenção podem ser aplicados é indicado geralmente pelo número de referência 300. O sistema de codificação de vídeo conjunta 300 pode incluir um ou mais codificadores tal como aqueles mostrados e descritos com relação à FIG. 1. Presume-se que há L programas que podem ser codificados de forma conjunta para uma largura de banda de canal particular. Na FIG. 3, T representa um número alvo de bits a partir de um controlador de taxa 340, R representa um número resultante de bits comprimidos, e Q representa um parâmetro de

quantização médio.

O sistema de codificação de vídeo conjunta 300 inclui um codificador 310, um codificador 320, um codificador 330, o controlador de taxa 340, um multiplexador (MUX) 350,
5 e um armazenador temporário 360.

As primeiras entradas dos codificadores 310, 320, e 330 estão disponíveis como entradas para o sistema de codificação conjunta 300. A primeira, a segunda e a terceira saída do controlador de taxa 340 são conectadas em comunicação de sinal com as segundas entradas dos codificadores 310,
10 320 e 330, respectivamente. As primeiras saídas dos codificadores 310, 320, e 330 são respectivamente conectadas em comunicação de sinal com a primeira, segunda e terceira entradas do controlador de taxa 340. As segundas entradas dos
15 codificadores 310, 320 e 330 são respectivamente conectadas em comunicação de sinal com primeira, segunda e terceira entradas do multiplexador 350.

Uma saída do multiplexador 350 é conectada em comunicação de sinal com uma primeira entrada do armazenador
20 temporário 360. Uma entrada/saída bidirecional do controlador de taxa 340 é conectada em comunicação de sinal com uma entrada/saída bidirecional do armazenador temporário 360. Uma saída do armazenador temporário 360 está disponível como uma saída do sistema de codificação de vídeo conjunta 300.

25 Uma descrição será agora dada considerando uma modalidade exemplificada ilustrando os princípios da presente invenção, seguida por uma descrição adicional dessa com relação à FIG. 4.

Como notado acima, presume-se que há L programas que podem ser codificados de forma conjunta para uma largura de banda de canal particular. Determinar a alocação de bit alvo para cada quadro, o algoritmo de alocação de bit opera em um modelo hierárquico. Primeiro, um super GOP é criado, que inclui um GOP a partir de cada programa. Para propósitos ilustrativos, presume-se que o tamanho do GOP para cada fluxo é N. A seguir, uma alocação de bit alvo, T(n), para cada superquadro (onde cada superquadro é um conjunto de quadros que inclui um quadro a partir de cada um dos L programas obtido no mesmo instante de tempo (isto é, tendo o mesmo índice de tempo), cada um dos quadros incluído em um superquadro sendo também incluído em um supergrupo correspondente de imagens) é calculado como segue:

$$Tn = \frac{\sum_{I=1}^L \frac{1}{K_{I,n,t}} C_{I,n,t}}{\sum_{I=1}^L \left(N_{I,I} \frac{C_{I,I}}{K_I} + N_{I,P} \frac{C_{I,P}}{K_P} + N_{I,B} \frac{C_{I,B}}{K_B} \right)} T_r \quad (1)$$

onde as seguintes designações se aplicam: I é o número do programa (1 a L); n é a posição de quadro no GOP (0 a N-1); t é o tipo de imagem, {I, P, B}, e é uma função de n e I, isto é, t = t(n,I); C(I,n,t) é a medida de complexidade para quadro n; K(I,n,t) é o fator de compensação do tipo de imagem, {K(I), K(P), K(B)}; N(I,I), N(I,P), N(I,B) são os números restantes de imagens I, P, B, respectivamente; e T(r) é o número de bits restantes.

Um pode computar a alocação de bit alvo para um programa, T(I,n), via a seguinte fórmula:

$$T_{I,n} = \frac{\frac{1}{K_{I,n,t}} C_{I,n,t}}{\sum_{l=1}^L \frac{1}{K_{I,n,t}} C_{I,n,t}} T_n \quad (2)$$

Nesse caso, o controlador de taxa também seleciona o modo de codificação $t(I,n)$ para os quadros. I quadros em particular são distribuídos temporariamente, tal que os múltiplos I quadros não são encontrados em um superquadro particular, e um resultado de baixo retardo de alta qualidade é
 5 mais facilmente alcançado. Uma modalidade possível para $t(I,n)$ é o seguinte algoritmo exemplificado para um GOP tendo uma seqüência de IBPBPB:

$$\begin{aligned} t(I,n) &= I, \text{ se } (n - m(I) + N) \bmod N = 0 \\ 10 \quad &= B, \text{ se } (n - m(I) + N) \bmod N \bmod 2 = 1 \\ &= P \text{ de outra forma.} \end{aligned}$$

Onde $m(I)$ - deslocamento de inicialização para cada programa. Por exemplo, se $N = 2L$, então o seguinte se aplica:

$$\begin{aligned} 15 \quad &m(1) = 0 \\ &m(2) = 2 \\ &\dots \\ &m(x) = 2(x-1) \\ &\dots \\ 20 \quad &m(L) = N-2 \end{aligned}$$

É claro, é para ser apreciado que outras distribuições podem ser selecionadas, quando N é ou não precisamente um múltiplo de L , enquanto mantendo o escopo dos presentes princípios.

25 Voltando para a FIG. 4, um método exemplificado

para codificar uma pluralidade de fluxos de vídeo para transmissão por um único canal de comunicação é indicado geralmente pelo número de referência 400. Cada um dos fluxos corresponde a um programa de vídeo respectivo incorporado nestes. Como notado acima, presume-se que há L programas que podem ser codificados conjuntamente para uma largura de banda de canal particular. O método 400 fornece uma alocação de bit vantajosa pelos métodos de codificação já em uso na determinação de uma alocação de bit alvo para cada quadro.

10 O método 400 inclui um bloco de início 405 que passa controle para um bloco de função 410. O bloco de função 410 cria um super GOP que inclui um GOP a partir de cada programa, e passa controle para um bloco de função 415. Para propósitos ilustrativos, presume-se que o tamanho do GOP para cada fluxo é N . O bloco de função 415 seleciona o modo de codificação $t(I,n)$ para os quadros, e passa controle para um bloco de função 420. Considerando o processo de seleção implementado pelo bloco de função 415, os I quadros em particular são distribuídos temporariamente tal que múltiplos I quadros não são encontrados em um superquadro particular (por exemplo, o número de I quadros em um superquadro particular está em um limite pré-especificado), e um resultado de baixo retardo de alta qualidade é mais facilmente alcançado. O bloco de função 420 calcula uma alocação de bit alvo, $T(n)$, para cada superquadro (onde cada superquadro é um conjunto de quadros que inclui um quadro a partir de cada um dos L programas obtidos no mesmo instante de tempo, isto é, tendo o mesmo índice de tempo, cada um dos quadros incluído

em um superquadro sendo também incluído em um supergrupo correspondente de imagens), por exemplo, usando a Equação (1), e passa controle para um bloco de função 425. o bloco de função 425 computa a alocação de bit alvo, $T(I,n)$, para
5 cada um dos programas usando a alocação de bit alvo para os superquadros, e passa controle para um bloco de função 430. O bloco de função 425 pode computar a alocação de bit alvo para cada um dos programas usando, por exemplo, a Equação (2). O bloco de função 430 codifica os quadros baseados na
10 seleção de modo de codificação (por bloco de função 415) e alocação de bit alvo para cada programa (por bloco de função 425), e passa controle para um bloco final 435.

Uma descrição será agora dada de algumas das muitas vantagens/características da presente invenção, algumas
15 das quais foram anteriormente descritas. Por exemplo, uma vantagem/característica é um codificador de vídeo para codificar uma pluralidade de fluxos correspondentes a uma pluralidade de programas, onde o codificador de vídeo inclui um codificador para codificar cada um da pluralidade de fluxos
20 para transmissão por um único canal de comunicação. O codificador impõe um posicionamento relativo em quadros intracodificados entre a pluralidade de programas para alcançar exigências de retardo de fluxo individual correspondente à pluralidade de fluxos. Uma outra vantagem/característica é o
25 codificador de vídeo como descrito acima, onde o posicionamento relativo nos quadros intracodificados é imposto com base em um grupo de imagens (GOP). Além disso, uma outra vantagem/característica é o codificador de vídeo como des-

crito acima, onde o posicionamento relativo nos quadros intracodificados é tal que os quadros intracodificados ocorrem em diferentes tempos na pluralidade de programas. Ademais, uma outra vantagem/característica é o codificador de vídeo
5 como descrito acima, onde o codificador cria um supergrupo de imagens a partir da pluralidade de programas, e distribui os quadros intracodificados temporariamente em superquadros incluídos no supergrupo de imagens enquanto assegurando que uma quantidade de quadros intracodificados em cada um dos
10 superquadros no supergrupo de imagens em uma quantidade limite pré-especificada. O supergrupo de imagens inclui pelo menos um grupo de imagens a partir de cada um da pluralidade de programas. Cada um dos superquadros inclui um conjunto de quadros que têm um mesmo índice de tempo através da plurali-
15 dade de programas.

Essas e outras características e vantagens da presente invenção podem ser prontamente verificadas por um versado na técnica pertinente baseada nos ensinamentos aqui especificados. É para ser entendido que os ensinamentos da
20 presente invenção podem ser implementados em várias formas de hardware, software, suporte lógico inalterado, processadores de propósito especial, ou combinações desses.

Mais preferencialmente, os ensinamentos da presente invenção são implementados como uma combinação de hardware e software. Além disso, o software pode ser implementado
25 como um programa de aplicação incorporado de forma tangível em uma unidade de armazenamento de programa. O programa de aplicação pode ser descarregado para, e executado por, uma

máquina compreendendo qualquer arquitetura adequada. Preferencialmente, a máquina é implementada em uma plataforma de computador tendo hardware tal como uma ou mais unidades de processamento central ("CPU"), uma memória de acesso aleatório ("RAM"), e interfaces de entrada/saída ("I/O"). A plataforma de computador pode também incluir um sistema operacional e código de micro-instrução. Os vários processos e funções descritos aqui podem ser ou parte do código de micro-instrução ou parte do programa de aplicação, ou qualquer combinação desses, que podem ser executados por uma CPU. Em adição, várias outras unidades periféricas podem ser conectadas à plataforma de computador, tal como uma unidade de armazenamento de dados adicional e uma unidade de impressão.

É para ser entendido que, porque alguns dos componentes de sistema constituintes e métodos representados nos desenhos em anexo são preferencialmente implementados em software, as conexões reais entre os componentes de sistema ou os blocos de função do processo podem diferir dependendo da maneira na qual a presente invenção é programada. Dados os ensinamentos aqui especificados, um versado na técnica pertinente será capaz de observar essas implementações ou configurações da presente invenção e similares.

Embora as modalidades ilustrativas tenham sido descritas aqui com relação aos desenhos em anexo, é para ser entendido que a presente invenção não está limitada àquelas modalidades precisas, e que várias mudanças e modificações podem ser efetuadas nesta por um versado na técnica pertinente sem abandonar o escopo e espírito da presente inven-

ção. Todas tais mudanças e modificações pretendem ser incluídas no escopo da presente invenção à medida que apresentadas nas reivindicações em anexo.

REIVINDICAÇÕES

1. Aparelho para codificar uma pluralidade de fluxos correspondentes a uma pluralidade de programas, **CARACTERIZADO** pelo fato de que compreende um codificador
5 (300) para codificar a pluralidade de fluxos de transmissão por um canal de comunicação, onde o dito codificador impõe um posicionamento relativo em quadros intracodificados entre a pluralidade de programas para alcançar exigências de retardo de fluxo individual correspondentes à pluralidade de
10 fluxos.

2. Aparelho, de acordo com a reivindicação 1, **CARACTERIZADO** pelo fato de que o posicionamento relativo nos quadros intracodificados é imposto com base em um grupo de imagens (GOP).

15 3. Aparelho, de acordo com a reivindicação 1, **CARACTERIZADO** pelo fato de que o posicionamento relativo nos quadros intracodificados é tal que estes ocorrem em diferentes tempos na pluralidade de programas.

4. Aparelho, de acordo com a reivindicação 1,
20 **CARACTERIZADO** pelo fato de que o dito codificador (300) cria um supergrupo de imagens a partir da pluralidade de programas, e distribui os quadro intracodificados temporariamente em superquadros incluídos no supergrupo de imagens enquanto assegurando que uma quantidade dos quadros intracodificados
25 em cada um dos superquadros no supergrupo de imagens está dentro de uma quantidade limite pré-especificada, o supergrupo de imagens inclui pelo menos um grupo de imagens a partir de cada um da pluralidade de programas, cada um dos

superquadros inclui um conjunto de quadros que tem o mesmo índice de tempo através da pluralidade de programas.

5. Método para codificar uma pluralidade de fluxos correspondentes a uma pluralidade de programas,
 5 **CARACTERIZADO** pelo fato de que compreende codificar (425) a pluralidade de fluxos para transmissão por um canal de comunicação, onde a dita etapa de codificação impõe um posicionamento relativo em quadros intracodificados entre a pluralidade de programas para alcançar exigências de retardo de
 10 fluxo individuais correspondentes à pluralidade de fluxos.

6. Método, de acordo com a reivindicação 5,
CARACTERIZADO pelo fato de que o posicionamento relativo nos quadros intracodificados é imposto com base em um grupo de imagens (GOP).

15 7. Método, de acordo com a reivindicação 5,
CARACTERIZADO pelo fato de que o posicionamento relativo nos quadros intracodificados é tal que os quadros intracodificados ocorrem em diferentes tempos na pluralidade de programas.

20 8. Método, de acordo com a reivindicação 5,
CARACTERIZADO pelo fato de que cada etapa de codificação compreende:

criar (410) um supergrupo de imagens a partir da pluralidade de programas; e

25 distribuir (415) os quadros intracodificados temporariamente em superquadros incluídos no supergrupo de imagens enquanto assegurando que uma quantidade dos quadros intracodificados em cada um dos superquadros no supergrupo de

imagens está dentro de uma quantidade limite pré-especificada, o supergrupo de imagens inclui pelo menos um grupo de imagens a partir de cada um da pluralidade de programas, cada um dos superquadros inclui um conjunto de quadros que tem o mesmo índice de tempo através da pluralidade de programas.

9. Método de processamento de vídeo, **CARACTERIZADO** pelo fato de que compreende:

codificar cada um dos N programas de vídeo para
10 fornecer N programas de vídeo codificados, onde $N > 1$; e
transmitir os ditos N programas de vídeo codificados por um canal;

onde a dita etapa de transmissão temporariamente
escalona (I) quadros intracodificados entre os ditos N programas de vídeo codificados para minimizar picos de taxa de bits pelo dito canal.

10. Aparelho de processamento de vídeo, **CARACTERIZADO** pelo fato de que compreende:

dispositivo para codificar cada um dos N programas
20 de vídeo para fornecer N programas de vídeo codificados, onde $N > 1$; e

dispositivo para transmitir os ditos N programas de vídeo codificados por um canal;

onde (I) quadros intracodificados são temporariamente
25 escalonados entre os ditos N programas de vídeo codificados para minimizar picos de taxa de bits pelo dito canal.

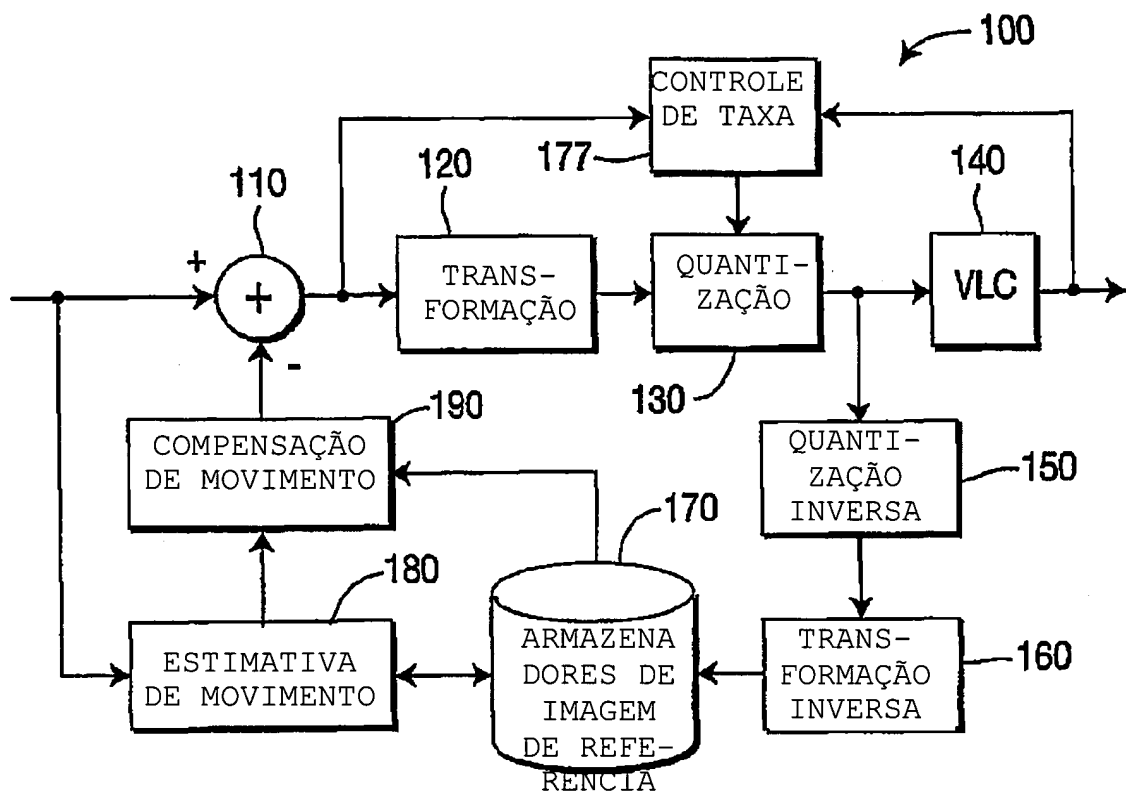


FIG. 1

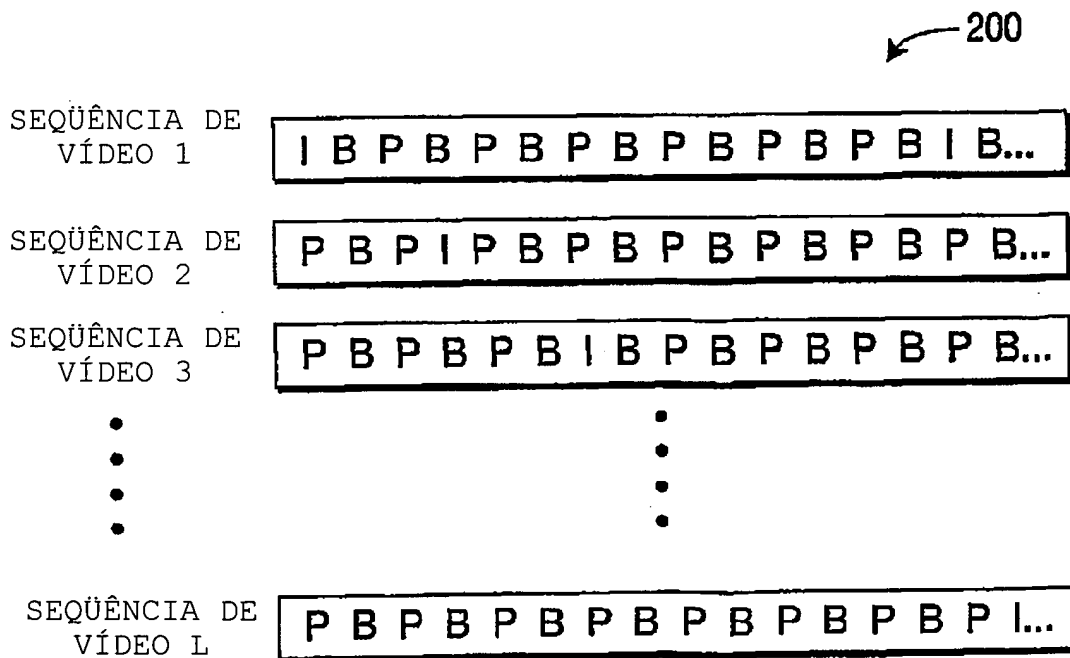
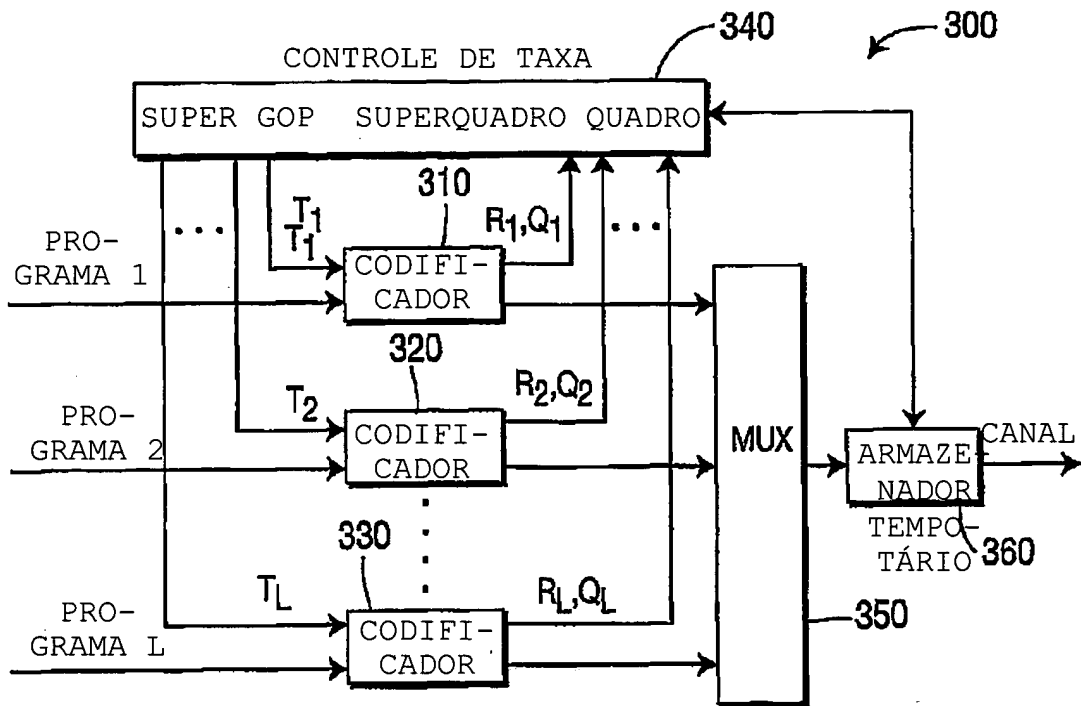
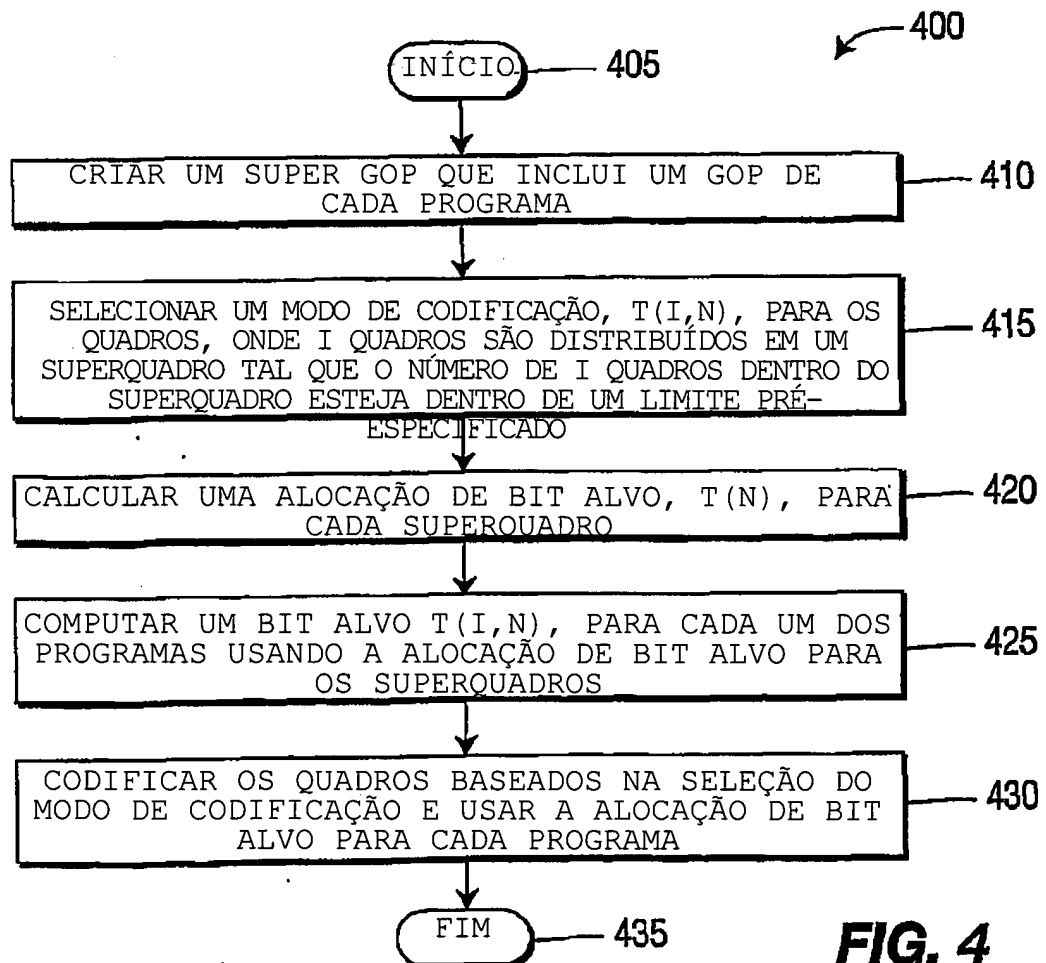


FIG. 2

**FIG. 3****FIG. 4**

RESUMO

"MÉTODO E APARELHO PARA TRANSMITIR MÚLTIPLOS
FLUXOS DE VÍDEO POR UM CANAL DE VÍDEO"

Métodos e aparelhos são fornecidos para transmitir
5 múltiplos fluxos de vídeo por um canal de vídeo. Um codifi-
cador de vídeo é fornecido para codificar uma pluralidade de
fluxos correspondentes a uma pluralidade de programas. O co-
dificador de vídeo inclui um codificador (300) para codifi-
car cada um da pluralidade de fluxos para transmissão por um
10 canal de comunicação. O codificador impõe um posicionamento
relativo em quadros intracodificados entre a pluralidade de
programas para alcançar exigências de retardo de fluxo indi-
viduais correspondentes à pluralidade de fluxos.