PŘIHLÁŠKA VYNÁLEZU

Zveřejněná podle §31 zákona č. 527/1990 Sb.

(21) Číslo dokumentu:

2017-161

(13) Druh dokumentu: **A3**

(51) Int. Cl.:

G01M 11/02	(2006.01)
G01M 11/00	(2006.01)
H04B 10/071	(2013.01)
G01B 11/00	(2006.01)

(19) ČESKÁ REPUBLIKA

ÚŘAD PRŮMYSLOVÉHO VLASTNICTVÍ

(22) Přihlášeno: **21.03.2017**

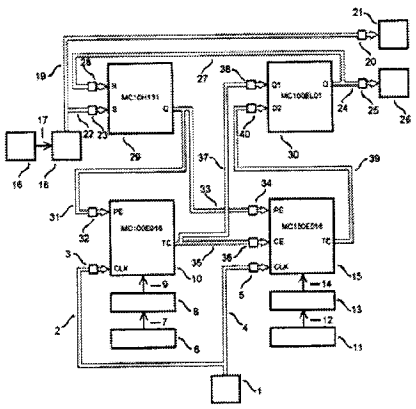
(40) Datum zveřejnění přihlášky vynálezu: **09.05.2018**

(Věstník č. 19/2018)

(71) Přihlašovatel:
Vysoká škola báňská - Technická univerzita Ostrava, Ostrava - Poruba, CZ

(72) Původce:
Ing. Karel Witas, Hnojník, CZ
prof. RNDr. Vladimír Vašinek, CSc., Vřesina, CZ
Ing. Jan Nedoma, Kostelec na Hané, CZ

(74) Zástupce:
INPARTNERS GROUP, Ing. Ivan Lukšíček, Koliště 13a, 602 00 Brno



(54) Název přihlášky vynálezu:

Zapojení generátoru časové prodlevy

(57) Anotace:
Zapojení generátoru časové prodlevy v oblasti impulzních generátorů, který spouští běh prvního synchronního vysokorychlostního binárního čítače (10) MC100E016 dolních 8 bitů a druhého synchronního vysokorychlostního binárního čítače (15) MC100E016 horních 8 bitů pomocí klopného R-2 obvodu (29) a který používá na všech kritických spojích logických obvodů mikropáskové vedení (2, 4, 19, 22, 24, 27, 31, 33, 35, 37 a 39) se známou impedanci např. 100 Q a která jsou opatřena přizpůsobením (3, 5, 20, 23, 25, 28, 32, 34, 36, 38 a 40) o stejné impedanci, jak je mikropáskové vedení (tedy v tomto případě opět 100 ΩΩΩ)

CZ 2017 - 161 A3

PV 2017-161

ZAPOJENÍ GENERÁTORU ČASOVÉ PRODLEVY

PV 161-2017

Oblast techniky

Vynález se týká zapojení generátoru časové prodlevy spouštěcího běh čítače pomocí klopného R-S obvodu.

Dosavadní stav techniky

Reflektometr OTDR (Optical Time Domain Reflectometer) je přístroj pro testování a měření průběhu útlumu optických tras. Reflektometr využívá metodu zpětného rozptylu, která je nepřímou a nedestruktivní metodou založenou na měření Rayleighova rozptylu, jenž přispívá k celkovému útlumu optického vlákna. Metoda je založená na detekci zpětně odražených optických pulzů, které měřicí přístroj vysílá do optické trasy. Reflektometr OTDR pracující v pulzním režimu vysílá posloupnost krátkých optických pulzů o délce přibližně několika stovek nanosekund až několika desítek mikrosekund. V důsledku Rayleighova rozptylu na nehomogenitách v jádře a v důsledku zpětných odrazů na konektorech, část optického výkonu se odráží zpět k začátku připojené trasy. Vyhodnocení zpětně odraženého záření umožňuje přesný odhad útlumových vlastností měřené trasy. Měřeným jevem je tedy úroveň výkonu zpětně odraženého záření jako funkce času propagace pulzů na místo odrazu a zpět.

Určení časové pozice vyslaného optického impulsu a odraženého optického signálu se provádí pomocí generátoru časové prodlevy ~~časovacího obvodu~~ OTDR. Generátor časové prodlevy ~~Časovací obvod~~ pracuje tak, že při aktivaci zdroje optického signálu se spouští odpočet nastaveného časového intervalu a čeká se na vynulování čítače, při kterém se vzorkuje velikost odraženého optického signálu.

Odpočet v obvodech reflektometrů, ať již metalických nebo optických vedení, se však vyjímá taktovací rychlosti odečtu a délkou časového kroku, který je potřeba rozlišit. Zpravidla se jedná o taktovací rychlost ve stovkách MHz a časový krok v jednotkách nanosekund.

V americké přihlášce vynálezu č. US8508747 A je popsán systém a způsob provádění spouštěcích signálů v optickém reflektometru, kde podle jednoho provedení OTDR systém používá laserový paprsek pro vytvoření referenčního signálu. Tento signál se vede optickým vazebním členem 4 x 4, který rozděluje signál na první signál

a druhý signál pomocí fázového posunu. Tyto signály jsou převedeny na elektrické signály a spouštěcí jednotka generuje spouštěcí impulsy v těch časových okamžicích, ve kterých tyto elektrické signály procházejí nulou.

Dále se využívá integrovaných obvodů, konkrétně logických obvodů v technologii ECL. Mezi jinými se nabízí integrovaný čítač MC100E016 firmy ON Semiconductor o šířce 8 bitů. Typická taktovací rychlost zmíněného obvodu dosahuje 900 MHz, což je pro většinu aplikací vyhovující. Problém ovšem nastává, pokud je potřeba navýšit počet bitů na 16, příp. na ještě větší počet. Pak nezbývá nic jiného, než uvedené čítače zřetězit. Utrpí ovšem taktovací rychlost. Z informací v katalogovém listu vyplývá, že při navýšení výstupních bitů na 16 činí maximální taktovací rychlost 625 MHz, při dalším navýšení klesne na pouhých 500 MHz.

Optické testovací zařízení pro detekci a sledování ztrát a/nebo poruch v optických vláknech popisuje mezinárodní přihláška vynálezu č. WO9112509. Optické testovací zařízení zahrnuje optický měřič optické časové oblasti světelných impulzů do testovacího vlákna. Zařízení dále zahrnuje optický zesilovač, který je uspořádán ve světelné dráze mezi optickým měřidlem optického časového pole a zkušebním vláknem pro zesilování světelných impulzů. Optický přepínač je umístěn ve světelné dráze mezi zesilovačem a zkušebním vláknem, aby se zabránilo nežádoucímu osvětlení zkušebního vlákna. Časové prostředky jsou uspořádány pro synchronizaci optického spínače tak, aby se spínač otevřel, když se světelný impulz dostane do spínače a uzavřel spínač, jakmile světlo opouští optický spínač.

Optický časově závislý odrazový systém (OTDR), který zahrnuje nový impulsní zdroj je popsán v americké přihlášce vynálezu č. US 5033826 A. Systém tvoří oscilátor, fázový převodník, zesilovač, generátor optických impulzů, integrovaný elektrooptický obvod, detektor, časovač, konvertor a výstupní zařízení. Systém OTDR může být použit k určení toho, který povrch fotografické čočky nejvíce zhoršuje propustnost světla. Když je zesilovač aktivován, signál z oscilátoru spustí časovač a generátor impulsů. Časovač je proveden jako časově digitální obvod s analogovou interpolací. Výsledný puls se přenáší přes integrovaný elektrooptický obvod do vyhodnocovací čočky. Když se objeví odraz z objektivu s největší intenzitou, tak výsledný detekční signál zastaví časovač. Výsledek je zobrazen a/nebo uložen na výstupním zařízení. Optický impuls přenášený podél optické dráhy integrovaného elektrooptického obvodu je fázově posunut. Fázový posuvník je naprogramován tak, aby toto fázové zkreslení

bylo přibližně kvadratické po dobu trvání impulsu, takže frekvence impulsu je lineárně utlumována. Integrovaný elektrooptický obvod zahrnuje disperzní mřížku, která zavádí časové zpoždění, jako funkci frekvence. Kombinace utlumování a rozptýlení světelného impulzu vede k výslednému impulsu, který je ve srovnání s jeho původní podobou komprimován. Komprimovaný impuls umožňuje přesnější identifikaci povrchu.

OTDR systém, který se používá v síti optických vláken ke kontrole poškození optických vláken, popisuje evropská přihláška vynálezu č. EP0605301. Řídicí obvod generuje pulzní proud na základě elektrického impulsu z časovače. Zdroj světla vydává světelný impuls, který přejde do optického vlákna přes optickou vlnovodovou směrovou spojku a pak přejde k měřícímu optickému vláknu. Zpožďovací obvod zpomaluje digitální ovládací části, aby získal čas potřebný pro to, aby světelný impuls mohl jít tam a zpět v optickém vlákně.

V japonské přihlášce vynálezu č. JP H03282344 A, je popsán OTDR systém jednoduché konstrukce. Systém modifikuje optický impuls, čímž se omezí šířka impulsu. Konstrukce OTDR zahrnuje řídicí jednotku, oscilátor, fázový převodník, zesilovač, generátor optických impulzů, integrovaný elektrooptický obvod (IEOC), detektor, časovač, převodník a výstupní jednotku, tj. displej nebo paměť. IEOC zahrnuje substrát, vstupní optickou dráhu, disperzní mřížku, výstupní optickou dráhu, první elektrodu a druhou elektrodu. Elektrody mají rovnoběžné podélné segmenty a proud procházející těmito segmenty generuje pole prostupující optickou dráhu. Pole indukuje fázové zkreslení v optickém impulsu a jeho kratší šířka umožnuje snížení hmotnosti a velikosti konstrukce OTDR i zvýšení jeho přesnosti.

Nevýhoda dosavadního stavu techniky spočívá v následujícím:

První zmíněné zařízení využívá k dosažení krátkých časových intervalů optické vlákno. Časová konstanta tohoto zařízení je dána délkou optického vlákna a není ji možné operativně měnit. Navíc, optické vlákno dané délky není vhodné k miniaturizaci a k integraci.

Nevýhoda zařízení využívající vyráběných integrovaných obvodů a jejich zapojení podle katalogových listů spočívá zejména v tom, že tyto zařízení využívají ve svých obvodech přenosové cesty o neznámé impedanci bez potřebného přizpůsobení,

což v konečném důsledku vede k deformaci tvaru signálů a poklesu maximální přenosové a taktovací rychlosti.

Cílem vynálezu je návrh zapojení generátoru časové prodlevy ~~časovacího obvodu~~ optického reflektometru, které umožní dosažení co nejkratšího časového kroku, jenž vyplyne z co nejvyšší taktovací frekvence.

Podstata vynálezu

Výše uvedeného cíle je dosaženo zapojením generátoru časové prodlevy, který sestává z integrovaného obvodu, zahrnujícího vstup taktovacího signálu připojený přes první mikropáskové vedení na vstup CLK prvního synchronního vysokorychlostního binárního čítače dolních 8 bitů a druhým mikropáskovým vedením na vstup CLK druhého synchronního vysokorychlostního binárního čítače horních 8 bitů a dále zahrnující vstup dat pro odečet dolních 8 bitů připojený prvním standardním vedením na první převodník TTL/ECL, který je připojen přes druhé standardní vedení na vstup prvního synchronního vysokorychlostního binárního čítače dolních 8 bitů a dále zahrnující vstup pro odečet horních 8 bitů připojený třetím standardním vedením na druhý převodník TTL/ECL, který je připojený čtvrtým standardním vedením na vstup druhého synchronního vysokorychlostního binárního čítače horních 8 bitů, přičemž první synchronní vysokorychlostní binární čítač dolních 8 bitů je přes výstup TC připojen devátým mikropáskovým vedením na vstup CE druhého synchronního vysokorychlostního binárního čítače horních 8 bitů a přes desáté mikropáskové vedení na vstup D1 hradla logického součtu obvodu a druhý synchronní vysokorychlostní binární čítač horních 8 bitů je přes výstup TC připojen jedenáctým mikropáskovým vedením na vstup D2 hradla logického součtu obvodu, které je přes výstup Q připojeno pátým mikropáskovým vedením na výstup ukončení běhu čítače a vstup spouštěcího signálu je připojen pátým standardním vedením na třetí převodník TTL/ECL, který je dále připojen třetím mikropáskové vedením na výstup spouštěcího signálu, jehož podstata spočívá v tom, že má třetí převodník TTL/ECL připojen čtvrtým mikropáskovým vedením na vstup S klopného obvodu R-S a hradlo logického součtu je přes výstup Q připojeno přes šesté mikropáskové vedení na vstup R klopného obvodu R-S, který je prostřednictvím výstupu Q připojen přes sedmé mikropáskové vedení na vstup PE prvního synchronního vysokorychlostního binárního čítače dolních

8 bitů a přes osmé mikropáskové vedení na vstup PE druhého synchronního vysokorychlostního binárního čítače horních 8 bitů.

Podstata vynálezu spočívá v řešení generátoru časové prodlevy, který spouští běh čítače pomocí klopného R-S obvodu a který používá na všech kritických spojích logických obvodů mikropáskové vedení se známou impedancí (např. 100 Ω) opatřené přizpůsobením o stejné impedanci, jako je mikropáskové vedení (tedy v tomto případě opět 100 Ω). Je výhodné, je-li přizpůsobení provedeno formou Theveninového děliče.

Pro dosažení náběžných a sestupných hran signálu řádově ve stovkách pikosekund časovacího obvodu OTDR se musí používat mikropásková vedení a patřičná přizpůsobení. Nepoužívá se standardních mikropáskových vedení 50 Ω, ale mikropáskových vedení 100 Ω. Integrita signálů zůstane zachována při mnohem menších šířkách cest mikropáskových vedení. Při impedanci mikropáskového vedení 100 Ω, substrátu FR4 a tloušťce substrátu 1.5 mm vychází šířka cesty mikropáskového vedení na 0.6 mm. Pokud se použije substrát FR4 o tloušťce 1 mm, je možné dosáhnout šířky vedení pouze 0.4 mm, což již plně vyhovuje šířkám vývodů moderních integrovaných obvodů.

Základní rozdíl oproti stávajícímu stavu techniky spočívá v doplnění schématu o klopný obvod R-S, který spouští a zastavuje čítání, funkční mikropásková vedení známé impedance a o patřičná přizpůsobení těchto vedení.

Objasnění výkresů

Předkládaný vynález bude blíže osvětlen pomocí výkresu, na kterém obr. 1 znázorňuje schéma zapojení generátoru časové prodlevy spouštěcího běh čítače pomocí klopného R-S obvodu.

Příklady ~~provedení~~ uskutečnění vynálezu

Princip zapojení generátoru časové prodlevy bude osvětlen na příkladném provedení, popsaném v následném textu.

Zapojení generátoru časové prodlevy spouštěcího běh čítače pomocí klopného R-S obvodu je znázorněno na obr. 1. Zapojení v tomto provedení zahrnuje vstup **1** taktovacího signálu připojený přes první mikropáskové vedení **2** na vstup **CLK** prvního synchronního vysokorychlostního binárního čítače **10** dolních 8 bitů typu MC100E016

a druhým mikropáskovým vedením **4** na vstup **CLK** druhého synchronního vysokorychlostního binárního čítače **15** horních 8 bitů typu MC100E016. A dále zahrnuje vstup **6** dat pro odečet dolních 8 bitů, který je připojen prvním standardním vedením **7** na první převodník **8** TTL/ECL, který je dále připojen přes druhé standardní vedení **9** na vstup prvního synchronního vysokorychlostního binárního čítače **10** dolních 8 bitů typu MC100E016.A dále zahrnuje vstup **11** pro odečet horních 8 bitů, který je připojen třetím standardním vedením **12** na druhý převodník **13** TTL/ECL, jenž je připojen čtvrtým standardním vedením **14** na vstup druhého synchronního vysokorychlostního binárního čítače **15** horních 8 bitů typu MC100E016, přičemž první synchronní vysokorychlostní binární čítač **10** dolních 8 bitů typu MC100E016 je přes výstup **TC** připojen jednak devátým mikropáskovým vedením **35**, jenž je opatřeno devátým přizpůsobením **36**, na vstup **CE** druhého synchronního vysokorychlostního binárního čítače **15** horních 8 bitů typu MC100E016 a jednak přes desáté mikropáskové vedení **37**, jenž je opatřeno desátým přizpůsobením **38**, na vstup **D1** hradla **30** logického součtu obvodu realizováno obvodem MC100EL01, přičemž druhý synchronní vysokorychlostní binární čítač **15** horních 8 bitů typu MC100E016 je přes výstup **TC** připojen jedenáctým mikropáskovým vedením **39**, jenž je opatřeno jedenáctým přizpůsobením **40**, na vstup **D2** hradla **30** logického součtu obvodu typu MC100EL01, které je přes výstup **Q** připojeno pátým mikropáskovým vedením **24**, jenž je opatřeno pátým přizpůsobením **25**, na výstup **26** ukončení běhu čítače. Dále zapojení zahrnuje vstup **16** spouštěcího signálu, který je připojen pátým standardním vedením **17** na třetí převodník **18** TTL/ECL, který je dále připojen mikropáskovým třetím vedením **19**, které je opatřeno třetím přizpůsobením **20**, na výstup **21** spouštěcího signálu, přičemž třetí převodník **18** TTL/ECL je připojen mikropáskovým čtvrtým vedením **22**, jenž je opatřeno čtvrtým přizpůsobením **23**, na vstup **S** klopného obvodu **29** R-S, realizován obvodem MC10H131, přičemž hradlo **30** logického součtu je přes výstup **Q** připojeno přes mikropáskové šesté vedení **27**, jenž je opatřeno šestým přizpůsobením **28**, na vstup **R** klopného obvodu **29** R-S, který je prostřednictvím výstupu **Q** připojen, jednak přes sedmé mikropáskové vedení **31**, které je opatřeno sedmým přizpůsobením **32**, na vstup PE prvního synchronního vysokorychlostního binárního čítače **10** dolních 8 bitů typu MC100E016 a jednak přes osmé mikropáskové vedení **33**, jenž je opatřeno osmým přizpůsobením **34**, na vstup **PE** druhého synchronního vysokorychlostního binárního čítače **15** horních 8 bitů typu MC100E016.

Funkce zapojení generátoru časové prodlevy spouštěcího běh čítače pomocí klopného R-S obvodu je následující. Přes blok **6** vstupuje dolních 8 bitů, a přes blok **11** vstupuje horních 8 bitů. Data pro odečet dolních 8 bitů jsou vedena z bloku **6** přes standardní vedení **7** na vstup prvního převodníku **8** úrovní TTL/ECL. Dále pak data pokračují standardními vedením **9** na vstup prvního synchronního vysokorychlostního binárního čítače **10** dolních 8 bitů (obvod MC100E016). Zatímco data pro odečet horních 8 bitů jsou vedena z bloku **11** přes standardní vedení **12** na vstup druhého převodníku **13** úrovní TTL/ECL. Dále pak data pokračují standardním vedením **14** na vstup druhého synchronního vysokorychlostního binárního čítače **15** horních 8 bitů (obvody MC100E016). Ke spouštění prvního a druhého synchronního vysokorychlostního binárního čítače **10** a **15** slouží vstup **16**. Jedná se o signál úrovně TTL, který pokračuje standardním vedením **17** do třetího převodníku **18** úrovní TTL/ECL. Signál úrovně TTL dále vybavuje jak výstup spouštěcího signálu **21** přes třetí mikropáskové vedení **19** a třetí přizpůsobení **20**, tak vstup **S** klopného obvodu **29** R-S přes mikropáskové vedení **22** a čtvrté přizpůsobení **23**. To má za následek změnu logické úrovně na výstupu **Q** klopného obvodu **29** R-S, který vybavuje vstup **PE** (Parallel Load Enable) prvního synchronního vysokorychlostního binárního čítače **10** přes sedmé mikropáskové vedení **31** a sedmé přizpůsobení **32**, stejně tak vstup **PE** (Parallel Load Enable) druhého synchronního vysokorychlostního binárního čítače **15** přes osmé mikropáskové vedení **33** a osmé přizpůsobení **34**. Změna logické úrovně na uvedených **PE** vstupech zajistí přepis paměťových buněk prvního a druhého synchronního vysokorychlostního binárního čítače **10** a **15** na hodnoty zadané bloky **6** a **11** vstupy dat pro odečet. Od této chvíle první synchronní vysokorychlostní binární čítač **10** a druhý synchronní vysokorychlostní binární čítač **15** navyšují svůj stav o jednotku podle taktovacího signálu, který je přiveden vstupem **1**. Taktovací signál je rozveden pomocí prvního mikropáskového vedení **2** a prvního přizpůsobení **3** k prvnímu synchronnímu vysokorychlostnímu binárnímu čítači **10**, stejně jako pomocí druhého mikropáskového vedení **4** a druhého přizpůsobení **5** k druhému synchronnímu vysokorychlostnímu binárnímu čítači **15**. Výstupní signál **TC** (Terminal Count) prvního synchronního vysokorychlostního binárního čítače **10** vybavuje vstup **CE** (Count Enable) druhého čítače **15** přes deváté mikropáskové vedení **35** a deváté přizpůsobení **36**, stejně jako vstup hradla **30** logického součtu přes desáté mikropáskové vedení **37** a desáté přizpůsobení **38**. Výstupní signál **TC** (Terminal Count) druhého synchronního vysokorychlostního binárního čítače **15** vybavuje pouze

vstup hradla **30** logického součtu přes jedenácté mikropáskové vedení **39** a jedenácté přizpůsobení **40**. Přetečení prvního a druhého synchronního vysokorychlostního binárního čítače **10** a **15** vyvolá souhlasnou úroveň na vstupech hradla **30** logického součtu. Ta má za následek změnu logické úrovně na výstupu **Q** hradla **30** logického součtu. Tato změna je rozvedena na výstup **26** ukončení běhu čítače pomocí pátého mikropáskového vedení **24** a pátého přizpůsobení **25**, stejně jako na vstup **R** klopného obvodu **29** R-S pomocí šestého mikropáskového vedení **27** a šestého přizpůsobení **28**. Tím je čítání ukončeno a čeká se na nový povel ze vstupu spouštěcího signálu **16**.

Kritické signálové cesty se realizují jako mikropásková vedení s přesně definovanou hodnotou impedance. V tomto případě se používá hodnota 100 Ω. Dá se samozřejmě použít kterákoli jiná hodnota v rozsahu 10 Ω až 1 kΩ. Mikropásková vedení jsou vytvořena na substrátu FR4. Existují i jiné substráty, jako FR2, FR3, FR4, FR6, teflon apod. Substráty jsou z jedné strany opatřeny měděným páskem definované šířky a z druhé strany souvislou měděnou plochou. Šířka mikropáskového vedení vychází z měrné permitivity substrátu, která může být v rozsahu 1 až 100 a tloušťky substrátu, která může být v rozsahu 0.1 mm až 10 mm a zvolené impedance mikropáskového vedení. Příklady hodnot šířek mikropáskového vedení jsou uvedeny výše. Impedance přizpůsobení (Theveninův dělič) musí mít stejnou hodnotu jako impedance mikropáskového vedení.

Průmyslová využitelnost

Generátor časové prodlevy spouštěcí běh čítače pomocí klopného R - S obvodu nachází průmyslovou využitelnost v rámci impulsních generátorů, při generování krátkých nastavitelných časových intervalů, při generování nastavitelných časových značek cejchovacích přístrojů apod.

Seznam vztahových značek

1 - vstup taktovacího signálu

2 - první mikropáskové vedení taktovacího signálu

3 - první přizpůsobení mikropáskového vedení

4 - druhé mikropáskové vedení taktovacího signálu

5 - druhé přizpůsobení mikropáskového vedení

6 - vstup dat pro odečet (dolních 8 bitů)

7 - standardní vedení do převodníku úrovní TTL/ECL

8 - první převodník úrovní TTL/ECL

9 - standardní vedení na vstup čítače

10 - první synchronní vysokorychlostní binární čítač dolních 8 bitů

11 - vstup dat pro odečet (horních 8 bitů)

12 - standardní vedení do převodníku úrovní TTL/ECL

13 - druhý převodník úrovní TTL/ECL

14 - standardní vedení na vstup čítače

15 - druhý synchronní vysokorychlostní binární čítač horních 8 bitů

16 - vstup spouštěcího signálu

17 - standardní vedení do převodníku úrovní TTL/ECL

18 - třetí převodník úrovní TTL/ECL

19 - třetí mikropáskové vedení spouštěcího signálu

20 - třetí přizpůsobení mikropáskového vedení

21 - výstup spouštěcího signálu, nejčastěji pro obvod LASERu

22 - čtvrté mikropáskové vedení spouštěcího signálu

23 - čtvrté přizpůsobení mikropáskového vedení

24 - páté mikropáskové vedení výstupu součtového hradla 30

25 - páté přizpůsobení mikropáskového vedení

26 - výstup ukončení běhu čítače, nejčastěji pro měřicí vzorkovací obvod

27 - šesté mikropáskové vedení výstupu součtového hradla 30

28 - šesté přizpůsobení mikropáskového vedení

29 - klopný obvod R-S, který spouští a zastavuje čítání

30 - hradlo logického součtu

31 - sedmé mikropáskové vedení výstupu klopného obvodu R-S (zajišťuje přednastavení čítače)

32 - sedmé přizpůsobení mikropáskového vedení

33 - osmé mikropáskové vedení výstupu klopného obvodu R-S (zajišťuje přednastavení čítače)

34 - osmé přizpůsobení mikropáskového vedení

35 - deváté mikropáskové vedení výstupu čítače TC (přenos do vyššího řádu čítání)

36 - deváté přizpůsobení mikropáskového vedení

37 - desáté mikropáskové vedení výstupu čítače TC (informace o přetečení)

38 - desáté přizpůsobení mikropáskového vedení

39 - jedenácté mikropáskové vedení výstupu čítače TC (informace o přetečení)

40 - jedenácté přizpůsobení mikropáskového vedení

PV 2017-161

PATENTOVÉ NÁROKY

1. Zapojení generátoru časové prodlevy zahrnující vstup (1) taktovacího signálu připojený přes první mikropáskové vedení (2) na vstup CLK prvního synchronního vysokorychlostního binárního čítače (10) dolních 8 bitů a druhým mikropáskovým vedením (4) na vstup CLK druhého synchronního vysokorychlostního binárního čítače (15) horních 8 bitů a dále zahrnující vstup (6) dat pro odečet dolních 8 bitů připojený prvním standardním vedením (7) na první převodník (8) TTL/ECL, který je připojen přes druhé standardní vedení (9) na vstup prvního synchronního vysokorychlostního binárního čítače (10) dolních 8 bitů a dále zahrnující vstup (11) pro odečet horních 8 bitů připojený třetím standardním vedením (12) na druhý převodník (13) TTL/ECL, který je připojený čtvrtým standardním vedením (14) na vstup druhého synchronního vysokorychlostního binárního čítače (15) horních 8 bitů, přičemž první synchronní vysokorychlostní binární čítač (10) dolních 8 bitů je přes výstup TC připojen devátým mikropáskovým vedením (35) na vstup CE druhého synchronního vysokorychlostního binárního čítače (15) horních 8 bitů a přes desáté mikropáskové vedení (37) na vstup D1 hradla (30) logického součtu obvodu a druhý synchronní vysokorychlostní binární čítač (15) horních 8 bitů je přes výstup TC připojen jedenáctým mikropáskovým vedením (39) na vstup D2 hradla (30) logického součtu obvodu, které je přes výstup Q připojeno pátým mikropáskovým vedením (24) na výstup (26) ukončení běhu čítače a vstup (16) spouštěcího signálu je připojen pátým standardním vedením (17) na třetí převodník (18) TTL/ECL, který je dále připojen třetím mikropáskovým vedením (19) na výstup (21) spouštěcího signálu, **vyznačující se tím, že** má třetí převodník (18) TTL/ECL připojen čtvrtým mikropáskovým vedením (22) na vstup S klopného obvodu (29) R-S a hradlo (30) logického součtu je přes výstup Q připojeno přes šesté mikropáskové vedení (27) na vstup R klopného obvodu (29) R-S, který je prostřednictvím výstupu Q připojen přes sedmé mikropáskové

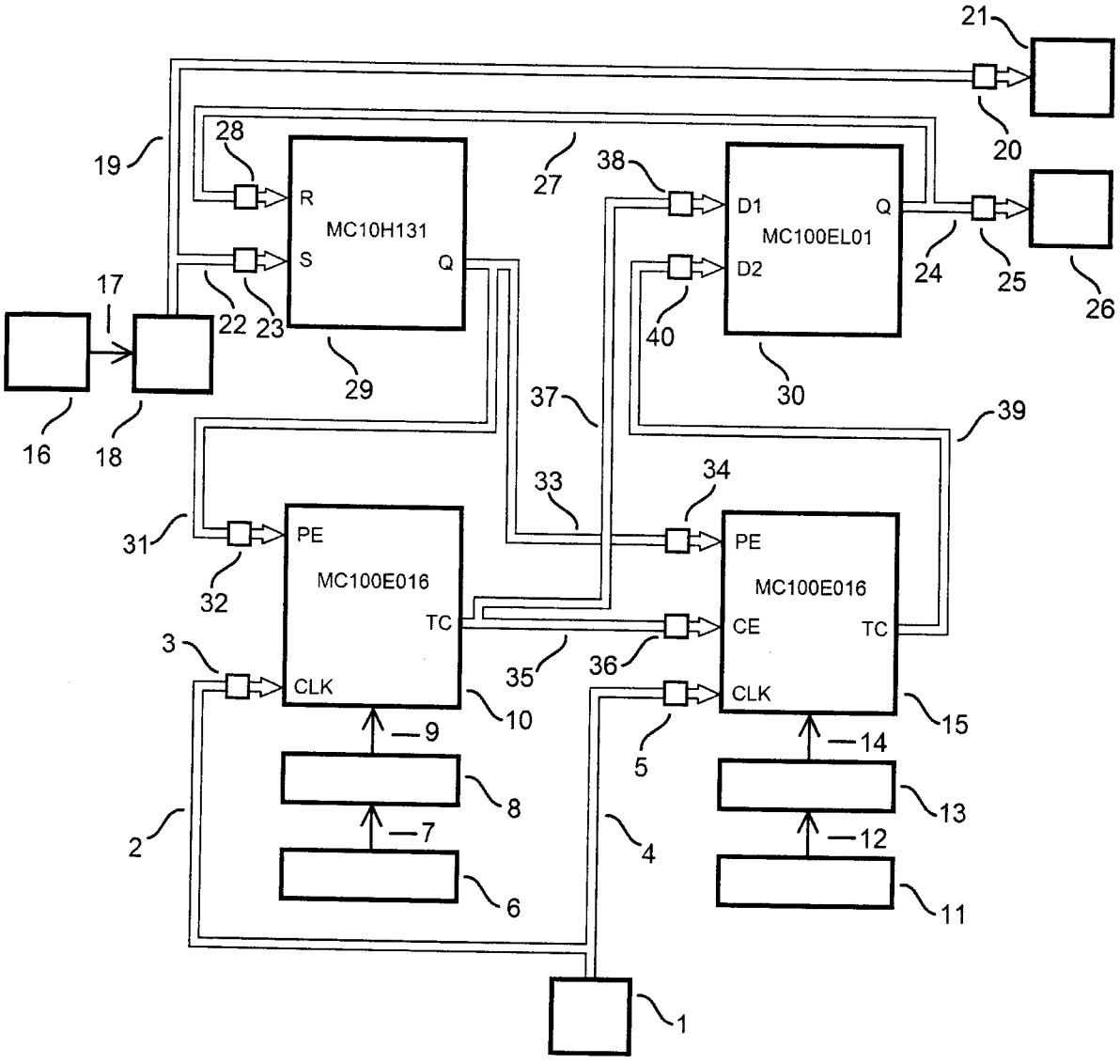
vedení (31) na vstup PE prvního synchronního vysokorychlostního binárního čítače (10) dolních 8 bitů a přes osmé mikropáskové vedení (33) na vstup PE druhého synchronního vysokorychlostního binárního čítače (15) horních 8 bitů.

2. Zapojení generátoru časové prodlevy podle nároku 1, **vyznačující se tím, že** první, druhé, třetí, čtvrté, páté, šesté, sedmé, osmé, deváté, desáté a jedenácté mikropáskové vedení (2, 4, 19, 22, 24, 27, 31, 33, 35,37 a 39) jsou opatřena prvním, druhým, třetím, čtvrtým, pátým, šestým sedmým, osmým, devátým, desátým a jedenáctým přizpůsobením (3, 5, 20, 23, 25, 28, 32, 34, 36,38 a 40).

3. Zapojení generátoru časové prodlevy podle nároku 2, **vyznačující se tím, že** mikropásková vedení (2, 4, 19, 22, 24, 27, 31, 33, 35, 37 a 39) jsou tvořena substrátem známé tloušťky 0.1 ~~karty~~ až 10 mm a měrné permitivity v rozsahu 1 až 100, jenž je z jedné strany opatřen měděným páskem definované šířky a z druhé strany souvislou měděnou plochou.

1/1 + 21.03.17

PV 2017-161



Obr. 1