

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年1月26日(26.01.2017)



(10) 国際公開番号
WO 2017/013979 A1

- (51) 国際特許分類:
H01T 2/02 (2006.01) H01T 4/10 (2006.01)
H01T 1/20 (2006.01) H01T 4/12 (2006.01)
- (21) 国際出願番号: PCT/JP2016/068132
- (22) 国際出願日: 2016年6月17日(17.06.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-145105 2015年7月22日(22.07.2015) JP
- (71) 出願人: 株式会社村田製作所(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 Kyoto (JP).
- (72) 発明者: 築澤 孝之(TSUKIZAWA, Takayuki); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 三木 武(MIKI, Takeshi); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 鮫島 睦, 外(SAMEJIMA, Mutsumi et al.); 〒5300017 大阪府大阪市北区角田町8番1号梅

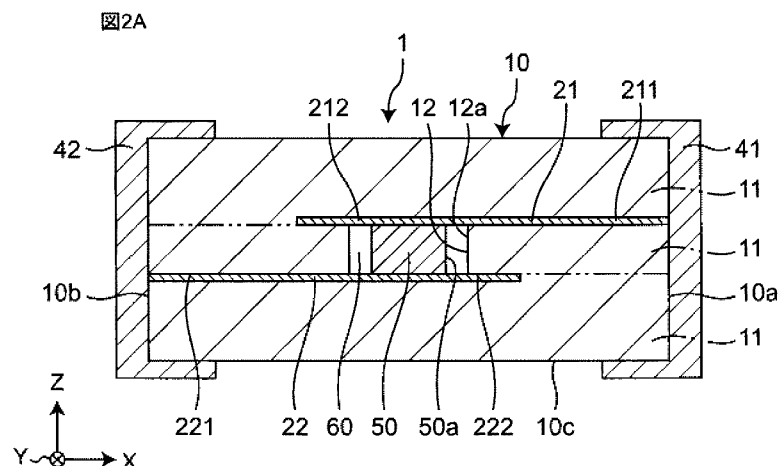
田阪急ビルオフィスタワー青山特許事務所
Osaka (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: ESD PROTECTION DEVICE

(54) 発明の名称: ESD保護装置



(57) Abstract: An ESD protection device, having: an element body; a first discharge electrode and a second discharge electrode provided to the element body and disposed so as to face each other in the layering direction; and a discharge assistance electrode provided between the first discharge electrode and the second discharge electrode so as to electrically connect the first discharge electrode and the second discharge electrode to each other. The element body is provided, in at least a part of the surroundings of the outer surface of the discharge assistance electrode, with a cavity in which the first discharge electrode, the second discharge electrode, and a region of the outer surface of the discharge assistance electrode extending from the first discharge electrode to the second discharge electrode are exposed.

(57) 要約: ESD保護装置は、素体と、素体に設けられ、互いに積層方向に対向して配置される第1放電電極および第2放電電極と、第1放電電極と第2放電電極の間に設けられて、第1放電電極と第2放電電極を電氣的に接続する放電補助電極とを有する。素体は、放電補助電極の外面の周囲の少なくとも一部に、第1放電電極と、第2放電電極と、放電補助電極の外面における第1放電電極から第2放電電極に至る領域とを露出する空洞を設けている。

WO 2017/013979 A1

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称： E S D 保護装置

技術分野

[0001] 本発明は、E S D 保護装置に関する。

背景技術

[0002] 従来、E S D 保護装置としては、WO 2 0 1 1 / 0 9 6 3 3 5（特許文献1）に記載されたものがある。このE S D 保護装置は、素体と、素体に設けられ、互いに積層方向に対向して配置される第1放電電極および第2放電電極と、第1放電電極と第2放電電極の間に設けられて、第1放電電極と第2放電電極を電氣的に接続する放電補助電極とを有する。

先行技術文献

特許文献

[0003] 特許文献1：WO 2 0 1 1 / 0 9 6 3 3 5

発明の概要

発明が解決しようとする課題

[0004] ところで、本願発明者は、前記従来のE S D 保護装置を実際に使用することで、従来のE S D 保護装置にはE S D 連続印加に対する耐性が低いという問題があることを見出した。そして、本願発明者は、この現象を鋭意検討して、以下の原因を突き止めた。

[0005] E S D 印加時に、放電補助電極に内部放電のみが発生して、エネルギーが集中する。これにより、熱衝撃が放電補助電極に集中して、放電補助電極が変質し、E S D 連続印加時の絶縁耐性が低下する。

[0006] そこで、本発明の課題は、E S D 連続印加時の絶縁耐性を向上したE S D 保護装置を提供することにある。

課題を解決するための手段

[0007] 前記課題を解決するため、本発明のE S D 保護装置は、素体と、

前記素体に設けられ、互いに積層方向に対向して配置される第1放電電極および第2放電電極と、

前記第1放電電極と前記第2放電電極の間に設けられて、前記第1放電電極と前記第2放電電極を電氣的に接続する放電補助電極とを備え、

前記素体は、前記放電補助電極の外面の周囲の少なくとも一部に、前記第1放電電極と、前記第2放電電極と、前記放電補助電極の外面における前記第1放電電極から前記第2放電電極に至る領域とを露出する空洞を設けている。

[0008] 本発明のESD保護装置によれば、素体は、放電補助電極の外面の周囲の少なくとも一部に、第1放電電極と、第2放電電極と、放電補助電極の外面における第1放電電極から第2放電電極に至る領域とを露出する空洞を設けている。これにより、放電補助電極、第1放電電極および第2放電電極は、空洞に露出されるので、ESD印加時に、放電補助電極の内部放電だけでなく、放電補助電極の沿面放電も発生して、エネルギーの集中を緩和できる。また、放電補助電極は、空洞に露出されるので、放電補助電極の熱を空洞に放出できる。したがって、ESD連続印加時の絶縁耐性が向上する。

[0009] また、ESD保護装置の一実施形態では、前記空洞の前記第1放電電極側の大きさは、前記空洞の前記第1放電電極と前記第2放電電極の間の中間側の大きさよりも、小さい。

[0010] 前記実施形態によれば、空洞の第1放電電極側の大きさは、空洞の第1放電電極と第2放電電極の間の中間側の大きさよりも、小さい。これにより、第1放電電極を1次側（静電気の入力側）に接続し、第2放電電極を2次側（静電気の出力側）に接続するとき、空洞の第1放電電極側が狭くなるため、ESD印加時の電界が集中しやすくなる。この結果、放電補助電極の沿面放電が発生し易くなり、ESD保護性能を劣化させず、ESD連続印加時の絶縁耐性を向上することができる。

[0011] また、ESD保護装置の一実施形態では、前記積層方向に沿った断面にお

いて、前記空洞の前記第 1 放電電極の位置における前記積層方向に直交する方向の長さは、前記空洞の前記第 1 放電電極と前記第 2 放電電極の間の中間位置における前記積層方向に直交する方向の長さよりも、小さい。

[0012] 前記実施形態によれば、空洞の第 1 放電電極の位置の長さは、空洞の第 1 放電電極と第 2 放電電極の間の中間位置の長さよりも、小さい。これにより、空洞の第 1 放電電極側が狭くなるため、ESD 応答性が向上する。

[0013] また、ESD 保護装置の一実施形態では、前記積層方向に沿った断面において、前記空洞を構成する前記素体の内面は、前記第 1 放電電極から前記第 2 放電電極に向かって広がるように、傾斜状に形成されて、前記空洞の大きさが、前記第 1 放電電極から前記第 2 放電電極に向かって大きくなる。

[0014] 前記実施形態によれば、空洞を構成する素体の内面は、第 1 放電電極から第 2 放電電極に向かって広がるように、傾斜状に形成されて、空洞の大きさが、第 1 放電電極から第 2 放電電極に向かって大きくなる。これにより、空洞の第 1 放電電極側が狭くなるため、ESD 応答性が向上する。また、空洞の大きさを大きくすることができて、放電補助電極の放熱性が向上し、ESD 連続印加時の絶縁耐性が向上する。

[0015] また、ESD 保護装置の一実施形態では、前記積層方向に沿った断面において、前記空洞を構成する前記放電補助電極の外表面は、前記第 1 放電電極から前記第 2 放電電極に向かって狭くなるように、傾斜状に形成されて、前記空洞の大きさが、前記第 1 放電電極から前記第 2 放電電極に向かって大きくなる。

[0016] 前記実施形態によれば、空洞を構成する放電補助電極の外表面は、第 1 放電電極から第 2 放電電極に向かって狭くなるように、傾斜状に形成されて、空洞の大きさが、第 1 放電電極から第 2 放電電極に向かって大きくなる。これにより、空洞の第 1 放電電極側が狭くなるため、ESD 応答性が向上する。また、空洞を構成する素体の内面を積層方向に沿った鉛直状に形成できて、空洞の大きさを一層大きくすることができる。これにより、放電補助電極の放熱性が向上し、ESD 連続印加時の絶縁耐性が向上する。

[0017] また、ESD保護装置の一実施形態では、前記積層方向に沿った断面において、前記空洞を構成する前記素体の内面は、前記第1放電電極および前記第2放電電極のそれぞれから前記第1放電電極と前記第2放電電極の間の中間に向かって広がるように、凹状に形成されて、前記空洞の大きさが、前記第1放電電極および前記第2放電電極のそれぞれから前記第1放電電極と前記第2放電電極の間の中間に向かって大きくなる。

[0018] 前記実施形態によれば、空洞を構成する素体の内面は、第1放電電極および第2放電電極のそれぞれから第1放電電極と第2放電電極の間の中間に向かって広がるように、凹状に形成されて、空洞の大きさが、第1放電電極および第2放電電極のそれぞれから第1放電電極と第2放電電極の間の中間に向かって大きくなる。これにより、空洞の第1放電電極側が狭くなるため、ESD応答性が向上する。また、空洞の第1放電電極側および第2放電電極側の大きさを大きくしないで、空洞を大きくすることができる。

発明の効果

[0019] 本発明のESD保護装置によれば、素体は、放電補助電極の外面の周囲の少なくとも一部に、第1放電電極と、第2放電電極と、放電補助電極の外面における第1放電電極から第2放電電極に至る領域とを露出する空洞を設けているので、ESD連続印加時の絶縁耐性を向上できる。

図面の簡単な説明

[0020] [図1]本発明のESD保護装置の第1実施形態を示す斜視図である。

[図2A]図1のXZ断面図である。

[図2B]図1のXY断面図である。

[図3]本発明のESD保護装置の第2実施形態を示す断面図である。

[図4]本発明のESD保護装置の第3実施形態を示す断面図である。

[図5]本発明のESD保護装置の第4実施形態を示す断面図である。

[図6A]本発明の実施例を示す断面図である。

[図6B]本発明の実施例を示す断面図である。

[図6C]本発明の実施例を示す断面図である。

[図6D]本発明の実施例を示す断面図である。

[図6E]本発明の実施例を示す断面図である。

[図6F]本発明の実施例を示す断面図である。

[図6G]本発明の実施例を示す断面図である。

[図6H]本発明の実施例を示す断面図である。

[図6I]本発明の実施例を示す断面図である。

[図6J]本発明の実施例を示す断面図である。

発明を実施するための形態

[0021] 以下、本発明を図示の実施の形態により詳細に説明する。

[0022] (第1実施形態)

図1は、本発明のESD保護装置の第1実施形態を示す斜視図である。図2Aは、図1のXZ断面図である。図2Bは、図1のXY断面図である。図1と図2Aと図2Bに示すように、ESD(Electro-Static Discharge: 静電気放電)保護装置1は、素体10と、素体10内に設けられた第1放電電極21、第2放電電極22および放電補助電極50と、素体10の外面に設けられた第1外部電極41および第2外部電極42とを有する。

[0023] 素体10は、略直方体状に形成され、長さ、幅と高さを有する。素体10の長さ方向をX方向とし、素体10の幅方向をY方向とし、素体10の高さ方向をZ方向とする。素体10の外面は、第1端面10aと、第1端面10aの反対側に位置する第2端面10bと、第1端面10aと第2端面10bの間に位置する周面10cとを有する。第1端面10aと第2端面10bとは、X方向に位置する。

[0024] 素体10は、複数のセラミック層11を積層して構成される。複数のセラミック層11は、Z方向に積層される。セラミック層は、例えば、Ba、Al、Siを主成分として含む低温同時焼成セラミック(LTCC: Low Temperature Co-fired Ceramics)から構成される。セラミック層は、アルカリ金属成分およびホウ素成分のうちの少なくとも一方を含んでいてもよく、または、ガラス成分を含んでいてもよい。

- [0025] 第1放電電極21および第2放電電極22は、複数のセラミック層11の積層方向（Z方向）に、互いに対向している。第1放電電極21および第2放電電極22は、積層方向に所定の距離をあけて、配置される。第1放電電極21は、第1外部電極41に接続され、第2放電電極22は、第2外部電極42に接続されている。
- [0026] 第1放電電極21と第2放電電極22は、それぞれ、X方向に延在した板状に形成される。第1放電電極21および第2放電電極22は、例えば、Cu、Ag、Pd、Pt、Al、Ni、Wやそれらの少なくとも一種を含む合金などの適宜の材料により構成される。
- [0027] 第1放電電極21の長手方向の第1端部211は、素体10の第1端面10aから露出している。第1放電電極21の長手方向の第2端部212は、素体10内に位置する。第2放電電極22の長手方向の第1端部221は、素体10の第2端面10bから露出している。第2放電電極22の長手方向の第2端部222は、素体10内に位置する。第1放電電極21の第2端部212と、第2放電電極22の第2端部222とは、所定の距離をあけて、互いに対向している。
- [0028] 放電補助電極50は、第1放電電極21と第2放電電極22の間に設けられ、第1放電電極21と第2放電電極22を電氣的に接続する。放電補助電極50は、第1放電電極21の第2端部212と第2放電電極22の第2端部222とを接続する。放電補助電極50は、第1放電電極21と第2放電電極22の間の積層方向に貫通されたビアホール12内に、配置されている。
- [0029] 放電補助電極50は、例えば、導電材料と絶縁材料との混合物から構成される。導電材料は、例えば、導電体粉である。導電材料は、例えば、Cu、Ag、Pd、Pt、Al、Ni、Wやこれらの組合せでもよく、また、SiC粉等の半導体材料や抵抗材料などの、金属材料よりも導電性の低い材料であってもよい。絶縁材料は、例えば、Al₂O₃、SiO₂、ZrO₂、TiO₂などの酸化物やSi₃N₄やAlNなどの窒化物や、セラミック基材

の構成材料の混合仮焼粉や、ガラス質物質や、これらの組合せでもよい。

[0030] 素体 10 は、放電補助電極 50 の外面 50a の周囲の全周に、空洞 60 を設けている。空洞 60 は、第 1 放電電極 21 の第 2 端部 212 と、第 2 放電電極 22 の第 2 端部 222 と、放電補助電極 50 の外面 50a における第 1 放電電極 21 から第 2 放電電極 22 に至る領域とを露出する。

[0031] 空洞 60 は、第 1 放電電極 21 の端面と、第 2 放電電極 22 の端面と、素体 10 のビアホール 12 の内面 12a と、放電補助電極 50 の外面 50a とで囲まれた空間から構成される。素体 10 のビアホール 12 の内面 12a と放電補助電極 50 の外面 50a とは、積層方向（Z 方向）からみて、円形に形成されている。つまり、空洞 60 は、積層方向からみて、円環状に形成される。

[0032] 積層方向に沿った断面（XZ 断面）において、素体 10 の内面 12a は、積層方向（Z 方向）に沿った鉛直状に形成されている。放電補助電極 50 の外面 50a は、積層方向（Z 方向）に沿った鉛直状に形成されている。

[0033] 次に、前記 ESD 保護装置 1 の動作について説明する。

[0034] ESD 保護装置 1 は、例えば、電子機器に用いられ、電子機器に発生する静電気を放電して電子機器の静電気による破壊を抑制する。具体的に述べると、第 1 外部電極 41 を電子機器の端子（1 次側）に接続し、第 2 外部電極 42 をグランド（2 次側）に接続したとき、電子機器の静電気は、第 1 外部電極 41 および第 1 放電電極 21 から、放電補助電極 50 を介して、第 2 放電電極 22 および第 2 外部電極 42 に伝わる。1 次側は、静電気が入力する側であり、2 次側は、静電気が出力する側である。第 1 放電電極 21 から第 2 放電電極 22 への静電気の放電は、放電補助電極 50 の内部を流れる電流による内部放電と、放電補助電極 50 の外面 50a を流れる電流による沿面放電とである。

[0035] 前記 ESD 保護装置によれば、素体 10 は、放電補助電極 50 の外面 50a の周囲に、第 1 放電電極 21 と、第 2 放電電極 22 と、放電補助電極 50 の外面 50a における第 1 放電電極 21 から第 2 放電電極 22 に至る領域と

を露出する空洞60を設けている。これにより、放電補助電極50、第1放電電極21および第2放電電極22は、空洞60に露出されるので、ESD印加時に、放電補助電極50の内部放電だけでなく、放電補助電極50の沿面放電も発生して、エネルギーの集中を緩和できる。また、放電補助電極50は、空洞60に露出されるので、放電補助電極50の熱を空洞60に放出できる。したがって、ESD連続印加時の絶縁耐性が向上する。

[0036] (第2実施形態)

図3は、本発明のESD保護装置の第2実施形態を示す断面図である。第2実施形態は、第1実施形態とは、空洞の形状が相違する。この相違する構成を以下に説明する。なお、第2実施形態において、第1実施形態と同一の符号は、第1実施形態と同じ構成であるため、その説明を省略する。

[0037] 図3に示すように、このESD保護装置1Aでは、空洞60は、第1放電電極21側の第1部分61と、第2放電電極22側の第2部分62と、第1放電電極21と第2放電電極22の間の中間側の中間部分63とを含む。第1部分61の大きさは、中間部分63の大きさよりも、小さい。中間部分63の大きさは、第2部分62の大きさよりも、小さい。

[0038] 具体的に述べると、積層方向に沿った断面(XZ断面)において、第1部分61の第1放電電極21の位置におけるX方向の第1長さL1は、中間部分63の第1放電電極21と第2放電電極22の間の中間位置におけるX方向の中間長さL3よりも、小さい。中間部分63の第1放電電極21と第2放電電極22の間の中間位置におけるX方向の中間長さL3は、第2部分62の第2放電電極22の位置におけるX方向の第2長さL2よりも、小さい。

[0039] 積層方向に沿った断面(XZ断面)において、空洞60を構成する素体10のビアホール12の内面12aは、第1放電電極21から第2放電電極22に向かって広がるように、傾斜状に形成されて、空洞60の大きさが、第1放電電極21から第2放電電極22に向かって大きくなる。この内面12aを逆テーパ面という。素体10の内面12aは、直線であるが、曲線であ

ってもよい。また、空洞60を構成する放電補助電極50の外面50aは、積層方向（Z方向）に沿った鉛直状に形成されている。放電補助電極50の外面50aは、直線であるが、曲線であってもよい。

[0040] したがって、空洞60の第1部分61の大きさは、空洞60の中間部分63の大きさよりも、小さい。これにより、第1放電電極21を1次側（静電気の入力側）に接続し、第2放電電極22を2次側（静電気の出力側）に接続するとき、空洞60の第1放電電極21側が狭くなるため、ESD印加時の電界が集中しやすくなる。この結果、放電補助電極50の沿面放電が発生し易くなり、ESD保護性能を劣化させず、ESD連続印加時の絶縁耐性を向上することができる。

[0041] また、空洞60の第1放電電極21の位置の長さは、空洞60の第1放電電極21と第2放電電極22の間の中間位置の長さよりも、小さい。これにより、空洞60の第1放電電極21側が狭くなるため、ESD応答性が向上する。

[0042] また、空洞60を構成する素体10のビアホール12の内面12aは、第1放電電極21から第2放電電極22に向かって広がるように、傾斜状に形成されて、空洞60の大きさが、第1放電電極21から第2放電電極22に向かって大きくなる。これにより、空洞60の第1放電電極21側が狭くなるため、ESD応答性が向上する。また、空洞60の大きさを大きくすることができて、放電補助電極50の放熱性が向上し、ESD連続印加時の絶縁耐性が向上する。

[0043] （第3実施形態）

図4は、本発明のESD保護装置の第3実施形態を示す断面図である。第3実施形態は、第2実施形態とは、空洞の形状が相違する。この相違する構成を以下に説明する。なお、第3実施形態において、第2実施形態と同一の符号は、第2実施形態と同じ構成であるため、その説明を省略する。

[0044] 図4に示すように、このESD保護装置1Bでは、積層方向に沿った断面（XZ断面）において、空洞60を構成する放電補助電極50の外面50a

は、第1放電電極21から第2放電電極22に向かって狭くなるように、傾斜状に形成されて、空洞60の大きさが、第1放電電極21から第2放電電極22に向かって大きくなる。この外面50aをテーパ面という。また、空洞60を構成する素体10のビアホール12の内面12aは、積層方向（Z方向）に沿った鉛直状に形成されている。

[0045] したがって、空洞60を構成する放電補助電極50の外面50aは、傾斜状に形成されているので、空洞60の第1放電電極21側が狭くなって、ESD応答性が向上する。また、空洞60を構成する素体10のビアホール12の内面12aを積層方向に沿った鉛直状に形成できて、空洞60の大きさを一層大きくすることができる。つまり、素体10の内面12aの最大外径が、第2実施形態と同じであるとき、空洞60の大きさは、第2実施形態よりも大きくできる。これにより、放電補助電極50の放熱性が向上し、ESD連続印加時の絶縁耐性が向上する。

[0046] （第4実施形態）

図5は、本発明のESD保護装置の第4実施形態を示す断面図である。第4実施形態は、第2実施形態とは、空洞の形状が相違する。この相違する構成を以下に説明する。なお、第4実施形態において、第2実施形態と同一の符号は、第2実施形態と同じ構成であるため、その説明を省略する。

[0047] 図5に示すように、このESD保護装置1Cでは、積層方向に沿った断面（XZ断面）において、空洞60を構成する素体10のビアホール12の内面12aは、第1放電電極21および第2放電電極22のそれぞれから第1放電電極21と第2放電電極22の間の中間に向かって広がるように、凹状に形成されて、空洞60の大きさが、第1放電電極21および第2放電電極22のそれぞれから第1放電電極21と第2放電電極22の間の中間に向かって大きくなる。この内面12aをドーム面という。素体10の内面12aは、曲線であるが、直線であってもよい。

[0048] つまり、中間部分63の大きさは、第1と第2部分61、62の大きさよりも、大きい。第1部分61の大きさと第2部分62の大きさは、同じであ

ってもよく、異なってもよい。

[0049] したがって、空洞60を構成する素体10のビアホール12の内面12aは、凹状に形成されているので、空洞60の第1放電電極21側が狭くなって、ESD応答性が向上する。また、空洞60の第1放電電極21側および第2放電電極22側の大きさを大きくしないで、空洞60を大きくすることができる。

[0050] なお、本発明は上述の実施形態に限定されず、本発明の要旨を逸脱しない範囲で設計変更可能である。例えば、第1から第4実施形態のそれぞれの特徴点を様々に組み合わせてもよい。

[0051] 前記実施形態では、第1放電電極および第2放電電極は、素体の内部に設けられているが、第1放電電極および第2放電電極の少なくとも一方が、素体の外部に設けられていてもよい。

[0052] 前記実施形態では、第1放電電極は、1次側に接続され、第2放電電極は、2次側に接続されているが、第1放電電極は、2次側に接続され、第2放電電極は、1次側に接続されていてもよい。

[0053] 前記実施形態では、空洞は、放電補助電極の外面の周囲の全周に、設けられているが、放電補助電極の外面の周囲の少なくとも一部に、設けられていてもよい。空洞は、放電補助電極の外面の周囲の全周に、環状に設けられているが、放電補助電極の外面の周囲に、断続的に分割して、複数設けられていてもよい。

[0054] 前記第1実施形態では、素体の内面および放電補助電極の外面は、積層方向に沿った鉛直面であるが、傾斜面であってもよい。

[0055] 前記第2と第3実施形態では、空洞において、第1部分は、第2部分よりも小さいが、第2部分が、第1部分よりも小さくてもよい。また、素体の内面および放電補助電極の外面は、鉛直面または傾斜面の何れであってもよい。

[0056] [第1実施例]

次に、前記第1～第3実施形態の製造方法の実施例について説明する。

[0057] (1) セラミックシートの準備

セラミックシートの材料となるセラミック材料には、Ba、Al、Siを中心とした組成からなる材料（BAS材）を用いた。各素材を所定の組成になるよう調合、混合し、800℃～1000℃で仮焼した。得られた仮焼粉末をジルコニアボールミルで12時間粉碎し、セラミック粉末を得た。このセラミック粉末に、トルエン・エキネンなどの有機溶媒を加え混合した。さらに、バインダー、可塑剤を加え混合しスラリーを得た。このようにして得られたスラリーをドクターブレード法により成形し、厚さ10μmと厚さ50μmのセラミックシートを得た。

[0058] (2) 放電電極の準備

放電電極を形成するための電極ペーストを作製した。平均粒径約2μmのCu粉を80wt%と、エチルセルロースおよびターピネオールに溶解して作製した有機ビヒクルを20wt%とを調合し、3本ロールで攪拌、混合することで、電極ペーストを得た。

[0059] (3) 放電補助電極の準備

放電補助電極を形成するための混合ペーストを作製した。平均粒径約2μmのCu／Al₂O₃のコア／シェル粉と、平均粒径0.5μmのAl₂O₃粉を、80／20vol%の割合で調合し、バインダー樹脂と溶剤を添加し、3本ロールで攪拌、混合することで、混合ペーストを得た。混合ペーストは、エチルセルロース等からなるバインダー樹脂と溶剤を20wt%とし、残りの80wt%をCu粉とAl₂O₃粉とした。

[0060] (4) 空洞形成用ペーストの準備

平均粒径1μmの架橋アクリル樹脂ビーズを38wt%と、エチルセルロースをジヒドロターピニルアセタートに溶解して作製した有機ビヒクルを62wt%とを調合し、3本ロールにより混合することにより、焼失層用樹脂ビーズペーストを得た。ペースト材料としては、焼成時に分解、消失する樹脂を用い、他にはPET、ポリプロピレン等がある。

[0061] (5) ビアホールの形成

セラミックシートに機械加工やレーザー加工で $\phi 200\mu\text{m}$ のビアホールを形成した。機械加工を行う場合、第1実施形態の円筒面の内面を有するビアホールが形成され、レーザー加工を行う場合、第2実施形態の傾斜面の内面を有するビアホールが形成される。

[0062] (6) ビアホールへの空洞形成用ペーストの充填

$\phi 200\mu\text{m}$ のビアホール内へ空洞形成用ペーストを充填後、乾燥した。

[0063] (7) 放電補助電極の形成

空洞形成用ペーストの中心に機械加工やレーザー加工で $\phi 100\mu\text{m}$ の貫通穴を形成して、貫通穴に放電補助電極を充填後、乾燥して、放電補助電極を形成した。レーザー加工を行う場合、第3実施形態の傾斜面の外面を有する放電補助電極が形成される。

[0064] (8) 放電電極の形成

スクリーン印刷によって外部電極に接続される放電電極を塗布した。放電電極は、直接に外部電極と接続されていてもよく、ビアホールを介して接続されていてもよく、回路パターンや集積回路と接続されていてもよい。

[0065] (9) 積層および圧着

セラミックシートを積層し圧着した。ここでは、厚みが 0.3mm で中央に放電補助電極が配置されるように、積層した。

[0066] (10) カットおよび外部電極の形成

LCフィルタのようなチップタイプの電子部品と同様に、マイクロカットでカットして、各チップにわけた。ここでは、 $1.0\text{mm} \times 0.5\text{mm}$ になるようにカットした。その後、チップ端面に電極ペーストを塗布し、外部電極を形成した。外部電極の形成は、チップ焼成後に、チップ端面に電極ペーストを塗布、焼き付けしても構わない。

[0067] (11) 焼成

次いで、 N_2 雰囲気中で焼成した。酸化しない電極材料(Agなど)の場合には、大気雰囲気でも構わない。焼成時に空洞形成用ペーストが焼失し空洞が形成される。

[0068] (12) めっき

LCフィルタのようなチップタイプの電子部品と同様に、外部電極上に電解Ni-Snめっきを行った。

[0069] (13) 完成

以上により、ESD保護装置を完成した。なお、セラミックシートに用いるセラミック材料は、特に上記の材料に限定されるものではなく、Al₂O₃、コーディエライト、ムライト、フォレストライト、CaZrO₃にガラスなどを加えたLTCC材料や、Al₂O₃、コーディエライト、ムライト、フォレストライトなどのHTCC材料、フェライト材料、誘電体材料、樹脂材料でもよい。

[0070] 放電電極の材料は、Cu以外に、Ag, Pd, Pt, Al, Ni, Wや、これらの組合せでもよいが、熱伝導率が高いCu, Agが望ましい。

[0071] 放電補助電極は、導電体、半導体の粒子単体もしくは組み合わせでもよく、導電体、半導体、絶縁体粒子の組み合わせでもよい。導電体の粒子は、コアシェル構造、ノンコアシェル構造でもよく、両方を組み合わせてもよい。厚みがナノメートルの絶縁体のシェルを持つコアシェル構造の粒子を添加することで、ESD応答性を損ねることなく絶縁耐性を保つことが出来る。また、粒子間に結合剤となるガラスもしくは樹脂が介在することで、さらに、絶縁耐性が向上する。

[0072] 空洞の形成は、樹脂ペーストによるスクリーン印刷法で形成しているが、樹脂シートを使用して形成してもよい。

[0073] [第2実施例]

次に、前記第4実施形態の製造方法の実施例について説明する。

[0074] まず、第1実施例の(1)(2)を行った。

[0075] (3) 放電補助電極の準備

焼成中にガスを発生する炭化物系セラミックである平均粒径0.5 μ mのSiCと平均粒径約2 μ mのCu/Al₂O₃のコア/シェル粉を80/20vol%の割合で調合し、バインダー樹脂と溶剤を添加し3本ロールで攪

拌、混合することで、混合ペーストを得た。混合ペーストは、エチルセルローズ等からなるバインダー樹脂と溶剤を20wt%とし、残りの80wt%をコア／シェルCu粉とSiC粉とした。なお、SiC以外に、焼成中にガスを発生する他の炭化物系セラミックを用いてもよい。例えば、TiC、ZrC、NbCなどがある。

[0076] そして、第1実施例の(4)～(10)を行った。

[0077] (11) 焼成

次いで、N₂雰囲気中で焼成した。また、焼成中にH₂OとH₂を投入して焼成炉内の雰囲気制御してもよい。焼成初期段階で空洞形成用ペーストが焼失し空洞が形成され、セラミックが焼結完了する。このとき、空洞が密閉された状態で、放電補助電極中の炭化物系セラミックの分解によって発生したCOガスにより、空洞内の内圧が上がり、空洞の形状がドーム状になる。

[0078] そして、第1実施例の(12)を行って、ESD保護装置を完成した。

[0079] (実験結果)

次に、本発明の実施例と比較例との特性結果を表1に示す。ESDに対する放電応答性を評価した。ESDに対する応答性は、IECの規格、IEC 61000-4-2に定められている、静電気放電イミュニティ試験によって行った。

[0080]

[表1]

番号	素体(ビアホール) の内面形状	放電補助電極 の外形状	L1[μ m]	L1とL3 の関係	放電開始電圧	ESD連続印加耐性			
						10回	100回	200回	300回
1	鉛直面	なし	-	-	8kV	◎	x	x	x
2	なし	鉛直面	-	-	6kV	△	△	x	x
3	鉛直面	鉛直面	50	L1=L3	4kV	◎	◎	○	○
4	テーパー面	テーパー面	50	L1=L3	4kV	◎	◎	○	○
5	逆テーパー面	逆テーパー面	25	L1<L3	2kV	◎	◎	○	○
6	逆テーパー面	逆テーパー面	50	L1=L3	4kV	◎	◎	○	○
7	逆テーパー面	逆テーパー面	75	L1>L3	5kV	◎	◎	○	○
8	鉛直面	テーパー面	50	L1<L3	3kV	◎	◎	◎	○
9	鉛直面	逆テーパー面	75	L1>L3	5kV	◎	◎	◎	○
10	テーパー面	鉛直面	50	L1>L3	4.5kV	◎	○	○	○
11	逆テーパー面	鉛直面	25	L1<L3	2kV	◎	○	○	○
12	ドーム面	鉛直面	50	L1<L3	3kV	◎	◎	◎	◎

[0081] 表1に示すように、接触放電にて2、3、4、5、6、8kVと印可して

いき、放電を開始したESD印加電圧を放電開始電圧とした。接触放電にて8kVを10回、100回、200回、300回行って、印加後のESD保護装置の絶縁抵抗を測定し、 $\log R \geq 8 \Omega$ を優良(◎)と判定し、 $8 \Omega > \log R \geq 6 \Omega$ を良(○)と判定し、 $6 \Omega > \log R \geq 4 \Omega$ を可(△)と判定し、 $\log R < 4 \Omega$ を不良(×)と判定した。

[0082] 番号1、2は比較例を示し、番号3～12は本発明を示す。番号3～12は、図6A～図6Jに対応する。図6A～図6J中の符号は、第2実施形態(図3)の符号に対応する。図6Aは、第1実施形態に対応し、図6Fは、第3実施形態に対応し、図6Iは、第2実施形態に対応し、図6Jは、第4実施形態に対応する。

[0083] 表1において、素体の内面形状または放電補助電極の外表面形状が、鉛直面であるとは、積層方向に沿った面であり、テーパ面であるとは、第1放電電極から第2放電電極に向かって狭くなる傾斜面であり、逆テーパ面であるとは、第1放電電極から第2放電電極に向かって広くなる傾斜面であり、ドーム面であるとは、凹状の円弧面である。

[0084] 表1から分かるように、第1長さL1が小さいほど、ESD応答性がよく、放電開始電圧が小さくなる。第1長さL1が中間長さL3より小さいほど、第1放電電極側の電界集中が起き、ESD応答性がよく、放電開始電圧が小さくなる。空洞の体積が大きいほど、ESD連続印加耐性が向上する。

符号の説明

[0085] 1, 1A～1C ESD保護装置

10 素体

11 セラミック層

12 ビアホール

12a 内面

21 第1放電電極

22 第2放電電極

41 第1外部電極

4 2 第 2 外部電極

5 0 放電補助電極

5 0 a 外面

6 0 空洞

6 1 第 1 部分

6 2 第 2 部分

6 3 中間部分

L 1 第 1 長さ

L 2 第 2 長さ

L 3 中間長さ

請求の範囲

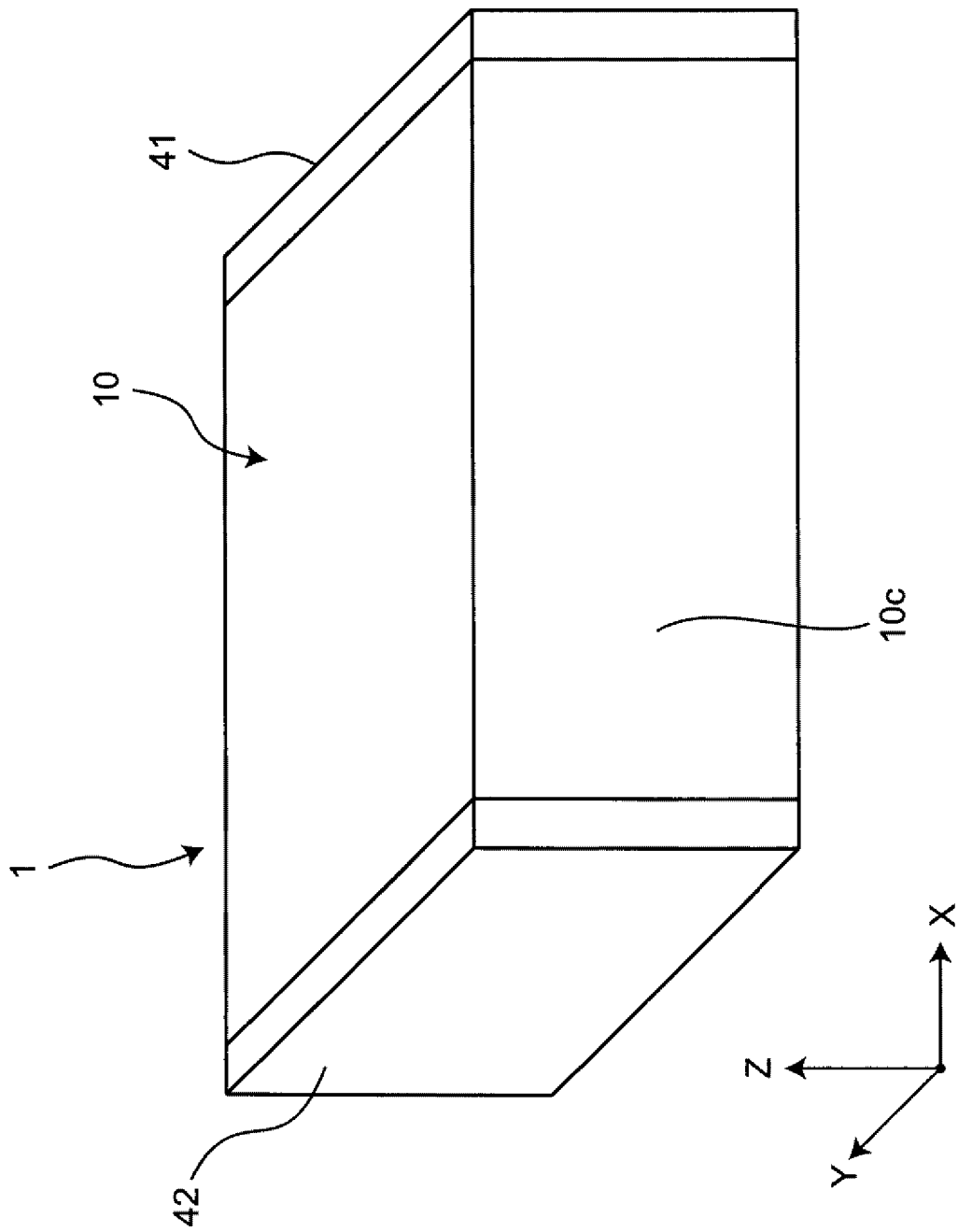
- [請求項1] 素体と、
 前記素体に設けられ、互いに積層方向に対向して配置される第1放電電極および第2放電電極と、
 前記第1放電電極と前記第2放電電極の間に設けられて、前記第1放電電極と前記第2放電電極を電氣的に接続する放電補助電極とを備え、
 前記素体は、前記放電補助電極の外面の周囲の少なくとも一部に、前記第1放電電極と、前記第2放電電極と、前記放電補助電極の外面における前記第1放電電極から前記第2放電電極に至る領域とを露出する空洞を設けている、ESD保護装置。
- [請求項2] 前記空洞の前記第1放電電極側の大きさは、前記空洞の前記第1放電電極と前記第2放電電極の間の中間側の大きさよりも、小さい、請求項1に記載のESD保護装置。
- [請求項3] 前記積層方向に沿った断面において、前記空洞の前記第1放電電極の位置における前記積層方向に直交する方向の長さは、前記空洞の前記第1放電電極と前記第2放電電極の間の中間位置における前記積層方向に直交する方向の長さよりも、小さい、請求項2に記載のESD保護装置。
- [請求項4] 前記積層方向に沿った断面において、前記空洞を構成する前記素体の内面は、前記第1放電電極から前記第2放電電極に向かって広がるように、傾斜状に形成されて、前記空洞の大きさが、前記第1放電電極から前記第2放電電極に向かって大きくなる、請求項2または3に記載のESD保護装置。
- [請求項5] 前記積層方向に沿った断面において、前記空洞を構成する前記放電補助電極の外面は、前記第1放電電極から前記第2放電電極に向かって狭くなるように、傾斜状に形成されて、前記空洞の大きさが、前記第1放電電極から前記第2放電電極に向かって大きくなる、請求項2

から4の何れか一つに記載のESD保護装置。

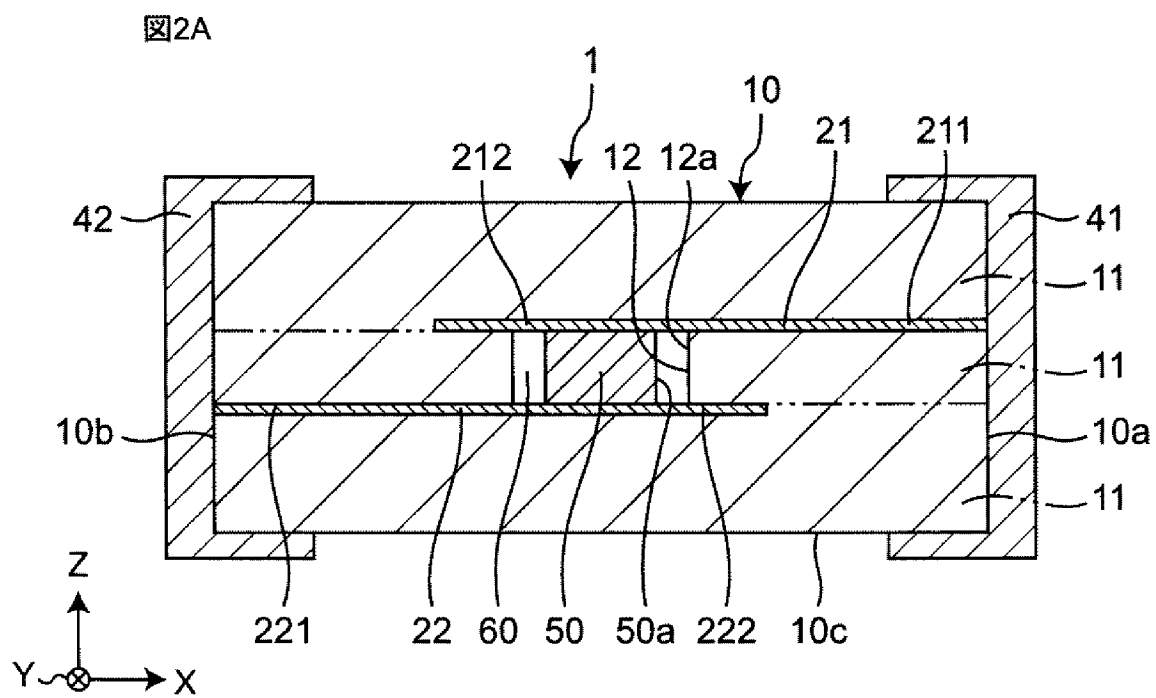
[請求項6] 前記積層方向に沿った断面において、前記空洞を構成する前記素体の内面は、前記第1放電電極および前記第2放電電極のそれぞれから前記第1放電電極と前記第2放電電極の間の中間に向かって広がるように、凹状に形成されて、前記空洞の大きさが、前記第1放電電極および前記第2放電電極のそれぞれから前記第1放電電極と前記第2放電電極の間の中間に向かって大きくなる、請求項2または3に記載のESD保護装置。

[図1]

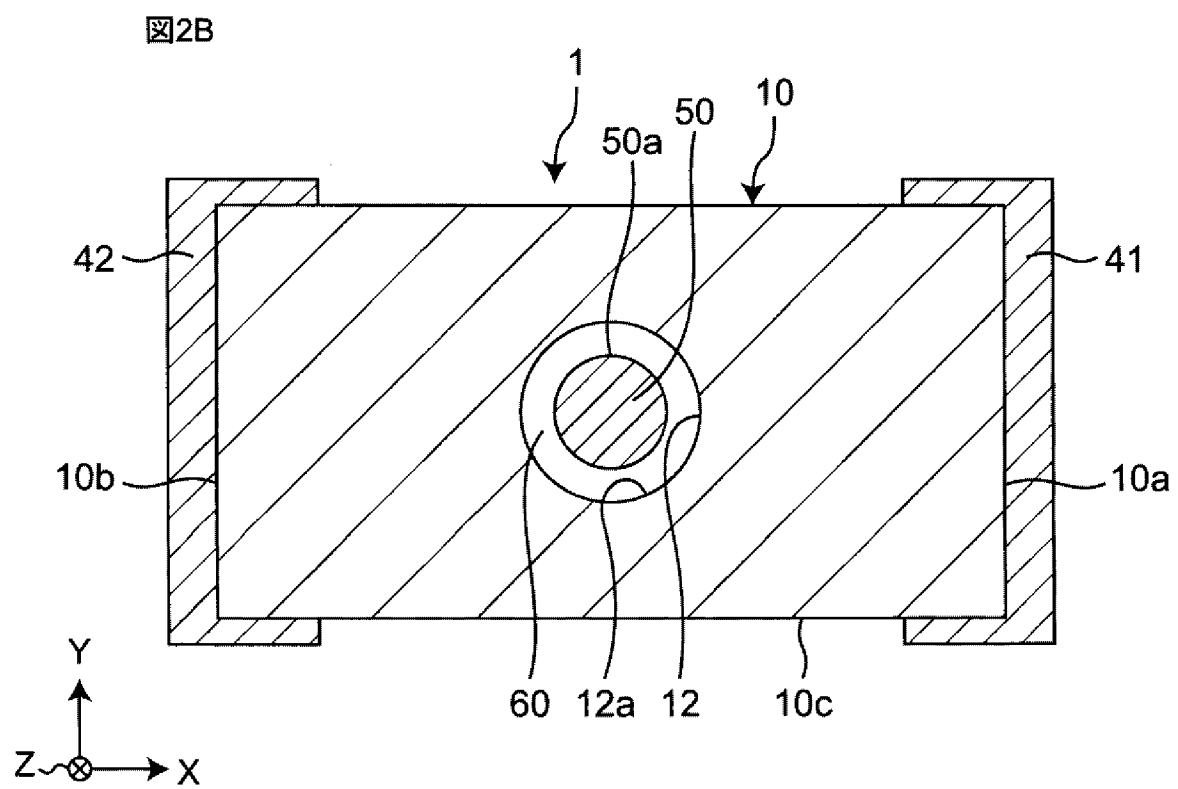
図1



[図2A]

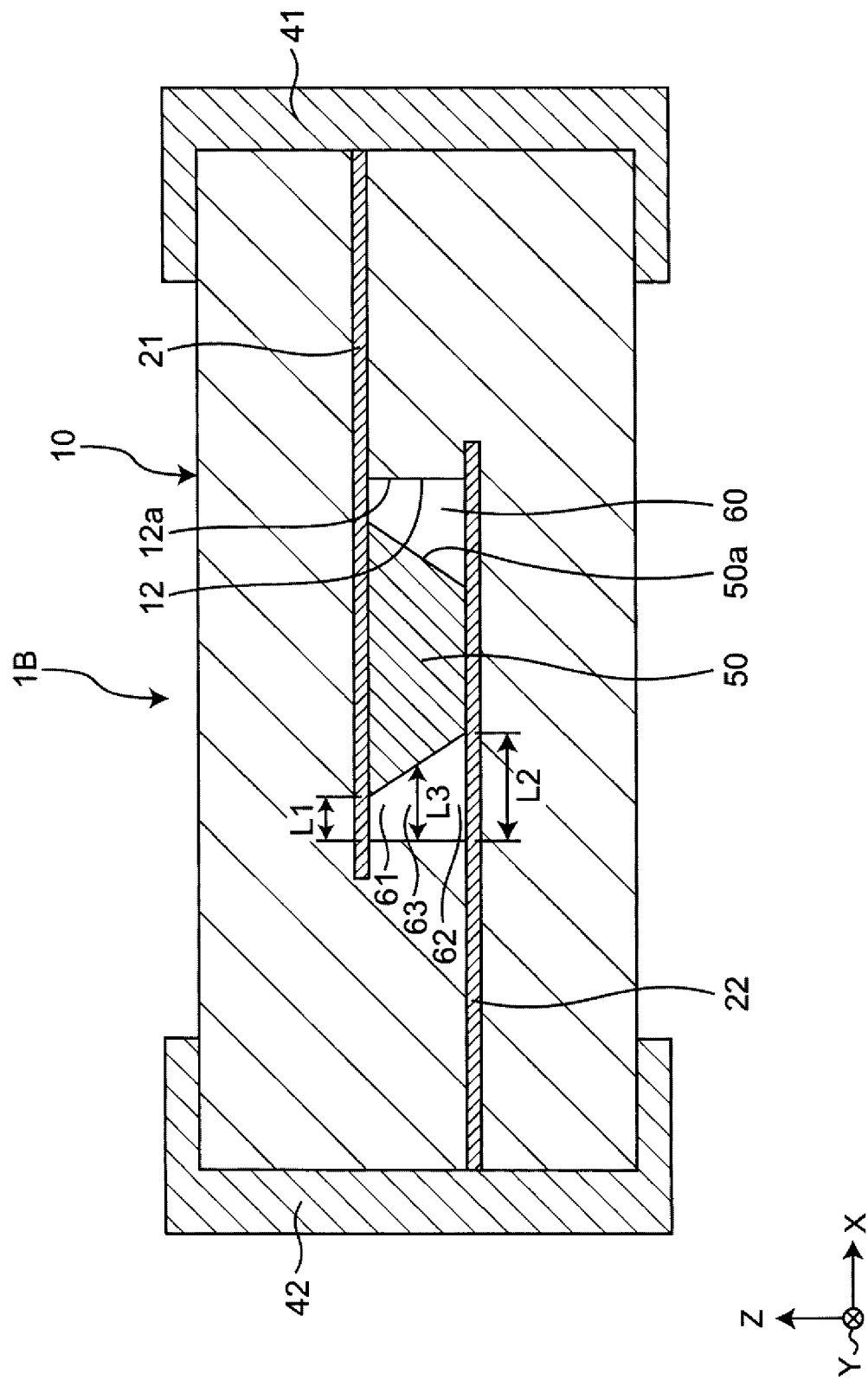


[図2B]



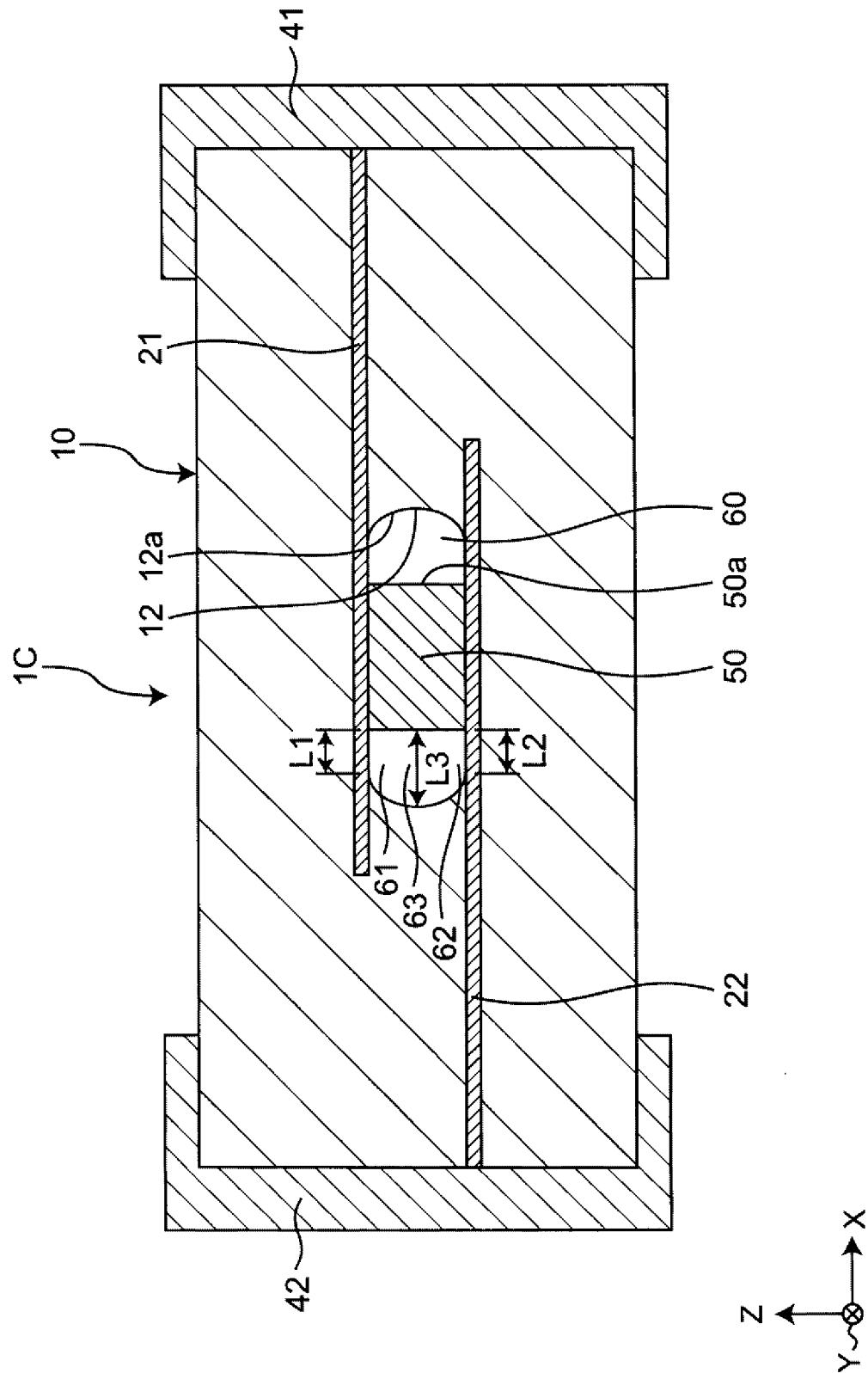
[図4]

図4



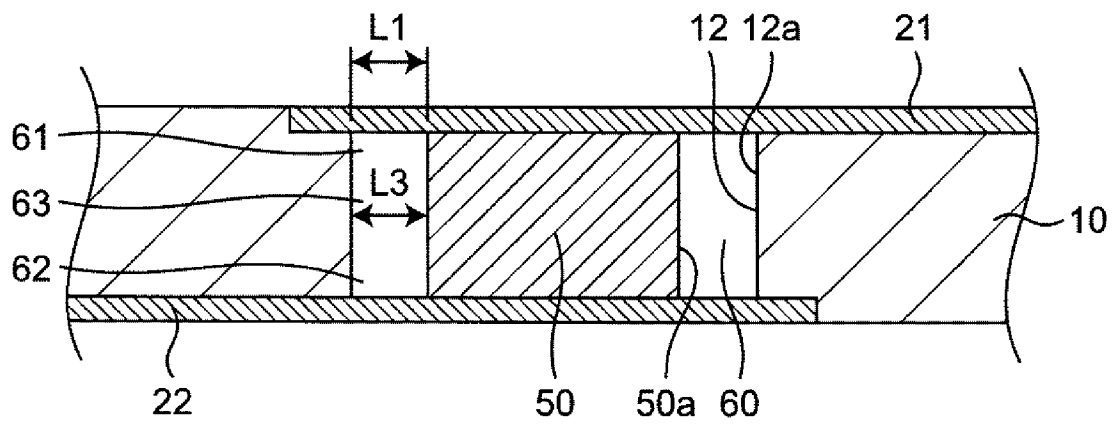
[図5]

図5



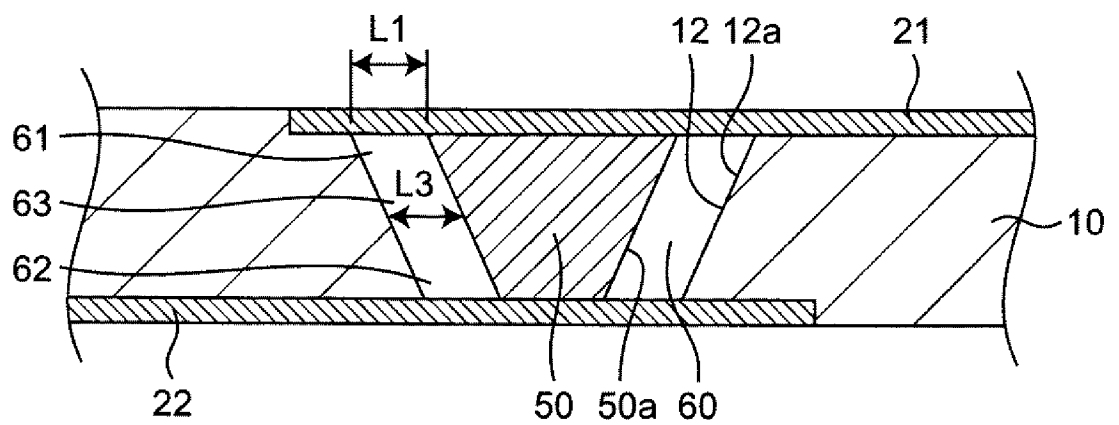
[図6A]

図6A



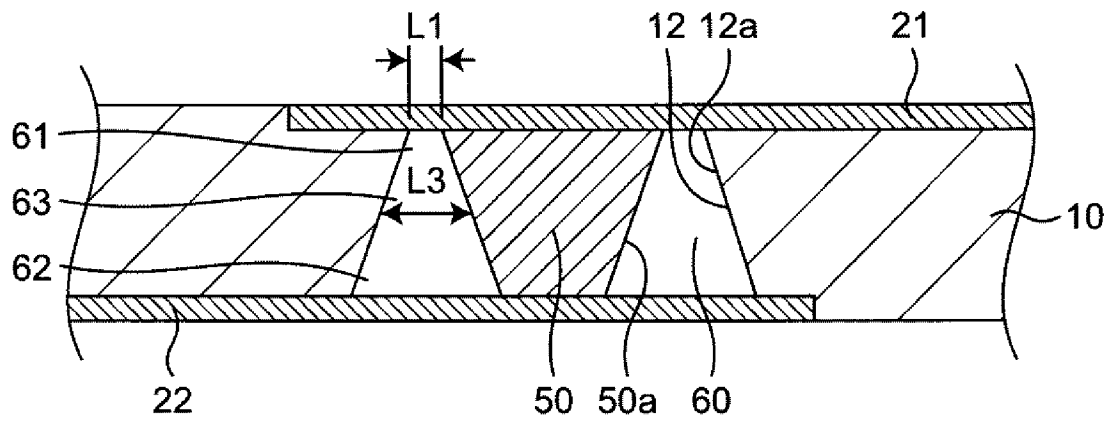
[図6B]

図6B



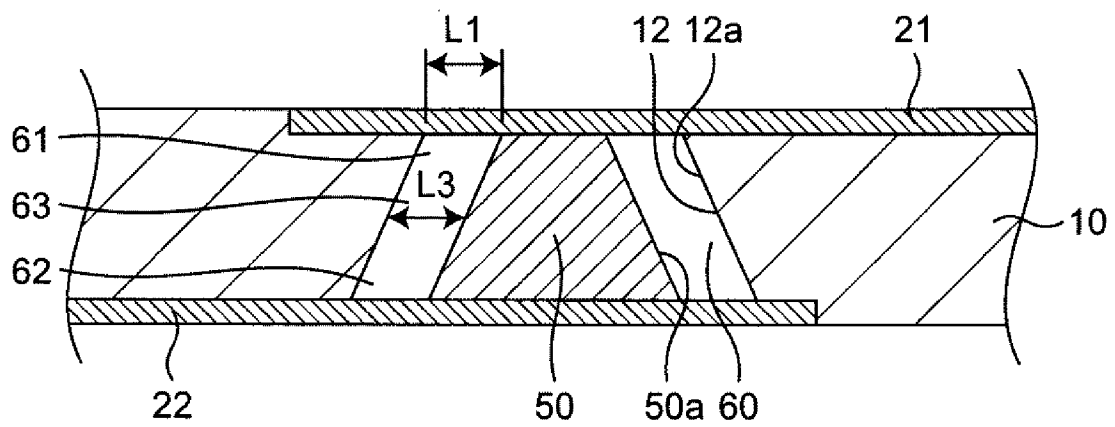
[図6C]

図6C



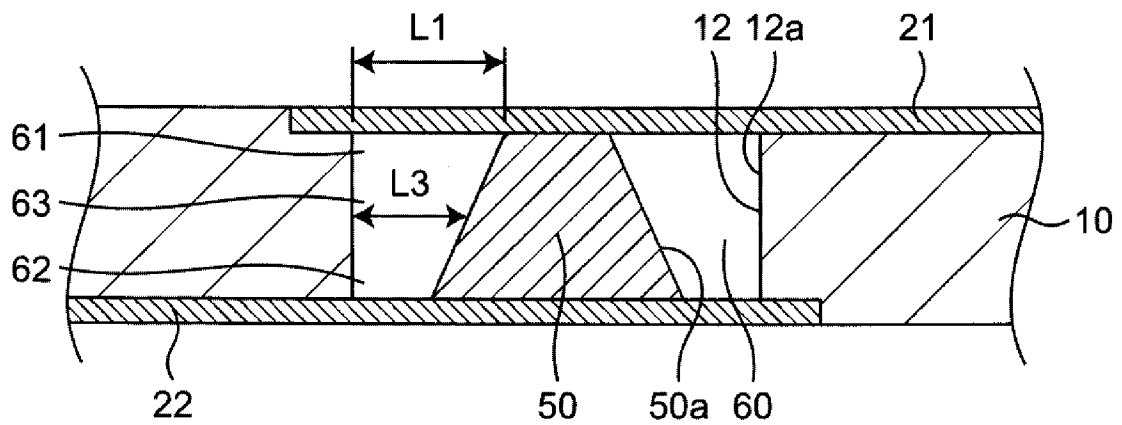
[図6D]

図6D



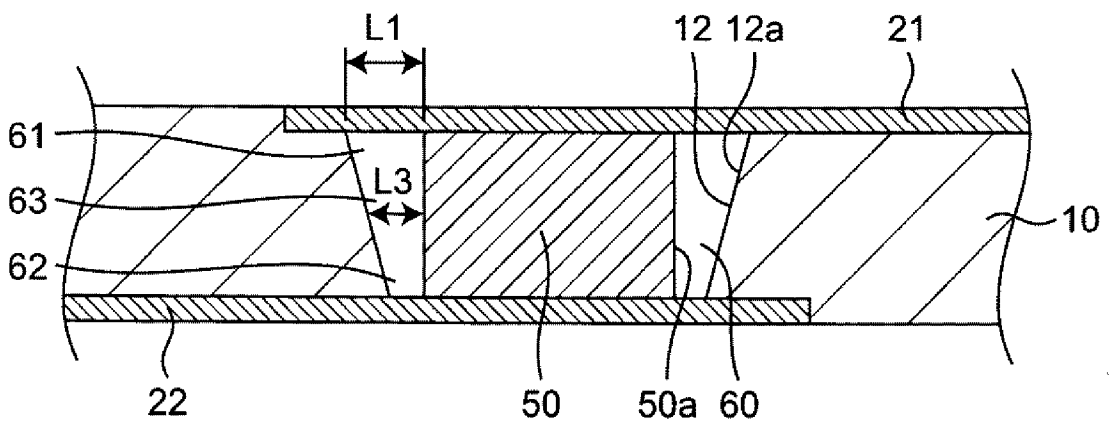
[図6G]

図6G



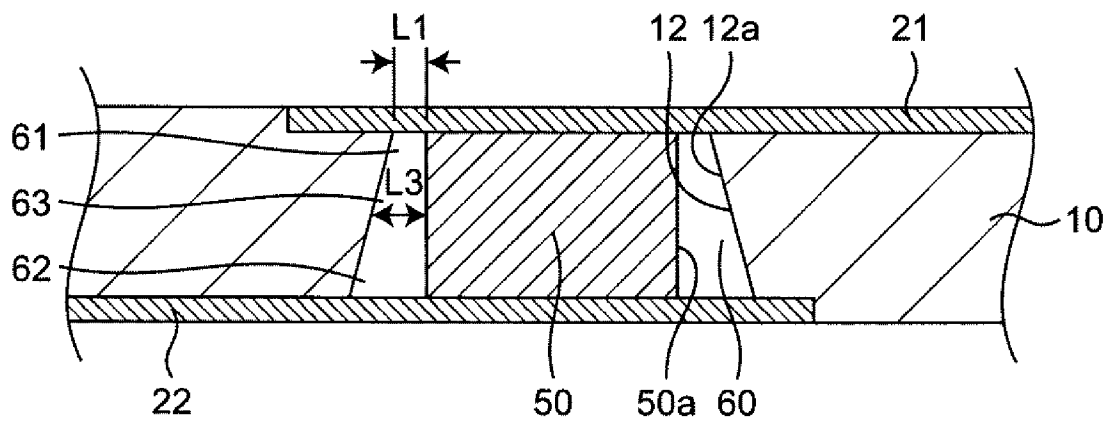
[図6H]

図6H



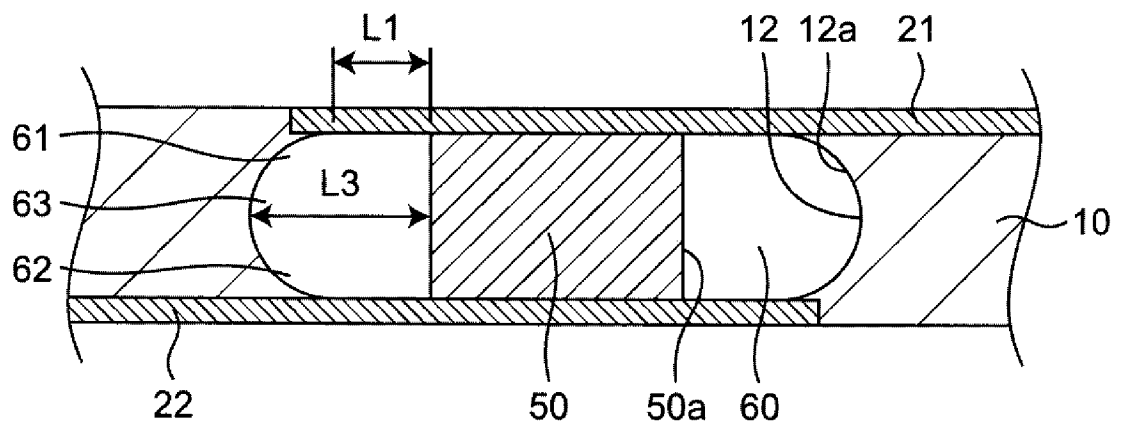
[図6I]

図6I



[図6J]

図6J



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/068132

A. CLASSIFICATION OF SUBJECT MATTER

H01T2/02(2006.01)i, H01T1/20(2006.01)i, H01T4/10(2006.01)i, H01T4/12(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01T2/02, H01T1/20, H01T4/10, H01T4/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	WO 2015/087394 A1 (Murata Mfg. Co., Ltd.), 18 June 2015 (18.06.2015), paragraphs [0051] to [0056]; fig. 6 (Family: none)	1 2, 3, 4, 5, 6
A	JP 2010-129320 A (Murata Mfg. Co., Ltd.), 10 June 2010 (10.06.2010), paragraphs [0040] to [0123]; fig. 1 to 11 (Family: none)	1-6

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
08 September 2016 (08.09.16)

Date of mailing of the international search report
20 September 2016 (20.09.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01T2/02(2006.01)i, H01T1/20(2006.01)i, H01T4/10(2006.01)i, H01T4/12(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01T2/02, H01T1/20, H01T4/10, H01T4/12

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	WO 2015/087394 A1（株式会社村田製作所） 2015.06.18, 段落【0051】－【0056】, 図6 (ファミリーなし)	1 2, 3, 4, 5, 6
A	J P 2010-129320 A（株式会社村田製作所） 2010.06.10, 段落【0040】－【0123】, 図1 －11（ファミリーなし）	1-6

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

08.09.2016

国際調査報告の発送日

20.09.2016

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

関 信之

3 T

9249

電話番号 03-3581-1101 内線 3368