



(12)发明专利

(10)授权公告号 CN 104508829 B

(45)授权公告日 2016.10.26

(21)申请号 201380038720.0

(22)申请日 2013.07.12

(65)同一申请的已公布的文献号
申请公布号 CN 104508829 A

(43)申请公布日 2015.04.08

(30)优先权数据
13/557,039 2012.07.24 US

(85)PCT国际申请进入国家阶段日
2015.01.20

(86)PCT国际申请的申请数据
PCT/US2013/050273 2013.07.12

(87)PCT国际申请的公布数据
W02014/018282 EN 2014.01.30

(73)专利权人 高通MEMS科技公司
地址 美国加利福尼亚州

(72)发明人 约翰·贤哲·洪 金天弘 冯子青

(74)专利代理机构 北京律盟知识产权代理有限
责任公司 11287

代理人 林彦

(51)Int.Cl.

H01L 29/786(2006.01)

(56)对比文件

- CN 1494164 A, 2004.05.05,
- US 2011084262 A1, 2011.04.14,
- US 2002054522 A1, 2002.05.09,
- US 5834797 A, 1998.11.10,
- US 2002009833 A1, 2002.01.24,
- US 7800675 B2, 2010.09.21,
- US 2006102938 A1, 2006.05.18,
- CN 1452250 A, 2003.10.29,
- US 2008225152 A1, 2008.09.18,
- CN 101393909 A, 2009.03.25,
- WO 2007139255 A1, 2007.12.06,
- US 2011211394 A1, 2011.09.01,
- US 6146927 A, 2000.11.14,
- WO 2007140081 A2, 2007.12.06,

审查员 张弘

权利要求书4页 说明书16页 附图9页

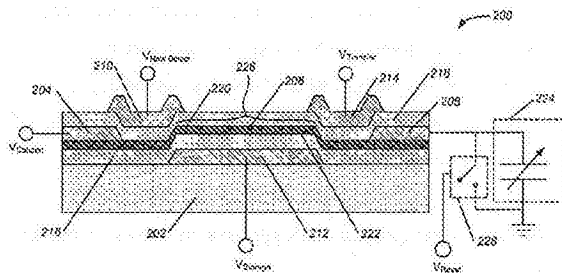
(54)发明名称

多栅极薄膜晶体管

(57)摘要

本发明提供多栅极晶体管、结构、装置、设备、系统及有关工艺的实施方案。在一个方面中，一种装置包含布置在衬底之上的薄膜半导体层。漏极及源极耦合到所述半导体层。所述装置还包含第一栅极、第二栅极及第三栅极，其皆邻近所述半导体层而布置且经配置以分别接收第一控制信号、第二控制信号及第三控制信号。介电层使所述栅极与所述半导体层及彼此绝缘。在第一模式中，所述第一栅极、所述第二栅极及所述第三栅极经配置以使得电荷存储在邻近所述第二栅极的所述半导体层的区中的势阱中。在第二模式中，所述第一栅极、所述第二栅极及所述第三栅极经配置以使得所述所存储电荷穿过

邻近所述第三栅极的所述半导体层的所述区转移且穿过所述源极转移到负荷。



1. 一种晶体管装置,其包括:

衬底;

薄膜半导体层,其在所述衬底之上;

漏极,其耦合到所述半导体层且能够接收输入信号;

源极,其耦合到所述半导体层且能够提供输出信号;

第一栅电极,其邻近所述半导体层的第一部分且在所述漏极与所述源极之间,所述第一栅电极能够接收第一控制信号,所述第一栅电极能够响应于所述第一控制信号而控制电荷载流子穿过所述第一部分的流动;

第二栅电极,其邻近所述半导体层的第二部分且在所述漏极与所述源极之间,所述第二栅电极能够接收第二控制信号,所述第二栅电极能够响应于所述第二控制信号而控制电荷载流子穿过所述第二部分的流动;

第三栅电极,其邻近所述半导体层的第三部分且在所述漏极与所述源极之间,所述第三栅电极能够接收第三控制信号,所述第三栅电极能够响应于所述第三控制信号而控制电荷载流子穿过所述第三部分的流动;

所述第二栅电极沿着所述半导体层在所述第一栅电极与所述第三栅电极之间,所述第一栅电极与所述第二栅电极存在部分重叠且所述第二栅电极与所述第三栅电极存在部分重叠;以及

一或多个介电层,其使所述第一栅电极与所述半导体层绝缘,使所述第二栅电极与所述半导体层绝缘,使所述第三栅电极与所述半导体层绝缘,及使所述第一栅电极、所述第二栅电极及所述第三栅电极彼此绝缘;

其中当所述半导体层的所述第一部分响应于所述第一控制信号是非传导的,所述半导体层的第二部分响应于所述第二控制信号是传导的且所述半导体层的第三部分响应于所述第三控制信号是非传导的时,所述第一栅电极、所述第二栅电极及所述第三栅电极能够将电荷载流子存储在所述半导体层的第二部分内。

2. 根据权利要求1所述的晶体管装置,其中,在第一操作模式中:

所述半导体层的第三部分响应于所述第三控制信号是非传导的;

所述半导体层的所述第一部分响应于所述第一控制信号是传导的;

所述半导体层的第二部分响应于所述第二控制信号是传导的;

当所述第一部分是传导的时,当所述第二部分是传导的时且当所述第三部分是非传导的时,所述漏极接收所述输入信号且将电荷转移至所述半导体层的所述第一部分内;

在将电荷转移至所述第一部分内后,所述半导体层的所述第一部分响应于所述第一控制信号变为非传导的;且

当所述第一部分是非传导的时,转移至所述第一部分内的所述电荷响应于所述第二控制信号而存储在所述第二部分。

3. 根据权利要求1所述的晶体管装置,其中,在第二操作模式中:

所述半导体层的第三部分响应于所述第三控制信号是传导的;

当所述第三部分是传导的时,所述半导体层的第二部分响应于所述第二控制信号变为非传导的;且

当所述第三部分是传导的且所述第二部分是非传导的时,存储在所述第二部分的电荷

穿过所述第三部分转移至所述源极,所述源极基于所转移的电荷输出所述输出信号。

4. 根据权利要求1所述的晶体管装置,其中,在第一操作模式中,所述第二栅电极响应于所述第二控制信号而处于高电容状态以促进在所述半导体层的所述第二部分中的电荷累积。

5. 根据权利要求1所述的晶体管装置,其中,在第二操作模式中,所述第二栅电极处于低电容状态以促进电荷从所述半导体层的所述第二部分穿过所述半导体层的所述第三部分而进入所述源极中的转移。

6. 根据权利要求1所述的晶体管装置,其中:

所述第一栅电极邻近所述半导体层的第一侧面;

所述第二栅电极邻近所述半导体层的与所述第一侧面对置的第二侧面;且

所述第三栅电极邻近所述第一侧面。

7. 根据权利要求6所述的晶体管装置,其中所述半导体层的所述第二侧面邻近所述衬底,使得所述第二栅电极在所述薄膜半导体层与所述衬底之间。

8. 根据权利要求1所述的晶体管装置,其中:

所述第一栅电极邻近所述半导体层的第一侧面;

所述第二栅电极邻近所述第一侧面;且

所述第三栅电极邻近所述第一侧面。

9. 根据权利要求1所述的晶体管装置,其中所述半导体层具有在10纳米到100纳米的范围内的厚度。

10. 根据权利要求1所述的晶体管装置,其中所述第一栅电极、所述第二栅电极及所述第三栅电极中的每一者与所述半导体层邻近所述第一栅电极、所述第二栅电极及所述第三栅电极的所述相应部分之间的所有所述一或多个介电层的厚度小于为200纳米。

11. 根据权利要求1所述的晶体管装置,其中所述半导体层包含非晶形氧化铟镓锌、非晶硅或低温多晶硅中的至少一者。

12. 根据权利要求1所述的晶体管装置,其中所述输出信号驱动基于微机电系统的装置或液晶显示器像素元件。

13. 根据权利要求1所述的晶体管装置,其中所述电荷载流子相对于所述半导体层为多数电荷载流子。

14. 一种晶体管装置,其包括:

衬底;

薄膜半导体层,其在所述衬底之上;

漏极,其耦合到所述半导体层且能够接收输入信号;

源极,其耦合到所述半导体层且能够提供输出信号;

第一栅电极,其邻近所述半导体层的第一部分且在所述漏极与所述源极之间,所述第一栅电极能够接收第一控制信号,所述第一栅电极能够响应于所述第一控制信号而控制电荷载流子穿过所述第一部分的流动;

第二栅电极,其邻近所述半导体层的第二部分且在所述漏极与所述源极之间,所述第二栅电极能够接收第二控制信号,所述第二栅电极能够响应于所述第二控制信号而控制电荷载流子穿过所述第二部分的流动;

第三栅电极,其邻近所述半导体层的第三部分且在所述漏极与所述源极之间,所述第三栅电极能够接收第三控制信号,所述第三栅电极能够响应于所述第三控制信号而控制电荷载流子穿过所述第三部分的流动;

所述第二栅电极沿着所述半导体层在所述第一栅电极与所述第三栅电极之间,所述第一栅电极与所述第二栅电极存在部分重叠且所述第二栅电极与所述第三栅电极存在部分重叠;

一或多个介电层,其使所述第一栅电极与所述半导体层绝缘,使所述第二栅电极与所述半导体层绝缘,使所述第三栅电极与所述半导体层绝缘,及使所述第一栅电极、所述第二栅电极及所述第三栅电极彼此绝缘;以及

所述装置能够响应于所述第一控制信号、所述第二控制信号及所述第三控制信号在至少第一操作模式下操作,在所述第一操作模式中:

所述半导体层的所述第一部分响应于所述第一控制信号是传导的;

所述半导体层的第二部分响应于所述第二控制信号是传导的;

所述半导体层的第三部分响应于所述第三控制信号是非传导的;

当所述第一部分是传导的时,当所述第二部分是传导的时且当所述第三部分是非传导的时,所述漏极接收所述输入信号且将电荷转移至所述半导体层的所述第一部分内;

在将电荷转移至所述第一部分内后,所述半导体层的所述第一部分响应于所述第一控制信号变为非传导的;且

当所述第一部分是非传导的时,转移至所述第一部分内的所述电荷响应于所述第二控制信号而存储在所述第二部分。

15. 根据权利要求14所述的晶体管装置,其中,在所述第一操作模式中,所述第二栅电极响应于所述第二控制信号而处于高电容状态以促进在所述半导体层的第二部分中的电荷累积。

16. 根据权利要求14所述的晶体管装置,其中所述装置进一步能够响应于所述第一控制信号、所述第二控制信号及所述第三控制信号在第二操作模式下操作,在所述第二操作模式中:

所述半导体层的第三部分响应于所述第三控制信号是传导的;

当所述第三部分是传导的时,所述半导体层的第二部分响应于所述第二控制信号变为非传导的;且

当所述第三部分是传导的且所述第二部分是非传导的时,存储在所述第二部分的电荷穿过所述第三部分转移至所述源极,所述源极基于所转移的电荷输出所述输出信号。

17. 根据权利要求16所述的晶体管装置,其中,在所述第二操作模式中,所述第二栅电极处于低电容状态以促进电荷从所述半导体层的第二部分穿过所述半导体层的第三部分而进入所述源极中的转移。

18. 一种显示系统,其包括:

显示驱动器,其能够提供多个独立可控信号,包含输入信号、第一控制信号、第二控制信号及第三控制信号,所述显示驱动器能够提供所述独立可控信号中的每一者独立于其他独立可控信号的值;

显示器,其包含像素元件的阵列;以及

多栅极薄膜晶体管的阵列,每一薄膜晶体管分别和相对应的像素元件耦合且包含:
薄膜半导体层;

漏极,其耦合到所述半导体层且能够接收所述输入信号;

源极,其耦合到所述半导体层且能够提供输出信号;

第一栅电极,其邻近所述半导体层的第一部分且在所述漏极与所述源极之间,所述第一栅电极能够响应于所述第一控制信号而控制电荷载流子穿过所述第一部分的流动;

第二栅电极,其邻近所述半导体层的第二部分且在所述漏极与所述源极之间,所述第二栅电极能够响应于所述第二控制信号而控制电荷载流子穿过所述第二部分的流动;

第三栅电极,其邻近所述半导体层的第三部分且在所述漏极与所述源极之间,所述第三栅电极能够响应于所述第三控制信号而控制电荷载流子穿过所述第三部分的流动;

所述第二栅电极沿着所述半导体层在所述第一栅电极与所述第三栅电极之间,所述第一栅电极与所述第二栅电极存在部分重叠且所述第二栅电极与所述第三栅电极存在部分重叠;以及

一或多个介电层,其使所述第一栅电极与所述半导体层绝缘,使所述第二栅电极与所述半导体层绝缘,使所述第三栅电极与所述半导体层绝缘,及使所述第一栅电极、所述第二栅电极及所述第三栅电极彼此绝缘。

19. 根据权利要求18所述的显示系统,其中所述第一栅电极、所述第二栅电极及所述第三栅电极能够响应于所述第一控制信号、所述第二控制信号及所述第三控制信号而将电荷载流子存储在所述半导体层的所述第二部分。

20. 根据权利要求18所述的显示系统,其中所述半导体层具有在10纳米到100纳米的范围内的厚度。

21. 根据权利要求18所述的显示系统,其中所述第一栅电极、所述第二栅电极及所述第三栅电极中的每一者与所述半导体层邻近所述第一栅电极、所述第二栅电极及所述第三栅电极的所述相应部分之间的所有所述一或多个介电层的厚度小于为200纳米。

22. 根据权利要求18所述的显示系统,其中所述半导体层包含非晶形氧化铟镓锌、非晶硅或低温多晶硅中的至少一者。

多栅极薄膜晶体管

[0001] 优先权数据

[0002] 本发明主张洪(Hong)等人于2012年7月24日申请的题为“多栅极薄膜晶体管(MULTI-GATE THIN-FILM TRANSISTOR)”的第13/557,039号共同待决的美国专利申请案(代理人案号120304/QUALP134)的优先权益,所述专利申请案在此以其全文引用的方式併入本文中且用于所有目的。

技术领域

[0003] 本发明一般来说涉及电荷存储及转移元件,且更具体来说,涉及适合用于存储电荷及将电荷转移到例如显示元件等电气或机电组件的多栅极薄膜晶体管结构。

背景技术

[0004] 机电系统(EMS)包含具有电气及机械元件、例如致动器及传感器等换能器、光学组件(包含镜面)及电子装置的装置。可按包含(但不限于)微尺度及纳米尺度的多种尺度制造EMS。举例来说,微机电系统(MEMS)装置可包含大小在约一微米到数百微米或更大的范围内的结构。纳米机电系统(NEMS)装置可包含大小小于一微米(包含(例如)小于数百纳米的大小)的结构。可使用沉积、蚀刻、光刻或蚀刻掉衬底及/或所沉积材料层的部分或添加层以形成电气、机械及机电装置的其它微机械加工工艺来创造机电元件。

[0005] 一种类型的EMS装置被称为干涉式调制器(IMOD)。如本文中所使用,术语“IMOD”或“干涉式光调制器”是指使用光学干涉原理选择性地吸收或反射光的装置。在一些实施方案中,IMOD可包含一对导电板,所述导电板中的一者或两者可能整体地或部分地为透明的或反射性的,且能够在施加适当电信号后即刻进行相对运动。在一实施方案中,一个板可包含沉积在衬底上的静止层,且另一板可包含与所述静止层以气隙分开的反射隔膜。一个板相对于另一个板的位置可改变入射在IMOD上的光的光学干涉。IMOD装置具有广泛范围的应用,且预期用于改善现有产品及创造新产品,尤其是具有显示能力的那些产品。

[0006] 在IMOD显示面板及其它电压/电荷驱动像素显示器(例如,液晶显示器(LCD))中,常常需要针对整个帧同步地更新显示元件。在常规同步帧更新方案中,将用于每一帧的像素或显示元件数据写入或扫描到每一相对应的像素处的电荷存储元件(例如,无源电容器)中,一次一行像素。随后,接着在一个步骤中同步地将所存储电荷从存储元件转移到相对应的像素。此操作方法一般需要许多电容器及晶体管。当紧凑的外观尺寸及可靠性两者为设计关注点时,此情形使得实施方案困难。

发明内容

[0007] 本发明的结构、装置、设备、系统及工艺各自具有若干创新的方面,其中的单一者并不仅仅负责本文中所揭示的合乎需要的属性。

[0008] 揭示多栅极薄膜晶体管、装置、设备、系统及有关制造工艺的实例实施方案。根据本发明中所描述的标的物的一个创新方面,一种装置包含布置在衬底之上的薄膜半导体

层。漏极耦合到所述半导体层且经配置以接收输入信号。源极耦合到所述半导体层的另一端且经配置以驱动输出信号。所述装置还包含三个栅电极。第一栅电极邻近于所述半导体层布置在所述漏极与所述源极之间,且经配置以接收第一控制信号。第二栅电极邻近于所述半导体层布置在所述漏极与所述源极之间,且经配置以接收第二控制信号。第三栅电极邻近所述半导体层布置在所述漏极与所述源极之间,且经配置以接收第三控制信号。所述第二栅电极布置在所述第一栅电极与所述第三栅电极之间,使得所述第一栅电极与所述第二栅电极存在某种重叠且所述第二栅电极与所述第三栅电极存在某种重叠,但所述第一栅电极与所述第三栅电极不存在重叠。一或多个介电层使所述第一栅电极与所述半导体层绝缘,使所述第二栅电极与所述半导体层绝缘,使所述第三栅电极与所述半导体层绝缘,且使所述第一栅电极、所述第二栅电极及所述第三栅电极彼此绝缘。在一些实施方案中,在第一操作模式中,所述第一栅电极、所述第二栅电极及所述第三栅电极经配置以使得电荷从所述漏极转入且累积在邻近于所述第二栅电极的所述半导体层的区中的势阱中。在一些实施方案中,在第二操作模式中,所述第一栅电极、所述第二栅电极及所述第三栅电极经配置以使得先前累积在邻近于所述第二栅电极的所述半导体层的所述区中的电荷穿过邻近所述第三栅电极的所述半导体层的所述区转移且随后穿过所述源极转移并作为输出信号而输出。

[0009] 在一些实施方案中,当在所述第一操作模式中时,所述第三栅电极切断;所述第一栅电极接收所述第一控制信号且响应于所述第一控制信号而接通;所述第二栅电极接收所述第二控制信号且响应于所述第二控制信号而接通;且所述漏极接收所述输入信号并响应于所述输入信号而将电荷传递到所述半导体层。在一些实施方案中,在电荷沿着所述半导体层累积之后,所述第一栅电极接着切断。因此,在所述第一栅电极切断之后,沿着所述半导体层累积的电荷累积在邻近所述第二栅电极的所述半导体层的所述区中的所述势阱中。

[0010] 在一些实施方案中,当在所述第二操作模式中时,所述第三栅电极接收所述第三控制信号且响应于所述第三控制信号而接通;所述第二栅电极切断;且在所述第三栅电极接通且所述第二栅电极切断之后,将先前累积在邻近所述第二栅电极的所述半导体层的所述区中的所述电荷转移到所述源极,所述源极接着响应于此,基于所述所转移的电荷产生所述输出信号。

[0011] 在一些实施方案中,当在所述第一操作模式中时,所述第二栅电极经配置以响应于所述第二控制信号而处于高电容状态以促进电荷在邻近所述第二栅电极的所述半导体层的所述区中的所述转移及累积。在一些实施方案中,当在所述第二操作模式中时,所述第二栅电极经配置以处于低电容状态以促进电荷从邻近所述第二栅电极的所述半导体层的所述区穿过所述半导体层且进入所述源极中的所述转移。

[0012] 在一些实施方案中,所述第一栅电极邻近所述半导体层的第一侧面而布置,所述第二栅电极邻近所述半导体层的与所述第一侧面对置的第二侧面而布置,且所述第三栅电极邻近所述第一侧面而布置。在一些此类实施方案中,所述半导体层的所述第二侧面邻近所述衬底使得所述第二栅电极布置在所述薄膜半导体层与所述衬底之间。在一些其它实施方案中,所有三个栅电极邻近所述半导体层的单个侧面而布置。

[0013] 在一些实施方案中,当所述第一栅电极、所述第二栅电极及所述第三栅电极中的一或多者中的任一者接通时,邻近所述相应栅电极的所述半导体层的部分表现为累积模式

中的传导沟道。在一些实施方案中,当所述第一栅电极、所述第二栅电极及所述第三栅电极中的一或更多者中的任一者切断时,邻近所述相应栅电极的所述半导体层的所述部分呈现能量势垒且有效地为非传导的。

[0014] 根据本发明中所描述的标的物的另一创新方面,一种装置包含布置在衬底之上的薄膜半导体装置。漏极装置耦合到所述半导体装置且经配置以接收输入信号。源极装置耦合到所述半导体装置的另一端且经配置以驱动输出信号。所述装置还包含三个选通装置。第一选通装置邻近于所述半导体装置布置在所述漏极装置与所述源极装置之间,且经配置以接收第一控制信号。第二选通装置邻近于所述半导体装置布置在所述漏极装置与所述源极装置之间,且经配置以接收第二控制信号。第三选通装置邻近所述半导体装置布置在所述漏极装置与所述源极装置之间,且经配置以接收第三控制信号。所述第二选通装置布置在所述第一选通装置与所述第三选通装置之间,使得所述第一选通装置与所述第二选通装置存在某种重叠且所述第二选通装置与所述第三选通装置存在某种重叠,但所述第一选通装置与所述第三选通装置不存在重叠。一或多个绝缘装置使所述第一选通装置与所述半导体装置绝缘,使所述第二选通装置与所述半导体装置绝缘,使所述第三选通装置与所述半导体装置绝缘,且使所述第一选通装置、所述第二选通装置及所述第三选通装置彼此绝缘。在一些实施方案中,在第一操作模式中,所述第一选通装置、所述第二选通装置及所述第三选通装置经配置以使得电荷从所述漏极装置转入且累积在邻近于所述第二选通装置的所述半导体装置的区中的势阱中。在一些实施方案中,在第二操作模式中,所述第一选通装置、所述第二选通装置及所述第三选通装置经配置以使得先前累积在邻近于所述第二选通装置的所述半导体装置的所述区中的电荷穿过邻近所述第三选通装置的所述半导体装置的所述区转移且随后穿过所述源极装置转移作为输出信号。

[0015] 在一些实施方案中,当在所述第一操作模式中时,所述第三选通装置关闭;所述第一选通装置接收所述第一控制信号且响应于所述第一控制信号而打开;所述第二选通装置接收所述第二控制信号且响应于所述第二控制信号而打开;且所述漏极装置接收所述输入信号并响应于所述输入信号而将电荷传递到所述半导体装置。在一些实施方案中,在电荷沿着所述半导体装置累积之后,所述第一选通装置接着关闭。因此,在所述第一选通装置关闭之后,沿着所述半导体装置累积的电荷累积在邻近所述第二选通装置的所述半导体装置的所述区中的所述势阱中。

[0016] 在一些实施方案中,当在所述第二操作模式中时,所述第三选通装置接收所述第三控制信号且响应于所述第三控制信号而打开;所述第二选通装置关闭;且在所述第三选通装置打开且所述第二选通装置关闭之后,将先前累积在邻近所述第二选通装置的所述半导体装置的所述区中的所述电荷转移到所述源极装置,所述源极装置接着响应于此,基于所述所转移的电荷产生所述输出信号。

[0017] 在一些实施方案中,当在所述第一操作模式中时,所述第二选通装置经配置以响应于所述第二控制信号而处于高电容状态以促进电荷在邻近所述第二选通装置的所述半导体装置的所述区中的所述转移及累积。在一些实施方案中,当在所述第二操作模式中时,所述第二选通装置经配置以处于低电容状态以促进电荷从邻近所述第二选通装置的所述半导体装置的所述区穿过所述半导体装置且进入所述源极装置中的所述转移。

[0018] 在一些实施方案中,所述第一选通装置邻近所述半导体装置的第一侧面而布置,

所述第二选通装置邻近所述半导体装置的与所述第一侧面对置的第二侧面而布置,且所述第三选通装置邻近所述第一侧面而布置。在一些此类实施方案中,所述半导体装置的所述第二侧面邻近所述衬底使得所述第二选通装置布置在所述薄膜半导体装置与所述衬底之间。在一些其它实施方案中,所有三个选通装置邻近所述半导体装置的单个侧面而布置。

[0019] 在一些实施方案中,当所述第一选通装置、所述第二选通装置及所述第三选通装置中的一或多者中的任一者打开时,邻近所述相应选通装置的所述半导体装置的部分表现为累积模式中的传导沟道。在一些实施方案中,当所述第一选通装置、所述第二选通装置及所述第三选通装置中的一或多者中的任一者关闭时,邻近所述相应选通装置的所述半导体装置的部分呈现能量势垒且有效地为非传导的。

[0020] 在附图及下文描述中阐述本说明书中描述的标的物的一或多个实施方案的细节。尽管本发明中所提供的实例可能是依据基于EMS及MEMS的显示器来描述,但本文中所提供的概念可适用于其它类型的显示器,例如液晶显示器(LCD)、有机发光二极管(OLED)显示器及场发射显示器。其它特征、方面及优点将从所述描述、图式及权利要求书而变得显而易见。应注意,以下各图的相对尺寸可能未按比例绘制。

附图说明

[0021] 图1展示实例MOSFET的截面侧视图描绘。

[0022] 图2展示实例三栅极薄膜晶体管的截面侧视图描绘。

[0023] 图3展示描绘操作图2中所描绘的三栅极薄膜晶体管的实例方法的时序图。

[0024] 图4展示图2的存储区与存储栅电极之间的电容依据施加到存储栅电极的栅极电压的曲线图。

[0025] 图5展示实例三栅极薄膜晶体管的截面侧视图描绘。

[0026] 图6展示实例三栅极薄膜晶体管的截面侧视图描绘。

[0027] 图7展示描绘可用以形成图2中所描绘的三栅极薄膜晶体管的实例方法的流程图。

[0028] 图8A为描绘干涉式调制器(IMOD)显示装置的一系列显示元件或显示元件阵列中的两个邻近的IMOD显示元件的等角视图说明。

[0029] 图8B为说明并有基于IMOD的显示器的电子装置的系统框图,所述基于IMOD的显示器包含IMOD显示元件的三元件乘三元件阵列。

[0030] 图9A及9B为说明包含多个IMOD显示元件的显示装置的系统框图。

[0031] 各个图式中的相似参考数字及名称指示相似元件。

具体实施方式

[0032] 所揭示的实施方案包含多栅极薄膜晶体管或晶体管装置/结构(在下文中皆被称作“晶体管”)的实例,包含三栅极薄膜晶体管(TFT)。在一些实施方案中,三栅极TFT可用以存储电荷及将电荷转移到显示元件,显示元件例如LCD像素、IMOD像素、另一个基于MEMS的装置或另一个电气或机电元件。还揭示有关设备、系统及制造工艺及技术。

[0033] 可实施本发明中所描述的标的物的特定实施方案以实现以下潜在优点中的一或多者。在一些实施方案中,TFT包含有效地充当“作用中MOS电容器”的存储栅电极。在第一操作模式中,偏压条件为:使得存储栅电极经配置以处于高电容状态以促进电荷在邻近存储

栅电极的TFT的半导体层的存储区中的转移及累积。相反地,在第二操作模式中,偏压条件为:使得存储栅电极经配置以处于低电容状态与促进电荷从存储区到显示元件的转移。当处于高电容状态时,相对较低列电压信号 V_{Column} 可将大量电流注入到邻近存储栅电极的存储区中。当处于低电容状态时,当存储区电耦合到显示元件时,TFT实现到显示元件的高度高效的电荷转移。TFT从用以写入及存储电荷的高电容状态切换到用以将电荷转移到显示元件的低电容状态的能力可导致电力的大量节省以及其它优点。电容切换特征还允许到显示元件的准确的电荷注入,即使显示元件的电容状态可变化也如此。

[0034] 作为背景,TFT为特定类型的场效应晶体管(FET),其中半导体层以及一或多个介电绝缘层及金属接点沉积在衬底之上。TFT通常用于例如LCD显示器等显示器中。TFTFET不同于例如传统的金属-氧化物半导体(MOS)FET(MOSFET)等常规FET。与TFTFET形成对比,MOSFET中的半导体层本身为半导体衬底(通常为硅(Si)晶片)的部分,包含漏极区及源极区、介电层、栅极及金属接点的其它电气组件沉积或以其它方式形成到半导体衬底中或半导体衬底之上。

[0035] 图1展示实例MOSFET 100的截面侧视图描绘。描绘MOSFET 100是用于比较或参考目的且其包含半导体衬底102、漏极104、漏极接点105、源极106、源极接点107、栅电极108及介电绝缘层110。MOS中的“金属”是指栅电极108(其可为或可能实际上并非金属的—例如,通常使用多晶硅),“氧化物”是指介电层110(其可为或可能实际上并非氧化物—频繁地使用具有较大介电常数的其它电介质),且“半导体”是指半导体衬底102。一般来说,半导体衬底可为p型(如所展示)为n型。在传统的MOSFET约定中,电流为电子穿过源极106进入装置中,在穿过半导体衬底102中的沟道区112时经受栅电极108的选通动作,且穿过漏极104离开。与此命名方案一致,“电洞”将在相反方向上行进—如同常规电流术语,其中电流经界定为在与正电荷载流子相同的方向上流动。

[0036] 取决于施加到半导体衬底102、漏极104、源极106及栅电极108的偏压,MOSFET100(—更确切地说,在栅电极108下方及源极106与漏极104之间的沟道区112中的半导体材料—)可被视为处于三个物理上独特的偏压状态中的一者:累积、耗尽或反转。举例来说,当在累积中对p型MOSFET 100加偏压时,多数正电荷载流子(—“电洞”—)累积在半导体-电介质接口114附近。当在耗尽中对p型MOSFET 100加偏压时,沟道区112变成耗尽大部分电洞。最后,当在反转中对p型MOSFET 100加偏压时,少数负电荷载流子(—电子—)累积在半导体-电介质接口114附近,从而在沟道区112中形成导电沟道(“n沟道”)。类似地,当在累积中对n型MOSFET加偏压时,多数电子累积在半导体-电介质接口114附近;当在耗尽中加偏压时,沟道区112变成耗尽大部分电子;且当在反转中加偏压时,少数电洞在沟道区112中形成导电沟道(“p沟道”)。

[0037] 还作为背景,例如IMOD显示器或LCD显示器等显示器一般包含还被称作像素的显示元件的阵列。一些此类显示器可包含按数百或数千行及数百或数千列布置的数百、数千或数百万个像素的阵列。举例来说,一些此类显示器包含 1024×768 阵列、 1366×768 或 1920×1080 阵列,其中第一数字指示按列数计的显示器的宽度且第二数字指示按行数计的显示器的高度。每一像素又可包含一或多个子像素。举例来说,每一像素可包含分别发出红光、绿光及蓝光的红色子像素、绿色子像素及蓝色子像素。可选择性地组合三种颜色以产生及显示变化强度的各种颜色。举例来说,每一红色子像素、绿色子像素及蓝色子像素又可进一

步包含用于分离地调整组成颜色(—由像素发出的红色、绿色及蓝色—)中的每一者的强度的一或多个子像素的阵列。

[0038] 每一像素、子像素或子子像素可通过如本发明中所描述的多栅极TFT来驱动。TFT及相对应的像素或像素元件的组合在下文中可被共同地称作显示元件。图2展示实例三栅极TFT 200的截面侧视图描绘。TFT 200包含衬底202、漏极204、源极206、薄膜半导体层208、第一“写入”栅电极210、第二“存储”栅电极212、第三“转移”栅电极214、第一(或下部)介电层216及第二(或上部)介电层218。在所揭示的实施方案中,并不意味着限制为固有的或借助于将“漏极”204称作与“源极”形成对比的“漏极”或将“源极”206称作与“漏极”形成对比的“源极”来暗示。也就是说,两个术语(—漏极及源极—)在本发明中可互换地使用。举例来说,电子可借助于漏极204进入三栅极TFT200中且借助于源极206离开三栅极TFT 200,或反过来也一样,此取决于用于半导体层208中的半导体材料的类型及取决于施加到栅电极210、212及214的偏压。

[0039] 在图2中所描绘的实施方案中,写入栅电极210及转移栅电极214邻近薄膜半导体层208的一个侧面而布置,而存储栅电极212邻近薄膜半导体层208的对置侧面而布置。更具体来说,图2描绘以下实施方案:其中写入栅电极210及转移栅电极214布置在薄膜半导体层208的上表面220之上,而存储栅电极212布置在半导体层208的下表面222下方。在一些其它实施方案中,布置可为颠倒的;也就是说,存储栅电极212可布置在上表面220之上,而写入栅电极210及转移栅电极214可布置在下表面222下方。举例来说,图5展示此类实例三栅极TFT 500的截面侧视图描绘。TFT 500包含衬底502、漏极504、源极506、薄膜半导体层508、第一“写入”栅电极510、第二“存储”栅电极512、第三“转移”栅电极514、第一(或下部)介电层516及第二(或上部)介电层518。与图2中所描绘的TFT 200相似,图5中所描绘的TFT 500经布置以使得写入栅电极510及转移栅电极514邻近薄膜半导体层508的一个侧面而布置,而存储栅电极512邻近薄膜半导体层508的对置侧面而布置。然而,与图2中所描绘的TFT 200相反,图5中所描绘的TFT 500经布置以使得写入栅电极510及转移栅电极514布置在薄膜半导体层508的下表面522之下,而存储栅电极512布置在半导体层508的上表面520之上。

[0040] 在再其它实施方案中,所有三个栅电极(—写入栅电极210、存储栅电极212及转移栅电极214—)可布置在薄膜半导体层208的同一侧面上,在薄膜半导体层208的下方或上方。举例来说,在稍后描述的图6中描绘此类实施方案。

[0041] 在图2中所描绘的实施方案中,写入栅电极210与漏极204、薄膜半导体层208及其它组件通过上部介电层218而绝缘。上部介电层218还使转移栅电极214与源极206、薄膜半导体层208及其它组件绝缘。存储栅电极212与薄膜半导体层208及其它组件通过下部介电层216而绝缘。

[0042] 在一些实施方案中,漏极204经电耦合以接收列电压信号 V_{Column} 。在典型矩阵寻址方案中,按列电压信号形式将控制信号发送到显示器的每一列,且按行选择电压信号形式将控制信号发送到显示器的每一行。因此,对于 $m \times n$ 显示器,此类方案可能需要 m 个列电压信号及 n 个行选择电压信号。可同时将每一列电压信号 V_{Column} 施加到显示元件的整个列。类似地,可同时将每一行选择电压信号 $V_{\text{RowSelect}}$ 施加到显示元件的整个行。在图2中所描绘的实施方案中,写入栅电极210经电耦合以接收行选择电压信号 $V_{\text{RowSelect}}$ 。另外,存储栅电极212经电耦合以接收存储控制电压信号 V_{Storage} ,转移栅电极214经电耦合以接收转移控制电

压信号 $V_{Transfer}$ ，且源极206电耦合到例如像素或像素元件224等负荷。举例来说，如上文所描述，像素元件224可为LCD像素或IMOD像素。然而，在其它实施方案中，源极206所耦合到的负荷可为不同的基于MEMS的元件或其它电气或机电元件。源极206还可经电耦合以接收重置电压信号 V_{Reset} 。

[0043] 在一些实施方案中，在第一操作模式中，写入栅电极210、存储栅电极212及转移栅电极214经配置以使得电荷从漏极204转入且随后累积在邻近存储栅电极212的半导体层208的区226中的电势阱中。在一些实施方案中，在第二操作模式中，写入栅电极210、存储栅电极212及转移栅电极214经配置以使得先前累积在邻近存储栅电极212的半导体层208的区226中的电荷穿过邻近转移栅电极214的半导体层208的区穿过半导体层208转移且随后穿过转移到源极206。从源极206，所转移的电荷输出到像素元件224。

[0044] 图3展示描绘操作图2中所描绘的三栅极TFT 200的实例方法的时序图。在实例时序图中，半导体层208为n型半导体材料，但在其它实施方案中，当使用p型半导体材料层时，可颠倒电压。在一些实施方案中，在 t_0 时，经由列电压信号 V_{Column} 将待写入到显示元件224的数据施加到漏极204。在时间 t_1 时，行选择电压信号 $V_{RowSelect}$ 从低（例如，负电压或小的正电压）切换到高（例如，大于低电压的正电压），从而有效地“接通”或“打开”写入栅电极210以实现穿过写入栅电极210下方的半导体层208进行的传导。而且在时间 t_1 时，或大约那时，存储控制电压信号 $V_{Storage}$ 从低切换到高。转移控制电压信号 $V_{Transfer}$ 在此时间期间保持处于低，从而致使转移栅电极214处于“切断”或“关闭”状态。

[0045] 由于到漏极204、写入栅电极210及存储栅电极212的这些偏压，因此由漏极204接收的多数电荷载流子（例如，电子）流经半导体层208朝向写入栅电极210。此电荷中的一些电荷可累积在写入栅电极210下方。由于施加到存储栅电极212的偏压 $V_{Storage}$ ，因此大部分电荷流入到邻近存储栅电极212的区226中。在时间 t_3 ，行选择电压信号 $V_{RowSelect}$ 从高切换到低。因此，写入栅电极210下方的剩余电荷流入到邻近存储栅电极212的区226中。在 t_4 时关断列电压 V_{Column} 。现在累积在区226中的电荷基本上截留在邻近存储栅电极212的半导体层208的区226中的电势阱中。有效地，存储栅电极210及半导体层208的区226用作通过下部介电层216分离的电容器的板。以此方式，待写入到显示元件224的数据可高效地作为电荷存储在区226中。

[0046] 在一些实施方案中，在将所有数据写入到整个显示器或显示器的子阵列的所有相对应的三栅极TFT 200之后，用于整个显示器（或子阵列）的所存储电荷同步地从三栅极TFT200转移到相对应的所耦合的像素元件224。举例来说，在时间 t_5 开始，转移控制电压信号 $V_{Transfer}$ 从低切换到高，从而有效地接通转移栅电极214。在时间 t_6 ，存储控制电压信号 $V_{Storage}$ 从高切换到低，从而有效地切断存储栅电极212。因此，先前累积在区226中的电荷流经转移栅电极214下方的半导体层208且穿过源极206流出，在源极206中，所述电荷接着转移到像素元件224。在给予时间使电荷转移到像素元件224之后，转移控制电压信号 $V_{Transfer}$ 接着在 t_7 时从高切换回到低，从而切断转移栅电极214。在一些实施方案中，在时间 t_0 之前或在 t_5 之前或在另一合适时间，对重置电压 V_{Reset} 加偏压以使像素元件224重置。举例来说，可使用重置电压 V_{Reset} 来激活或关闭将像素元件224连接到地的开关228（例如，MOSFET晶体管）。

[0047] 因此，当给定栅电极“接通”或“打开”时，对于累积型操作模式中的多数电荷载流

子(n型半导体材料中的电子)来说,邻近给定栅电极的半导体层208的部分为传导的。与此对比,当给定栅电极“切断”或“关闭”时,邻近给定栅电极的半导体层208的部分有效地为非传导的,这是因为其用作能量势垒。

[0048] 在一些实施方案中,漏极204、写入栅电极210、存储栅电极212、转移栅电极214及源极206经布置以使得漏极204与写入栅电极210存在某种“垂直”重叠,写入栅电极210与存储栅电极212存在某种垂直重叠,存储栅电极212与转移栅电极214存在某种垂直重叠,且转移栅电极214与源极206存在某种垂直重叠。此重叠确保在施加到栅电极的偏压切换时的高电容耦合及电荷跨越半导体层208从势阱到势阱的高效转移;也就是说,在偏压切换时,电荷从栅电极中的给定栅电极下方的半导体层208的部分到紧接着的栅电极的转移。

[0049] 存储栅电极212有效地充当“作用中MOS电容器”。在第一操作模式中,偏压条件为:使得存储栅电极212经配置以处于高电容状态以促进电荷在邻近存储栅电极212的半导体层208的区226中的转移及累积。相反地,在第二操作模式中,偏压条件为:使得存储栅电极212经配置以处于低电容状态以促进电荷从区226穿过源极206到像素元件224的转移。当处于高电容状态时,相对较低的列电压信号 V_{Co1umn} 可将大量电流注入到邻近存储栅电极212的区226中。当处于低电容状态时,当区226经由转移栅电极214电耦合到像素元件224时,三栅极TFT 200实现到像素元件224的高度高效电荷转移。

[0050] 在特定实施方案中,三栅极TFT 200的电容切换能力在降低所需的列电压 V_{Co1umn} 中起到主要作用,或为关键因素。电容切换能力还确保:通过存储栅电极212存储在半导体层208的区226中的大部分电荷(如果并非实质上所有电荷的话)可转移到目标负荷,而不管是像素元件224、另一MEMS元件还是其它电气元件或装置。更确切地说,通过在转移操作期间或之前减小存储栅电极212及区226的电容,存储在区226中的几乎所有电荷可快速地转移到负荷元件224。此情形与传统的斗链电容器阵列形成对比,在传统的斗链电容器阵列中,电荷的转移常常取决于呈现在每一节点处的电容值;取决于显示元件恰好呈何种状态,此情形对于呈现变化的电容的显示装置来说可成为问题。

[0051] 此情形也为显著不同于常规显示器之处,常规显示器在写入操作期间使用具有相关联的固定电容的无源电容器来存储及转移电荷。在此类常规装置中,电荷转移的程度取决于存储电容器的电容及像素元件224的电容的量值。也就是说,在使用无源电容器的常规显示器中,因为电容是固定的,所以在写入操作期间存储在无源电容器中的电荷将在无源电容器与其在转移操作期间正驱动的负荷之间共享。此情形为不利的,这至少部分地因为供(例如)有源矩阵显示器消耗的电力与列电压的平方乘以相对较大寄生电容的所得值成比例。在一些实施方案中,总的寄生电容为以下各者的总和:晶体管寄生电容(还被称作栅极到源极电容)、像素本地的边缘电容,及互连迹线到地电容,例如,从重叠及当沿着整个列驱动电极集成时的边缘电容。作为参考,对于具有相对较高分辨率(例如,500到1000行)的一些现代的显示面板,总的寄生电容可在10皮法到100皮法或甚至更高的范围内。

[0052] 三栅极TFT 200从用以写入及存储电荷的高电容状态切换到用以将电荷转移到像素元件224的低电容状态的能力可导致电力的显著节省以及其它优点。电容切换特征还允许到像素元件224的准确的电荷注入,即使像素元件224的电容状态可能变化也如此。更具体来说,所揭示的电容切换特征可通过设计三栅极TFT 200使得存储栅电极212的电容在处于低电容状态时比像素元件224的最小电容值低了充足的裕度来允许准确的电荷注入。此

情形还具有关于对像素元件224的控制的至关重要的稳定性暗示,这是因为电荷控制方面允许改善的调谐范围。

[0053] 在一些实施方案中,栅电极210、212及214中的一或多者可各自由金属、金属合金或金属层、合金或其它材料中的一者形成。举例来说,适合于形成栅电极210、212及214的金属可包含Al、Mo、Ti、W或Cu。在一些实施方案中,半导体层208是由氧化铟镓锌(IGZO)形成。但在一些其它实施方案中,半导体层208一般可由任何合适的氧化物半导体形成,例如非晶形氧化物半导体。举例来说,可用于形成非晶形氧化物半导体层的合适的材料可包含In、Zn、Sn、Hf及Ga。一些特定实例包含InGaZnO、InZnO、InHfZnO、InSnZnO、SnZnO、InSnO、GaZnO及ZnO。在一些实施方案中,此类氧化物半导体层可通过物理气相沉积(PVD)技术来形成,包含(例如)脉冲激光沉积(PLD)、溅射沉积、电子束PVD(电子束PVD)及蒸发沉积中的一或多者。在一些实施方案中,半导体层208具有在大约20纳米到100纳米的范围内的厚度。

[0054] 在特定实施方案中,三栅极TFT 200展现极低泄漏且,当接通时,仅在累积模式中操作(与反转模式形成对比)。通过存储栅电极212形成的MOS电容器基本上从当MOS电容器处于累积模式中时的氧化物电容、存储栅电极212与写入栅电极210之间的重叠电容及存储栅电极212与转移栅电极214之间的重叠电容的总和(高)变化到当MOS电容器切断时的仅存储栅电极212与写入栅电极210之间的重叠电容及存储栅电极212与转移栅电极214之间的重叠电容的总和(小)。在一些实施方案中,三栅极TFT 200的特征在于当归因于MOS结物理学偏移了施加到存储栅电极212的电压而导致能带弯曲时的平能带栅极电压。此偏移还用作累积模式(—当大部分载流子朝向半导体-电介质接口迁移时—)与弱耗尽机制的开始之间的边界。举例来说,当使用IGZO形成n型半导体材料层208时,随着电压 $V_{Storage}$ 正向地增加到高于平能带电压,累积变得更强,而当电压被负向地驱动到低于平能带电压时,实行耗尽。

[0055] 图4展示通过存储区226及存储栅电极212形成的MOS电容器的电容依据施加到存储栅电极212的栅极电压 $V_{Storage}$ 的曲线图。在一些实施方案中,通过以下等式来描述或近似图4中所展示的电容-电压(CV)特征曲线或特性:

$$[0056] \quad \frac{C_{Storage(高)}}{C_{Storage(低)}} = \frac{C_{oxide} + C_{GS} + C_{GD}}{C_{GS} + C_{GD}}$$

[0057] 其中 C_{oxide} 为栅极-绝缘体电容且 $C_{Storage(高)}$ 为高状态电容且 $C_{Storage(低)}$ 为存储栅电极212的低状态电容且 C_{GS} 及 C_{GD} 分别为栅极到源极及栅极到漏极重叠电容。

[0058] 在一些实施方案中,例如图2及图5中所描绘的实施方案,栅电极210、212及214的此垂直重叠是通过在半导体沟道的与存储栅极对置的侧面上制造第一栅极及第三栅极来实现。此拓扑不可用于结晶Si MOSFET晶体管,这是因为此类晶体管中的传导沟道是通过反转层产生且栅极可仅形成于沟道的一个侧面上,所述沟道为体硅衬底的一体式顶部部分。

[0059] 然而,如上文所描述,在一些其它实施方案中,所有三个栅电极(—写入栅电极、存储栅电极及转移栅电极—)在TFT拓扑中可布置在薄膜半导体层208的同一侧面上,在薄膜半导体层208的下方或上方,约束区626可形成于薄膜半导体层208中。图6展示实例三栅极TFT 600的截面侧视图描绘。与图2及5中分别描绘的三栅极TFT 200及三栅极TFT 500不同,在图6中所描绘的三栅极TFT 600中,所有三个栅电极(—写入栅电极610、存储栅电极612及

转移栅电极614--)布置在薄膜半导体层608的上方。如同三栅极TFT 200及三栅极TFT 500, 在一些实施方案中,漏极604、写入栅电极610、存储栅电极612、转移栅电极614及源极606经布置以使得漏极604与写入栅电极610存在某种垂直重叠,写入栅电极610与存储栅电极612存在某种垂直重叠,存储栅电极612与转移栅电极614存在某种垂直重叠,且转移栅电极614与源极606存在某种垂直重叠。此重叠确保在施加到栅电极的偏压切换时的高电容耦合及电荷跨越半导体层608从势阱到势阱的高效转移。介电层616使栅电极彼此绝缘及与三栅极TFT 600的其它组件绝缘。还可在衬底602上构造三栅极TFT 600。

[0060] 如同三栅极TFT 200,在三栅极TFT 600的第一操作模式中,偏压条件为:使得存储栅电极612经配置以处于高电容状态以促进电荷在邻近存储栅电极612的半导体层608的区626中的转移及累积。相反地,在第二操作模式中,偏压条件为:使得存储栅电极612经配置以处于低电容状态以促进电荷从区626穿过源极606到像素元件224或其它负荷的转移。

[0061] 图7展示描绘可用以形成图2中所描绘的三栅极TFT 200的实例方法700的流程图。类似方法可用以形成图5中所描绘的三栅极TFT 500及图6中所描绘的三栅极TFT 600。在一些实施方案中,方法700从衬底202开始。举例来说,衬底202可为玻璃衬底或晶片或另一电介质衬底。在框702中,通过(例如)物理气相沉积工艺(例如,溅射、共同溅射、反应溅射或热蒸镀)或上文所描述的其它工艺中的任一者及使用上文所描述的用于形成存储栅电极210、212及214的材料中的任一者沉积存储栅电极212。在一些实施方案中,存储栅电极212实质上或显著地比写入栅电极210及转移栅电极214宽或甚至比写入栅电极210及转移栅电极214长。在框704中,在存储栅电极212及衬底202的其它部分之上沉积、生长或以其它方式布置第一下部介电层216。举例来说,介电层216及218可由例如SiO、SiO₂或Al₂O₃等氧化物以及其它材料形成,且可具有大约200纳米的厚度(但在一些应用中,更薄或更厚的厚度可为适当的或合适的)。

[0062] 接下来,在框706中,沉积薄膜半导体层208。举例来说,在一些实施方案中,半导体层208具有在大约10纳米(nm)到大约100纳米的范围内的厚度且可由上文所描述的用于形成半导体层208的材料中的任一者形成,包含IGZO。在框708中,可沉积漏极204及源极206。在一些实施方案中,漏极204及源极206可由例如钼等金属形成。在一些实施方案中,接着在框710中沉积第二上部介电层218。最后,可在框712中沉积写入栅电极210及转移栅电极214。另外,在一些实施方案中,漏极204、源极206及栅电极210、212及214中的一或多个者可经由迹线或其它导电装置(可埋入介电层或其它元件下方的装置的部分)电耦合到装置接点(未图示),所述装置接点可由金属或金属合金(例如,钼(Mo))形成且用以将相应元件电耦合到上文所描述的电信号中的相对应的一者。

[0063] 如上文所描述,在IMOD显示面板及其它电压/电荷驱动像素显示器(例如,液晶显示器(LCD))中,常常需要针对整个帧同步地更新显示元件。虽然本文中所揭示的实施方案在此类同步方案中可为特别极其适合的或有利的,但这些或类似实施方案还极其适合于其它帧更新方案,例如传统的逐行更新方案。

[0064] 描述涉及出于描述本发明的创新方面的目的的某些实施方案。然而,所属领域的技术人员将容易认识到,可以许多不同方式应用本文中的教导。所描述的实施方案可在可经配置以显示图像的任何装置、设备或系统中实施,而不论图像是在运动中(例如,视频)还是静止的(例如,静态图像),且不论图像为文字的、图形的还是图片的。更确切地说,预期所

描述的实施方案可包含在例如(但不限于)以下各者等多种电子装置中或与例如(但不限于)以下各者等多种电子装置相关联:移动电话、具多媒体因特网功能的蜂窝式电话、移动电视接收器、无线装置、智能电话、Bluetooth®装置、个人数据助理(PDA)、无线电子邮件接收器、手持式或便携式计算机、上网本、笔记本计算机、智能笔记本计算机、平板计算机、打印机、复印机、扫描器、传真装置、全球定位系统(GPS)接收器/导航仪、摄像机、数字媒体播放器(例如,MP3播放器)、便携式摄像机、游戏控制台、腕表、时钟、计算器、电视监视器、平板显示器、电子阅读装置(例如,电子阅读器)、计算机监视器、汽车显示器(包含里程表及速度计显示器等)、驾驶舱控制及/或显示器、摄像机景观显示器(例如,车辆中的后视摄像机的显示器)、电子照片、电子布告板或标牌、投影仪、建筑结构、微波、冰箱、立体声系统、盒式记录器或播放器、DVD播放器、CD播放器、VCR、收音机、便携式存储器芯片、洗衣机、烘干机、洗衣机/烘干机、停车计时器、包装(例如,机电系统(EMS)应用中,包含微机电系统(MEMS)应用以及非EMS应用)、美观性结构(例如,关于一件珠宝或服装的图像的显示)及多种EMS装置。本文中的教示还可用于非显示器应用中,例如(但不限于)电子切换装置、射频滤波器、传感器、加速度计、陀螺仪、运动感测装置、磁力计、用于消费型电子装置的惯性组件、消费型电子产品的零件、变容器、液晶装置、电泳装置、驱动方案、制造工艺及电子测试装备。因而,所述教示并不希望仅限于图中所描绘的实施方案,而实际上具有广泛适用性,如所属领域的技术人员将容易显而易见的。

[0065] 图8A为描绘干涉式调制器(IMOD)显示装置的一系列显示元件或显示元件阵列中的两个邻近的IMOD显示元件的等角视图说明。IMOD显示装置包含一或多个干涉式EMS(例如, MEMS)显示元件。在这些装置中,干涉式MEMS显示元件可按明亮或黑暗状态来配置。在明亮(“松弛”、“打开”或“接通”等)状态下,显示元件反射大部分入射可见光。相反地,在黑暗(“经致动”、“关闭”或“切断”等)状态下,显示元件反射极少入射可见光。MEMS显示元件可经配置以主要在特定光波长下反射,从而允许除黑白显示器之外,还有彩色显示器。在一些实施方案中,通过使用多个显示元件,可实现原色的不同强度及灰度。

[0066] IMOD显示装置可包含可按行及列布置的IMOD显示元件阵列。阵列中的每一显示元件可包含至少一对反射及半反射层,例如,可移动反射层(即,可移动层,还被称作机械层)及固定的部分反射层(即,静止层),其定位于彼此相距可变的及可控制距离以形成气隙(还被称作光学间隙、空腔或光学谐振腔)。可移动反射层可在至少两个位置之间移动。举例来说,在第一位置(即,松弛位置)中,可移动反射层可定位于距固定的部分反射层一定距离处。在第二位置(即,经致动位置)中,可移动反射层可更接近于部分反射层定位。从所述两层反射的入射光可取决于可移动反射层的位置及入射光的波长相长地及/或相消地干涉,从而产生每一显示元件的全反射或非反射状态。在一些实施方案中,当显示元件未经致动时,显示元件可能处于反射状态,从而反射可见光谱内的光,且当显示元件经致动时,显示元件可能处于黑暗状态,从而吸收及/或相消地干涉可见光范围内的光。然而,在一些其它实施方案中,IMOD显示元件可在未经致动时处于黑暗状态,且在经致动时处于反射状态。在一些实施方案中,施加电压的引入可驱动显示元件改变状态。在一些其它实施方案中,施加电荷可驱动显示元件改变状态。

[0067] 图8A中的阵列的所描绘部分包含呈IMOD显示元件12形式的两个邻近的干涉式MEMS显示元件。在右侧的显示元件12(如所说明)中,说明可移动反射层14处于靠近、邻近或

触摸光学堆叠16的经致动位置。跨越右侧的显示元件12施加的电压 V_{bias} 足以移动并维持可移动反射层14处于经致动位置。在左侧的显示元件12(如所说明)中,说明可移动反射层14处于距光学堆叠16一定距离(所述距离可基于设计参数来预定)的松弛位置,所述光学堆叠包含部分反射层。跨越左侧的显示元件12施加的电压 V_0 不足以引起如同右侧的显示元件12的情形一般可移动反射层14到经致动位置的致动。

[0068] 在图8A中,一般通过指示入射在IMOD显示元件12上的光13及从左侧的显示元件12反射的光15的箭头来说明IMOD显示元件12的反射性质。入射在显示元件12上的大部分光13可透射穿过透明衬底20朝向光学堆叠16。入射在光学堆叠16上的一部分光可透射穿过光学堆叠16的部分反射层,且一部分光将被反射回穿过透明衬底20。透射穿过光学堆叠16的部分光13可从可移动反射层14被反射回朝向透明衬底20(且穿过所述透明衬底)。从光学堆叠16的部分反射层反射的光与从可移动反射层14反射的光之间的干涉(相长及/或相消)将部分地确定在装置的查看或衬底侧上从显示元件12反射的光15的波长的强度。在一些实施方案中,透明衬底20可为玻璃衬底(有时被称作玻璃板或面板)。玻璃衬底可为或包含(例如)硼硅酸盐玻璃、碱石灰玻璃、石英、派热克斯玻璃(Pyrex)或其它合适的玻璃材料。在一些实施方案中,玻璃衬底可具有0.3、0.5或0.7毫米的厚度,但在一些实施方案中,玻璃衬底可更厚(例如,数十毫米)或更薄(例如,小于0.3毫米)。在一些实施方案中,可使用非玻璃衬底,例如聚碳酸酯、丙烯酸树脂、聚对苯二甲酸乙二醇酯(PET)或聚醚醚酮(PEEK)衬底。在此类实施方案中,非玻璃衬底很可能具有小于0.7毫米的厚度,但衬底可取决于设计考虑而更厚。在一些实施方案中,可使用非透明衬底,例如基于金属箔或不锈钢的衬底。举例来说,基于反向IMOD的显示器(其包含固定反射层及部分透射且部分反射的可移动层)可经配置以从衬底的与图8A的显示元件12对置的一侧来查看且可通过非透明衬底来支撑。

[0069] 光学堆叠16可包含单个层或若干层。所述层可包含以下各层中的一或多者:电极层、部分反射及部分透射层,及透明介电层。在一些实施方案中,光学堆叠16为导电的、部分透明的及部分反射的,且可(例如)通过将上述各层中的一或多者沉积到透明衬底20上来制造。电极层可由多种材料形成,例如各种金属,例如氧化铟锡(ITO)。部分反射层可由部分反射的多种材料形成,例如各种金属(例如,铬及/或钼)、半导体及电介质。部分反射层可由一或多个材料层形成,且所述层中的每一者可由单个材料或材料的组合形成。在一些实施方案中,光学堆叠16的某些部分可包含用作部分光学吸收器及电导体两者的单个半透明厚度的金属或半导体,但不同的导电性更好的层或部分(例如,光学堆叠16或显示元件的其它结构的导电层或部分)可用以在IMOD显示元件之间用总线传送信号。光学堆叠16还可包含覆盖一或多个导电层或导电/部分吸收层的一或多个绝缘或介电层。

[0070] 在一些实施方案中,光学堆叠16的所述层中的至少一些层可经图案化成平行条带,且可形成如下文进一步描述的显示装置中的行电极。如所属领域的技术人员将理解,术语“经图案化”在本文中用以指掩蔽以及蚀刻工艺。在一些实施方案中,高度导电及反射材料(例如,铝(Al))可用于可移动反射层14,且这些条带可形成显示装置中的列电极。可移动反射层14可形成为所沉积的一或多个金属层的一系列平行条带(正交于光学堆叠16的行电极)以形成沉积在支撑物(例如,所说明的支柱18)及位于支柱18之间的介入牺牲材料之上的列。当蚀刻掉牺牲材料时,可在可移动反射层14与光学堆叠16之间形成所定义の間隙19或光学腔。在一些实施方案中,支柱18之间的间距为大约1到1000微米,而间隙19可大约小

于10,000埃(Å)。

[0071] 在一些实施方案中,每一IMOD显示元件(不管处于经致动还是松弛状态)均可被视为通过固定反射层及移动反射层形成的电容器。当未施加电压时,可移动反射层14保持处于机械松弛状态,如通过图8A中的左侧的显示元件12说明,其中间隙19介于可移动反射层14与光学堆叠16之间。然而,当将电势差(即,电压)施加到所选定的行及列中的至少一者时,形成于相对应的显示元件处的行电极与列电极的交叉点处的电容器变成带电的,且静电力将所述电极牵拉在一起。如果施加电压超过阈值,那么可移动反射层14可变形或靠近光学堆叠16或与光学堆叠16相抵地移动。光学堆叠16内的介电层(未图示)可防止短路并控制层14与16之间的分离距离,如通过图8A中的右侧的经致动显示元件12说明。行为可相同,而不管施加的电势差的极性。尽管阵列中的一系列显示元件在一些情况下可被称作“行”或“列”,但所属领域的技术人员将容易理解,将一个方向称作“行”及将另一方向称作“列”是任意的。重新申明,在一些定向上,行可被视为列,且列可被视为行。在一些实施方案中,行可被称作“共用”线且列可被称作“分段”线,或反过来也是一样。此外,显示元件可按正交行及列(“阵列”)均匀地布置,或按非线性配置布置,例如,具有相对于彼此的某些位置偏移(“马赛克”)。术语“阵列”及“马赛克”可指任一配置。因此,尽管显示器被称作包含“阵列”或“马赛克”,但元件本身并不需要在任何情况下正交于彼此而布置,或按均匀分布安置,而是可包含具有不对称形状及不均匀分布的元件的布置。

[0072] 图8B为说明并有基于IMOD的显示器的电子装置的系统框图,所述基于IMOD的显示器包含IMOD显示元件的三元件乘三元件阵列。电子装置包含可经配置以执行一或多个软件模块的处理器21。除执行操作系统之外,处理器21还可经配置以执行一或多个软件应用程序,包含网络浏览器、电话应用程序、电子邮件程序或任何其它软件应用程序。

[0073] 处理器21可经配置以与阵列驱动器22通信。阵列驱动器22可包含将信号提供到(例如)显示器阵列或面板30的行驱动器电路24及列驱动器电路26。通过图8B中的线1-1展示图8A中所说明的IMOD显示装置的截面。尽管为了清晰的目的,图8B说明IMOD显示元件的3×3阵列,但显示器阵列30可含有大量IMOD显示元件,且可在行中具有数目不同于列中的情形的数目个IMOD显示元件,且反过来也是一样。

[0074] 图9A及9B为说明包含多个IMOD显示元件的显示装置40的系统框图。显示装置40可为(例如)智能电话、蜂窝式或移动电话。然而,显示装置40的相同组件或其轻微变化还说明各种类型的显示装置,例如电视机、计算机、平板计算机、电子阅读器、手持式装置及便携式媒体装置。

[0075] 显示装置40包含外壳41、显示器30、天线43、扬声器45、输入装置48及麦克风46。外壳41可通过包含射出模制及真空成形的多种制造工艺中的任一者形成。另外,外壳41可由多种材料中的任一者制成,所述材料包含(但不限于):塑料、金属、玻璃、橡胶及陶瓷,或其组合。外壳41可包含可卸除式部分(未图示),所述可卸除式部分可与具有不同颜色或含有不同标记、图片或符号的其它可卸除式部分互换。

[0076] 显示器30可为包含双稳态或模拟显示器的多种显示器中的任一者,如本文所描述。显示器30还可经配置以包含例如等离子、EL、OLED、STN LCD或TFT LCD等平板显示器或例如CRT或其它管式装置等非平板显示器。另外,显示器30可包含基于IMOD的显示器,如本文所描述。

[0077] 图9A中示意性地说明显示装置40的组件。显示装置40包含外壳41,且可包含至少部分地封闭在其中的额外组件。举例来说,显示装置40包含网络接口27,网络接口27包含可耦合到收发器47的天线43。网络接口27可为可显示在显示装置40上的图像数据的源。因此,网络接口27为图像源模块的一个实例,但处理器21及输入装置48也可用作图像源模块。收发器47连接到处理器21,处理器21连接到调节硬件52。调节硬件52可经配置以调节信号(例如,对信号进行滤波或以其它方式操纵信号)。调节硬件52可连接到扬声器45及麦克风46。处理器21还可连接到输入装置48及驱动器控制器29。驱动器控制器29可耦合到帧缓冲器28,及耦合到阵列驱动器22,阵列驱动器22又可耦合到显示器阵列30。显示装置40中的一或多个元件(包含图9A中未特别描绘的元件)可经配置以充当存储器装置且经配置以与处理器21通信。在一些实施方案中,电力供应器50可将电力提供到特定显示装置40设计中的实质上所有组件。

[0078] 网络接口27包含天线43及收发器47,使得显示装置40可经由网络与一或多个装置通信。网络接口27还可具有一些处理能力以减轻(例如)对处理器21的数据处理要求。天线43可发射及接收信号。在一些实施方案中,天线43根据IEEE 16.11标准(包含IEEE 16.11(a)、(b)或(g))或IEEE 802.11标准(包含IEEE 802.11A、b、g、n)及其其它实施方案发射及接收RF信号。在一些其它实施方案中,天线43根据Bluetooth®标准发射及接收RF信号。在蜂窝式电话的情况下,天线43可经设计以接收码分多址(CDMA)、频分多址(FDMA)、时分多址(TDMA)、全球移动通信系统(GSM)、GSM/通用包无线电服务(GPRS)、增强型数据GSM环境(EDGE)、陆地集群无线电(TETRA)、宽带-CDMA(W-CDMA)、演进数据优化(EV-DO)、1xEV-DO、EV-DO修订A、EV-DO修订B、高速包接入(HSPA)、高速下行链路包接入(HSDPA)、高速上行链路包接入(HSUPA)、演进型高速包接入(HSPA+)、长期演进(LTE)、AMPS或用以在无线网络(例如,利用3G、4G或5G技术的系统)内传达的其它已知信号。收发器47可预先处理从天线43接收的信号,使得所述信号可由处理器21来接收及进一步操纵。收发器47还可处理从处理器21接收的信号使得可经由天线43将所述信号从显示装置40发射。

[0079] 在一些实施方案中,可用接收器替换收发器47。另外,在一些实施方案中,可用图像源替换网络接口27,所述图像源可存储或产生待发送到处理器21的图像数据。处理器21可控制显示装置40的总体操作。处理器21从网络接口27或图像源接收数据(例如,经压缩图像数据),且将数据处理成原始图像数据或处理成可容易处理成原始图像数据的格式。处理器21可将经处理数据发送到驱动器控制器29或帧缓冲器28以用于存储。原始数据通常是指识别图像内的每一位置处的图像特性的信息。举例来说,此类图像特性可包含颜色、饱和度及灰度级。

[0080] 处理器21可包含微控制器、CPU或逻辑单元以控制显示装置40的操作。调节硬件52可包含放大器及滤波器以用于将信号发射到扬声器45,及用于从麦克风46接收信号。调节硬件52可为显示装置40内的离散组件,或可并入于处理器21或其它组件内。

[0081] 驱动器控制器29可采用直接来自处理器21或来自帧缓冲器28的由处理器21产生的原始图像数据且可适当地将原始图像数据重新格式化以用于高速发射到阵列驱动器22。在一些实施方案中,驱动器控制器29可将原始图像数据重新格式化成具有类光栅格式的数据流,使得其具有适合于跨越显示器阵列30扫描的时间次序。接着驱动器控制器29将经格式化信息发送到阵列驱动器22。尽管例如LCD控制器等驱动器控制器29常常作为独立集成

电路(IC)与系统处理器21相关联,但此类控制器可以许多方式来实施。举例来说,控制器可作为硬件嵌入于处理器21中,作为软件嵌入于处理器21中,或与阵列驱动器22一起完全集成在硬件中。

[0082] 阵列驱动器22可从驱动器控制器29接收经格式化信息且可将视频数据重新格式化成一组平行波形,所述组平行波形被每秒多次地施加到来自显示器的显示元件的x-y矩阵的数百且有时数千(或更多)个引线。

[0083] 在一些实施方案中,驱动器控制器29、阵列驱动器22及显示器阵列30适于本文所描述的显示器的类型中的任一者。举例来说,驱动器控制器29可为常规显示器控制器或双稳态显示器控制器(例如,IMOD显示元件控制器)。另外,阵列驱动器22可为常规驱动器或双稳态显示驱动器(例如,IMOD显示元件驱动器)。此外,显示器阵列30可为常规显示器阵列或双稳态显示器阵列(例如,包含IMOD显示元件阵列的显示器)。在一些实施方案中,驱动器控制器29可与阵列驱动器22集成。此类实施方案可用于高度集成系统中,例如,移动电话、便携式电子装置、手表或小面积显示器。

[0084] 在一些实施方案中,输入装置48可经配置以允许(例如)用户控制显示装置40的操作。输入装置48可包含例如QWERTY键盘或电话小键盘等小键盘、按钮、开关、摇臂、触敏屏、与显示器阵列30集成的触敏屏,或压敏或热敏隔膜。麦克风46可配置为显示装置40的输入装置。在一些实施方案中,通过麦克风46的语音命令可用于控制显示装置40的操作。

[0085] 电力供应器50可包含多种能量存储装置。举例来说,电力供应器50可为可再充电电池,例如,镍镉电池或锂离子电池。在使用可再充电电池的实施方案中,可再充电电池可使用来自(例如)壁式插座或光伏装置或阵列的电力来充电。替代地,可再充电电池可无线地来充电。电力供应器50还可为可再生能源、电容器或太阳能电池,包含塑料太阳能电池或太阳能电池漆。电力供应器50还可经配置以从壁式插座接收电力。

[0086] 在一些实施方案中,控制可编程性驻留在可位于电子显示系统中的若干地点的驱动器控制器29中。在一些其它实施方案中,控制可编程性驻留在阵列驱动器22中。上文所描述的优化可在任何数目个硬件及/或软件组件中及各种配置中实施。

[0087] 如本文所使用,涉及项目列表中的“至少一者”的短语是指那些项目的任何组合,包含单个成员。作为实例,“a、b或c中的至少一者”希望涵盖:a、b、c、a-b、a-c、b-c及a-b-c。

[0088] 结合本文揭示的实施方案所描述的各种说明性逻辑、逻辑块、模块、电路及算法步骤可实施为电子硬件、计算机软件,或两者的组合。硬件与软件的互换性已大体在功能性方面加以描述,且在上文所描述的各种说明性组件、块、模块、电路及步骤中加以说明。此类功能性是以硬件来实施还是以软件来实施取决于特定应用及强加于整个系统的设计约束。

[0089] 结合本文中所揭示的方面描述的用以实施各种说明性逻辑、逻辑块、模块及电路的硬件及数据处理设备可通过以下各者来实施或执行:通用单芯片或多芯片处理器、数字信号处理器(DSP)、专用集成电路(ASIC)、现场可编程门阵列(FPGA)或其它可编程逻辑装置、离散门或晶体管逻辑、离散硬件组件,或其经设计以执行本文中所描述的功能的任何组合。通用处理器可为微处理器或任何常规处理器、控制器、微控制器或状态机。处理器还可实施为计算装置的组合,例如,DSP与微处理器的组合、多个微处理器的组合、一或多个微处理器与DSP核心的联合,或任何其它此类配置。在一些实施方案中,可通过给定功能所特有的电路来执行特定步骤及方法。

[0090] 在一或多个方面中,可以硬件、数字电子电路、计算机软件、固件(包含本说明书中所揭示的结构及其结构等效物)或以其任何组合来实施所描述功能。本说明书中所描述的标的物的实施方案还可实施为编码在计算机存储媒体上以用于供数据处理设备执行或控制数据处理设备的操作的一或多个计算机程序,即,计算机程序指令的一或多个模块。

[0091] 所属领域的技术人员可容易地显而易见对本发明中所描述的实施方案的各种修改,且在不脱离本发明的精神或范围的情况下,本文中所定义的一般原理可应用于其它实施方案。因此,权力要求书并不希望限于本文中所展示的实施方案,而应符合与本发明、本文中所揭示的原理及新颖特征相一致的最广泛范围。另外,所属领域的技术人员将容易了解,有时为了便于描述图而使用术语“上部”及“下部”,且在经适当定向的页内指示对应于图的定向的相对位置,且可能并不反映(例如)如所实施的IMOD显示元件的适当定向。

[0092] 在本说明书中在单独实施方案的上下文中描述的某些特征还可在单个实施方案中组合地实施。相反地,在单个实施方案的上下文中描述的各种特征还可分别在多个实施方案中实施或以任何合适的子组合来实施。此外,尽管上文可能将特征描述为以某些组合起作用且甚至最初因此而主张,但在一些情况下,可将来自所主张的组合的一或多个特征从组合中删除,且所主张的组合可涉及子组合或子组合的变化。

[0093] 类似地,虽然在图式中按特定次序描绘操作,但所属领域的技术人员将容易认识到,此类操作不需要按所展示的特定次序或按顺序次序执行,或应执行所有所说明的操作以实现所要结果。另外,图式可能以流程图形式示意性地描绘一个以上实例过程。然而,可将未描绘的其它操作并入于示意性说明的实例过程中。举例来说,可在所说明的操作之前、之后、同时地或之间执行一或多个额外操作。在某些情况下,多重任务处理及并行处理可为有利的。此外,上文所描述的实施方案中的各种系统组件的分离不应被理解为在所有实施方案中要求此类分离,且应理解,所描述的程序组件及系统一般可一起集成在单个软件产品中或封装到多个软件产品中。另外,其它实施方案在随附权利要求书的范围内。在一些情况下,权利要求书中所叙述的动作可以不同次序来执行且仍实现所要结果。

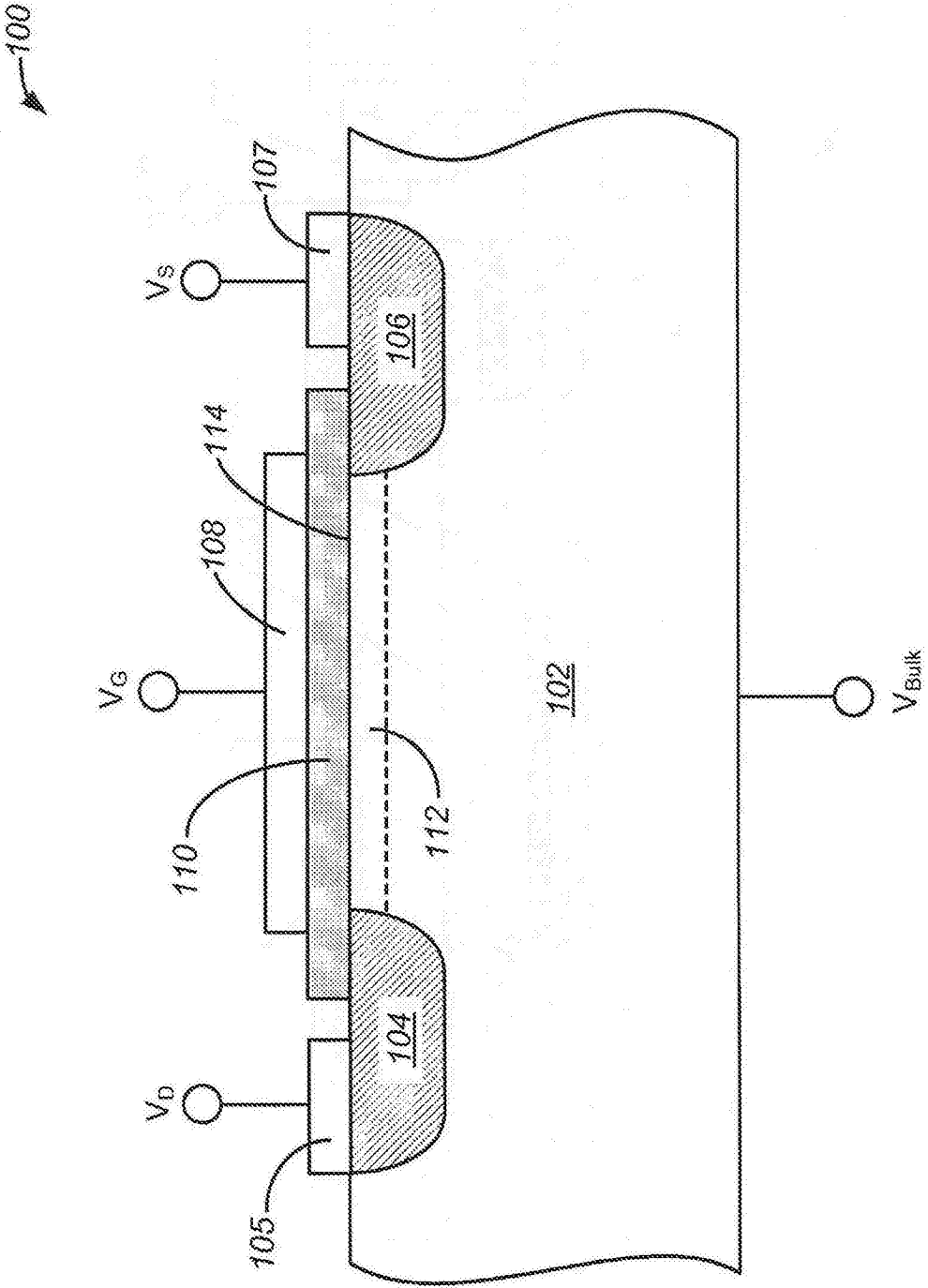


图1

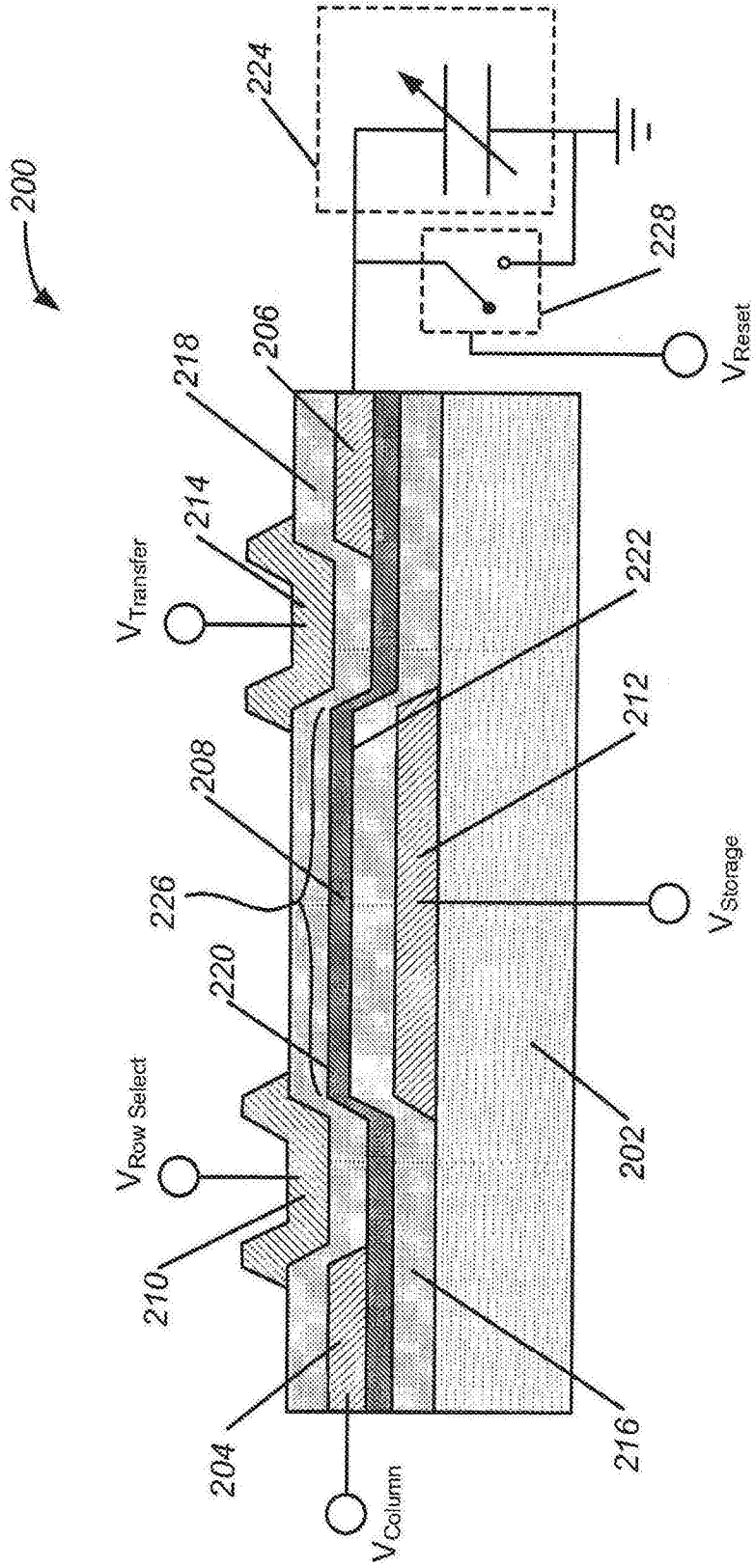


图2

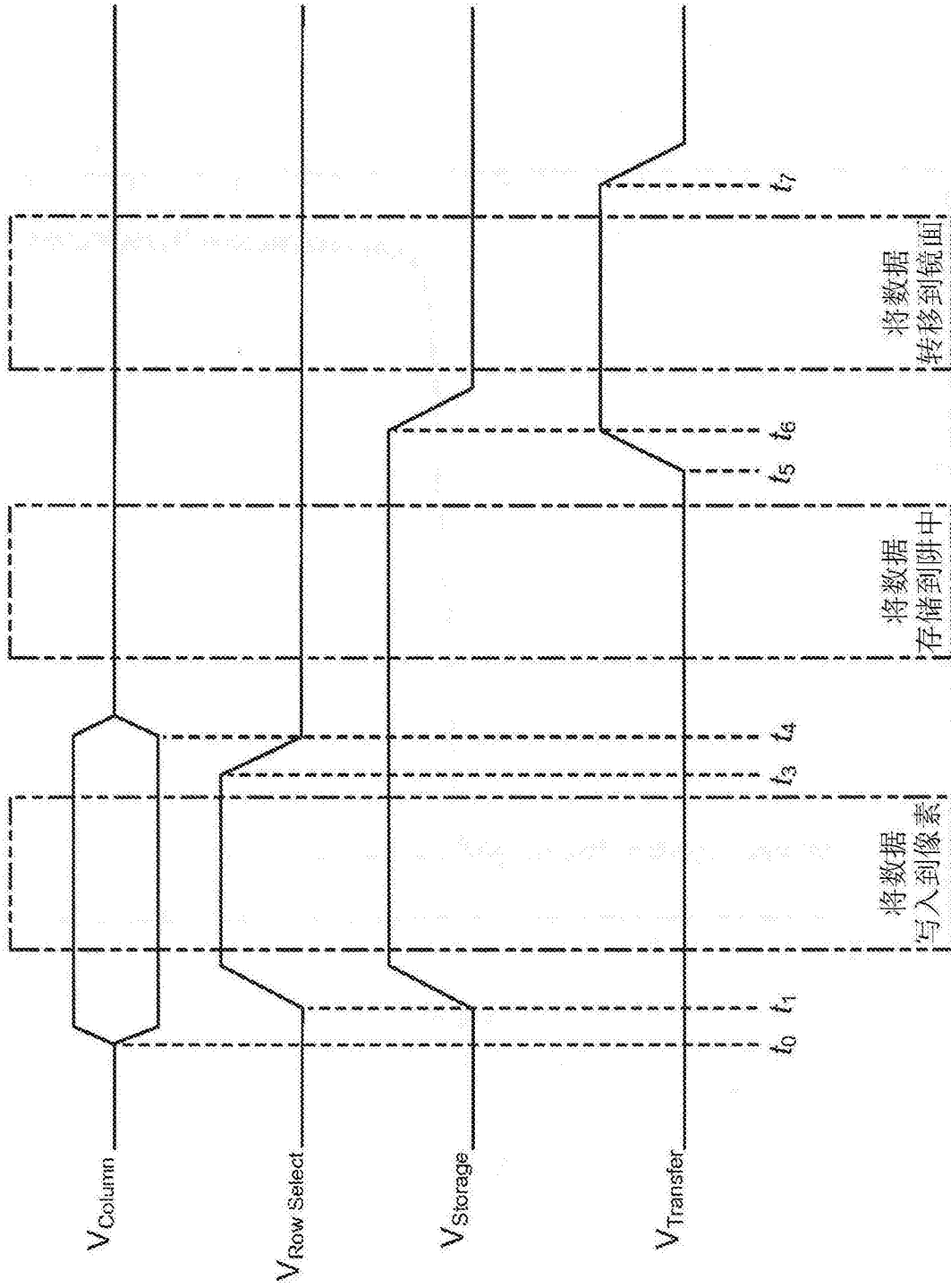


图3

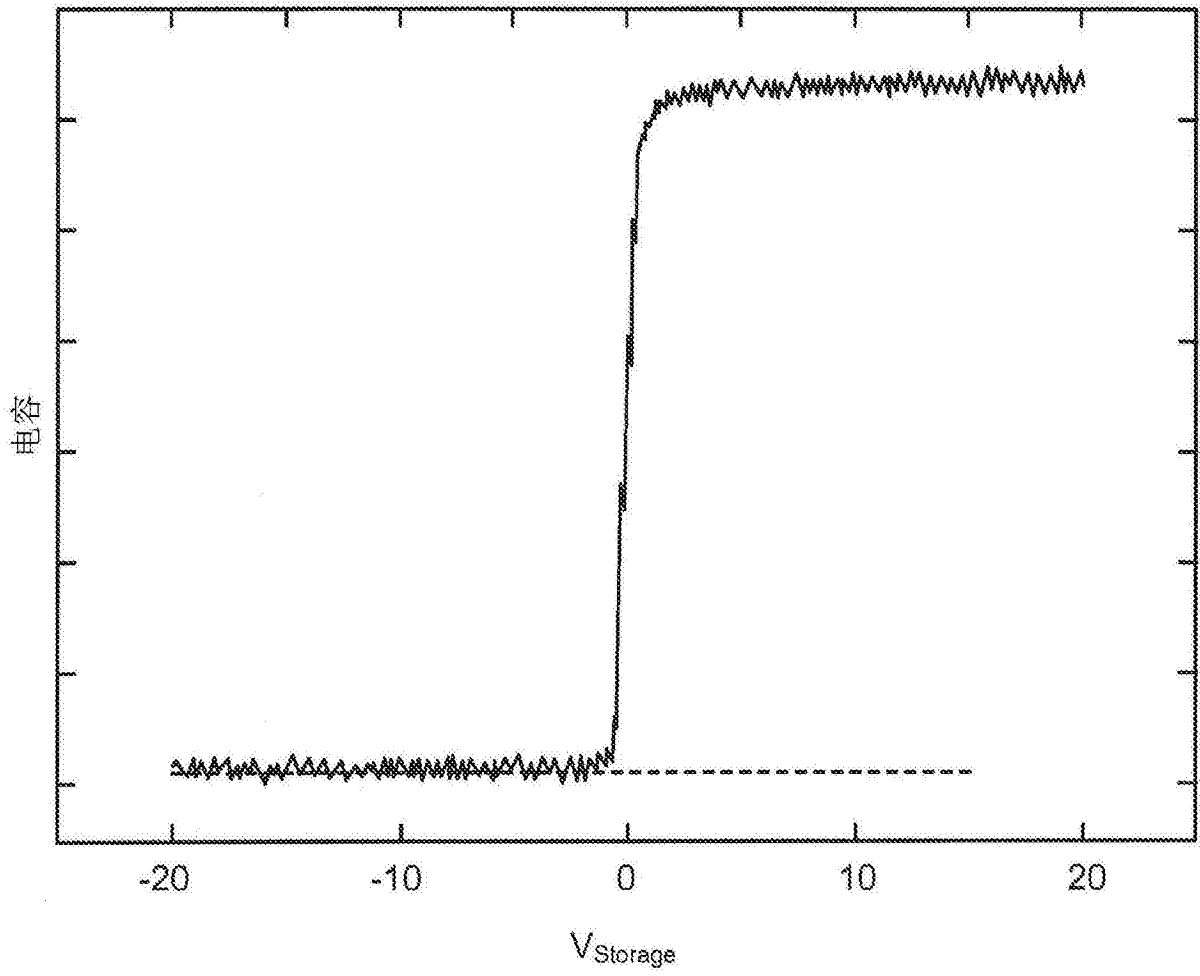


图4

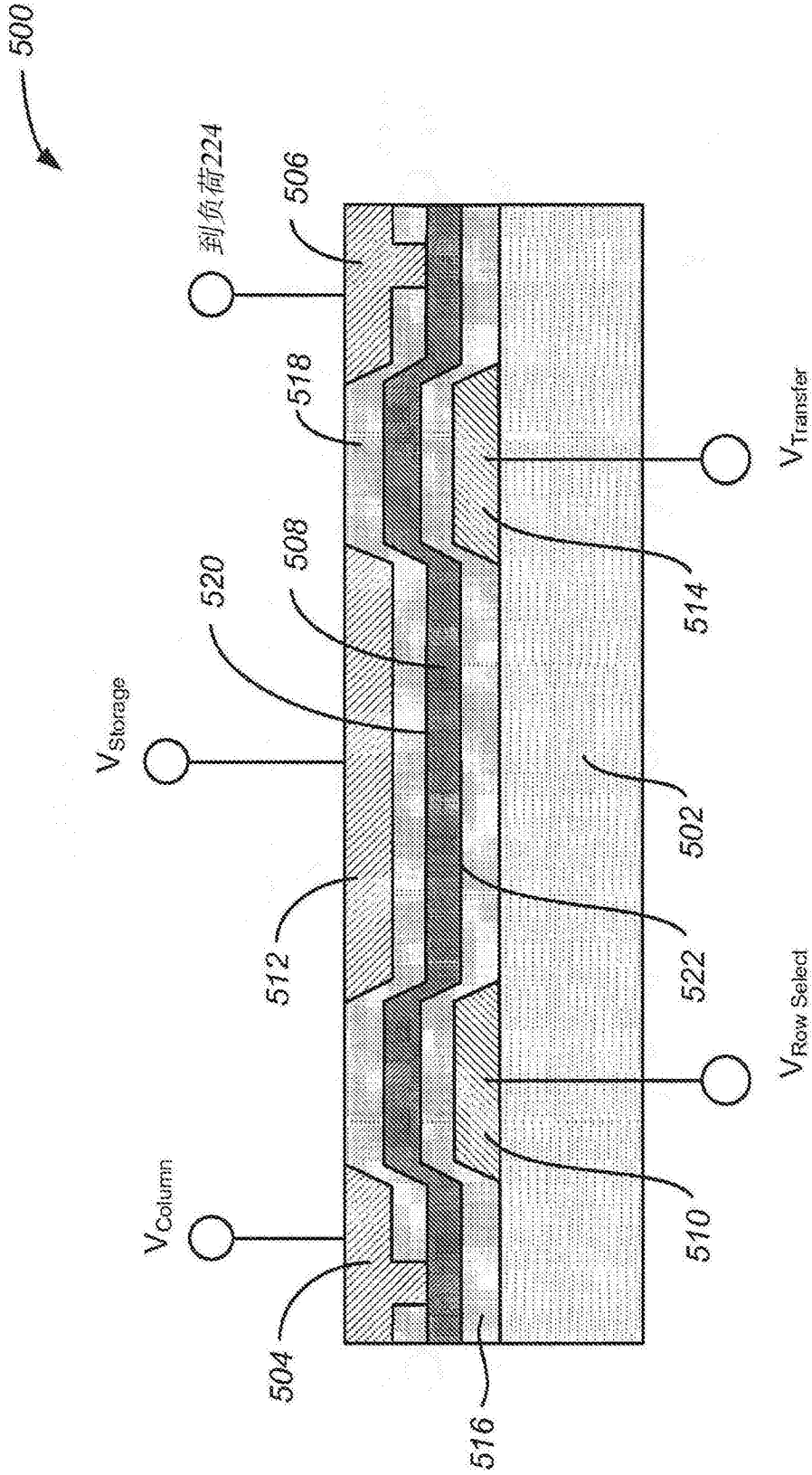


图5

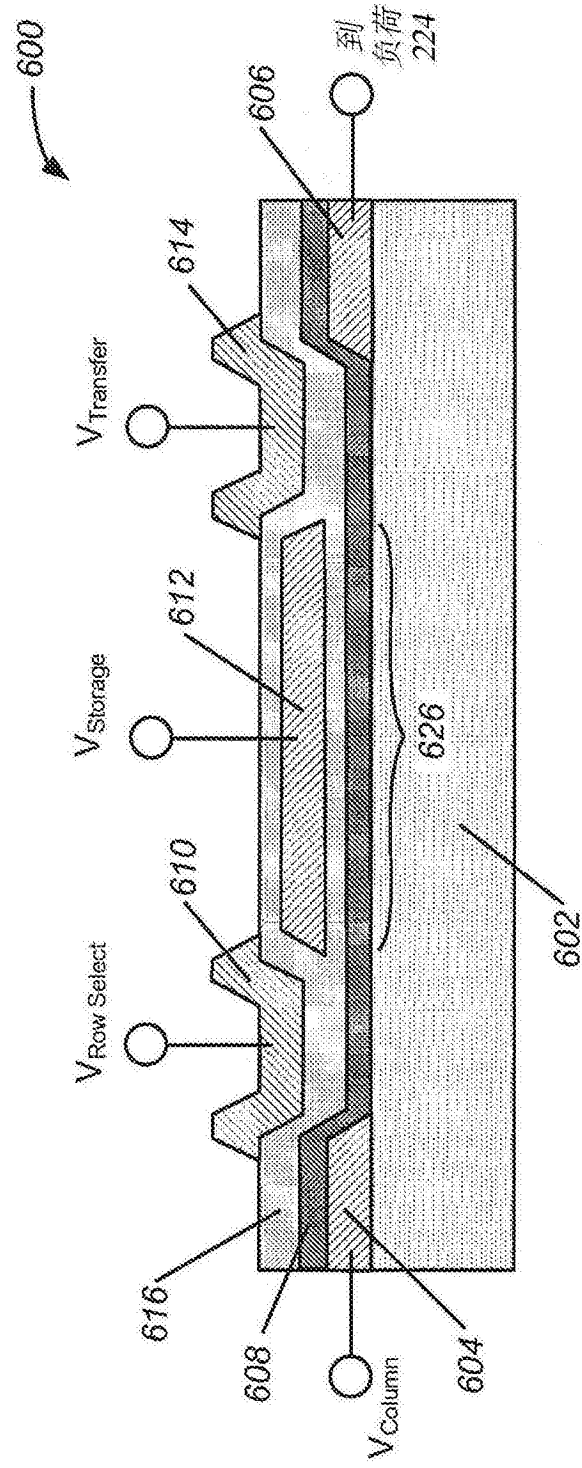


图6

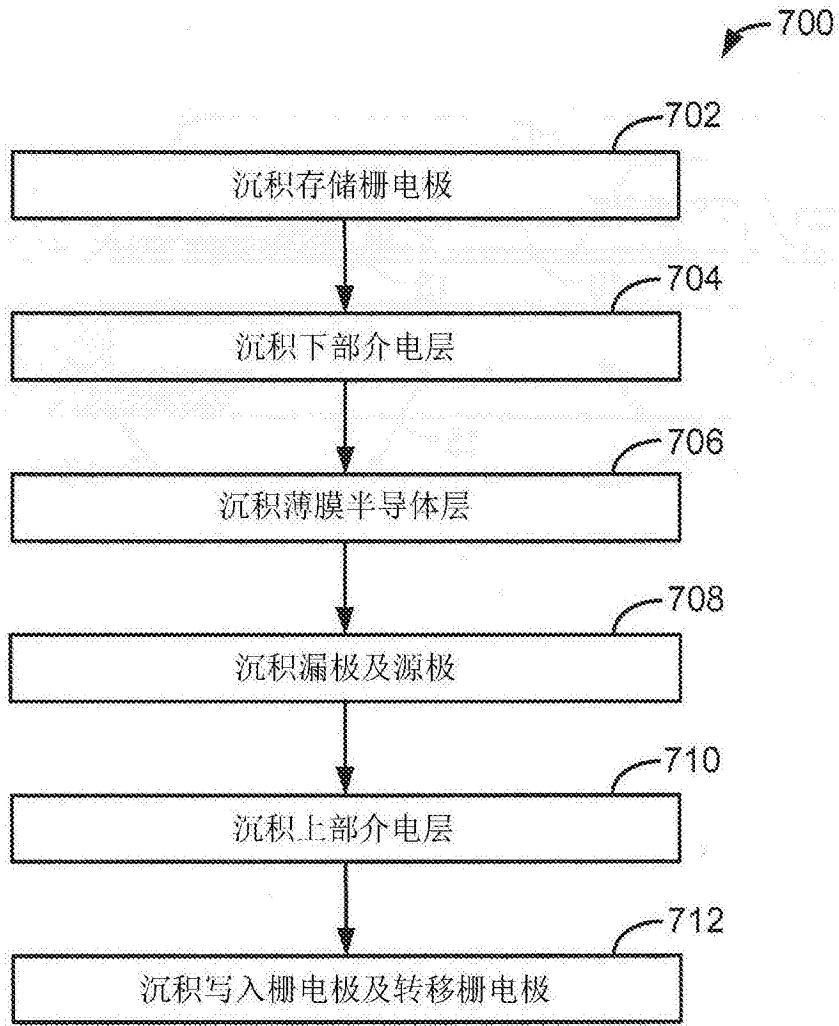


图7

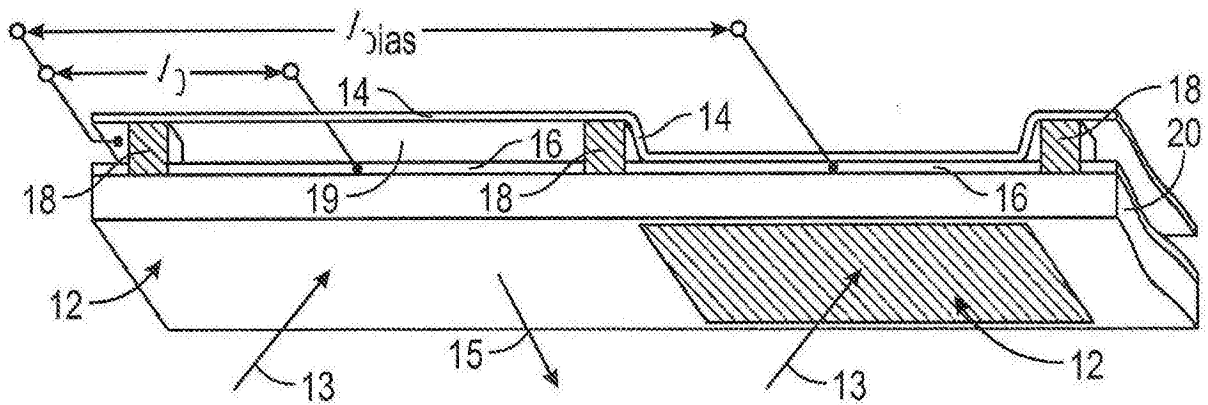


图8A

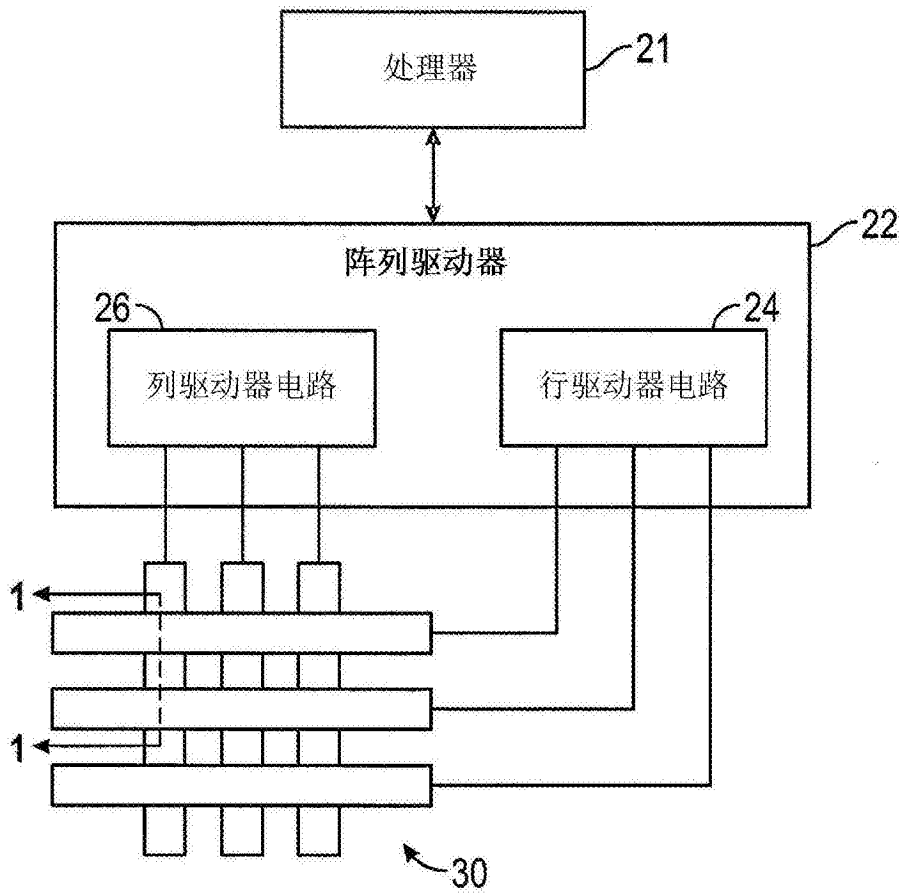


图8B

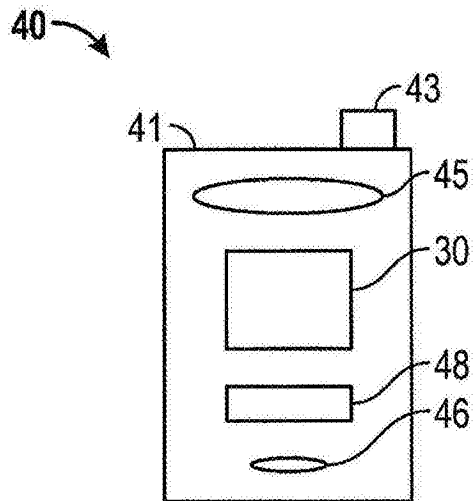


图9A

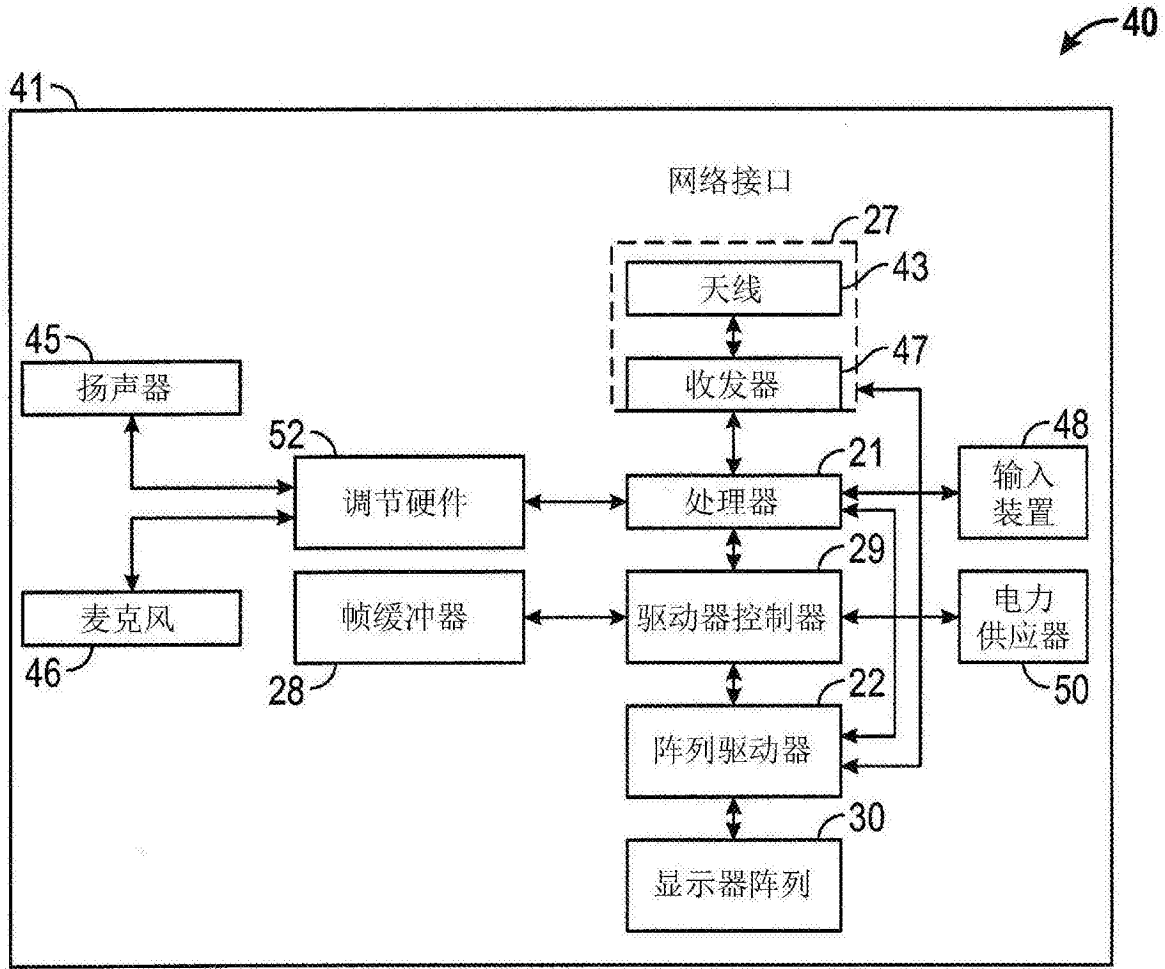


图9B