



(12) 发明专利申请

(10) 申请公布号 CN 116073161 A

(43) 申请公布日 2023. 05. 05

(21) 申请号 202211335482.7

H01F 27/24 (2006.01)

(22) 申请日 2022.10.28

H01F 27/28 (2006.01)

(30) 优先权数据

H01R 43/00 (2006.01)

17/514,175 2021.10.29 US

H01R 43/20 (2006.01)

(71) 申请人 安费诺有限公司

地址 美国康涅狄格州

(72) 发明人 赵丽莉 唐坤 施昀廷

阿德里安·格林

(74) 专利代理机构 北京康信知识产权代理有限

责任公司 11240

专利代理师 刘彬

(51) Int. Cl.

H01R 13/02 (2006.01)

H01R 13/40 (2006.01)

H01R 13/648 (2006.01)

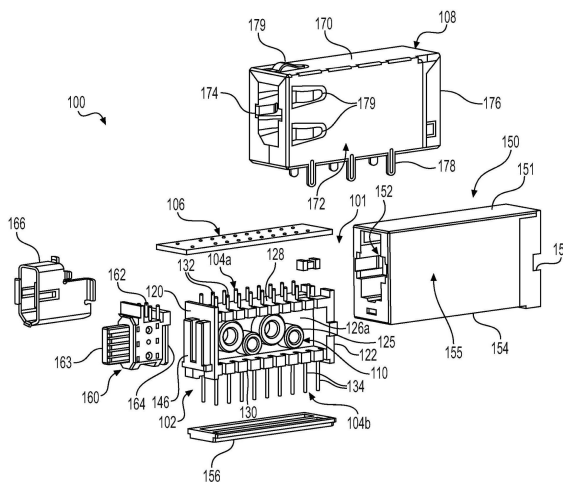
权利要求书3页 说明书10页 附图8页

(54) 发明名称

网络连接器及其制造方法和电连接器

(57) 摘要

本发明公开了一种网络连接器及其制造方法和电连接器。所述连接器包含芯体,和由所述芯体支撑的第一和第二组触点。所述触点中的每个具有延伸到所述芯体的外部的暴露部分。线耦接到所述第一和第二组触点。内部印刷电路板被支撑在所述芯体上。所述内部印刷电路板耦接到所述第一组触点的所述暴露部分。被支撑在所述芯体上的磁隔离部件被配置为过滤多根线的电信号。所述第二组触点的所述暴露部分被配置为接合外部印刷电路板。



1. 一种网络连接器,其包括:

芯体,所述芯体具有前端、后端和在所述前端和所述后端之间延伸的纵向中间部分,所述中间部分具有至少一个侧支撑表面;

第一组触点,所述第一组触点由所述芯体支撑,所述第一组触点中的所述触点中的每个具有延伸到所述芯体的外部的暴露部分;

第二组触点,所述第二组触点由所述芯体支撑,所述第二组触点中的所述触点中的每个具有延伸到所述芯体的外部的暴露部分;

多根线,所述多根线中的所述线中的每个耦接到所述第一组触点和所述第二组触点;

内部印刷电路板,所述内部印刷电路板被支撑在所述芯体上,所述内部印刷电路板耦接到所述第一组触点的所述暴露部分;和

磁隔离部件,所述磁隔离部件被支撑在所述芯体上并且被配置为过滤所述多根线的电信号,

其中所述第二组触点的所述暴露部分被配置为接合外部印刷电路板。

2. 根据权利要求1所述的连接器,其中所述磁隔离部件包含磁芯,并且每个磁芯由所述多根线中的至少一根缠绕,并且所述磁芯安装到所述芯体的所述中间部分的所述至少一个侧支撑表面。

3. 根据权利要求2所述的连接器,其中所述磁芯安装到所述芯体的所述中间部分的第二侧支撑表面,所述第二侧支撑表面与所述芯体的所述至少一个侧支撑表面相对。

4. 根据权利要求1所述的连接器,其中所述磁隔离部件包括磁芯,并且所述磁芯包含至少一个隔离变压器和至少一个共模扼流圈。

5. 根据权利要求2所述的连接器,其中所述至少一个侧支撑表面基本上是平的。

6. 根据权利要求2所述的连接器,其中所述中间部分的长度至少是所述前端和所述后端的宽度的两倍。

7. 根据权利要求2所述的连接器,其中所述芯体的所述至少一个侧支撑表面凹陷以形成空腔。

8. 根据权利要求7所述的连接器,其中所述磁芯的大小被确定为装配在每个空腔内。

9. 根据权利要求6所述的连接器,其中所述磁芯包含第一隔离变压器和第一共模扼流圈,并且包含第二隔离变压器和第二共模扼流圈。

10. 根据权利要求2所述的连接器,其中所述磁芯中的至少一个具有在4.40mm至4.80mm的范围内的外径,以及在1.55mm至1.95mm的范围内的厚度。

11. 根据权利要求1所述的连接器,其中所述磁隔离部件通过树脂或环氧树脂固定到所述芯的所述至少一个侧支撑表面。

12. 根据权利要求1所述的连接器,其进一步包括具有内部接收区域和开放底部的外壳体,其中所述芯体被接收在所述内部接收区域中,并且多个所述触点的所述暴露部分中的一些延伸穿过所述外壳壳体的所述开放底部,用于连接到所述外部印刷电路板。

13. 根据权利要求12所述的连接器,其进一步包括至少部分地包围所述外壳壳体的屏蔽件。

14. 根据权利要求13所述的连接器,其中所述屏蔽件至少包含顶壁和相对的侧壁,所述顶壁被配置为覆盖所述外壳壳体的顶部,并且所述侧壁被配置为覆盖所述外壳壳体的相对

侧。

15. 根据权利要求13所述的连接器,其进一步包括耦接到所述芯体的所述前端的配合接口件,其中所述配合接口件的配合触点耦接到所述内部印刷电路板。

16. 根据权利要求15所述的连接器,其中所述芯体的所述前端包含接合特征,用于接合所述配合接口件的相对应的接合特征。

17. 根据权利要求1所述的连接器,其中多个所述触点在大致垂直于所述芯体的纵向轴线的方向上延伸。

18. 根据权利要求1所述的连接器,其中多个所述触点通过过盈配合而耦接到所述芯体。

19. 根据权利要求1所述的连接器,其进一步包括连接在所述第一组触点和所述第二组触点之间分别用于提供电力线路和接地路径的至少一根电力线和至少一根接地线。

20. 一种电连接器,其包括:

外壳壳体,所述外壳壳体具有内部接收区域和开放底部;

芯体,所述芯体被接收在所述外壳壳体的所述内部接收区域中;

第一组触点,所述第一组触点由所述芯体支撑,所述第一组触点中的所述触点中的每个具有延伸到所述芯体的外部的暴露部分;

第二组触点,所述第二组触点由所述芯体支撑,所述第二组触点中的所述触点中的每个具有延伸到所述芯体的外部并延伸穿过所述外壳壳体的所述开放底部的暴露部分;

内部印刷电路板,所述内部印刷电路板被支撑在所述芯体上,所述内部印刷电路板耦接到所述第一组触点的所述暴露部分;

隔离器,所述隔离器在所述第一组触点和所述第二组触点之间安装在所述芯体上;和

屏蔽件,所述屏蔽件至少部分地包围所述外壳壳体。

21. 根据权利要求20所述的连接器,其中所述芯体包含前端、后端和在所述前端和所述后端之间延伸的纵向中间部分,并且所述隔离器安装在所述中间部分的至少一个支撑侧表面上。

22. 根据权利要求21所述的连接器,其中所述中间部分的长度至少是所述前端和所述后端的宽度的两倍,并且所述至少一个侧支撑表面基本上是平的。

23. 根据权利要求21所述的连接器,其中所述至少一个侧支撑表面凹陷以形成空腔,并且所述隔离器被配置为装配在所述空腔内。

24. 根据权利要求20所述的连接器,其中所述屏蔽件至少包含顶壁和相对的侧壁,所述顶壁被配置为覆盖所述外壳壳体的顶部,并且所述侧壁被配置为覆盖所述外壳壳体的相对侧。

25. 一种制造网络连接器的方法,其包括以下步骤:

将多个触点装载到所述网络连接器的芯体上;

围绕磁隔离部件缠绕一根或多根线,所述一根或多根线耦接到所述多个触点;

将所述磁隔离部件安装在所述芯体上;

将内部印刷电路板耦接到所述芯体的所述多个触点;以及

在所述芯体、所述多个触点、所述磁隔离部件和所述内部印刷电路板的子组件上组装屏蔽件,使得所述屏蔽件至少部分地包围所述子组件。

26. 根据权利要求25所述的方法,其进一步包括在所述芯体、所述多个触点、所述磁隔离部件和所述内部印刷电路板的所述子组件上组装所述屏蔽件的步骤之前将所述子组件插入外壳壳体中的步骤。

27. 根据权利要求25所述的方法,其进一步包括将配合接口件与所述芯体的前端耦接以及将所述内部印刷电路板耦接到所述配合接口件的配合触点的步骤。

28. 根据权利要求25所述的方法,其中组装所述屏蔽件的步骤包含所述屏蔽件覆盖外壳壳体的顶部以及覆盖所述外壳壳体的相对侧。

29. 根据权利要求25所述的方法,其进一步包括将至少一根电力线耦接到所述多个触点以提供至少一条电力线路的步骤。

30. 根据权利要求25所述的方法,其进一步包括将至少一根接地线耦接到所述多个触点以提供至少一条接地路径的步骤。

网络连接器的制造方法和电连接器

背景技术

[0001] 本公开总体上涉及一种网络连接器,并且更特别地涉及一种具有集成到连接器中的磁件的高速网络连接器。

[0002] 在某些应用中,以太网数据通过传输介质(例如,以太网UTP线缆)、通过以太网/网络连接器行进,并且然后经由介质相关接口(media dependent interface,MDI)传递到物理层(PHY)或被连接装置(例如,计算机或服务器)的印刷电路板。变压器通常被定位在传输介质和被连接装置之间,用于调节(即隔离)从传输介质传递到被连接装置的电能。变压器通常与网络连接器分离,并且因此占用印刷电路板上的宝贵空间。IEEE802是一组局域网(LAN)技术标准,其规定了用于实施无线局域网(WLAN)计算机通信的媒体访问控制(media access control,MAC)和物理层(PHY)协议。该IEEE 802标准还通过媒体相关接口(MDI)建立了数据终端装置(DTE)功率,这是定义以太网基础设施上的功率传输的国际标准。

[0003] 一种类型的以太网连接器是IX工业连接器,其是其特征在于用于工业环境和工业装备中使用的小型稳健设计的高速网络连接器。IX工业连接器是用于工业机械的多用途小型I/O连接器。IX工业连接器符合IEC标准(IEC 61076-3-124)、支持高速数据传输、并具有高EMC抗性。例如,由Amphenol IC提供了一个这种IX工业连接器。

[0004] 以太网标准(由IEEE制定)规定,物理层必须与传输介质电流隔离。也就是说,以太网标准要求电隔离变压器被定位在被连接装置和驱动信号到被连接装置的PHY芯片之间。对于这种隔离要求,存在两个基本原因。第一个原因是由于位于彼此相距较远的装置之间的可能的接地偏移。第二个原因是保护所有装置免受线路故障(如对高压轨的短路、电涌尖峰或静电放电ESD冲击)的影响。然而,因为以太网连接器(如IX工业连接器)没有变压器作为连接器的一部分来隔离电子信号,所以分离的变压器被定位在连接器和传输介质之间。

发明内容

[0005] 本公开的一方面是一种网络连接器,所述网络连接器包括芯体,所述芯体具有前端、后端和在前端和后端之间延伸的纵向中间部分。中间部分具有至少一个侧支撑表面。第一组触点,所述第一组触点由芯体支撑。第一组触点中的触点中的每个具有延伸到芯体的外部的暴露部分。第二组触点,所述第二组触点由芯体支撑。第二组触点中的触点中的每个具有延伸到芯体的外部的暴露部分。多根线,其中线中的每个可以耦接到第一和第二组触点。内部印刷电路板,所述内部印刷电路板被支撑在芯体上。内部印刷电路板可以耦接到第一组触点的暴露部分。磁隔离部件可以被支撑在芯体上、被配置为过滤多根线的电信号。第二组触点的暴露部分被配置为接合外部印刷电路板。

[0006] 在某些实例中,磁隔离部件包含磁芯,并且每个磁芯由多根线中的至少一根缠绕,并且磁芯安装到芯体的中间部分的至少一个侧支撑表面。在一些实例中,磁芯安装到芯体的中间部分的第二侧支撑表面,其中第二侧支撑表面与芯体的至少一个侧支撑表面相对。在其他实例中,磁芯包含至少一个隔离变压器和至少一个共模扼流圈。在一些实例中,侧支撑表面基本上是平的。在某些实例中,中间部分的长度至少是前端和后端的宽度的两倍。在

一些实例中,芯体的侧支撑表面具有空腔,并且磁芯的大小被确定为装配在每个空腔内。在其他实例中,磁芯包含配对在一起的第一隔离变压器和第一共模扼流圈,并且包含配对在一起的第二隔离变压器和第二共模扼流圈。在一些实例中,磁芯中的至少一个具有在4.40mm至4.80mm的范围内的外径,以及在1.55mm至1.95mm的范围内的厚度。磁隔离部件可以通过树脂或环氧树脂固定到芯的至少一个侧支撑表面。

[0007] 在其他实例中,连接器进一步包括至少部分包围外壳壳体的屏蔽件;屏蔽件至少包含顶壁和相对的侧壁,顶壁被配置为覆盖外壳壳体的顶部,并且侧壁被配置为覆盖外壳壳体的相对侧;连接器进一步包括耦接到芯体的前端的配合接口件,其中配合接口件的配合触点能够耦接到内部印刷电路板;芯体的前端包含接合特征,用于接合配合接口件的相对应的接合特征;多个触点在大致垂直于芯体的纵向轴线的方向上延伸;多个触点通过过盈配合而耦接到芯体;和/或连接器进一步包括连接在第一和第二组触点之间分别用于提供电力线路和接地路径的至少一根电力线和至少一根接地线。

[0008] 本公开的另一方面是一种电连接器,所述电连接器包括具有内部接收区域和开放底部的外壳壳体、被接收在外壳壳体的内部接收区域中的芯体、以及由芯体支撑的第一和第二组触点。第一组触点中的触点中的每个具有延伸到芯体的外部的暴露部分。第二组触点中的触点中的每个具有延伸到芯体的外部并延伸穿过外壳壳体的开放底部的暴露部分。内部印刷电路板可以被支撑在芯体上。内部印刷电路板可以耦接到第一组触点。隔离器可以在第一组触点和第二组触点之间安装在芯体上。屏蔽件至少部分地包围外壳壳体。

[0009] 在一些实例中,芯体包含前端、后端和在前端和后端之间延伸的纵向中间部分,并且隔离器安装在中间部分的至少一个支撑侧表面上;中间部分的长度至少是前端和后端的宽度的两倍,并且至少一个侧支撑表面基本上是平的;所述至少一个侧支撑表面具有空腔,并且所述隔离器被配置为装配在空腔内;和/或屏蔽件至少包含顶壁和相对的侧壁,顶壁被配置为覆盖外壳壳体的顶部,并且侧壁被配置为覆盖外壳壳体的相对侧。

[0010] 本公开的又一方面是一种制造网络连接器的方法,所述方法包括以下步骤:将多个触点装载到网络连接器的芯体上;围绕磁隔离部件缠绕一根或多根线,所述一根或多根线耦接到多个触点;将磁隔离部件安装在芯体上;将内部印刷电路板耦接到芯体的多个触点;以及在芯体、多个触点、磁隔离部件和内部印刷电路板的子组件上组装屏蔽件,使得屏蔽件至少部分地包围子组件

[0011] 在某些实例中,所述方法进一步包括在芯体、多个触点、磁隔离部件和内部印刷电路板的子组件上组装屏蔽件的步骤之前将子组件插入外壳壳体中的步骤。所述方法可以进一步包括将配合接口件与芯体的前端耦接以及将内部印刷电路板耦接到配合接口件的配合触点的步骤。在一些实例中,组装屏蔽件的步骤包含屏蔽件覆盖外壳壳体的顶部以及覆盖外壳壳体的相对侧。所述方法可以进一步包括将至少一根电力线耦接到多个触点以提供至少一条电力线路的步骤。在一些实例中,所述方法进一步包括将至少一根接地线耦接到多个触点以提供至少一条接地路径的步骤。

[0012] 本发明内容不旨在标识所要求保护的主题的必要特征,也不旨在用于确定所要求保护的主题的范围。应当理解的是,前面的总体性描述和下面的详细描述是示例性的,并且旨在提供理解本公开的性质和特征的概述或框架。

附图说明

[0013] 附图包含在说明书中并构成说明书的一部分。应当理解的是，附图仅示出了本公开的一些实例，并且在附图中未具体示出的其他实例或各种实例的组合仍可能落入本公开的范围内。现在将通过使用附图利用附加细节来描述实例，在附图中：

[0014] 图1A和图1B分别是根据本公开的示例性网络连接器的俯视图和仰视图；

[0015] 图2是图1A和图1B中示出的连接器的分解透视图；

[0016] 图3A和图3B分别是示例性磁芯的正视图和剖视图；

[0017] 图4是一对示例性磁芯的透视图；

[0018] 图5是图1A、图1B和图2中示出的连接器的子组件的透视图；

[0019] 图6是图1A、图1B和图2中示出的连接器的内部部件的图像，示出了连接器的磁隔离部件和布线；

[0020] 图7A是图1A、图1B和图2中示出的连接器的芯体的俯视图；

[0021] 图7B是图7A中示出的芯体的左侧正视图，示出了由芯体支撑的触点；

[0022] 图7C是图7A和图7B中示出的芯体的右侧正视图，示出了由芯体支撑的触点；

[0023] 图7D是图7A-图7C中示出的芯体的后端正视图，示出了由芯体支撑的触点；

[0024] 图8A和图8B分别是芯体的左和右侧视图，示出了由芯体支撑的触点和每个触点的示例性引脚数字标号；

[0025] 图9是示例性连接器的电路系统的示意图，示出了相对应于图8A和图8B中示出的触点的示例性引脚数字标号的电路系统通路；以及

[0026] 图10是安装在印刷电路板上的本公开的多个连接器的前正视图，示出了连接器之间的间距。

具体实施方式

[0027] 本公开涉及一种包含集成磁件的高速网络连接器。在本公开的实例中，连接器可以是任何网络连接器，如加固型工业连接器，如IX工业连接器。连接器可以是A编码或B编码的连接器，以满足特定数据或信号应用的需求。连接器可以具有紧凑型设计，该紧凑型设计允许连接器在较小的装置上使用和/或在有限的空间或区域内创建多个连接点。连接器的设计也可以是稳健的，以便牢固地连接到配合连接器，如通过在碰撞或拉动时不太可能断裂的金属锁片。并且，在实例中，连接器还具有屏蔽能力，以阻挡干扰，如来自附近连接器或装备的干扰。

[0028] 本公开的连接器的设计通过集成磁件使用变压器隔离。在实例中，通常位于PCB上的某些磁性部件被集成到连接器本身的设计中。集成磁件可以通过将能量以磁性形式从一个电路传递到另一电路，并通过物理和电气隔离两个电路，在两个电路之间提供电气隔离。也就是说，集成磁件可以隔离电子电路，防止主线路电击，并且同时通过磁耦接将电能从一个电路传递到另一电路。如本公开所设想的那样，当在以太网应用中使用，经由集成磁件的变压器隔离可以具有许多优点，其包含例如：(a) 不需要被隔离侧上的电压源，因为信号直接通过变压器传递；(b) 变压器可以适应快速以太网信号（甚至10Mbps），并且比如使用光隔离器的其他隔离方法更便宜、更容易获得；(c) 就其本质而言，变压器具有非常高的共模抑制比（CMRR），这使其对于差分通信是最优的；(d) 施加到变压器的两个端子的任何共模电压被抑

制,并且只有两个端子之间的差分电压被传送通过到被隔离侧;(e)克服了线缆对和MDI对之间的任何阻抗不匹配,从而允许信号传递而没有由于匹配的阻抗引起的任何反射;以及(f)提供高隔离电压保护(标准要求对线对之间或线对与机箱接地之间60秒内的50/60Hz下的1500VAC的抗干扰性),这保护PHY或印刷电路板(PCB)侧免受ESD冲击的影响。

[0029] 将磁件集成到连接器中还可以具有其他几个优点,其包含:由于较低的BOM项数,降低了连接器和/或相关联的PCB的制造成本;在这样的意义下简化了连接器和相关联的PCB的组装,即,连接器已经准备好使用,而不必在相关联的PCB上分离地安装磁件;以及简化连接器和PCB的布局和设计以降低制造错误的风险。例如,对于大规模生产的商业网络系统,使用具有集成磁件的连接器可以降低制造成本并简化设计过程。

[0030] 转到附图,图1A-图8B示出了具有子组件101的网络连接器100的实例,该子组件包含芯体102、多个触点104a、104b、内部印刷电路板106和磁隔离部件110。多根线116a(图6)耦接到触点104a、104b,以提供通过连接器100的信号通路(图9)。线116a围绕磁隔离部件110缠绕,例如以便为信号通路创建信号滤波器,以保护相关联的装置,如免受线路故障、对高压轨的短路、浪涌尖峰或静电放电ESD冲击的影响。尽管连接器100被示出为直角型连接器,但是连接器100也可以是竖直型连接器或其他连接器取向。

[0031] 芯体102具有前端120、后端122和在前端120和后端122之间延伸的纵向中间部分124。纵向中间部分124具有平坦的顶部128、平坦的底部130和平坦的分隔板125,该分隔板具有相对的侧表面126a和126b(也称为“侧支撑表面”)。顶部128和底部130在基本上彼此平行的平面中延伸,并且分隔板在基本上正交于顶部128和底部130的平面中在顶部128和底部130之间延伸。侧表面126a、126b被配置为支撑磁隔离部件110。在一个实例中,相对的侧表面126a和126b可以基本上相同。在其他实例中,相对的侧表面126a和126b可以不同。如图5、图7B和图7C所见,一个或两个侧支撑表面126a和126b可以凹陷以形成相应的空腔144a、144b。

[0032] 多个触点104a、104b由芯体102支撑。在实例中,多个触点104a、104b被装载到芯体102上,并且如通过过盈配合而耦接到其上。多个触点104a、104b可以包括用于耦接到内部印刷电路板106的第一组触点104a和用于耦接到主外部印刷电路板10的第二组触点104b(图1A和图10)。第一组触点104a中的触点中的每个具有延伸到芯体102的外部,如在芯体102的顶部128处的暴露部分132(也称为“柱”)。第二组触点104b中的触点中的每个具有延伸到芯体102的外部,如在芯体102的中间部分124的底部130处的暴露部分134(也称为“柱”)。

[0033] 如图2和图5所见,内部印刷电路板106被支撑在芯体102上,如在芯体102的顶部128处,并且耦接到第一组触点104a的暴露部分或柱132。在其他实例中,内部印刷电路板106可以被定位在相对于芯体102的其他位置处。例如,印刷电路板106可以位于底部130处。

[0034] 如图7B和图7C所见,磁隔离部件110被支撑在芯体102上,如被支撑在它们相应的空腔144a、144b中的侧支撑表面126a和126b中的一个或两个上。如上所述,连接器100的子组件101包含装载到芯体102的中间部分124上的触点104a、104b、安装到芯体102的侧支撑表面126a和126b(仅示出了侧支撑表面126a)的磁隔离部件110、和安装到芯体102的顶部128的内部印刷电路板106,如图5所见。连接器100的外壳壳体150接收子组件101。

[0035] 在实例中,芯体102为大致矩形的形状,并且由任何介电材料形成。在其他实例中,

芯体102可以是其他形状,如正方形、长方体等。芯体102的中间部分124可以是细长的(例如,与常规IX工业连接器的长度相比),使得中间部分124的长度L至少是芯体102的前端120和后端122的宽度W的两倍,如图7A所见。在其他实例中,长度L可以大于或小于宽度W的两倍。

[0036] 如图7A-图7D所见,芯体102的中间部分124的顶部128和底部130各自包含多个相应的通孔142a、142b,其中每个通孔142a、142b接收第一和第二组触点104a、104b中的触点中的一个,如以过盈配合。每个触点104a、104b延伸穿过相应的通孔142a、142b,使得第一组触点104a的暴露部分或柱132暴露在芯体102的顶部128,用于耦接到内部印刷电路板106(图2),并且第二组触点104b的暴露部分或柱134暴露在芯体102的底部130,用于耦接到主外部印刷电路板10(图1A)。如图7B和图7C所见,第一和第二组触点104a、104b在大致垂直于芯体102的纵向轴线1的方向上延伸。

[0037] 形成在芯体102的侧支撑表面126a和126b中的每个处的空腔144a、144b的大小被确定为接收磁隔离部件110。在实例中,支撑表面126a和126b中的每个可以基本上是平的,用于在其上安装磁隔离部件110。尽管示出了两个空腔144a、144b,但是芯体102可以具有多于或少于两个空腔144a、144b。例如,在一些实例中,芯体102具有保持磁隔离部件110的单个空腔。在其他实例中,两个腔144a、144b被一个或多个壁细分(例如,壁可以与芯体102成一体和/或由与芯体102相同的介电材料制成),使得每对磁芯通过壁与相邻的一对磁芯分离。狭槽148a、148b(图5和图7A)可以分别设置在空腔144a、144b上方和下方的芯体102的纵向中间部分124的顶部128和底部130中。如图6所见,狭槽148a、148b的大小被确定为和被定位为分别接收线116a的端117或119中的一个。

[0038] 在一方面,磁隔离部件110可以是线116a可以围绕其缠绕的多个磁芯(例如,铁磁材料芯),如芯112、114。围绕芯112、114缠绕的线116a分别在线116a的端117和119处耦接到第一和第二组触点104a、104b(例如,电地和机械地耦接两者)。在实例中,如图4所见,芯112、114配对在一起。在一些实例中,线首先围绕芯112缠绕,并且然后围绕芯114缠绕,反之亦然。芯112(T1)可以是允许高速信号通过,但是抑制DC信号的隔离变压器。芯114(T2)可以是共模扼流圈,其是阻挡两条或多条数据线路或电力线路共有的高频噪声同时允许所期望的DC或低频信号通过的电滤波器。因此,当配对在一起时,芯112、114彼此互补以过滤通过在一对触点104a、104b之间延伸的线的信号。因此,线可以从触点104a延伸、围绕芯112缠绕、围绕芯114缠绕,并且然后与触点104b耦接。参考图7B,在实例中,磁隔离部件110可以包含至少第一和第二对芯112、114。第一对芯112、114包括配对在一起的第一隔离变压器(T1)和第一共模扼流圈(T2),以及第二对芯112、114包括配对在一起的第二隔离变压器(T1)和第二共模扼流圈(T2)。参考图7C,磁隔离部件110还可以包含第三和第四对芯112、114,它们包括配对在一起的第一隔离变压器(T1)和第一共模扼流圈(T2)以及配对在一起的第二隔离变压器(T1)和第二共模扼流圈(T2)。

[0039] 在本公开的一些实施例中,两对配对在一起的芯112和114安装在芯体102的中间部分124的分隔板125的一个侧支撑表面126a处的空腔144a中,如图7B所见,并且另外两对配对在一起的芯112和114安装在芯体102的中间部分124的分隔板125的另一侧支撑表面126b处的空腔144b中,如图7C所见。芯112和114可以以竖直取向安装在每个空腔144中、与分隔板125对齐。在其他实例中,芯112和114可以以不同于竖直取向的取向安装在每个空腔

144中,只要芯112和114装配在空腔144的尺寸内。芯112和114可以通过环氧树脂、树脂等安装到每个空腔144中,例如芯112和114可以粘附到侧表面126a、126b。在另一实例中,芯112和114可以安装在芯体102的侧支撑表面126a和126b中的一个或两个上,并且封装在树脂中,例如,这可以保护磁隔离部件110在连接器的寿命期间不四处移动,并且还有助于提供介电隔离。在另一实例中,只有一对芯112和114可以设置在侧支撑表面126a和126b中的一个或两个上。

[0040] 如图3A和图3B所见,每个芯112可以具有增加的外径OD和减小的厚度T(与传统磁芯相比),使得芯112装配在芯体102的空腔144的尺寸内。在实例中,每个芯112的增加的外径OD(即,从3.68mm的标准磁芯外径增加)可以在3.70mm至5.00mm的范围内,或者在另一实例中,该范围可以是4.00mm至4.85mm,或者在又一实例中,该范围可以是4.40mm至4.80mm,如大约4.60mm。在实例中,每个芯112的减小的厚度T(即,从2.68mm的标准磁芯厚度减小)可以在1mm至2.66mm的范围内,或者在另一实例中,该范围可以是1.25mm至2.50mm,或者在又一实例中,该范围可以是1.55mm至1.95mm,如大约1.75mm。前述包含实例尺寸,并且在其他实例中,增加的外径OD和厚度T可以是其他大小。

[0041] 如图2中最佳所示,连接器100可以进一步包括屏蔽件108。屏蔽件108可以被配置为包围或至少部分包围子组件101,并保护子组件免受电磁干扰的影响。连接器100还可以包含接收子组件101并被屏蔽件108覆盖或至少部分覆盖的外壳壳体150。外壳壳体150可以包含顶部151、相对的侧部155、大小被确定为接收子组件101的内部接收区域152、具有开口的前端、开放后端153和开放底部154。当组装连接器100时,开放后端153允许子组件101插入到外壳壳体150的内部接收区域152中。开放底部154允许第二组触点104b的暴露部分134延伸穿过其中,以耦接到外部印刷电路板10。底部覆盖件156可以任选地设置在外壳壳体150的开放底部154,并且后部覆盖件可以任选地设置在开放后端153处。在实例中,底部覆盖件156和后部覆盖件可以由任何介电材料制成。如图1B所见,第二组触点104b的暴露部分134也可以延伸穿过底部覆盖件156。

[0042] 在实例中,屏蔽件108可以由导电材料制成,并且可以被配置为基本上包围外壳壳体150和芯体102的子组件101、触点104(除了被配置为附接到外部PCB的暴露部分或柱134之外)、内部印刷电路板106和磁隔离部件110,以在连接器100安装在外壳壳体150上时为连接器100提供大致360度的EMI屏蔽。在另一实例中,屏蔽件108可以仅部分地包围外壳壳体150和子组件101,以提供部分EMI屏蔽。屏蔽件108可以包括顶壁170和在屏蔽件108的前端174(具有开口)和后壁176之间延伸的相对的纵向侧壁172。屏蔽件108的顶壁170的大小可以被确定为大致覆盖外壳壳体150的顶部151,并且侧壁172的大小可以被确定为大致覆盖外壳壳体150的侧部153。当将屏蔽件108组装在外壳壳体150上时,屏蔽件108的后壁176可以封闭到外壳壳体150的开放后端153上。在实例中,屏蔽件108可以由任何导电材料形成。在其他实例中,屏蔽件108的各部分可以是开放的和/或由介电材料形成。例如,屏蔽件108的顶壁170或侧壁172中的一个或多个可以被移除、具有切口、和/或由介电或半导体材料而不是导电材料形成。屏蔽件108还包含在屏蔽件108的底部处的一个或多个尾部178,用于插入外部印刷电路板10中,以便与外部印刷电路板进行电连接和机械连接。尾部178通过印刷电路板10连接到接地电路。

[0043] 外壳壳体150和屏蔽件108两者可以具有大致矩形的形状。在其他实例中,外壳壳

体150和屏蔽件108可以具有其他形状,如正方形、长方体等。作为选项,一个或多个EMI指状物179可以设置在屏蔽件108的顶壁170和/或侧壁172上,用于接地连接到配合连接器和/或接地连接到相邻连接器100,以形成公共接地。

[0044] 参考图2、图5,连接器100进一步包含配合接口件160,该配合接口件具有用于耦接到内部印刷电路板106的多个配合触点162。配合接口件160被设计成与配合连接器(如线缆插头(在配合连接器侧12处,如图9所见))连接,从而通过连接器100将配合连接器电连接到主印刷电路板10。配合接口件160具有支撑配合触点162以便连接到配合连接器的相对应的触点的接口163。配合接口件160在与配合连接器配合的位置耦接到芯体102的前端120。如图2和图5所见,芯体102的前端120包含接合特征146,用于接合配合接口件160的相对应的接合特征164。在实例中,芯体102的接合特征146可以是锁扣,并且配合接口件160的接合特征164可以是可滑动地和可移除地接合芯体102的锁扣146的突出部或突起。在其他实例中,接合特征146和164可以是任何类型的已知机械接合。可以提供包围配合接口件160并与屏蔽件108电地和机械地连接的接口屏蔽件166(图2)。

[0045] 本公开的一方面是制造或组装网络连接器(如连接器100)的方法。该方法可以包括以下步骤:将多个触点104a、104b装载到连接器100的芯体102上、将磁隔离部件110安装在芯体102上、以及将内部印刷电路板106耦接到芯体102的多个触点104a、104b。屏蔽件108可以组装在芯体102、多个触点104a、104b、磁隔离部件110和内部印刷电路板106的子组件101上,使得屏蔽件108部分地或基本上包围子组件101以提供屏蔽。

[0046] 该方法还可以包括在子组件101上组装屏蔽件108的步骤之前,通过将子组件101插入通过外壳壳体150的后端153来将子组件101插入外壳壳体150中的步骤。该方法还可以包括使用相对应的接合特征146和164将配合接口件160与芯体102的前端120耦接,并将内部印刷电路板106耦接到配合接口件160的配合触点162的步骤。

[0047] 各个触点104a、104b可以通过孔142(图7A)装载到芯体102中,用于触点104a、104b和芯体102之间的过盈配合。磁隔离部件110的磁芯112和114可以成对安装在芯体102的中间部分124的侧支撑表面126a和126b中的一个或两个上。在实例中,四对配对在一起的芯112、114可以安装在芯体102上。例如,两对配对在一起的芯112、114可以安装在每个侧支撑表面126a和126b的每个空腔144a、144b中。在其他实例中,所有四对配对在一起的芯112、114可以仅安装在芯体102的侧支撑表面126a和126b中的一个上。在另外的实例中,任意数量的芯112和114或者任意数量的配对在一起的芯112、114可以安装在芯体102的侧支撑表面126a和126b中的一个或两个上。如图9所示,配对在一起的芯112和114通过线116a连接到第一和第二组触点104a和104b,其中磁芯112和114在第一和第二组触点104a和104b之间。在实例中,线116a可以焊接到触点104a、104b。

[0048] 配合接口件160通过接合它们相应的接合特征146和164而耦接到芯体102的前端120。内部电路板106被定位在芯体102的顶部128处,并耦接到第一组触点104a的暴露端132和耦接到配合接口件160的配合触点162两者。装载有触点104a、104b和在其前端120处的配合接口件160以及顶部128处的内部印刷电路板106的芯体102的子组件101通过外壳壳体150的开放后端153插入到外壳壳体150中。配合屏蔽件166被添加到配合接口件160,并且底部覆盖件156被添加到外壳壳体150的开放底部154,同时第二组触点104b的暴露端134延伸穿过底部覆盖件156。最后,屏蔽件108可以组装在外壳壳体150上,以覆盖或部分覆盖包含

外壳壳体150的开放后端153的外壳壳体150。

[0049] 图8A和图8B分别示出了芯体102的左和右侧视图,示出了由芯体102支撑的第一和第二组触点104a和104b并且示出了触点104a、104b的暴露部分132和134的引脚数字标号。图9示出了通过主印刷电路板10(也称为“印刷电路板侧”)和配合连接器12中的每个(也称为“配合连接器侧”)之间的连接器100的电路系统的示意图。图9中示出的电路系统通路对应于图8A和图8B中示出的接触柱132和134的引脚数字标号。当被线116a缠绕时,磁芯112和114在第一和第二组触点104a和104b之间的信号通路中提供信号滤波器,以满足当前以太网标准的隔离要求。例如,可以为电路通路提供四个通道CHA、CHB、CHC和CHD(如10GBASE-T以太网所要求的那样)。通道是在主印刷电路板10和配合连接器侧12(如线缆插头)之间传送信号的差分信号对中的一个。如图9所见,每个通道CHA、CHB、CHC和CHD包含由线116a缠绕的一对配对在一起的芯112和114。在实例中,三根线116a可以围绕通道CHA、CHB、CHC和CHD的每个中的芯112和114缠绕。在其他实例中,在每个通道中可以使用多于或少于三根线。在实例中,对于1000BASE-T及以上的速度,四个差分对/信道用于每个连接器100,并且这四个信道可以容纳用于以太网的典型网络线缆(即,在配合连接器侧12处的配合连接器),其具有四个双绞线/差分对(总共8根线)。在其他实例中,多于或少于四个通道可以用于连接器100的信号通路。

[0050] 每根线116a的一端117(也称为“第一端”)电地和机械地耦接到第一组触点104a的暴露部分或柱132。每根线116a的另一端119(也称为“第二端”)电地和机械地耦接到第二组触点104b的暴露部分或柱134。在实例中,线116a中的每个的第一和第二端117和119可以焊接到相应的接触柱132和134。

[0051] 在操作中,信号在主印刷电路板10之间通过连接器100传输到配合连接器(在配合连接器侧12处),该配合连接器在连接器100的配合接口160处耦接到连接器100。来自印刷电路板侧10的信号由第二组触点104b的暴露部分134(其电连接到板10并且装载在芯体102上)接收,然后经由线116a连接到第一组触点104a的暴露部分132,以与内部印刷电路板106电连接。在线与触点104b和触点104a的连接之间,线围绕磁隔离部件110(例如,磁隔离芯112、114)缠绕,该磁隔离部件如上所述过滤信号。然后,信号从内部电路板106经由电耦接到内部印刷电路板106的配合触点162被配合接口件160接收,该内部印刷电路板在配合连接器侧12处(电地和机械地)耦接到配合连接器,该配合连接器然后接收信号。信号可以沿着通过通道CHA、CHB、CHC和CHD的信号通路行进穿过主印刷电路板10和配合连接器侧12之间的连接器100。例如,来自印刷电路板侧10的信号可以经由暴露的接触部分或柱134行进穿过通道CHA、CHB、CHC和CHD,并且穿过线116a的第二端119(其耦接到柱134)、穿过磁隔离部件110(包含线116a缠绕在其周围的一对芯112和114)、穿过线116a的第一端117到暴露的接触部分或柱132(第一端117耦接到其上),并且然后到配合连接器侧12

[0052] 在一方面,连接器100可以被配置为从配合连接器侧12向印刷电路板侧10递送电力。在实例中,子组件101可以包含用于接收和传输电力的一根或多根线116b(也称为“电力线”)。如图6、图8A和图8B所见,每根电力线116b可以(电地和机械地)耦接在芯体102上的第一和第二组触点104a和104b的暴露部分132和134之间。电力线116b与线116a分离,并且不与磁隔离部件110相关联。相反,电力线116b在第一和第二组触点104a和104b之间提供直接电力线路。例如,如图9所见,电力线116b可以直接连接8和26号引脚;可以直接连接9号和27

号引脚;可以直接连接17号和35号引脚;并且可以直接连接第一和第二组触点104a和104b的18和36号引脚。在实例中,电力线116b布置在芯体102上、靠近芯体102的后端122。因此,电力线116b在主印刷电路板10和配合连接器侧12之间提供电力线路(与信号通路分离),以提供以太网供电能力。

[0053] 在另一方面,一根或多根接地线116c可以设置在芯体102上,用于连接到主印刷电路板10的接地平面。如图6、8A和8B所见,每个接地线116c也耦接在第一和第二组触点104a和104b的暴露部分132和134之间,并且可以被定位为靠近芯体102的后端122、与线116a分离。接地线116c与线116a和电力线116b分离,并且不与磁隔离部件110相关联。相反,接地线116c在第一和第二组触点104a和104b之间提供直接接地路径。例如,接地线116c可以直接连接7号和25号引脚,并且可以直接连接第一和第二组触点104a和104b的16号和34号引脚,如图9所见。

[0054] 图10示出了安装在主外部印刷电路板10上的连接器100中的几个。连接器100之间的间距P被限定为两个相邻连接器100的相应中心线之间的距离。一些实例的好处在于,在主印刷电路板10上的空间有限的情况下,连接器100之间的间距P可以被最小化,同时还将所需的磁件集成到板10上的连接器100中的每个中。另一好处是使得在板10上更多的空间可用,因为所需的磁件不再占据板上的空间,而是集成到连接器100中的每个中。又一好处是,除了安装连接器100之外,消除了必须在板上安装所需磁件的步骤,因为磁件已经集成到每个连接器100中。在实例中,间距P可以保持在大约9mm至14mm的范围内,在大约10mm至12mm的范围内,在大约10mm至11mm的范围内,或者可以保持在10mm或更小,或者保持在大约10mm。

[0055] 在实例中,连接器100可以具有与常规IX工业连接器相似的形式,并且可以用来代替常规IX工业连接器。并且,因为常规IX工业连接器缺少隔离变压器,使用连接器100代替常规IX工业连接器消除了了在印刷电路板上提供或安装这种变压器的需要。

[0056] 对于受益于前面描述和相关联的附图中呈现的教导的本领域技术人员来说,显而易见的是,在不脱离本公开的精神或范围的情况下,可以进行修改、组合、子组合和变化。同样地,所描述的各种实例可以单独使用或者与其他实例结合使用。本领域的技术人员将理解,本文中并没有具体描述或示出的实例的各种组合仍然在本公开的范围之内。在这方面,应当理解的是,本公开不限于所阐述的具体实例,并且本公开的实例旨在说明而非限制。

[0057] 如在本说明书和所附权利要求中所使用的那样,单数形式“一”、“一个”和“该”包含复数指示物,除非上下文中另有明确规定。类似地,形容词“另一”当用于介绍元件时,旨在表示一个或多个元件。术语“包括”、“包含”、“具有”和类似的术语旨在是包含性的,使得除了所列出的元素之外可以有附加元素。

[0058] 附加地,在上面描述的方法或下面的方法权利要求没有明确要求其步骤遵循的顺序或者基于描述或权利要求语言不要求顺序的情况下,并不意味着推断出任何特定的顺序。同样地,在下面的方法权利要求没有明确叙述上面描述中提及的步骤的情况下,不应该假定权利要求需要该步骤。

[0059] 注意,说明书和权利要求可以使用几何或相关术语,如右部、左部、上方、下方、上部、下部、顶部、底部、线性、弓形、细长、平行、垂直、平、矩形、立方体等。这些术语不旨在限制本公开,并且通常是为了方便起见而使用的,以便于基于图中示出的实例进行描述。此

外,几何术语或关系术语可能不精确。例如,由于例如表面的粗糙度、制造中允许的公差等,壁可能不完全相互垂直或平行,但仍可被认为是垂直或平行的。

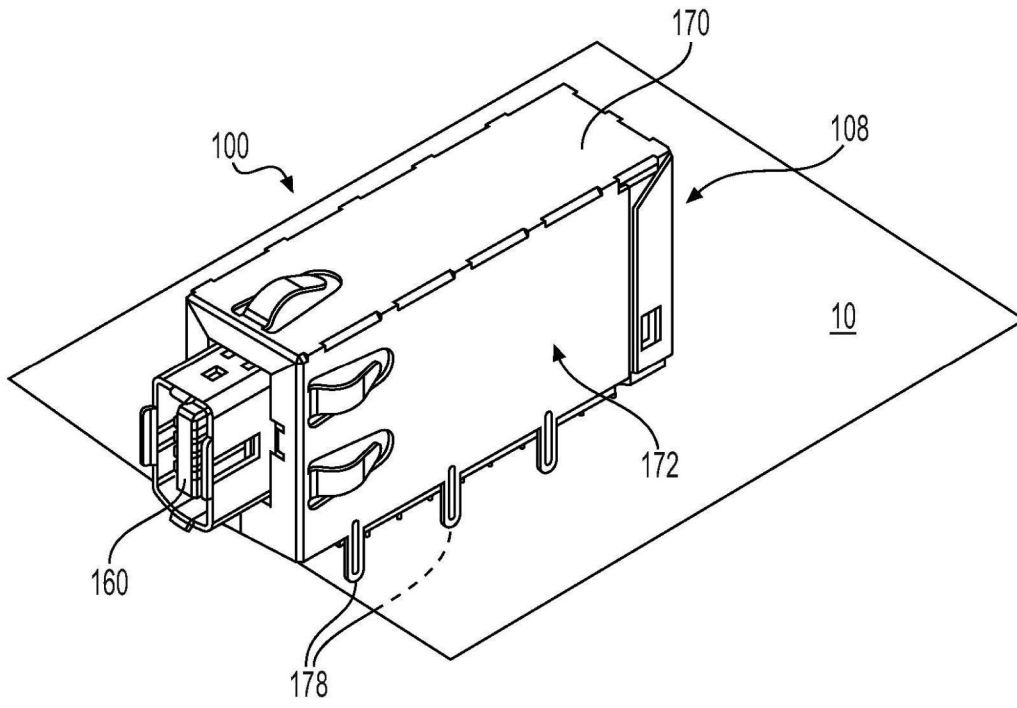


图1A

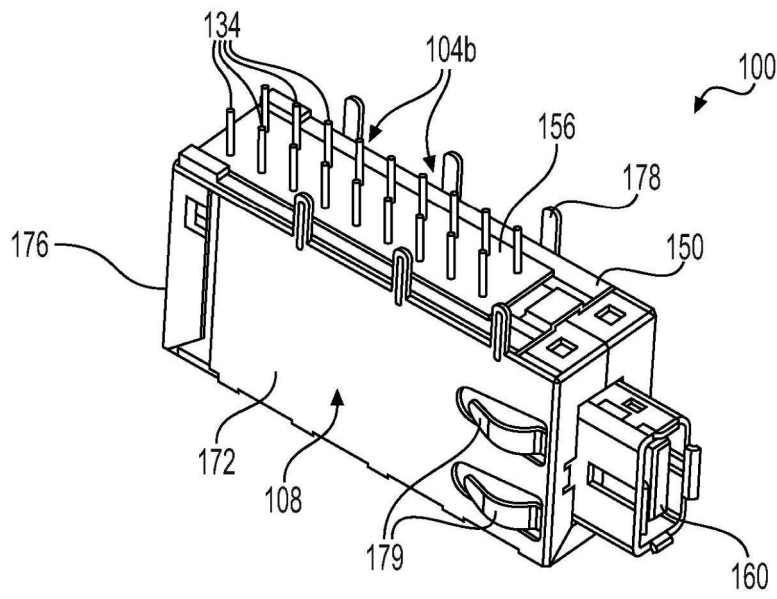


图1B

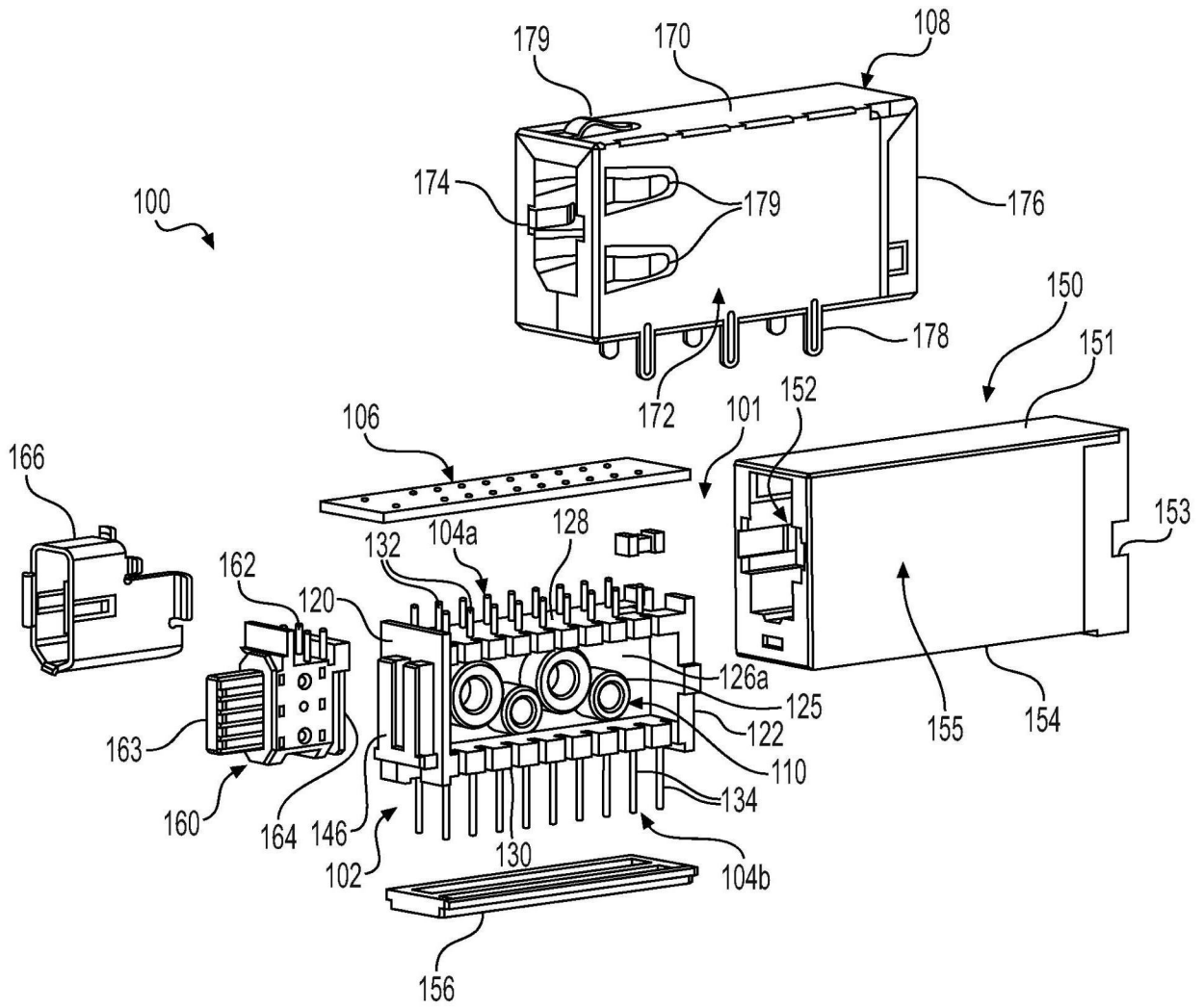


图2

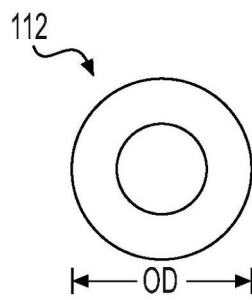


图3A

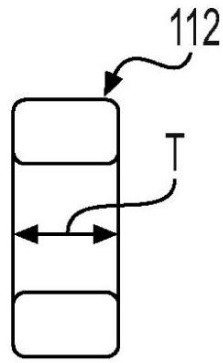


图3B

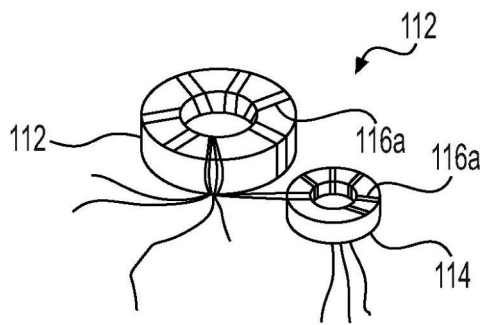


图4

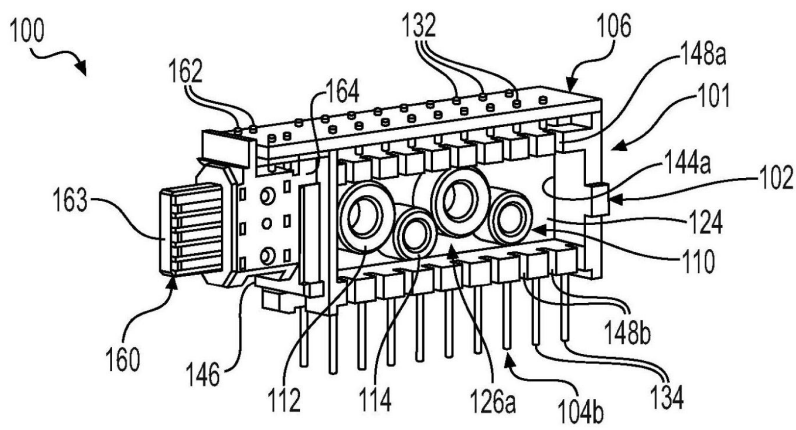


图5

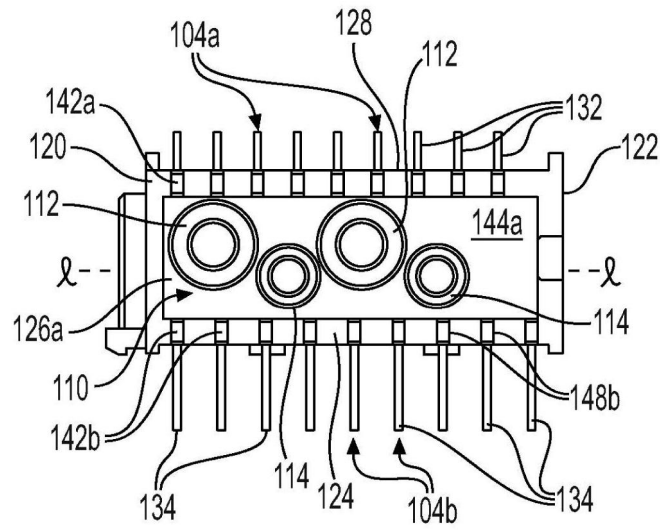


图7B

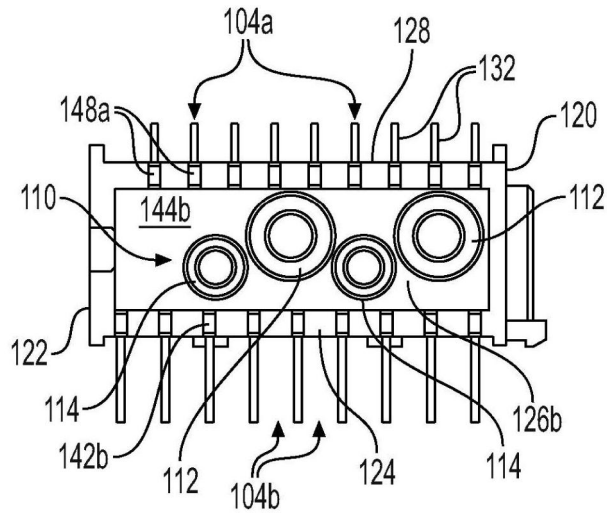


图7C

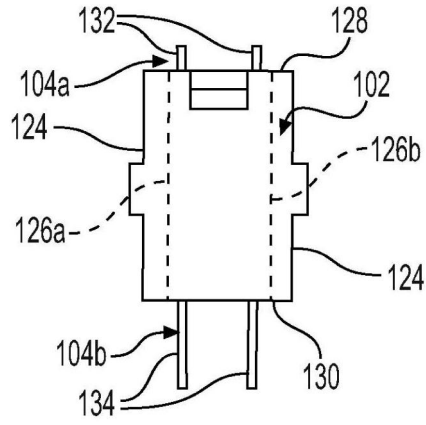


图7D

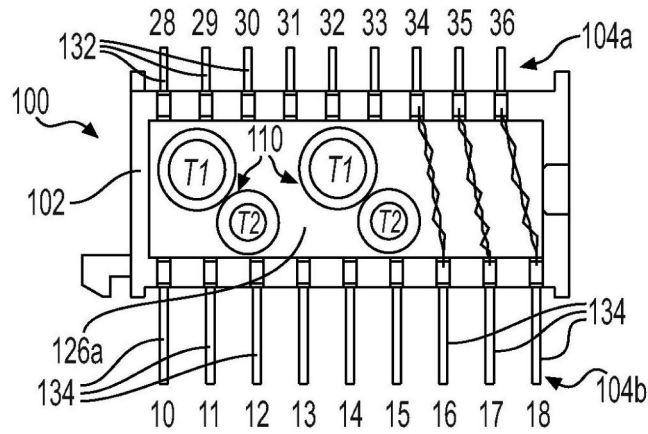


图8A

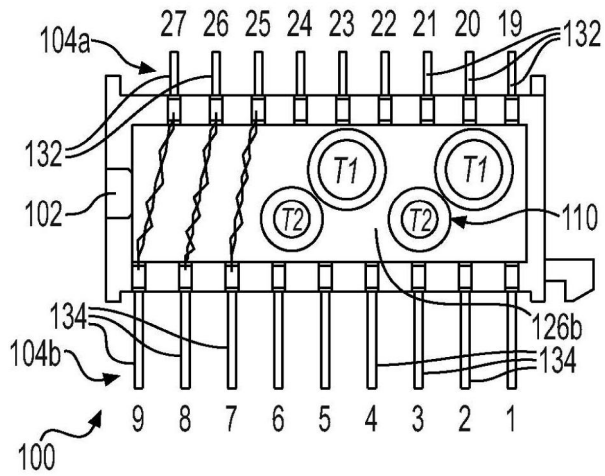


图8B

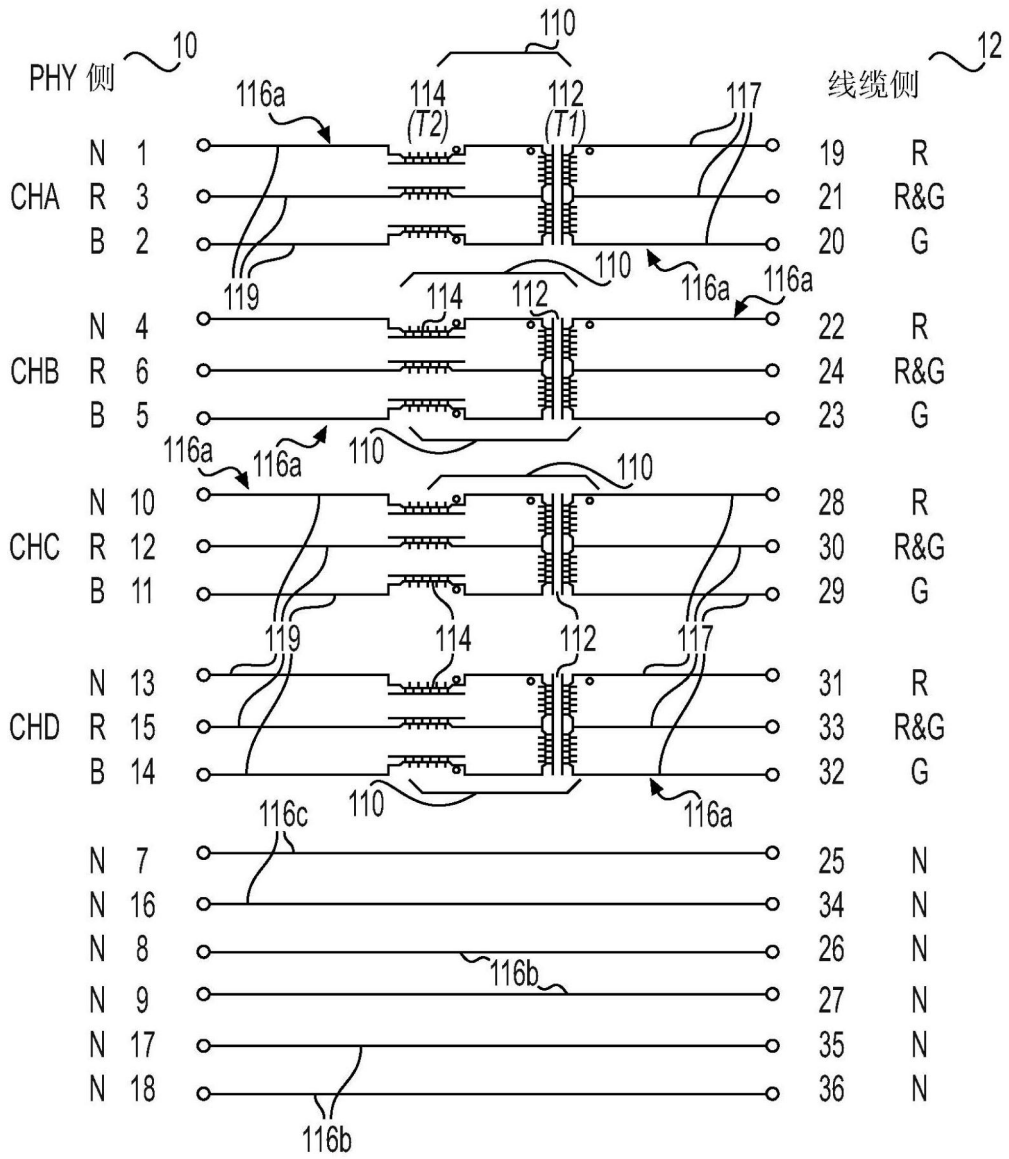


图9

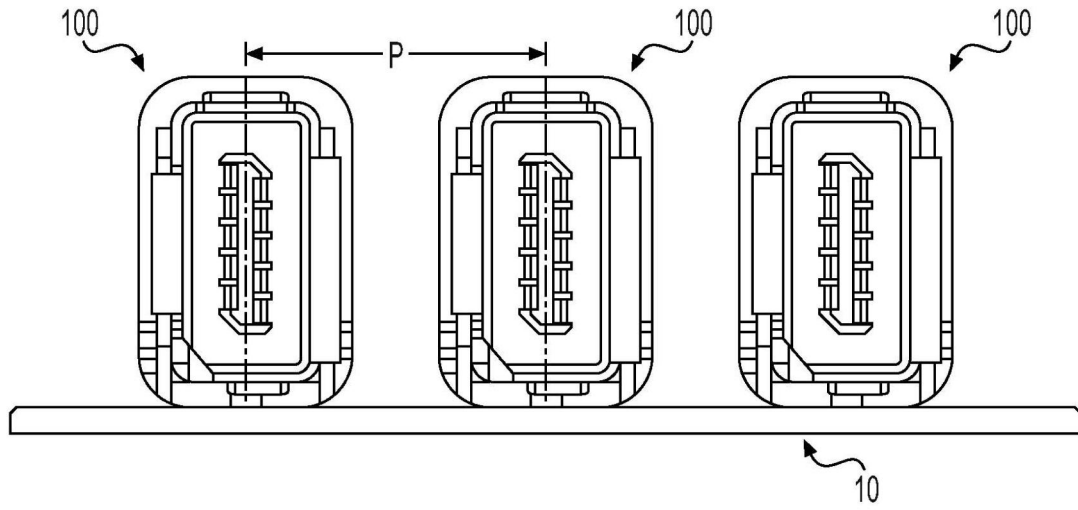


图10