

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第6525530号  
(P6525530)

(45) 発行日 令和1年6月5日(2019.6.5)

(24) 登録日 令和1年5月17日(2019.5.17)

(51) Int.Cl.

F 1

HO 1 L	27/144	(2006.01)	HO 1 L	27/144	K
GO 1 T	1/20	(2006.01)	GO 1 T	1/20	E
HO 1 L	31/10	(2006.01)	GO 1 T	1/20	G
HO 1 L	31/08	(2006.01)	GO 1 T	1/20	L
HO 1 L	27/146	(2006.01)	HO 1 L	31/10	A

請求項の数 3 (全 27 頁) 最終頁に続く

(21) 出願番号	特願2014-174928 (P2014-174928)
(22) 出願日	平成26年8月29日 (2014.8.29)
(65) 公開番号	特開2015-65433 (P2015-65433A)
(43) 公開日	平成27年4月9日 (2015.4.9)
審査請求日	平成29年7月28日 (2017.7.28)
(31) 優先権主張番号	特願2013-179560 (P2013-179560)
(32) 優先日	平成25年8月30日 (2013.8.30)
(33) 優先権主張国	日本国 (JP)

(73) 特許権者	000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地
(72) 発明者	秋元 健吾 栃木県栃木市都賀町升塚161-2 アド バンスト フィルム ディバイス インク 株式会社内
(72) 発明者	肥塚 純一 栃木県栃木市都賀町升塚161-2 アド バンスト フィルム ディバイス インク 株式会社内
(72) 発明者	高橋 寛暢 栃木県栃木市都賀町升塚161-2 アド バンスト フィルム ディバイス インク 株式会社内

最終頁に続く

(54) 【発明の名称】撮像装置

## (57) 【特許請求の範囲】

## 【請求項 1】

シンチレータと、  
画素回路と、  
基板と、  
が上記順序で重畳しており、

前記画素回路は、受光素子および当該受光素子と電気的に接続された撮像用回路部と、  
発光素子および当該発光素子と電気的に接続された発光用回路部と、を有し、

前記基板には発熱体が設けられ、

前記画素回路は酸化物半導体をチャネル形成領域に用いたトランジスタを有することを 10  
特徴とする撮像装置。

## 【請求項 2】

請求項1において、前記発熱体は、透光性を有することを特徴とする撮像装置。

## 【請求項 3】

請求項1又は請求項2において、前記基板は、透光性を有することを特徴とする撮像装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、物、方法、または、製造方法に関する。または、本発明は、プロセス、マシン 20

、マニュファクチャ、または、組成物（コンポジション・オブ・マター）に関する。特に、本発明は、例えば、半導体装置、表示装置、発光装置、蓄電装置、光電変換装置、撮像装置、それらの駆動方法、または、それらの製造方法に関する。特に、本発明は、シンチレータを有する撮像装置に関する。

【背景技術】

【0002】

医療現場では、X線フィルムを用いた写真技術による医療用画像診断装置が広く普及している。

【0003】

上記X線フィルムを用いた撮像方法では、撮影したX線フィルムの管理が煩雑となるため、画像の電子化が進められている。画像を電子化する方法の一つとして、イメージングプレートを用いる方法が知られている。イメージングプレートは、X線が照射されることで光を発することができ、当該光をスキャナで検出することによって、電子化された画像を得ることができる。

【0004】

イメージングプレートは、X線が照射されることによって光を発する特性（輝尽性）を有する材料（輝尽性蛍光体）が塗布された板であり、X線フィルムよりもX線吸収差の検出感度が高い。また、X線照射の情報を消去することができ、繰り返して使用することができる。しかしながら、イメージングプレートで取得できる情報はアナログ情報であり、それを電子化するにはデジタル化処理をするという工程が残されていた。

【0005】

そのため、近年では、デジタルデータを直接取得できるフラットパネルディテクタが注目されている（例えば、特許文献1、2）。フラットパネルディテクタは、直接方式と間接方式の二方式があり、直接方式はX線検出素子を用いてX線を電荷に直接変換する方式であり、間接方式はX線をシンチレータによって可視光に変換し、その光をフォトダイオードで電荷に変換する方式である。いずれの方式においても、フラットパネルディテクタは、マトリクス状に配置された複数の画素回路を有している。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開平2-164067号公報

【特許文献2】特開2002-151669号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

フラットパネルディテクタの画素回路が有するトランジスタは、半導体材料や絶縁材料を含んで構成されている。エネルギーの強いX線等の放射線が当該半導体材料や当該絶縁材料に照射されると欠陥準位や固定電荷などが生成され、トランジスタの電気特性を変動させてしまうことがある。

【0008】

このような現象は、シンチレータを透過してしまう微量の放射線によっても起こりうるため、フラットパネルディテクタの消費電力の増加や信頼性の悪化の一要因となっている。

【0009】

したがって、本発明の一態様では、X線等の放射線照射に対して安定性が高い撮像装置を提供することを目的の一つとする。または、解像度の高い撮像装置を提供することを目的の一つとする。または、少ない放射線量で撮像することができる撮像装置を提供することを目的の一つとする。または、低消費電力の撮像装置を提供することを目的の一つとする。または、信頼性の高い撮像装置を提供することを目的の一つとする。または、表示機能を有する構成の撮像装置を提供することを目的の一つとする。または、新規な撮像装置などを提供することを目的の一つとする。

10

20

30

40

50

**【0010】**

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の課題を抽出することが可能である。

**【課題を解決するための手段】****【0011】**

本発明の一態様は、画素回路に酸化物半導体を用いたトランジスタを有し、X線等の放射線を用いて画像を取得する撮像装置に関する。

**【0012】**

本発明の一態様は、基板と、画素回路と、シンチレータと、が上記順序で重畠しており、画素回路は、受光素子および当該受光素子と電気的に接続された回路部と、を有し、基板には発熱体が形成されていることを特徴とする撮像装置である。

**【0013】**

また、本発明の他の一態様は、発光装置と、基板と、画素回路と、シンチレータと、が上記順序で重畠しており、画素回路は、受光素子および当該受光素子と電気的に接続された回路部と、を有し、基板には発熱体が形成され、発光装置が発する光は画素回路に照射される構成であることを特徴とする撮像装置である。

**【0014】**

上記発光装置は、500nm乃至600nmの波長の単色光、または当該範囲の波長が混在した光を含んで発することが好ましい。

**【0015】**

上記画素回路は酸化物半導体をチャネル形成領域に用いた、トップゲート型のトランジスタを有することが好ましい。

**【0016】**

また、本発明の他の一態様は、基板と、画素回路と、シンチレータと、が上記順序で重畠しており、画素回路は、受光素子および当該受光素子と電気的に接続された撮像用回路部と、発光素子および当該発光素子と電気的に接続された発光用回路部と、を有し、基板には発熱体が形成されていることを特徴とする撮像装置である。

**【0017】**

上記3つの態様の撮像装置において、受光素子には、フォトダイオード、または、一対の電極間に半導体層を有する可変抵抗素子を用いることができる。

**【0018】**

また、上記基板および発熱体は、透光性を有していてもよい。

**【0019】**

また、上記発光素子が発する光は、500nm乃至600nmの波長の単色光、または当該範囲の波長が混在した光を含んで発することが好ましい。

**【0020】**

また、発光素子を有する撮像装置の態様において、画素回路は酸化物半導体をチャネル形成領域に用いた、ボトムゲート型のトランジスタを有することが好ましい。

**【発明の効果】****【0021】**

本発明の一態様により、X線等の放射線照射に対して安定性が高い撮像装置を提供することができる。または、解像度の高い撮像装置を提供することができる。または、少ない放射線量で撮像することができる撮像装置を提供することができる。または、低消費電力の撮像装置を提供することができる。または、信頼性の高い撮像装置を提供することができる。または、表示機能を有する構成の撮像装置を提供することができる。または、新規な撮像装置などを提供することができる。なお、本発明の一態様はこれらの効果に限定されるものではない。例えば、本発明の一態様は、場合によっては、または、状況に応じて、これらの効果以外の効果を有する場合もある。または、例えば、本発明の一態様は、場合

10

20

30

40

50

によっては、または、状況に応じて、これらの効果を有さない場合もある。

**【図面の簡単な説明】**

**【0022】**

【図1】撮像装置を説明する断面図。

【図2】撮像装置を説明する上面図。

【図3】発熱体を説明する図。

【図4】X線照射前後のトランジスタの $I_d - V_g$ 特性。

【図5】熱処理後の $I_d - V_g$ 特性からシフト値の戻り量を算出した結果を示す図。

【図6】熱処理と同時に光照射を行った場合のシフト値の戻り量を $I_d - V_g$ 特性から算出した結果を示す図。 10

【図7】画素回路の構成を説明する図。

【図8】画素回路の動作を説明するタイミングチャート。

【図9】画素回路の構成を説明する図。

【図10】画素回路の構成を説明する図。

【図11】画素回路の構成を説明する図。

【図12】積分回路を説明するための図。

【図13】撮像装置を説明する断面図および上面図。

【図14】画素回路の構成を説明する図。

【図15】表示機能を有する撮像装置を説明する図。

【図16】グローバルシャッタ方式とローリングシャッタ方式の動作を説明するタイミングチャート。 20

【図17】撮像システムの構成を説明する図。

【図18】画素回路の構成を説明する図。

**【発明を実施するための形態】**

**【0023】**

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨およびその範囲から逸脱することなくその形態および詳細を様々に変更し得ることは当業者であれば容易に理解される。したがって、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する発明の構成において、同一部分または同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略することがある。なお、図を構成する同じ要素のハッチングを異なる図面間で適宜省略または変更する場合もある。 30

**【0024】**

例えば、本明細書等において、XとYとが接続されている、と明示的に記載されている場合は、XとYとが電気的に接続されている場合と、XとYとが機能的に接続されている場合と、XとYとが直接接続されている場合とが、本明細書等に開示されているものとする。したがって、所定の接続関係、例えば、図または文章に示された接続関係に限定されず、図または文章に示された接続関係以外のものも、図または文章に記載されているものとする。

**【0025】**

ここで、X、Yは、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層、など）であるとする。

**【0026】**

XとYとが直接的に接続されている場合の一例としては、XとYとの電気的な接続を可能とする素子（例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷など）が、XとYとの間に接続されていない場合であり、XとYとの電気的な接続を可能とする素子（例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷など）を介さずに、XとYとが、接続されている場合である。

**【0027】**

10

20

30

40

50

XとYとが電気的に接続されている場合の一例としては、XとYとの電気的な接続を可能とする素子（例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷など）が、XとYとの間に1個以上接続されることが可能である。なお、スイッチは、オンオフが制御される機能を有している。つまり、スイッチは、導通状態（オン状態）、または、非導通状態（オフ状態）になり、電流を流すか流さないかを制御する機能を有している。または、スイッチは、電流を流す経路を選択して切り替える機能を有している。なお、XとYとが電気的に接続されている場合は、XとYとが直接的に接続されている場合を含むものとする。

#### 【0028】

XとYとが機能的に接続されている場合の一例としては、XとYとの機能的な接続を可能とする回路（例えば、論理回路（インバータ、NAND回路、NOR回路など）、信号変換回路（DA変換回路、AD変換回路、ガンマ補正回路など）、電位レベル変換回路（電源回路（昇圧回路、降圧回路など）、信号の電位レベルを変えるレベルシフタ回路など）、電圧源、電流源、切り替え回路、增幅回路（信号振幅または電流量などを大きく出来る回路、オペアンプ、差動増幅回路、ソースフォロワ回路、バッファ回路など）、信号生成回路、記憶回路、制御回路など）が、XとYとの間に1個以上接続されることが可能である。なお、一例として、XとYとの間に別の回路を挟んでいても、Xから出力された信号がYへ伝達される場合は、XとYとは機能的に接続されているものとする。なお、XとYとが機能的に接続されている場合は、XとYとが直接的に接続されている場合と、XとYとが電気的に接続されている場合とを含むものとする。

10

#### 【0029】

なお、XとYとが電気的に接続されている、と明示的に記載されている場合は、XとYとが電気的に接続されている場合（つまり、XとYとの間に別の素子又は別の回路を挟んで接続されている場合）と、XとYとが機能的に接続されている場合（つまり、XとYとの間に別の回路を挟んで機能的に接続されている場合）と、XとYとが直接接続されている場合（つまり、XとYとの間に別の素子又は別の回路を挟まずに接続されている場合）とが、本明細書等に開示されているものとする。つまり、電気的に接続されている、と明示的に記載されている場合は、単に、接続されている、とのみ明示的に記載されている場合と同様な内容が、本明細書等に開示されているものとする。

20

#### 【0030】

なお、例えば、トランジスタのソース（又は第1の端子など）が、Z1を介して（又は介さず）、Xと電気的に接続され、トランジスタのドレイン（又は第2の端子など）が、Z2を介して（又は介さず）、Yと電気的に接続されている場合や、トランジスタのソース（又は第1の端子など）が、Z1の一部と直接的に接続され、Z1の別の一部がXと直接的に接続され、トランジスタのドレイン（又は第2の端子など）が、Z2の一部と直接的に接続され、Z2の別の一部がYと直接的に接続されている場合では、以下のように表現することが出来る。

30

#### 【0031】

例えば、「XとYとトランジスタのソース（又は第1の端子など）とドレイン（又は第2の端子など）とは、互いに電気的に接続されており、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yの順序で電気的に接続されている。」と表現することができる。または、「トランジスタのソース（又は第1の端子など）は、Xと電気的に接続され、トランジスタのドレイン（又は第2の端子など）はYと電気的に接続され、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yは、この順序で電気的に接続されている」と表現することができる。または、「Xは、トランジスタのソース（又は第1の端子など）とドレイン（又は第2の端子など）とを介して、Yと電気的に接続され、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yは、この接続順序で設けられている」と表現することができる。これらの例と同様な表現方法を用いて、回路構成における接続の順序について規定することにより、トラン

40

50

ジスタのソース（又は第1の端子など）と、ドレイン（又は第2の端子など）とを、区別して、技術的範囲を決定することができる。

#### 【0032】

または、別の表現方法として、例えば、「トランジスタのソース（又は第1の端子など）は、少なくとも第1の接続経路を介して、Xと電気的に接続され、前記第1の接続経路は、第2の接続経路を有しておらず、前記第2の接続経路は、トランジスタを介した、トランジスタのソース（又は第1の端子など）とトランジスタのドレイン（又は第2の端子など）との間の経路であり、前記第1の接続経路は、Z1を介した経路であり、トランジスタのドレイン（又は第2の端子など）は、少なくとも第3の接続経路を介して、Yと電気的に接続され、前記第3の接続経路は、前記第2の接続経路を有しておらず、前記第3の接続経路は、Z2を介した経路である。」と表現することができる。または、「トランジスタのソース（又は第1の端子など）は、少なくとも第1の接続経路によって、Z1を介して、Xと電気的に接続され、前記第1の接続経路は、第2の接続経路を有しておらず、前記第2の接続経路は、トランジスタを介した接続経路を有し、トランジスタのドレイン（又は第2の端子など）は、少なくとも第3の接続経路によって、Z2を介して、Yと電気的に接続され、前記第3の接続経路は、前記第2の接続経路を有していない。」と表現することができる。または、「トランジスタのソース（又は第1の端子など）は、少なくとも第1の電気的バスによって、Z1を介して、Xと電気的に接続され、前記第1の電気的バスは、第2の電気的バスを有しておらず、前記第2の電気的バスは、トランジスタのソース（又は第1の端子など）からトランジスタのドレイン（又は第2の端子など）への電気的バスであり、トランジスタのドレイン（又は第2の端子など）は、少なくとも第3の電気的バスによって、Z2を介して、Yと電気的に接続され、前記第3の電気的バスは、第4の電気的バスを有しておらず、前記第4の電気的バスは、トランジスタのドレイン（又は第2の端子など）からトランジスタのソース（又は第1の端子など）への電気的バスである。」と表現することができる。これらの例と同様な表現方法を用いて、回路構成における接続経路について規定することにより、トランジスタのソース（又は第1の端子など）と、ドレイン（又は第2の端子など）とを、区別して、技術的範囲を決定することができる。

#### 【0033】

なお、これらの表現方法は、一例であり、これらの表現方法に限定されない。ここで、X、Y、Z1、Z2は、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層、など）であるとする。

#### 【0034】

なお、回路図上は独立している構成要素同士が電気的に接続しているように図示されている場合であっても、1つの構成要素が、複数の構成要素の機能を併せ持っている場合もある。例えば配線の一部が電極としても機能する場合は、一の導電膜が、配線の機能、及び電極の機能の両方の構成要素の機能を併せ持っている。したがって、本明細書における電気的に接続とは、このような、一の導電膜が、複数の構成要素の機能を併せ持っている場合も、その範疇に含める。

#### 【0035】

なお、「膜」という言葉と、「層」という言葉とは、場合によっては、または、状況に応じて、互いに入れ替えることが可能である。例えば、「導電層」という用語を、「導電膜」という用語に変更することが可能な場合がある。または、例えば、「絶縁膜」という用語を、「絶縁層」という用語に変更することが可能な場合がある。

#### 【0036】

##### (実施の形態1)

本実施の形態では、本発明の一態様であるX線等の放射線を用いる撮像装置について、図面を参照して説明する。

#### 【0037】

図1は、本発明の一態様の撮像装置の構成を示す断面図である。図1(A)に示す撮像装

10

20

30

40

50

置10は、基板100上に画素アレイ110が形成され、当該画素アレイ上にシンチレータ120が形成された構成となっている。

#### 【0038】

シンチレータ120は、X線やガンマ線などの放射線が照射されると、そのエネルギーを吸収して可視光や紫外光を発する物質、または当該物質を含む材料からなる。例えば、 $Gd_2O_2S : Tb$ 、 $Gd_2O_2S : Pr$ 、 $Gd_2O_2S : Eu$ 、 $BaFC1 : Eu$ 、 $NaI$ 、 $CsI$ 、 $CaF_2$ 、 $BaF_2$ 、 $CeF_3$ 、 $LiF$ 、 $LiI$ 、 $ZnO$ などの材料や、それらを樹脂やセラミクスに分散させたものが知られている。

#### 【0039】

基板100上に形成される画素アレイ110は、例えば、図2の上面図に示すような構成とすることができます。なお、図2では明瞭化のため、シンチレータ120を省いて図示している。

#### 【0040】

画素アレイ110はマトリクス状に形成された複数の画素回路210からなり、当該画素回路には、受光素子220および当該受光素子と電気的に接続された回路部230が含まれる。

#### 【0041】

また、本発明の一態様の撮像装置では、回路部230に酸化物半導体を活性層としたトランジスタを用いることができる。酸化物半導体を用いたトランジスタは非晶質シリコンを用いたトランジスタよりも移動度が高いため、トランジスタを小さくすることが容易であり、画素を小さくすることができる。すなわち、撮像装置の解像度を高めることができる。

#### 【0042】

また、基板100上には、画素アレイ110だけでなく、画素アレイ110を駆動するための第1の回路240および第2の回路250が設けられていてもよい。

#### 【0043】

なお、図2では、一例として画素アレイ110を駆動するための回路を二つの領域に配置する構成を例示したが、当該回路の構成はこれに限られない。例えば、画素アレイ110を駆動するための回路を一つの領域にまとめて配置してもよい。また、画素アレイ110を駆動するための回路を三つ以上に分割して配置してもよい。また、画素アレイ110を駆動するための回路は、画素回路210に含まれるトランジスタと同様に基板100上に直接形成する構成であってもよいし、COG(Chip On Glass)などでICチップを実装する構成であってもよい。また、TCP(Tape Carrier Package)やCOF(Chip On Film)などを画素アレイ110に接続する構成であってもよい。または、それらが混在する構成であってもよい。

#### 【0044】

基板100には、例えば、図3に示すような発熱体101が形成されている。発熱体101には金属線や導電膜などの抵抗体を用いることができ、通電させることによりジュール熱を発する。発熱体101は基板の表裏のどちらに形成されていてもよく、基板100に埋め込まれていてもよい。なお、図3に示す構成は一例であり、発熱体101の形状は限定されない。また、本発明の一態様の撮像装置の構成では、発熱体101を含む基板100に高い透光性が望まれる場合がある。当該構成においては、発熱体101に透光性を有する抵抗体を用いることが好ましい。例えば、発熱体101には、タングステン、クロム、チタン、窒化チタン、窒化タンタル等の金属や窒化物、または酸化亜鉛、酸化スズ、酸化インジウムなどの酸化物を用いることができる。

#### 【0045】

また、本発明の一態様の撮像装置は、図1(B)に示す構成であってもよい。撮像装置20は、図1(A)に示す撮像装置10の基板100に接して発光装置130が設けられた構成となっている。発光装置130の光源としては、発光ダイオード等を用いることができる。

10

20

30

40

50

## 【0046】

被写体を透過したX線等の放射線はシンチレータ120に入射され、フォトルミネッセンスと呼ばれる現象により可視光や紫外光などの光(蛍光)に変換される。そして、当該光を画素回路210に設けられた受光素子220で検知し、画像データを取得する。

## 【0047】

ただし、シンチレータ120に照射された放射線の一部はフォトルミネッセンスに利用されず、シンチレータ120を通過してしまう。X線等の放射線がトランジスタを構成する半導体材料や絶縁材料に照射されるとその部位に欠陥準位などが生成し、トランジスタの電気特性を変動させてしまう。そのため、撮像装置の消費電力を増加させたり、信頼性を悪化させたりすることがある。

10

## 【0048】

例えば、チャネル形成領域が酸化物半導体で形成され、ゲート絶縁膜が酸化シリコン膜を含んで形成されたトランジスタに強いX線を照射する加速試験を行うと、トランジスタのしきい値電圧がマイナス方向にシフトしてしまう。

## 【0049】

図4は、酸化物半導体を活性層に用いたトランジスタのX線照射前後における $I_d - V_g$ 特性( $V_d = 10\text{V}$ )の一例である。当該トランジスタは活性層に酸化物半導体、ゲート絶縁膜に窒化シリコン膜と酸化シリコン膜の積層を用いたボトムゲート型の構成であり、 $L/W = 6/50(\mu\text{m})$ である。

20

## 【0050】

初期状態ではオフ電流が低く、ノーマリーオフの優れた特性を示すが、 $50\text{Gy}$ のX線照射後では、電流の立ち上がるゲート電圧( $V_g$ )がマイナス方向に大きくシフトする。当該トランジスタの、しきい値電圧のシフト量( $V_{th}$ )は $-2.6\text{V}$ 、シフト値のシフト量( $Shift$ )は $-2.7\text{V}$ である。ここで、シフト値( $Shift$ )とは、 $I_d = 1 \times 10^{-12}[\text{A}]$ におけるゲート電圧( $V_g$ )と本明細書では定義する。なお、トランジスタはトップゲート型であっても同様に劣化する。

## 【0051】

X線照射時の劣化に関しては、次のようなモデルを立てることができる。まず、X照射により酸化物半導体(トランジスタの活性層、例えばIn-Ga-Zn酸化物)中に電子-正孔が生成される。次に、生成された正孔が酸素欠損に起因する酸化物半導体中の深い欠陥準位にトラップされる。次にトラップされた正孔が酸化シリコン(トランジスタのゲート絶縁膜)におけるNBOTHC(Non Bridging Oxygen Hole Center)の欠陥準位に注入される。そして、注入された正孔は、酸化シリコン中にいて正の電荷を持つ固定電荷となり、トランジスタのしきい値電圧を変動させる。

30

## 【0052】

このように劣化したトランジスタに対して、熱処理を行うと電流の立ち上がるゲート電圧( $V_g$ )がプラス方向にシフトする。熱処理後の $I_d - V_g$ 特性からシフト値の戻り量( $Shift_2$ )を算出した結果を図5に示す。 $25$ のプロットは熱処理なしを示し、 $60$ および $125$ のプロットはそれぞれの温度で $30$ 分間の熱処理を行ったサンプルの結果を示している。図5に示すように熱処理を高い温度で行うほど、シフト値が回復しやすいことがわかる。

40

## 【0053】

また、図6は、上記同様の劣化したトランジスタに対して、熱処理と同時に光照射を行った場合のシフト値の戻り量( $Shift_2$ )を $I_d - V_g$ 特性から算出した結果である。熱処理温度は $60$ とし、各波長で $30$ 分間の光照射を行っている。なお、darkは光照射を行わずに、熱処理のみとしている。また、縦軸はdarkの値を $1$ として規格化した値である。

## 【0054】

図6から、シフト値の戻り量( $Shift_2$ )がdarkのときよりも値が大きくなる条件がX線照射時の劣化を回復することができるといえる。具体的には、 $500\text{nm}$ 乃至

50

600 nmの波長が好ましく、550 nm前後の波長がより好ましい。熱処理および当該波長範囲の光は、前述したゲート絶縁膜中の固定電荷を減少させることに大きく寄与する。つまり、これらの熱と光は、新たな劣化原因にはならず、かつ劣化の回復に要する活性化工エネルギーを供給するといえる。

#### 【0055】

一方、500 nmよりも短い波長の光や600 nmよりも長い波長の光は、上記固定電荷の減少に対する寄与が小さい、別の劣化要因を生じさせる、またはId - Vg特性をマイナスシフトさせるような一時的な光電流を生じさせるため、シフト値の戻り量が小さくなる。

#### 【0056】

したがって、熱処理の温度および時間を調整することで、X線照射時の劣化を回復することができる。または、500 nm乃至600 nmの波長の光を照射することで、X線照射時の劣化を回復することができる。または、熱処理と光照射を組み合すことでX線照射時の劣化を回復することができる。ただし、高温での熱処理は撮像装置の構成要素および撮像装置周辺に不具合を生じさせないための冷却対策または熱対策が必要なことから、温度を抑えた熱処理と光照射を組み合すことでX線照射時の劣化を回復することができる。例えば、60乃至80程度の熱処理と550 nm前後の波長の光を照射することにより、大規模な冷却対策または熱対策を不要とし、X線照射時の劣化を迅速に回復することができる。

#### 【0057】

上記実験結果から、発明者らは図1(A)、(B)に示す撮像装置を提案するに至った。図1(A)に示す撮像装置10では、基板100に形成された発熱体により画素アレイ110を熱処理し、X線照射により劣化したトランジスタの電気特性を回復させる。なお、十分な冷却対策または熱対策が施されていれば、100以上の高温で画素アレイ110を熱処理してもよい。

#### 【0058】

また、図1(B)に示す撮像装置20では、基板100に形成された発熱体101により画素アレイ110を熱処理し、かつ発光装置130から画素アレイ110に向かって光を照射し、X線照射により劣化したトランジスタの電気特性を回復させる。なお、十分な冷却対策または熱対策が施されていれば、100以上の高温で画素アレイ110を熱処理してもよい。また、発光装置130から発せられる光は500 nm乃至600 nmの波長の単色光のほか、当該範囲の光が混在した光であってもよい。なお、発光装置130から発せられる光が画素アレイ110が有するトランジスタの活性層に効率良く照射されるように、当該トランジスタはトップゲート構造であることが好ましい。

#### 【0059】

本発明の一態様の撮像装置10、20において、上記の発熱体101による画素アレイ110の熱処理、および発光装置130による画素アレイ110への光照射は、撮像操作時以外のタイミングで行うことが好ましい。撮像時に画素アレイ110の熱処理を行うと、トランジスタのオフ電流が増加し、ダイナミックレンジが低下してしまう。また、発光装置130から光が発せられると受光素子220で検知されてしまうため、撮像が不可能となってしまう。したがって、撮像の合間などの待機時に上記熱処理および光照射を行うことが好ましい。または、当該撮像装置を含む撮像システムの電源投入時や遮断時に、タイマーなどを用いて上記熱処理および光照射を行ってもよい。また、当該撮像システムには熱処理後の撮像動作が速やかに行えるように、撮像装置を冷却する手段(送風装置など)を備えていてもよい。

#### 【0060】

以上により、X線等の放射線照射に対して安定性が高く、電気特性の低下を抑制できる構成の撮像装置を提供することができる。

#### 【0061】

図17(A)は、撮像装置10または撮像装置20が収納されたディテクタユニットの一

10

20

30

40

50

例である。ディテクタユニット 991 には、取っ手 992 が設けられている。なお、ディテクタユニット 991 には、本発明の一態様の撮像装置だけでなく、当該撮像装置の周辺機器の一部、または、全部が収納されている場合もある。

#### 【0062】

図 17 (B) には、撮像システム 998 の全体構成図の一例を示す。ディテクタユニット 991 が、台 995 に取り付けられている。ディテクタユニット 991 には、コンピュータ 999 が接続されている場合がある。X 線源 996 から照射された X 線 997 は被写体 994 を透過し、ディテクタユニット 991 で検出される。

#### 【0063】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

10

#### (実施の形態 2)

本実施の形態では、実施の形態 1 で説明した画素回路 210 について説明する。

#### 【0064】

図 2 に示す画素回路 210 として用いることのできる回路の一例を図 7 (A) に示す。回路 211 は、受光素子 220 としてフォトダイオード 320、当該受光素子と接続される回路部 230 に第 1 のトランジスタ 301、第 2 のトランジスタ 302、および第 3 のトランジスタ 303 を含んだ構成となっている。

20

#### 【0065】

フォトダイオード 320 のアノードは第 1 の配線 311 (RS)、フォトダイオード 320 のカソードは第 1 のトランジスタ 301 のソースまたはドレインの一方、第 1 のトランジスタ 301 のソースまたはドレインの他方は配線 305 (FD)、第 1 のトランジスタ 301 のゲートは第 2 の配線 312 (TX)、第 2 のトランジスタ 302 のソースまたはドレインの一方は第 4 の配線 314 (GND)、第 2 のトランジスタ 302 のソースまたはドレインの他方は第 3 のトランジスタ 303 のソースまたはドレインの一方、第 2 のトランジスタ 302 のゲートは配線 305 (FD)、第 3 のトランジスタ 303 のソースまたはドレインの他方は第 5 の配線 315 (OUT)、第 3 のトランジスタ 303 のゲートは第 3 の配線 313 (SE)、に各々電気的に接続されている。

#### 【0066】

なお、第 4 の配線 314 には、GND、VSS、VDD などの電位が供給されていてもよい。ここで、電位や電圧は相対的なものである。そのため、GND の電位の大きさは、必ずしも、0 ボルトであるとは限らないものとする。

30

#### 【0067】

フォトダイオード 320 は受光素子であり、画素回路に入射した光に応じた電流を生成する動作を行う。第 1 のトランジスタ 301 は、フォトダイオード 320 による配線 305 (FD) への電荷蓄積を制御する。第 2 のトランジスタ 302 は、配線 305 (FD) の電位に応じた信号を出力する動作を行う。第 3 のトランジスタ 303 は、読み出し時に画素回路の選択を制御する。

#### 【0068】

なお、配線 305 (FD) は、電荷保持ノードであり、フォトダイオード 320 が受ける光の量に応じて変化する電荷を保持する、所謂電荷蓄積部である。実質的な電荷蓄積部は、配線 305 (FD) と電気的に接続される第 1 のトランジスタのソース領域またはドレイン領域近傍の空乏層容量、配線 305 (FD) の配線容量、配線 305 (FD) と電気的に接続される第 2 のトランジスタ 302 のゲート容量などである。

40

#### 【0069】

なお、第 2 のトランジスタ 302 と第 3 のトランジスタ 303 とは、第 5 の配線 315 と第 4 の配線 314との間で、直列接続されればよい。したがって、第 4 の配線 314、第 2 のトランジスタ 302、第 3 のトランジスタ 303、第 5 の配線 315 の順で並んでもよいし、第 4 の配線 314、第 3 のトランジスタ 303、第 2 のトランジスタ 302、第 5 の配線 315 の順で並んでもよい。

50

**【 0 0 7 0 】**

第1の配線311(RS)は、配線305(FD)をリセットするための信号線である。なお、回路211における第1の配線311(RS)は、配線305(FD)への電荷蓄積を行うための信号線でもある。第2の配線312(TX)は、第1のトランジスタ301を制御するための信号線である。第3の配線313(SE)は、第3のトランジスタ303を制御するための信号線である。第4の配線314(GND)は、基準電位(例えばGND)を設定する信号線である。第5の配線315(OUT)は、回路211で得られた情報を読み出すための信号線である。

**【 0 0 7 1 】**

また、画素回路210は、図7(B)に示す構成であってもよい。図7(B)に示す回路212は、図7(A)に示す回路211と構成要素は同じであるが、フォトダイオード321のアノードが第1のトランジスタ301のソースまたはドレインの一方と電気的に接続され、フォトダイオード321のカソードが第1の配線311(RS)と電気的に接続される点で異なる。

10

**【 0 0 7 2 】**

次に、図7(A)、(B)に示す各素子の構成について説明する。

**【 0 0 7 3 】**

フォトダイオード320、321には、シリコン半導体などでpn型やpin型の接合が形成された素子を用いることができる。シンチレータが可視光を発する場合は、i型の半導体層を非晶質シリコンで形成したpin型フォトダイオードを用いることが好ましい。非晶質シリコンは可視光の波長領域における感度が高く、微弱な可視光を検知しやすい。

20

**【 0 0 7 4 】**

なお、i型の半導体とは、フェルミ準位がバンドギャップの中央に位置する所謂真性半導体の他、半導体に含まれるp型を付与する不純物、またはn型を付与する不純物がそれぞれ $1 \times 10^{20}$ atoms/cm<sup>3</sup>以下の濃度であり、暗伝導度に対して光伝導度が高い半導体を指す。

**【 0 0 7 5 】**

第1のトランジスタ301、第2のトランジスタ302、および第3のトランジスタ303は、非晶質シリコン、微結晶シリコン、多結晶シリコン、単結晶シリコンなどのシリコン半導体を用いて形成することも可能であるが、酸化物半導体を用いたトランジスタで形成することが好ましい。酸化物半導体でチャネル形成領域を形成したトランジスタは、極めてオフ電流が低い特性を示す特徴を有している。

30

**【 0 0 7 6 】**

特に、配線305(FD)と接続されている第1のトランジスタ301のリーク電流が大きいと、配線305(FD)に蓄積された電荷が保持できる時間が十分でなくなる。したがって、当該トランジスタに酸化物半導体を用いたトランジスタを使用することで、フォトダイオード320を介した不要な電荷の流出を防止することができる。

**【 0 0 7 7 】**

また、第2のトランジスタ302、第3のトランジスタ303においても、リーク電流が大きいと、第4の配線314または第5の配線315に不必要的電荷の出力が起こるため、これらのトランジスタとして、酸化物半導体でチャネル形成領域を形成したトランジスタを用いることが好ましい。

40

**【 0 0 7 8 】**

また、第2のトランジスタ302に酸化物半導体を用いた極めてオフ電流の低いトランジスタを用いることで、撮像のダイナミックレンジを拡大することができる。図7(A)に示す画素回路構成では、フォトダイオード320に入射される光の強度が大きいときに第2のトランジスタ302のゲート電位が小さくなる。また、図7(B)に示す画素回路構成では、フォトダイオード321に入射される光の強度が小さいときに第2のトランジスタ302のゲート電位が小さくなる。酸化物半導体を用いたトランジスタは極めてオフ電流が低いため、ゲート電位が極めて小さい場合においても当該ゲート電位に応じた電流を

50

正確に出力することができる。したがって、検出することのできる照度のレンジ、すなわちダイナミックレンジを広げることができる。

#### 【0079】

また、図7(B)に示す画素回路構成においては、第2のトランジスタ302のゲート電位が比較的小さいとき、すなわち、シンチレータからフォトダイオード321に照射される光の強度が小さい場合においても十分なダイナミックレンジを得られる。つまり、シンチレータが発する光の強度は小さくてもよいことになるため、被写体に照射するX線強度を小さくすることができる。

#### 【0080】

次に、図7(A)の回路211の動作の例について図8(A)に示すタイミングチャート 10 を用いて説明する。

#### 【0081】

図8(A)では簡易に説明するため、各配線の電位は、二値変化する信号として与える。ただし、各電位はアナログ信号であるため、実際には状況に応じて二値に限らず種々の値を取り得る。なお、図に示す信号401は第1の配線311(RS)の電位、信号402は第2の配線312(TX)の電位、信号403は第3の配線313(SE)の電位、信号404は配線305(FD)の電位、405は第5の配線315(OUT)の電位に相当する。

#### 【0082】

時刻Aにおいて、第1の配線311の電位(信号401)を”High”、第2の配線3 20 12の電位(信号402)を”High”とすると、フォトダイオード320に順方向バイアスが印加され、配線305の電位(信号404)が”High”となる。すなわち、電荷蓄積部の電位は第1の配線311の電位に初期化され、リセット状態となる。以上がリセット動作の開始である。なお、第5の配線315の電位(信号405)は、”High”にプリチャージしておく。

#### 【0083】

時刻Bにおいて、第1の配線311の電位(信号401)を”Low”、第2の配線312の電位(信号402)を”High”とするとリセット動作が終了し、蓄積動作が開始される。ここで、フォトダイオード320には逆方向バイアスが印加されるため、逆方向電流により、配線305の電位(信号404)が低下し始める。フォトダイオード320は、光が照射されると逆方向電流が増大するので、照射される光の量に応じて配線305の電位(信号404)の低下速度は変化する。すなわち、フォトダイオード320に照射する光の量に応じて、第2のトランジスタ302のソースとドレイン間のチャネル抵抗が変化する。 30

#### 【0084】

なお、ここでフォトダイオード320に照射される光とは、シンチレータによってX線等の放射線から変換された光を指す。

#### 【0085】

時刻Cにおいて、第2の配線312の電位(信号402)を”Low”とすると蓄積動作が終了し、配線305の電位(信号404)は一定となる。ここで、当該電位は、蓄積動作中にフォトダイオード320が生成した電荷量により決まる。すなわち、フォトダイオード320に照射されていた光の量に応じて変化する。また、第1のトランジスタ301は、酸化膜半導体層でチャネル形成領域を形成したオフ電流が極めて低いトランジスタで構成されているため、後の選択動作(読み出し動作)を行うまで、配線305の電位を一定に保つことが可能である。 40

#### 【0086】

なお、第2の配線312の電位(信号402)を”Low”とする際に、第2の配線312と配線305との間ににおける寄生容量により、配線305の電位に変化が生じことがある。当該電位の変化量が大きい場合は、蓄積動作中にフォトダイオード320が生成した電荷量を正確に取得できることになる。当該電位の変化量を低減するには、第1のト 50

ランジスタ301のゲート-ソース(もしくはゲート-ドレイン)間容量を低減する、第2のトランジスタ302のゲート容量を増大する、配線305に保持容量を設ける、などの対策が有効である。なお、本実施の形態では、これらの対策により当該電位の変化を無視できるものとしている。

#### 【0087】

時刻Dに、第3の配線313の電位(信号403)を”High”にすると、第3のトランジスタ303が導通して選択動作が開始され、第4の配線314と第5の配線315が、第2のトランジスタ302と第3のトランジスタ303とを介して導通する。そして、第5の配線315の電位(信号405)は、低下していく。なお、第5の配線315のプリチャージは、時刻D以前に終了しておけばよい。ここで、第5の配線315の電位(信号405)が低下する速さは、第2のトランジスタ302のソースとドレイン間の電流に依存する。すなわち、蓄積動作中にフォトダイオード320に照射されている光の量に応じて変化する。

#### 【0088】

時刻Eにおいて、第3の配線313の電位(信号403)を”Low”にすると、第3のトランジスタ303が遮断されて選択動作は終了し、第5の配線315の電位(信号405)は、一定値となる。ここで、一定値となる値は、フォトダイオード320に照射されていた光の量に応じて変化する。したがって、第5の配線315の電位を取得することで、蓄積動作中にフォトダイオード320に照射されていた光の量を知ることができる。

#### 【0089】

より具体的には、フォトダイオード320に照射されている光が強いと、配線305の電位は低くなり、第2のトランジスタ302のゲート電圧は低くなるので、第5の配線315の電位(信号405)はゆっくりと低下する。したがって、第5の配線315からは比較的高い電位を読み出すことができる。

#### 【0090】

逆に、フォトダイオード320に照射されている光が弱いと、配線305の電位は高くなり、第2のトランジスタ302のゲート電圧は高くなるので、第5の配線315の電位(信号405)は速く低下する。したがって、第5の配線315からは比較的低い電位を読み出すことができる。

#### 【0091】

次に、図7(B)の回路212の動作の例について図8(B)に示すタイミングチャートを用いて説明する。

#### 【0092】

時刻Aにおいて、第1の配線311の電位(信号401)を”Low”、第2の配線312の電位(信号402)を”High”とすると、フォトダイオード321に順方向バイアスが印加され、配線305の電位(信号404)が”Low”となる。すなわち、電荷蓄積部の電位はリセット状態となる。以上がリセット動作の開始である。なお、第5の配線315電位(信号405)は、“High”にプリチャージしておく。

#### 【0093】

時刻Bにおいて、第1の配線311の電位(信号401)を”High”、第2の配線312の電位(信号402)を”High”とするとリセット動作が終了し、蓄積動作が開始される。ここで、フォトダイオード321には逆方向バイアスが印加されるため、逆方向電流により、配線305の電位(信号404)が増加し始める。フォトダイオード321は、光が照射されると逆方向電流が増大するので、照射される光の量に応じて配線305の電位(信号404)の増加速度は変化する。すなわち、フォトダイオード321に照射する光の量に応じて、第2のトランジスタ302のソースとドレイン間のチャネル抵抗が変化する。

#### 【0094】

時刻C以降の動作は、図8(A)のタイミングチャートの説明を参照することができ、時刻Eにおいて、第5の配線315の電位を取得することで、蓄積動作中にフォトダイオード320に照射された光の量を測定することができる。

10

20

30

40

50

ド321に照射されていた光の量を知ることができる。

**【0095】**

また、画素回路210は、図9(A)、(B)に示す構成であってもよい。

**【0096】**

図9(A)に示す回路213は、図7(A)に示す回路211の構成に第4のトランジスタ304が加えられた構成であり、当該トランジスタのゲートは第1の配線311と電気的に接続され、ソースまたはドレインの一方は配線305(FD)と電気的に接続され、ソースまたはドレインの他方は第7の配線317と電気的に接続され、フォトダイオード320のアノードが第6の配線316に電気的に接続される。ここで、第6の配線316はフォトダイオード320に常時逆バイアスを印加するための信号線(低電位線)である。また、第7の配線317は配線305を高電位にリセットするための信号線(高電位線)である。10

**【0097】**

第4のトランジスタ304は、配線305(FD)をリセットするためのリセットトランジスタとして機能する。したがって、図7(A)に示す回路211とは異なり、フォトダイオード320を介したリセット動作は行われず、該フォトダイオードは常時逆バイアスが印加されている。配線305(FD)のリセットは、第1の配線311(RS)の電位を”High”に制御することで行うことができ、回路213は、図7(A)に示す回路211と同じく、図8(A)に示すタイミングチャートで動作することができる。20

**【0098】**

また、図9(B)に示す回路214は、図8(B)に示す回路212の構成に第4のトランジスタ304が加えられた構成であり、当該トランジスタのゲートは第1の配線311と電気的に接続され、ソースまたはドレインの一方は配線305(FD)と電気的に接続され、ソースまたはドレインの他方は第7の配線317と電気的に接続され、フォトダイオード321のカソードが第6の配線316に電気的に接続される。ここで、第6の配線316はフォトダイオード321に常時逆バイアスを印加するための信号線(高電位線)である。また、第7の配線317は配線305を低電位にリセットするための信号線(低電位線)である。

**【0099】**

第4のトランジスタ304は、配線305(FD)をリセットするためのリセットトランジスタとして機能する。したがって、図7(B)に示す回路212とは異なり、フォトダイオード321を介したリセット動作は行われず、フォトダイオード321は常時逆バイアスが印加されている。配線305(FD)のリセットは、第1の配線311(RS)の電位を”High”に制御することで行うことができ、回路214は、図8(C)に示すタイミングチャートで動作することができる。30

**【0100】**

なお、図9(A)、(B)では、第1のトランジスタ301が設けられている場合の例を示したが、本発明の実施形態の一態様は、これに限定されない。図18(A)、(B)に示すように、図9(A)、(B)に示す回路213、214の構成から第1のトランジスタ301がのぞかれた構成の回路216、217を有することも可能である。40

**【0101】**

なお、第4のトランジスタ304は、非晶質シリコン、微結晶シリコン、多結晶シリコン、単結晶シリコンなどのシリコン半導体を用いて形成することも可能であるが、リーク電流が大きいと、電荷蓄積部で電荷が保持できる時間が十分でなくなってしまう。したがって、第1のトランジスタ301と同じく、酸化物半導体で形成したオフ電流が極めて小さい特性を有するトランジスタを用いることが好ましい。

**【0102】**

また、画素回路210は、図10に示す構成であってもよい。図10に示す回路215は、図7(A)または図7(B)の構成における受光素子をフォトダイオードから可変抵抗素子330に置き換えた構成である。当該可変抵抗素子には、一対の電極と、その一対の50

電極間に設けられた i 型の導電型を有する半導体層を用いることができる。

#### 【 0 1 0 3 】

例えば、当該半導体層として i 型非晶質シリコン層を用いると、可視光が照射されることにより抵抗が変化するため、フォトダイオードを用いた場合と同様に配線 305 の電位を変化させることができ、蓄積動作中に可変抵抗素子 330 に照射されていた光の量を知ることができる。また、 i 型の導電型を有する半導体層として、バンドギャップが 3 eV 以上の酸化物半導体を用いてもよい。当該酸化物半導体は、紫外光が照射されることにより抵抗が変化するため、配線 305 の電位を変化させることができ、蓄積動作中に可変抵抗素子 330 に照射されていた光の量を知ることができる。なお、可変抵抗素子 330 に照射される光の波長を選択するには、シンチレータ 120 の種類を変更すればよい。

10

#### 【 0 1 0 4 】

図 10 に示す回路 215 は、第 6 の配線 316 の電位を " Low " 、第 7 の配線 317 の電位を " High " とすれば、図 8 ( A ) のタイミングチャートに従って動作させることができる。また、第 6 の配線 316 の配線を " High " 、第 7 の配線 317 の電位を " Low " とすることで、図 8 ( C ) のタイミングチャートに従って動作させることができる。

#### 【 0 1 0 5 】

また、画素回路 210 に用いるトランジスタは、図 11 ( A ) または図 11 ( B ) に示すように、第 1 のトランジスタ 301 、第 2 のトランジスタ 302 、および第 3 のトランジスタ 303 にバックゲートを設けた構成であってもよい。図 11 ( B ) はフロントゲートと同じ電位がバックゲートに印加される構成であり、オン電流を増加させることができる。また、図 11 ( A ) はバックゲートに定電位を印加する構成であり、しきい値電圧を制御することができる。なお、図 11 ( A ) においては、バックゲートが第 4 の配線 314 ( GND ) と電気的に接続される構成を例示したが、定電位が供給される別の配線と電気的に接続されていてもよい。なお、図 11 ( A ) 、 ( B ) は回路 211 においてトランジスタにバックゲートを設けた例を示したが、同様の構成を回路 212 、回路 213 、回路 214 、回路 215 、回路 216 、回路 217 に示す回路にも適用することもできる。また、一つの画素回路に含まれるトランジスタに対し、フロントゲートと同じ電位がバックゲートに印加される構成、バックゲートに定電位を印加する構成、またはバックゲートを設けない構成を必要に応じて任意に組み合わせた回路構成としてもよい。

20

#### 【 0 1 0 6 】

なお、上述した回路例において、第 5 の配線 315 ( OUT ) には、図 12 ( A ) 、 ( B ) 、 ( C ) に示すような積分回路が接続されていてもよい。当該回路によって、読み出し信号の S / N 比を高めることができ、より微弱な光を検出することができる。すなわち、撮像装置の感度を高めることができる。

#### 【 0 1 0 7 】

図 12 ( A ) は、演算增幅回路 ( OP アンプともいう ) を用いた積分回路である。演算增幅回路の反転入力端子は、抵抗素子 R を介して第 5 の配線 315 ( OUT ) に接続される。演算增幅回路の非反転入力端子は、接地電位に接続される。演算增幅回路の出力端子は、容量素子 C を介して演算增幅回路の反転入力端子に接続される。

30

#### 【 0 1 0 8 】

図 12 ( B ) は、図 12 ( A ) とは異なる構成の演算增幅回路を用いた積分回路である。演算增幅回路の反転入力端子は、抵抗素子 R と容量素子 C1 を介して第 5 の配線 315 ( OUT ) に接続される。演算增幅回路の非反転入力端子は、接地電位に接続される。演算增幅回路の出力端子は、容量素子 C2 を介して演算增幅回路の反転入力端子に接続される。

40

#### 【 0 1 0 9 】

図 12 ( C ) は、図 12 ( A ) および図 12 ( B ) とは異なる構成の演算增幅回路を用いた積分回路である。演算增幅回路の非反転入力端子は、抵抗素子 R を介して第 5 の配線 315 ( OUT ) に接続される。演算增幅回路の反転入力端子は、演算增幅回路の出力端子

50

に接続される。なお、抵抗素子 R と容量素子 C は、 C R 積分回路を構成する。また、演算增幅回路はユニティゲインバッファを構成する。

#### 【 0 1 1 0 】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

#### 【 0 1 1 1 】

##### ( 実施の形態 3 )

本実施の形態では、X 線等の放射線を用いる撮像装置について、実施の形態 1 とは異なる例を図面を参照して説明する。なお、実施の形態 1 と共に通する部分は符号と同じとし、詳細な説明は省略する。

10

#### 【 0 1 1 2 】

図 13 ( A ) は、本発明の一態様の撮像装置の構成を示す断面図である。図 13 ( A ) に示す撮像装置 30 は、基板 100 上に画素アレイ 111 が形成され、当該画素アレイ上にシンチレータ 120 が形成された構成となっている。

#### 【 0 1 1 3 】

基板 100 上に形成される画素アレイ 111 は、例えば、図 13 ( B ) の上面図に示すような構成とすることができます。なお、図 13 ( B ) では明瞭化のため、シンチレータ 120 を省いて図示している。

#### 【 0 1 1 4 】

画素アレイ 111 はマトリクス状に形成された複数の画素回路 710 からなり、当該画素回路には、受光素子 720 および当該受光素子と電気的に接続された撮像用回路部 730 と、発光素子 760 および当該発光素子と電気的に接続された発光用回路部 770 が含まれる(図 13 ( C ) 参照)。

20

#### 【 0 1 1 5 】

本発明の一態様の撮像装置では、撮像用回路部 730 および発光用回路部 770 に酸化物半導体を活性層としたトランジスタを用いることができる。酸化物半導体を用いたトランジスタは非晶質シリコンを用いたトランジスタよりも移動度が高いため、トランジスタを小さくすることが容易であり、画素を小さくすることができます。すなわち、撮像装置の解像度を高めることができる。

#### 【 0 1 1 6 】

30

上記酸化物半導体を活性層としたトランジスタは、実施の形態 1 で説明したように、シンチレータ 120 を通過する一部の X 線によって劣化が生じる。当該劣化を回復させる手段として、実施の形態 1 では発熱体 101 による熱処理および発光装置 130 による光照射を用いたが、本実施の形態の撮像装置 30 では、発熱体 101 による熱処理に加え、発光素子 760 による光照射を用いる。

#### 【 0 1 1 7 】

発光素子 760 としては、例えば有機 E L 素子を用いることができる。また、当該発光素子が発する光の波長は、実施の形態 1 で説明したように 500 nm 乃至 600 nm であることが好ましく、550 nm 前後であることがさらに好ましい。

#### 【 0 1 1 8 】

40

なお、発光素子 760 は、図示するように撮像用回路部 730 および発光用回路部 770 上に形成され、両方の回路部に光が照射されるようにするために、ボトムエミッション構造(基板 100 側に光を射出する構成)とすることが好ましい。また、撮像用回路部 730 および発光用回路部 770 に含まれるトランジスタの活性層に光が効率よく照射されるように、当該トランジスタはボトムゲート構造とすることが好ましい。

#### 【 0 1 1 9 】

図 14 は、撮像用回路部 730 として図 7 ( A ) に示した回路 211 を用い、基準電位線である第 4 の配線 314 ( GND ) を共有して発光素子 760 および発光用回路部 770 を接続した画素回路 710 の回路図である。

#### 【 0 1 2 0 】

50

発光用回路部 770 は、第5のトランジスタ 840 のソースまたはドレインの一方に信号線 820 が接続され、ソースまたはドレインの他方に第6のトランジスタ 890 のゲートおよび容量素子 850 の一方の電極が接続され、第5のトランジスタ 840 のゲートには走査線 811 が接続され、第6のトランジスタ 890 のソースまたはドレインの一方には電源線 830 が接続され、ソースまたはドレインの他方には発光素子 760 の一方の電極が接続され、発光素子 760 の他方の電極は第4の配線 314 (GND) と接続されている。

#### 【0121】

発光素子 760 および発光用回路部 770 は、少なくとも容量素子 850 の電位が保持可能という特徴を生かすことで、次のように、発光の保持が可能である。 10

#### 【0122】

まず、第5のトランジスタ 840 がオン状態となる電位を走査線 811 に供給する。この動作により、信号線 820 の電位が、容量素子 850 の一方の電極、および第6のトランジスタ 890 のゲート電極に与えられる。すなわち、容量素子 850 および第6のトランジスタ 890 のゲートを含むノードには、所定の電荷が与えられる。ここで、第6のトランジスタ 890 は、当該ノードに供給された電位に応じた電流を発光素子 760 に流し、発光強度を制御する。

#### 【0123】

その後、走査線 811 の電位を第5のトランジスタ 840 がオフ状態となる電位として、第5のトランジスタ 840 をオフ状態とすることにより、容量素子 850 および第6のトランジスタ 890 のゲートを含むノードの電位が保持され、発光素子 760 からの発光が保持される。なお、第5のトランジスタ 840 に酸化物半導体で形成したオフ電流が極めて小さいトランジスタを用いると上記ノードの電位は長期間保持できる。そのため、当該ノードに電位を供給するための動作の間隔を拡大しても発光素子 760 の発光強度が長期間維持できるようになり、消費電力を低減することができる。 20

#### 【0124】

当該発光素子が発する光を撮像用回路部 730 および発光用回路部 770 が有するトランジスタの活性層に照射することで X 線照射による電気特性の劣化を回復することができる。 30

#### 【0125】

なお、撮像用回路部 730 および発光用回路部 770 に開口部を設け、かつ基板 100 および発熱体 101 に発光素子 760 が発する光に対して透光性を有する材料を用いれば撮像装置 30 を表示装置としても用いることができる。例えば、図 15 に示すように撮像装置 30 を含む撮像システム 900 の入力側（シンチレータ 120 側）に被写体 920 を透過した X 線を入射させる。そして、撮像装置 30 の撮像用回路部 730 から出力された映像信号は信号処理装置 910 で諧調信号に変換され、撮像装置 30 の発光用回路部 770 に入力されることにより撮像システム 900 の出力側（基板 100 側）で画像を表示することができる。

#### 【0126】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。 40

#### 【0127】

##### (実施の形態 4)

本実施の形態では、実施の形態 2 で説明した画素回路の駆動方法の一例について説明する。 50

#### 【0128】

実施の形態 2 で説明したように、画素回路の動作は、リセット動作、蓄積動作、および選択動作の繰り返しである。X 線等の放射線を用いた撮像装置においては、生体への影響を考慮し、放射線の照射時間を極力短くすることが好ましい。放射線の照射時間の短縮し、短時間での撮像を実現するためには、全画素回路のリセット動作、蓄積動作、選択動作を

速やかに実行することが必要である。

#### 【0129】

そのため、撮像方法としては、図16(A)のタイミングチャートに示すようなグローバルシャッタ方式での駆動方法を用いることが好ましい。なお、図16(A)は、マトリクス状に複数の画素回路を有し、当該画素回路に図7(A)の回路211を有する撮像装置を例として、第1行目から第n行目(nは3以上の自然数)の回路211の動作を説明するものである。なお、下記の動作説明は、図9(A)の回路213、図10の回路215、および図11(A)、(B)に示す回路にも適用することができる。

#### 【0130】

図16(A)において、信号501、信号502、信号503は、第1行目、第2行目、第n行目の各画素回路に接続された第1の配線311(RS)に入力される信号である。また、信号504、信号505、信号506は、第1行目、第2行目、第n行目の各画素回路に接続された第2の配線312(TX)に入力される信号である。また、信号507、信号508、信号509は、第1行目、第2行目、第n行目の各画素回路に接続された第3の配線313(SE)に入力される信号である。

10

#### 【0131】

また、期間510は、1回の撮像に要する期間である。また、期間511は、各行の画素回路がリセット動作を同時に行っている期間であり、期間520は、各行の画素回路が蓄積動作を同時に行っている期間である。なお、選択動作は各行の画素回路で順次行われる。一例として、期間531は、第1行目の画素回路が選択動作を行っている期間である。このように、グローバルシャッタ方式では、全画素回路で略同時にリセット動作が行われた後、全画素回路で略同時に蓄積動作が行われ、1行毎に順次読み出し動作が行われる。

20

#### 【0132】

つまり、グローバルシャッタ方式では、全ての画素回路において蓄積動作が略同時に行われているため、各行の画素回路における撮像の同時性が確保される。したがって、放射線照射と蓄積動作とを同期させることで、被写体へ放射線を照射する時間を短くすることができる。すなわち、グローバルシャッタ方式では、期間520のみに放射線照射を行えばよい。

#### 【0133】

一方、図16(B)は、ローリングシャッタ方式を用いた場合のタイミングチャートである。なお、信号501乃至509は図16(A)の説明を参照することができる。期間610は1回の撮像に要する期間である。期間611、期間612、期間612はそれぞれ、第1行目、第2行目、第n行目のリセット期間であり、期間621、期間622、期間623はそれぞれ、第1行目、第2行目、第n行目の蓄積動作期間である。また、期間631は、1行目の画素回路が選択動作を行っている期間である。このように、ローリングシャッタ方式では、蓄積動作が全ての画素回路では同時に行われず、行毎に順次行われるため、各行の画素回路における撮像の同時性が確保されない。したがって、放射線照射と蓄積動作とを同期させたとしても、放射線照射時間に相当する期間620(期間621乃至期間623の合計)は、グローバルシャッタ方式における放射線照射期間である期間520よりも長くなってしまう。ただし、蓄積動作期間を短くすることなどによって、期間620を短くすることができるため、本発明の一態様の撮像装置の駆動方式として、ローリングシャッタ方式を用いることもできる。

30

#### 【0134】

グローバルシャッタ方式を実現するためには、蓄積動作が終了した後も、読み出しまでの間に各画素回路における配線305(FD)の電位を長時間保つ必要がある。配線305(FD)の電位の長時間の保持は、前述したように第1のトランジスタ301に極めてオフ電流の低い、チャネル形成領域を酸化物半導体で形成したトランジスタを用いることで実現できる。一方、第1のトランジスタ301にチャネル形成領域をシリコン半導体などで形成したトランジスタを適用した場合は、オフ電流が高いために配線305(FD)の電位を長時間保持できず、グローバルシャッタ方式を用いることが困難となる。

40

50

## 【0135】

以上のように、画素回路にチャネル形成領域を酸化物半導体で形成したトランジスタを用いることでグローバルシャッタ方式を容易に実現することができ、被写体に照射する放射線量が少ない撮像装置を提供することができる。

## 【0136】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することができる。

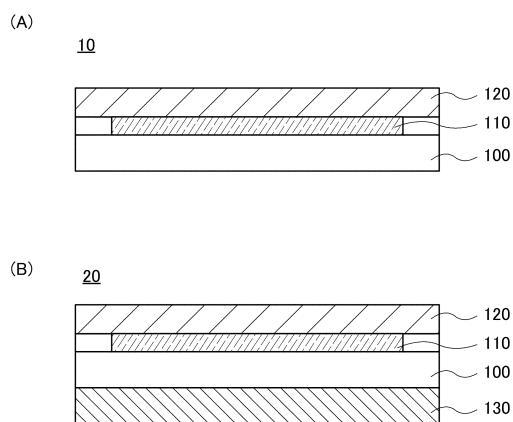
## 【符号の説明】

## 【0137】

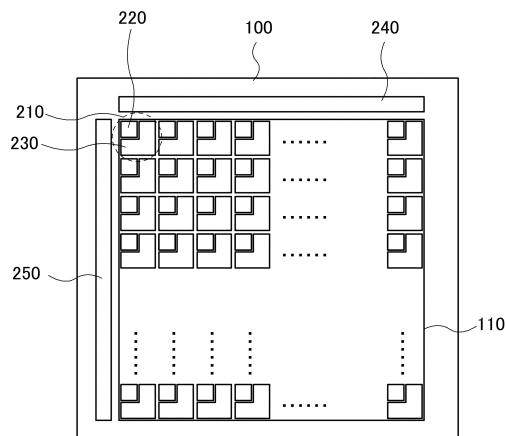
1 0	撮像装置	10
2 0	撮像装置	
3 0	撮像装置	
1 0 0	基板	
1 0 1	発熱体	
1 1 0	画素アレイ	
1 1 1	画素アレイ	
1 2 0	シンチレータ	
1 3 0	発光装置	
2 1 0	画素回路	
2 1 1	回路	20
2 1 2	回路	
2 1 3	回路	
2 1 4	回路	
2 1 5	回路	
2 1 6	回路	
2 1 7	回路	
2 2 0	受光素子	
2 3 0	回路部	
2 4 0	回路	
2 5 0	回路	30
3 0 1	第1のトランジスタ	
3 0 2	第2のトランジスタ	
3 0 3	第3のトランジスタ	
3 0 4	第4のトランジスタ	
3 0 5	配線	
3 1 1	第1の配線	
3 1 2	第2の配線	
3 1 3	第3の配線	
3 1 4	第4の配線	
3 1 5	第5の配線	40
3 1 6	第6の配線	
3 1 7	第7の配線	
3 2 0	フォトダイオード	
3 2 1	フォトダイオード	
3 3 0	可変抵抗素子	
4 0 1	信号	
4 0 2	信号	
4 0 3	信号	
4 0 4	信号	
4 0 5	信号	50

5 0 1	信号	
5 0 2	信号	
5 0 3	信号	
5 0 4	信号	
5 0 5	信号	
5 0 6	信号	
5 0 7	信号	
5 0 8	信号	
5 0 9	信号	
5 1 0	期間	10
5 1 1	期間	
5 2 0	期間	
5 3 1	期間	
6 1 0	期間	
6 1 1	期間	
6 1 2	期間	
6 2 0	期間	
6 2 1	期間	
6 2 2	期間	
6 2 3	期間	20
6 3 1	期間	
7 1 0	画素回路	
7 2 0	受光素子	
7 3 0	撮像用回路部	
7 6 0	発光素子	
7 7 0	発光用回路部	
8 1 1	走査線	
8 2 0	信号線	
8 3 0	電源線	
8 4 0	第5のトランジスタ	30
8 5 0	容量素子	
8 9 0	第6のトランジスタ	
9 0 0	撮像システム	
9 1 0	信号処理装置	
9 2 0	被写体	
9 9 1	ディテクタユニット	
9 9 2	手	
9 9 4	被写体	
9 9 5	台	
9 9 6	X線源	40
9 9 7	X線	
9 9 8	撮像システム	
9 9 9	コンピュータ	

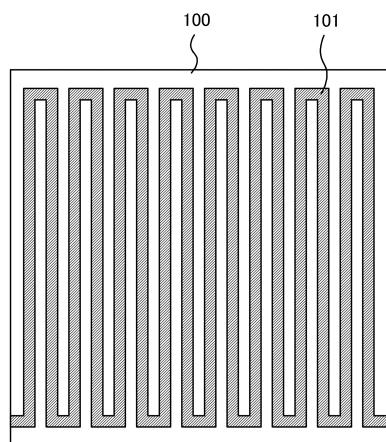
【図1】



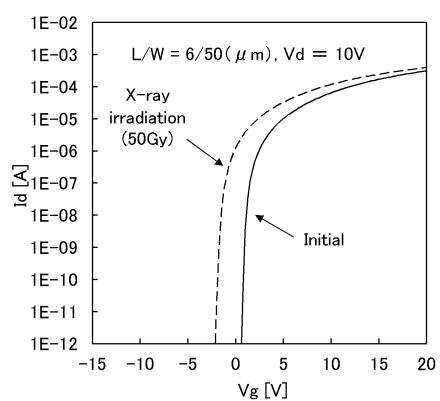
【図2】



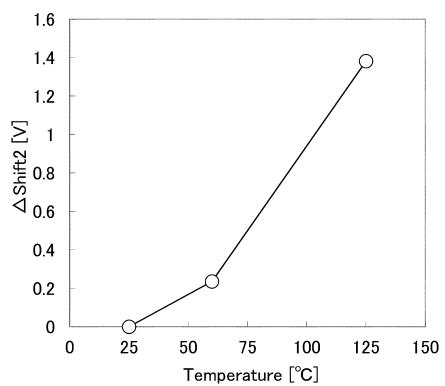
【図3】



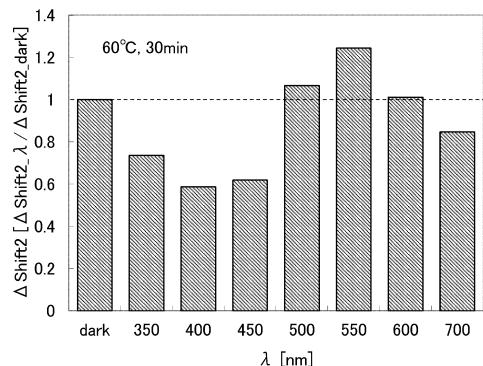
【図4】



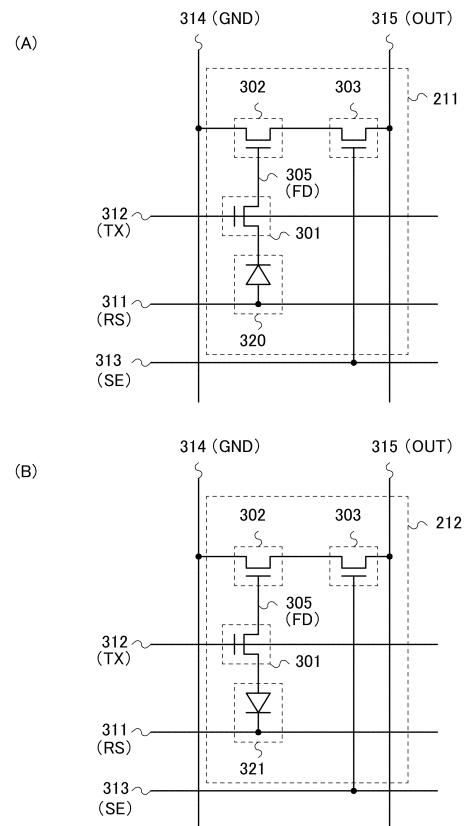
【図5】



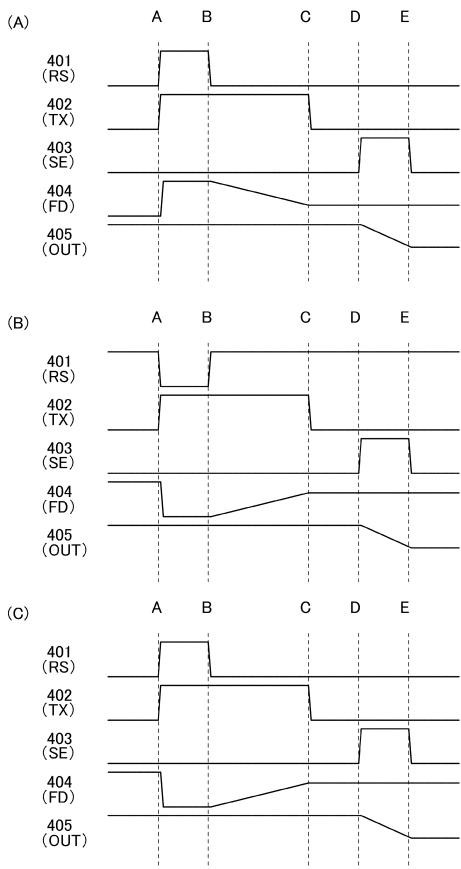
【図6】



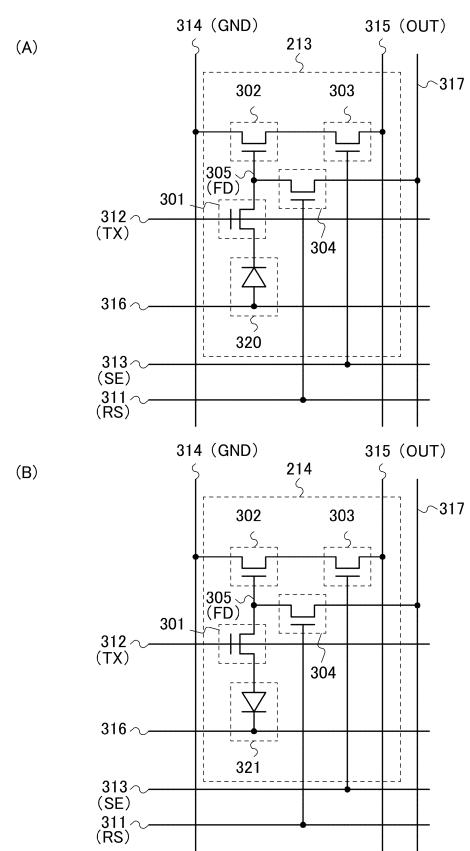
【図7】



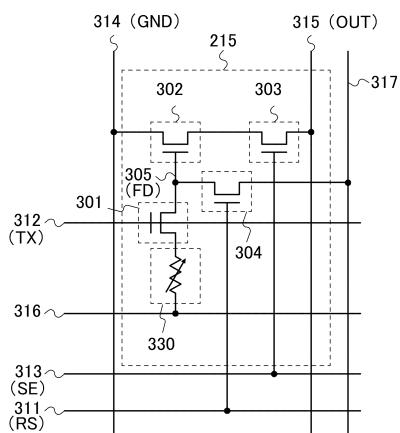
【図8】



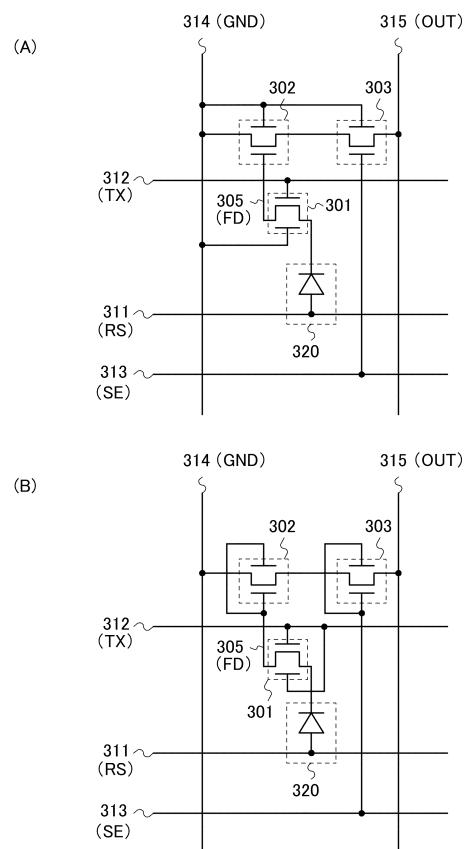
【図9】



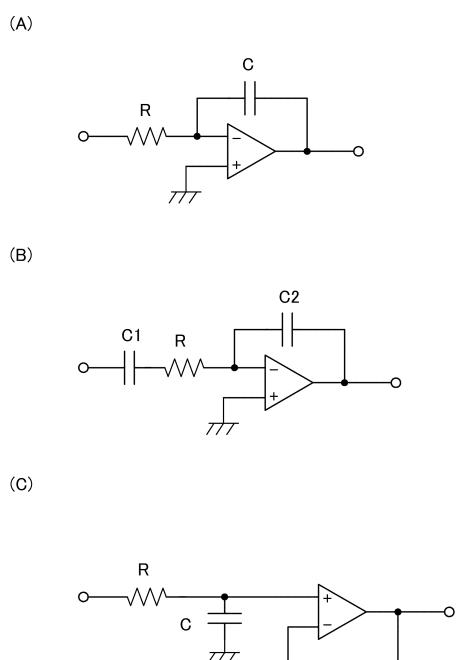
【図10】



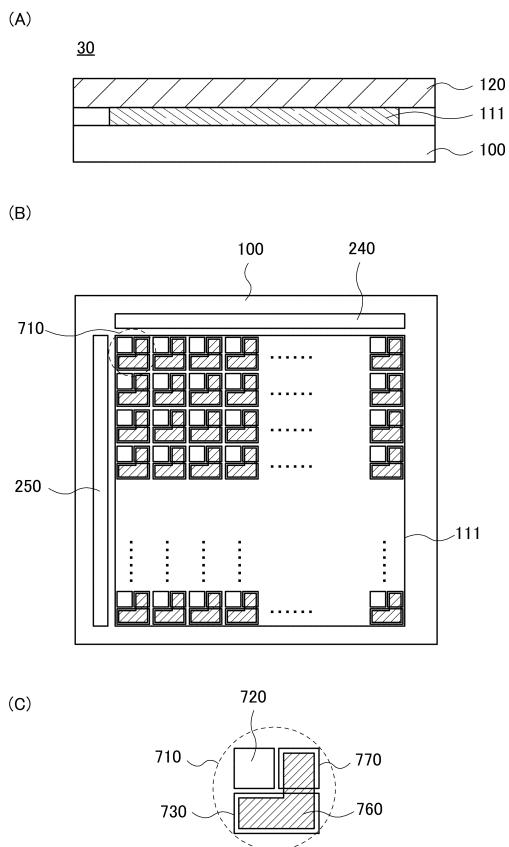
【図11】



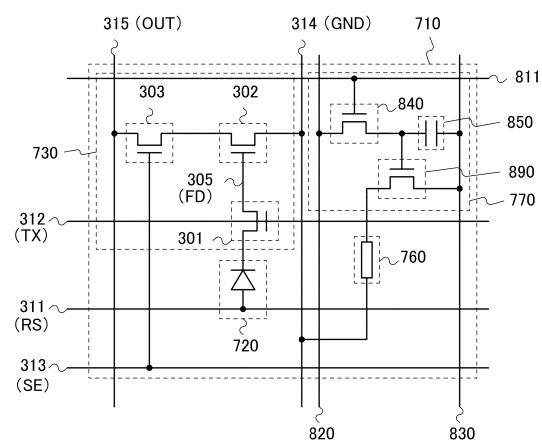
【図12】



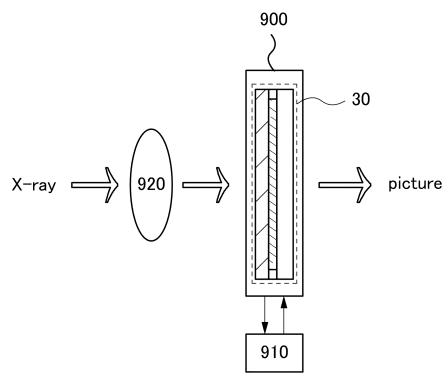
【図13】



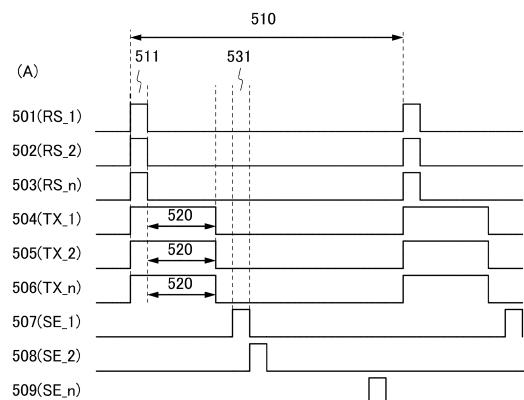
【図14】



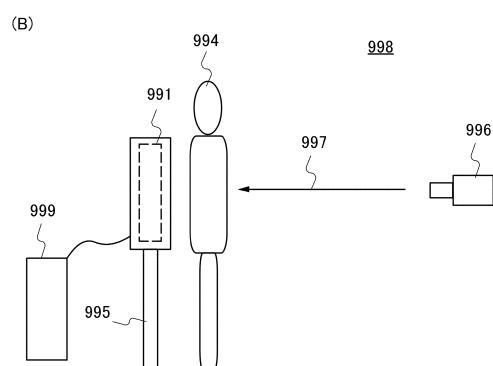
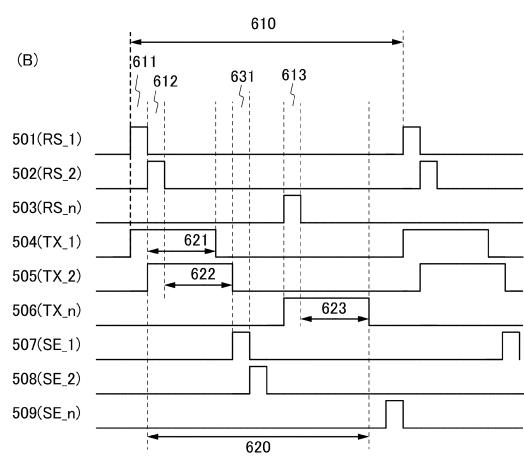
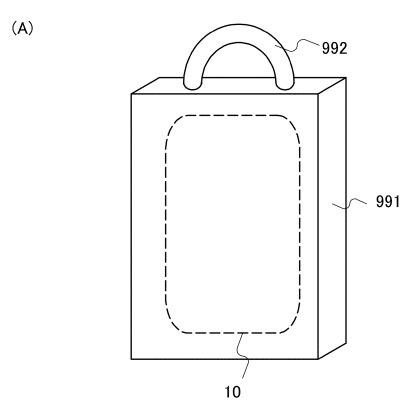
【図15】



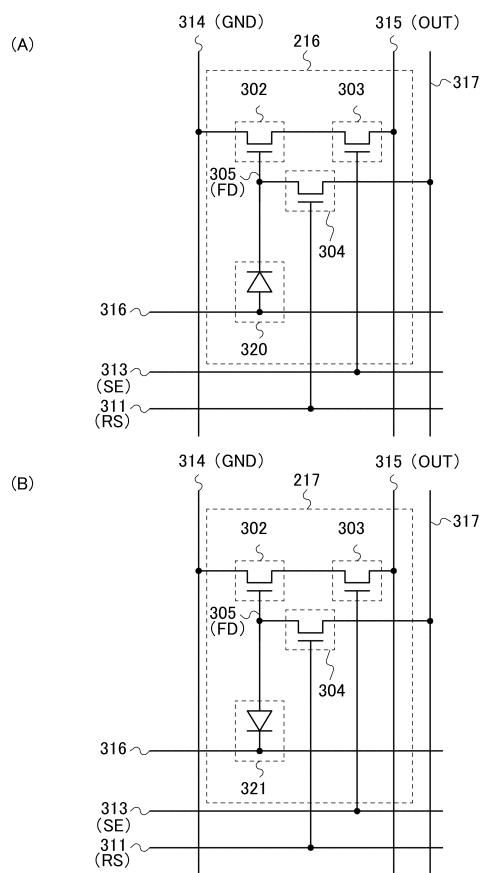
【図16】



【図17】



【図 1 8】



## フロントページの続き

(51)Int.Cl.		F I		
H 0 4 N	5/357	(2011.01)	H 0 1 L	31/00 A
H 0 4 N	5/369	(2011.01)	H 0 1 L	31/10 G
H 0 4 N	5/32	(2006.01)	H 0 1 L	27/146 C
			H 0 4 N	5/357
			H 0 4 N	5/369
			H 0 4 N	5/32

審査官 田邊 順人

## (56)参考文献 特開2007-248285 (JP, A)

特開昭61-166162 (JP, A)  
 特開昭62-011268 (JP, A)  
 特開2012-049210 (JP, A)  
 特開2013-110400 (JP, A)  
 特開2009-277702 (JP, A)  
 特開2008-309517 (JP, A)  
 特開平05-145052 (JP, A)  
 特開2008-178522 (JP, A)  
 特開2008-134237 (JP, A)  
 特開2007-181183 (JP, A)  
 特開2007-035773 (JP, A)  
 特開2004-146778 (JP, A)  
 特開2012-229940 (JP, A)  
 特開2012-108052 (JP, A)  
 特開昭61-013652 (JP, A)  
 特開昭61-075560 (JP, A)  
 特開昭62-154780 (JP, A)  
 特表2010-523997 (JP, A)  
 特開2011-176235 (JP, A)  
 特開2000-150895 (JP, A)  
 特開2013-096731 (JP, A)  
 特開平05-030278 (JP, A)  
 特開平07-169985 (JP, A)  
 特開2012-113292 (JP, A)  
 特開2012-049208 (JP, A)  
 特開2011-216606 (JP, A)  
 特開2011-146525 (JP, A)  
 特開2003-107163 (JP, A)  
 特開2003-017676 (JP, A)  
 特開昭62-043585 (JP, A)  
 特開平04-134290 (JP, A)  
 特開平04-110691 (JP, A)

## (58)調査した分野(Int.Cl., DB名)

H 0 1 L	2 7 / 1 4 4
G 0 1 T	1 / 2 0
H 0 1 L	2 7 / 1 4 6

H 0 1 L    3 1 / 0 8  
H 0 1 L    3 1 / 1 0  
H 0 4 N    5 / 3 2  
H 0 4 N    5 / 3 5 7  
H 0 4 N    5 / 3 6 9