



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I875178 B

(45)公告日：中華民國 114 (2025) 年 03 月 01 日

(21)申請案號：112134042

(22)申請日：中華民國 112 (2023) 年 09 月 07 日

(51)Int. Cl. : H04W72/04 (2023.01)

H04B7/0456 (2017.01)

(30)優先權：2022/09/30 中國大陸

2022112161795

(71)申請人：大陸商大唐移動通信設備有限公司(中國大陸) DATANG MOBILE
COMMUNICATIONS EQUIPMENT CO., LTD. (CN)

中國大陸

(72)發明人：葉凌云 YE, LINGYUN (CN)；黃秋萍 HUANG, QIUPING (CN)

(74)代理人：李保祿

(56)參考文獻：

CN 109787668A

WO 2022/082689A1

審查人員：廖家興

申請專利範圍項數：19 項 圖式數：6 共 86 頁

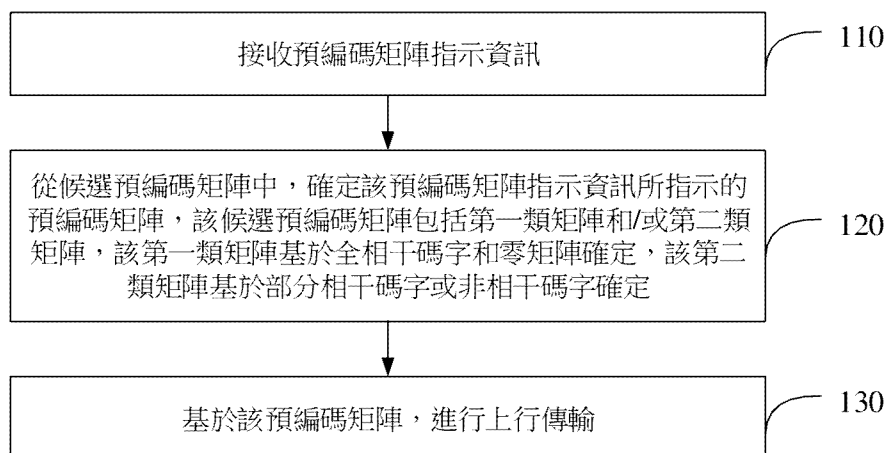
(54)名稱

上行傳輸方法、終端、網路設備、裝置和存儲介質

(57)摘要

本發明實施例提供一種上行傳輸方法、終端、網路設備、裝置和存儲介質，方法包括：接收預編碼矩陣指示資訊；從候選預編碼矩陣中，確定預編碼矩陣指示資訊所指示的預編碼矩陣，候選預編碼矩陣包括第一類矩陣和/或第二類矩陣，第一類矩陣基於全相干碼字和零矩陣確定，第二類矩陣基於部分相干碼字或非相干碼字確定；基於預編碼矩陣，進行上行傳輸。

指定代表圖：



符號簡單說明：

110-130:步驟

【圖1】



I875178

【發明摘要】

【中文發明名稱】 上行傳輸方法、終端、網路設備、裝置和存儲介質

【中文】

本發明實施例提供一種上行傳輸方法、終端、網路設備、裝置和存儲介質，方法包括：接收預編碼矩陣指示資訊；從候選預編碼矩陣中，確定預編碼矩陣指示資訊所指示的預編碼矩陣，候選預編碼矩陣包括第一類矩陣和/或第二類矩陣，第一類矩陣基於全相干碼字和零矩陣確定，第二類矩陣基於部分相干碼字或非相干碼字確定；基於預編碼矩陣，進行上行傳輸。

【指定代表圖】 圖1

【代表圖之符號簡單說明】

110-130:步驟

【發明說明書】

【中文發明名稱】 上行傳輸方法、終端、網路設備、裝置和存儲介質

【技術領域】

【0001】 本發明關於無線通訊技術領域，尤其屬於一種上行傳輸方法、終端、網路設備、裝置和存儲介質。

【先前技術】

【0002】 3GPP（The 3rd Generation Partnership Project，第三代合作夥伴計畫）NR（New Radio，新空中介面）系統的 Release 17 版本中，基於碼本的上行 MIMO（Multiple Input Multiple Output，多輸入多輸出）傳輸支援 4 個天線埠最大 4 層。

【0003】 而在實際應用中，CPE（Customer Premise Equipment，客戶終端設備）/FWA（Fixed Wireless Access，固定無線接取）/車輛 Vehicle/工業 Industrial 等應用場景，均對上行傳輸有著高輸送量的需求。而目前上行傳輸僅支援最大 4 個天線埠最大 4 層的碼本，顯然無法滿足上述應用場景的需求。

【發明內容】

【0004】 本發明實施例提供一種上行傳輸方法、終端、網路設備、裝置和存儲介質，用以解決現有技術中上行傳輸無法滿足高輸送量需求的缺陷。

【0005】 第一方面，本發明實施例提供一種上行傳輸方法，包括：
接收預編碼矩陣指示資訊；

從候選預編碼矩陣中，確定該預編碼矩陣指示資訊所指示的預編碼矩陣，該候選預編碼矩陣包括第一類矩陣和/或第二類矩陣，該第一類矩陣基於全相干碼字和零矩陣確定，該第二類矩陣基於部分相干碼字或非相干碼字確定；

基於該預編碼矩陣，進行上行傳輸。

【0006】可選地，根據本發明一個實施例的上行傳輸方法，該第一類矩陣為矩陣 W 和矩陣 Z 的組合；

在每個相干傳輸組內有 2^N 個上行天線埠的情況下，該矩陣 W 包括上行 2^i 個天線埠的全相干碼字中的矩陣，該矩陣 Z 包括行數為 2^i 的零矩陣；

其中， N 為正整數，且 $N < \log_2 P$ ， P 為上行天線埠總數， i 的取值為 1 至 N 中的至少一個整數。

【0007】可選地，根據本發明一個實施例的上行傳輸方法，在每個相干傳輸組內有 2^K 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則中的至少一種選取得到的：

該矩陣 W 為上行 2^K 個天線埠的全相干碼字中的矩陣，且該組合矩陣不同行的非零元素個數差小於等於 1；或，

該矩陣 W 為上行 2^j 個天線埠的全相干碼字中的矩陣，且該組合矩陣每行的非零元素個數小於等於 2；

其中， K 為整數，且 $1 < K < \log_2 P$ ； j 的取值為 1 至 K 中的至少一個整數；

在每個相干傳輸組內有 2 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則選取得到的：

該組合矩陣中每行的非零元素個數小於等於 2，且，該組合矩陣中不同行非零元素個數差小於等於 1。

【0008】可選地，根據本發明一個實施例的上行傳輸方法，該第二類矩陣為 $\frac{1}{\sqrt{2}} \begin{bmatrix} A \\ B \end{bmatrix}$ ，其中矩陣 A、B 均為上行 P/2 個天線埠的部分相干碼字中的矩陣，或，矩陣 A、B 均為上行 P/2 個天線埠的非相干碼字中的矩陣。

【0009】可選地，根據本發明一個實施例的上行傳輸方法，該候選預編碼矩陣還包括第三類矩陣，該第三類矩陣為每行、每列均只有一個非零元素的矩陣。

【0010】可選地，根據本發明一個實施例的上行傳輸方法，該第三類矩陣是在每行、每列均只有一個非零元素的任意候選矩陣的基礎上，通過如下規則中的任意一種或多種選取得到的：

該候選矩陣的非零元素所在的行號連續；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 P/2；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 P/2 - 1；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 P/2 - 2；

其中，該 P 為上行天線埠總數。

【0011】可選地，根據本發明一個實施例的上行傳輸方法，該候選預編碼矩陣基於如下步驟確定：

確定目標候選矩陣數量 M，並獲取初始預編碼矩陣集合中每 M 個初始預編碼矩陣構成的多個初始矩陣組合；

基於每個初始矩陣組合內每兩個初始預編碼矩陣之間的弦距離，確定每個初始矩陣組合的組內矩陣差異值；

基於該多個初始矩陣組合的組內矩陣差異值，從該多個初始矩陣組合中選取候選矩陣組合，並將該候選矩陣組合中的 M 個初始預編碼矩陣確定為該候選預編碼矩陣。

【0012】 第二方面，本發明實施例還提供一種上行傳輸方法，包括：

基於候選預編碼矩陣中的一個預編碼矩陣，生成預編碼矩陣指示資訊，該候選預編碼矩陣包括第一類矩陣和/或第二類矩陣，該第一類矩陣基於全相干碼字和零矩陣確定，該第二類矩陣基於部分相干碼字或非相干碼字確定；

將該預編碼矩陣指示資訊發送到終端，該預編碼矩陣指示資訊用於指示該預編碼矩陣，該預編碼矩陣用於進行上行傳輸。

【0013】 可選地，根據本發明一個實施例的上行傳輸方法，該第一類矩陣為矩陣 W 和矩陣 Z 的組合；

在每個相干傳輸組內有 2^N 個上行天線埠的情況下，該矩陣 W 包括上行 2^i 個天線埠的全相干碼字中的矩陣，該矩陣 Z 包括行數為 2^i 的零矩陣；

其中， N 為正整數，且 $N < \log_2 P$ ， P 為上行天線埠總數， i 的取值為 1 至 N 中的至少一個整數。

【0014】 可選地，根據本發明一個實施例的上行傳輸方法，在每個相干傳輸組內有 2^K 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則中的至少一種選取得到的：

該矩陣 W 為上行 2^K 個天線埠的全相干碼字中的矩陣，且該組合矩陣不同行的非零元素個數差小於等於 1；或，

該矩陣 W 為上行 2^i 個天線埠的全相干碼字中的矩陣，且該組合矩陣每行的非零元素個數小於等於 2；

其中， K 為整數，且 $1 < K < \log_2 P$ ； j 的取值為 1 至 K 中的至少一個整數；

在每個相干傳輸組內有 2 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則選取得到的：該組合矩陣中每行的非零元素個數小於等於 2，且，該組合矩陣中不同行非零元素個數差小於等於 1。

【0015】可選地，根據本發明一個實施例的上行傳輸方法，該第二類矩陣為 $\frac{1}{\sqrt{2}} \begin{bmatrix} A \\ B \end{bmatrix}$ ，其中矩陣 A 、 B 均為上行 $P/2$ 個天線埠的部分相干碼字中的矩陣，或，矩陣 A 、 B 均為上行 $P/2$ 個天線埠的非相干碼字中的矩陣。

【0016】可選地，根據本發明一個實施例的上行傳輸方法，該候選預編碼矩陣還包括第三類矩陣，該第三類矩陣為每行、每列均只有一個非零元素的矩陣。

【0017】可選地，根據本發明一個實施例的上行傳輸方法，該第三類矩陣是在每行、每列均只有一個非零元素的任意候選矩陣的基礎上，通過如下規則中的任意一種或多種選取得到的：

該候選矩陣的非零元素所在的行號連續；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2$ ；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2 - 1$ ；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2 - 2$ ；

其中，該 P 為上行天線埠總數。

【0018】可選地，根據本發明一個實施例的上行傳輸方法，該候選預編碼矩陣基於如下步驟確定：

確定目標候選矩陣數量 M ，並獲取初始預編碼矩陣集合中每 M 個初始預編碼矩陣構成的多個初始矩陣組合；

基於每個初始矩陣組合內每兩個初始預編碼矩陣之間的弦距離，確定每個初始矩陣組合的組內矩陣差異值；

基於該多個初始矩陣組合的組內矩陣差異值，從該多個初始矩陣組合中選取候選矩陣組合，並將該候選矩陣組合中的 M 個初始預編碼矩陣確定為該候選預編碼矩陣。

【0019】 第三方面，本發明實施例還提供一種終端，包括記憶體，收發機，處理器，其中：

記憶體，用於存儲電腦程式；

收發機，用於在該處理器的控制下收發資料；

處理器，用於讀取該記憶體中的電腦程式並實現如上所述第一方面所述的上行傳輸方法的步驟。

【0020】 第四方面，本發明實施例還提供一種網路設備，包括記憶體，收發機，處理器，其中：

記憶體，用於存儲電腦程式；

收發機，用於在該處理器的控制下收發資料；

處理器，用於讀取該記憶體中的電腦程式並實現如上所述第二方面所述的上行傳輸方法的步驟。

【0021】 第五方面，本發明實施例還提供一種處理器可讀存儲介質，該處理器可讀存儲介質存儲有電腦程式，該電腦程式用於使該處理器執行如上所述第一方面或第二方面所述的上行傳輸方法的步驟。

【0022】本發明實施例提供的上行傳輸方法、終端、網路設備、裝置和存儲介質，應用基於全相干碼字和零矩陣確定的第一類矩陣，和/或，基於部分相干碼字或非相干碼字確定的第二類矩陣，形成候選預編碼矩陣，以便於從中確定預編碼矩陣進行上行傳輸的預編碼。由於全相干碼字、部分相干碼字和非相干碼字均可以從現有的碼本中直接得到，可以快速、便捷地由此組合得到的候選預編碼矩陣，從而實現支援更多天線埠和更多層的上行平行傳輸，以滿足高輸送量需求。

【圖式簡單說明】

【0023】

圖 1 是本發明實施例提供的上行傳輸方法的流程示意圖之一；

圖 2 是本發明實施例提供上行傳輸方法的流程示意圖之二；

圖 3 是本發明實施例提供的終端的結構示意圖；

圖 4 是本發明實施例提供的網路設備的結構示意圖；

圖 5 是本發明實施例提供的上行傳輸裝置的結構示意圖之一；

圖 6 是本發明實施例提供的上行傳輸裝置的結構示意圖之二。

【實施方式】

【0024】本發明實施例中術語“和/或”，描述關聯物件的關聯關係，表示可以存在三種關係，例如，A 和/或 B，可以表示：單獨存在 A，同時存在 A 和 B，單獨存在 B 這三種情況。字元“/”一般表示前後關聯物件是一種“或”的關係。

【0025】本發明實施例中術語“多個”是指兩個或兩個以上，其它量詞與之類似。

【0026】 下面將結合本發明實施例中的附圖，對本發明實施例中的技術方案進行清楚、完整地描述，顯然，所描述的實施例僅僅是本發明一部分實施例，並不是全部的實施例。基於本發明中的實施例，本領域普通具通常知識者在沒有做出進步性創新前提下所獲得的所有其他實施例，都屬於本發明保護的範圍。

【0027】 相關技術中，上行傳輸方案通常基於碼本實現，具體是通過基於固定碼本確定上行傳輸預編碼矩陣的多天線傳輸技術實現。

【0028】 目前的 NR 系統上行傳輸支援 DFT（Discrete Fourier Transform，離散傅裡葉）-S-OFDM（Single-carrier Frequency-Division Multiple Access，單載波分頻多址）和 CP-OFDM（Cyclic Prefix Orthogonal Frequency Division Multiplexing,循環首碼正交頻分複用）兩種波形，且兩種波形的適用場景和特性不同，碼本設計考慮的因素也有所不同。

【0029】 其中，DFT-S-OFDM 下的上行傳輸主要用於功率受限的邊緣覆蓋場景，只支持單流的資料傳輸，需要專門針對單流碼本進行設計。CP-OFDM 則最多可以支援 4 流的平行傳輸，需要設計最多 4 流的碼本。

【0030】 對於終端的 MIMO 傳輸，其傳輸天線與射頻的特性和網路設備有較大差別，碼本設計上需要充分考慮天線間的相關特性。當兩個天線埠滿足相干傳輸條件，即各天線單元發射通路可以調整至固定功率、相位差時，終端可以通過預編碼，利用這兩個天線埠同時進行同一層的資料傳輸，由此獲得陣列增益。然而，由於天線陣元的互耦效應、饋線差異以及射頻通路的放大器相位和增益的變化等因素的影響，實際應用中，終端天線各埠間不可避免地存在著功率和相位等方面的差異。受限於成本和設計，不是所有的終端都可以將各天線埠校準至滿

足相干傳輸需求的程度。不能相干傳輸的天線埠可以同時在不同的傳輸層上進行資料傳輸。因此，上行傳輸的碼本設計需要考慮終端的天線相干傳輸能力。

【0031】 NR 系統定義了三種終端的天線相干傳輸能力。

全相干（Full-Coherent）：所有的天線都可以相干傳輸。

部分相干（Partial-Coherent）：同一相干傳輸組內的天線可以相干傳輸，相干傳輸組之間不能相干傳輸，每個相干傳輸組包含兩個天線。

非相干（Non-coherent）：沒有天線可以相干傳輸。

【0032】 考慮到終端天線結構的多樣性，上行碼本的設計不基於任何特定的天線結構假設和相關性假設。上行碼本中應包含天線部分相干傳輸和天線非相干傳輸的碼字，以用於具有部分相干傳輸能力或非相干傳輸能力的終端。

【0033】 目前，使用DFT-S-OFDM波形的 4 天線碼本是以LTE（Long Term Evolution，長期演進）上行 4 天線單流傳輸的碼本為基礎進行設計的。LTE的上行 4 天線單流傳輸的碼本中包含了 16 個適用於 4 根天線全相干傳輸的碼字和 8 個適用於部分天線相干傳輸的碼字。其中，部分天線相干傳輸的碼字中包含兩個相干傳輸天線組：1 和 3 天線為一組，2 和 4 天線為一組。NR在DFT-S-OFDM波形下的 4 天線的碼本在LTE上行 4 天線單流傳輸的碼本的基礎上增加了 4 個單天線選擇的碼字，用於非相干傳輸能力的終端和天線選擇。

【0034】 使用 CP-OFDM 時的上行 4 天線單流傳輸的碼本中所有天線相干傳輸的碼字是對 CodebookMode=1、L=1 的 NR Type I 下行 4 天線單流傳輸的碼本進行碼字組均勻降採樣後的碼字，即，將過採樣因數 O_1 置為 2，共 16 個碼字。

部分天線相干傳輸的碼字沿用了 LTE 上行 4 天線單流傳輸的碼本中的 8 個部分天線相干傳輸的碼字。非相干傳輸的碼字為全部的 4 個單天線選擇碼字。

【0035】 使用 CP-OFDM 時的 4 天線 2 流傳輸的碼本中，所有天線相干傳輸的碼字是通過對 CodebookMode=1、L=1 的 NR Type I 下行 4 天線 2 流傳輸的碼本進行了碼字組均勻降採樣後得到的，即將過採樣因數 O_1 置為 2，同時對組內的碼字也進行了降採樣，將 $i_{1,3}$ 固定為 0，共 8 個碼字。部分天線相干傳輸的碼字由 LTE 上行 4 天線 2 流傳輸的碼本中以 1 和 2 天線為一組相干傳輸天線組、3 和 4 天線為一組相干傳輸天線組的碼字所構成。為了與 4 天線單流傳輸的碼本中針對部分天線相干傳輸的碼字所對應的相干傳輸天線組的分組保持一致，NR 中將 LTE 上行 4 天線單流傳輸的碼本中針對部分天線相干傳輸的碼字中的 2、3 天線的係數進行互換後用於使用 CP-OFDM 波形時的 4 天線 2 流傳輸的碼本。非相干傳輸的碼字為全部的 6 個 2 流天線非相干傳輸的碼字。

【0036】 使用 CP-OFDM 時上行 4 天線 3 流傳輸的碼本中所有天線相干傳輸的碼字都是通過對 CodebookMode=1~2、L=1 的 NR Type I 下行 4 天線 2 流傳輸的碼本進行了碼字組均勻降採樣得到的，即將過採樣因數 O_1 置為 2，同時對組內的碼字也進行了降採樣，將 $i_{1,1}$ 的取值範圍限制在 $\{0, 2\}$ ，將 $i_{1,3}$ 固定為 0，共 4 個碼字。部分天線相干傳輸的碼字為從 LTE R10 上行碼本中選取的 2 個碼字，對應於以 1 和 3 天線為一組相干傳輸天線組、2 和 4 天線為一組相干傳輸天線組的碼字。

【0037】 使用 CP-OFDM 時的 4 天線 4 流傳輸的碼本中所有天線相干傳輸的碼字只有兩個，是通過對 CodebookMode=1~2、L=1 的 NR Type I 下行 4 天線 4 流傳輸的碼本進行了碼字組均勻降採樣得到的，即將過採樣因數 O_1 置為 2，同

時對組內的碼字也進行了降採樣，將 $i_{1,1}$ 置為 0，將 $i_{1,3}$ 固定為 0，共兩個碼字。部分天線相干傳輸的碼字數量也為 2，對應於以 1 和 3 天線為一組相干傳輸天線組、2 和 4 天線為一組相干傳輸天線組的碼字。天線非相干傳輸的碼字與 LTE 上行 4 天線 4 流傳輸的碼本相同，只有一個單位陣碼字。

【0038】 綜上可知，目前上行傳輸僅支援最大 4 個天線埠最大 4 層的碼本，因此無法滿足各類應用場景的需求。

【0039】 針對這一問題，本發明提供一種上行傳輸方法，以提高上行傳輸性能。圖 1 是本發明實施例提供的上行傳輸方法的流程示意圖之一，如圖 1 所示，該方法的執行主體為終端，該方法包括：

步驟 110，接收預編碼矩陣指示資訊；

此處，預編碼矩陣指示資訊是網路設備發送至終端的。預編碼矩陣指示資訊用於指示上行傳輸所應用的預編碼矩陣，預編碼矩陣指示資訊可以攜帶用於上行傳輸的預編碼矩陣的索引，以便於終端從優先從存儲的用於上行傳輸的碼本中確定該預編碼矩陣。可以理解的是，此處用於上行傳輸的碼本是網路設備和終端預先約定好的。

步驟 120，從候選預編碼矩陣中，確定該預編碼矩陣指示資訊所指示的預編碼矩陣，該候選預編碼矩陣包括第一類矩陣和/或第二類矩陣，該第一類矩陣基於全相干碼字和零矩陣確定，該第二類矩陣基於部分相干碼字或非相干碼字確定。

【0040】 具體地，候選預編碼矩陣即用於上行傳輸的碼本中可用於上行傳輸的預編碼矩陣，候選預編碼矩陣可以是多個，且上行傳輸的碼本中可以包含用於實現部分相干傳輸的候選預編碼矩陣，也可以包含用於實現非相干傳輸的候選預編碼矩陣。

【0041】為了能夠支援更多天線埠和更多層的上行平行傳輸，本發明實施例中的候選預編碼矩陣至少包括第一類矩陣和/或第二類矩陣，此處的第一類矩陣和第二類矩陣均是用於上行 P 個天線埠的部分相干傳輸的預編碼矩陣， P 為終端所包含的上行天線埠總數。

【0042】其中，第一類矩陣為全相干碼字和零矩陣組合任意而成的預編碼矩陣。此處，全相干碼字對應的上行天線埠數與終端所擁有的各相干傳輸組內包含的上行天線埠數相關，例如，相干傳輸組內包含 4 個上行天線埠的情況，用於構成第一類矩陣的全相干碼字可以是上行 4 天線的全相干碼字，也可以是上行 2 天線的全相干碼字，還可以既包括上行 4 天線的全相干碼字，也包括上行 2 天線的全相干碼字。

【0043】第二類矩陣基於部分相干碼字或非相干碼字確定，進一步地，第二類矩陣可以是在兩個部分相干碼字拼接的基礎上確定的，第二類矩陣也可以是在兩個非相干碼字拼接的基礎上確定的。而具體在確定第二類矩陣時，應用部分相干碼字還是非相干碼字，可以根據終端所擁有的各相干傳輸組內包含的上行天線埠數相關，例如相干傳輸組內包含 4 個上行天線埠的情況，用於構建第二類矩陣的可以是兩個上行 4 個天線埠的部分相干碼字；相干傳輸組內包含 2 個上行天線埠的情況，用於構建第二類矩陣的可以是兩個上行 4 個天線埠的非相干碼字。

【0044】可以理解的是，無論是第一類矩陣還是第二類矩陣，都可以基於現有碼本中的全相干碼字，或者基於現有碼本中的部分相干碼字或非相干碼字進行組合得到，由此，在設計針對支援更多天線埠和更多層的上行平行傳輸的碼本時，應用現有的支援較少天線埠和較少層的上行平行傳輸的碼本中的碼字即

可實現，例如，在設計 8 個天線埠 8 層的上行平行傳輸的候選預編碼矩陣時，可以應用 4 個天線埠 4 層的上行平行傳輸的碼本中的碼字。

【0045】 在碼本足以提供豐富的能夠支援更多天線埠和更多層的上行平行傳輸的候選預編碼矩陣的情況下，終端在接收到預編碼矩陣指示資訊之後，僅需從候選預編碼矩陣中選取出預編碼矩陣指示資訊所指示的候選預編碼矩陣，作為後續進行上行傳輸的預編碼矩陣。

【0046】 步驟 130，基於該預編碼矩陣，進行上行傳輸。

【0047】 具體地，在確定用於上行傳輸的預編碼矩陣之後，終端可以應用預編碼矩陣，對待發送的資訊進行預編碼操作，並發送預編碼操作後的資訊，由此實現上行傳輸。

【0048】 本發明實施例提供的方法，應用基於全相干碼字和零矩陣確定的第一類矩陣，和/或，基於部分相干碼字或非相干碼字確定的第二類矩陣，形成候選預編碼矩陣，以便於從中確定預編碼矩陣進行上行傳輸的預編碼。由於全相干碼字、部分相干碼字和非相干碼字均可以從現有的碼本中直接得到，可以快速、便捷地由此組合得到的候選預編碼矩陣，從而實現支援更多天線埠和更多層的上行平行傳輸，以滿足高輸送量需求。

【0049】 基於上述實施例，該第一類矩陣為矩陣 W 和矩陣 Z 的組合；在每個相干傳輸組內有 2^N 個上行天線埠的情況下，該矩陣 W 包括上行 2^i 個天線埠的全相干碼字中的矩陣，該矩陣 Z 包括行數為 2^i 的零矩陣；其中， N 為正整數，且 $N < \log_2 P$ ， P 為上行天線埠總數， i 的取值為 1 至 N 中的至少一個整數。

【0050】 具體地，終端用於上行傳輸的天線埠可以根據相干傳輸能力劃分相干傳輸組，每個相干傳輸組內的上行天線埠數量是一致的。例如 8 個天線埠可以劃分為 2 個相干傳輸組，每個相干傳輸組內有 4 個上行天線埠，又例如 8 個天線埠可以劃分為 4 個相干傳輸組，每個相干傳輸組內有 2 個上行天線埠；還例如，16 個天線埠可以劃分為 2 個相干傳輸組，每個相干傳輸組內有 8 個上行天線埠，本發明實施例不對此作具體限定。

【0051】 可以理解的是，每個相干傳輸組內至少存在 2 個上行天線埠，相干傳輸組記憶體在的上行天線埠數為 2 的指數，例如 2、4、8 等，且各相干傳輸組中存在的上行天線埠數小於終端的上行天線埠總數 P 。由此，每個相干傳輸組內可以有 2^N 個上行天線埠，此處的 N 為正整數，並且考慮到部分相干的情況，上行傳輸的天線埠至少分為兩個相干傳輸組，故 $N < \log_2 P$ 。

【0052】 在此情況下，針對於第一類矩陣的構建，全相干碼字和零矩陣需要符合如下條件：

第一類矩陣為上行 2^i 個天線埠的全相干碼字 W 與行數為 2^i 的零矩陣 Z 的任意組合。

【0053】 此處， i 的取值受 N 的限制，即， i 可以是 1 至 N 中的一個或者多個整數。換而言之，在每個相干傳輸組內有 2^N 個上行天線埠的情況下，用於構建第一類矩陣的矩陣 W 可以包括 2 至 2^N 中每個 2 的指數的天線埠的全相干碼字中的矩陣，矩陣 Z 可以包括行數為 2 至 2^N 中每個 2 的指數的零矩陣。

【0054】 例如，終端有 8 個天線埠，劃分為 2 個相干傳輸組且每個相干傳輸組有 4 個天線埠，其用於部分相干傳輸的第一類矩陣可以是如下所有可能矩陣或矩陣變換的組合：

$$\begin{bmatrix} W \\ Z \end{bmatrix}, \begin{bmatrix} Z \\ W \end{bmatrix}, \begin{bmatrix} W_1 & Z \\ Z & W_2 \end{bmatrix}, \begin{bmatrix} W_1 & Z & Z \\ Z & W_2 & Z \\ Z & Z & W_3 \end{bmatrix}, \begin{bmatrix} W_1 & Z & Z & Z \\ Z & W_2 & Z & Z \\ Z & Z & W_3 & Z \\ Z & Z & Z & W_4 \end{bmatrix}。$$

【0055】 其中， W, W_1, W_2, W_3 和 W_4 是上行 4 個和/或 2 個天線埠的全相干碼字中的矩陣， Z 是行數為 4 和/或 2 的零矩陣。

【0056】 上述矩陣變換是指對如上矩陣做行變換。比如 W_1 和 W_2 表示為

$$\begin{bmatrix} x_1 \\ x_2 \\ x_3 \\ x_4 \end{bmatrix}, \text{ 則矩陣 } \begin{bmatrix} W_1 & Z \\ Z & W_2 \end{bmatrix} = \begin{bmatrix} x_1 & 0 \\ x_2 & 0 \\ x_3 & 0 \\ x_4 & 0 \\ 0 & x_1 \\ 0 & x_2 \\ 0 & x_3 \\ 0 & x_4 \end{bmatrix}, \text{ 做行變換後可以是 } \begin{bmatrix} x_1 & 0 \\ x_2 & 0 \\ 0 & x_1 \\ 0 & x_2 \\ x_3 & 0 \\ x_4 & 0 \\ 0 & x_3 \\ 0 & x_4 \end{bmatrix}。$$

【0057】 又例如，終端有 8 個天線埠，劃分為 4 個相干傳輸組且每個相干傳輸組有 2 個天線埠，其用於部分相干傳輸的第一類矩陣可以是如下所有可能矩陣或矩陣變換的組合：

$$\begin{bmatrix} W \\ Z \\ Z \\ Z \end{bmatrix}; \begin{bmatrix} Z \\ W \\ Z \\ Z \end{bmatrix}; \begin{bmatrix} Z \\ Z \\ W \\ Z \end{bmatrix}; \begin{bmatrix} Z \\ Z \\ Z \\ W \end{bmatrix}; \begin{bmatrix} W_1 & Z \\ Z & W_2 \\ Z & Z \\ Z & Z \end{bmatrix}; \begin{bmatrix} W_1 & Z \\ Z & Z \\ Z & W_2 \\ Z & Z \end{bmatrix}; \begin{bmatrix} W_1 & Z \\ Z & Z \\ Z & Z \\ Z & W_2 \end{bmatrix}; \begin{bmatrix} Z & Z \\ W_1 & Z \\ Z & W_2 \\ Z & Z \end{bmatrix}; \begin{bmatrix} Z & Z \\ W_1 & Z \\ Z & Z \\ Z & W_2 \end{bmatrix}; \begin{bmatrix} Z & Z \\ W_1 & Z \\ Z & W_2 \\ Z & W_2 \end{bmatrix};$$
$$\begin{bmatrix} W_1 & Z & Z \\ Z & W_2 & Z \\ Z & Z & W_3 \\ Z & Z & Z \end{bmatrix}; \begin{bmatrix} W_1 & Z & Z \\ Z & W_2 & Z \\ Z & Z & Z \\ Z & Z & W_3 \end{bmatrix}; \begin{bmatrix} W_1 & Z & Z \\ Z & Z & Z \\ Z & W_2 & Z \\ Z & Z & W_3 \end{bmatrix}; \begin{bmatrix} Z & Z & Z \\ W_1 & Z & Z \\ Z & W_2 & Z \\ Z & Z & W_3 \end{bmatrix}; \begin{bmatrix} W_1 & Z & Z & Z \\ Z & W_2 & Z & Z \\ Z & Z & W_3 & Z \\ Z & Z & Z & W_4 \end{bmatrix}。$$

【0058】 其中 W, W_1, W_2, W_3 和 W_4 是上行 2 個天線埠的全相干碼字中的矩陣， Z 是行數為 2 的零矩陣。

【0059】 該矩陣變換是指對如上矩陣做行變換。比如 W_1 和 W_2 表示為 $\begin{bmatrix} x_1 \\ x_2 \end{bmatrix}$ ，

則矩陣 $\begin{bmatrix} W_1 & Z \\ Z & W_2 \\ Z & Z \\ Z & Z \end{bmatrix} = \begin{bmatrix} x_1 & 0 \\ x_2 & 0 \\ 0 & x_1 \\ 0 & x_2 \\ 0 & 0 \\ 0 & 0 \\ 0 & 0 \\ 0 & 0 \end{bmatrix}$ 做行變換後可以是 $\begin{bmatrix} x_1 & 0 \\ 0 & x_1 \\ 0 & 0 \\ 0 & 0 \\ x_2 & 0 \\ 0 & x_2 \\ 0 & 0 \\ 0 & 0 \end{bmatrix}$ 。

【0060】 本發明實施例提供的方法，通過矩陣 W 和矩陣 Z 的組合構建第一類矩陣，由於矩陣 W 是可以從現有的碼本中直接得到全相干碼字中的矩陣，而矩陣 Z 是可以直接構建的矩陣，此兩者的獲取難度都很低，基於此兩者組合得到第一類矩陣的成本很低，且可以得到豐富多樣的能夠支援更多天線埠和更多層的上行平行傳輸的第一類矩陣，提高了預編碼矩陣選取的靈活性。

【0061】 考慮到任意組合所得的第一類矩陣的數量規模極其龐大，為了從中篩選中更加適合用於上行部分相干傳輸的候選預編碼矩陣，基於上述任一實施例，本發明實施例針對矩陣 W 和矩陣 Z 的任意組合進行了篩選：

在每個相干傳輸組內有 2^K 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則中的至少一種選取得到的：

該矩陣 W 為上行 2^K 個天線埠的全相干碼字中的矩陣，且該組合矩陣不同行的非零元素個數差小於等於 1；或，

該矩陣 W 為上行 2^j 個天線埠的全相干碼字中的矩陣，且該組合矩陣每行的非零元素個數小於等於 2；

其中， K 為整數，且 $1 < K < \log_2 P$ ； j 的取值為 1 至 K 中的至少一個整數；

在每個相干傳輸組內有 2 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則選取得到的：

該組合矩陣中每行的非零元素個數小於等於 2，且，該組合矩陣中不同行非零元素個數差小於等於 1。

【0062】 具體地，針對 N 的取值，可以進一步劃分為兩種情況，一種是 N 為大於 1 的整數，即 $1 < N < \log_2 P$ ，此時將 N 記為 K ，即 K 為整數，且 $1 < K < \log_2 P$ ；另一種是 N 為 1，此時 $2^N=2$ 。

【0063】 針對第一種情況，即每個相干傳輸組內有 2^K 個上行天線埠， $2^K \geq 4$ 的情況，此時可應用如下規則對矩陣 W 和矩陣 Z 的任意組合所得的組合矩陣進行選取以獲取第一類矩陣：

矩陣 W 為上行 2^K 個天線埠的全相干碼字中的矩陣，且該組合矩陣不同行的非零元素個數差小於等於 1。

【0064】 通過如上規則選取得到的第一類矩陣，由於不同行的非零元素個數差小於等於 1，能夠有效限制在上行傳輸時不同天線埠的發射功率差，從而平衡各天線埠的發射功率。

【0065】 例如， $K=2$ 時，即 8 個天線埠有 2 個相干傳輸組且每個相干傳輸組有 4 個天線埠，其部分相干傳輸碼本可以是按照上述規則篩選出的以下第一類矩陣：

$$\begin{aligned} &\begin{bmatrix} W_{4Tx,r1} \\ Z \end{bmatrix}, \begin{bmatrix} Z \\ W_{4Tx,r1} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r1} & Z \\ Z & W_{4Tx,r1} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r2} & Z \\ Z & W_{4Tx,r1} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r1} & Z \\ Z & W_{4Tx,r2} \end{bmatrix}, \\ &\begin{bmatrix} W_{4Tx,r2} & Z \\ Z & W_{4Tx,r2} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r3} & Z \\ Z & W_{4Tx,r2} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r2} & Z \\ Z & W_{4Tx,r3} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r3} & Z \\ Z & W_{4Tx,r3} \end{bmatrix}, \\ &\begin{bmatrix} W_{4Tx,r3} & Z \\ Z & W_{4Tx,r4} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r4} & Z \\ Z & W_{4Tx,r3} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r4} & Z \\ Z & W_{4Tx,r4} \end{bmatrix}。 \end{aligned}$$

【0066】 其中， $W_{mTx,rn}$ 是上行 m 個天線埠的層數為 n 的全相干碼字中的矩陣；零矩陣 Z 的行數是 4。

【0067】 針對第一種情況，即每個相干傳輸組內有 2^K 個上行天線埠， $2^K \geq 4$ 的情況，此時還可應用如下規則對矩陣 W 和矩陣 Z 的任意組合所得的組合矩陣進行選取以獲取第一類矩陣：

該矩陣 W 為上行 2^j 個天線埠的全相干碼字中的矩陣，且該組合矩陣每行的非零元素個數小於等於 2，j 的取值為 1 至 K 中的至少一個整數。

【0068】 通過上述規則選取得到的第一類矩陣，由於每行的非零元素個數均小於等於 2，能夠保證低立方度量（cubic metric），從而使得終端側的功率放大器效率得到保障。

【0069】 例如，K=2 時，即 8 個天線埠有 2 個相干傳輸組且每個相干傳輸組有 4 個天線埠，其部分相干傳輸碼本可以是按照上述規則篩選出的以下第一類矩陣：

$$\begin{aligned} &\begin{bmatrix} W_{4Tx,r1} \\ Z \end{bmatrix}, \begin{bmatrix} Z \\ W_{4Tx,r1} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r1} & Z \\ Z & W_{4Tx,r1} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r2} & Z \\ Z & W_{4Tx,r1} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r1} & Z \\ Z & W_{4Tx,r2} \end{bmatrix}, \\ &\begin{bmatrix} W_{4Tx,r2} & Z \\ Z & W_{4Tx,r2} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r2} & Z & Z \\ Z & W_{2Tx,r2} & Z \\ Z & Z & W_{2Tx,r1} \end{bmatrix}, \begin{bmatrix} W_{4Tx,r2} & Z & Z \\ Z & W_{2Tx,r1} & Z \\ Z & Z & W_{2Tx,r2} \end{bmatrix}, \end{aligned}$$

$$\begin{aligned} &\begin{bmatrix} W_{2Tx,r2} & Z & Z \\ Z & W_{2Tx,r1} & Z \\ Z & Z & W_{4Tx,r2} \end{bmatrix}, \quad \begin{bmatrix} W_{2Tx,r1} & Z & Z \\ Z & W_{2Tx,r2} & Z \\ Z & Z & W_{4Tx,r2} \end{bmatrix}, \\ &\begin{bmatrix} W_{4Tx,r2} & Z & Z \\ Z & W_{2Tx,r2} & Z \\ Z & Z & W_{2Tx,r2} \end{bmatrix}, \quad \begin{bmatrix} W_{2Tx,r2} & Z & Z \\ Z & W_{2Tx,r2} & Z \\ Z & Z & W_{4Tx,r2} \end{bmatrix}, \\ &\begin{bmatrix} W_{2Tx,r2} & Z & Z & Z \\ Z & W_{2Tx,r2} & Z & Z \\ Z & Z & W_{2Tx,r2} & Z \\ Z & Z & Z & W_{2Tx,r1} \end{bmatrix}, \quad \begin{bmatrix} W_{2Tx,r2} & Z & Z & Z \\ Z & W_{2Tx,r2} & Z & Z \\ Z & Z & W_{2Tx,r1} & Z \\ Z & Z & Z & W_{2Tx,r2} \end{bmatrix}, \\ &\begin{bmatrix} W_{2Tx,r2} & Z & Z & Z \\ Z & W_{2Tx,r1} & Z & Z \\ Z & Z & W_{2Tx,r2} & Z \\ Z & Z & Z & W_{2Tx,r2} \end{bmatrix}, \quad \begin{bmatrix} W_{2Tx,r1} & Z & Z & Z \\ Z & W_{2Tx,r2} & Z & Z \\ Z & Z & W_{2Tx,r2} & Z \\ Z & Z & Z & W_{2Tx,r2} \end{bmatrix}, \\ &\begin{bmatrix} W_{2Tx,r2} & Z & Z & Z \\ Z & W_{2Tx,r2} & Z & Z \\ Z & Z & W_{2Tx,r2} & Z \\ Z & Z & Z & W_{2Tx,r2} \end{bmatrix}。 \end{aligned}$$

【0070】 其中 $W_{mTx,rn}$ 是上行 m 個天線埠的層數為 n 的全相干碼字中的矩陣；零矩陣 Z 的行數是 4 和/或 2。

【0071】 針對第二種情況，即每個相干傳輸組內有 2 個上行天線埠的情況，此時可應用如下規則對矩陣 W 和矩陣 Z 的任意組合所得的組合矩陣進行選取以獲取第一類矩陣：

組合矩陣中每行的非零元素個數小於等於 2，且，組合矩陣中不同行非零元素個數差小於等於 1。

【0072】 此處，通過限制每行的非零元素的個數，以及不同行的非零元素的個數差，能夠有效限制在上行傳輸時不同天線埠的發射功率，從而平衡各天線埠的發射功率。

【0073】 例如，8 個天線埠有 4 個相干傳輸組且每個相干傳輸組有 2 個天線埠，其部分相干傳輸碼本可以是按照上述規則篩選出的以下第一類矩陣：

$$\begin{bmatrix} W_{2Tx, r1} \\ Z \\ Z \\ Z \end{bmatrix}, \begin{bmatrix} Z \\ W_{2Tx, r1} \\ Z \\ Z \end{bmatrix}, \begin{bmatrix} Z \\ Z \\ W_{2Tx, r1} \\ Z \end{bmatrix}, \begin{bmatrix} Z \\ Z \\ Z \\ W_{2Tx, r1} \end{bmatrix}, \begin{bmatrix} W_{2Tx, r1} & Z \\ Z & W_{2Tx, r1} \\ Z & Z \\ Z & Z \end{bmatrix},$$
$$\begin{bmatrix} W_{2Tx, r1} & Z \\ Z & Z \\ Z & W_{2Tx, r1} \\ Z & Z \end{bmatrix},$$
$$\begin{bmatrix} W_{2Tx, r1} & Z \\ Z & Z \\ Z & Z \\ Z & W_{2Tx, r1} \end{bmatrix}, \begin{bmatrix} Z & Z \\ W_{2Tx, r1} & Z \\ Z & W_{2Tx, r1} \\ Z & Z \end{bmatrix}, \begin{bmatrix} Z & Z \\ W_{2Tx, r1} & Z \\ Z & Z \\ Z & W_{2Tx, r1} \end{bmatrix},$$
$$\begin{bmatrix} Z & Z \\ Z & Z \\ W_{2Tx, r1} & Z \\ Z & W_{2Tx, r1} \end{bmatrix}, \begin{bmatrix} W_{2Tx, r1} & Z & Z \\ Z & W_{2Tx, r1} & Z \\ Z & Z & W_{2Tx, r1} \\ Z & Z & Z \end{bmatrix}, \begin{bmatrix} W_{2Tx, r1} & Z & Z \\ Z & W_{2Tx, r1} & Z \\ Z & Z & Z \\ Z & Z & W_{2Tx, r1} \end{bmatrix},$$
$$\begin{bmatrix} W_{2Tx, r1} & Z & Z \\ Z & Z & Z \\ Z & W_{2Tx, r1} & Z \\ Z & Z & W_{2Tx, r1} \end{bmatrix}, \begin{bmatrix} Z & Z & Z \\ W_{2Tx, r1} & Z & Z \\ Z & W_{2Tx, r1} & Z \\ Z & Z & W_{2Tx, r1} \end{bmatrix},$$

$$\begin{bmatrix} W_{2Tx, r1} & Z & Z & Z \\ Z & W_{2Tx, r1} & Z & Z \\ Z & Z & W_{2Tx, r1} & Z \\ Z & Z & Z & W_{2Tx, r1} \end{bmatrix}, \begin{bmatrix} W_{2Tx, r2} & Z & Z & Z \\ Z & W_{2Tx, r1} & Z & Z \\ Z & Z & W_{2Tx, r1} & Z \\ Z & Z & Z & W_{2Tx, r1} \end{bmatrix},$$

$$\begin{bmatrix} W_{2Tx, r1} & Z & Z & Z \\ Z & W_{2Tx, r2} & Z & Z \\ Z & Z & W_{2Tx, r1} & Z \\ Z & Z & Z & W_{2Tx, r1} \end{bmatrix}, \begin{bmatrix} W_{2Tx, r1} & Z & Z & Z \\ Z & W_{2Tx, r1} & Z & Z \\ Z & Z & W_{2Tx, r2} & Z \\ Z & Z & Z & W_{2Tx, r1} \end{bmatrix},$$

$$\begin{bmatrix} W_{2Tx, r1} & Z & Z & Z \\ Z & W_{2Tx, r1} & Z & Z \\ Z & Z & W_{2Tx, r1} & Z \\ Z & Z & Z & W_{2Tx, r2} \end{bmatrix}, \begin{bmatrix} W_{2Tx, r2} & Z & Z & Z \\ Z & W_{2Tx, r2} & Z & Z \\ Z & Z & W_{2Tx, r1} & Z \\ Z & Z & Z & W_{2Tx, r1} \end{bmatrix},$$

$$\begin{bmatrix} W_{2Tx, r2} & Z & Z & Z \\ Z & W_{2Tx, r1} & Z & Z \\ Z & Z & W_{2Tx, r2} & Z \\ Z & Z & Z & W_{2Tx, r1} \end{bmatrix}, \begin{bmatrix} W_{2Tx, r2} & Z & Z & Z \\ Z & W_{2Tx, r1} & Z & Z \\ Z & Z & W_{2Tx, r1} & Z \\ Z & Z & Z & W_{2Tx, r2} \end{bmatrix},$$

$$\begin{bmatrix} W_{2Tx, r1} & Z & Z & Z \\ Z & W_{2Tx, r2} & Z & Z \\ Z & Z & W_{2Tx, r2} & Z \\ Z & Z & Z & W_{2Tx, r1} \end{bmatrix}, \begin{bmatrix} W_{2Tx, r1} & Z & Z & Z \\ Z & W_{2Tx, r2} & Z & Z \\ Z & Z & W_{2Tx, r1} & Z \\ Z & Z & Z & W_{2Tx, r2} \end{bmatrix},$$

$$\begin{bmatrix} W_{2Tx, r1} & Z & Z & Z \\ Z & W_{2Tx, r1} & Z & Z \\ Z & Z & W_{2Tx, r2} & Z \\ Z & Z & Z & W_{2Tx, r2} \end{bmatrix}, \begin{bmatrix} W_{2Tx, r2} & Z & Z & Z \\ Z & W_{2Tx, r2} & Z & Z \\ Z & Z & W_{2Tx, r2} & Z \\ Z & Z & Z & W_{2Tx, r1} \end{bmatrix},$$

$$\begin{bmatrix} W_{2Tx, r2} & Z & Z & Z \\ Z & W_{2Tx, r2} & Z & Z \\ Z & Z & W_{2Tx, r1} & Z \\ Z & Z & Z & W_{2Tx, r2} \end{bmatrix}, \begin{bmatrix} W_{2Tx, r2} & Z & Z & Z \\ Z & W_{2Tx, r1} & Z & Z \\ Z & Z & W_{2Tx, r2} & Z \\ Z & Z & Z & W_{2Tx, r2} \end{bmatrix},$$
$$\begin{bmatrix} W_{2Tx, r1} & Z & Z & Z \\ Z & W_{2Tx, r2} & Z & Z \\ Z & Z & W_{2Tx, r2} & Z \\ Z & Z & Z & W_{2Tx, r2} \end{bmatrix}, \begin{bmatrix} W_{2Tx, r2} & Z & Z & Z \\ Z & W_{2Tx, r2} & Z & Z \\ Z & Z & W_{2Tx, r2} & Z \\ Z & Z & Z & W_{2Tx, r2} \end{bmatrix}。$$

【0074】 其中 $W_{2Tx,m}$ 是上行 2 個天線埠的層數為 n 的全相干碼字中的矩陣；零矩陣 Z 的行數是 2。

【0075】 本發明實施例提供的方法，通過限制矩陣 W 所對應的天線埠數，以及矩陣 W 和矩陣 Z 組合得到的組合矩陣中不同的行的非零元素個數和/或非零元素個數差，對矩陣 W 和矩陣 Z 任意組合的組合矩陣進行篩選，在保證第一類矩陣能夠支援更多天線埠和更多層的上行平行傳輸的同時，有效控制了候選預編碼矩陣的規模。

【0076】 基於上述任一實施例，第二類矩陣為 $\frac{1}{\sqrt{2}}\begin{bmatrix} A \\ B \end{bmatrix}$ ，其中矩陣 A 、 B 均為上行 $P/2$ 個天線埠的部分相干碼字中的矩陣，或，矩陣 A 、 B 均為上行 $P/2$ 個天線埠的非相干碼字中的矩陣。

【0077】 具體地，在第二類矩陣的構建中，需要參考上行 $P/2$ 個天線埠的部分相干碼字或者非相干碼字。而具體通過何種碼字構建第二類矩陣，依然需要依據終端所擁有的各相干傳輸組內包含的上行天線埠數而定，具體在相干傳輸組有 $P/2$ 個天線埠的情況下， A 、 B 為部分相干碼字中的矩陣，在相干傳輸組中天線埠的數量小於 $P/2$ 的情況下， A 、 B 為非相干碼字中的矩陣。

【0078】 例如，針對終端包括 8 天線埠，具體可拆分 2 個相干傳輸組且每個相干傳輸組有 4 個天線埠的情況，用於構建第二類矩陣的 A、B 為上行 4 個天線埠的部分相干碼字中的矩陣；又例如，針對終端包括 8 個天線埠，具體可拆分 4 個相干傳輸組且每個相干傳輸組有 2 個天線埠的情況，用於構建第二類矩陣的 A、B 為上行 4 個天線埠的非相干碼字中的矩陣。

【0079】 本發明實施例提供的方法，應用部分相干碼字或非相干碼字構建第二類矩陣，由於部分相干碼字和非相干碼字均可以從現有的碼本中直接得到，可以快速、便捷地由此組合得到的候選預編碼矩陣，從而實現支援更多天線埠和更多層的上行平行傳輸，以滿足高輸送量需求。

【0080】 基於上述任一實施例，該候選預編碼矩陣還包括第三類矩陣，該第三類矩陣為每行、每列均只有一個非零元素的矩陣。

【0081】 具體地，考慮到終端中的 P 個上行天線埠中可能不存在可以相干傳輸天線埠，即終端需要進行非相干傳輸的情況，候選預編碼矩陣中也應設置有用於實現更多天線埠和更多層的上行非相干傳輸的預編碼矩陣。本發明實施例中，將此類用於非相干傳輸的預編碼矩陣，記為第三類矩陣。

【0082】 此處，第三類矩陣的每一行只有一個非零元素，且第三類矩陣的每一列只有一個非零元素。預編碼矩陣中包含的第三類矩陣，可以是所有可能的矩陣的集合，也可以是基於預先設定的原則進行篩選後得到的矩陣的集合，本發明實施例對此不作具體限定。

【0083】 本發明實施例提供的方法，提供了用於實現非相干傳輸的第三類矩陣作為候選預編碼矩陣，從而保證無論是部分相干傳輸還是非相干傳，終端均

可以從候選預編碼矩陣中獲取得到合適的預編碼矩陣，以實現更多天線埠和更多層的上行平行傳輸。

【0084】考慮到符合第三類矩陣每行、每列均只有一個非零元素的矩陣數量規模極其龐大，為了從中篩選中更加適合用於上行非相干傳輸的候選預編碼矩陣，基於上述任一實施例，本發明實施例針對各在每行、每列均只有一個非零元素的任意候選矩陣進行了篩選：

該第三類矩陣是在每行、每列均只有一個非零元素的任意候選矩陣的基礎上，通過如下規則中的任意一種或多種選取得到的：

該候選矩陣的非零元素所在的行號連續；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2$ ；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2 - 1$ ；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2 - 2$ ；

其中，該 P 為上行天線埠總數。

【0085】具體地，上述四種規則可以擇一應用以實現第三類矩陣的篩選，也可以選取其中的多個分別應用，並將基於每個規則篩選得到的候選矩陣均作為第三類矩陣，本發明實施例對此不作具體限定。

【0086】上述各規則中，選取非零元素所在行號聯繫的候選矩陣作為第三類矩陣，使得在應用該矩陣進行預編碼處理並發送信號時，所佔用的上行天線埠的序號是連續的，更有利相應上行天線埠配置的便捷性；根據相鄰列的非零元素所在行號的間隔從候選矩陣中篩選第三類矩陣，使得在應用該矩陣進行預編碼處理並發送信號時，相鄰的上行天線埠之間的抗干擾性能更強。

【0087】 本發明實施例提供的方法，通過限制第三類矩陣中非零元素所在行號的連續性、相鄰列的非零元素所在行號的間隔，對候選矩陣進行篩選，在保證第三類矩陣能夠支援更多天線埠和更多層的上行平行傳輸的同時，有效控制了候選預編碼矩陣的規模。

【0088】 基於上述任一實施例，考慮到基於上述方法產生的候選預編碼矩陣數量比較大，會增加候選預編碼矩陣在兩個設備之間傳遞的信令消耗，也會增加選擇最優碼本的演算法複雜度和存儲全部候選預編碼矩陣集合的消耗。為了解決候選預編碼矩陣數量龐大的問題，還可以通過如下步驟規劃限制候選預編碼矩陣的規模：

確定目標候選矩陣數量 M ，並獲取初始預編碼矩陣集合中每 M 個初始預編碼矩陣構成的多個初始矩陣組合；

基於每個初始矩陣組合內每兩個初始預編碼矩陣之間的弦距離，確定每個初始矩陣組合的組內矩陣差異值；

基於該多個初始矩陣組合的組內矩陣差異值，從該多個初始矩陣組合中選取候選矩陣組合，並將該候選矩陣組合中的 M 個初始預編碼矩陣確定為該候選預編碼矩陣。

【0089】 具體地，目標候選矩陣數量 M 即期望最終應用於該上行傳輸方法的候選預編碼矩陣的總數。初始預編碼矩陣集合中包含了大量的初始預編碼矩陣，此處，初始預編碼矩陣集合可以包括第一類矩陣和/或第二類矩陣，還可以既包括第三類矩陣，也包括第一類矩陣和/或第二類矩陣，本發明實施例對此不作具體限定。

【0090】針對數量規模龐大的初始預編碼矩陣集合，可以將 M 作為初始矩陣組合內包括的初始預編碼矩陣的數量詞，從初始預編碼矩陣集合中選取 M 個初始預編碼矩陣以構建初始矩陣組合。可以理解的是，此處的 M 個初始預編碼矩陣可以是任意選取的，由此得到初始矩陣組合涵蓋了所有可能的 M 個初始預編碼矩陣的組合形式。

【0091】在得到各種初始矩陣組合之後，針對其中的每一個初始矩陣組合，均可以計算該初始矩陣組合內的每兩個初始預編碼矩陣之間的差異值，此處兩個初始預編碼矩陣之間的差異值可以表示為兩個初始預編碼矩陣的弦距離。在得到一個初始矩陣組合內的每兩個初始預編碼矩陣之間的弦距離之後，即可基於此確定該初始矩陣組合的組內矩陣差異值，此處的組內矩陣差異值以初始矩陣組合為單位反映整個初始矩陣組合內各初始預編碼矩陣之間的差異大小，組內矩陣差異值可以取初始矩陣組合內每兩個初始預編碼矩陣之間的差異值的均值，也可以取初始矩陣組合內每兩個初始預編碼矩陣之間的差異值的最小值，例如組內矩陣差異值可以取初始矩陣組合內每兩個初始預編碼矩陣之間弦距離的均值，或者，組內矩陣差異值可以取初始矩陣組合內每兩個初始預編碼矩陣之間的弦距離的最小值，本發明實施例對此不作具體限定。

【0092】在得到每個初始矩陣組合的組內矩陣差異值，即可從上述每個初始矩陣組合中選取出組內矩陣差異值最大的初始矩陣組合，作為候選矩陣組合。可以理解的是，組內矩陣差異值越大，則初始矩陣組合內各初始預編碼矩陣之間的差異越大，初始矩陣組合所覆蓋的初始預編碼矩陣的種類特性越多。由此，選取矩陣差異值最大的初始矩陣組合，即在有限的初始預編碼矩陣數量 M 的前提下，盡可能覆蓋最多種類特性的初始預編碼矩陣，以應對各種上行傳輸需求。

【0093】在得到候選矩陣組合之後，即可將候選矩陣組合中的 M 個初始預編碼矩陣確定為候選預編碼矩陣。

【0094】本發明實施例提供的方法，有效限制了候選預編碼矩陣的規模數量，降低了預編碼矩陣選取的演算法複雜度，並且降低了候選預編碼矩陣存儲的消耗。

【0095】基於上述任一實施例，針對於候選預編碼矩陣數量規模的限制，各層可以按照如下方法刪減候選預編碼矩陣到合理的個數 M 。

Step1. 從初始預編碼矩陣集合中選出所有的 M 個初始預編碼矩陣的組合，即初始矩陣組合；

Step2. 遍歷所有組合，對於每個組合，從 M 個初始預編碼矩陣中選擇 2 個初始預編碼矩陣的所有組合共有 C_N^2 種，計算每兩個初始預編碼矩陣之間的差異值，即每兩個初始預編碼矩陣之間弦距離 $d(w_i, w_j) = \frac{1}{\sqrt{2}} \|w_i w_i^H - w_j w_j^H\|_F$ 。然後再計算這 C_N^2 個弦距離的最小值作為組合的組內矩陣差異值。由此，每個組合對應有一個組內矩陣差異值，即弦距離最小值。

Step3. 遍歷所有組合，選出組內矩陣差異值最大的組合，即為該層的最終應用的候選矩陣組合，其包含 M 個初始預編碼矩陣，此 M 個初始預編碼矩陣即最終應用於該層的候選預編碼矩陣。

【0096】基於上述任一實施例，圖 2 是本發明實施例提供上行傳輸方法的流程示意圖之二，如圖 2 所示，該方法的執行主體為網路設備，該方法包括：

步驟 210，基於候選預編碼矩陣中的一個預編碼矩陣，生成預編碼矩陣指示資訊，該候選預編碼矩陣包括第一類矩陣和/或第二類矩陣，該第一類矩陣基於全相干碼字和零矩陣確定，該第二類矩陣基於部分相干碼字或非相干碼字確定。

【0097】 具體地，候選預編碼矩陣即用於上行傳輸的碼本中可用於上行傳輸的預編碼矩陣，候選預編碼矩陣可以是多個，且上行傳輸的碼本中可以包含用於實現部分相干傳輸的候選預編碼矩陣，也可以包含用於實現非相干傳輸的候選預編碼矩陣。

【0098】 為了能夠支援更多天線埠和更多層的上行平行傳輸，本發明實施例中的候選預編碼矩陣至少包括第一類矩陣和/或第二類矩陣，此處的第一類矩陣和第二類矩陣均是用於上行 P 個天線埠的部分相干傳輸的預編碼矩陣， P 為終端所包含的上行天線埠總數。

【0099】 其中，第一類矩陣為全相干碼字和零矩陣組合任意而成的預編碼矩陣。此處，全相干碼字對應的上行天線埠數與終端所擁有的各相干傳輸組內包含的上行天線埠數相關，例如，相干傳輸組內包含 4 個上行天線埠的情況，用於構成第一類矩陣的全相干碼字可以是上行 4 天線的全相干碼字，也可以是上行 2 天線的全相干碼字，還可以既包括上行 4 天線的全相干碼字，也包括上行 2 天線的全相干碼字。

【0100】 第二類矩陣基於部分相干碼字或非相干碼字確定，進一步地，第二類矩陣可以是在兩個部分相干碼字拼接的基礎上確定的，第二類矩陣也可以是在兩個非相干碼字拼接的基礎上確定的。而具體在確定第二類矩陣時，應用部分相干碼字還是非相干碼字，可以根據終端所擁有的各相干傳輸組內包含的上行天線埠數相關，例如相干傳輸組內包含 4 個上行天線埠的情況，用於構建第二

類矩陣的可以是兩個上行 4 個天線埠的部分相干碼字；相干傳輸組內包含 2 個上行天線埠的情況，用於構建第二類矩陣的可以是兩個上行 4 個天線埠的非相干碼字。

【0101】可以理解的是，無論是第一類矩陣還是第二類矩陣，都可以基於現有碼本中的全相干碼字，或者基於現有碼本中的部分相干碼字或非相干碼字進行組合得到，由此，在設計針對支援更多天線埠和更多層的上行平行傳輸的碼本時，應用現有的支援較少天線埠和較少層的上行平行傳輸的碼本中的碼字即可實現，例如，在設計 8 個天線埠 8 層的上行平行傳輸的候選預編碼矩陣時，可以應用 4 個天線埠 4 層的上行平行傳輸的碼本中的碼字。

【0102】在碼本足以提供豐富的能夠支援更多天線埠和更多層的上行平行傳輸的候選預編碼矩陣的情況下，網路設備可以從候選預編碼矩陣中選取一個預編碼矩陣，並生成用於指示該預編碼矩陣的預編碼矩陣指示資訊。此處預編碼矩陣指示資訊用於指示上行傳輸所應用的預編碼矩陣，預編碼矩陣指示資訊可以攜帶用於上行傳輸的預編碼矩陣的索引。

【0103】步驟 220，將該預編碼矩陣指示資訊發送到終端，該預編碼矩陣指示資訊用於指示該預編碼矩陣，該預編碼矩陣用於進行上行傳輸。

【0104】具體地，網路設備可以將生成的預編碼矩陣指示資訊發送到終端。終端在接收到預編碼矩陣指示資訊之後，可以從候選預編碼矩陣中選取出預編碼矩陣指示資訊所指示的候選預編碼矩陣，作為後續進行上行傳輸的預編碼矩陣。在確定用於上行傳輸的預編碼矩陣之後，終端可以應用預編碼矩陣，對待發送的資訊進行預編碼操作，並發送預編碼操作後的資訊，由此實現上行傳輸。

【0105】 本發明實施例提供的方法，應用基於全相干碼字和零矩陣確定的第一類矩陣，和/或，基於部分相干碼字或非相干碼字確定的第二類矩陣，形成候選預編碼矩陣，以便於從中確定預編碼矩陣進行上行傳輸的預編碼。由於全相干碼字、部分相干碼字和非相干碼字均可以從現有的碼本中直接得到，可以快速、便捷地由此組合得到的候選預編碼矩陣，從而實現支援更多天線埠和更多層的上行平行傳輸，以滿足高輸送量需求。

【0106】 基於上述任一實施例，該第一類矩陣為矩陣 W 和矩陣 Z 的組合；在每個相干傳輸組內有 2^N 個上行天線埠的情況下，該矩陣 W 包括上行 2^i 個天線埠的全相干碼字中的矩陣，該矩陣 Z 包括行數為 2^i 的零矩陣；其中， N 為正整數，且 $N < \log_2 P$ ， P 為上行天線埠總數， i 的取值為 1 至 N 中的至少一個整數。

【0107】 具體地，終端用於上行傳輸的天線埠可以根據相干傳輸能力劃分相干傳輸組，每個相干傳輸組內的上行天線埠數量是一致的。例如 8 個天線埠可以劃分為 2 個相干傳輸組，每個相干傳輸組內有 4 個上行天線埠，又例如 8 個天線埠可以劃分為 4 個相干傳輸組，每個相干傳輸組內有 2 個上行天線埠；還例如，16 個天線埠可以劃分為 2 個相干傳輸組，每個相干傳輸組內有 8 個上行天線埠，本發明實施例不對此作具體限定。

【0108】 可以理解的是，每個相干傳輸組內至少存在 2 個上行天線埠，相干傳輸組記憶體在的上行天線埠數為 2 的指數，例如 2、4、8 等，且各相干傳輸組中存在的上行天線埠數小於終端的上行天線埠總數 P 。由此，每個相干傳輸組內可以有 2^N 個上行天線埠，此處的 N 為正整數，並且考慮到部分相干的情況，上行傳輸的天線埠至少分為兩個相干傳輸組，故 $N < \log_2 P$ 。

【0109】在此情況下，針對於第一類矩陣的構建，全相干碼字和零矩陣需要符合如下條件：

第一類矩陣為上行 2^i 個天線埠的全相干碼字 W 與行數為 2^i 的零矩陣 Z 的任意組合。

【0110】此處， i 的取值受 N 的限制，即， i 可以是 1 至 N 中的一個或者多個整數。換而言之，在每個相干傳輸組內有 2^N 個上行天線埠的情況下，用於構建第一類矩陣的矩陣 W 可以包括 2 至 2^N 中每個 2 的指數的天線埠的全相干碼字中的矩陣，矩陣 Z 可以包括行數為 2 至 2^N 中每個 2 的指數的零矩陣。

【0111】本發明實施例提供的方法，通過矩陣 W 和矩陣 Z 的組合構建第一類矩陣，由於矩陣 W 是可以從現有的碼本中直接得到全相干碼字中的矩陣，而矩陣 Z 是可以直接構建的矩陣，此兩者的獲取難度都很低，基於此兩者組合得到第一類矩陣的成本很低，且可以得到豐富多樣的能夠支援更多天線埠和更多層的上行平行傳輸的第一類矩陣，提高了預編碼矩陣選取的靈活性。

【0112】考慮到任意組合所得的第一類矩陣的數量規模極其龐大，為了從中篩選中更加適合用於上行部分相干傳輸的候選預編碼矩陣，基於上述任一實施例，本發明實施例針對矩陣 W 和矩陣 Z 的任意組合進行了篩選：

在每個相干傳輸組內有 2^K 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則中的至少一種選取得到的：

該矩陣 W 為上行 2^K 個天線埠的全相干碼字中的矩陣，且該組合矩陣不同行的非零元素個數差小於等於 1；或，

該矩陣 W 為上行 2^j 個天線埠的全相干碼字中的矩陣，且該組合矩陣每行的非零元素個數小於等於 2；

其中， K 為整數，且 $1 < K < \log_2 P$ ； j 的取值為 1 至 K 中的至少一個整數；

在每個相干傳輸組內有 2 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則選取得到的：

該組合矩陣中每行的非零元素個數小於等於 2，且，該組合矩陣中不同行非零元素個數差小於等於 1。

【0113】具體地，針對 N 的取值，可以進一步劃分為兩種情況，一種是 N 為大於 1 的整數，即 $1 < N < \log_2 P$ ，此時將 N 記為 K ，即 K 為整數，且 $1 < K < \log_2 P$ ；另一種是 N 為 1，此時 $2^N=2$ 。

【0114】針對第一種情況，即每個相干傳輸組內有 2^K 個上行天線埠， $2^K \geq 4$ 的情況，此時可應用如下規則對矩陣 W 和矩陣 Z 的任意組合所得的組合矩陣進行選取以獲取第一類矩陣：

矩陣 W 為上行 2^K 個天線埠的全相干碼字中的矩陣，且該組合矩陣不同行的非零元素個數差小於等於 1。

【0115】通過如上規則選取得到的第一類矩陣，由於不同行的非零元素個數差小於等於 1，能夠有效限制在上行傳輸時不同天線埠的發射功率差，從而平衡各天線埠的發射功率。

【0116】針對第一種情況，即每個相干傳輸組內有 2^K 個上行天線埠， $2^K \geq 4$ 的情況，此時還可應用如下規則對矩陣 W 和矩陣 Z 的任意組合所得的組合矩陣進行選取以獲取第一類矩陣：

該矩陣 W 為上行 2^j 個天線埠的全相干碼字中的矩陣，且該組合矩陣每行的非零元素個數小於等於 2， j 的取值為 1 至 K 中的至少一個整數。

【0117】 通過上述規則選取得到的第一類矩陣，由於每行的非零元素個數均小於等於 2，能夠保證低立方度量（cubic metric），從而使得終端側的功率放大器效率得到保障。

【0118】 針對第二種情況，即每個相干傳輸組內有 2 個上行天線埠的情況，此時可應用如下規則對矩陣 W 和矩陣 Z 的任意組合所得的組合矩陣進行選取以獲取第一類矩陣：

組合矩陣中每行的非零元素個數小於等於 2，且，組合矩陣中不同行非零元素個數差小於等於 1。

【0119】 此處，通過限制每行的非零元素的個數，以及不同行的非零元素的個數差，能夠有效限制在上行傳輸時不同天線埠的發射功率，從而平衡各天線埠的發射功率。

【0120】 本發明實施例提供的方法，通過限制矩陣 W 所對應的天線埠數，以及矩陣 W 和矩陣 Z 組合得到的組合矩陣中不同的行的非零元素個數和/或非零元素個數差，對矩陣 W 和矩陣 Z 任意組合的組合矩陣進行篩選，在保證第一類矩陣能夠支援更多天線埠和更多層的上行平行傳輸的同時，有效控制了候選預編碼矩陣的規模。

【0121】 基於上述任一實施例，該第二類矩陣為 $\frac{1}{\sqrt{2}} \begin{bmatrix} A \\ B \end{bmatrix}$ ，其中矩陣 A 、 B 均為上行 $P/2$ 個天線埠的部分相干碼字中的矩陣，或，矩陣 A 、 B 均為上行 $P/2$ 個天線埠的非相干碼字中的矩陣。

【0122】 具體地，在第二類矩陣的構建中，需要參考上行 $P/2$ 個天線埠的部分相干碼字或者非相干碼字。而具體通過何種碼字構建第二類矩陣，依然需要依據終端所擁有的各相干傳輸組內包含的上行天線埠數而定，具體在相干傳輸組有 $P/2$ 個天線埠的情況下， A 、 B 為部分相干碼字中的矩陣，在相干傳輸組中天線埠的數量小於 $P/2$ 的情況下， A 、 B 為非相干碼字中的矩陣。

【0123】 本發明實施例提供的方法，應用部分相干碼字或非相干碼字構建第二類矩陣，由於部分相干碼字和非相干碼字均可以從現有的碼本中直接得到，可以快速、便捷地由此組合得到的候選預編碼矩陣，從而實現支援更多天線埠和更多層的上行平行傳輸，以滿足高輸送量需求。

【0124】 基於上述任一實施例，該候選預編碼矩陣還包括第三類矩陣，該第三類矩陣為每行、每列均只有一個非零元素的矩陣。

【0125】 具體地，考慮到終端中的 P 個上行天線埠中可能不存在可以相干傳輸天線埠，即終端需要進行非相干傳輸的情況，候選預編碼矩陣中也應設置有用於實現更多天線埠和更多層的上行非相干傳輸的預編碼矩陣。本發明實施例中，將此類用於非相干傳輸的預編碼矩陣，記為第三類矩陣。

【0126】 此處，第三類矩陣的每一行只有一個非零元素，且第三類矩陣的每一列只有一個非零元素。預編碼矩陣中包含的第三類矩陣，可以是所有可能的矩陣的集合，也可以是基於預先設定的原則進行篩選後得到的矩陣的集合，本發明實施例對此不作具體限定。

【0127】 本發明實施例提供的方法，提供了用於實現非相干傳輸的第三類矩陣作為候選預編碼矩陣，從而保證無論是部分相干傳輸還是非相干傳，終端均

可以從候選預編碼矩陣中獲取得到合適的預編碼矩陣，以實現更多天線埠和更多層的上行平行傳輸。

【0128】考慮到符合第三類矩陣每行、每列均只有一個非零元素的矩陣數量規模極其龐大，為了從中篩選中更加適合用於上行非相干傳輸的候選預編碼矩陣，基於上述任一實施例，本發明實施例針對各在每行、每列均只有一個非零元素的任意候選矩陣進行了篩選：

該第三類矩陣是在每行、每列均只有一個非零元素的任意候選矩陣的基礎上，通過如下規則中的任意一種或多種選取得到的：

該候選矩陣的非零元素所在的行號連續；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2$ ；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2 - 1$ ；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2 - 2$ ；

其中，該 P 為上行天線埠總數。

【0129】具體地，上述四種規則可以擇一應用以實現第三類矩陣的篩選，也可以選取其中的多個分別應用，並將基於每個規則篩選得到的候選矩陣均作為第三類矩陣，本發明實施例對此不作具體限定。

【0130】上述各規則中，選取非零元素所在行號聯繫的候選矩陣作為第三類矩陣，使得在應用該矩陣進行預編碼處理並發送信號時，所佔用的上行天線埠的序號是連續的，更有利相應上行天線埠配置的便捷性；根據相鄰列的非零元素所在行號的間隔從候選矩陣中篩選第三類矩陣，使得在應用該矩陣進行預編碼處理並發送信號時，相鄰的上行天線埠之間的抗干擾性能更強。

【0131】 本發明實施例提供的方法，通過限制第三類矩陣中非零元素所在行號的連續性、相鄰列的非零元素所在行號的間隔，對候選矩陣進行篩選，在保證第三類矩陣能夠支援更多天線埠和更多層的上行平行傳輸的同時，有效控制了候選預編碼矩陣的規模。

【0132】 基於上述任一實施例，考慮到基於上述方法產生的候選預編碼矩陣數量比較大，會增加候選預編碼矩陣在兩個設備之間傳遞的信令消耗，也會增加選擇碼本的演算法複雜度和存儲全部候選預編碼矩陣集合的消耗。為了解決候選預編碼矩陣數量龐大的問題，還可以通過如下步驟規劃限制候選預編碼矩陣的規模：

確定目標候選矩陣數量 M ，並獲取初始預編碼矩陣集合中每 M 個初始預編碼矩陣構成的多個初始矩陣組合；

基於每個初始矩陣組合內每兩個初始預編碼矩陣之間的弦距離，確定每個初始矩陣組合的組內矩陣差異值；

基於該多個初始矩陣組合的組內矩陣差異值，從該多個初始矩陣組合中選取候選矩陣組合，並將該候選矩陣組合中的 M 個初始預編碼矩陣確定為該候選預編碼矩陣。

【0133】 具體地，目標候選矩陣數量 M 即期望最終應用於該上行傳輸方法的候選預編碼矩陣的總數。初始預編碼矩陣集合中包含了大量的初始預編碼矩陣，此處，初始預編碼矩陣集合可以包括第一類矩陣和/或第二類矩陣，還可以既包括第三類矩陣，也包括第一類矩陣和/或第二類矩陣，本發明實施例對此不作具體限定。

【0134】針對數量規模龐大的初始預編碼矩陣集合，可以將 M 作為初始矩陣組合內包括的初始預編碼矩陣的數量詞，從初始預編碼矩陣集合中選取 M 個初始預編碼矩陣以構建初始矩陣組合。可以理解的是，此處的 M 個初始預編碼矩陣可以是任意選取的，由此得到初始矩陣組合涵蓋了所有可能的 M 個初始預編碼矩陣的組合形式。

【0135】在得到各種初始矩陣組合之後，針對其中的每一個初始矩陣組合，均可以計算該初始矩陣組合內的每兩個初始預編碼矩陣之間的差異值，此處兩個初始預編碼矩陣之間的差異值可以表示為兩個初始預編碼矩陣的弦距離。在得到一個初始矩陣組合內的每兩個初始預編碼矩陣之間的弦距離之後，即可基於此確定該初始矩陣組合的組內矩陣差異值，此處的組內矩陣差異值以初始矩陣組合為單位反映整個初始矩陣組合內各初始預編碼矩陣之間的差異大小，組內矩陣差異值可以取初始矩陣組合內每兩個初始預編碼矩陣之間的差異值的均值，也可以取初始矩陣組合內每兩個初始預編碼矩陣之間的差異值的最小值，本發明實施例對此不作具體限定。

【0136】在得到每個初始矩陣組合的組內矩陣差異值，即可從上述每個初始矩陣組合中選取出組內矩陣差異值最大的初始矩陣組合，作為候選矩陣組合。可以理解的是，組內矩陣差異值越大，則初始矩陣組合內各初始預編碼矩陣之間的差異越大，初始矩陣組合所覆蓋的初始預編碼矩陣的種類特性越多。由此，選取矩陣差異值最大的初始矩陣組合，即在有限的初始預編碼矩陣數量 M 的前提下，盡可能覆蓋最多種類特性的初始預編碼矩陣，以應對各種上行傳輸需求。

【0137】在得到候選矩陣組合之後，即可將候選矩陣組合中的 M 個初始預編碼矩陣確定為候選預編碼矩陣。

【0138】 本發明實施例提供的方法，有效限制了候選預編碼矩陣的規模數量，降低了預編碼矩陣選取的演算法複雜度，並且降低了候選預編碼矩陣存儲的消耗。

【0139】 實施例一：

本發明提供一種基於上行非相干傳輸碼本的上行傳輸方法，應用於 8 個上行天線埠的終端，包括如下步驟：

1、終端按照如下方式獲取各層的非相干傳輸預編碼矩陣集合，即各層的第三類矩陣的集合。

所有層的第三類矩陣的集合可以作為上行非相干傳輸碼本，存儲於終端中。

第三類矩陣獲取規則包括：

第三類矩陣每一列只有一個非零元素，每一行只有一個非零元素；並且：

Rank=1 時，所有可能的每行、每列均只有一個非零元素的候選矩陣作為第三類矩陣構成一層的碼本，即一層的第三類矩陣共 8 個，見表 1 示出的上行非相干傳輸碼本。

Rank=2 時，在所有可能的候選矩陣中，按照相鄰列的非零元素所在的行號間隔是 4 的規則進行刪減，得到 4 個第三類矩陣，見表 1 示出的上行非相干傳輸碼本。

Rank=3 時，在所有可能的候選矩陣中，按照相鄰列的非零元素所在的行號間隔是 3 的規則進行刪減，得到 2 個第三類矩陣，見表 1 示出的上行非相干傳輸碼本。

Rank=4 時，在所有可能的候選矩陣中，按照相鄰列的非零元素所在的行號間隔是 2 的規則進行刪減，得到 2 個第三類矩陣，見表 1 示出的上行非相干傳輸碼本。

Rank=5~7 時，在所有可能的候選矩陣中，按照非零元素所在的行號連續的規則進行刪減，每層得到 1 個第三類矩陣，見表 1 示出的上行非相干傳輸碼本。

Rank=8 時，預編碼矩陣只有 1 個，見表 1 示出的上行非相干傳輸碼本。

- 2、終端接收網路設備指示的預編碼矩陣指示資訊，此處的預編碼矩陣指示資訊具體可以是預編碼矩陣索引。
- 3、對於沒有天線埠可以進行相干傳輸的終端，根據預編碼矩陣指示資訊指示的預編碼矩陣索引，在上述非相干傳輸碼本中找到相應的預編碼矩陣，對資料進行預編碼。

【0140】 實施例二：

本發明提供一種基於上行非相干傳輸碼本的上行傳輸方法，應用於 8 個上行天線埠的終端，包括如下步驟：

- 1、網路設備按照如下方式獲取各層的非相干傳輸預編碼矩陣集合，即各層的第三類矩陣的集合。所有層的第三類矩陣的集合可以作為上行非相干傳輸碼本，存儲於網路設備中。

第三類矩陣獲取規則與實施例一相同，此處不作贅述。

- 2、如果終端上報的能力僅支援非相干傳輸，則網路設備從上述非相干傳輸碼本中選擇預編碼矩陣，並生成攜帶了預編碼矩陣的索引的預編碼矩陣指示資訊。
- 3、網路設備將此預編碼矩陣指示資訊發送給終端。

表 1.上行非相干傳輸碼本

層數	非相干預編碼矩陣（第三類矩陣）							
1 層	$\frac{1}{\sqrt{8}}\begin{bmatrix}1\\0\\0\\0\\0\\0\\0\\0\end{bmatrix}$	$\frac{1}{\sqrt{8}}\begin{bmatrix}0\\1\\0\\0\\0\\0\\0\\0\end{bmatrix}$	$\frac{1}{\sqrt{8}}\begin{bmatrix}0\\0\\1\\0\\0\\0\\0\\0\end{bmatrix}$	$\frac{1}{\sqrt{8}}\begin{bmatrix}0\\0\\0\\1\\0\\0\\0\\0\end{bmatrix}$	$\frac{1}{\sqrt{8}}\begin{bmatrix}0\\0\\0\\0\\1\\0\\0\\0\end{bmatrix}$	$\frac{1}{\sqrt{8}}\begin{bmatrix}0\\0\\0\\0\\0\\1\\0\\0\end{bmatrix}$	$\frac{1}{\sqrt{8}}\begin{bmatrix}0\\0\\0\\0\\0\\0\\1\\0\end{bmatrix}$	$\frac{1}{\sqrt{8}}\begin{bmatrix}0\\0\\0\\0\\0\\0\\0\\1\end{bmatrix}$
2 層	$\frac{1}{\sqrt{8}}\begin{bmatrix}1 & 0 \\ 0 & 0 \\ 0 & 0 \\ 0 & 0 \\ 0 & 1 \\ 0 & 0 \\ 0 & 0 \\ 0 & 0\end{bmatrix}$	$\frac{1}{\sqrt{8}}\begin{bmatrix}0 & 0 \\ 1 & 0 \\ 0 & 0 \\ 0 & 0 \\ 0 & 0 \\ 0 & 1 \\ 0 & 0 \\ 0 & 0\end{bmatrix}$	$\frac{1}{\sqrt{8}}\begin{bmatrix}0 & 0 \\ 0 & 0 \\ 1 & 0 \\ 0 & 0 \\ 0 & 0 \\ 0 & 0 \\ 0 & 1 \\ 0 & 0\end{bmatrix}$	$\frac{1}{\sqrt{8}}\begin{bmatrix}0 & 0 \\ 0 & 0 \\ 0 & 0 \\ 1 & 0 \\ 0 & 0 \\ 0 & 0 \\ 0 & 0 \\ 0 & 1\end{bmatrix}$				
3 層	$\frac{1}{\sqrt{8}}\begin{bmatrix}1 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 1 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 1 \\ 0 & 0 & 0\end{bmatrix}$	$\frac{1}{\sqrt{8}}\begin{bmatrix}0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 1 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 1\end{bmatrix}$						
4 層	$\frac{1}{\sqrt{8}}\begin{bmatrix}1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0\end{bmatrix}$	$\frac{1}{\sqrt{8}}\begin{bmatrix}0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1\end{bmatrix}$						
5 層	$\frac{1}{\sqrt{8}}\begin{bmatrix}1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0\end{bmatrix}$							
6 層	$\frac{1}{\sqrt{8}}\begin{bmatrix}1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0\end{bmatrix}$							
7 層	$\frac{1}{\sqrt{8}}\begin{bmatrix}1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0\end{bmatrix}$							
8 層	$\frac{1}{\sqrt{8}}\begin{bmatrix}1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1\end{bmatrix}$							

【0141】 實施例三：

本發明提供一種基於上行部分相干傳輸碼本的上行傳輸方法，應用於 8 個上行天線埠的終端，該方法包括：

- 1、終端有 2 個相干傳輸組且每個相干傳輸組都有 4 個天線埠，終端可以按照如下方式產生各層的部分相干傳輸預編碼矩陣集合，即各層的第一類矩陣的集合。所有層的第一類矩陣的集合作為表 2 示出的上行部分相干傳輸碼本，存儲於終端中。

第一類矩陣獲取規則包括：

第一類矩陣由非零元素構成的矩陣 W 和零元素矩陣 Z 任意組合而成。第一類矩陣每一列僅有一個相干傳輸組對應的元素全為非零，其餘相干傳輸組對應的元素全為 0。

下式中， $W_{4Tx, rank n}$ 是當前上行 4 個天線埠 UL 4Tx 系統 rank n 的全相干碼字，維度是 $4*n$ 。

Rank=1 時， $W_{4Tx,rank1} = \begin{bmatrix} x_1 \\ x_2 \\ x_3 \\ x_4 \end{bmatrix}$ ，則 UL 4Tx 一層的第一類矩陣可以包括 $\begin{bmatrix} x_1 \\ x_2 \\ 0 \\ 0 \\ x_3 \\ x_4 \\ 0 \\ 0 \end{bmatrix}$ 和

/或 $\begin{bmatrix} 0 \\ 0 \\ x_1 \\ x_2 \\ 0 \\ 0 \\ x_3 \\ x_4 \end{bmatrix}$ 。

Rank=2 時， $W_{4Tx,rank1} = \begin{bmatrix} x_1 \\ x_2 \\ x_3 \\ x_4 \end{bmatrix}$ ，則 UL 4Tx 兩層的第一類矩陣可以是 $\begin{bmatrix} x_1 & 0 \\ x_2 & 0 \\ 0 & x_1 \\ 0 & x_2 \\ x_3 & 0 \\ x_4 & 0 \\ 0 & x_3 \\ 0 & x_4 \end{bmatrix}$ 。

Rank=3 時， $W_{4Tx,rank2} = \begin{bmatrix} x_{11,r2} & x_{21,r2} \\ x_{12,r2} & x_{22,r2} \\ x_{13,r2} & x_{23,r2} \\ x_{14,r2} & x_{24,r2} \end{bmatrix}$ ， $W_{4Tx,rank1} = \begin{bmatrix} x_1 \\ x_2 \\ x_3 \\ x_4 \end{bmatrix}$ ，則 UL 4Tx 三層

的第一類矩陣可以包括 $\begin{bmatrix} x_{11,r2} & x_{21,r2} & 0 \\ x_{12,r2} & x_{22,r2} & 0 \\ 0 & 0 & x_1 \\ 0 & 0 & x_2 \\ x_{13,r2} & x_{23,r2} & 0 \\ x_{14,r2} & x_{24,r2} & 0 \\ 0 & 0 & x_3 \\ 0 & 0 & x_4 \end{bmatrix}$ 和/或 $\begin{bmatrix} x_1 & 0 & 0 \\ x_2 & 0 & 0 \\ 0 & x_{11,r2} & x_{21,r2} \\ 0 & x_{12,r2} & x_{22,r2} \\ x_3 & 0 & 0 \\ x_4 & 0 & 0 \\ 0 & x_{13,r2} & x_{23,r2} \\ 0 & x_{14,r2} & x_{24,r2} \end{bmatrix}$ 。

Rank=4 時， $W_{4Tx,rank2} = \begin{bmatrix} x_{11,r2} & x_{21,r2} \\ x_{12,r2} & x_{22,r2} \\ x_{13,r2} & x_{23,r2} \\ x_{14,r2} & x_{24,r2} \end{bmatrix}$ ，則 UL 4Tx 四層的第一類矩陣可以是

$\begin{bmatrix} x_{11,r2} & x_{21,r2} & 0 & 0 \\ x_{12,r2} & x_{22,r2} & 0 & 0 \\ 0 & 0 & x_{11,r2} & x_{21,r2} \\ 0 & 0 & x_{12,r2} & x_{22,r2} \\ x_{13,r2} & x_{23,r2} & 0 & 0 \\ x_{14,r2} & x_{24,r2} & 0 & 0 \\ 0 & 0 & x_{13,r2} & x_{23,r2} \\ 0 & 0 & x_{14,r2} & x_{24,r2} \end{bmatrix}$ 。其中，1、3 列，以及 2、4 列選用的非零矩陣

$W_{4Tx,rank2}$ 可以相同，也可以不同。

Rank=5 時， $W_{4Tx,rank2} = \begin{bmatrix} x_{11,r2} & x_{21,r2} \\ x_{12,r2} & x_{22,r2} \\ x_{13,r2} & x_{23,r2} \\ x_{14,r2} & x_{24,r2} \end{bmatrix}$ ， $W_{4Tx,rank3} = \begin{bmatrix} x_{11,r3} & x_{21,r3} & x_{31,r3} \\ x_{12,r3} & x_{22,r3} & x_{32,r3} \\ x_{13,r3} & x_{23,r3} & x_{33,r3} \\ x_{14,r3} & x_{24,r3} & x_{34,r3} \end{bmatrix}$ ，

則 UL 4Tx 五層的第一類矩陣可以是 $\begin{bmatrix} x_{11,r3} & x_{21,r3} & x_{31,r3} & 0 & 0 \\ x_{12,r3} & x_{22,r3} & x_{32,r3} & 0 & 0 \\ 0 & 0 & 0 & x_{11,r2} & x_{21,r2} \\ 0 & 0 & 0 & x_{12,r2} & x_{22,r2} \\ x_{13,r3} & x_{23,r3} & x_{33,r3} & 0 & 0 \\ x_{14,r3} & x_{24,r3} & x_{34,r3} & 0 & 0 \\ 0 & 0 & 0 & x_{13,r2} & x_{23,r2} \\ 0 & 0 & 0 & x_{14,r2} & x_{24,r2} \end{bmatrix}$ 和/

或 $\begin{bmatrix} x_{11,r2} & x_{21,r2} & 0 & 0 & 0 \\ x_{12,r2} & x_{22,r2} & 0 & 0 & 0 \\ 0 & 0 & x_{11,r3} & x_{21,r3} & x_{31,r3} \\ 0 & 0 & x_{12,r3} & x_{22,r3} & x_{32,r3} \\ x_{13,r2} & x_{23,r2} & 0 & 0 & 0 \\ x_{14,r2} & x_{24,r2} & 0 & 0 & 0 \\ 0 & 0 & x_{13,r3} & x_{23,r3} & x_{33,r3} \\ 0 & 0 & x_{14,r3} & x_{24,r3} & x_{34,r3} \end{bmatrix}$ 。

Rank=6 時， $W_{4Tx,rank3} = \begin{bmatrix} x_{11,r3} & x_{21,r3} & x_{31,r3} \\ x_{12,r3} & x_{22,r3} & x_{32,r3} \\ x_{13,r3} & x_{23,r3} & x_{33,r3} \\ x_{14,r3} & x_{24,r3} & x_{34,r3} \end{bmatrix}$ ，則 UL 4Tx 六層的第一類矩陣

可以是 $\begin{bmatrix} x_{11,r3} & x_{21,r3} & x_{31,r3} & 0 & 0 & 0 \\ x_{12,r3} & x_{22,r3} & x_{32,r3} & 0 & 0 & 0 \\ 0 & 0 & 0 & x_{11,r3} & x_{21,r3} & x_{31,r3} \\ 0 & 0 & 0 & x_{12,r3} & x_{22,r3} & x_{32,r3} \\ x_{13,r3} & x_{23,r3} & x_{33,r3} & 0 & 0 & 0 \\ x_{14,r3} & x_{24,r3} & x_{34,r3} & 0 & 0 & 0 \\ 0 & 0 & 0 & x_{13,r3} & x_{23,r3} & x_{33,r3} \\ 0 & 0 & 0 & x_{14,r3} & x_{24,r3} & x_{34,r3} \end{bmatrix}$ 。其中，1、4 列，2、5 列，

以及 3、6 列選用的非零矩陣 $W_{4Tx,rank3}$ 可以相同，也可以不同。

Rank=7 時， $W_{4Tx,rank3} = \begin{bmatrix} x_{11,r3} & x_{21,r3} & x_{31,r3} \\ x_{12,r3} & x_{22,r3} & x_{32,r3} \\ x_{13,r3} & x_{23,r3} & x_{33,r3} \\ x_{14,r3} & x_{24,r3} & x_{34,r3} \end{bmatrix}$ ， $W_{4Tx,rank4} =$

$\begin{bmatrix} x_{11,r4} & x_{21,r4} & x_{31,r4} & x_{41,r4} \\ x_{12,r4} & x_{22,r4} & x_{32,r4} & x_{42,r4} \\ x_{13,r4} & x_{23,r4} & x_{33,r4} & x_{43,r4} \\ x_{14,r4} & x_{24,r4} & x_{34,r4} & x_{44,r4} \end{bmatrix}$ ，則 UL 4Tx 七層的第一類矩陣可以是

$$\begin{bmatrix} x_{11,r4} & x_{21,r4} & x_{31,r4} & x_{41,r4} & 0 & 0 & 0 \\ x_{12,r4} & x_{22,r4} & x_{32,r4} & x_{42,r4} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{11,r3} & x_{21,r3} & x_{31,r3} \\ 0 & 0 & 0 & 0 & x_{12,r3} & x_{22,r3} & x_{32,r3} \\ x_{13,r4} & x_{23,r4} & x_{33,r4} & x_{43,r4} & 0 & 0 & 0 \\ x_{14,r4} & x_{24,r4} & x_{34,r4} & x_{44,r4} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{13,r3} & x_{23,r3} & x_{33,r3} \\ 0 & 0 & 0 & 0 & x_{14,r3} & x_{24,r3} & x_{34,r3} \end{bmatrix}$$

和 / 或

$$\begin{bmatrix} x_{11,r3} & x_{21,r3} & x_{31,r3} & 0 & 0 & 0 & 0 \\ x_{12,r3} & x_{22,r3} & x_{32,r3} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & x_{11,r4} & x_{21,r4} & x_{31,r4} & x_{41,r4} \\ 0 & 0 & 0 & x_{12,r4} & x_{22,r4} & x_{32,r4} & x_{42,r4} \\ x_{13,r3} & x_{23,r3} & x_{33,r3} & 0 & 0 & 0 & 0 \\ x_{14,r3} & x_{24,r3} & x_{34,r3} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & x_{13,r4} & x_{23,r4} & x_{33,r4} & x_{43,r4} \\ 0 & 0 & 0 & x_{14,r4} & x_{24,r4} & x_{34,r4} & x_{44,r4} \end{bmatrix}。$$

Rank=8 時， $W_{4Tx,rank4} = \begin{bmatrix} x_{11,r4} & x_{21,r4} & x_{31,r4} & x_{41,r4} \\ x_{12,r4} & x_{22,r4} & x_{32,r4} & x_{42,r4} \\ x_{13,r4} & x_{23,r4} & x_{33,r4} & x_{43,r4} \\ x_{14,r4} & x_{24,r4} & x_{34,r4} & x_{44,r4} \end{bmatrix}$ ，則 UL4Tx 八層的第一

類矩陣可以是

$$\begin{bmatrix} x_{11,r4} & x_{21,r4} & x_{31,r4} & x_{41,r4} & 0 & 0 & 0 & 0 \\ x_{12,r4} & x_{22,r4} & x_{32,r4} & x_{42,r4} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{11,r4} & x_{21,r4} & x_{31,r4} & x_{41,r4} \\ 0 & 0 & 0 & 0 & x_{12,r4} & x_{22,r4} & x_{32,r4} & x_{42,r4} \\ x_{13,r4} & x_{23,r4} & x_{33,r4} & x_{43,r4} & 0 & 0 & 0 & 0 \\ x_{14,r4} & x_{24,r4} & x_{34,r4} & x_{44,r4} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{13,r4} & x_{23,r4} & x_{33,r4} & x_{43,r4} \\ 0 & 0 & 0 & 0 & x_{14,r4} & x_{24,r4} & x_{34,r4} & x_{44,r4} \end{bmatrix}。$$

1、5

列，2、6 列，3、7 列，以及 4、8 列選用的非零矩陣 $W_{4Tx,rank4}$ 可以相同，也可以不同。

- 2、終端接收網路設備指示的預編碼矩陣指示資訊，此處的預編碼矩陣指示資訊具體可以是預編碼矩陣索引。
- 3、終端根據預編碼矩陣指示資訊中的預編碼矩陣索引，從上述包含了第一類矩陣的部分相干傳輸碼本和包含了第三類矩陣的非相干碼本中找到相應的預編碼矩陣，對資料進行預編碼。

【0142】 實施例四：

本發明提供一種基於上行部分相干傳輸碼本的上行傳輸方法，應用於 8 個上行天線埠的終端，該方法包括：

- 1、網路設備按照如下方式產生各層的部分相干傳輸預編碼矩陣集合，即各層的第一類矩陣的集合。所有層的第一類矩陣的集合作為表 2 示出的上行部分相干傳輸碼本，存儲於網路設備中。

第一類矩陣獲取規則與實施例三相同，此處不作贅述。

- 2、如果終端上報的能力支援部分相干傳輸，且每個相干傳輸組有 4 個埠，則網路設備從上述部分相干傳輸碼本和非相干傳輸碼本中選擇預編碼矩陣，並生成攜帶了預編碼矩陣的索引的預編碼矩陣指示資訊。
- 3、網路設備將此預編碼矩陣指示資訊發送給終端。

		部分相干 1 層預編碼矩陣																
Alt1 (示例一)	$\frac{1}{2}$	$\begin{bmatrix} 1 \\ 1 \\ 0 \\ 0 \\ j \\ j \\ 0 \\ 0 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 1 \\ 1 \\ 0 \\ -j \\ -j \\ 0 \\ 0 \\ 0 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 1 \\ j \\ 0 \\ 1 \\ j \\ 0 \\ 0 \\ 0 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 1 \\ j \\ 0 \\ -1 \\ -j \\ 0 \\ 0 \\ 0 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 1 \\ -1 \\ 0 \\ j \\ -j \\ 0 \\ 0 \\ 0 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 1 \\ -1 \\ 0 \\ 0 \\ j \\ j \\ 0 \\ 0 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 1 \\ -j \\ 0 \\ 1 \\ -j \\ 0 \\ 0 \\ 0 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 1 \\ -j \\ 0 \\ 0 \\ j \\ j \\ 0 \\ 0 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 1 \\ -j \\ 0 \\ 0 \\ j \\ j \\ 0 \\ 0 \end{bmatrix}$
	$\frac{1}{2}$	$\begin{bmatrix} 0 \\ 0 \\ 1 \\ 1 \\ 0 \\ 0 \\ j \\ j \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 0 \\ 0 \\ 1 \\ 1 \\ 0 \\ 0 \\ -j \\ -j \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 0 \\ 0 \\ 1 \\ j \\ 0 \\ 0 \\ 1 \\ j \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 0 \\ 0 \\ 1 \\ j \\ 0 \\ 0 \\ -1 \\ -j \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 0 \\ 0 \\ 1 \\ -1 \\ 0 \\ 0 \\ j \\ -j \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 0 \\ 0 \\ 1 \\ -1 \\ 0 \\ 0 \\ -j \\ j \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 0 \\ 0 \\ 1 \\ -j \\ 0 \\ 0 \\ 1 \\ -j \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 0 \\ 0 \\ 1 \\ -j \\ 0 \\ 0 \\ 1 \\ -j \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 0 \\ 0 \\ 1 \\ -j \\ 0 \\ 0 \\ -1 \\ j \end{bmatrix}$
Alt2 (示例二)	$\frac{1}{2}$	$\begin{bmatrix} 1 \\ 1 \\ 0 \\ 0 \\ 1 \\ 1 \\ 0 \\ 0 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 1 \\ 1 \\ 0 \\ -1 \\ -1 \\ 0 \\ 0 \\ 0 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 1 \\ j \\ 0 \\ j \\ -1 \\ 0 \\ 0 \\ 0 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 1 \\ j \\ 0 \\ -j \\ 1 \\ 0 \\ 0 \\ 0 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 1 \\ -1 \\ 0 \\ 1 \\ -1 \\ 0 \\ 0 \\ 0 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 1 \\ -1 \\ 0 \\ -1 \\ 1 \\ 0 \\ 0 \\ 0 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 1 \\ -j \\ 0 \\ j \\ 1 \\ 0 \\ 0 \\ 0 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 1 \\ -j \\ 0 \\ 1 \\ -1 \\ 0 \\ 0 \\ 0 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 1 \\ -j \\ 0 \\ -1 \\ -1 \\ 0 \\ 0 \\ 0 \end{bmatrix}$
	$\frac{1}{2}$	$\begin{bmatrix} 0 \\ 0 \\ 1 \\ 1 \\ 0 \\ 0 \\ 1 \\ 1 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 0 \\ 0 \\ 1 \\ 1 \\ 0 \\ 0 \\ -1 \\ -1 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 0 \\ 0 \\ 1 \\ j \\ 0 \\ 0 \\ j \\ -1 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 0 \\ 0 \\ 1 \\ j \\ 0 \\ 0 \\ -j \\ 1 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 0 \\ 0 \\ 1 \\ -1 \\ 0 \\ 0 \\ 1 \\ -1 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 0 \\ 0 \\ 1 \\ -1 \\ 0 \\ 0 \\ -1 \\ 1 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 0 \\ 0 \\ 1 \\ -j \\ 0 \\ 0 \\ j \\ 1 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 0 \\ 0 \\ 1 \\ -j \\ 0 \\ 0 \\ j \\ 1 \end{bmatrix}$	$\frac{1}{2}$	$\begin{bmatrix} 0 \\ 0 \\ 1 \\ -j \\ 0 \\ 0 \\ -j \\ -1 \end{bmatrix}$

	部分相干 2 層預編碼矩陣								
Alt1 (示例一)	$\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ 1 & 0 \\ 0 & 1 \\ 0 & -j \\ j & 0 \\ j & 0 \\ 0 & -1 \\ 0 & j \end{bmatrix}$	$\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ 1 & 0 \\ 0 & 1 \\ 0 & -1 \\ -j & 0 \\ -j & 0 \\ 0 & -j \\ 0 & j \end{bmatrix}$	$\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ j & 0 \\ 0 & 1 \\ 0 & -j \\ 1 & 0 \\ j & 0 \\ 0 & 1 \\ 0 & -j \end{bmatrix}$	$\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ j & 0 \\ 0 & 1 \\ 0 & -1 \\ -1 & 0 \\ -j & 0 \\ 0 & j \\ 0 & -j \end{bmatrix}$	$\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ -1 & 0 \\ 0 & 1 \\ 0 & 1 \\ j & 0 \\ -j & 0 \\ 0 & -j \\ 0 & -j \end{bmatrix}$	$\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ -1 & 0 \\ 0 & 1 \\ 0 & j \\ -j & 0 \\ j & 0 \\ 0 & -1 \\ 0 & -j \end{bmatrix}$	$\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ -j & 0 \\ 0 & 1 \\ 0 & j \\ 1 & 0 \\ -j & 0 \\ 0 & 1 \\ 0 & j \end{bmatrix}$	$\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ -j & 0 \\ 0 & 1 \\ 0 & 1 \\ 0 & 1 \\ -1 & 0 \\ j & 0 \\ 0 & j \end{bmatrix}$	
Alt2 (示例二)	$\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ 1 & 0 \\ 0 & 1 \\ 0 & -j \\ 1 & 0 \\ 1 & 0 \\ 0 & -j \\ 0 & -1 \end{bmatrix}$	$\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ 1 & 0 \\ 0 & 1 \\ 0 & -1 \\ -1 & 0 \\ -1 & 0 \\ 0 & -1 \\ 0 & 1 \end{bmatrix}$	$\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ j & 0 \\ 0 & 1 \\ 0 & -j \\ j & 0 \\ -1 & 0 \\ 0 & j \\ 0 & 1 \end{bmatrix}$	$\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ j & 0 \\ 0 & 1 \\ 0 & -1 \\ -j & 0 \\ 1 & 0 \\ 0 & 1 \\ 0 & -1 \end{bmatrix}$	$\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ -1 & 0 \\ 0 & 1 \\ 0 & 1 \\ 1 & 0 \\ -1 & 0 \\ 0 & -1 \\ 0 & -1 \end{bmatrix}$	$\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ -1 & 0 \\ 0 & 1 \\ 0 & j \\ -1 & 0 \\ 1 & 0 \\ 0 & -j \\ 0 & 1 \end{bmatrix}$	$\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ -j & 0 \\ 0 & 1 \\ 0 & j \\ 0 & j \\ 1 & 0 \\ 0 & j \\ 0 & -1 \end{bmatrix}$	$\frac{1}{\sqrt{8}} \begin{bmatrix} 1 & 0 \\ -j & 0 \\ 0 & 1 \\ 0 & 1 \\ 0 & 1 \\ -1 & 0 \\ -j & 0 \\ 0 & 1 \end{bmatrix}$	

部分相干 3 層預編碼矩陣	
$\frac{1}{2\sqrt{3}} \begin{bmatrix} 1 & 1 & 0 \\ 1 & 1 & 0 \\ 0 & 0 & 1 \\ 0 & 0 & 1 \\ 1 & -1 & 0 \\ 1 & -1 & 0 \\ 0 & 0 & 1 \\ 0 & 0 & 1 \end{bmatrix}$	$\frac{1}{2\sqrt{3}} \begin{bmatrix} 1 & 1 & 0 \\ -1 & -1 & 0 \\ 0 & 0 & 1 \\ 0 & 0 & -1 \\ 1 & -1 & 0 \\ -1 & 1 & 0 \\ 0 & 0 & 1 \\ 0 & 0 & -1 \end{bmatrix}$

部分相干 4 層預編碼矩陣	
$\frac{1}{4} \begin{bmatrix} 1 & 1 & 0 & 0 \\ 1 & 1 & 0 & 0 \\ 0 & 0 & 1 & 1 \\ 0 & 0 & 1 & 1 \\ 1 & -1 & 0 & 0 \\ 1 & -1 & 0 & 0 \\ 0 & 0 & j & -j \\ 0 & 0 & j & -j \end{bmatrix}$	$\frac{1}{4} \begin{bmatrix} 1 & 1 & 0 & 0 \\ -1 & -1 & 0 & 0 \\ 0 & 0 & 1 & 1 \\ 0 & 0 & -1 & -1 \\ j & -j & 0 & 0 \\ -j & j & 0 & 0 \\ 0 & 0 & 1 & -1 \\ 0 & 0 & -1 & 1 \end{bmatrix}$

部分相干 5 層預編碼矩陣	
$\frac{1}{2\sqrt{5}} \begin{bmatrix} 1 & 1 & 1 & 0 & 0 \\ 1 & -1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 1 & 1 \\ 0 & 0 & 0 & 1 & 1 \\ 1 & 1 & -1 & 0 & 0 \\ 1 & -1 & -1 & 0 & 0 \\ 0 & 0 & 0 & 1 & -1 \\ 0 & 0 & 0 & 1 & -1 \end{bmatrix}$	

部分相干 6 層預編碼矩陣	
$\frac{1}{2\sqrt{6}} \begin{bmatrix} 1 & 1 & 1 & 0 & 0 & 0 \\ 1 & -1 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 1 & 1 \\ 0 & 0 & 0 & 1 & -1 & 1 \\ 1 & 1 & -1 & 0 & 0 & 0 \\ 1 & -1 & -1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 1 & -1 \\ 0 & 0 & 0 & 1 & -1 & -1 \end{bmatrix}$	

部分相干 7 層預編碼矩陣								
$\frac{1}{2\sqrt{7}}$			1	1	1	1	0	0
			1	-1	1	-1	0	0
			0	0	0	0	1	1
			0	0	0	0	1	-1
			1	1	-1	-1	0	0
			1	-1	-1	1	0	0
			0	0	0	0	1	1
			0	0	0	0	1	-1
			0	0	0	0	1	-1

部分相干 8 層預編碼矩陣								
$\frac{1}{4\sqrt{2}}$			1	1	1	1	0	0
			1	-1	1	-1	0	0
			0	0	0	0	1	1
			0	0	0	0	1	-1
			1	1	-1	-1	0	0
			1	-1	-1	1	0	0
			0	0	0	0	1	1
			0	0	0	0	1	-1
			0	0	0	0	1	-1

【0143】 實施例五：

本發明提供一種基於上行部分相干傳輸碼本的上行傳輸方法，應用於 8 個上行天線埠的終端，該方法包括：

1、終端有 4 個相干傳輸組且每個相干傳輸組都有 2 個天線埠，終端可以按照如下方式產生各層的部分相干傳輸預編碼矩陣集合，即各層的第一類矩陣的集合。所有層的第一類矩陣的集合作為上行部分相干傳輸碼本，存儲於終端中。

第一類矩陣獲取規則包括：

第一類矩陣由非零元素構成的矩陣 W 和零元素矩陣 Z 任意組合而成。第一類矩陣每一列僅有一個相干傳輸組對應的元素全為非零，其餘相干傳輸組對應的元素全為 0。

下式中， $W_{2Tx,rankn}$ 可以是當前上行 2 個天線埠 UL 2Tx 系統 rank n 的全相干預編碼矩陣，維度是 2*n。

Rank=1 時， $W_{2Tx,rank1} = \begin{bmatrix} x_1 \\ x_2 \end{bmatrix}$ ，則 UL 8Tx 一層的第一類矩陣可以是 $\begin{bmatrix} x_1 \\ 0 \\ 0 \\ 0 \\ x_2 \\ 0 \\ 0 \\ 0 \end{bmatrix}$ 和/或

$\begin{bmatrix} 0 \\ x_1 \\ 0 \\ 0 \\ 0 \\ x_2 \\ 0 \\ 0 \end{bmatrix}$ 和/或 $\begin{bmatrix} 0 \\ 0 \\ x_1 \\ 0 \\ 0 \\ 0 \\ x_2 \\ 0 \end{bmatrix}$ 。

Rank=2 時， $W_{2Tx,rank1} = \begin{bmatrix} x_1 \\ x_2 \end{bmatrix}$ ，則 UL 8Tx 兩層的第一類矩陣可以是 $\begin{bmatrix} x_1 & 0 \\ 0 & x_1 \\ 0 & 0 \\ 0 & 0 \\ x_2 & 0 \\ 0 & x_2 \\ 0 & 0 \\ 0 & 0 \end{bmatrix}$ 和

$\begin{bmatrix} x_1 & 0 \\ 0 & 0 \\ 0 & x_1 \\ 0 & 0 \\ x_2 & 0 \\ 0 & 0 \\ 0 & x_2 \\ 0 & 0 \end{bmatrix}$ /或 $\begin{bmatrix} x_1 & 0 \\ 0 & 0 \\ 0 & 0 \\ 0 & x_1 \\ x_2 & 0 \\ 0 & 0 \\ 0 & 0 \\ 0 & x_2 \end{bmatrix}$ 和/或 $\begin{bmatrix} 0 & 0 \\ x_1 & 0 \\ 0 & x_1 \\ 0 & 0 \\ 0 & 0 \\ x_2 & 0 \\ 0 & x_2 \\ 0 & 0 \end{bmatrix}$ 和/或 $\begin{bmatrix} 0 & 0 \\ x_1 & 0 \\ 0 & 0 \\ 0 & x_1 \\ 0 & 0 \\ x_2 & 0 \\ 0 & 0 \\ 0 & x_2 \end{bmatrix}$ 和/或 $\begin{bmatrix} 0 & 0 \\ 0 & 0 \\ x_1 & 0 \\ 0 & x_1 \\ 0 & 0 \\ 0 & 0 \\ x_2 & 0 \\ 0 & x_2 \end{bmatrix}$ 。第 1 列和第 2

列可以使用相同或不同的 $W_{2Tx,rank1}$ 。

Rank=3 時， $W_{2Tx,rank1} = \begin{bmatrix} x_1 \\ x_2 \end{bmatrix}$ ，則 UL 8Tx 三層的第一類矩陣可以是

$$\begin{bmatrix} x_1 & 0 & 0 \\ 0 & x_1 & 0 \\ 0 & 0 & x_1 \\ 0 & 0 & 0 \\ x_2 & 0 & 0 \\ 0 & x_2 & 0 \\ 0 & 0 & x_2 \\ 0 & 0 & 0 \end{bmatrix}$$

和/或

$$\begin{bmatrix} x_1 & 0 & 0 \\ 0 & x_1 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & x_1 \\ x_2 & 0 & 0 \\ 0 & x_2 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & x_2 \end{bmatrix}$$

和/或

$$\begin{bmatrix} x_1 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & x_1 & 0 \\ 0 & 0 & x_1 \\ x_2 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & x_2 & 0 \\ 0 & 0 & x_2 \end{bmatrix}$$

和/或

$$\begin{bmatrix} 0 & 0 & 0 \\ x_1 & 0 & 0 \\ 0 & x_1 & 0 \\ 0 & 0 & x_1 \\ 0 & 0 & 0 \\ x_2 & 0 & 0 \\ 0 & x_2 & 0 \\ 0 & 0 & x_2 \end{bmatrix}$$

。第 1/2/3 列可以使用相同或不

同的 $W_{2Tx,rank1}$ 。

Rank=4 時， $W_{2Tx,rank1} = \begin{bmatrix} x_1 \\ x_2 \end{bmatrix}$ ，則 UL 8Tx 四層的第一類矩陣可以是

$$\begin{bmatrix} x_1 & 0 & 0 & 0 \\ 0 & x_1 & 0 & 0 \\ 0 & 0 & x_1 & 0 \\ 0 & 0 & 0 & x_1 \\ x_2 & 0 & 0 & 0 \\ 0 & x_2 & 0 & 0 \\ 0 & 0 & x_2 & 0 \\ 0 & 0 & 0 & x_2 \end{bmatrix}$$

。第 1/2/3/4 列可以使用相同或不同的 $W_{2Tx,rank1}$ 。

Rank=5 時， $W_{2Tx,rank1} = \begin{bmatrix} x_1 \\ x_2 \end{bmatrix}$ ， $W_{2Tx,rank2} = \begin{bmatrix} x_{11,r2} & x_{21,r2} \\ x_{12,r2} & x_{22,r2} \end{bmatrix}$ ，則 UL 8Tx 五層的

第一類矩陣可以是 $\begin{bmatrix} x_{11,r2} & x_{21,r2} & 0 & 0 & 0 \\ 0 & 0 & x_1 & 0 & 0 \\ 0 & 0 & 0 & x_1 & 0 \\ 0 & 0 & 0 & 0 & x_1 \\ x_{12,r2} & x_{22,r2} & 0 & 0 & 0 \\ 0 & 0 & x_2 & 0 & 0 \\ 0 & 0 & 0 & x_2 & 0 \\ 0 & 0 & 0 & 0 & x_2 \end{bmatrix}$ 和/或 $\begin{bmatrix} x_1 & 0 & 0 & 0 & 0 \\ 0 & x_{11,r2} & x_{21,r2} & 0 & 0 \\ 0 & 0 & 0 & x_1 & 0 \\ 0 & 0 & 0 & 0 & x_1 \\ x_2 & 0 & 0 & 0 & 0 \\ 0 & x_{12,r2} & x_{22,r2} & 0 & 0 \\ 0 & 0 & 0 & x_2 & 0 \\ 0 & 0 & 0 & 0 & x_2 \end{bmatrix}$ 和/或

$\begin{bmatrix} x_1 & 0 & 0 & 0 & 0 \\ 0 & x_1 & 0 & 0 & 0 \\ 0 & 0 & x_{11,r2} & x_{21,r2} & 0 \\ 0 & 0 & 0 & 0 & x_1 \\ x_2 & 0 & 0 & 0 & 0 \\ 0 & x_2 & 0 & 0 & 0 \\ 0 & 0 & x_2 & x_2 & 0 \\ 0 & 0 & 0 & 0 & x_2 \end{bmatrix}$ 和 $\begin{bmatrix} x_1 & 0 & 0 & 0 & 0 \\ 0 & x_1 & 0 & 0 & 0 \\ 0 & 0 & x_1 & 0 & 0 \\ 0 & 0 & 0 & x_{11,r2} & x_{21,r2} \\ x_2 & 0 & 0 & 0 & 0 \\ 0 & x_2 & 0 & 0 & 0 \\ 0 & 0 & x_2 & 0 & 0 \\ 0 & 0 & 0 & x_{12,r2} & x_{22,r2} \end{bmatrix}$ 。rank1 矩陣的不同列可以使用

相同或不同的 $W_{2Tx,rank1}$ 。

Rank=6 時， $W_{2Tx,rank1} = \begin{bmatrix} x_1 \\ x_2 \end{bmatrix}$ ， $W_{2Tx,rank2} = \begin{bmatrix} x_{11,r2} & x_{21,r2} \\ x_{12,r2} & x_{22,r2} \end{bmatrix}$ ，則 UL 8Tx 六層的

第一類矩陣可以是 $\begin{bmatrix} x_{11,r2} & x_{21,r2} & 0 & 0 & 0 & 0 \\ 0 & 0 & x_{11,r2} & x_{21,r2} & 0 & 0 \\ 0 & 0 & 0 & 0 & x_1 & 0 \\ 0 & 0 & 0 & 0 & 0 & x_1 \\ x_{12,r2} & x_{22,r2} & 0 & 0 & 0 & 0 \\ 0 & 0 & x_{12,r2} & x_{22,r2} & 0 & 0 \\ 0 & 0 & 0 & 0 & x_2 & 0 \\ 0 & 0 & 0 & 0 & 0 & x_2 \end{bmatrix}$ 和 / 或

$$\begin{bmatrix} x_{11,r2} & x_{21,r2} & 0 & 0 & 0 & 0 \\ 0 & 0 & x_1 & 0 & 0 & 0 \\ 0 & 0 & 0 & x_{11,r2} & x_{21,r2} & 0 \\ 0 & 0 & 0 & 0 & 0 & x_1 \\ x_{12,r2} & x_{22,r2} & 0 & 0 & 0 & 0 \\ 0 & 0 & x_2 & 0 & 0 & 0 \\ 0 & 0 & 0 & x_{12,r2} & x_{22,r2} & 0 \\ 0 & 0 & 0 & 0 & 0 & x_2 \end{bmatrix}$$

和 / 或

$$\begin{bmatrix} x_{11,r2} & x_{21,r2} & 0 & 0 & 0 & 0 \\ 0 & 0 & x_1 & 0 & 0 & 0 \\ 0 & 0 & 0 & x_1 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{11,r2} & x_{21,r2} \\ x_{12,r2} & x_{22,r2} & 0 & 0 & 0 & 0 \\ 0 & 0 & x_2 & 0 & 0 & 0 \\ 0 & 0 & 0 & x_2 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{12,r2} & x_{22,r2} \end{bmatrix}$$

和 / 或

$$\begin{bmatrix} x_1 & 0 & 0 & 0 & 0 & 0 \\ 0 & x_{11,r2} & x_{21,r2} & 0 & 0 & 0 \\ 0 & 0 & 0 & x_{11,r2} & x_{21,r2} & 0 \\ 0 & 0 & 0 & 0 & 0 & x_1 \\ x_2 & 0 & 0 & 0 & 0 & 0 \\ 0 & x_{12,r2} & x_{22,r2} & 0 & 0 & 0 \\ 0 & 0 & 0 & x_{12,r2} & x_{22,r2} & 0 \\ 0 & 0 & 0 & 0 & 0 & x_2 \end{bmatrix}$$

和 / 或

$$\begin{bmatrix} x_1 & 0 & 0 & 0 & 0 & 0 \\ 0 & x_{11,r2} & x_{21,r2} & 0 & 0 & 0 \\ 0 & 0 & 0 & x_1 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{11,r2} & x_{21,r2} \\ x_2 & 0 & 0 & 0 & 0 & 0 \\ 0 & x_{12,r2} & x_{22,r2} & 0 & 0 & 0 \\ 0 & 0 & 0 & x_2 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{12,r2} & x_{22,r2} \end{bmatrix}$$

和 / 或

$$\begin{bmatrix} x_1 & 0 & 0 & 0 & 0 & 0 \\ 0 & x_1 & 0 & 0 & 0 & 0 \\ 0 & 0 & x_{11,r2} & x_{21,r2} & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{11,r2} & x_{21,r2} \\ x_2 & 0 & 0 & 0 & 0 & 0 \\ 0 & x_2 & 0 & 0 & 0 & 0 \\ 0 & 0 & x_{12,r2} & x_{22,r2} & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{12,r2} & x_{22,r2} \end{bmatrix}$$

◦ rank1 矩陣的不同列可以使用相同或不同的

$W_{2Tx,rank1}$ ◦ Rank2 矩陣的不同列可以使用相同或不同的 $W_{2Tx,rank2}$ ◦

Rank=7 時， $W_{2Tx,rank1} = \begin{bmatrix} x_1 \\ x_2 \end{bmatrix}$ ， $W_{2Tx,rank2} = \begin{bmatrix} x_{11,r2} & x_{21,r2} \\ x_{12,r2} & x_{22,r2} \end{bmatrix}$ ，則 UL 8Tx 七層的

第一類矩陣可以是

$$\begin{bmatrix} x_{11,r2} & x_{21,r2} & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & x_{11,r2} & x_{21,r2} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{11,r2} & x_{21,r2} & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & x_1 \\ x_{12,r2} & x_{22,r2} & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & x_{12,r2} & x_{22,r2} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{12,r2} & x_{22,r2} & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & x_2 \end{bmatrix}$$

和 / 或

$$\begin{bmatrix} x_{11,r2} & x_{21,r2} & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & x_{11,r2} & x_{21,r2} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & x_{11,r2} & x_{21,r2} \\ x_{12,r2} & x_{22,r2} & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & x_{12,r2} & x_{22,r2} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_2 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & x_{12,r2} & x_{22,r2} \end{bmatrix}$$

和 / 或

$$\begin{bmatrix} x_{11,r2} & x_{21,r2} & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & x_1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & x_{11,r2} & x_{21,r2} & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & x_{11,r2} & x_{21,r2} \\ x_{12,r2} & x_{22,r2} & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & x_2 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & x_{12,r2} & x_{22,r2} & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & x_{12,r2} & x_{22,r2} \end{bmatrix}$$

和 / 或

$$\begin{bmatrix} x_1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & x_{11,r2} & x_{21,r2} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & x_{11,r2} & x_{21,r2} & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & x_{11,r2} & x_{21,r2} \\ x_2 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & x_{12,r2} & x_{22,r2} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & x_{12,r2} & x_{22,r2} & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & x_{12,r2} & x_{22,r2} \end{bmatrix}$$

Rank2矩陣的不同列可以使用相同或

不同的 $W_{2Tx,rank2}$ 。

Rank=8 時， $W_{2Tx,rank2} = \begin{bmatrix} x_{11,r2} & x_{21,r2} \\ x_{12,r2} & x_{22,r2} \end{bmatrix}$ ，則 UL 8Tx 八層的第一類矩陣可以

是

$$\begin{bmatrix} x_{11,r2} & x_{21,r2} & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & x_{11,r2} & x_{21,r2} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{11,r2} & x_{21,r2} & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & x_{11,r2} & x_{21,r2} \\ x_{12,r2} & x_{22,r2} & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & x_{12,r2} & x_{22,r2} & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & x_{12,r2} & x_{22,r2} & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & x_{12,r2} & x_{22,r2} \end{bmatrix}。$$

- 2、終端接收網路設備指示的預編碼矩陣指示資訊，此處的預編碼矩陣指示資訊具體可以是預編碼矩陣索引。
- 3、終端根據預編碼矩陣指示資訊中的預編碼矩陣索引，從上述包含了第一類矩陣的部分相干傳輸碼本和包含了第三類矩陣的非相干碼本中找到相應的預編碼矩陣，對資料進行預編碼。

【0144】 實施例六：

本發明提供一種基於上行部分相干傳輸碼本的上行傳輸方法，應用於 8 個上行天線埠的終端，該方法包括：

1、網路設備按照如下方式產生各層的部分相干傳輸預編碼矩陣集合，即各層的第一類矩陣的集合。所有層的第一類矩陣的集合作為表 2 示出的上行部分相干傳輸碼本，存儲於網路設備中。

第一類矩陣獲取規則與實施例五相同，此處不作贅述。

2、如果終端上報的能力支援部分相干傳輸，且每個相干傳輸組有 2 個埠，則網路設備從上述部分相干傳輸碼本和非相干傳輸碼本中選擇預編碼矩陣，並生成攜帶了預編碼矩陣的索引的預編碼矩陣指示資訊。

3、網路設備將此預編碼矩陣指示資訊發送給終端。

【0145】 本發明實施例提供的方法，可實現 8 個天線埠最大 8 層的平行傳輸，能夠有效提升上行的輸送量。

【0146】 基於上述任一實施例，圖 3 是本發明實施例提供的終端的結構示意圖，如圖 3 所示，該終端包括記憶體 320，收發機 300，處理器 310：

記憶體 320，用於存儲電腦程式；收發機 300，用於在該處理器 310 的控制下收發資料；處理器 310，用於讀取該記憶體 320 中的電腦程式並執行以下操作：

接收預編碼矩陣指示資訊；

從候選預編碼矩陣中，確定該預編碼矩陣指示資訊所指示的預編碼矩陣，該候選預編碼矩陣包括第一類矩陣和/或第二類矩陣，該第一類矩陣基於全相干碼字和零矩陣確定，該第二類矩陣基於部分相干碼字或非相干碼字確定；

基於該預編碼矩陣，進行上行傳輸。

【0147】 具體來說，收發機 300，用於在處理器 310 的控制下接收和發送資料。

【0148】 其中，在圖 3 中，匯流排架構可以包括任意數量的互聯的匯流排和橋，具體由處理器 310 代表的一個或多個處理器和記憶體 320 代表的記憶體的各種電路連結在一起。匯流排架構還可以將諸如週邊設備、穩壓器和功率管理電路等之類的各種其他電路連結在一起，這些都是本領域所公知的，因此，本發明不再對其進行進一步描述。匯流排介面提供介面。收發機 300 可以是多個元件，即包括發送機和接收機，提供用於在傳輸介質上與各種其他裝置通信的單元，這些傳輸介質包括，這些傳輸介質包括無線通道、有線通道、光纜等傳輸介質。針對不同的使用者設備，使用者介面 330 還可以是能夠外接內接需要設備的介面，連接的設備包括但不限於小鍵盤、顯示器、揚聲器、麥克風、操縱桿等。

【0149】 處理器 310 負責管理匯流排架構和通常的處理，記憶體 320 可以存儲處理器 310 在執行操作時所使用的資料。

【0150】 可選地，處理器310可以是CPU（中央處理器）、ASIC（Application Specific Integrated Circuit，專用積體電路）、FPGA（Field—Programmable Gate Array，現場可程式設計閘陣列）或CPLD（Complex Programmable Logic Device，複雜可程式設計邏輯裝置），處理器也可以採用多核架構。

【0151】 處理器通過調用記憶體存儲的電腦程式，用於按照獲得的可執行指令執行本發明實施例提供的任一該方法。處理器與記憶體也可以實體上分開佈置。

【0152】 可選地，該第一類矩陣為矩陣 W 和矩陣 Z 的組合；在每個相干傳輸組內有 2^N 個上行天線埠的情況下，該矩陣 W 包括上行 2^i 個天線埠的全相干碼字中的矩陣，該矩陣 Z 包括行數為 2^i 的零矩陣；

其中， N 為正整數，且 $N < \log_2 P$ ， P 為上行天線埠總數， i 的取值為 1 至 N 中的至少一個整數。

【0153】可選地，在每個相干傳輸組內有 2^K 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則中的至少一種選取得到的：

該矩陣 W 為上行 2^K 個天線埠的全相干碼字中的矩陣，且該組合矩陣不同行的非零元素個數差小於等於 1；或，

該矩陣 W 為上行 2^j 天線埠的全相干碼字中的矩陣，且該組合矩陣每行的非零元素個數小於等於 2；

其中， K 為整數，且 $1 < K < \log_2 P$ ； j 的取值為 1 至 K 中的至少一個整數；

在每個相干傳輸組內有 2 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則選取得到的：

該組合矩陣中每行的非零元素個數小於等於 2，且，該組合矩陣中不同行非零元素個數差小於等於 1。

【0154】可選地，該第二類矩陣為 $\frac{1}{\sqrt{2}} \begin{bmatrix} A \\ B \end{bmatrix}$ ，其中矩陣 A 、 B 均為上行 $P/2$ 個天線埠的部分相干碼字中的矩陣，或，矩陣 A 、 B 均為上行 $P/2$ 個天線埠的非相干碼字中的矩陣。

【0155】可選地，該候選預編碼矩陣還包括第三類矩陣，該第三類矩陣為每行、每列均只有一個非零元素的矩陣。

【0156】可選地，該第三類矩陣是在每行、每列均只有一個非零元素的任意候選矩陣的基礎上，通過如下規則中的任意一種或多種選取得到的：

該候選矩陣的非零元素所在的行號連續；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2$ ；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2 - 1$ ；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2 - 2$ ；

其中，該 P 為上行天線埠總數。

【0157】 可選地，該候選預編碼矩陣基於如下步驟確定：

確定目標候選矩陣數量 M ，並獲取初始預編碼矩陣集合中每 M 個初始預編碼矩陣構成的多個初始矩陣組合；

基於每個初始矩陣組合內每兩個初始預編碼矩陣之間的弦距離，確定每個初始矩陣組合的組內矩陣差異值；

基於該多個初始矩陣組合的組內矩陣差異值，從該多個初始矩陣組合中選取候選矩陣組合，並將該候選矩陣組合中的 M 個初始預編碼矩陣確定為該候選預編碼矩陣。

【0158】 在此需要說明的是，本發明實施例提供的上述終端，能夠實現上述執行主體為終端的方法實施例所實現的所有方法步驟，且能夠達到相同的技術效果，在此不再對本實施例中與方法實施例相同的部分及有益效果進行具體贅述。

【0159】 圖 4 是本發明實施例提供的網路設備的結構示意圖，如圖 4 所示，該網路設備包括記憶體 420，收發機 400，處理器 410：
記憶體 420，用於存儲電腦程式；收發機 400，用於在該處理器的控制下收發資料；處理器 410，用於讀取該記憶體中的電腦程式並執行以下操作：

基於候選預編碼矩陣中的一個預編碼矩陣，生成預編碼矩陣指示資訊，該候選預編碼矩陣包括第一類矩陣和/或第二類矩陣，該第一類矩陣基於全相干碼字和零矩陣確定，該第二類矩陣基於部分相干碼字或非相干碼字確定；

將該預編碼矩陣指示資訊發送到終端，該預編碼矩陣指示資訊用於指示該預編碼矩陣，該預編碼矩陣用於進行上行傳輸。

【0160】 其中，在圖 4 中，匯流排架構可以包括任意數量的互聯的匯流排和橋，具體由處理器 410 代表的一個或多個處理器和記憶體 420 代表的記憶體的各種電路連結在一起。匯流排架構還可以將諸如週邊設備、穩壓器和功率管理電路等之類的各種其他電路連結在一起，這些都是本領域所公知的，因此，本發明不再對其進行進一步描述。匯流排介面提供介面。收發機 400 可以是多個元件，即包括發送機和接收機，提供用於在傳輸介質上與各種其他裝置通信的單元，這些傳輸介質包括，這些傳輸介質包括無線通道、有線通道、光纜等傳輸介質。

【0161】 處理器 410 負責管理匯流排架構和通常的處理，記憶體 420 可以存儲處理器 410 在執行操作時所使用的資料。

【0162】 可選地，處理器410可以是CPU（中央處理器）、ASIC（Application Specific Integrated Circuit，專用積體電路）、FPGA（Field—Programmable Gate Array，現場可程式設計閘陣列）或CPLD（Complex Programmable Logic Device，複雜可程式設計邏輯裝置），處理器也可以採用多核架構。

【0163】 處理器通過調用記憶體存儲的電腦程式，用於按照獲得的可執行指令執行本發明實施例提供的任一該方法。處理器與記憶體也可以實體上分開佈置。

【0164】可選地，該第一類矩陣為矩陣 W 和矩陣 Z 的組合；

在每個相干傳輸組內有 2^N 個上行天線埠的情況下，該矩陣 W 包括上行 2^i 個天線埠的全相干碼字中的矩陣，該矩陣 Z 包括行數為 2^i 的零矩陣；

其中， N 為正整數，且 $N < \log_2 P$ ， P 為上行天線埠總數， i 的取值為 1 至 N 中的至少一個整數。

【0165】可選地，在每個相干傳輸組內有 2^K 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則中的至少一種選取得到的：

該矩陣 W 為上行 2^K 個天線埠的全相干碼字中的矩陣，且該組合矩陣不同行的非零元素個數差小於等於 1；或，

該矩陣 W 為上行 2^j 個天線埠的全相干碼字中的矩陣，且該組合矩陣每行的非零元素個數小於等於 2；

其中， K 為整數，且 $1 < K < \log_2 P$ ； j 的取值為 1 至 K 中的至少一個整數；

在每個相干傳輸組內有 2 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則選取得到的：

該組合矩陣中每行的非零元素個數小於等於 2，且，該組合矩陣中不同行非零元素個數差小於等於 1。

【0166】可選地，該第二類矩陣為 $\frac{1}{\sqrt{2}} \begin{bmatrix} A \\ B \end{bmatrix}$ ，其中矩陣 A 、 B 均為上行 $P/2$ 個

天線埠的部分相干碼字中的矩陣，或，矩陣 A 、 B 均為上行 $P/2$ 個天線埠的非相干碼字中的矩陣。

【0167】可選地，該候選預編碼矩陣還包括第三類矩陣，該第三類矩陣為每行、每列均只有一個非零元素的矩陣。

【0168】可選地，該第三類矩陣是在每行、每列均只有一個非零元素的任意候選矩陣的基礎上，通過如下規則中的任意一種或多種選取得到的：

該候選矩陣的非零元素所在的行號連續；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2$ ；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2 - 1$ ；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2 - 2$ ；

其中，該 P 為上行天線埠總數。

【0169】可選地，該候選預編碼矩陣基於如下步驟確定：

確定目標候選矩陣數量 M ，並獲取初始預編碼矩陣集合中每 M 個初始預編碼矩陣構成的多個初始矩陣組合；

基於每個初始矩陣組合內每兩個初始預編碼矩陣之間的弦距離，確定每個初始矩陣組合的組內矩陣差異值；

基於該多個初始矩陣組合的組內矩陣差異值，從該多個初始矩陣組合中選取候選矩陣組合，並將該候選矩陣組合中的 M 個初始預編碼矩陣確定為該候選預編碼矩陣。

【0170】在此需要說明的是，本發明實施例提供的上述網路設備，能夠實現上述執行主體為網路設備的方法實施例所實現的所有方法步驟，且能夠達到相同的技術效果，在此不再對本實施例中與方法實施例相同的部分及有益效果進行具體贅述。

【0171】圖 5 是本發明實施例提供的上行傳輸裝置的結構示意圖之一，如圖 5 所示，上行傳輸裝置包括：

接收單元 510，用於接收預編碼矩陣指示資訊；

選取單元 520，用於從候選預編碼矩陣中，確定該預編碼矩陣指示資訊所指示的預編碼矩陣，該候選預編碼矩陣包括第一類矩陣和/或第二類矩陣，該第一類矩陣基於全相干碼字和零矩陣確定，該第二類矩陣基於部分相干碼字或非相干碼字確定；

預編碼單元 530，用於基於該預編碼矩陣，進行上行傳輸。

【0172】可選地，該第一類矩陣為矩陣 W 和矩陣 Z 的組合；

在每個相干傳輸組內有 2^N 個上行天線埠的情況下，該矩陣 W 包括上行 2^i 個天線埠的全相干碼字中的矩陣，該矩陣 Z 包括行數為 2^i 的零矩陣；

其中， N 為正整數，且 $N < \log_2 P$ ， P 為上行天線埠總數， i 的取值為 1 至 N 中的至少一個整數。

【0173】可選地，在每個相干傳輸組內有 2^K 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則中的至少一種選取得到的：

該矩陣 W 為上行 2^K 個天線埠的全相干碼字中的矩陣，且該組合矩陣不同行的非零元素個數差小於等於 1；或，

該矩陣 W 為上行 2^j 個天線埠的全相干碼字中的矩陣，且該組合矩陣每行的非零元素個數小於等於 2；

其中， K 為整數，且 $1 < K < \log_2 P$ ； j 的取值為 1 至 K 中的至少一個整數；

在每個相干傳輸組內有 2 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則選取得到的：該組合矩陣中每行的非零元素個數小於等於 2，且，該組合矩陣中不同行非零元素個數差小於等於 1。

【0174】可選地，該第二類矩陣為 $\frac{1}{\sqrt{2}} \begin{bmatrix} A \\ B \end{bmatrix}$ ，其中矩陣 A 、 B 均為上行 $P/2$ 個天線埠的部分相干碼字中的矩陣，或，矩陣 A 、 B 均為上行 $P/2$ 個天線埠的非相干碼字中的矩陣。

【0175】可選地，該候選預編碼矩陣還包括第三類矩陣，該第三類矩陣為每行、每列均只有一個非零元素的矩陣。

【0176】可選地，該第三類矩陣是在每行、每列均只有一個非零元素的任意候選矩陣的基礎上，通過如下規則中的任意一種或多種選取得到的：

該候選矩陣的非零元素所在的行號連續；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2$ ；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2 - 1$ ；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2 - 2$ ；

其中，該 P 為上行天線埠總數。

【0177】可選地，該裝置還包括候選矩陣篩選單元，用於：

確定目標候選矩陣數量 M ，並獲取初始預編碼矩陣集合中每 M 個初始預編碼矩陣構成的多個初始矩陣組合；

基於每個初始矩陣組合內每兩個初始預編碼矩陣之間的弦距離，確定每個初始矩陣組合的組內矩陣差異值；

基於該多個初始矩陣組合的組內矩陣差異值，從該多個初始矩陣組合中選取候選矩陣組合，並將該候選矩陣組合中的 M 個初始預編碼矩陣確定為該候選預編碼矩陣。

【0178】具體來說，本發明實施例提供的上述上行傳輸裝置，能夠實現上述執行主體為終端的方法實施例所實現的所有方法步驟，且能夠達到相同的技術效果，在此不再對本實施例中與方法實施例相同的部分及有益效果進行具體贅述。

【0179】圖 6 是本發明實施例提供的上行傳輸裝置的結構示意圖之二，如圖 6 所示，上行傳輸裝置包括：

生成單元 610，用於基於候選預編碼矩陣中的一個預編碼矩陣，生成預編碼矩陣指示資訊，該候選預編碼矩陣包括第一類矩陣和/或第二類矩陣，該第一類矩陣基於全相干碼字和零矩陣確定，該第二類矩陣基於部分相干碼字或非相干碼字確定；

發送單元 620，用於將該預編碼矩陣指示資訊發送到終端，該預編碼矩陣指示資訊用於指示該預編碼矩陣，該預編碼矩陣用於進行上行傳輸。

【0180】可選地，該第一類矩陣為矩陣 W 和矩陣 Z 的組合；

在每個相干傳輸組內有 2^N 個上行天線埠的情況下，該矩陣 W 包括上行 2^i 個天線埠的全相干碼字中的矩陣，該矩陣 Z 包括行數為 2^i 的零矩陣；

其中， N 為正整數，且 $N < \log_2 P$ ， P 為上行天線埠總數， i 的取值為 1 至 N 中的至少一個整數。

【0181】可選地，在每個相干傳輸組內有 2^K 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則中的至少一種選取得到的：

該矩陣 W 為上行 2^K 個天線埠的全相干碼字中的矩陣，且該組合矩陣不同行的非零元素個數差小於等於 1；或，

該矩陣 W 為上行 2^j 個天線埠的全相干碼字中的矩陣，且該組合矩陣每行的非零元素個數小於等於 2；

其中， K 為整數，且 $1 < K < \log_2 P$ ； j 的取值為 1 至 K 中的至少一個整數；

在每個相干傳輸組內有 2 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則選取得到的：

該組合矩陣中每行的非零元素個數小於等於 2，且，該組合矩陣中不同行非零元素個數差小於等於 1。

【0182】可選地，該第二類矩陣為 $\frac{1}{\sqrt{2}} \begin{bmatrix} A \\ B \end{bmatrix}$ ，其中矩陣 A 、 B 均為上行 $P/2$ 個天線埠的部分相干碼字中的矩陣，或，矩陣 A 、 B 均為上行 $P/2$ 個天線埠的非相干碼字中的矩陣。

【0183】可選地，該候選預編碼矩陣還包括第三類矩陣，該第三類矩陣為每行、每列均只有一個非零元素的矩陣。

【0184】可選地，該第三類矩陣是在每行、每列均只有一個非零元素的任意候選矩陣的基礎上，通過如下規則中的任意一種或多種選取得到的：

該候選矩陣的非零元素所在的行號連續；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2$ ；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2 - 1$ ；

該候選矩陣中相鄰列的非零元素所在行號的間隔為 $P/2 - 2$ ；

其中，該 P 為上行天線埠總數。

【0185】可選地，該裝置還包括候選矩陣篩選單元，用於：

確定目標候選矩陣數量 M ，並獲取初始預編碼矩陣集合中每 M 個初始預編碼矩陣構成的多個初始矩陣組合；

基於每個初始矩陣組合內每兩個初始預編碼矩陣之間的弦距離，確定每個初始矩陣組合的組內矩陣差異值；

基於該多個初始矩陣組合的組內矩陣差異值，從該多個初始矩陣組合中選取候選矩陣組合，並將該候選矩陣組合中的 M 個初始預編碼矩陣確定為該候選預編碼矩陣。

【0186】具體來說，本發明實施例提供的上述上行傳輸裝置，能夠實現上述執行主體為網路設備的方法實施例所實現的所有方法步驟，且能夠達到相同的技術效果，在此不再對本實施例中與方法實施例相同的部分及有益效果進行具體贅述。

【0187】需要說明的是，本發明上述各實施例中對單元/模組的劃分是示意性的，僅僅為一種邏輯功能劃分，實際實現時可以有另外的劃分方式。另外，在本發明各個實施例中的各功能單元可以集成在一個處理單元中，也可以是各個單元單獨實體存在，也可以兩個或兩個以上單元集成在一個單元中。上述集成的單元既可以採用硬體的形式實現，也可以採用軟體功能單元的形式實現。

【0188】該集成的單元如果以軟體功能單元的形式實現並作為獨立的產品銷售或使用時，可以存儲在一個處理器可讀取存儲介質中。基於這樣的理解，

本發明的技術方案本質上或者說對現有技術做出貢獻的部分或者該技術方案的全部或部分可以以軟體產品的形式體現出來，該電腦軟體產品存儲在一個存儲介質中，包括若干指令用以使得一台電腦設備（可以是個人電腦，伺服器，或者網路設備等）或處理器（processor）執行本發明各個實施例所述方法的全部或部分步驟。而前述的存儲介質包括：USB 碟、行動硬碟、唯讀記憶體（Read-Only Memory，ROM）、隨機存取記憶體（Random Access Memory，RAM）、磁碟或者光碟等各種可以存儲程式碼的介質。

【0189】可選地，本發明實施例還提供一種處理器可讀存儲介質，該處理器可讀存儲介質存儲有電腦程式，該電腦程式用於使該處理器執行上述各實施例提供的方法，包括：

接收預編碼矩陣指示資訊；

從候選預編碼矩陣中，確定該預編碼矩陣指示資訊所指示的預編碼矩陣，該候選預編碼矩陣包括第一類矩陣和/或第二類矩陣，該第一類矩陣基於全相干碼字和零矩陣確定，該第二類矩陣基於部分相干碼字或非相干碼字確定；

基於該預編碼矩陣，進行上行傳輸。

【0190】或者包括：

基於候選預編碼矩陣中的一個預編碼矩陣，生成預編碼矩陣指示資訊，該候選預編碼矩陣包括第一類矩陣和/或第二類矩陣，該第一類矩陣基於全相干碼字和零矩陣確定，該第二類矩陣基於部分相干碼字或非相干碼字確定；

將該預編碼矩陣指示資訊發送到終端，該預編碼矩陣指示資訊用於指示該預編碼矩陣，該預編碼矩陣用於進行上行傳輸。

【0191】 需要說明的是：該處理器可讀存儲介質可以是處理器能夠存取的任何可用介質或資料存放裝置，包括但不限於磁性記憶體（例如軟碟、硬碟、磁帶、磁光碟（MO）等）、光學記憶體（例如 CD、DVD、BD、HVD 等）、以及半導體記憶體（例如 ROM、EPROM、EEPROM、快閃記憶體（NAND FLASH）、固態硬碟（SSD））等。

【0192】 另外需要說明的是：本發明實施例提供的技術方案可以適用於多種系統，尤其是 5G 系統。例如適用的系統可以是全球行動通訊（global system of mobile communication，GSM）系統、碼分多址（code division multiple access，CDMA）系統、寬頻碼分多址（Wideband Code Division Multiple Access，WCDMA）通用分組無線業務（general packet radio service，GPRS）系統、長期演進（long term evolution，LTE）系統、LTE 頻分雙工（frequency division duplex，FDD）系統、LTE 時分雙工（time division duplex，TDD）系統、高級長期演進（long term evolution advanced，LTE-A）系統、通用行動系統（universal mobile telecommunication system，UMTS）、全球互聯微波接取（worldwide interoperability for microwave access，WiMAX）系統、5G 新空中介面（New Radio，NR）系統等。這多種系統中均包括終端設備和網路設備。系統中還可以包括核心網部分，例如演進的分組系統（Evolved Packet System，EPS）、5G 系統（5GS）等。

【0193】 本發明實施例關於的終端設備，可以是指向使用者提供語音和/或資料連通性的設備，具有無線連接功能的掌上型設備、或連接到無線數據機的其他處理設備等。在不同的系統中，終端設備的名稱可能也不相同，例如在 5G 系統中，終端設備可以稱為使用者設備（User Equipment，UE）。無線終端設備可以經無線接取網（Radio Access Network，RAN）與一個或多個核心網（Core

Network, CN) 進行通信，無線終端設備可以是行動終端設備，如行動電話（或稱為“蜂窩”電話）和具有行動終端設備的電腦，例如，可以是可攜式、袖珍式、掌上型、電腦內置的或者車載的行動裝置，它們與無線接取網交換語言和/或資料。例如，個人通信業務（Personal Communication Service, PCS）電話、無線電話、會話發起協定（Session Initiated Protocol, SIP）話機、無線本地環路（Wireless Local Loop, WLL）站、個人數位助理（Personal Digital Assistant, PDA）等設備。無線終端設備也可以稱為系統、訂戶單元（subscriber unit）、訂戶站（subscriber station）、行動站（mobile station）、行動台（mobile）、遠端站（remote station）、接取點（access point）、遠端終端機設備（remote terminal）、接取終端設備（access terminal）、使用者終端設備（user terminal）、使用者代理（user agent）、使用者裝置（user device），本發明實施例中並不限定。

【0194】本發明實施例關於的網路設備，可以是基地台，該基地台可以包括多個為終端提供服務的小區。根據具體應用場合不同，基地台又可以稱為接取點，或者可以是接取網中在空中介面上通過一個或多個磁區與無線終端設備通信的設備，或者其它名稱。網路設備可用於將收到的空中訊框與網際協議（Internet Protocol, IP）分組進行相互更換，作為無線終端設備與接取網的其餘部分之間的路由器，其中接取網的其餘部分可包括網際協定（IP）通信網路。網路設備還可協調對空中介面的屬性管理。例如，本發明實施例關於的網路設備可以是全球行動通信系統（Global System for Mobile communications, GSM）或碼分多址接取（Code Division Multiple Access, CDMA）中的網路設備（Base Transceiver Station, BTS），也可以是頻寬碼分多址接取（Wide-band Code Division Multiple Access, WCDMA）中的網路設備（NodeB），還可以是長期演進（long

term evolution，LTE）系統中的演進型網路設備（evolutional Node B，eNB 或 e-NodeB）、5G 網路架構（next generation system）中的 5G 基地台（gNB），也可以是家庭演進基地台（Home evolved Node B，HeNB）、中繼節點（relay node）、家庭基地台（femto）、微微基地台（pico）等，本發明實施例中並不限定。在一些網路結構中，網路設備可以包括集中單元（centralized unit，CU）節點和分佈單元（distributed unit，DU）節點，集中單元和分佈單元也可以地理上分開佈置。

【0195】網路設備與終端設備之間可以各自使用一或多根天線進行多輸入多輸出（Multi Input Multi Output, MIMO）傳輸，MIMO 傳輸可以是單使用者 MIMO（Single User MIMO, SU-MIMO）或多使用者 MIMO（Multiple User MIMO, MU-MIMO）。根據根天線組合的形態和數量，MIMO 傳輸可以是 2D-MIMO、3D-MIMO、FD-MIMO 或 massive-MIMO，也可以是分集傳輸或預編碼傳輸或波束賦形傳輸等。

【0196】本領域內的具通常知識者應明白，本發明的實施例可提供為方法、系統、或電腦程式產品。因此，本發明可採用完全硬體實施例、完全軟體實施例、或結合軟體和硬體方面的實施例的形式。而且，本發明可採用在一個或多個其中包含有電腦可用程式碼的電腦可用存儲介質（包括但不限於磁碟記憶體和光學記憶體等）上實施的電腦程式產品的形式。

【0197】本發明是參照根據本發明實施例的方法、設備（系統）、和電腦程式產品的流程圖和／或方框圖來描述的。應理解可由電腦可執行指令實現流程圖和／或方框圖中的每一流程和／或方框、以及流程圖和／或方框圖中的流程和／或方框的結合。可提供這些電腦可執行指令到通用電腦、專用電腦、嵌入式處理機或其他可程式設計資料處理設備的處理器以產生一個機器，使得通過

電腦或其他可程式設計資料處理設備的處理器執行的指令產生用於實現在流程圖一個流程或多個流程和／或方框圖一個方框或多個方框中指定的功能的裝置。

【0198】 這些處理器可執行指令也可存儲在能引導電腦或其他可程式設計資料處理設備以特定方式工作的處理器可讀記憶體中，使得存儲在該處理器可讀記憶體中的指令產生包括指令裝置的製造品，該指令裝置實現在流程圖一個流程或多個流程和／或方框圖一個方框或多個方框中指定的功能。

【0199】 這些處理器可執行指令也可裝載到電腦或其他可程式設計資料處理設備上，使得在電腦或其他可程式設計設備上執行一系列操作步驟以產生電腦實現的處理，從而在電腦或其他可程式設計設備上執行的指令提供用於實現在流程圖一個流程或多個流程和／或方框圖一個方框或多個方框中指定的功能的步驟。

【0200】 顯然，本領域的具通常知識者可以對本發明進行各種改動和變型而不脫離本發明的精神和範圍。這樣，倘若本發明的這些修改和變型屬於本發明申請專利範圍及其等同技術的範圍之內，則本發明也意圖包含這些改動和變型在內。

【符號說明】

【0201】

110-130:步驟

210-220:步驟

300:收發機

- 310:處理器
- 320:記憶體
- 330:使用者介面
- 400:收發機
- 410:處理器
- 420:記憶體
- 510:接收單元
- 520:選取單元
- 530:預編碼單元
- 610:生成單元
- 620:發送單元

【發明申請專利範圍】

【請求項1】 一種上行傳輸方法，包括：

接收預編碼矩陣指示資訊；

從候選預編碼矩陣中，確定該預編碼矩陣指示資訊所指示的預編碼矩陣，該候選預編碼矩陣包括第一類矩陣和/或第二類矩陣，該第一類矩陣基於全相干碼字和零矩陣確定，該第二類矩陣基於部分相干碼字或非相干碼字確定；

基於該預編碼矩陣，進行上行傳輸，

其中，該第一類矩陣是由矩陣 W 和矩陣 Z 的組合進行矩陣行變換得到的；

在每個相干傳輸組內有 2^N 個上行天線埠的情況下，該矩陣 W 包括上行 2^i 個天線埠的全相干碼字中的矩陣，該矩陣 Z 包括行數為 2^i 的零矩陣；

其中， N 為正整數，且 $N < \log_2 P$ ， P 為上行天線埠總數， i 的取值為 1 至 N 中的至少一個整數。

【請求項2】 如請求項1所述的上行傳輸方法，其中，在每個相干傳輸組內有 2^K 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則中的至少一種選取得到的：

該矩陣 W 為上行 2^K 個天線埠的全相干碼字中的矩陣，且該組合矩陣不同行的非零元素個數差小於等於 1；或，

該矩陣 W 為上行 2^j 個天線埠的全相干碼字中的矩陣，且該組合矩陣每行的非零元素個數小於等於 2；

其中， K 為整數，且 $1 < K < \log_2 P$ ； j 的取值為 1 至 K 中的至少一個整數；

在每個相干傳輸組內有 2 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則選取得到的：

該組合矩陣中每行的非零元素個數小於等於 2，且，該組合矩陣中不同行非零元素個數差小於等於 1。

【請求項3】 如請求項1所述的上行傳輸方法，其中，該候選預編碼矩陣還包括第三類矩陣，該第三類矩陣為每行、每列均只有一個非零元素的矩陣。

【請求項4】 如請求項1至3中任一項所述的上行傳輸方法，其中，該候選預編碼矩陣基於如下步驟確定：

確定目標候選矩陣數量 M ，並獲取初始預編碼矩陣集合中每 M 個初始預編碼矩陣構成的多個初始矩陣組合；

基於每個初始矩陣組合內每兩個初始預編碼矩陣之間的弦距離，確定每個初始矩陣組合的組內矩陣差異值；

基於該多個初始矩陣組合的組內矩陣差異值，從該多個初始矩陣組合中選取候選矩陣組合，並將該候選矩陣組合中的 M 個初始預編碼矩陣確定為該候選預編碼矩陣。

【請求項5】 一種上行傳輸方法，包括：

基於候選預編碼矩陣中的一個預編碼矩陣，生成預編碼矩陣指示資訊，該候選預編碼矩陣包括第一類矩陣和/或第二類矩陣，該第一類矩陣基於全相干碼字和零矩陣確定，該第二類矩陣基於部分相干碼字或非相干碼字確定；

將該預編碼矩陣指示資訊發送到終端，該預編碼矩陣指示資訊用於指示該預編碼矩陣，該預編碼矩陣用於進行上行傳輸，

其中，該第一類矩陣是由矩陣 W 和矩陣 Z 的組合進行矩陣行變換得到的；

在每個相干傳輸組內有 2^N 個上行天線埠的情況下，該矩陣 W 包括上行 2^i 個天線埠的全相干碼字中的矩陣，該矩陣 Z 包括行數為 2^i 的零矩陣；

其中， N 為正整數，且 $N < \log_2 P$ ， P 為上行天線埠總數， i 的取值為 1 至 N 中的至少一個整數。

【請求項6】如請求項5所述的上行傳輸方法，其中，在每個相干傳輸組內有 2^K 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則中的至少一種選取得到的：

該矩陣 W 為上行 2^K 個天線埠的全相干碼字中的矩陣，且該組合矩陣不同行的非零元素個數差小於等於 1；或，

該矩陣 W 為上行 2^j 個天線埠的全相干碼字中的矩陣，且該組合矩陣每行的非零元素個數小於等於 2；

其中， K 為整數，且 $1 < K < \log_2 P$ ； j 的取值為 1 至 K 中的至少一個整數；

在每個相干傳輸組內有 2 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則選取得到的：

該組合矩陣中每行的非零元素個數小於等於 2，且，該組合矩陣中不同行非零元素個數差小於等於 1。

【請求項7】如請求項5所述的上行傳輸方法，其中，該候選預編碼矩陣還包括第三類矩陣，該第三類矩陣為每行、每列均只有一個非零元素的矩陣。

【請求項8】如請求項5至7中任一項所述的上行傳輸方法，其中，該候選預編碼矩陣基於如下步驟確定：

確定目標候選矩陣數量 M ，並獲取初始預編碼矩陣集合中每 M 個初始預編碼矩陣構成的多個初始矩陣組合；

基於每個初始矩陣組合內每兩個初始預編碼矩陣之間的弦距離，確定每個初始矩陣組合的組內矩陣差異值；

基於該多個初始矩陣組合的組內矩陣差異值，從該多個初始矩陣組合中選取候選矩陣組合，並將該候選矩陣組合中的 M 個初始預編碼矩陣確定為該候選預編碼矩陣。

【請求項9】 一種終端，包括記憶體，收發機，處理器：

記憶體，用於存儲電腦程式；

收發機，用於在該處理器的控制下收發資料；

處理器，用於讀取該記憶體中的電腦程式並執行以下操作：

接收預編碼矩陣指示資訊；

從候選預編碼矩陣中，確定該預編碼矩陣指示資訊所指示的預編碼矩陣，該候選預編碼矩陣包括第一類矩陣和/或第二類矩陣，該第一類矩陣基於全相干碼字和零矩陣確定，該第二類矩陣基於部分相干碼字或非相干碼字確定；

基於該預編碼矩陣，進行上行傳輸，

其中，該第一類矩陣是由矩陣 W 和矩陣 Z 的組合進行矩陣行變換得到的；

在每個相干傳輸組內有 2^N 個上行天線埠的情況下，該矩陣 W 包括上行 2^i 個天線埠的全相干碼字中的矩陣，該矩陣 Z 包括行數為 2^i 的零矩陣；

其中， N 為正整數，且 $N < \log_2 P$ ， P 為上行天線埠總數， i 的取值為 1 至 N 中的至少一個整數。

【請求項10】 如請求項9所述的終端，其中，在每個相干傳輸組內有 2^K 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則中的至少一種選取得到的：

該矩陣 W 為上行 2^K 個天線埠的全相干碼字中的矩陣，且該組合矩陣不同行的非零元素個數差小於等於 1；或，

該矩陣 W 為上行 2^j 個天線埠的全相干碼字中的矩陣，且該組合矩陣每行的非零元素個數小於等於 2；

其中， K 為整數，且 $1 < K < \log_2 P$ ； j 的取值為 1 至 K 中的至少一個整數；

在每個相干傳輸組內有 2 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則選取得到的：

該組合矩陣中每行的非零元素個數小於等於 2，且，該組合矩陣中不同行非零元素個數差小於等於 1。

【請求項11】 如請求項9所述的終端，其中，該候選預編碼矩陣還包括第三類矩陣，該第三類矩陣為每行、每列均只有一個非零元素的矩陣。

【請求項12】 如請求項9至11中任一項所述的終端，其中，該候選預編碼矩陣基於如下步驟確定：

確定目標候選矩陣數量 M ，並獲取初始預編碼矩陣集合中每 M 個初始預編碼矩陣構成的多個初始矩陣組合；

基於每個初始矩陣組合內每兩個初始預編碼矩陣之間的弦距離，確定每個初始矩陣組合的組內矩陣差異值；

基於該多個初始矩陣組合的組內矩陣差異值，從該多個初始矩陣組合中選取候選矩陣組合，並將該候選矩陣組合中的 M 個初始預編碼矩陣確定為該候選預編碼矩陣。

【請求項13】 一種網路設備，包括記憶體，收發機，處理器：

記憶體，用於存儲電腦程式；

收發機，用於在該處理器的控制下收發資料；

處理器，用於讀取該記憶體中的電腦程式並執行以下操作：

基於候選預編碼矩陣中的一個預編碼矩陣，生成預編碼矩陣指示資訊，該候選預編碼矩陣包括第一類矩陣和/或第二類矩陣，該第一類矩陣基於全相干碼字和零矩陣確定，該第二類矩陣基於部分相干碼字或非相干碼字確定；

將該預編碼矩陣指示資訊發送到終端，該預編碼矩陣指示資訊用於指示該預編碼矩陣，該預編碼矩陣用於進行上行傳輸，

其中，該第一類矩陣是由矩陣 W 和矩陣 Z 的組合進行矩陣行變換得到的；

在每個相干傳輸組內有 2^N 個上行天線埠的情況下，該矩陣 W 包括上行 2^i 個天線埠的全相干碼字中的矩陣，該矩陣 Z 包括行數為 2^i 的零矩陣；

其中， N 為正整數，且 $N < \log_2 P$ ， P 為上行天線埠總數， i 的取值為 1 至 N 中的至少一個整數。

【請求項14】 如請求項13所述的網路設備，其中，在每個相干傳輸組內有 2^K 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則中的至少一種選取得到的：

該矩陣 W 為上行 2^K 個天線埠的全相干碼字中的矩陣，且該組合矩陣不同行的非零元素個數差小於等於 1；或，

該矩陣 W 為上行 2^j 個天線埠的全相干碼字中的矩陣，且該組合矩陣每行的非零元素個數小於等於 2；

其中， K 為整數，且 $1 < K < \log_2 P$ ； j 的取值為 1 至 K 中的至少一個整數；

在每個相干傳輸組內有 2 個上行天線埠的情況下，該第一類矩陣是在該矩陣 W 和該矩陣 Z 的任意組合所得的組合矩陣的基礎上，通過如下規則選取得到的：

該組合矩陣中每行的非零元素個數小於等於 2，且，該組合矩陣中不同行非零元素個數差小於等於 1。

【請求項15】 如請求項13所述的網路設備，其中，該候選預編碼矩陣還包括第三類矩陣，該第三類矩陣為每行、每列均只有一個非零元素的矩陣。

【請求項16】 如請求項13至15中任一項所述的網路設備，其中，該候選預編碼矩陣基於如下步驟確定：

確定目標候選矩陣數量 M ，並獲取初始預編碼矩陣集合中每 M 個初始預編碼矩陣構成的多個初始矩陣組合；

基於每個初始矩陣組合內每兩個初始預編碼矩陣之間的弦距離，確定每個初始矩陣組合的組內矩陣差異值；

基於該多個初始矩陣組合的組內矩陣差異值，從該多個初始矩陣組合中選取候選矩陣組合，並將該候選矩陣組合中的 M 個初始預編碼矩陣確定為該候選預編碼矩陣。

【請求項17】 一種上行傳輸裝置，包括：

接收單元，用於接收預編碼矩陣指示資訊；

選取單元，用於從候選預編碼矩陣中，確定該預編碼矩陣指示資訊所指示的預編碼矩陣，該候選預編碼矩陣包括第一類矩陣和/或第二類矩陣，該第一類矩陣基於全相干碼字和零矩陣確定，該第二類矩陣基於部分相干碼字或非相干碼字確定；

預編碼單元，用於基於該預編碼矩陣，進行上行傳輸，

其中，該第一類矩陣是由矩陣 W 和矩陣 Z 的組合進行矩陣行變換得到的；

在每個相干傳輸組內有 2^N 個上行天線埠的情況下，該矩陣 W 包括上行 2^i 個天線埠的全相干碼字中的矩陣，該矩陣 Z 包括行數為 2^i 的零矩陣；

其中， N 為正整數，且 $N < \log_2 P$ ， P 為上行天線埠總數， i 的取值為 1 至 N 中的至少一個整數。

【請求項18】 一種上行傳輸裝置，包括：

生成單元，用於基於候選預編碼矩陣中的一個預編碼矩陣，生成預編碼矩陣指示資訊，該候選預編碼矩陣包括第一類矩陣和/或第二類矩陣，該第一類矩陣基於全相干碼字和零矩陣確定，該第二類矩陣基於部分相干碼字或非相干碼字確定；發送單元，用於將該預編碼矩陣指示資訊發送到終端，該預編碼矩陣指示資訊用於指示該預編碼矩陣，該預編碼矩陣用於進行上行傳輸，

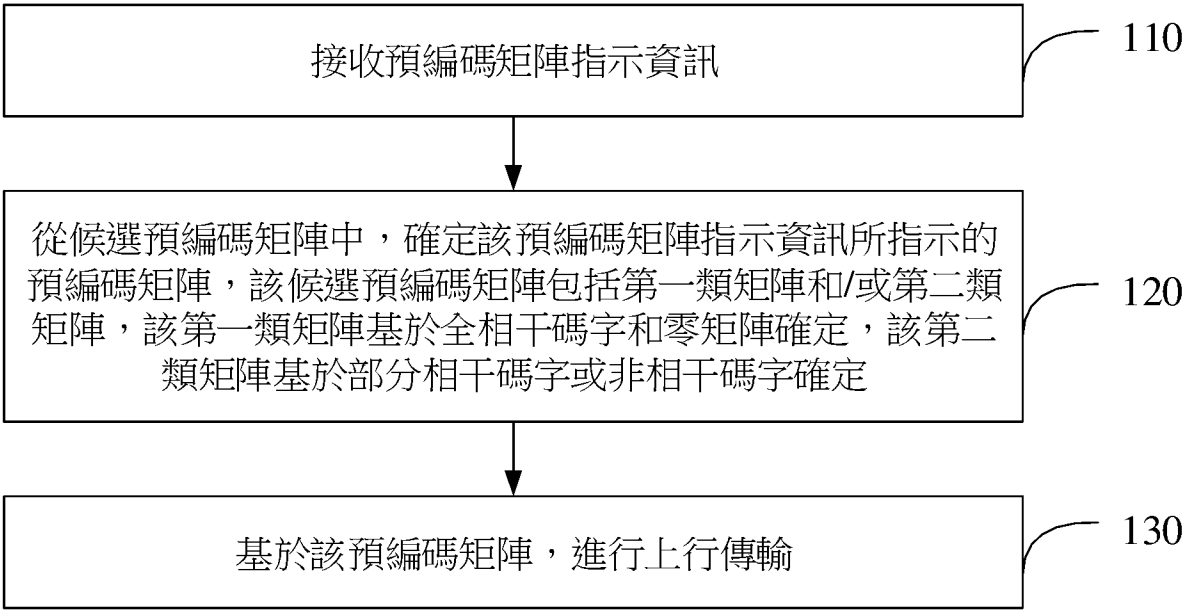
其中，該第一類矩陣是由矩陣 W 和矩陣 Z 的組合進行矩陣行變換得到的；

在每個相干傳輸組內有 2^N 個上行天線埠的情況下，該矩陣 W 包括上行 2^i 個天線埠的全相干碼字中的矩陣，該矩陣 Z 包括行數為 2^i 的零矩陣；

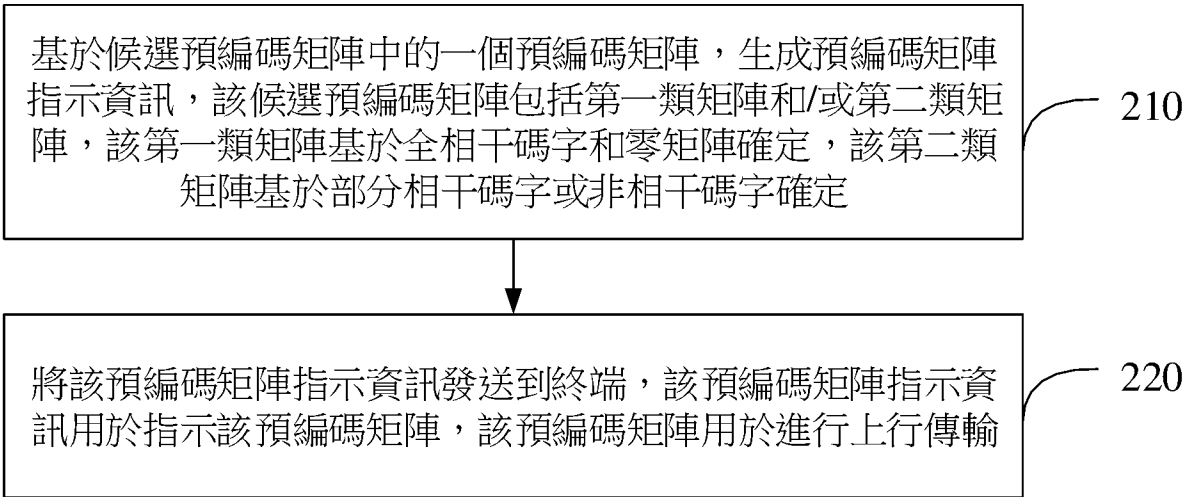
其中， N 為正整數，且 $N < \log_2 P$ ， P 為上行天線埠總數， i 的取值為 1 至 N 中的至少一個整數。

【請求項19】 一種處理器可讀存儲介質，該處理器可讀存儲介質存儲有電腦程式，該電腦程式用於使處理器執行請求項1至8中任一項所述的上行傳輸方法。

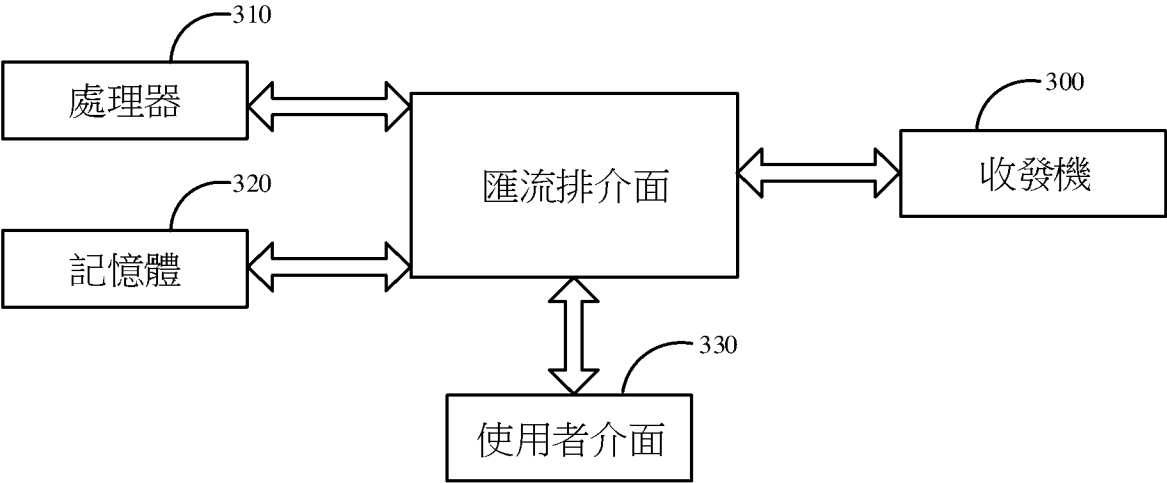
【發明圖式】



【圖1】



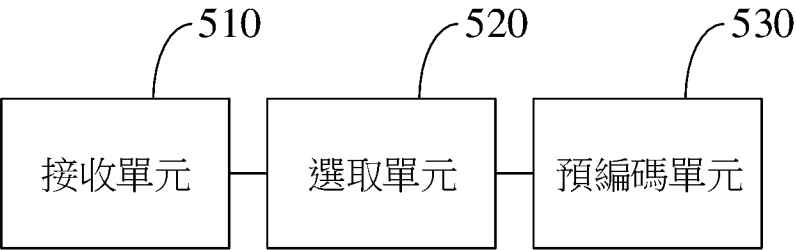
【圖2】



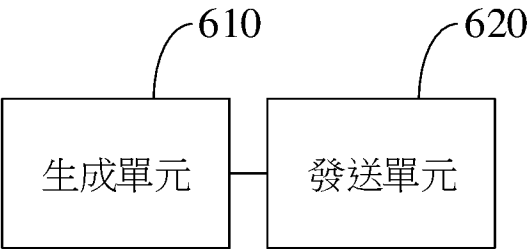
【圖3】



【圖4】



【圖5】



【圖6】