

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-26453

(P2007-26453A)

(43) 公開日 平成19年2月1日(2007.2.1)

(51) Int. Cl.	F I	テーマコード (参考)
<b>G06F 3/06 (2006.01)</b>	G06F 3/06 304Z	5B005
<b>G06F 12/00 (2006.01)</b>	G06F 3/06 302Z	5B065
<b>G06F 12/08 (2006.01)</b>	G06F 12/00 501A	5B082
	G06F 12/08 557	
	G06F 12/08 523E	
審査請求 未請求 請求項の数 26 O L (全 20 頁)		

(21) 出願番号	特願2006-200151 (P2006-200151)	(71) 出願人	000233169
(22) 出願日	平成18年7月24日 (2006.7.24)		株式会社日立超エル・エス・アイ・システムズ
(62) 分割の表示	特願2005-511435 (P2005-511435) の分割		東京都小平市上水本町5丁目22番1号
原出願日	平成16年7月5日 (2004.7.5)	(74) 代理人	100080001
(31) 優先権主張番号	特願2003-193007 (P2003-193007)		弁理士 筒井 大和
(32) 優先日	平成15年7月7日 (2003.7.7)	(72) 発明者	東 修一郎
(33) 優先権主張国	日本国 (JP)		東京都小平市上水本町五丁目22番1号
(31) 優先権主張番号	特願2004-23266 (P2004-23266)		株式会社日立超エル・エス・アイ・システムズ内
(32) 優先日	平成16年1月30日 (2004.1.30)	(72) 発明者	松本 雅宏
(33) 優先権主張国	日本国 (JP)		東京都小平市上水本町五丁目22番1号
			株式会社日立超エル・エス・アイ・システムズ内
		最終頁に続く	

(54) 【発明の名称】 記憶装置および記憶システム

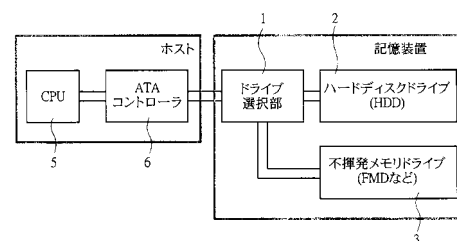
## (57) 【要約】

【課題】 実用的なコストで高い信頼性を確保することができる記憶装置を提供する。

【解決手段】 ドライブ選択部1と、ハードディスクドライブ(HDD)2と、不揮発メモリドライブ3を設け、例えばCPU5およびATAコントローラ6などのホストからハードディスクドライブ(HDD)2に対してデータ入出力などの命令が発生した際、前記ドライブ選択部1は、その際のアドレス値を受け、予め定義してあったアドレス空間に前記アドレス値が含まれている場合は、前記不揮発メモリドライブ3に対して前記命令を実行させ、そうでない場合は前記ハードディスクドライブ(HDD)2に対して前記命令を実行させる。

【選択図】 図2

図2



**【特許請求の範囲】****【請求項 1】**

ホストとの間でデータの入出力が可能な不揮発性の記憶デバイスであり、前記ホストから見て第 1 のアドレス空間を備える第 1 の記憶デバイスと、

データの入出力が可能な不揮発性の記憶デバイスであり、前記第 1 の記憶デバイスよりもデータの故障発生率が低い第 2 の記憶デバイスと、

前記ホストが、前記第 1 のアドレス空間内のアドレスに対する命令を発生した際、そのアドレスが前記第 1 のアドレス空間内の予め定義した一部のアドレス空間に含まれる場合に、前記第 2 の記憶デバイスに前記命令を実行させるコントロール手段とを有することを特徴とする記憶装置。

10

**【請求項 2】**

請求項 1 記載の記憶装置において、

前記第 2 の記憶デバイスは、前記第 1 の記憶デバイスよりも高速動作が可能であることを特徴とする記憶装置。

**【請求項 3】**

請求項 1 または 2 記載の記憶装置において、

前記第 2 の記憶デバイスに記憶するデータは、システム領域のデータであることを特徴とする記憶装置。

**【請求項 4】**

請求項 1 または 2 記載の記憶装置において、

前記第 2 の記憶デバイスは、128M バイト以下の容量であることを特徴とする記憶装置。

20

**【請求項 5】**

請求項 1 または 2 記載の記憶装置において、

前記第 1 の記憶デバイスおよび前記第 2 の記憶デバイスは、スロットを有する 1 つの筐体内に設けられ、

前記第 1 の記憶デバイスは、前記スロットより取り外しが可能であることを特徴とする記憶装置。

**【請求項 6】**

請求項 1 または 2 記載の記憶装置において、

前記第 1 の記憶デバイスは、ハードディスクドライブ (HDD) であり、

前記第 2 の記憶デバイスは、不揮発メモリであることを特徴とする記憶装置。

30

**【請求項 7】**

請求項 1 または 2 記載の記憶装置において、

前記記憶装置は、カーナビゲーションシステムの記憶媒体として用いられることを特徴とする記憶装置。

**【請求項 8】**

請求項 1 または 2 記載の記憶装置において、

前記第 1 の記憶デバイスに全体のシステムを記憶し、一部のアドレス空間のデータを第 2 の記憶デバイスに書き写し、その後第 1 の記憶デバイス中の当該アドレス空間のデータを消去する記憶装置。

40

**【請求項 9】**

請求項 1 または 2 記載の記憶装置において、

前記第 2 の記憶デバイスは、512 byte / 2048 byte のようなセクタ / クラスタ単位でアクセスされることを特徴とする記憶装置。

**【請求項 10】**

ホストとの間でデータの入出力が可能な不揮発性の記憶デバイスであり、前記ホストから見て第 1 のアドレス空間を備える第 1 の記憶デバイスと、

データの入出力が可能な不揮発性の記憶デバイスであり、前記第 1 の記憶デバイスよりもデータの故障発生率が低い第 2 の記憶デバイスと、

50

前記第 1 のアドレス空間に対応するデータの中から一部のデータを抽出し、前記第 2 の記憶デバイスに対して前記抽出した一部のデータを格納するコントロール手段とを有することを特徴とする記憶装置。

【請求項 1 1】

請求項 1 0 記載の記憶装置において、

前記抽出した一部のデータは、システム領域のデータであることを特徴とする記憶装置

。

【請求項 1 2】

請求項 1 0 記載の記憶装置において、

前記抽出した一部のデータは、誤りを検出および訂正するための符号データであること  
を特徴とする記憶装置。 10

【請求項 1 3】

請求項 1 0 記載の記憶装置において、

電源もしくはホストより発せられた信号をもとに、電源を切り離し、内部の蓄積電荷によって記憶動作が完成することを特徴とする記憶装置。

【請求項 1 4】

請求項 1 0 記載の記憶装置において、

前記第 1 の記憶デバイスは、ハードディスクドライブ (HDD) であり、

前記第 2 の記憶デバイスは、不揮発メモリであることを特徴とする記憶装置。

【請求項 1 5】

ホストと記憶装置とを有する記憶システムであって、

前記ホストは、

処理プログラムを実行する CPU および RAM と、

前記ホストと前記記憶装置との間のデータの入出力を制御するコントローラとを含み、

前記記憶装置は、

不揮発性の記憶デバイスである第 1 の記憶デバイスと、

不揮発性の記憶デバイスであり、前記第 1 の記憶デバイスよりもデータの故障発生率が  
低い第 2 の記憶デバイスと、

前記ホストが前記第 1 の記憶デバイスと前記第 2 の記憶デバイスを識別するためのドラ  
イブ設定端子とを含み、

前記処理プログラムは、連続するアドレスが割り当てられた前記記憶装置のアドレス空  
間の内、一部のアドレス空間を前記第 2 の記憶デバイスに割り当て、それ以外のアドレス  
空間を前記第 1 の記憶デバイスに割り当てる機能を備えていることを特徴とする記憶シ  
ステム。 30

【請求項 1 6】

請求項 1 5 記載の記憶システムにおいて、

前記第 2 の記憶デバイスは、前記第 1 の記憶デバイスよりも高速動作が可能であること  
を特徴とする記憶システム。

【請求項 1 7】

請求項 1 5 または 1 6 記載の記憶システムにおいて、

前記第 2 の記憶デバイスは、128M バイト以下の容量であることを特徴とする記憶シ  
ステム。 40

【請求項 1 8】

請求項 1 5 または 1 6 記載の記憶システムにおいて、

前記第 1 の記憶デバイスおよび前記第 2 の記憶デバイスは、スロットを有する 1 つの筐  
体内に設けられ、

前記第 1 の記憶デバイスは、前記スロットより取り外しが可能であることを特徴とする  
記憶システム。

【請求項 1 9】

請求項 1 5 または 1 6 記載の記憶システムにおいて、

前記第 1 の記憶デバイスは、ハードディスクドライブ（HDD）であり、

前記第 2 の記憶デバイスは、不揮発メモリであることを特徴とする記憶システム。

【請求項 20】

請求項 15 または 16 記載の記憶システムは、カーナビゲーションシステムであることを特徴とする記憶システム。

【請求項 21】

請求項 15 または 16 記載の記憶システムにおいて、

前記第 1 の記憶デバイスに全体のシステムを記憶し、一部のアドレス空間のデータを第 2 の記憶デバイスに書き写し、その後第 1 の記憶デバイス中の当該アドレス空間のデータを消去する記憶システム。

10

【請求項 22】

請求項 15 または 16 記載の記憶システムにおいて、

前記第 2 の記憶デバイスは、512 byte / 2048 byte のようなセクタ / クラスタ単位でアクセスされることを特徴とする記憶システム。

【請求項 23】

ホストと記憶装置とを有する記憶システムであって、

前記記憶装置は、不揮発性の記憶デバイスである第 1 の記憶デバイスを含み、

前記ホストは、

処理プログラムが格納される ROM と、

前記処理プログラムを実行する CPU および RAM と、

20

前記ホストと前記記憶装置との間のデータの入出力を制御するコントローラと、

前記第 1 の記憶デバイスよりもデータの故障発生率が低く、前記第 1 の記憶デバイスに対するファイルの管理に関するデータが格納される不揮発メモリデバイスとを含み、

前記 ROM に格納される前記処理プログラムは、前記第 1 の記憶デバイスにアクセスを行う際に、前記不揮発メモリデバイスに格納された前記ファイルの管理に関するデータを参照する機能を備えていることを特徴とする記憶システム。

【請求項 24】

請求項 23 記載の記憶システムにおいて、

前記不揮発メモリデバイスは、前記第 1 の記憶デバイスよりも高速動作が可能であることを特徴とする記憶システム。

30

【請求項 25】

請求項 23 または 24 記載の記憶システムは、カーナビゲーションシステムであることを特徴とする記憶システム。

【請求項 26】

請求項 23 または 24 記載の記憶システムにおいて、

前記第 1 の記憶デバイスに全体のシステムを記憶し、一部のアドレス空間のデータを不揮発メモリデバイスに書き写し、その後第 1 の記憶デバイス中の当該アドレス空間のデータを消去する記憶システム。

【発明の詳細な説明】

【技術分野】

40

【0001】

本発明は、記憶装置に関し、特に、ハードディスクドライブ（HDD）を有する記憶装置および記憶システムに適用して有効な技術に関するものである。

【背景技術】

【0002】

本発明者が検討したところによれば、記憶装置の技術に関しては、以下のような技術が考えられる。

【0003】

例えば、パーソナルコンピュータなどの記憶装置として、ハードディスクドライブ（HDD）などが用いられている。このハードディスクドライブ（HDD）は、近年では、カ

50

ーナビゲーションの記憶装置や、HDDレコーダのようにテレビ画像の記憶装置などとしても用いられてきている。

【発明の開示】

【発明が解決しようとする課題】

【0004】

ところで、前記のような記憶装置の技術について、本発明者が検討した結果、以下のようことが明らかとなった。

【0005】

例えば、前記のようなハードディスクドライブ(HDD)は、そのビット単価の低減により様々な民生用機器などに搭載されてきている。そして、これらの普及に伴い、ハードディスクドライブ(HDD)には益々品質および信頼性に関する要求が強くなる。しかしながら、ハードディスクドライブ(HDD)は、温度や振動や機械的磨耗など様々な要因で、高い品質および信頼性を確保することが困難となっている。

【0006】

一方、高い品質および信頼性を確保できるストレージ向けのデバイスとして、フラッシュメモリカードや、前記ハードディスクドライブ(HDD)と同一のインタフェース規格を備えるフラッシュメモリドライブ(FMD)といったものが実用化されている。ただし、このフラッシュメモリは、ハードディスクに比べるとビット単価が高く、大容量化に対してはコスト面で実用的でなくなる。

【0007】

ところで、ハードディスクドライブ(HDD)に格納される記憶情報は、一般的に、O/Sやアプリケーションなどといったシステム関連の情報と、画像、音声などといったデータ関連の情報とに分離することができる。品質および信頼性を考慮する上で、データ関連の情報は、とりわけ画像や音声などにおいて多少のビット故障などが発生しても、通常、致命的な問題にはならない。一方、システム関連の情報は、ビット故障が少しでも発生すると、全く操作が不能になるような事態が予想され、致命的な問題となり得る。

【0008】

また、例えば、ハードディスクドライブ(HDD)を用いたカーナビゲーションシステムなどにおいては、ハードディスクドライブ(HDD)内の地図データ等をリアルタイムに読み込む必要があり、高速性が要求される。さらに、近年においては、ハードディスクドライブ(HDD)内にコンパクトディスク(CD)などの音楽データを記憶させ、ナビゲーションと音楽データの再生を同時に行うようなことも考えられ、益々ハードディスクドライブ(HDD)に高速性が要求されることになる。

【0009】

そこで、本発明の目的は、実用的なコストで高い信頼性を確保することができる記憶装置および記憶システムを提供することにある。

【0010】

また、本発明の他の目的は、実用的なコストで高速性を備えた記憶装置および記憶システムを提供することにある。

【0011】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【課題を解決するための手段】

【0012】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0013】

本発明による記憶装置は、ホストとの間でデータの入出力が可能な不揮発性の記憶デバイスであり、前記ホストから見て第1のアドレス空間を備える第1の記憶デバイスと、データの入出力が可能な不揮発性の記憶デバイスであり、前記第1の記憶デバイスよりもデ

10

20

30

40

50

ータの故障発生率が低い第2の記憶デバイスと、前記ホストが、前記第1のアドレス空間内のアドレスに対する命令を発生した際、そのアドレスが前記第1のアドレス空間内の予め定義した一部のアドレス空間に含まれる場合に、前記第2の記憶デバイスに前記命令を実行させる第1のコントロール手段とを有するものである。

【0014】

この構成によって、前記ホストから入力されたアドレスを判別することで、前記ホストとの間で入出力するデータを、前記第1の記憶デバイスか前記第2の記憶デバイスかに振り分けることができる。

【0015】

ここで、前記第2の記憶デバイスは、前記第1の記憶デバイスよりも高速動作が可能であるものを用いるとよい。また、前記第2の記憶デバイスに記憶するデータは、例えば、マスターブートレコードやファイル管理テーブルといったファイルの管理に関するデータと、O/Sおよびアプリケーションといったデータとを含むシステム領域のデータにする  
10

【0016】

また、前記第2の記憶デバイスに記憶するデータは、例えば、ファイルの管理に関するデータのみとすることもできる。この場合、第2の記憶デバイスの記憶容量は128Mバイト以下で十分となり、これによっても、高信頼性と高速性を確保することができる。そして、比較的高価となる第2の記憶デバイスの記憶容量を削減できることから、コストの増大を抑えることも可能となる。さらに、前記第1の記憶デバイスは、例えばスロットなどを用いて取り外しが可能な構成にするとよい。これによって、記憶容量の拡張などが容易に可能となる。  
20

【0017】

また、本発明による記憶装置は、ホストとの間でデータの入出力が可能な不揮発性の記憶デバイスであり、前記ホストから見て第1のアドレス空間を備える第1の記憶デバイスと、データの入出力が可能な不揮発性の記憶デバイスであり、前記第1の記憶デバイスよりもデータの故障発生率が低い第2の記憶デバイスと、前記第1のアドレス空間に対応するデータの中から一部のデータを抽出し、前記第2の記憶デバイスに対して前記抽出した一部のデータを格納する第2のコントロール手段とを有するものである。この構成によって、例えば信頼性が必要とされるデータを前記第2の記憶デバイスに対して格納すること  
30

【0018】

そして、前記抽出される一部のデータは、例えば、システム領域のデータや誤りを検出および訂正するための符号データなどである。これによって、信頼性を向上されることができる。ここで、これまでに説明した前記第1の記憶デバイスの一例としては、例えばハードディスクドライブ(HDD)が挙げられ、前記第2の記憶デバイスの一例としては、例えばフラッシュメモリドライブ(FMD)のような512byteのセクタ単位2048byteのクラスタ単位でアクセスが可能な不揮発メモリが挙げられる。

【0019】

また、本発明による記憶システムは、ホストと記憶装置とを有するものである。そして、前記ホストは、処理プログラムが格納されるROMと、前記処理プログラムを実行するCPUおよびRAMと、前記ホストと前記記憶装置との間のデータの入出力を制御するコントローラとを含み、前記記憶装置は、不揮発性の記憶デバイスである第1の記憶デバイスと、不揮発性の記憶デバイスであり、前記第1の記憶デバイスよりもデータの故障発生率が低い第2の記憶デバイスと、前記ホストが前記第1の記憶デバイスと前記第2の記憶デバイスを識別するためのドライブ設定端子とを含むものである。そして、この構成において、前記ROMに格納される前記処理プログラムは、連続するアドレスが割り当てられた前記記憶装置のアドレス空間の内、一部のアドレス空間を前記第2の記憶デバイスに割り当て、それ以外のアドレス空間を前記第1の記憶デバイスに割り当てる機能を備えている。  
40

## 【 0 0 2 0 】

すなわち、本発明による記憶装置で前述した第 1 のコントロール手段と同様な機能を、前記ホストの処理プログラムによって実現した構成となっている。したがって、本発明による記憶システムは、前記本発明による記憶装置と同様に高信頼性および高速性の利点を備え、また、処理プログラムを用いることから、前記第 1 のコントロール手段を設けるよりも特にコスト面において有効と考えられる。

## 【 0 0 2 1 】

以上のようなことから、本発明による記憶装置および記憶システムは、高信頼性および高速性を必要とし、物理的な振動などが多い環境で用いられるカーナビゲーションシステムなどに適用して特に有益なものとなる。

10

## 【 発明の効果 】

## 【 0 0 2 2 】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

## 【 0 0 2 3 】

( 1 ) ホストからハードディスクドライブ ( H D D ) に対してアクセスされるデータの、システム領域のデータまたはファイルの管理に関するデータを自動で不揮発メモリドライブに格納することが可能な記憶装置および記憶システムを実現できる。

## 【 0 0 2 4 】

( 2 ) ホストからハードディスクドライブ ( H D D ) に対してアクセスされるデータの、E C C のデータを自動で不揮発メモリドライブに格納することが可能な記憶装置を実現できる。

20

## 【 0 0 2 5 】

( 3 ) 前記 ( 1 ) により、実用的なコストで高速性を備えた記憶装置および記憶システムを実現できる。

## 【 0 0 2 6 】

( 4 ) 前記 ( 1 ) ~ ( 2 ) により、実用的なコストで高い信頼性を備えた記憶装置および記憶システムを実現できる。

## 【 発明を実施するための最良の形態 】

## 【 0 0 2 7 】

以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の部材には原則として同一の符号を付し、その繰り返しの説明は省略する。

30

## 【 0 0 2 8 】

## ( 実施の形態 1 )

図 1 は、本発明の実施の形態 1 の記憶装置において、その構成の一例を示す概略図である。また、図 2 は、本発明の実施の形態 1 の記憶装置において、図 1 に示す記憶装置にホストを接続した際のシステムの一部を示す構成図である。

## 【 0 0 2 9 】

図 1 に示す記憶装置は、例えば、ドライブ選択部 1 と、ハードディスクドライブ ( H D D ) ( 第 1 の記憶デバイス ) 2 と、例えばフラッシュメモリドライブ ( F M D ) などの不揮発メモリドライブ ( 第 2 の記憶デバイス ) 3 と、インタフェース ( I / F ) 部 4 などから構成される。そして、図 2 では、前記記憶装置のインタフェース部 4 に、例えば C P U 5 と A T A ( A T A t t a c h m e n t ) コントローラ 6 からなるホストが接続された構成となっている。

40

## 【 0 0 3 0 】

前記ハードディスクドライブ ( H D D ) 2 は、内部に磁気記憶媒体とそれを制御するコントローラなどを有し、その制御方式は、インタフェース規格である A T A 規格に基づいて行われる。前記不揮発メモリドライブ 3 は、例えば、内部にフラッシュメモリとそれを制御するコントローラなどを有し、その制御方式も、A T A 規格に基づいて行われる。前

50

記 A T A コントローラ 6 は、前記 C P U 5 の入出力信号を A T A 規格に変換し、前記記憶装置に対して入出力を行う。

【 0 0 3 1 】

ここで、この不揮発メモリドライブ 3 の一例として挙げたフラッシュメモリドライブ ( F M D ) は、その内部に N A N D フラッシュ製品や A N D フラッシュ製品などを含み、 5 1 2 b y t e のセクタ単位又は 2 0 4 8 b y t e のクラスタ単位でのアクセスが可能となっている。このフラッシュメモリドライブ ( F M D ) は、前記ハードディスクドライブ ( H D D ) 2 に比べてデータの故障発生率が低く、高速動作が可能である。そして、この故障発生率の差は、例えばカーナビゲーションのような物理的な衝撃や振動が存在する環境において益々顕著なものとなる。

10

【 0 0 3 2 】

前記ドライブ選択部 ( 第 1 のコントロール手段 ) 1 は、予め検出を行うアドレス空間が定義されており、前記 C P U 5 から前記 A T A コントローラ 6 を経由して前記ハードディスクドライブ ( H D D ) 2 に対する命令を受けた際、その際のアドレス値が前記定義したアドレス空間に含まれているならば、前記ハードディスクドライブ 2 ではなく、前記不揮発メモリドライブ 3 に対して前記命令を実行させる機能を有している。

【 0 0 3 3 】

つまり、前記ドライブ選択部 1 は、例えば、前記 A T A コントローラ 6 から、転送を行うセクタ数と転送の開始アドレス ( 例えばシリンダ番号、セクタ番号等 ) の情報が入力され、その後 R e a d または W r i t e コマンドなどが入力される場合を例とすると、前記転送の開始アドレスを認識し、その開始アドレスが前記定義したアドレス空間に含まれているか否かで、前記不揮発メモリドライブ 3 か前記ハードディスクドライブ ( H D D ) 2 のいずれか一方に R e a d または W r i t e 動作などを行わせる機能を備えている。

20

【 0 0 3 4 】

なお、前記ドライブ選択部 1 で定義するアドレス空間は、ユーザが使用するシステムのアドレス構成に応じて決められる。その定義手段は、回路等で固定的なものにしたり、レジスタによる設定やスイッチ等で可変的なものにしてもよい。ここで、ユーザが使用するシステムのアドレス構成が図 3 であった場合を例として、前記定義するアドレス空間の一例を説明する。

【 0 0 3 5 】

図 3 は、本発明の実施の形態 1 の記憶装置において、ドライブ選択部で予め定義するアドレス空間を決める際に用いられる、システムのアドレス構成の一例を示す説明図である。図 3 では、例えば、ホストがハードディスクドライブ ( H D D ) 2 に対して割り当てたアドレス空間 ( 第 1 のアドレス空間 ) の一例を示し、そのアドレス空間内において最下位アドレス 0 h より上位に向かって、システム領域、データ領域が割り当てられている。

30

【 0 0 3 6 】

前記システム領域は、マスターブートレコード ( M B R )、パーティションブートレコード ( P B R )、ファイル管理テーブル ( F A T 1 , 2 ) およびディレクトリ情報 ( D I R ) などといった、ファイルの管理に関するデータと、パーティション ( 1 ) 内のオペレーティングシステム ( O / S ) およびアプリケーションなどといったデータを含んでいる。前記データ領域は、パーティション ( 2 ) 内の映像、音声といったデータを含んでいる。そして、システム領域とデータ領域を区切るアドレス値が「 x x x x h 」となっている。

40

【 0 0 3 7 】

このような場合において、通常、前記システム領域は、ビット故障でも許容できない領域であり、前記データ領域は、多少のビット故障は許容できる領域である。したがって、前記「 x x x x h 」の値を前記ドライブ選択部 1 に定義する。そして、前記ドライブ選択部 1 は、前記 A T A コントローラ 6 から入力されたアドレス値が「 0 h ~ x x x x h 」の空間に含まれている場合は、前記不揮発メモリドライブ 3 を動作させ、そうでない場合は、前記ハードディスクドライブ ( H D D ) 2 を動作させる。

50



## 【 0 0 3 8 】

すると、ホストからは、通常通りにハードディスクドライブ（HDD）2にアクセスするが、記憶装置によってシステム領域のアドレス空間を自動で不揮発メモリドライブ3に割り当てることができる。これによって、データの信頼性やユーザのシステム全体としての信頼性などを向上させることが可能になる。

## 【 0 0 3 9 】

また、一般的に、前記システム領域のファイル容量は、前記データ領域に比べると小さい容量で済む。したがって、前記不揮発メモリドライブ3には、例えば、数百メガバイト程度の容量を備えればよい。これによって、コストの増加を抑えることもできる。

## 【 0 0 4 0 】

以上のように、本発明の実施の形態1の記憶装置によれば、実用的なコストで高い信頼性を確保することが可能な記憶装置を実現できる。

## 【 0 0 4 1 】

## （実施の形態2）

図4は、本発明の実施の形態2の記憶装置において、その構成の一例を示す概略図である。図4に示す記憶装置は、例えば、バックアップ制御部7と、ハードディスクドライブ（HDD）2と、例えばフラッシュメモリドライブ（FMD）などの不揮発メモリドライブ3と、インタフェース部4などから構成される。

## 【 0 0 4 2 】

前記バックアップ制御部7以外の構成は、前記図1と同様であるため説明は省略する。前記バックアップ制御部（第2のコントロール手段）7は、入力信号である回避信号を有し、前記回避信号が入力された場合に、前記ハードディスクドライブ（HDD）2内の一部のデータを抽出し、その抽出したデータを不揮発メモリドライブ3に対して転送する機能を有している。また、逆に、不揮発メモリドライブ3に格納されたデータを、ハードディスクドライブ（HDD）2に転送する機能も有している。なお、この際に転送されるデータは、前述したシステム領域のデータとする。

## 【 0 0 4 3 】

つまり、ハードディスクドライブ（HDD）2と、不揮発メモリドライブ3にそれぞれ格納されるデータの関係は、例えば、図5のようになる。図5は、本発明の実施の形態2の記憶装置において、ハードディスクドライブ（HDD）と不揮発メモリドライブに格納されるデータの関係の一例を示す説明図である。図5に示すように、システム領域は、ハードディスクドライブ（HDD）2と不揮発メモリドライブ3に二重に格納され、データ領域は、ハードディスクドライブ（HDD）2のみに格納されることになる。

## 【 0 0 4 4 】

また、前記回避信号は、例えば前記図2で示したホストなどにより、必要に応じて入力される。例えば、ホストは、1回／1日またはシステムの電源をOFFする際などで前記回避信号を発生する。これらの機能によって、例えば、ハードディスクドライブ（HDD）2内におけるシステム領域内のデータに故障が発生した際などで、前記不揮発メモリドライブ3を参照し、ハードディスクドライブ（HDD）2のシステム領域内のデータを復元することなどが可能になる。また、前記実施の形態1での説明と同様、システム領域内のデータとすることで不揮発メモリドライブ3のコストを抑えることもできる。

## 【 0 0 4 5 】

以上のように、本発明の実施の形態2の記憶装置によれば、実用的なコストで高い信頼性を確保することが可能な記憶装置を実現できる。

## 【 0 0 4 6 】

## （実施の形態3）

図6は、本発明の実施の形態3の記憶装置において、その構成の一例を示す概略図である。図6に示す記憶装置は、例えば、符号データ検出部8と、ハードディスクドライブ（HDD）2と、例えばフラッシュメモリドライブ（FMD）などの不揮発メモリドライブ3と、インタフェース部4などから構成される。

## 【 0 0 4 7 】

前記符号データ検出部 8 以外の構成は、前記図 1 と同様であるため説明は省略する。前記符号データ検出部（第 2 のコントロール手段）8 は、例えば、前記図 2 に示したようにインタフェース部 4 にホストが接続され、このホストより、ハードディスクドライブ（HDD）2 に対して ECC（Error Correcting Code）などの誤り検出および訂正符号を含むデータが入力された場合、この符号データの部分だけを抽出し、そのデータを前記不揮発メモリドライブ 3 に対して格納する機能を備えている。

## 【 0 0 4 8 】

また、前記ホストよりハードディスクドライブ（HDD）2 に対して、データ出力命令があった際に、前記符号データ検出部は、前記ハードディスクドライブ（HDD）2 のデータと、前記不揮発メモリドライブ 3 に格納されている、そのデータに対応した符号データとを前記ホストに対して出力する。これらの機能によって、ハードディスクドライブ（HDD）2 内の全アドレス空間（第 1 のアドレス空間）に対応するデータに対し、そのデータの信頼性を向上させることができる。

10

## 【 0 0 4 9 】

なお、前記ハードディスクドライブ（HDD）2 の容量と前記不揮発メモリドライブ 3 の容量では、図 7 に示すように、不揮発メモリドライブ 3 の容量の方を十分に小さくすることが可能になる。図 7 は、本発明の実施の形態 3 の記憶装置において、ハードディスクドライブ（HDD）と不揮発メモリドライブとの容量の関係を示す説明図である。図 7 において、例えば、ハードディスクドライブ（HDD）2 の容量を 10 G バイトとし、不揮発メモリドライブ 3 に ECC データを格納する場合、不揮発メモリドライブ 3 の容量は 156 M バイト程度で足りる。したがって、不揮発メモリドライブ 3 のコストを抑えることも可能になる。

20

## 【 0 0 5 0 】

以上のように、本発明の実施の形態 3 の記憶装置によれば、実用的なコストで高い信頼性を確保することが可能な記憶装置を実現できる。

## 【 0 0 5 1 】

（実施の形態 4）

図 8 は、本発明の実施の形態 4 の記憶装置において、その構成の一例を示す概略図である。図 8 に示す記憶装置は、例えば、電源監視部 9 と、ファイル管理情報検出部 10 と、ハードディスクドライブ（HDD）2 と、例えばフラッシュメモリドライブ（FMD）などの不揮発メモリドライブ 3 と、インタフェース部 4 などから構成される。

30

## 【 0 0 5 2 】

前記電源監視部 9 とファイル管理情報検出部 10 以外の構成は、前記図 1 と同様であるため説明は省略する。前記電源監視部 9 は、例えば、内部にコンパレータやコンデンサおよび昇圧回路などを搭載し、停電などの急な電源遮断が発生した際に、図 9 のような電源監視回路により電源を切り離し検出信号を出力し、なおかつコンデンサに蓄えられた電荷によって、一定時間電源電圧を持続させる機能を有している。

## 【 0 0 5 3 】

前記ファイル管理情報検出部 10（第 2 のコントロール手段）は、例えば、前記インタフェース部 4 に接続されたホストから入力されたファイル管理情報（例えば、図 3 での FAT1, 2、DIR など）を検出し、その情報を一時的に保持する機能を有する。さらに、前記ファイル管理情報検出部 10 は、前記電源監視部 9 から検出信号を受けた際に、前記一定時間持続される電源電圧を利用して、前記一時的な保持されている情報を不揮発メモリドライブ 3 に格納する機能などを有している。

40

## 【 0 0 5 4 】

ハードディスクドライブ（HDD）2 では、前記ファイル管理情報の書き込み時などで、急な電源遮断などが生じた際、そのファイル管理情報が破損する場合が十分に有り得る。そうすると、前記ハードディスクドライブ（HDD）2 に対する操作が全く不能となり、システム障害などを引き起こす可能性が考えられる。そこで、急な電源遮断の際にも、

50

ファイル管理情報を不揮発メモリドライブ3において確実に保つことで、このようなシステム障害をある程度回避することが可能になる。すなわち、システムの信頼性を向上させることができる。

【0055】

(実施の形態5)

図10は、本発明の実施の形態5の記憶システムにおいて、その構成の一例を示す概略図である。図10に示す記憶システムは、例えば図1および図2で示した記憶装置に対し、そのドライブ選択部1と同様な機能をホスト側で備え、また、記憶装置内にドライブ設定端子を追加した構成となっている。

【0056】

すなわち、図10に示す記憶システムは、ホスト50と記憶装置51から構成され、ホスト50は、例えば、CPU5と、SDRAM等のRAM50aと、ATAコントローラ6と、バス50bと、前記ドライブ選択部1と同様な機能を備えたプログラム(アドレス管理プログラム)が格納されたROM50cなどを有し、記憶装置51は、例えば、ハードディスクドライブ(HDD)2と、フラッシュメモリドライブ(FMD)などの不揮発メモリドライブ3と、インタフェース(I/F)部4と、ドライブ設定端子51aなどを有している。なお、ROM50cは、例えばNOR型のフラッシュメモリなどであり、CPU5との間でバイト単位やワード単位などのアクセスを行うことができる。

【0057】

前記ドライブ設定端子51aは、ホスト50が各ドライブをそれぞれ認識できるようにハードディスクドライブ(HDD)2と不揮発メモリドライブ3のいずれか一方をマスタに、他方をスレーブに設定する端子である。前記アドレス管理プログラムは、例えばデバイスドライバなどで実現され、連続するアドレスが割り当てられた前記記憶装置51のアドレス空間の内、ある一定のアドレス値以下の空間といった一部のアドレス空間を不揮発メモリドライブ3に割り当て、それ以外の前記ある一定のアドレス値を超える空間となる他の一部のアドレス空間をハードディスクドライブ(HDD)2に割り当てるような機能を有している。また、アドレス管理プログラムは、これらの割り当てたアドレス空間と、不揮発メモリドライブ3およびハードディスクドライブ(HDD)2のそれぞれの物理アドレスとの対応を認識し、記憶装置51への命令発信の際には、I/F部4に対して物理アドレスが入力されるように機能する。

【0058】

ところで、前記不揮発メモリドライブ3に記憶する内容は、前記図3で説明したようにシステム領域のものとなるが、その中でも、特に図11に示すようにファイル管理テーブル(FAT1, 2)およびディレクトリ情報(DIR)を記憶することで高速化を実現することができる。なお、この効果は、前述した実施の形態1の記憶装置などにおいても同様となる。以下に、この説明を行う。

【0059】

図11は、本発明の実施の形態5の記憶システムにおいて、図10の記憶装置のアドレス空間およびそのアドレス空間に記憶する内容の一例について示す説明図である。図11においては、連続するアドレス空間の中で、「0h」～「nh」までがフラッシュメモリドライブ(FMD)に割り当てられ、「n+1h」～「mh」までがハードディスクドライブ(HDD)2に割り当てられている。そして、フラッシュメモリドライブ(FMD)には、ファイル管理テーブル(FAT1, 2)およびディレクトリ情報(DIR)が記憶されている。

【0060】

このファイル管理テーブル(FAT1, 2)には、例えば、フラッシュメモリドライブ(FMD)やハードディスクドライブ(HDD)2の最小記憶単位となるセクタと、O/Sなどの最小管理単位となり複数のセクタからなるクラスタとの関係などが記憶されている。また、ディレクトリ情報(DIR)には、例えば、ファイル名、拡張子、サイズ、更新日時、先頭クラスタ番号等の情報が記録されている。したがって、O/Sなどが記憶装

10

20

30

40

50

置 5 1 に対してデータの読み出し / 書き込みを行う際には、このファイル管理テーブル ( F A T 1 , 2 ) およびディレクトリ情報 ( D I R ) が逐次参照される。

【 0 0 6 1 】

ところが、このファイル管理テーブル ( F A T 1 , 2 ) などがハードディスクドライブ ( H D D ) 2 に記憶されている場合は、そのシーク時間やサーチ時間によって、動作速度が低下してしまう。そこで、このファイル管理テーブル ( F A T 1 , 2 ) などをフラッシュメモリドライブ ( F M D ) に記憶させると、このような問題を解決することができ、図 1 2 に示すように高速化を図ることが可能になる。

【 0 0 6 2 】

図 1 2 は、本発明の実施の形態 5 の記憶システムにおいて、ファイル管理テーブル等を不揮発メモリドライブに記憶させることによる効果の一例を示す説明図であり、( a ) は不揮発メモリドライブに記憶させた場合の書き込み時間、( b ) はハードディスクドライブに記憶させた場合の書き込み時間を示すものである。図 1 2 ( a ) ( b ) においては、R A M 5 0 a からハードディスクドライブ ( H D D ) 2 に対して、1 3 3 M バイト / 秒の U l t r a - D M A ( D i r e c t M e m o r y A c c e s s ) 転送を用いて 1 0 0 k バイトのデータ書き込みが行われており、その書き込み前後において C P U 5 とハードディスクドライブ ( H D D ) 2 間で P I O ( P r o g r a m I / O ) 転送が発生している。

【 0 0 6 3 】

図 1 2 ( b ) においては、ファイル管理テーブル ( F A T 1 , 2 ) およびディレクトリ情報 ( D I R ) がハードディスクドライブ ( H D D ) 2 にあり、これらの情報の P I O 転送にそれぞれ 1 0 m s 程度の時間を要している。これによって、1 0 0 k バイトの書き込み時間は 7 1 . 1 m s 程度となる。一方、図 1 2 ( a ) においては、ファイル管理テーブル ( F A T 1 , 2 ) およびディレクトリ情報 ( D I R ) がフラッシュメモリドライブ ( F M D ) にあり、これらの情報の P I O 転送がそれぞれ 0 . 0 1 m s ~ 0 . 2 m s 程度で済んでいる。これによって、1 0 0 k バイトの書き込み時間は 1 7 . 8 m s 程度となり、図 1 2 ( b ) に比べて 4 倍程度の高速化を実現している。

【 0 0 6 4 】

なお、読み出し時においても同様の効果が得られると考えられ、3 ~ 4 倍程度の高速化が見込める。また、電源投入 / 遮断時には、ハードディスクドライブ ( H D D ) 2 へのアクセスが特に集中するため、高速化の効果がより顕著なものとなり、O / S の起動時間などを大幅に短縮することができる。

【 0 0 6 5 】

このように、不揮発メモリドライブ 3 に、ファイル管理テーブル ( F A T 1 , 2 ) およびディレクトリ情報 ( D I R ) を記憶させることで高速化が実現できる。さらに、これらに加えて図 3 のマスターブートレコード ( M B R ) やパーティションブートレコード ( P B R ) などを記憶させることで高い信頼性を得ることもできる。そして、ファイル管理テーブル ( F A T 1 , 2 ) およびディレクトリ情報 ( D I R ) 、ならびにマスターブートレコード ( M B R ) やパーティションブートレコード ( P B R ) といったファイルの管理に関するデータの容量は、1 2 8 M バイト以下で十分と考えられる。したがって、不揮発メモリドライブ 3 に O / S やアプリケーションを含めず、このファイルの管理に関するデータのみを記憶させた場合においても、高信頼性および高速化を実現することができ、また、容量が少なくてもよいためコストの増加を抑えることができる。

【 0 0 6 6 】

また、図 1 0 の記憶システムは、図 2 で示したような図 1 の記憶装置を備えた構成に比べて、図 1 のドライブ選択部 1 のようなハードウェアを必要としないことから、特にコスト面において実現が容易と言える。

【 0 0 6 7 】

( 実施の形態 6 )

図 1 3 は、本発明の実施の形態 6 の記憶システムにおいて、その構成の一例を示す概略

10

20

30

40

50

図である。図 13 に示す記憶システムは、図 10 の記憶システムに対して、記憶装置 51 上に不揮発メモリドライブ 3 を設けずに、ホスト 50 上に AND、NAND 型のフラッシュメモリといったセクタ単位のアクセスが可能な不揮発メモリデバイス 51d を設けた例である。また、図 13 の記憶システムは、図 10 のドライブ設定端子 51a は特に必要ではないため備えていない。

#### 【0068】

この図 13 の構成によると、実施の形態 5 で説明したように、不揮発メモリドライブ 3 にファイルの管理に関するデータのみを記憶させるような場合において特に有効な構成となる。すなわち、必要な記憶容量が少なくてもよい場合、フラッシュメモリドライブ (FMD) のようなものを用いなくても、ホスト 50 上への不揮発メモリデバイス 51a の実装で賄うことができる。これによって、省スペース化が可能になり、また、記憶装置 51 として一般的に広く使用されているものを用いることができる。

10

#### 【0069】

##### (実施の形態 7)

図 14 は、本発明の実施の形態 7 の記憶装置において、その外形の一例を示す斜視図であり、(a) は正面側から見た場合、(b) は背面側から見た場合を示すものである。図 15 は、本発明の実施の形態 7 の記憶装置において、図 14 の内部構造の一例を示す断面図である。図 14 および図 15 に示す記憶装置は、例えば図 10 に示した記憶装置 51 の部分である。その大きさは、例えば 100 mm × 70 mm × 9.5 mm 程度で、一般的に知られている 2.5 インチサイズのハードディスクドライブの大きさと同様である。したがって、一般的に広く使用されている記憶システム内の記憶装置の設置スペースに、図 14 の記憶装置を適合されることができる。

20

#### 【0070】

そして、その外形の正面側には、図 14 (a) に示すようにハードディスクドライブ (HDD) 2 挿入用のスロット 14a を有し、その背面側には、I/F 部 4 として例えば IDE (Integrated Drive Electronics) インタフェース用のコネクタを有している。また、この内部構造は、図 15 に示すように、例えば、基板 15a を挟んだ上部にフラッシュメモリドライブ (FMD) が設けられ、下部に 2.5 インチサイズのハードディスクドライブ (HDD) 2 が設けられている。

#### 【0071】

また、ハードディスクドライブ (HDD) 2 やフラッシュメモリドライブ (FMD) の配線は、基板 15a を介して I/F 部 4 に接続される。なお、ここでは、図 10 に示した記憶装置 51 を例としているが、これまでの実施の形態で述べた他の記憶装置に関しても同様な構成で実現できる。例えば図 1 の記憶装置においては、この基板 15a 上に、ドライブ選択部 1 を実装すればよい。

30

#### 【0072】

このハードディスクドライブ (HDD) 2 は、スロット 14a より取り外しが可能となっている。これによって、例えば、記憶容量の拡張などが必要となった場合には、ハードディスクドライブ (HDD) 2 を取り替えればよい。また、組み込み機器などにおいて、CD-ROM 等の外部入力が存在しない場合にも、ハードディスクドライブ (HDD) 2 を取り外すことで、容易にアプリケーションの追加やバージョンアップなどが可能になる。さらに、図 14 の記憶装置は、記録メディアを交換可能なリムーバブルストレージとして使用することもできる。この際に、取り外した記憶メディアは、ファイル管理テーブル (FAT1, 2) 等のファイルの管理に関するデータが含まれていないため、その内容を解読することは容易でなく、機密性を備えている。

40

#### 【0073】

なお、図 14 および図 15 において、フラッシュメモリドライブ (FMD) は、機密性の保持や、抜き差しを繰り返すことによる故障の可能性などの面から取り外しができない構成としているが、このようなことが特に問題とならないのであれば、このフラッシュメモリドライブ (FMD) に対してもスロットを設けた構成としてもよい。

50

## 【 0 0 7 4 】

## ( 実施の形態 8 )

図 1 6 は、本発明の実施の形態 8 の記憶装置において、図 1 1 とは異なるアドレス構成の一例を示す概略図である。図 1 6 においては、フラッシュメモリドライブ ( F M D ) のアドレス空間と、ハードディスクドライブ ( H D D ) 2 のアドレス空間と、図 1 で示したドライブ選択部 1 が示されている。そして、ハードディスクドライブ ( H D D ) 2 内の、例えばファイルの管理に関するデータ ( M B R、F A T 1、2、D I R など ) がフラッシュメモリドライブ ( F M D ) に記憶されている。

## 【 0 0 7 5 】

このようなアドレス空間は、例えば次のようにして作成される。まず、ハードディスクドライブ ( H D D ) 2 に対してフォーマットを行い、ハードディスクドライブ ( H D D ) 2 内にファイルの管理に関するデータの領域を作成する。その後、例えば組み込み機器用途などでは、ハードディスクドライブ ( H D D ) 2 内にアプリケーション等インストールする。次いで、そのファイルの管理に関するデータの領域を、フラッシュメモリドライブ ( F M D ) にコピーする。そして、ハードディスクドライブ ( H D D ) 2 内のファイルの管理に関するデータの領域を消去する。

## 【 0 0 7 6 】

ここで、このようにして作成されたアドレス空間に対し、ホストからハードディスクドライブ ( H D D ) 2 に対してある物理アドレスに対する命令が入力された場合を想定する。この場合、ドライブ選択部 1 は、そのアドレス空間が「 0 h 」～「 n h 」内であれば、F M D 部に対してその物理アドレスと命令を伝達し、そのアドレス空間が「 n + 1 h 」～「 m h 」内であれば、H D D 部に対してその物理アドレスと命令を伝達する。

## 【 0 0 7 7 】

このような構成によっても、これまでの説明から判るように高信頼性と高速化を実現することができる。そして、この場合、H D D の物理アドレスをそのまま用いることができるため、ドライブ選択部 1 の機能構成が容易となる。なお、このドライブ選択部 1 の機能は、図 1 0 の場合と同様に、アドレス管理プログラムによって実現することもできる。

## 【 0 0 7 8 】

以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

## 【 0 0 7 9 】

例えば、本発明の実施の形態 1 などの説明においては、信頼性が要求されるデータとしてシステム領域のデータを例としたが、ドライブ選択部 1 で検出するアドレス空間を任意で選択できるようにし、ユーザの必要性に応じて極めて重要なデータなどを不揮発メモリドライブ 3 に格納できるようにしてもよい。

## 【 0 0 8 0 】

また、例えば、これまでの説明においては、I D E を含む A T A のインタフェースを用いたが、S C S I インタフェースなどにも同様に適用可能である。

## 【 産業上の利用可能性 】

## 【 0 0 8 1 】

本発明の記憶装置および記憶システムは、ハードディスクを用いたカーナビゲーションシステムや録画および録音システムなどの組み込み機器に適用して有益であり、さらにこれらに限らずパーソナルコンピュータを代表とするハードディスクを含んだシステム全般に対して広く適用可能である。

## 【 図面の簡単な説明 】

## 【 0 0 8 2 】

【 図 1 】 本発明の実施の形態 1 の記憶装置において、その構成の一例を示す概略図である。

【 図 2 】 本発明の実施の形態 1 の記憶装置において、図 1 に示す記憶装置にホストを接続

した際のシステムの一例を示す構成図である。

【図 3】本発明の実施の形態 1 の記憶装置において、ドライブ選択部で予め定義するアドレス空間を決める際に用いられる、システムのアドレス構成の一例を示す説明図である。

【図 4】本発明の実施の形態 2 の記憶装置において、その構成の一例を示す概略図である。

【図 5】本発明の実施の形態 2 の記憶装置において、ハードディスクドライブ（HDD）と不揮発メモリドライブに格納されるデータの関係の一例を示す説明図である。

【図 6】本発明の実施の形態 3 の記憶装置において、その構成の一例を示す概略図である。

【図 7】本発明の実施の形態 3 の記憶装置において、ハードディスクドライブ（HDD）と不揮発メモリドライブとの容量の関係を示す説明図である。 10

【図 8】本発明の実施の形態 4 の記憶装置において、その構成の一例を示す概略図である。

【図 9】本発明の実施の形態 4 の記憶装置において、電源監視回路の構成の一例を示す概略図である。

【図 10】本発明の実施の形態 5 の記憶システムにおいて、その構成の一例を示す概略図である。

【図 11】本発明の実施の形態 5 の記憶システムにおいて、図 10 の記憶装置のアドレス空間およびそのアドレス空間に記憶する内容の一例について示す説明図である。

【図 12】本発明の実施の形態 5 の記憶システムにおいて、ファイル管理テーブル等を不揮発メモリドライブに記憶させることによる効果の一例を示す説明図であり、（a）は不揮発メモリドライブに記憶させた場合の書き込み時間、（b）はハードディスクドライブに記憶させた場合の書き込み時間を示すものである。 20

【図 13】本発明の実施の形態 6 の記憶システムにおいて、その構成の一例を示す概略図である。

【図 14】本発明の実施の形態 7 の記憶装置において、その外形の一例を示す斜視図であり、（a）は正面側から見た場合、（b）は背面側から見た場合を示すものである。

【図 15】本発明の実施の形態 7 の記憶装置において、図 14 の内部構造の一例を示す断面図である。

【図 16】本発明の実施の形態 8 の記憶装置において、図 11 とは異なるアドレス構成の一例を示す概略図である。 30

#### 【符号の説明】

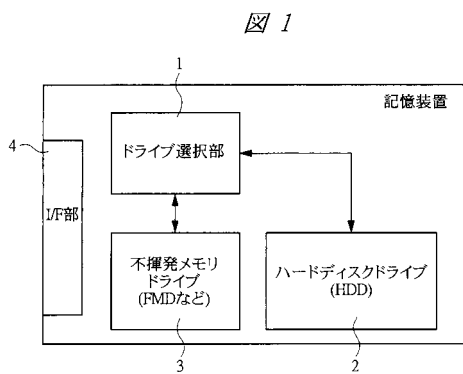
#### 【0083】

- 1    ドライブ選択部
- 2    ハードディスクドライブ（HDD）
- 3    不揮発メモリドライブ
- 4    インタフェース部
- 5    CPU
- 6    ATAコントローラ
- 7    バックアップ制御部
- 8    符号データ検出部
- 9    電源監視部
- 10   ファイル管理情報検出部
- 14 a   スロット
- 15 a   基板
- 50   ホスト
- 50 a   RAM
- 50 b   バス
- 50 c   ROM
- 50 d   不揮発メモリデバイス

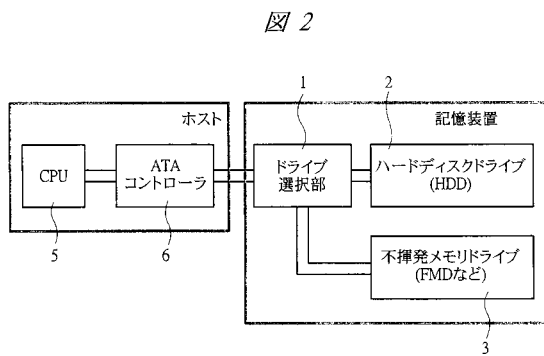
## 5 1 記憶装置

## 5 1 a ドライブ設定端子

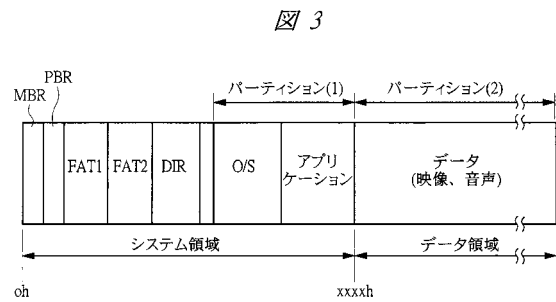
【図 1】



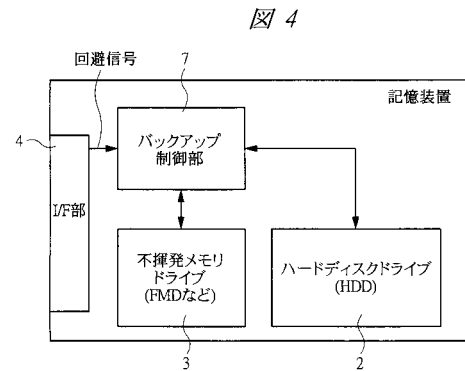
【図 2】



【図 3】



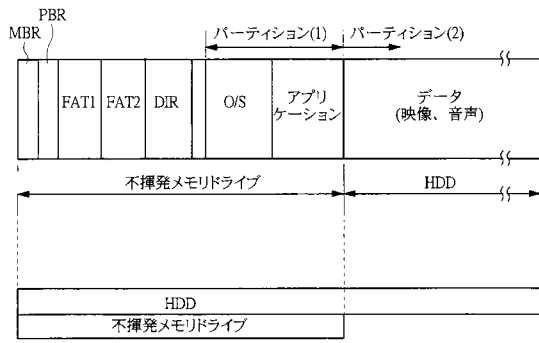
【図 4】





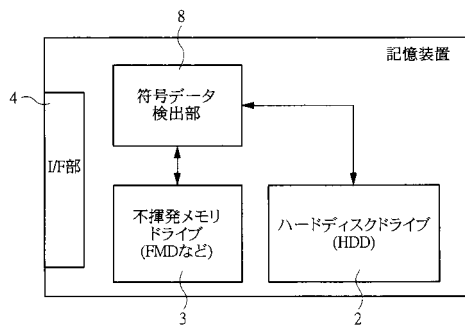
【図 5】

図 5



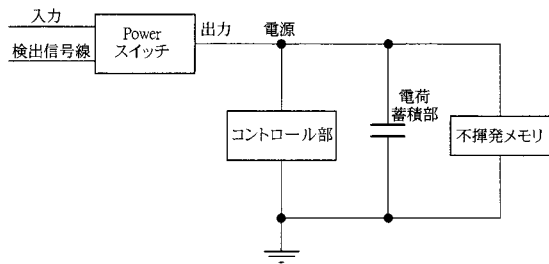
【図 6】

図 6



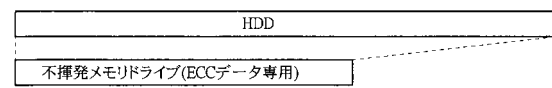
【図 9】

図 9



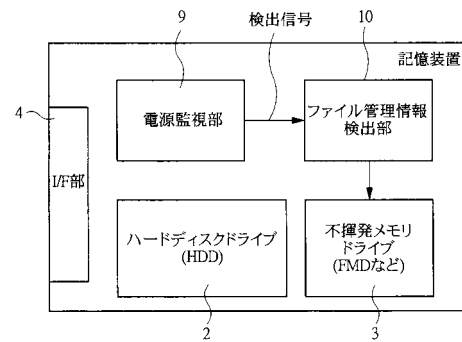
【図 7】

図 7



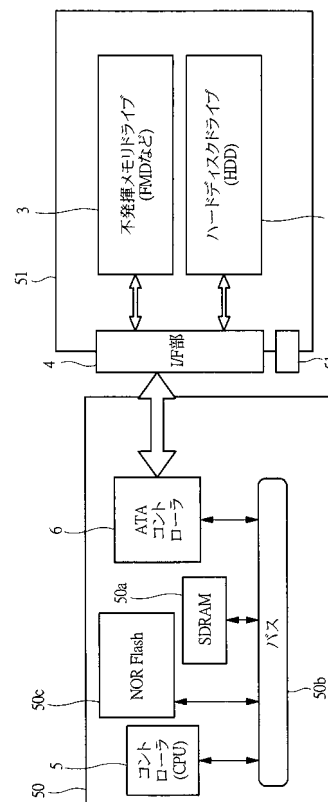
【図 8】

図 8

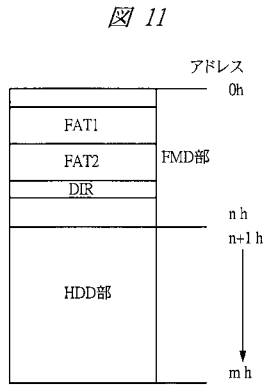


【図 10】

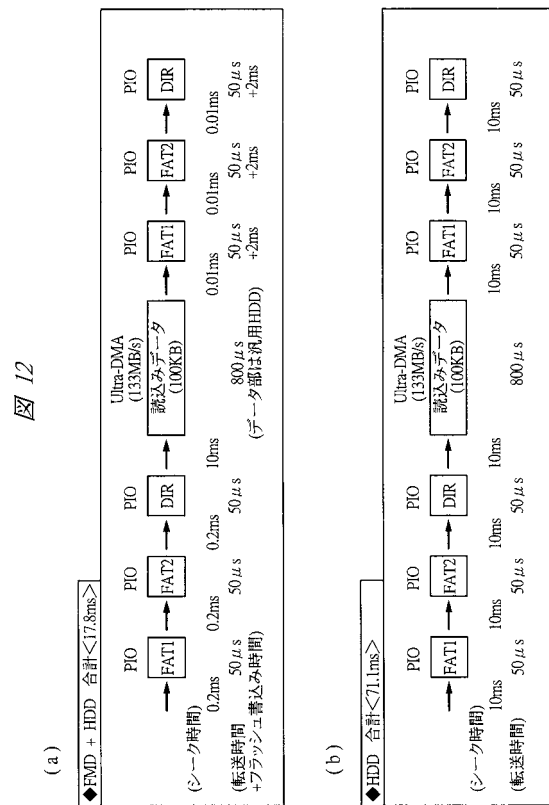
図 10



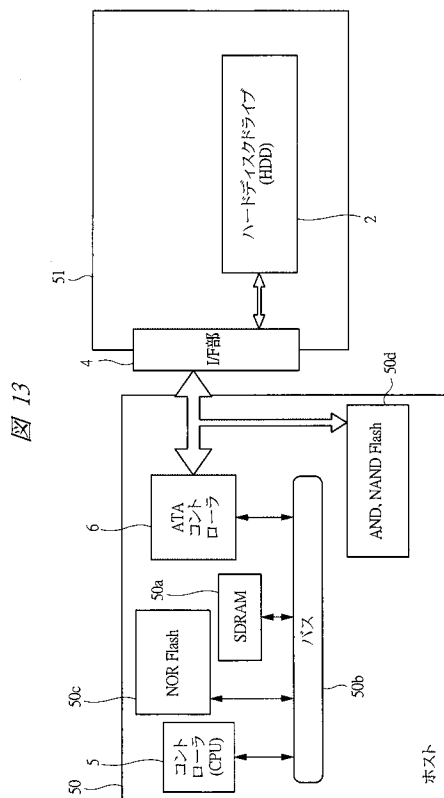
【図 1 1】



【図 1 2】

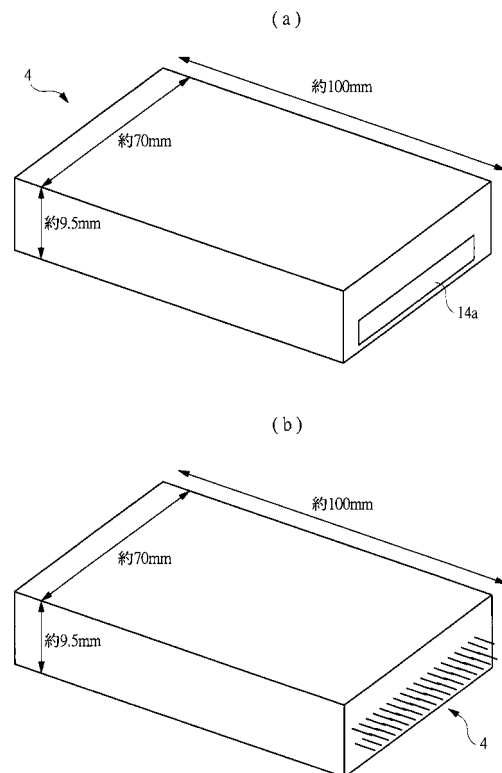


【図 1 3】



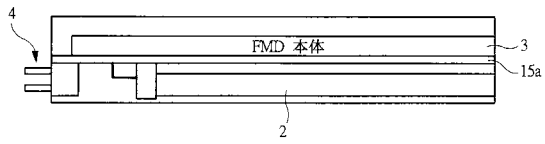
【図 1 4】

図 14



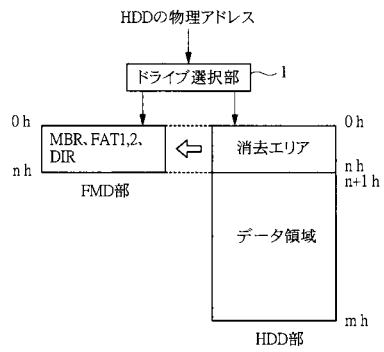
【図 15】

図 15



【図 16】

図 16



---

フロントページの続き

- (72)発明者 沖永 隆幸  
東京都小平市上水本町五丁目 2 2 番 1 号 株式会社日立超エル・エス・アイ・システムズ内
- (72)発明者 竹村 茂  
東京都小平市上水本町五丁目 2 2 番 1 号 株式会社日立超エル・エス・アイ・システムズ内
- (72)発明者 木全 能之  
東京都小平市上水本町五丁目 2 2 番 1 号 株式会社日立超エル・エス・アイ・システムズ内
- (72)発明者 岸本 隆行  
東京都小平市上水本町五丁目 2 2 番 1 号 株式会社日立超エル・エス・アイ・システムズ内
- F ターム(参考) 5B005 JJ12 MM11 UU23 UU41  
5B065 BA01 BA05 CE23 CH01 EA03 EA33  
5B082 CA01 JA13