



(12) 发明专利

(10) 授权公告号 CN 109215569 B

(45) 授权公告日 2020.12.25

(21) 申请号 201710539317.6

审查员 顾健健

(22) 申请日 2017.07.04

(65) 同一申请的已公布的文献号
申请公布号 CN 109215569 A

(43) 申请公布日 2019.01.15

(73) 专利权人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路10号
专利权人 合肥鑫晟光电科技有限公司

(72) 发明人 袁燊 李永谦 徐攀 袁志东
蔡振飞

(74) 专利代理机构 北京同达信恒知识产权代理
有限公司 11291
代理人 郭润湘

(51) Int. Cl.

G09G 3/3208 (2016.01)

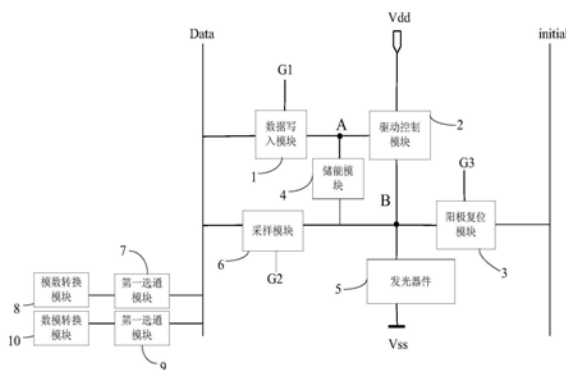
权利要求书4页 说明书13页 附图6页

(54) 发明名称

一种像素电路、驱动方法及显示装置

(57) 摘要

本发明公开了一种像素电路、驱动方法及显示装置,像素电路中包括:数据写入模块、驱动控制模块、阳极复位模块、储能模块、发光器件和采样模块,通过数据写入模块、驱动控制模块、阳极复位模块和储能模块的配合工作该像素电路可以实现对驱动控制模块的阈值电压进行补偿;在采样模块导通时,数据信号线通过导通的采样模块采集第二节点上的电流,由于第二节点上的电流与驱动晶体管的载流子迁移率相关,通过数据线所采集的电流对驱动晶体管的载流子迁移率进行补偿;从而实现通过一个像素电路就能避免驱动控制模块的阈值电压和载流子迁移率对发光器件的影响,能够得到亮度相同的图像,提高了显示装置显示区域图像亮度的均匀性。



1. 一种像素电路,其特征在于,包括:数据写入模块、驱动控制模块、阳极复位模块、储能模块、发光器件和采样模块;其中,

所述数据写入模块,其第一端与数据信号线连接,第二端与第一扫描信号线连接,第三端与第一节点连接;所述数据写入模块用于在所述第一扫描信号线的控制下将所述数据信号线上的数据信号提供给第一节点;所述阳极复位模块,其第一端与复位信号线连接,第二端与第三扫描信号线连接,第三端与第二节点连接;所述阳极复位模块用于在所述第三扫描信号线的控制下将所述复位信号线上的复位信号提供给所述第二节点;所述驱动控制模块,其第一端与第一电压信号端连接,第二端与所述第一节点连接,第三端与所述第二节点连接;所述驱动控制模块用于在所述第一节点电压的控制下驱动所述发光器件发光;所述储能模块的第一端与第一节点连接,第二端与第二节点连接;所述储能模块用于使所述第一节点和所述第二节点之间的电压差保持稳定;所述发光器件,其第一端与所述第二节点连接,第二端与第二电压信号端连接;所述采样模块,其第一端与所述数据信号线连接,第二端与第二扫描信号线连接,第三端与所述第二节点连接;所述采样模块用于在所述第二扫描信号线的控制下将所述第二节点与所述数据信号线导通,以通过所述数据信号线采集所述第二节点的电流,根据采集的电流确定补偿电压,其中,所述补偿电压用于补偿载流子迁移率;

所述像素电路用于:在重置阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的参考电压信号提供给所述第一节点;所述阳极复位模块用于在所述第三扫描信号线的控制下,将所述复位信号线发出的复位信号提供给所述第二节点;在阈值补偿阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的所述参考电压信号提供给所述第一节点,以使所述驱动控制模块导通;在所述第一节点处的电压的控制下使所述驱动控制模块导通,所述第一电压信号端发出的第一电压信号通过导通的所述驱动控制模块对所述第二节点进行充电;在数据写入阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的初始数据信号提供给所述第一节点;所述储能模块用于使所述第一节点和所述第二节点之间的电压差保持稳定;在采样阶段,所述采样模块在所述第二扫描信号线的控制下将所述第二节点与所述数据信号线导通,以通过所述数据信号线采集所述第二节点的电流,根据采集的电流确定补偿电压,其中,所述补偿电压用于补偿阈值电压和载流子迁移率;在发光阶段,所述数据写入模块在所述第一扫描信号线的控制下将补偿后的数据信号写入到所述第一节点;在所述第一节点的电压的控制下,所述驱动控制模块驱动所述发光器件进行发光;其中,补偿后的数据信号根据所述初始数据信号和所述补偿电压确定;

或者,所述像素电路用于:在节点复位阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的初始数据信号提供给所述第一节点;所述阳极复位模块在所述第三扫描信号线的控制下,将所述复位信号线发出的复位信号提供给所述第二节点;在采样阶段,所述采样模块在所述第二扫描信号线的控制下将所述第二节点与所述数据信号线导通,以通过所述数据信号线采集所述第二节点的电流,根据采集的电流确定补偿电压,其中,所述补偿电压用于补载流子迁移率;在重置阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的所述参考电压信号提供给所述第一节点;所述阳极复位模块在所述第三扫描信号线的控制下,将所述复位信号线发出的复位信

号提供给所述第二节点;在阈值补偿阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的所述参考电压信号提供给所述第一节点,以使所述驱动控制模块导通;在所述第一节点处的电压的控制下使所述驱动控制模块导通,所述第一电压信号端发出的第一电压信号通过导通的所述驱动控制模块对所述第二节点进行充电;在数据写入阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的补偿后的数据信号提供给所述第一节点;所述储能模块用于使所述第一节点和所述第二节点之间的电压差保持稳定,其中,补偿后的数据信号根据所述初始数据信号和所述补偿电压确定;在发光阶段,在所述第一节点的控制下,所述驱动控制模块驱动所述发光器件发光。

2.如权利要求1所述的像素电路,其特征在于,所述驱动控制模块包括:驱动晶体管;

所述驱动晶体管,其栅极与所述第一节点连接,源极与所述第一电压信号端连接,漏极与所述第二节点连接。

3.如权利要求1所述的像素电路,其特征在于,所述数据写入模块包括:第一开关晶体管;

所述第一开关晶体管,其栅极与所述第一扫描信号线连接,源极与所述数据信号线连接,漏极与所述第一节点连接。

4.如权利要求1所述的像素电路,其特征在于,所述采样模块包括:第二开关晶体管;

所述第二开关晶体管,其栅极与所述第二扫描信号线连接,源极与所述第二节点连接,漏极与所述数据信号线连接。

5.如权利要求1所述的像素电路,其特征在于,所述阳极复位模块包括:第三开关晶体管;

所述第三开关晶体管,其栅极与所述第三扫描信号线连接,源极与所述复位信号线连接,漏极与所述第二节点连接。

6.如权利要求1所述的像素电路,其特征在于,所述储能模块包括:电容;

所述电容的第一端与所述第一节点连接,第二端与所述第二节点连接。

7.如权利要求1所述的像素电路,其特征在于,所述像素电路还包括:模数转换模块、数模转换模块、第一选通模块和第二选通模块;

所述模数转换模块通过所述第一选通模块与所述数据信号线连接,用于在所述第一选通模块选通时采集所述数据信号线上的信号;

所述数模转换模块通过所述第二选通模块与所述数据信号线连接,用于在所述第二选通模块选通时向所述数据信号线提供信号。

8.如权利要求7所述的像素电路,其特征在于,所述第一选通模块包括:第四开关晶体管;

所述第四开关晶体管,其栅极与第一选通控制端连接,源极与所述数据信号线连接,漏极与所述模数转换模块连接。

9.如权利要求7所述的像素电路,其特征在于,所述第二选通模块包括:第五开关晶体管;

所述第五开关晶体管,其栅极与第二选通控制端连接,源极与所述数模转换模块连接,漏极与所述数据信号线连接。

10. 如权利要求3-5,8-9任一项所述的像素电路,其特征在于,所有的开关晶体管均为N型晶体管或P型晶体管。

11. 一种如权利要求1-10任一项所述的像素电路的驱动方法,其特征在于,包括:

重置阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的参考电压信号提供给所述第一节点;所述阳极复位模块在所述第三扫描信号线的控制下,将所述复位信号线发出的复位信号提供给所述第二节点;

阈值补偿阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的所述参考电压信号提供给所述第一节点,以使所述驱动控制模块导通;在所述第一节点处的电压的控制下使所述驱动控制模块导通,所述第一电压信号端发出的第一电压信号通过导通的所述驱动控制模块对所述第二节点进行充电;

数据写入阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的初始数据信号提供给所述第一节点;所述储能模块用于使所述第一节点和所述第二节点之间的电压差保持稳定;

采样阶段,所述采样模块在所述第二扫描信号线的控制下将所述第二节点与所述数据信号线导通,以通过所述数据信号线采集所述第二节点的电流,根据采集的电流确定补偿电压,其中,所述补偿电压用于补偿阈值电压和载流子迁移率;

发光阶段,所述数据写入模块在所述第一扫描信号线的控制下将补偿后的数据信号写入到所述第一节点;在所述第一节点的电压的控制下,所述驱动控制模块驱动所述发光器件进行发光;其中,补偿后的数据信号根据所述初始数据信号和所述补偿电压确定。

12. 一种如权利要求1-10任一项所述的像素电路的驱动方法,其特征在于,包括:

节点复位阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的初始数据信号提供给所述第一节点;所述阳极复位模块在所述第三扫描信号线的控制下,将所述复位信号线发出的复位信号提供给所述第二节点;

采样阶段,所述采样模块在所述第二扫描信号线的控制下将所述第二节点与所述数据信号线导通,以通过所述数据信号线采集所述第二节点的电流,根据采集的电流确定补偿电压,其中,所述补偿电压用于补载流子迁移率;

重置阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的参考电压信号提供给所述第一节点;所述阳极复位模块在所述第三扫描信号线的控制下,将所述复位信号线发出的复位信号提供给所述第二节点;

阈值补偿阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的所述参考电压信号提供给所述第一节点,以使所述驱动控制模块导通;在所述第一节点处的电压的控制下使所述驱动控制模块导通,所述第一电压信号端发出的第一电压信号通过导通的所述驱动控制模块对所述第二节点进行充电;

数据写入阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的补偿后的数据信号提供给所述第一节点;所述储能模块用于使所述第一节点和所述第二节点之间的电压差保持稳定,其中,补偿后的数据信号根据所述初始数据信号和所述补偿电压确定;

发光阶段,在所述第一节点的控制下,所述驱动控制模块驱动所述发光器件发光。

13. 一种有机发光显示面板,包括呈矩阵排列的多个像素电路,其特征在于,所述像素

电路为如权利要求1-10任一项所述的像素电路。

14. 一种显示装置,其特征在于,包括如权利要求13所述的有机发光显示面板。

一种像素电路、驱动方法及显示装置

技术领域

[0001] 本发明涉及有机电致发光技术领域,尤其涉及一种像素电路、驱动方法及显示装置。

背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode,OLED)是当今显示器研究领域的热点之一,与液晶显示器(Liquid Crystal Display,LCD)相比,OLED 具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点,目前,在手机、PDA、数码相机等显示领域OLED显示屏已经开始取代传统的LCD显示屏。其中,像素电路设计是OLED显示器核心技术内容,具有重要的研究意义。

[0003] 与LCD利用稳定的电压控制亮度不同,OLED属于电流驱动,需要稳定的电流来控制发光。由于工艺制程和器件老化等原因,会使像素电路的驱动晶体管的阈值电压 V_{th} 存在不均匀性,同时驱动晶体管的载流子迁移率也是根据温度的变化而变化的,这样就导致了在输入同一灰阶下,显示屏的显示亮度均一性有差异,从而影响整个图像的显示效果。

[0004] 现有技术中存在内部补偿和外部补偿,但是,由于现有的内部补偿对驱动晶体管的阈值电压 V_{th} 的补偿范围较小,且针对载流子迁移率 μ_n 的补偿效果较差;现有的外部补偿可以对驱动晶体管的阈值电压 V_{th} 和载流子迁移率 μ_n 都能很好的补偿,缺点是数据处理量大,硬件设计复杂,在数据处理和传输时容易出现错误,导致信赖性较差。

[0005] 因此,如何通过同一像素电路对阈值电压 V_{th} 和载流子迁移率 μ_n 进行补偿是一个亟待解决的问题。

发明内容

[0006] 鉴于此,本发明实施例提供了一种像素电路、驱动方法及显示装置,用以提高显示装置显示区域图像亮度的均匀性。

[0007] 因此,本发明实施例提供了一种像素电路,包括:数据写入模块、驱动控制模块、阳极复位模块、储能模块、发光器件和采样模块;其中,

[0008] 所述数据写入模块,其第一端与数据信号线连接,第二端与第一扫描信号线连接,第三端与所述第一节点连接;所述数据写入模块用于在所述第一扫描信号线的控制下将所述数据信号线上的数据信号提供给第一节点;

[0009] 所述阳极复位模块,其第一端与复位信号线连接,第二端与第三扫描信号线连接,第三端与第二节点连接;所述阳极复位模块用于在所述第三扫描信号线的控制下将所述复位信号线上的复位信号提供给所述第二节点;

[0010] 所述驱动控制模块,其第一端与第一电压信号端连接,第二端与所述第一节点连接,第三端与所述第二节点连接;所述驱动控制模块用于在所述第一节点电压的控制下驱动所述发光器件发光;

[0011] 所述储能模块的第一端与第一节点连接,第二端与第二节点连接;所述储能模块

用于使所述第一节点和所述第二节点之间的电压差保持稳定；

[0012] 所述发光器件,其第一端与所述第二节点连接,第二端与第二电压信号端连接;

[0013] 所述采样模块,其第一端与所述数据信号线连接,第二端与第二扫描信号线连接,第三端与所述第二节点连接;所述采样模块用于在所述第二扫描信号线的控制下将所述第二节点与所述数据信号线导通。

[0014] 在一种可能的实施方式中,在本发明实施例提供的上述像素电路中,所述驱动控制模块包括:驱动晶体管;

[0015] 所述驱动晶体管,其栅极与所述第一节点连接,源极与所述第一电压信号端连接,漏极与所述第二节点连接。

[0016] 在一种可能的实施方式中,在本发明实施例提供的上述像素电路中,所述数据写入模块包括:第一开关晶体管;

[0017] 所述第一开关晶体管,其栅极与所述第一扫描信号线连接,源极与所述数据信号线连接,漏极与所述第一节点连接。

[0018] 在一种可能的实施方式中,在本发明实施例提供的上述像素电路中,所述采样模块包括:第二开关晶体管;

[0019] 所述第二开关晶体管,其栅极与所述第二扫描信号线连接,源极与所述第二节点连接,漏极与所述数据信号线连接。

[0020] 较佳地,在本发明实施例提供的上述像素电路中,所述阳极复位模块包括:第三开关晶体管;

[0021] 所述第三开关晶体管,其栅极与所述第三扫描信号线连接,源极与所述复位信号线连接,漏极与所述第二节点连接。

[0022] 在一种可能的实施方式中,在本发明实施例提供的上述像素电路中,所述储能模块包括:电容;

[0023] 所述电容的第一端与所述第一节点连接,第二端与所述第二节点连接。

[0024] 在一种可能的实施方式中,在本发明实施例提供的上述像素电路中,所述像素电路还包括:模数转换模块、数模转换模块、第一选通模块和第二选通模块;

[0025] 所述模数转换模块通过所述第一选通模块与所述数据信号线连接,用于在所述第一选通模块选通时采集所述数据信号线上的信号;

[0026] 所述数模转换模块通过所述第二选通模块与所述数据信号线连接,用于在所述第二选通模块选通时向所述数据信号线提供信号。

[0027] 在一种可能的实施方式中,在本发明实施例提供的上述像素电路中,所述第一选通模块包括:第四开关晶体管;

[0028] 所述第四开关晶体管,其栅极与第一选通控制端连接,源极与所述数据信号线连接,漏极与所述模数转换模块连接。

[0029] 在一种可能的实施方式中,在本发明实施例提供的上述像素电路中,所述第二选通模块包括:第五开关晶体管;

[0030] 所述第五开关晶体管,其栅极与第二选通控制端连接,源极与所述数模转换模块连接,漏极与所述数据信号线连接。

[0031] 较佳地,为了简化制作工艺,在本发明实施例提供的上述像素电路中,所有的开关

晶体管均为N型晶体管或P型晶体管。

[0032] 相应地,本发明实施例还提供了一种上述任一种像素电路的驱动方法,包括:

[0033] 重置阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的参考电压信号提供给所述第一节点;所述阳极复位模块在所述第三扫描信号线的控制下,将所述复位信号线发出的复位信号提供给所述第二节点;

[0034] 阈值补偿阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的所述参考电压信号提供给所述第一节点,以使所述驱动控制模块导通;在所述第一节点处的电压的控制下使所述驱动控制模块导通,所述第一电压信号端发出的第一电压信号通过导通的所述驱动控制模块对所述第二节点进行充电;

[0035] 数据写入阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的初始数据信号提供给所述第一节点;所述储能模块用于使所述第一节点和所述第二节点之间的电压差保持稳定;

[0036] 采样阶段,所述采样模块在所述第二扫描信号线的控制下将所述第二节点与所述数据信号线导通,以通过所述数据信号线采集所述第二节点的电流,根据采集的电流确定补偿电压,其中,所述补偿电压用于补偿阈值电压和载流子迁移率;

[0037] 发光阶段,所述数据写入模块在所述第一扫描信号线的控制下将补偿后的数据信号写入到所述第一节点;在所述第一节点的电压的控制下,所述驱动控制模块驱动所述发光器件进行发光;其中,补偿后的数据信号根据所述初始数据信号和所述补偿电压确定。

[0038] 相应地,本发明实施例还提供了另一种上述任一种像素电路的驱动方法,包括:

[0039] 节点复位阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的初始数据信号提供给所述第一节点;所述阳极复位模块在所述第三扫描信号线的控制下,将所述复位信号线发出的复位信号提供给所述第二节点;

[0040] 采样阶段,所述采样模块在所述第二扫描信号线的控制下将所述第二节点与所述数据信号线导通,以通过所述数据信号线采集所述第二节点的电流,根据采集的电流确定补偿电压,其中,所述补偿电压用于补载流子迁移率;

[0041] 重置阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的所述参考电压信号提供给所述第一节点;所述阳极复位模块在所述第三扫描信号线的控制下,将所述复位信号线发出的复位信号提供给所述第二节点;

[0042] 阈值补偿阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的所述参考电压信号提供给所述第一节点,以使所述驱动控制模块导通;在所述第一节点处的电压的控制下使所述驱动控制模块导通,所述第一电压信号端发出的第一电压信号通过导通的所述驱动控制模块对所述第二节点进行充电;

[0043] 数据写入阶段,所述数据写入模块在所述第一扫描信号线的控制下,将所述数据信号线发出的补偿后的数据信号提供给所述第一节点;所述储能模块用于使所述第一节点和所述第二节点之间的电压差保持稳定;

[0044] 发光阶段,在所述第一节点的控制下,所述驱动控制模块驱动所述发光器件发光。

[0045] 相应地,本发明实施例还提供了一种有机发光显示面板,包括呈矩阵排列的多个像素电路,所述像素电路本发明实施例提供的上述任一种像素电路。

[0046] 相应地,本发明实施例还提供了一种显示装置,包括本发明实施例提供的上述任

一种有机发光显示面板。

[0047] 本发明实施例提供的上述像素电路、驱动方法及显示装置,像素电路中包括:数据写入模块、驱动控制模块、阳极复位模块、储能模块、发光器件和采样模块,通过数据写入模块、驱动控制模块、阳极复位模块和储能模块的配合工作该像素电路可以实现对驱动控制模块的阈值电压进行补偿;在采样模块导通时,数据信号线通过导通的采样模块采集第二节点上的电流,由于第二节点上的电流与驱动晶体管的载流子迁移率相关,通过数据线所采集的电流对驱动晶体管的载流子迁移率进行补偿;从而实现通过一个像素电路就能避免驱动控制模块的阈值电压和载流子迁移率对发光器件的影响,能够得到亮度相同的图像,提高了显示装置显示区域图像亮度的均匀性,除此之外该电路的灵活性高,兼具阈值电压补偿和载流子迁移率补偿两种模式的优点。

附图说明

- [0048] 图1为本发明实施例提供的像素电路的结构示意图;
- [0049] 图2为本发明实施例提供的像素电路的具体结构示意图之一;
- [0050] 图3为图2所示的像素电路的电路时序示意图之一;
- [0051] 图4为图2所示的像素电路的电路时序示意图之二;
- [0052] 图5为本发明实施例提供的像素电路的驱动方法的流程示意图;
- [0053] 图6为本发明实施例提供的像素电路的另一驱动方法的流程示意图。

具体实施方式

[0054] 下面结合附图,对本发明实施例提供的像素电路、驱动方法及显示装置的具体实施方式进行详细地说明。

[0055] 本发明实施例提供一种像素电路,如图1所示,数据写入模块1、驱动控制模块2、阳极复位模块3、储能模块4、发光器件5和采样模块6;其中,

[0056] 数据写入模块1,其第一端与数据信号线Data连接,第二端与第一扫描信号线G1连接,第三端与第一节点A连接;数据写入模块1用于在第一扫描信号线G1的控制下将数据信号线Data上的数据信号提供给第一节点A;

[0057] 阳极复位模块3,其第一端与复位信号线initial连接,第二端与第三扫描信号线G3连接,第三端与第二节点B连接;阳极复位模块3用于在第三扫描信号线G3的控制下将复位信号线initial上的复位信号VData提供给第二节点B;

[0058] 驱动控制模块2,其第一端与第一电压信号端Vdd连接,第二端与第一节点A连接,第三端与第二节点B连接;驱动控制模块2用于在第一节点A电压的控制下驱动发光器件5发光;

[0059] 储能模块4的第一端与第一节点A连接,第二端与第二节点B连接;储能模块4用于使第一节点A和第二节点B之间的电压差保持稳定;

[0060] 发光器件5,其第一端与第二节点B连接,第二端与第二电压信号端Vss 连接;

[0061] 采样模块6,其第一端与数据信号线Data连接,第二端与第二扫描信号线G2连接,第三端与第二节点B连接;采样模块6用于在第二扫描信号线G2 的控制下将第二节点B与数据信号线Data导通。

[0062] 本发明实施例提供的上述像素电路,像素电路中包括:数据写入模块、驱动控制模块、阳极复位模块、储能模块、发光器件和采样模块,通过数据写入模块、驱动控制模块、阳极复位模块和储能模块的配合工作该像素电路可以实现对驱动控制模块的阈值电压进行补偿;在采样模块导通时,数据信号线通过导通的采样模块采集第二节点上的电流,由于第二节点上的电流与驱动晶体管的载流子迁移率相关,通过数据线所采集的电流对驱动晶体管的载流子迁移率进行补偿;从而实现通过一个像素电路就能避免驱动控制模块的阈值电压和载流子迁移率对发光器件的影响,能够得到亮度相同的图像,提高了显示装置显示区域图像亮度的均匀性,除此之外该电路的灵活性高,兼具阈值电压补偿和载流子迁移率补偿两种模式的优点。

[0063] 在具体实施时,本发明所提供的储能模块用于使第一节点和第二节点之间的电压差保持稳定是指:在第一节点的电压发生变化时,第二节点的电压也随着发生相应的变化,当第一节点的电压处于稳定状态时,第二节点的电压也处于稳定状态。

[0064] 下面结合具体实施例,对本发明进行详细说明。需要说明的是,本实施例中是为了更好的解释本发明,但不限制本发明。

[0065] 较佳地,在本发明实施例提供的上述像素电路中,如图2所示,驱动控制模块2包括:驱动晶体管DT1;

[0066] 驱动晶体管DT1,其栅极与第一节点A连接,源极与第一电压信号端Vdd 连接,漏极与第二节点B连接。

[0067] 在具体实施时,本发明实施例提供的上述像素电路中,驱动晶体管DT1 为N型晶体管。为了保证驱动晶体管DT1能正常工作,对应的第一电压信号的电压一般为正电压,第二电压信号的电压一般接地或为负值。

[0068] 较佳地,在本发明实施例提供的上述像素电路中,如图2所示,数据写入模块1包括:第一开关晶体管T1;

[0069] 第一开关晶体管T1,其栅极与第一扫描信号线G1连接,源极与数据信号线Data连接,漏极与第一节点A连接。

[0070] 进一步地,在具体实施时,如图2所示,第一开关晶体管T1可以为N型晶体管,此时,当第一扫描信号线G1为高电平时第一开关晶体管T1处于导通状态,当第一扫描信号线G1为低电平时第一开关晶体管T1处于截止状态;第一开关晶体管T1也可以为P型晶体管(在附图中未示出),此时,当第一扫描信号线G1为低电平时第一开关晶体管T1处于导通状态,当第一扫描信号线G1为高电平时第一开关晶体管T1处于截止状态;在此不作限定。

[0071] 具体地,本发明实施例提供的上述像素电路,当第一开关晶体管在第一扫描信号线的控制下处于导通状态时,数据信号线发出的数据信号就通过导通的第一开关晶体管传输给第一节点,从而实现对第一节点的电压进行重置。

[0072] 以上仅是举例说明像素电路中数据写入模块的具体结构,在具体实施时,数据写入模块的具体结构不限于本发明实施例提供的上述结构,还可以是本领域技术人员可知的其他结构,在此不做限定。

[0073] 较佳地,在本发明实施例提供的上述像素电路中,如图2所示,采样模块 6包括:第二开关晶体管T2;

[0074] 第二开关晶体管T2,其栅极与第二扫描信号线G2连接,源极与第二节点 B连接,漏

极与数据信号线Data连接。

[0075] 进一步地,在具体实施时,如图2所示,第二开关晶体管T2可以为N型晶体管,此时,当第二扫描信号线G2为高电平时第二开关晶体管T2处于导通状态,当第二扫描信号线G2为低电平时第二开关晶体管T2处于截止状态;第二开关晶体管T2也可以为P型晶体管(在附图中未示出),此时,当第二扫描信号线G2为低电平时第二开关晶体管T2处于导通状态,当第二扫描信号线G2为高电平时第二开关晶体管T2处于截止状态;在此不作限定。

[0076] 具体地,本发明实施例提供的上述像素电路,当第二开关晶体管在第二扫描信号线的控制下处于导通状态时,数据信号线上的电压与第二节点的电压保持一致,从而通过对数据信号线上的电压进行处理来实现对驱动晶体管DT1 的载流子迁移率的补偿。

[0077] 以上仅是举例说明像素电路中采样模块的具体结构,在具体实施时,采样模块的具体结构不限于本发明实施例提供的上述结构,还可以是本领域技术人员可知的其他结构,在此不做限定。

[0078] 较佳地,在本发明实施例提供的上述像素电路中,如图2所示,阳极复位模块3包括:第三开关晶体管T3;

[0079] 第三开关晶体管T3,其栅极与第三扫描信号线G3连接,源极与复位信号线initial连接,漏极与第二节点B连接。

[0080] 进一步地,在具体实施时,如图2所示,第三开关晶体管T3可以为N型晶体管,此时,当第三扫描信号线G3为高电平时第三开关晶体管T3处于导通状态,当第三扫描信号线G3为低电平时第三开关晶体管T3处于截止状态;第三开关晶体管T3也可以为P型晶体管(在附图中未示出),此时,当第三扫描信号线G3为低电平时第三开关晶体管T3处于导通状态,当第三扫描信号线G3为高电平时第三开关晶体管T3处于截止状态;在此不作限定。

[0081] 具体地,本发明实施例提供的上述像素电路,当第二开关晶体管在第三扫描信号线的控制下处于导通状态时,复位信号就通过导通的第三开关晶体管传输给第二节点,从而实现第二节点的电压进行复位。

[0082] 以上仅是举例说明像素电路中阳极复位模块的具体结构,在具体实施时,阳极复位模块的具体结构不限于本发明实施例提供的上述结构,还可以是本领域技术人员可知的其他结构,在此不做限定。

[0083] 较佳地,在本发明实施例提供的上述像素电路中,如图2所示,储能模块 4包括:电容C1;

[0084] 电容C1的第一端与第一节点A连接,第二端与第二节点B连接。

[0085] 具体地,本发明实施例提供的上述像素电路,当驱动晶体管和第一开关晶体管管导通,第二开关晶体管和第三开关晶体关闭时,第一节点的电压为数据信号的电压为Vref,第一电压信号对第三节点电压充电至Vref-Vth,其中Vth 为驱动晶体管的阈值电压;当第一扫描信号线G1继续为高电平,通过导通的第一开关晶体管进行显示数据的写入,此时第一节点的电压为VData,由于电容的耦合作用,第二节点的电压变化为Vref-Vth+ ΔV , ΔV 为电容C1和和发光器件对VData-Vref进行的分压,即 $\Delta V=C1/(C1+Coled)*(VData-Vref)$,发光器件为有机电致发光器件,相当于一个等效电容,即Coled。

[0086] 在具体实施时,在本发明实施例提供的上述像素电路中,还包括:模数转换模块8、数模转换模块10、第一选通模块7和第二选通模块9;

[0087] 模数转换模块8通过第一选通模块7与数据信号线Data连接,用于在第一选通模块7选通时采集数据信号线Data上的信号;

[0088] 数模转换模块10通过第二选通模块9与数据信号线Data连接,用于在第二选通模块9选通时向数据信号线Data提供信号。

[0089] 在具体实施时,模数转换模块和数模转换模块分别为模数转换器和数模转换器,或者是其他任何能够实现该功能的数据转换器、装置或电路,在此不作限定。

[0090] 较佳地,在本发明实施例提供的上述像素电路中,第一选通模块7包括:第四开关晶体管T4;

[0091] 第四开关晶体管T4,其栅极与第一选通控制端V1连接,源极与数据信号线Data连接,漏极与模数转换模块8连接。

[0092] 进一步地,在具体实施时,如图2所示,第四开关晶体管T4可以为N型晶体管,此时,当第一选通控制端V1为高电平时第四开关晶体管T4处于导通状态,当第一选通控制端V1为低电平时第四开关晶体管T4处于截止状态;第四开关晶体管T4也可以为P型晶体管(在附图中未示出),此时,当第一选通控制端V1为低电平时第四开关晶体管T4处于导通状态,当第一选通控制端V1为高电平时第四开关晶体管T4处于截止状态;在此不作限定。

[0093] 具体地,本发明实施例提供的上述像素电路,当第四开关晶体管在第一选通控制端的控制下处于导通状态时,数据信号线上的信号就通过导通的第四开关晶体管传输给模数转换模块,从而实现对数据信号线上的信号进行处理。

[0094] 以上仅是举例说明像素电路中第一选通模块的具体结构,在具体实施时,第一选通模块的具体结构不限于本发明实施例提供的上述结构,还可以是本领域技术人员可知的其他结构,在此不做限定。

[0095] 较佳地,在本发明实施例提供的上述像素电路中,第二选通模块9包括:第五开关晶体管T5;

[0096] 第五开关晶体管T5,其栅极与第二选通控制端V2连接,源极与数模转换模块10连接,漏极与数据信号线Data连接。

[0097] 进一步地,在具体实施时,如图2所示,第五开关晶体管T5可以为N型晶体管,此时,当第二选通控制端V2为高电平时第五开关晶体管T5处于导通状态,当第二选通控制端V2为低电平时第五开关晶体管T5处于截止状态;第五开关晶体管T5也可以为P型晶体管(在附图中未示出),此时,当第二选通控制端V2为低电平时第五开关晶体管T5处于导通状态,当第二选通控制端V2为高电平时第五开关晶体管T5处于截止状态;在此不作限定。

[0098] 具体地,本发明实施例提供的上述像素电路,当第五开关晶体管在第二选通控制端的控制下处于导通状态时,信号就通过导通的第五开关晶体管传输给数模转换模块,从而实现将信号传输至数据信号线上。

[0099] 以上仅是举例说明像素电路中第二选通模块的具体结构,在具体实施时,第二选通模块的具体结构不限于本发明实施例提供的上述结构,还可以是本领域技术人员可知的其他结构,在此不做限定。

[0100] 需要说明的是,第四开关晶体管T4和第五开关晶体管T5是集成在芯片里的,并不位于显示区域。

[0101] 具体地,本发明实施例提供的上述像素电路,还包括数据处理模块(在附图中未示

出),数据处理模块分别与模数转换模块和数模转换模块连接;数据处理模块用于接收模数转换模块发送的数据,根据数据信号的目标值对当前的数据信号进行补偿,并将补偿后的数据信号发送给数模转换模块,以传输给数据信号线。

[0102] 在具体实施时,在本发明实施例提供的上述像素电路中,所有的开关晶体管均为N型晶体管或P型晶体管,在此不作限定。

[0103] 最佳地,本发明实施例提供的上述像素电路中提到的驱动晶体管和开关晶体管可以全部采用N型晶体管设计,这样可以简化像素电路的制作工艺流程。

[0104] 在具体实施时,驱动晶体管和开关晶体管可以是薄膜晶体管(TFT,Thin Film Transistor),也可以是金属氧化物半导体场效应管(MOS,Metal Oxide Semiconductor),在此不做限定。在具体实施中,这些晶体管的源极和漏极根据晶体管类型以及输入信号的不同,其功能可以互换,在此不做具体区分。

[0105] 下面分别以图2所示的像素电路为例对本发明实施例提供的像素电路的工作过程作以描述。且下述描述中以1表示高电平信号,0表示低电平信号。

[0106] 实施例一

[0107] 在图2所示的像素电路中,驱动晶体管DT1和所有开关晶体管均为N型晶体管,各N型晶体管在低电平作用下截止,在高电平作用下导通;对应的输入时序图如图3所示。具体地,选取如图3所示的输入时序图中的t1、t2、t3、t4和t5五个阶段。

[0108] 在t1阶段, $G1=1, G2=0, G3=1, V1=0, V2=0$ 。

[0109] 驱动晶体管DT1、第一开关晶体管T1和第三开关晶体管T3处于导通状态,第二晶体管T2、第四开关晶体管T4和第五开关晶体管T5处于截止状态。数据信号线Data发出的数据信号VData通过导通的第一开关晶体管T1提供给第一节点A,其中, $VData=Vref$,因此,此阶段,第一节点A的电压为Vref;复位信号线initial发出的复位信号Vinitial通过导通的第三开关晶体管T3提供给第二节点B,因此,此阶段,第二节点B的电压为复位信号Vinitial;即数据信号VData和复位信号Vinitial通过导通的第一开关晶体管T1和第三开关晶体管T3对存储电容两端的第一节点A和第二节点B电压进行重置。

[0110] 需要说明的是,在t1阶段的数据信号是为了对第一节点的电压进行重置,而不是一般在显示在进行逐行扫描时输入的数据信号。

[0111] 在t2阶段, $G1=1, G2=0, G3=0, V1=0, V2=0$ 。

[0112] 驱动晶体管DT1和第一开关晶体管T1处于导通状态,第二开关晶体管T2、第三开关晶体管T3、第四开关晶体管T4和第五开关晶体管T5处于截止状态。数据信号VData通过导通的第一开关晶体管T1提供给第一节点A,因此,此阶段,第一节点A的电压为VData=Vref;第一电压信号通过驱动晶体管DT1对第二节点B进行充电至 $V_B=Vref-V_{th}$,其中, V_{th} 为驱动晶体管DT1的阈值电压。

[0113] 需要说明的是,在t2阶段的数据信号与在t1阶段的数据信号相同,是为了对第一节点的电压进行控制。

[0114] 在t3阶段, $G1=1, G2=0, G3=0, V1=0, V2=0$ 。

[0115] 驱动晶体管DT1和第一开关晶体管T1处于导通状态,第二开关晶体管T2、第三开关晶体管T3、第四开关晶体管T4和第五开关晶体管T5处于截止状态。数据信号VData通过导通的第一开关晶体管T1提供给第一节点A,因此,此阶段,第一节点A的电压为VData;由于电容

耦合作用,第二节点B的电压变为 $V_B = V_{ref} - V_{th} + \Delta V$,其中 ΔV 为电容 C_1 和发光器件对 $V_{Data} - V_{ref}$ 进行的分压,即 $\Delta V = C_1 / (C_1 + C_{oled}) * (V_{Data} - V_{ref})$,发光器件为有机电致发光器件,相当于一个等效电容,即 C_{oled} 。

[0116] 需要说明的是,在 t_3 阶段数据信号 V_{Data} 为在进行逐行扫描时输入的用于显示的数据信号。在 t_3 阶段后需要对数据信号线Data上的电压进行复位,将数据信号线Data上的电压复位到0V,以便于 t_4 阶段对数据信号线Data上的电压变化量进行检测。

[0117] 在 t_4 阶段, $G_1 = 0, G_2 = 1, G_3 = 0, V_1 = 1, V_2 = 0$ 。

[0118] 驱动晶体管DT1、第二开关晶体管T2和第四开关晶体管T4处于导通状态,第一开关晶体管T1、第三开关晶体管T3和第五开关晶体管T5处于截止状态。数据信号线Data通过导通的第二开关晶体管T2采集第二节点B处的电压 V_B ,此时,第四开关晶体管T4导通,模数转换模块8通过导通的第四开关晶体管 T4获取数据信号线Data上的电压,并将转换后的信号提供给数据处理模块,数据处理模块经过相关的补偿算法对数据进行处理,以对驱动晶体管DT1的阈值电压 V_{th} 和载流子迁移率 μ_n 进行补偿处理。

[0119] 具体为,根据公式: $I_t = C \Delta U$, I 表示流过驱动晶体管的电流, t 表示 t_4 阶段的时间, C 表示数据信号线Data上的电容, ΔU 表示数据信号线Data上的电压变化量,即 $\Delta U = V_B$,其中, t_4 阶段的时间为将数据信号线Data充满所需的时间,数据信号线Data上的电容为定值,只有流过驱动晶体管的电流 I 随着电压的变化量 ΔU 而变化,而流过驱动晶体管的电流 I 与驱动晶体管的载流子迁移率 μ_n 成正比,从而根据数据信号线上的电压变化量 ΔU 对驱动晶体管的载流子迁移率 μ_n 进行补偿。

[0120] 由于 $V_B = V_{ref} - V_{th} + \Delta V$,其中, $\Delta V, V_{ref}$ 可以通过计算得出, V_B 为数据信号线Data上的电压,可以通过模数转换模块8感应出,从而抓取出了驱动晶体管DT1的阈值电压 V_{th} 。

[0121] 在 t_5 阶段, $G_1 = 0, G_2 = 1, G_3 = 0, V_1 = 0, V_2 = 1$ 。

[0122] 驱动晶体管DT1、第一开关晶体管T1和第五开关晶体管T5处于导通状态,第二开关晶体管T2、第三开关晶体管T3和第四开关晶体管T4处于截止状态。经过数据处理模块处理后的数据,经过数模转换模块10进行数据转换后,将转换后的信号提供给数据信号线Data,此时,处理后的数据信号通过导通的第一开关晶体管T1提供给第一节点A,以使驱动晶体管驱动发光器件5进行发光。

[0123] 此时,由于数据信号线上的数据信号是经过数据处理后的数据信号,即对驱动晶体管的阈值电压和载流子迁移率进行补偿后的数据信号,因此,驱动控制模块驱动发光器件发光的驱动电流与驱动控制模块中的阈值电压和载流子迁移率无关,能避免驱动控制模块的阈值电压和载流子迁移率对发光器件的影响,即在使用相同的数据信号加载到不同的像素单元时,能够得到亮度相同的图像,提高了显示装置显示区域图像亮度的均匀性。并且,本发明实施例提供的像素电路中,仅需要6个晶体管和1个电容就可以实现,结构简单,有利于实现高像素的显示面板。

[0124] 实施例二

[0125] 在图2所示的像素电路中,驱动晶体管DT1和所有开关晶体管均为N型晶体管,各N型晶体管在低电平作用下截止,在高电平作用下导通;对应的输入时序图如图4所示。具体地,选取如图4所示的输入时序图中的 t_1, t_2, t_3, t_4, t_5 和 t_6 六个阶段。

[0126] 在 t_1 阶段, $G_1 = 1, G_2 = 0, G_3 = 1, V_1 = 0, V_2 = 0$ 。

[0127] 驱动晶体管DT1、第一开关晶体管T1和第三开关晶体管T3处于导通状态,第二晶体管T2、第四开关晶体管T4和第五开关晶体管T5处于截止状态。数据信号VData通过导通的第一开关晶体管T1提供给第一节点A,因此,此阶段,第一节点A的电压为VData;复位信号线initial发出的复位信号Vinitial通过导通的第三开关晶体管T3提供给第二节点B,因此,此阶段,第二节点B的电压为复位信号Vinitial;即数据信号Vdata和复位信号Vinitial通过导通的第一开关晶体管T1和第三开关晶体管T3对存储电容两端的第一节点A和第二节点B电压进行重置。

[0128] 需要说明的是,在t1阶段的数据信号是为在进行逐行扫描时输入的用于显示的数据信号。

[0129] 在具体实施时,在t1阶段之后需要对数据信号线Data上的电压进行复位,以便于t2阶段对数据信号线Data上的电压变化量进行检测。

[0130] 在t2阶段, $G1=0, G2=1, G3=0, V1=1, V2=0$ 。

[0131] 驱动晶体管DT1、第二晶体管T2和第四开关晶体管T4处于导通状态,第一开关晶体管T1、第三开关晶体管T3和第五开关晶体管T5处于截止状态。此时,数据信号线Data上的电压处于浮接状态,当第二开关晶体管T2导通时,第一电压信号端Vdd通过导通的驱动晶体管DT1和第二开关晶体管T2对数据信号线Data进行充电,模数转换模块8通过导通的第四开关晶体管T4获得数据信号线Data上的电压,并对该电压进行数据转换后提供给数据处理模块,以对驱动晶体管DT1的载流子迁移率 u_n 进行补偿。

[0132] 具体为根据公式: $I_t=C \Delta U$,I表示流过驱动晶体管的电流,t表示t2阶段的时间,C表示数据信号线Data上的电容, ΔU 表示数据信号线Data上的电压变化量,其中,t2阶段的时间是根据实际情况设定的,数据信号线Data上的电容为定值,只有流过驱动晶体管的电流I随着电压的变化量 ΔU 而变化,而流过驱动晶体管的电流I与驱动晶体管的载流子迁移率 u_n 成正比,从而根据数据信号线上的电压变化量 ΔU 对驱动晶体管的载流子迁移率 u_n 进行补偿。

[0133] 在具体实施时,在t2阶段之后,数据处理模块对驱动晶体管DT1的载流子迁移率 u_n 进行补偿,并将补偿后的数据信号通过数模转换模块10进行转换,然后通过导通的第五开关晶体管T5将补偿后的数据信号提供给数据信号线Data。

[0134] 在t3阶段, $G1=1, G2=0, G3=1, V1=0, V2=0$ 。

[0135] 驱动晶体管DT1、第一开关晶体管T1和第三开关晶体管T3处于导通状态,第二晶体管T2、第四开关晶体管T4和第五开关晶体管T5处于截止状态。数据信号VData通过导通的第一开关晶体管T1提供给第一节点A,其中, $VData=Vref$,因此,此阶段,第一节点A的电压为Vref;复位信号线initial发出的复位信号Vinitial通过导通的第三开关晶体管T3提供给第二节点B,因此,此阶段,第二节点B的电压为复位信号Vinitial;即数据信号VData和复位信号Vinitial通过导通的第一开关晶体管T1和第三开关晶体管T3对存储电容两端的第一节点A和第二节点B电压进行重置。

[0136] 需要说明的是,在t3阶段的数据信号是为了对第一节点的电压进行重置,而不是一般在显示在进行逐行扫描时输入的数据信号。

[0137] 在t4阶段, $G1=1, G2=0, G3=0, V1=0, V2=0$ 。

[0138] 驱动晶体管DT1和第一开关晶体管T1处于导通状态,第二开关晶体管T2、第三开关

晶体管T3、第四开关晶体管T4和第五开关晶体管T5处于截止状态。数据信号VData通过导通的第一开关晶体管T1提供给第一节点A,因此,此阶段,第一节点A的电压为VData=Vref;第一电压信号通过驱动晶体管DT1对第二节点B进行充电至Vref-Vth,其中,Vth为驱动晶体管DT1的阈值电压。

[0139] 需要说明的是,在t4阶段的数据信号与在t3阶段的数据信号相同,是为了对第一节点的电压进行重置。

[0140] 在t5阶段,G1=1,G2=0,G3=0,V1=0,V2=0。

[0141] 驱动晶体管DT1和第一开关晶体管T1处于导通状态,第二开关晶体管T2、第三开关晶体管T3、第四开关晶体管T4和第五开关晶体管T5处于截止状态。数据信号VData通过导通的第一开关晶体管T1提供给第一节点A,因此,此阶段,第一节点A的电压为VData;由于电容C1的电容耦合第二节点B的电压变为Vref-Vth+ΔV,其中ΔV为电容C1和发光器件对VData-Vref进行的分压,即 $\Delta V = C1 / (C1 + Coled) * (VData - Vref)$,发光器件为有机电致发光器件,相当于一个等效电容,即Coled。

[0142] 需要说明的是,在t5阶段数据信号VData为在进行逐行扫描时输入的用于显示的数据信号。

[0143] 在t6阶段,G1=0,G2=0,G3=0,V1=0,V2=0。

[0144] 驱动晶体管DT1处于导通状态,第一开关晶体管T1、第二开关晶体管T2、第三开关晶体管T3、第四开关晶体管T4和第五开关晶体管T5处于截止状态。驱动晶体管DT1驱动发光器件OLED进行发光,此时,第一节点A和第二节点B之间的电压V_{AB}为VData-Vref+Vth-ΔV。流过驱动晶体管DT1的电流为:

$$I = \frac{1}{2} \cdot \mu_n \cdot Cox \cdot \frac{W}{L} \cdot [VData - Vref + Vth + \Delta V - Vth]^2$$

[0145]

$$= \frac{1}{2} \cdot \mu_n \cdot Cox \cdot \frac{W}{L} \cdot [VData - Vref + \Delta V]^2$$

[0146] 其中,I为流过驱动晶体管DT1的电流, μ_n 为载流子迁移率,Cox为栅氧化层电容,W/L为驱动晶体管的宽长比,VData为在t1阶段时的数据信号,Vref为在T3和T4阶段时的数据信号,Vth为驱动晶体管的阈值电压,ΔV为在T5阶段电容和发光器件对Vdata-Vref进行的分压。

[0147] 此时,由于数据信号线上的数据信号是经过数据处理后的数据信号,即对驱动晶体管的载流子迁移率进行补偿后的数据信号,然后通过像素电路本身各模块之间的相互配合实现对驱动晶体管的阈值电压进行补偿。因此,驱动控制模块驱动发光器件发光的驱动电流与驱动控制模块中的阈值电压和载流子迁移率无关,能避免驱动控制模块的阈值电压和载流子迁移率对发光器件的影响,即在使用相同的数据信号加载到不同的像素单元时,能够得到亮度相同的图像,提高了显示装置显示区域图像亮度的均匀性。

[0148] 基于同一发明构思,本发明实施例还提供了一种上述任一种像素电路的驱动方法,如图5所示,包括:

[0149] S501、重置阶段,数据写入模块在第一扫描信号线的控制下,将数据信号线发出的参考电压信号提供给第一节点;阳极复位模块在第三扫描信号线的控制下,将复位信号线发出的复位信号提供给第二节点;

[0150] S502、阈值补偿阶段,数据写入模块在第一扫描信号线的控制下,将数据信号线发出的参考电压信号提供给第一节点,以使驱动控制模块导通;在第一节点处的电压的控制下使驱动控制模块导通,第一电压信号端发出的第一电压信号通过导通的驱动控制模块对第二节点进行充电;

[0151] S503、数据写入阶段,数据写入模块在第一扫描信号线的控制下,将数据信号线发出的初始数据信号提供给第一节点;储能模块用于使第一节点和第二节点之间的电压差保持稳定;

[0152] S504、采样阶段,采样模块在第二扫描信号线的控制下将第二节点与数据信号线导通,以通过数据信号线采集第二节点的电流,根据采集的电流确定补偿电压,其中,补偿电压用于补偿阈值电压和载流子迁移率;

[0153] S505、发光阶段,数据写入模块在第一扫描信号线的控制下将补偿后的数据信号写入到第一节点;在第一节点的电压的控制下,驱动控制模块驱动发光器件进行发光;其中,补偿后的数据信号根据初始数据信号和补偿电压确定。

[0154] 像素电路的驱动方法的时序如图4所示,t1阶段为重置阶段、t2阶段为阈值补偿阶段、t3阶段为数据写入阶段、t4阶段为采样阶段和t5阶段为发光阶段,具体工作原理参见实施例一中对图4进行的说明,在此不再详述。

[0155] 基于同一发明构思,本发明实施例还提供了一种上述任一种像素电路的驱动方法,如图6所示,包括:

[0156] S601、节点复位阶段,数据写入模块在第一扫描信号线的控制下,将数据信号线发出的初始数据信号提供给第一节点;阳极复位模块在第三扫描信号线的控制下,将复位信号线发出的复位信号提供给第二节点;

[0157] S602、采样阶段,采样模块在第二扫描信号线的控制下将第二节点与数据信号线导通,以通过数据信号线采集第二节点的电流,根据采集的电流确定补偿电压,其中,补偿电压用于补载流子迁移率;

[0158] S603、重置阶段,数据写入模块在第一扫描信号线的控制下,将数据信号线发出的参考电压信号提供给第一节点;阳极复位模块在第三扫描信号线的控制下,将复位信号线发出的复位信号提供给第二节点;

[0159] S604、阈值补偿阶段,数据写入模块在第一扫描信号线的控制下,将数据信号线发出的参考电压信号提供给第一节点,以使驱动控制模块导通;在第一节点处的电压的控制下使驱动控制模块导通,第一电压信号端发出的第一电压信号通过导通的驱动控制模块对第二节点进行充电;

[0160] S605、数据写入阶段,数据写入模块在第一扫描信号线的控制下,将数据信号线发出的补偿后的数据信号提供给第一节点;储能模块用于使第一节点和第二节点之间的电压差保持稳定;

[0161] S606、发光阶段,在第一节点的控制下,驱动控制模块驱动发光器件发光。

[0162] 像素电路的驱动方法的时序如图5所示,t1阶段为节点复位阶段、t2阶段为采样阶段、t3阶段为重置阶段、t4阶段为阈值补偿阶段、t5阶段为数据写入阶段和t6阶段为发光阶段,具体工作原理参见实施例二中对图5进行的说明,在此不再详述。

[0163] 基于同一发明构思,本发明实施例还提供了一种有机发光显示面板,包括呈矩阵

排列的多个像素电路,该像素电路为本发明实施例提供的上述任一种像素电路。由于该有机发光显示面板解决问题的原理与前述一种像素电路相似,因此该有机发光显示面板中的像素电路的实施可以参见前述实例中像素电路的实施,重复之处不再赘述。

[0164] 基于同一发明构思,本发明实施例还提供了一种显示装置,包括本发明实施例提供的上述有机发光显示面板。该显示装置可以是显示器、手机、电视、笔记本电脑、电子纸、数码相框、导航仪、一体机等,对于显示装置的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的,在此不做赘述,也不应作为对本发明的限制。

[0165] 本发明实施例提供的上述像素电路、驱动方法及显示装置,像素电路中包括:数据写入模块、驱动控制模块、阳极复位模块、储能模块、发光器件和采样模块,通过上述各模块的配合工作该像素电路可以实现对驱动控制模块的阈值电压和载流子迁移率进行混合补偿,即通过一个像素电路就能避免驱动控制模块的阈值电压和载流子迁移率对发光器件的影响,能够得到亮度相同的图像,提高了显示装置显示区域图像亮度的均匀性。

[0166] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

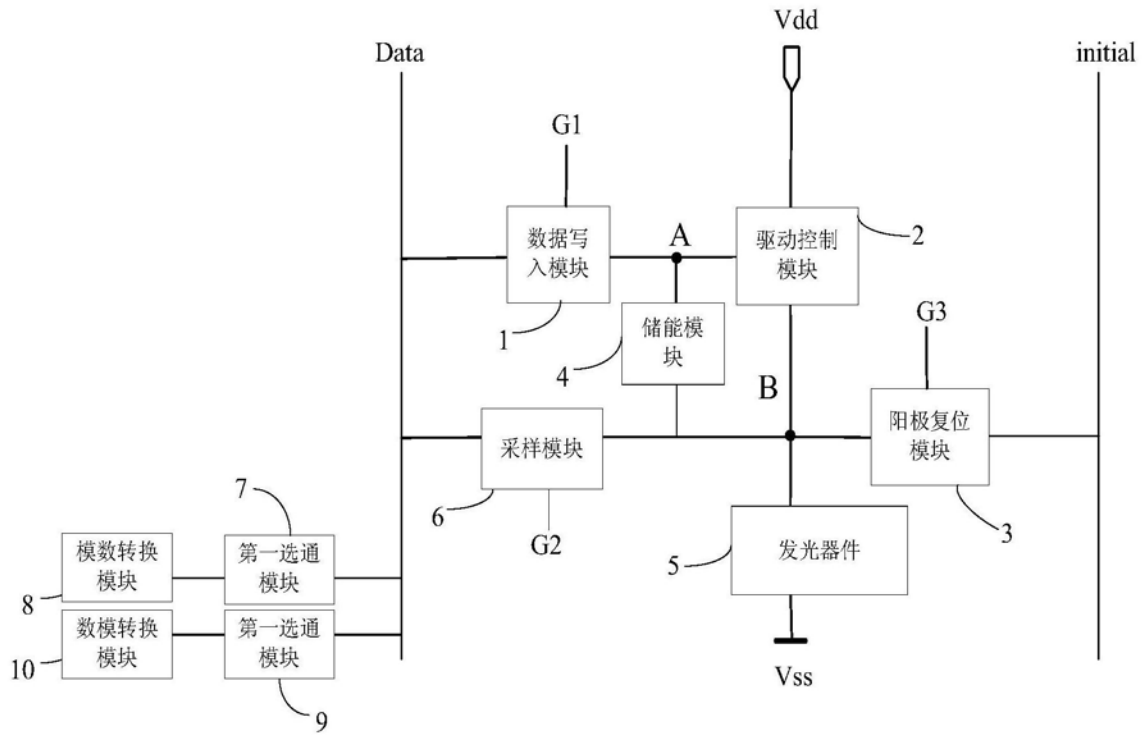


图1

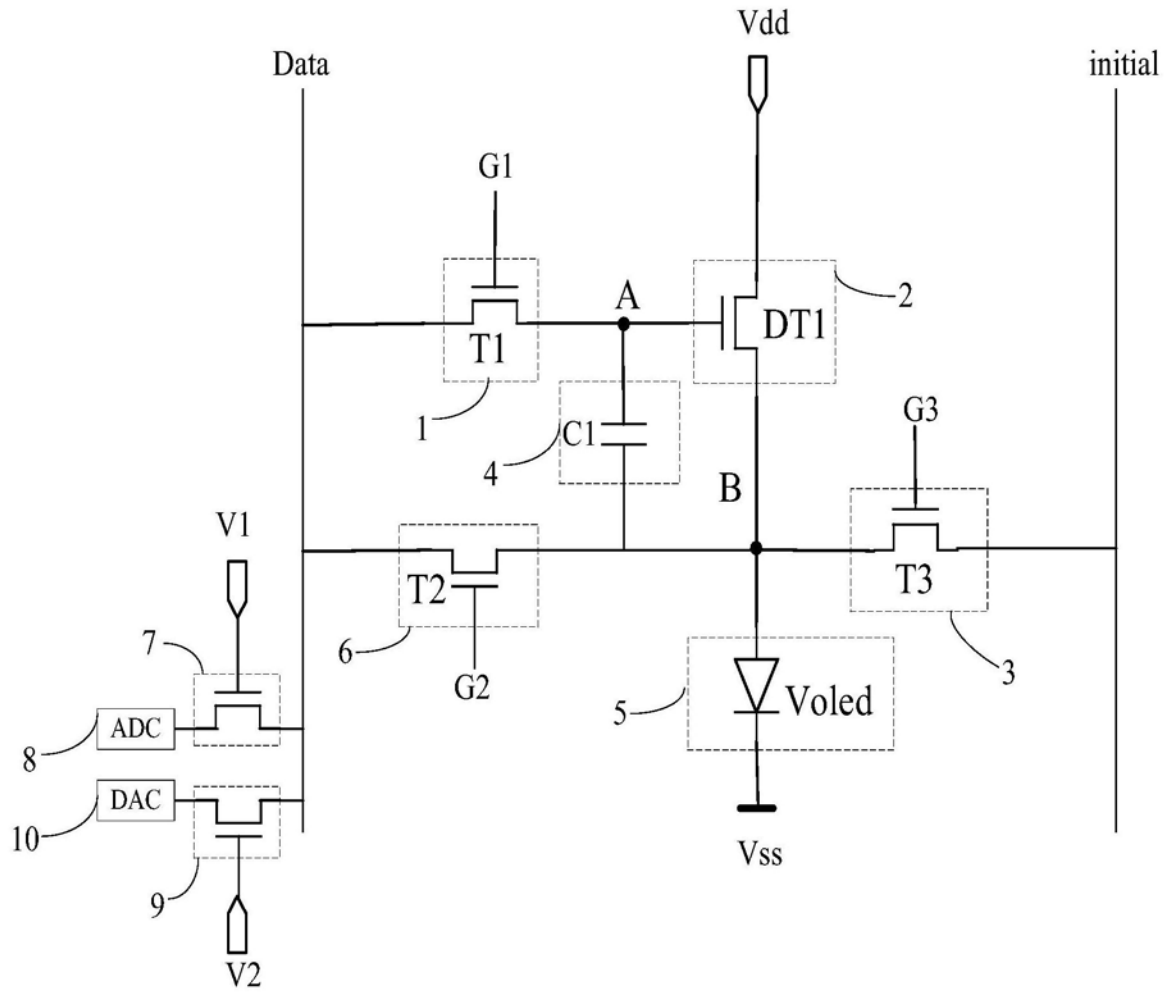


图2

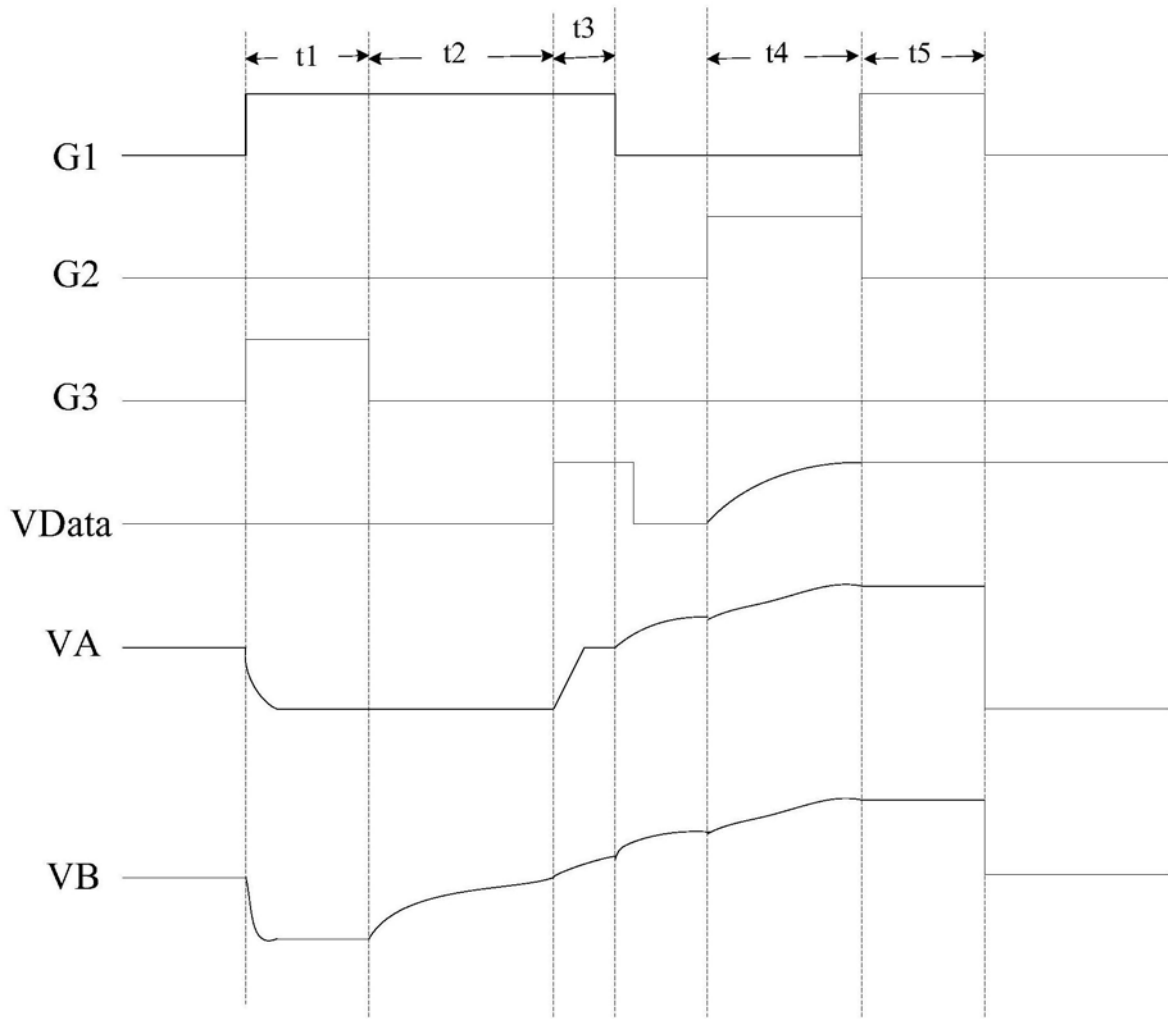


图3

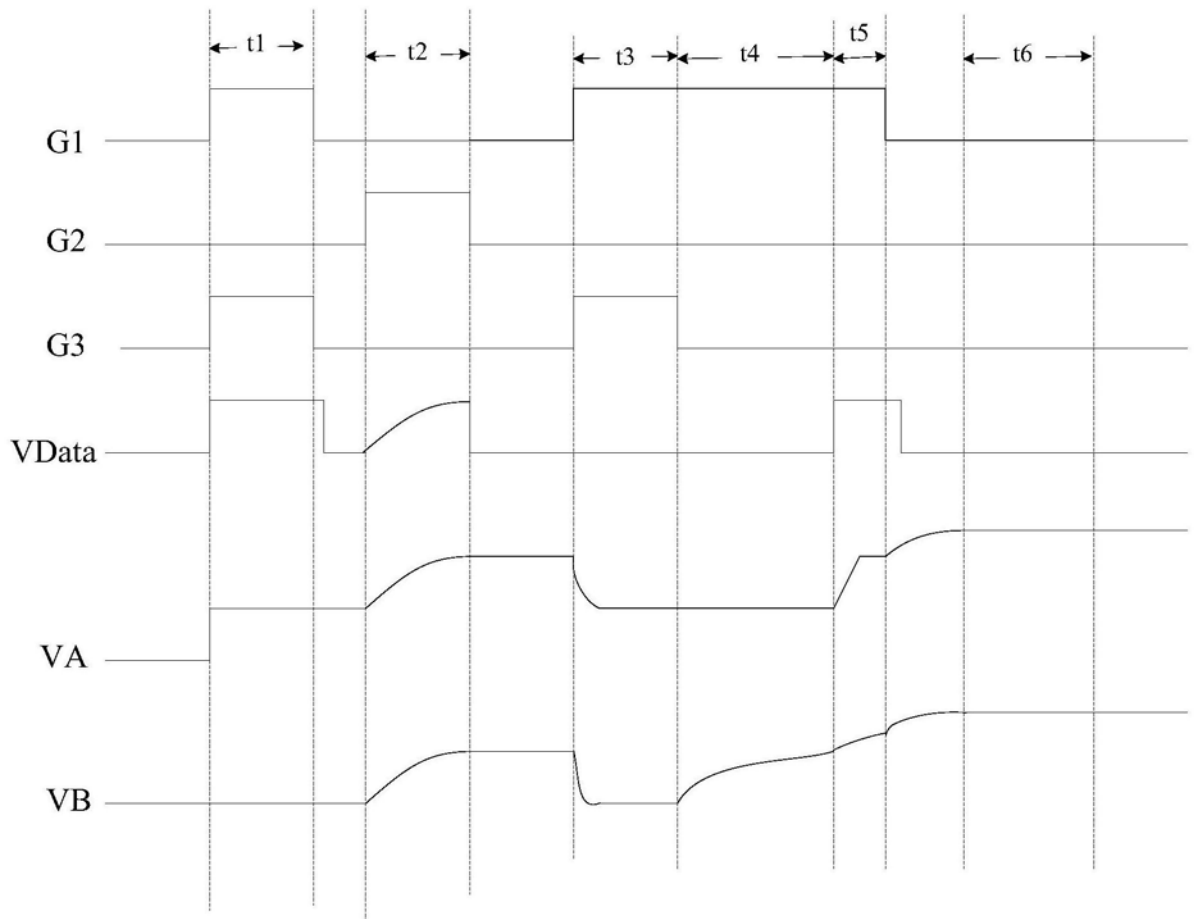


图4



图5



图6