

一、本案已向

國家(地區)申請專利	申請日期	案號	主張專利法第二十四條第一項優先權
------------	------	----	------------------

無

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

熟習該項技術者易於獲得,不須寄存。

五、發明說明 (1)

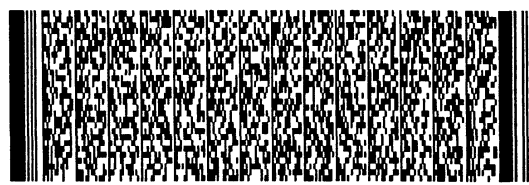
發明領域

本發明係關於低溫複晶矽(low temperature poly silicon, LTPS)的顯示結構。特別是關於一種低溫複晶矽顯示器的電容結構(capacitor structure)。

發明背景

近幾年來，利用低溫製程來形成半導體顯示裝置已極為普及。其中較為顯著的如利用低溫複晶矽製程來形成薄膜電晶體(thin film transistor, TFT)顯示裝置。圖1a為傳統的低溫複晶矽製程形成的顯示器的畫素結構的一個剖面示意圖。其製程主要包括在一基板(substrate)101上形成一層緩衝層(buffer layer)103、在緩衝層103上成長一複晶矽層(poly-Si layer)105、利用黃光製程蝕刻複晶矽層105、再覆蓋一層介電質層(dielectric layer)107、在介電質層107上成長第一金屬層109、利用黃光製程蝕刻第一金屬層109並形成閘極區域(gate region)111、再覆蓋一隔離層113，以及在隔離層113上成長第二金屬層以蝕刻第二金屬層並形成分隔的源極區域(source region)115和汲極區域(drain region)117等步驟。源極區域115和汲極區域117可使用離子佈植技術達成。

由於低溫複晶矽製程形成薄膜電晶體的漏電流考量，使



五、發明說明 (2)

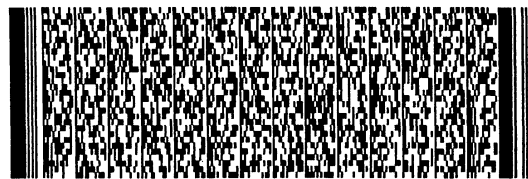
得此顯示器的電容結構的儲存電容有一定的值，儲存電容所佔的區域面積大小被限制住，進而限制了畫素區域的開口透光率(aperture ratio)。圖1b所示為圖1a之畫素結構中的電容結構。參考圖1b所示，此傳統的低溫複晶矽顯示器的電容結構包括基板101上方的四層平坦層，緩衝層103、緩衝層103上方的複晶矽層105、複晶矽層105上方的介電質層107和介電質層107上方的導電層(electrically conductive layer)110，此導電層110一般即為金屬層。

提高顯示器開口透光率的方式有多種。本發明以特殊的電容結構，可以使儲存電容值變大，進而提高低溫複晶矽顯示器的開口透光率。

發明概要

本發明克服上述低溫複晶矽顯示器之儲存電容值一定的缺點。其主要目的之一是，提供一種低溫複晶矽顯示器的電容結構。其主要是在傳統之利用低溫複晶矽製程去形成顯示器的步驟中，再加一道蝕刻製程，使得基板上方的緩衝層、複晶矽層、介電質層和導電層中至少有一層形成不平坦的結構，進而造成整個電容的實際面積增加，換言之，就是使儲存電容值變大，相對地提高了顯示器的開口透光率。

根據本發明，此低溫複晶矽顯示器的電容結構包含基板



五、發明說明 (3)

上方的一層緩衝層、緩衝層上方的一層複晶矽層、複晶矽層上方的一層介電質層，和介電質層上方的一層導電層，其中至少有一層具有不平坦的結構。

在本發明之較佳實施例中，至少有一層上凸或下凹的高度大於100埃。而具有凹陷不平坦結構的層數可以是一層(介電質層)、或是兩層(介電質層與導電層)、或是四層(緩衝層、複晶矽層、介電質層和導電層)。

根據本發明，此凹凸不平坦的結構無特定圖案的限制。未凹凸而平坦的較佳高度範圍為：小於等於 $5\ \mu\text{m}$ 的緩衝層、小於等於1000埃的複晶矽層、小於等於2000埃的介電質層和大於1000埃的導電層。

本發明的電容結構，可以多種時下低溫複晶矽顯示器的製程，再加一道蝕刻製程，即可形成凹凸不平坦的電容結構，大幅提高顯示器的開口透光率，而使顯示器的品質得到改善。

茲配合下列圖式、實施例之詳細說明及專利申請範圍，將上述及本發明之其他目的與優點詳述於后。

發明之詳細說明



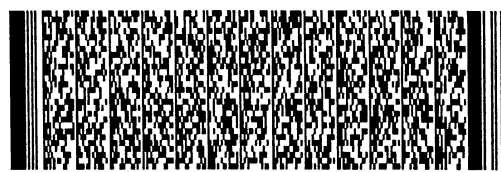
五、發明說明 (4)

圖2為根據本發明之低溫複晶矽顯示器的電容結構的一個剖面示意圖。參考圖2，此低溫複晶矽顯示器的電容結構包括基板101上方的緩衝層203、緩衝層203上方的複晶矽層205、複晶矽層205上方的介電質層207，和介電質層207上方的導電層208，此四層中至少有一層具有不平坦的結構。此實施例中，介電質層207具有下凹不平坦的結構209，下凹的高度 h 約大於100埃。

本發明之較佳實施例中，緩衝層的材質如二氧化矽(SiO_2)、矽氮化物(SiN_x)，而較佳的高度範圍 h_b 約為小於等於 $5\ \mu\text{m}$ 。複晶矽層較佳的高度範圍 h_p 約為小於等於1000埃。介電質層的材質如二氧化矽、矽氮化物、氧化鉭(tantalum oxide)和氧化鈦(titanium oxide)，其較佳的高度範圍 h_d 約為小於等於2000埃。導電層的材質一般即為金屬層，其較佳的高度範圍 h_c 約為大於1000埃。

本發明之低溫複晶矽顯示器的電容結構中，介電質層與導電層也可以皆具有凹凸不平坦的結構，如圖3所示。圖3中，介電質層207具有下凹不平坦的結構209，介電質層207上方的導電層308也具有下凹不平坦的結構309。

本發明的電容結構中，也可以每一層皆具有凹凸不平坦的結構，如圖4所示。圖4中，基板101上方的緩衝層403具有



五、發明說明 (5)

下凹不平坦的結構413，複晶矽層405具有下凹不平坦的結構415，介電質層407具有下凹不平坦的結構417，導電層409具有下凹不平坦的結構419。

根據本發明，此電容結構之不平坦的結構並無特定圖案的限制，除了上述揭露的下凹不平坦的結構外，可以在傳統之利用低溫複晶矽製程去形成顯示器的步驟中，增加一道蝕刻製程，使得基板上方的緩衝層、複晶矽層、介電質層和導電層中至少有一層形成任意不平坦的結構即可，例如正弦波形不平坦的結構、或是上凸不平坦的結構等。

圖5所示為緩衝層503、複晶矽層505、介電質層507和導電層509中每一層皆具有波形不平坦的結構511。

本發明的電容結構再與低溫複晶矽製程形成的薄膜電晶體組合即可形成一低溫複晶矽薄膜電晶體顯示器的畫素結構。圖6為一低溫複晶矽薄膜電晶體顯示器的畫素結構的一部份示意圖，此畫素結構包含有一圖1a之低溫複晶矽薄膜電晶體基板的部份601，和本發明之具有不平坦結構的電容結構603。

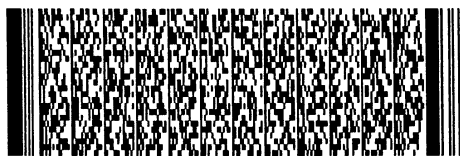
綜上所述，相較於傳統低溫複晶矽製程形成的薄膜電晶體顯示器的電容結構，本發明之具有不平坦結構的電容結構造成整個電容的實際面積增加，換言之，就是使儲存電容值變大，進而提高了顯示器的開口透光率。僅需加一道簡單的



五、發明說明 (6)

製程，即可使顯示器的品質大幅改善。

唯，以上所述者，僅為本發明之較佳實施例而已，當不能以此限定本發明實施之範圍。即大凡依本發明申請專利範圍所作之均等變化與修飾，皆應仍屬本發明專利涵蓋之範圍內。



圖式簡單說明

圖式簡單說明

圖1a為傳統的低溫複晶矽製程形成的顯示器的畫素結構的一個剖面示意圖。

圖1b為圖1a之畫素結構中的電容結構。

圖2為根據本發明之低溫複晶矽顯示器的電容結構的一個剖面示意圖。

圖3為根據本發明之低溫複晶矽顯示器的電容結構中，介電質層與導電層皆具有下凹不平坦的結構。

圖4為根據本發明之低溫複晶矽顯示器的電容結構中，每一層皆具有下凹不平坦的結構。

圖5為根據本發明之低溫複晶矽顯示器的電容結構中，每一層皆具有正弦波形不平坦的結構。

圖6為根據本發明之電容結構的一低溫複晶矽薄膜電晶體顯示器的畫素結構的一剖面示意圖。

圖號說明



圖式簡單說明

- | | |
|---------------------|--------------|
| 101 基板 | 103 緩衝層 |
| 105 複晶矽層 | 107 介電質層 |
| 109 第一金屬層 | 111 閘極區域 |
| 113 隔離層 | 115 源極區域 |
| 117 汲極區域 | |
| 203 緩衝層 | 205 複晶矽層 |
| 207 介電質層 | 209 下凹不平坦的結構 |
| 308 導電層 | 309 下凹不平坦的結構 |
| 403 緩衝層 | 413 下凹不平坦的結構 |
| 405 複晶矽層 | 415 下凹不平坦的結構 |
| 407 介電質層 | 417 下凹不平坦的結構 |
| 409 導電層 | 419 下凹不平坦的結構 |
| 503 緩衝層 | 505 複晶矽層 |
| 507 介電質層 | 509 導電層 |
| 511 正弦波形不平坦的結構 | |
| 601 低溫複晶矽薄膜電晶體基板的部份 | |
| 603 具有不平坦結構的電容結構 | |



四、中文發明摘要 (發明名稱：低溫複晶矽的電容結構)

一種低溫複晶矽顯示器的電容結構，包含基板上方的一層緩衝層、緩衝層上方的一層複晶矽層、複晶矽層上方的一層介電質層，和介電質層上方的一層導電層，其中至少有一層具有不平坦的結構。此電容結構再與一低溫複晶矽製程形成的薄膜電晶體組合即完成一低溫複晶矽薄膜電晶體顯示器的畫素結構。相較於傳統顯示器的電容結構，本發明造成整個電容的實際面積增加，使儲存電容值變大，進而提高低溫複晶矽顯示器的開口透光率。本發明製程簡單，時下多種低溫複晶矽顯示器的製程中，再加一道蝕刻製程，即可形成本發明，而使顯示器的品質大幅改善。

六、英文發明摘要 (發明名稱：)



六、申請專利範圍

1. 一種低溫複晶矽顯示器的電容結構，包含有：
一緩衝層，位於一片基板的上方；
一複晶矽層，位於該緩衝層的上方；
一介電質層，位於該複晶矽層的上方；以及
一導電層，位於該介電質層的上方；
該四層中至少有一層具有一不平坦的結構。
2. 如申請專利範圍第1項所述之低溫複晶矽顯示器的電容結構，其中該緩衝層的高度範圍小於等於 $5\ \mu\text{m}$ ，該複晶矽層的高度範圍小於等於1000埃，該介電質層的高度範圍小於等於2000埃，該導電層的高度範圍為大於1000埃。
3. 如申請專利範圍第1項所述之低溫複晶矽顯示器的電容結構，其中該四層中至少有一層具有一下凹之不平坦的結構，且下凹的高度大於100埃。
4. 如申請專利範圍第1項所述之低溫複晶矽顯示器的電容結構，其中該緩衝層的材質為二氧化矽或矽氮化物。
5. 如申請專利範圍第1項所述之低溫複晶矽顯示器的電容結構，其中該介電質層的材質為二氧化矽、或為矽氮化物、或為氧化鋇、或為氧化鈦。



六、申請專利範圍

6. 如申請專利範圍第1項所述之低溫複晶矽顯示器的電容結構，其中該緩衝層具有一凹凸不平坦的結構。
7. 如申請專利範圍第1項所述之低溫複晶矽顯示器的電容結構，其中該介電質層與導電層皆具有凹凸不平坦的結構。
8. 如申請專利範圍第1項所述之低溫複晶矽顯示器的電容結構，其中該四層中每一層皆具有凹凸不平坦的結構。
9. 如申請專利範圍第1項所述之低溫複晶矽顯示器的電容結構，其中該四層中至少有一層具有一波形不平坦的結構。



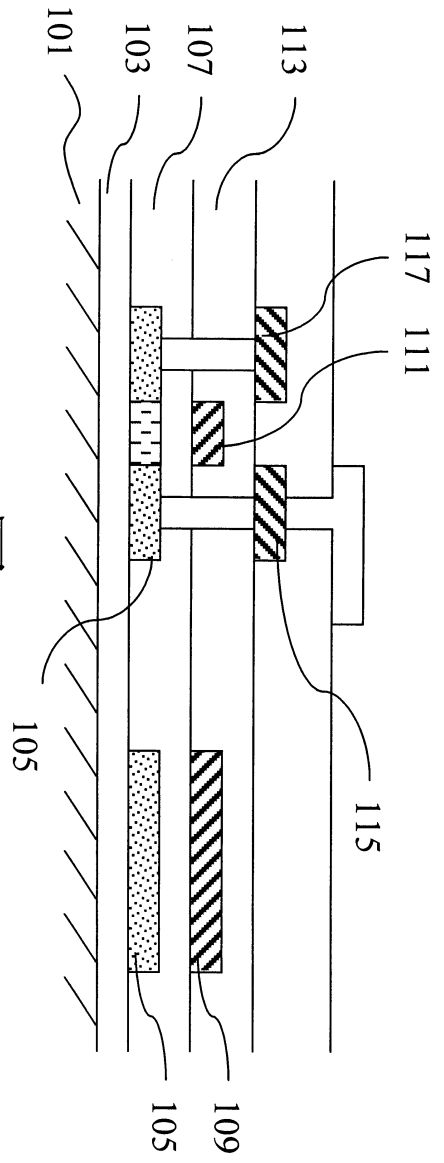


圖 1a

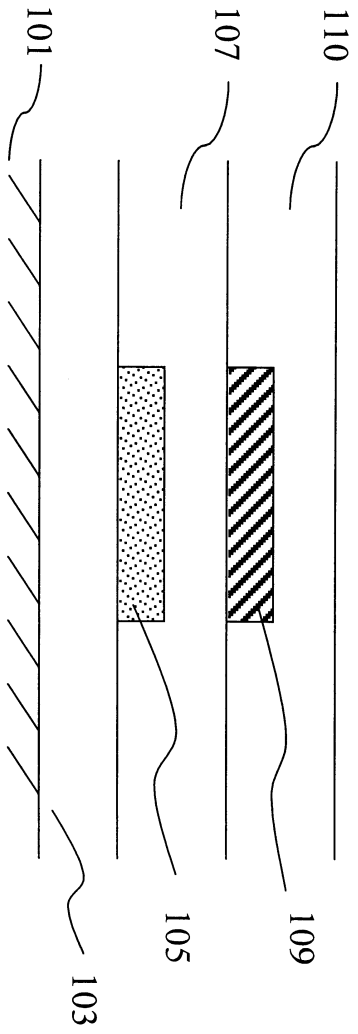


圖 1b

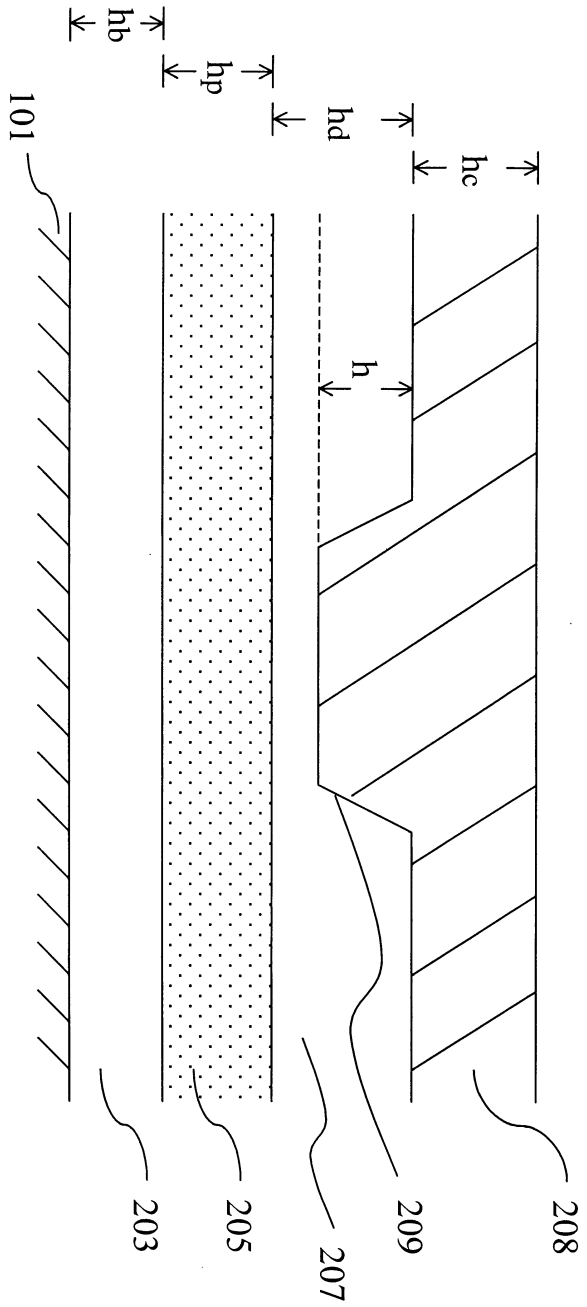


圖 2

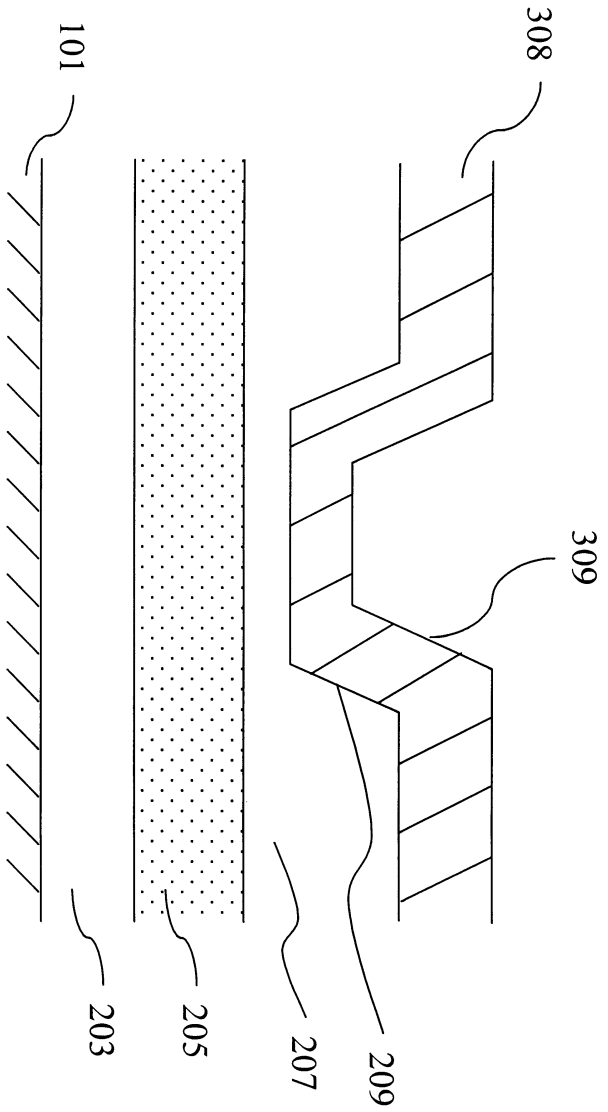


圖 3

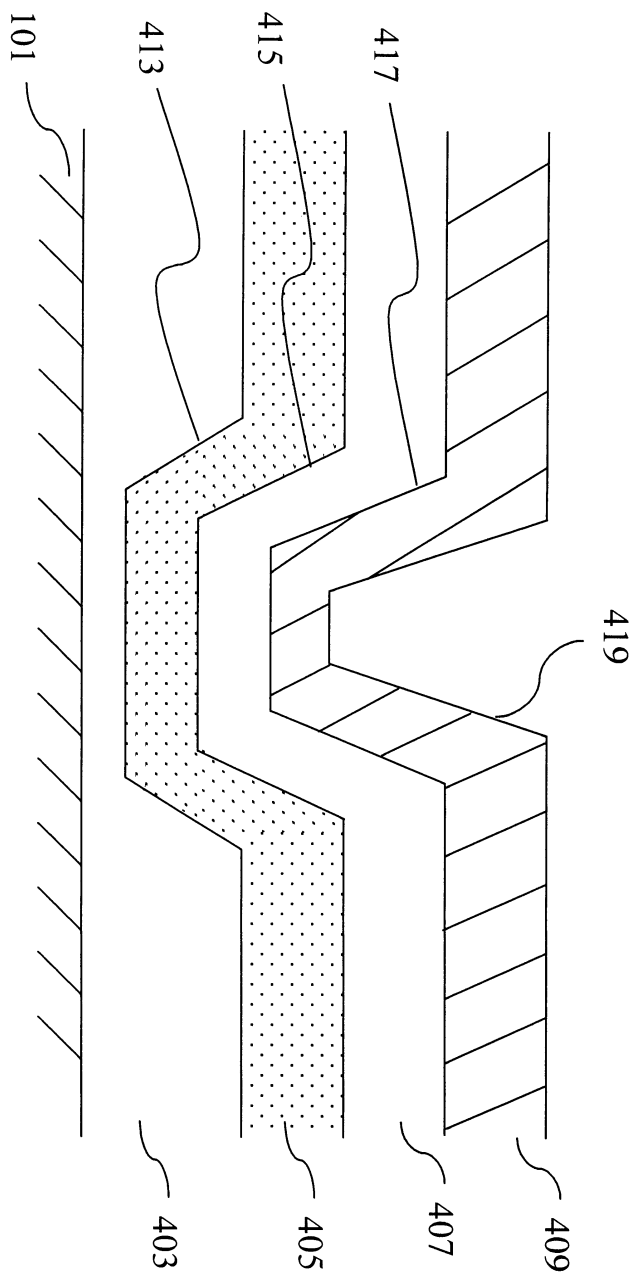


圖 4

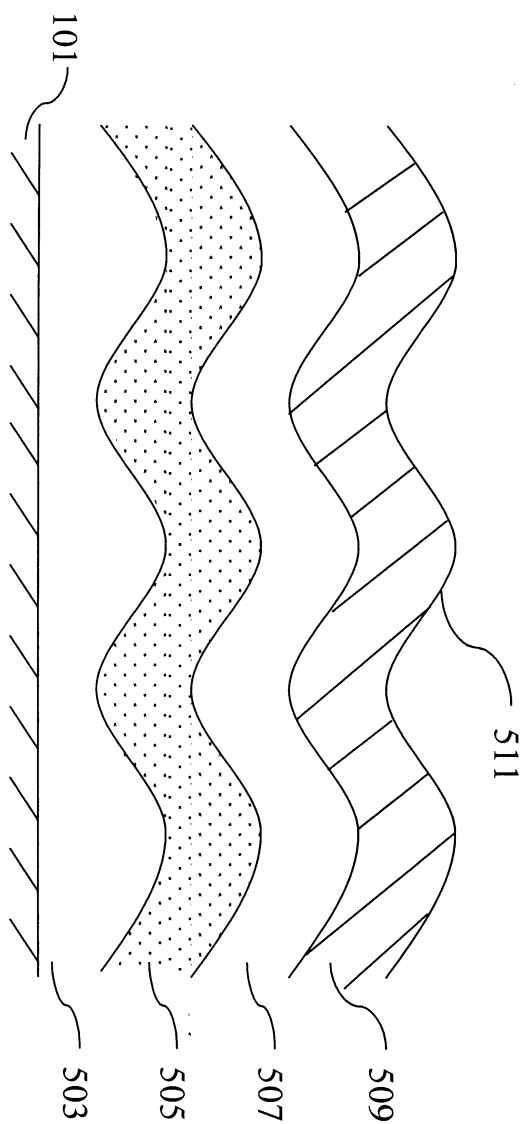


圖 5

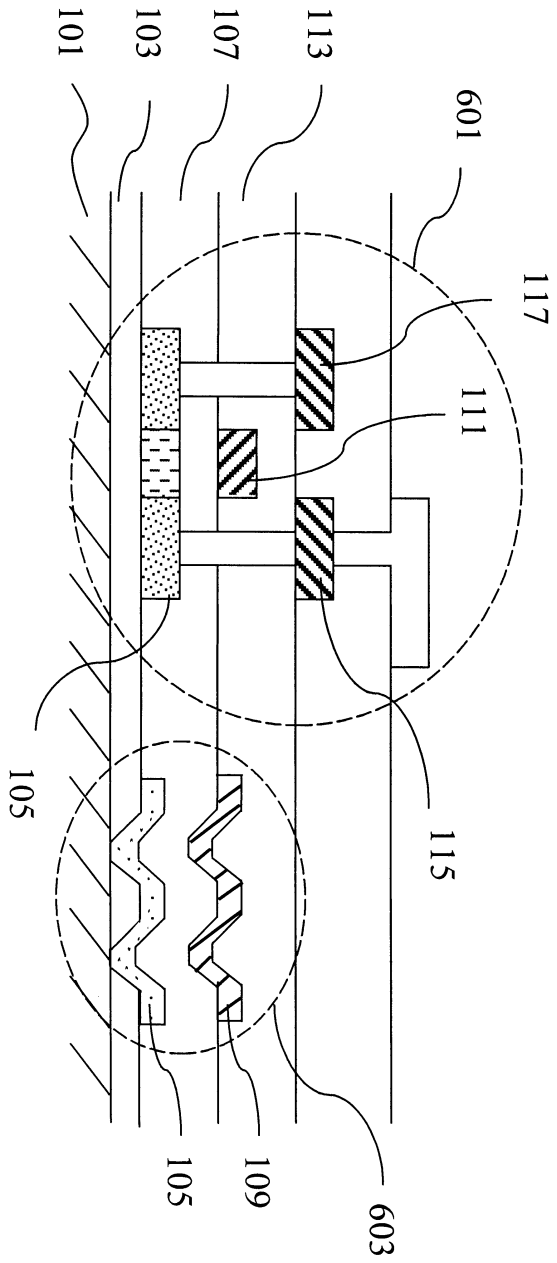


圖 6

公告本

92413

申請日期: 91. 7. 4	IPC分類	536716
申請案號: 91114789	HOIG 4/12	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	低溫複晶矽的電容結構
	英文	
二、 發明人 (共2人)	姓名 (中文)	1. 龔能輝 2. 陳志宏
	姓名 (英文)	1. Nien-Hui Kung 2. Jr-Hong Chen
	國籍 (中英文)	1. 中華民國 ROC 2. 中華民國 ROC
	住居所 (中文)	1. 苗栗縣頭份鎮蟠桃里中央路270巷8號 2. 新竹縣竹東鎮康莊街26巷136號
	住居所 (英文)	1. 2.
三、 申請人 (共1人)	名稱或姓名 (中文)	1. 財團法人工業技術研究院
	名稱或姓名 (英文)	1. Industrial Technology Research Institute
	國籍 (中英文)	1. 中華民國 ROC
	住居所 (營業所) (中文)	1. 新竹縣竹東鎮中興路四段195號 (本地址與前向貴局申請者不同)
	住居所 (營業所) (英文)	1.
	代表人 (中文)	1. 翁政義
	代表人 (英文)	1.

