

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4590335号
(P4590335)

(45) 発行日 平成22年12月1日(2010.12.1)

(24) 登録日 平成22年9月17日(2010.9.17)

(51) Int.Cl.

H04N 7/32 (2006.01)

F I

H04N 7/137

Z

請求項の数 5 (全 12 頁)

(21) 出願番号 特願2005-282780 (P2005-282780)
 (22) 出願日 平成17年9月28日(2005.9.28)
 (65) 公開番号 特開2007-96696 (P2007-96696A)
 (43) 公開日 平成19年4月12日(2007.4.12)
 審査請求日 平成20年9月26日(2008.9.26)

(73) 特許権者 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74) 代理人 100090273
 弁理士 國分 孝悦
 (72) 発明者 遠藤 寛朗
 東京都大田区下丸子3丁目30番2号 キ
 ヤノン株式会社内
 審査官 岩井 健二

最終頁に続く

(54) 【発明の名称】 画像処理装置及び画像処理方法

(57) 【特許請求の範囲】

【請求項1】

画像データを所定の大きさのブロックに分割し、当該ブロック毎に動きベクトルを求めて動き補償を用いた動画像信号の予測符号化を行う画像処理装置であって、

行アドレスと列アドレスにより一意に記憶領域が定まり、かつ前記列アドレス方向にはデータの連続した読み出しが可能な同期型メモリと、

前記同期型メモリに格納されている画像データから、複数の探索精度で階層的に前記動きベクトルを探索する動き探索手段と、

前記動き探索手段により探索された前記動きベクトルを使用して画像データを予測符号化する符号化手段とを備え、

前記複数の探索精度とは粗探索と、当該粗探索の探索精度より高い探索精度で動きベクトルを探索する密探索とを含み、

前記動き探索手段は、前記粗探索の探索精度での動きベクトル探索時には縮小された参照画像を使った探索を行い、前記密探索の探索精度での動きベクトル探索時には縮小されていない参照画像を使った探索を行うものであって、

前記同期型メモリは、前記行アドレスと前記列アドレスとの組み合わせにより特定される1つのアドレスに対して画像の水平方向に連続する複数の画素値を格納可能であり、

前記粗探索の探索精度での動きベクトル探索時に用いる縮小された参照画像については、当該参照画像の1つの水平ラインにおける複数の画素値を1つの前記アドレスに対して格納し、かつ、当該参照画像の垂直方向に連続する各水平ラインにおける複数の画素値を

10

20

前記列アドレス方向に連続して格納するようにし、

前記密探索の探索精度での動きベクトル探索時に用いる縮小されていない参照画像については、当該参照画像の1つの水平ラインにおける複数の画素値を、前記列アドレス方向に連続する複数の前記アドレスに対して格納し、かつ、水平ラインの右端の画素値の次に、当該参照画像の垂直方向に連続する次の水平ラインにおける左端の画素値を前記列アドレス方向に連続して格納するようにしたことを特徴とする画像処理装置。

【請求項2】

前記ブロックの水平画素数が m (m は自然数)であり、前記同期型メモリの1つの前記アドレスに対して格納される複数の画素値の数が n (n は自然数)である場合に、前記粗探索の探索精度は、画像の水平方向における $(m/n) \times k$ 画素単位 (k は自然数)とすることを特徴とする請求項1記載の画像処理装置。

10

【請求項3】

画像データを所定の大きさのブロックに分割し、当該ブロック毎に動きベクトルを求めて動き補償を用いた動画像信号の予測符号化を行う画像処理方法であって、

行アドレスと列アドレスにより一意に記憶領域が定まり、かつ前記列アドレス方向にはデータの連続した読み出しが可能であって、前記行アドレスと前記列アドレスとの組み合わせにより特定される1つのアドレスに対して画像の水平方向に連続する複数の画素値を格納可能な同期型メモリに参照画像を格納するデータ格納工程と、

前記同期型メモリに格納されている、縮小された参照画像を用いて粗探索の探索精度で前記動きベクトルを探索する第1の動き探索工程と、

20

前記第1の動き探索工程で探索した結果に基づいて、前記同期型メモリに格納されている、縮小されていない参照画像を用いて前記粗探索の探索精度より高い密探索の探索精度で前記動きベクトルを探索する第2の動き探索工程と、

前記第2の動き探索工程で得られた前記動きベクトルを使用して画像データを予測符号化する符号化工程とを有し、

前記データ格納工程では、

前記粗探索の探索精度での動きベクトル探索時に用いる縮小された参照画像については、当該参照画像の1つの水平ラインにおける複数の画素値を1つの前記アドレスに対して格納し、かつ、当該参照画像の垂直方向に連続する各水平ラインにおける複数の画素値を前記列アドレス方向に連続して格納するようにし、

30

前記密探索の探索精度での動きベクトル探索時に用いる縮小されていない参照画像については、当該参照画像の1つの水平ラインにおける複数の画素値を、前記列アドレス方向に連続する複数の前記アドレスに対して格納し、かつ、水平ラインの右端の画素値の次に、当該参照画像の垂直方向に連続する次の水平ラインにおける左端の画素値を前記列アドレス方向に連続して格納するようにしたことを特徴とする画像処理方法。

【請求項4】

画像データを所定の大きさのブロックに分割し、当該ブロック毎に動きベクトルを求めて動き補償を用いた動画像信号の予測符号化を行う画像処理方法をコンピュータに実行させるプログラムであって、

行アドレスと列アドレスにより一意に記憶領域が定まり、かつ前記列アドレス方向にはデータの連続した読み出しが可能であって、前記行アドレスと前記列アドレスとの組み合わせにより特定される1つのアドレスに対して画像の水平方向に連続する複数の画素値を格納可能な同期型メモリに参照画像を格納するデータ格納ステップと、

40

前記同期型メモリに格納されている、縮小された参照画像を用いて粗探索の探索精度で前記動きベクトルを探索する第1の動き探索ステップと、

前記第1の動き探索ステップで探索した結果に基づいて、前記同期型メモリに格納されている、縮小されていない参照画像を用いて前記粗探索の探索精度より高い密探索の探索精度で前記動きベクトルを探索する第2の動き探索ステップと、

前記第2の動き探索ステップで得られた前記動きベクトルを使用して画像データを予測符号化する符号化ステップとをコンピュータに実行させ、

50

かつ前記データ格納ステップでは、

前記粗探索の探索精度での動きベクトル探索時に用いる縮小された参照画像については、当該参照画像の1つの水平ラインにおける複数の画素値を1つの前記アドレスに対して格納し、かつ、当該参照画像の垂直方向に連続する各水平ラインにおける複数の画素値を前記列アドレス方向に連続して格納するようにし、

前記密探索の探索精度での動きベクトル探索時に用いる縮小されていない参照画像については、当該参照画像の1つの水平ラインにおける複数の画素値を、前記列アドレス方向に連続する複数の前記アドレスに対して格納し、かつ、水平ラインの右端の画素値の次に、当該参照画像の垂直方向に連続する次の水平ラインにおける左端の画素値を前記列アドレス方向に連続して格納するようにしたことを特徴とするプログラム。

10

【請求項5】

請求項4記載のプログラムを記録したことを特徴とするコンピュータ読み取り可能な記録媒体。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、動画像信号を符号化する動画像符号化技術に関し、特に、動き補償を用いた動画像信号の予測符号化処理技術に関する。

【背景技術】

【0002】

20

従来から、膨大なデータ量の各種データを符号化することによりデータ量を削減して低い伝送レートで伝送し得るようにするための各種装置が開発されている。例えば、動画像符号化方式の国際標準規格であるMPEG(Moving Picture Experts Group)符号化を用いて動画像信号を符号化して記録媒体に記録する動画像符号化装置がある。

【0003】

MPEG符号化は、動き補償を用いた予測符号化であって、符号化処理においては動き補償に用いる動きベクトルを検出する必要がある。MPEG符号化により効率的な符号化を行うためには、できるだけ広い探索領域で動きベクトルを検出する必要がある。しかし、広い探索領域で動きベクトルを探索するためには、膨大なデータが必要になる。

【0004】

30

広い探索領域で動きベクトルを探索しながらも必要なデータ量を低減させるために、動きベクトルの階層的な探索が行われている(例えば、特許文献1参照)。特許文献1に記載の手法は、入力画像と参照画像とを同じ縮小率で縮小し、それらの画像(縮小画像)を用いて動きベクトルの粗探索を行う。その後、その周辺の小領域で、縮小率を変えた画像を用いてさらに動きベクトルの探索を行い、所望の精度の動きベクトルが得られるまで、この探索を繰り返し行う。

【0005】

【特許文献1】特開平7-107486号公報

【発明の開示】

【発明が解決しようとする課題】

40

【0006】

しかしながら、従来技術においては、動きベクトルを探索するために必要なデータ量の低減は実現されているが、メモリアクセス量の低減は必ずしも実現されているとはいえない。

【0007】

また、動きベクトルを探索するために必要なデータは、例えば大容量の同期型メモリに格納される。一般に大容量の同期型メモリは、アクセスするための手順があり、列アドレス方向に連続したアクセスは高速に行えるが、現在アクセス中の列アドレスとは異なる列アドレスをアクセスするためには数サイクルの手続きが必要である。すなわち、大容量の同期型メモリは、そのようなランダムアクセスを行うと非常に効率が悪くなるという特徴

50

を有している。

【 0 0 0 8 】

したがって、上述した従来技術の手法を用いたとしても、動きベクトルの探索に係るメモリアクセス量は、必ずしも低減されない。その結果、広い探索領域での動きベクトルの探索は、装置の高い動作クロック周波数を必要とし、装置の消費電力の増大を招くという問題があった。

【 0 0 0 9 】

本発明は、動き補償を用いた動画像信号の予測符号化処理において、広い探索領域で動きベクトルを探索しながらも、装置の動作周波数の低減及び消費電力の低減を実現することを目的とする。

【課題を解決するための手段】

【 0 0 1 0 】

本発明の画像処理装置は、画像データを所定の大きさのブロックに分割し、当該ブロック毎に動きベクトルを求めて動き補償を用いた動画像信号の予測符号化を行う画像処理装置であって、行アドレスと列アドレスにより一意に記憶領域が定まり、かつ前記列アドレス方向にはデータの連続した読み出しが可能な同期型メモリと、前記同期型メモリに格納されている画像データから、複数の探索精度で階層的に前記動きベクトルを探索する動き探索手段と、前記動き探索手段により探索された前記動きベクトルを使用して画像データを予測符号化する符号化手段とを備え、前記複数の探索精度とは粗探索と、当該粗探索の探索精度より高い探索精度で動きベクトルを探索する密探索とを含み、前記動き探索手段は、前記粗探索の探索精度での動きベクトル探索時には縮小された参照画像を使った探索を行い、前記密探索の探索精度での動きベクトル探索時には縮小されていない参照画像を使った探索を行うものであって、前記同期型メモリは、前記行アドレスと前記列アドレスとの組み合わせにより特定される1つのアドレスに対して画像の水平方向に連続する複数の画素値を格納可能であり、前記粗探索の探索精度での動きベクトル探索時に用いる縮小された参照画像については、当該参照画像の1つの水平ラインにおける複数の画素値を1つの前記アドレスに対して格納し、かつ、当該参照画像の垂直方向に連続する各水平ラインにおける複数の画素値を前記列アドレス方向に連続して格納するようにし、前記密探索の探索精度での動きベクトル探索時に用いる縮小されていない参照画像については、当該参照画像の1つの水平ラインにおける複数の画素値を、前記列アドレス方向に連続する複数の前記アドレスに対して格納し、かつ、水平ラインの右端の画素値の次に、当該参照画像の垂直方向に連続する次の水平ラインにおける左端の画素値を前記列アドレス方向に連続して格納するようにしたことを特徴とする。

【 0 0 1 3 】

本発明の画像処理方法は、画像データを所定の大きさのブロックに分割し、当該ブロック毎に動きベクトルを求めて動き補償を用いた動画像信号の予測符号化を行う画像処理方法であって、行アドレスと列アドレスにより一意に記憶領域が定まり、かつ前記列アドレス方向にはデータの連続した読み出しが可能であって、前記行アドレスと前記列アドレスとの組み合わせにより特定される1つのアドレスに対して画像の水平方向に連続する複数の画素値を格納可能な同期型メモリに参照画像を格納するデータ格納工程と、前記同期型メモリに格納されている、縮小された参照画像を用いて粗探索の探索精度で前記動きベクトルを探索する第1の動き探索工程と、前記第1の動き探索工程で探索した結果に基づいて、前記同期型メモリに格納されている、縮小されていない参照画像を用いて前記粗探索の探索精度より高い密探索の探索精度で前記動きベクトルを探索する第2の動き探索工程と、前記第2の動き探索工程で得られた前記動きベクトルを使用して画像データを予測符号化する符号化工程とを有し、前記データ格納工程では、前記粗探索の探索精度での動きベクトル探索時に用いる縮小された参照画像については、当該参照画像の1つの水平ラインにおける複数の画素値を1つの前記アドレスに対して格納し、かつ、当該参照画像の垂直方向に連続する各水平ラインにおける複数の画素値を前記列アドレス方向に連続して格納するようにし、前記密探索の探索精度での動きベクトル探索時に用いる縮小されてい

10

20

30

40

50

い参照画像については、当該参照画像の１つの水平ラインにおける複数の画素値を、前記列アドレス方向に連続する複数の前記アドレスに対して格納し、かつ、水平ラインの右端の画素値の次に、当該参照画像の垂直方向に連続する次の水平ラインにおける左端の画素値を前記列アドレス方向に連続して格納するようにしたことを特徴とする。

【００１４】

本発明のプログラムは、画像データを所定の大きさのブロックに分割し、当該ブロック毎に動きベクトルを求めて動き補償を用いた動画像信号の予測符号化を行う画像処理方法をコンピュータに実行させるプログラムであって、行アドレスと列アドレスにより一意に記憶領域が定まり、かつ前記列アドレス方向にはデータの連続した読み出しが可能であって、前記行アドレスと前記列アドレスとの組み合わせにより特定される１つのアドレスに対して画像の水平方向に連続する複数の画素値を格納可能な同期型メモリに参照画像を格納するデータ格納ステップと、前記同期型メモリに格納されている、縮小された参照画像を用いて粗探索の探索精度で前記動きベクトルを探索する第１の動き探索ステップと、前記第１の動き探索ステップで探索した結果に基づいて、前記同期型メモリに格納されている、縮小されていない参照画像を用いて前記粗探索の探索精度より高い密探索の探索精度で前記動きベクトルを探索する第２の動き探索ステップと、前記第２の動き探索ステップで得られた前記動きベクトルを使用して画像データを予測符号化する符号化ステップとをコンピュータに実行させ、かつ前記データ格納ステップでは、前記粗探索の探索精度での動きベクトル探索時に用いる縮小された参照画像については、当該参照画像の１つの水平ラインにおける複数の画素値を１つの前記アドレスに対して格納し、かつ、当該参照画像の垂直方向に連続する各水平ラインにおける複数の画素値を前記列アドレス方向に連続して格納するようにし、前記密探索の探索精度での動きベクトル探索時に用いる縮小されていない参照画像については、当該参照画像の１つの水平ラインにおける複数の画素値を、前記列アドレス方向に連続する複数の前記アドレスに対して格納し、かつ、水平ラインの右端の画素値の次に、当該参照画像の垂直方向に連続する次の水平ラインにおける左端の画素値を前記列アドレス方向に連続して格納するようにしたことを特徴とする。

本発明のコンピュータ読み取り可能な記録媒体は、前記プログラムを記録したことを特徴とする。

【発明の効果】

【００１５】

本発明によれば、参照画像を同期型メモリに格納する際、粗探索の探索精度での動きベクトル探索時に用いる縮小された参照画像については、参照画像の１つの水平ラインにおける複数の画素値を１つのアドレスに対して格納し、かつ、参照画像の垂直方向に連続する各水平ラインにおける複数の画素値を列アドレス方向に連続して格納する。また、密探索の探索精度での動きベクトル探索時に用いる縮小されていない参照画像については、参照画像の１つの水平ラインにおける複数の画素値を、列アドレス方向に連続する複数のアドレスに対して格納し、かつ、水平ラインの右端の画素値の次に、参照画像の垂直方向に連続する次の水平ラインにおける左端の画素値を列アドレス方向に連続して格納する。これにより、動き補償を用いた動画像信号の予測符号化処理にて使用される動きベクトルを、広い探索領域で探索しながらも、効率的なメモリアクセスで探索することができ、装置の動作周波数の低減及び消費電力の低減を実現することができる。

【発明を実施するための最良の形態】

【００１６】

以下、本発明の実施形態を図面に基づいて説明する。

【００１７】

（第１の実施形態）

図１は、本発明の第１の実施形態による画像処理装置の一例である動画像符号化装置の構成例を示すブロック図である。

【００１８】

本実施形態における動画像符号化装置は、図１に示すように、映像入力部１０１、動き

10

20

30

40

50

探索部 102、動き補償部 103、画像縮小部 104、フレームメモリ 105、減算器 106、及び加算器 107を有する。また、本実施形態における動画像符号化装置は、直交変換(DCT: Discrete Cosine Transform)部 108、量子化(Q)部 109、及び可変長符号化(VLC: Variable Length Code)部 110を有する。本実施形態における動画像符号化装置は、符号化データバッファ 111、符号量制御部 112、逆量子化(IQ)部 113、逆直交変換(IDCT: Inverse Discrete Cosine Transform)部 114をさらに有する。

【0019】

映像入力部 101は、動画像符号化装置に対して映像信号を入力するためのものである。例えば、映像入力部 101は、レンズにより結像した光学像を光電変換素子(例えばCCDイメージセンサ)により電気信号に変換し、前記電気信号に変換された動画像アナログ信号をA/Dコンバータにより動画像デジタル信号に変換する。さらに、映像入力部 101は、デジタル信号処理回路により、前記動画像デジタル信号にホワイトバランス処理やガンマ補正処理などの信号処理を施す機能を有する。なお、光電変換素子、A/Dコンバータ、及びデジタル信号処理回路等は、映像入力部 101内に備えられている。

【0020】

映像入力部 101により得られた動画像デジタル信号は、フレームメモリ 105に一旦格納される。ここで、フレームメモリ 105は、行アドレス(Row: 第2のアドレス)と列アドレス(Column: 第1のアドレス)による2次元のアドレス空間を持ち、列アドレス方向にはデータの連続した読み出しが可能な同期型メモリである。フレームメモリ 105は、行アドレスと列アドレスを用いて各記憶領域がマッピングされており、行アドレスと列アドレスとの組み合わせにより記憶領域が一意に定まる。本実施形態では、フレームメモリ 105は、一例としてデータのビット長が32ビットのSDRAM(Synchronous Dynamic Random Access Memory)で構成されているものとする。

【0021】

動き探索部 102は、フレームメモリ 105に格納されている符号化対象画像(動画像デジタル信号)を読み出す。符号化対象画像を読み出す際、動き探索部 102は、符号化対象画像を水平16画素、垂直16画素の大きさの符号化対象マクロブロック(以下、「カレントMB」とも称す。)に分割し、カレントMB毎にフレームメモリ 105から読み出す。

【0022】

ここで、本実施形態における画像信号(動画像デジタル信号)のフレームメモリ 105への格納方法について図2を参照して説明する。

図2に示すように本実施形態では、図2(a)に示す画像の座標で水平方向及び垂直方向ともに16画素分のカレントMBにおける各画素の画素値が、図2(b)に示すようにフレームメモリ 105の同一の行アドレス(Row)に配置される。また、図2(a)において塗りつぶした画素(Columnの4画素)のように、画像において水平方向に連続する4画素の画素値が、行アドレスと列アドレスとの組み合わせにより特定されるフレームメモリ 105の1つのアドレスにまとめて格納される。したがって、図2(a)に示すカレントMBの画像信号は、Column0, Column1, Column2, ...のような順番で、図2(b)に示すように同一の行アドレス内の列アドレス(Column)方向に連続的に格納される。なお、カレントMBにおける右端の画素値(例えばColumn3)の次には、当該カレントMBにおける1ライン下の左端の画素値(例えばColumn4)が格納される。

【0023】

動き探索部 102は、フレームメモリ 105から1つのカレントMBのデータを読み出すと、読み出したカレントMBのデータを動き探索部 102内部のメモリに格納する。さらに動き探索部 102は、読み出したカレントMBのデータを水平方向に4分の1に縮小した縮小カレントMBのデータを生成して、動き探索部 102内部のメモリに格納する。

【0024】

次に、動き探索部 102は、符号化対象画像とは時間的に異なる画像を参照画像として

10

20

30

40

50

フレームメモリ 105 から読み出す。参照画像は、後述するように、過去に符号化した際に生成した画像（ローカルデコード画像）を使用する。まず、動き探索部 102 は、例えば水平 4 画素単位、垂直 1 画素単位の精度で動きベクトルを探索（粗探索）するために、過去の符号化時にあらかじめ縮小処理を施してフレームメモリ 105 に格納しておいた粗探索用の参照画像を読み出す。

【0025】

ここで、本実施形態において粗探索用の参照画像として用いられる縮小画像信号のフレームメモリ 105 への格納方法について図 3 を参照して説明する。

図 3 (a) は元々の参照画像を示しており、これを水平方向に 4 分の 1 に縮小した画像（縮小画像）が図 3 (b) に示している。図 3 (b) に示す 4 分の 1 に縮小処理した後の参照画像において水平方向に連続する画素の画素値（例えば図 3 (b) 中で塗りつぶした画素群 C o l 0 の画素値）が、図 3 (c) に示すようにフレームメモリ 105 の 1 つのアドレスにまとめて格納される。したがって、図 3 (b) に示す 4 分の 1 に縮小後の参照画像の画像信号は、図 3 (c) に示すように同一の行アドレス（Row）内の列アドレス（C o l）方向に連続的に格納される。具体的には、図 3 (b) において C o l 0, C o l 1, C o l 2, ... のように画像の座標で垂直方向に連続した、参照画像の水平方向に連続する画素値が、図 3 (c) に示すようにフレームメモリ 105 に格納される。以上のように、粗探索用の参照画像は図 3 (c) に示すようにフレームメモリ 105 に配置される。

【0026】

粗探索用の参照画像は、動きベクトルの探索を行う際、カレント MB の周辺も含めて広い範囲で読み出される。例えば、カレント MB の周辺を含む縮小前の画像で水平方向 80 画素（水平 ± 32 画素のベクトルを算出可能な画素数）、垂直方向 48 画素（垂直 ± 16 画素のベクトルを算出可能な画素数）分の広い範囲で粗探索用の参照画像が読み出される。動き探索部 102 は、読み出した縮小参照画像のデータと縮小カレント MB のデータとのパターンマッチングを順次行い、最も差分値が小さい縮小参照画像の座標から粗探索の動きベクトルを算出する。

【0027】

粗探索での動きベクトルの探索は、フレームメモリ 105 から読み出すべき縮小参照画像のデータ量が多いため、探索範囲すべてのデータを動き探索部 102 に格納せずに、以下のようにして行う。例えば動き探索部 102 の内部に縮小参照画像用のメモリとして、縮小後の画像で水平 8 画素、垂直 48 画素分のメモリを設け、動き探索部 102 は、フレームメモリ 105 から縮小参照画像のデータを読み出しながら動きベクトルの探索を実行する。このとき、動き探索部 102 内部のメモリで不要になったデータは、フレームメモリ 105 から新たに読み出した縮小参照画像のデータで置き換えていく。このようにして、動き探索部 102 は、所定の領域内において縮小カレント MB のデータと縮小参照画像のデータとの差分が最も小さい縮小参照画像の座標を求め、それを粗探索の動きベクトルとして算出する。本実施形態では、縮小参照画像は、元の参照画像を水平方向に 4 分の 1 に縮小した画像であるため、粗探索における動きベクトルの探索精度は縮小前の画像に換算すると水平 4 画素単位の探索精度になる。

【0028】

次に、動き探索部 102 は、水平及び垂直ともに 1 画素単位の精度で動きベクトルを探索（密探索）するため、フレームメモリ 105 に格納されている密探索用の参照画像（縮小していない画像）を読み出す。詳細には、上述した粗探索で求めた動きベクトルの例えば水平 ± 4 画素、垂直 ± 4 画素の範囲での密探索を行うため、動き探索部 102 は、水平 24 画素、垂直 24 画素分の範囲の参照画像をフレームメモリ 105 から読み出し、内蔵するメモリに格納する。なお、縮小していない参照画像は、図 2 に示したようなカレント MB のデータと同様の配置でフレームメモリ 105 に格納されている。

【0029】

動き探索部 102 は、動き探索部 102 内部のメモリに格納した、カレント MB のデータと参照画像のデータとのパターンマッチングを行い、密探索の動きベクトルを算出する

10

20

30

40

50

。具体的には、動き探索部 102 は、縮小していないカレント MB のデータと縮小していない参照画像のデータとの差分が最も小さい参照画像の座標を求め、それを密探索の動きベクトルとして算出する。

【0030】

動き補償部 103 は、動き探索部 102 が密探索で算出した動きベクトルに対応する参照画像をフレームメモリ 105 から読み出し、動き補償部 103 内部のメモリに格納する。減算器 106 は、カレント MB の符号化対象画像の画素値から、動き補償部 103 内部のメモリに格納された参照画像の画素値を減算して、減算結果を直交変換部 108 に出力する。

【0031】

減算器 106 から出力された減算結果は、直交変換部 108 により直交変換され、さらに量子化部 109 により量子化される。ここで量子化部 109 が量子化する際の量子化係数は、符号量制御部 112 により決定される。量子化部 109 より出力される量子化後の係数は、可変長符号化部 110 及び逆量子化部 113 に入力される。

【0032】

可変長符号化部 110 に入力された前記量子化後の係数は、可変長符号化された後、符号化データバッファ 111 に格納される。データバッファ 111 に入力された符号化信号の符号量は符号量制御部 112 に入力され、それを基に符号量制御部 112 は、目標とする符号量になるように次の符号化対象マクロブロックの量子化係数を決定する。

【0033】

一方、逆量子化部 113 に入力された前記量子化後の係数は、量子化部 109 が量子化する際に使用した量子化係数で逆量子化され、さらに逆直交変換部 114 により逆直交変換された後、加算器 107 に入力される。また、動き補償部 103 内部のメモリに格納された密探索で求めた動きベクトルに対応する参照画像も加算器 107 に入力される。

【0034】

加算器 107 は、動き補償部 103 より入力される参照画像と逆直交変換部 114 より入力される値とを加算して、現在のフレームとは異なるフレームの符号化時に使用する参照画像（ローカルデコード画像）を生成する。生成されたローカルデコード画像は、そのまま図 2 に示したようなカレント MB のデータと同様の配置でフレームメモリ 105 に格納される。また、生成されたローカルデコード画像は、画像縮小部 104 に入力されて水平方向に 4 分の 1 に縮小された後に、図 3 に示す配置でフレームメモリ 105 に格納される。

【0035】

以上、第 1 の実施形態によれば、列アドレス方向についてデータの連続読み出しが可能な同期型メモリで構成されたフレームメモリ 105 に、粗探索用及び密探索用それぞれの参照画像の画像信号を同一の行アドレス内の列アドレス方向に連続的に格納する。これにより、動き補償を用いた動画像信号の予測符号化を行う場合に、広い探索領域で探索しながらもフレームメモリ 105 からデータを読み出すためのメモリアクセスを効率良く行い動きベクトルを探索することができる。したがって、装置の動作周波数を低減することができる、かつ消費電力を低減することができる。

【0036】

特に、本実施形態では、フレームメモリ 105 の 1 つのアドレスに 4 画素の画素値を格納できるため、参照画像を水平方向に 4 分の 1 に縮小した場合には、1 つのアドレスに格納可能な縮小画像の情報は、縮小前の画像に換算すると 16 画素分の情報となる。これは、本実施形態における画像信号の符号化単位である 1 マクロブロック（カレント MB）の水平画素数の 16 と同一であるため、縮小後の水平 4 画素を垂直方向に読み込むことでマクロブロックのデータを揃えることが可能になる。縮小参照画像のデータは、図 3 に示したように、縮小後の水平 4 画素の画素値を垂直方向に、フレームメモリ 105 の列アドレス方向に連続して格納しているため、効率良く縮小参照画像のデータを読み込むことができる。

10

20

30

40

50

【 0 0 3 7 】

なお、本実施形態では、粗探索の探索精度を縮小前の画像に換算して4画素単位としているが、8画素単位や16画素単位など他の探索精度でも、本発明が適用できる。また、本実施形態では、フレームメモリ105の1つのアドレスに格納可能な画素値を4画素としているが、8画素格納可能なフレームメモリなど、他のフレームメモリ構成でも本発明が適用できる。

【 0 0 3 8 】

(第2の実施形態)

次に、第2の実施形態について説明する。

以下に説明する本発明の第2の実施形態は、フレームメモリ105への画像データの格納方法が上述した第1の実施形態とは異なる。なお、第2の実施形態におけるその他の要素は、上述した第1の実施形態と同様であるので説明を省略する。例えば、第2の実施形態による画像処理装置の一例である動画像符号化装置は、上述した第1の実施形態における図1に示した動画像符号化装置と同様に構成される。

10

【 0 0 3 9 】

第2の実施形態においては、縮小していない画像データのフレームメモリ105への格納方法が異なる。上述した第1の実施形態では、マクロブロック単位(図2(a)参照)で画像データをフレームメモリ105の列アドレス方向に連続して格納していた。それに対して、第2の実施形態では、図4に示すように水平方向に連続した2つのマクロブロック単位で画像データをフレームメモリ105の列アドレス方向に連続して格納する。

20

【 0 0 4 0 】

なお、第2の実施形態において、粗探索用の参照画像として用いられる縮小参照画像のデータのフレームメモリ105への格納方法は第1の実施形態と同じであり、上述した図3に示す配置でフレームメモリ105に格納される。

【 0 0 4 1 】

図4を参照して、第2の実施形態における縮小していない画像信号のフレームメモリ105への格納方法について説明する。

図4(a)に示す画像の座標で水平方向に連続した2つのカレントMBの水平方向32画素及び垂直方向16画素分の各画素の画素値が、図4(b)に示すようにフレームメモリ105の同一の行アドレス(Row)に配置される。また、図4(a)において塗りつぶした画素(Col0の4画素)のように、画像において水平方向に連続する4画素の画素値が、フレームメモリ105の1つのアドレスにまとめて格納される。したがって、図4(a)に示すカレントMBの画像信号は、Col0, Col1, Col2, ...のような順番で、図4(b)に示すように同一の行アドレス内の列アドレス(Col)方向に連続的に格納される。なお、図4(b)に示すように、水平方向に連続した2つのカレントMBにおける右端の画素値(例えばCol7)の次には、1ライン下の左端の画素値(例えばCol8)が格納される。

30

【 0 0 4 2 】

第2の実施形態によれば、上述した第1の実施形態と同様の効果が得られる。さらに、動き探索部102や動き補償部103が読み込む参照画像の読み込み開始座標(開始アドレス)が符号化単位であるマクロブロック端ではない場合でも、行アドレスの変更が比較的少なくフレームメモリ105へのアクセスが可能となる。

40

【 0 0 4 3 】

なお、上述した第1及び第2の実施形態では、縮小していない画像のデータをフレームメモリ105の列アドレス方向に連続して格納する場合に、右端の画素値の次には1ライン下の左端の画素値を格納している。しかしながら、本発明はこれに限定されず、縮小していない画像のデータがフレームメモリ105における同一の行アドレス内の列アドレス方向に連続して格納されれば良い。

また、上述した第1及び第2の実施形態では、符号化対象マクロブロック(カレントMB)の大きさを水平16画素、垂直16画素としているが、符号化対象マクロブロックの

50

大きさは任意である。

【 0 0 4 4 】

(本発明の他の実施形態)

上述した実施形態の機能を実現するべく各種のデバイスを動作させるように、該各種デバイスと接続された装置又はシステム内のコンピュータに対し、前記実施形態の機能を実現するためのソフトウェアのプログラムコードを供給し、その装置又はシステムのコンピュータ (CPU 又は MPU) に格納されたプログラムに従って前記各種デバイスを動作させることによって実施したものも、本発明の範疇に含まれる。

また、この場合、前記ソフトウェアのプログラムコード自体が上述した実施形態の機能を実現することになり、そのプログラムコード自体は本発明を構成する。また、そのプログラムコードをコンピュータに供給するための手段、例えばかかるプログラムコードを格納した記録媒体は本発明を構成する。かかるプログラムコードを記憶する記録媒体としては、例えばフレキシブルディスク、ハードディスク、光ディスク、光磁気ディスク、CD-ROM、磁気テープ、不揮発性のメモリカード、ROM等を用いることができる。

また、コンピュータが供給されたプログラムコードを実行することにより、上述の実施形態の機能が実現されるだけでなく、そのプログラムコードがコンピュータにおいて稼働しているOS (オペレーティングシステム) 又は他のアプリケーションソフト等と共同して上述の実施形態の機能が実現される場合にもかかるプログラムコードは本発明の実施形態に含まれることは言うまでもない。

さらに、供給されたプログラムコードがコンピュータの機能拡張ボードやコンピュータに接続された機能拡張ユニットに備わるメモリに格納された後、そのプログラムコードの指示に基づいてその機能拡張ボードや機能拡張ユニットに備わるCPU等が実際の処理の一部又は全部を行い、その処理によって上述した実施形態の機能が実現される場合にも本発明に含まれることは言うまでもない。

【 0 0 4 5 】

なお、前記実施形態は、何れも本発明を実施するにあたっての具体化のほんの一例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されてはならないものである。すなわち、本発明はその技術思想、またはその主要な特徴から逸脱することなく、様々な形で実施することができる。

【 図面の簡単な説明 】

【 0 0 4 6 】

【 図 1 】 本発明の実施形態における動画像符号化装置の構成例を示すブロック図である。

【 図 2 】 第 1 の実施形態における画像信号のフレームメモリへの格納方法を説明するための図である。

【 図 3 】 第 1 の実施形態における縮小画像信号のフレームメモリへの格納方法を説明するための図である。

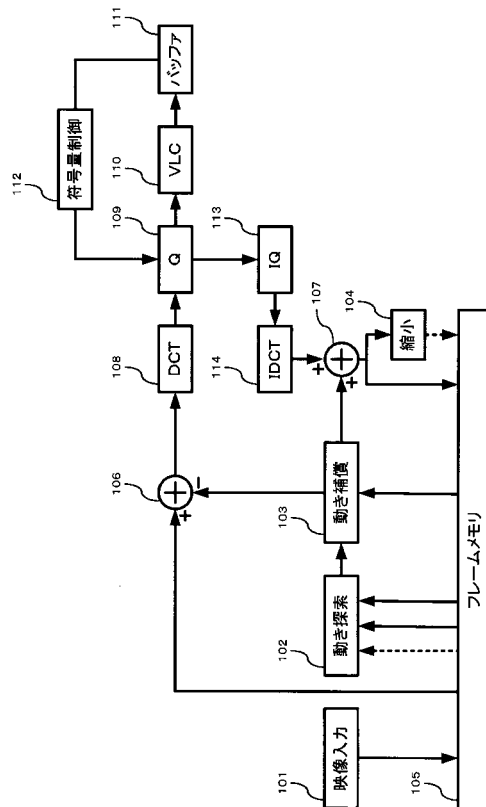
【 図 4 】 第 2 の実施形態における画像信号のフレームメモリへの格納方法を説明するための図である。

【 符号の説明 】

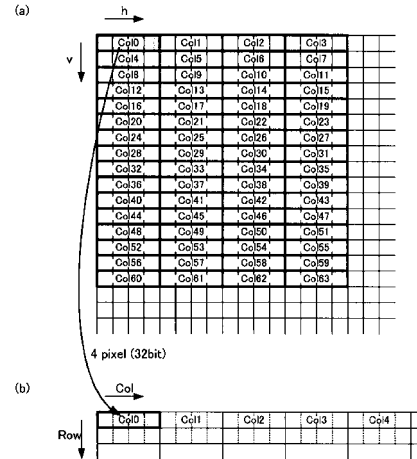
【 0 0 4 7 】

- 1 0 1 映像入力部
- 1 0 2 動き探索部
- 1 0 3 動き補償部
- 1 0 4 画像縮小部
- 1 0 5 フレームメモリ
- 1 0 6 減算器
- 1 0 8 直交変換部
- 1 0 9 量子化部
- 1 1 0 可変長符号化部

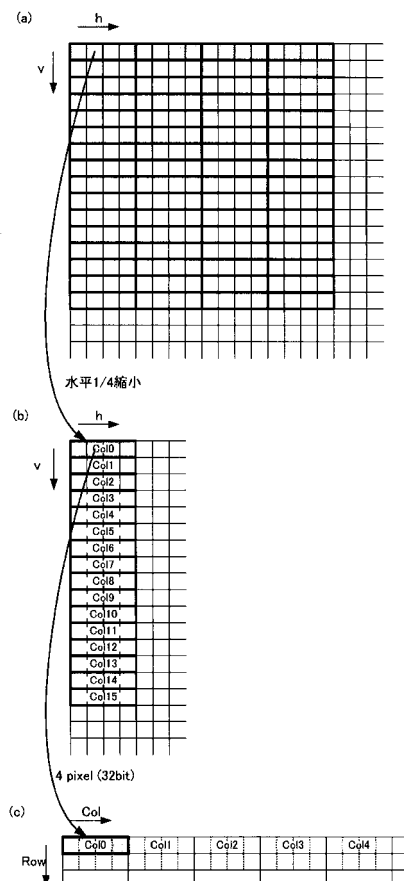
【 図 1 】



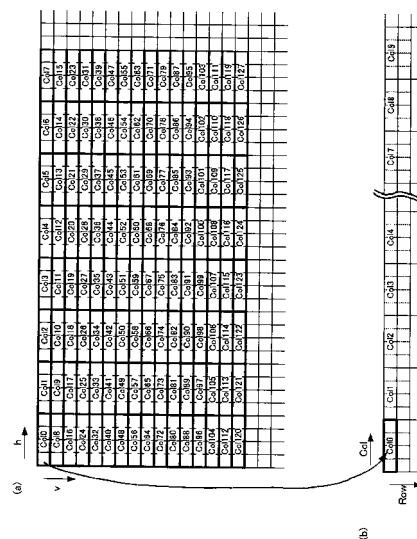
【 図 2 】



【 図 3 】



【 図 4 】



フロントページの続き

(56)参考文献 特開平 1 1 - 0 5 5 6 7 6 (J P , A)
特開平 1 1 - 1 9 6 4 2 5 (J P , A)
特開平 1 0 - 3 0 4 3 7 3 (J P , A)
特開平 0 9 - 0 5 1 5 3 6 (J P , A)
特開平 0 7 - 1 0 7 4 8 6 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H 0 4 N 7 / 2 4 - 7 / 6 8