

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4101299号
(P4101299)

(45) 発行日 平成20年6月18日 (2008. 6. 18)

(24) 登録日 平成20年3月28日 (2008. 3. 28)

(51) Int. Cl.

H 0 1 L 21/683 (2006. 01)

F I

H 0 1 L 21/68

R

請求項の数 6 (全 9 頁)

(21) 出願番号 特願平10-527836
 (86) (22) 出願日 平成9年12月18日 (1997. 12. 18)
 (65) 公表番号 特表2001-506808 (P2001-506808A)
 (43) 公表日 平成13年5月22日 (2001. 5. 22)
 (86) 国際出願番号 PCT/US1997/022799
 (87) 国際公開番号 W01998/027577
 (87) 国際公開日 平成10年6月25日 (1998. 6. 25)
 審査請求日 平成16年12月15日 (2004. 12. 15)
 (31) 優先権主張番号 08/769, 433
 (32) 優先日 平成8年12月19日 (1996. 12. 19)
 (33) 優先権主張国 米国 (US)

(73) 特許権者

ラム・リサーチ・コーポレーション
 アメリカ合衆国 カリフォルニア州 945
 38-6470 フリモント, クッシング
 ・パークウェイ, 4650

(74) 代理人

弁理士 五十嵐 孝雄

(74) 代理人

弁理士 下出 隆史

(74) 代理人

弁理士 市川 浩

(72) 発明者

ディンドサ・ラジンダー
 アメリカ合衆国 カリフォルニア州 950
 35 ミルピタス, ノース・アボット・ア
 ベニュー, 1166

最終頁に続く

(54) 【発明の名称】 ウェハ昇降システムによるウェハ放電制御

(57) 【特許請求の範囲】

【請求項 1】

プラズマ処理室内で基板を処理する間に前記基板を支持するように構成されたチャックを備える前記プラズマ処理室において用いられる基板昇降装置であって、
 基板係合部が前記基板に係合しない第1の位置と、前記基板係合部が前記基板に係合して、前記基板を前記チャックから引き上げる第2の位置と、の間で移動可能な少なくとも1つの基板係合部と、
 前記基板係合部に結合され、前記第1の位置と第2の位置との間の前記基板係合部の動きを制御するアクチュエータと、
 前記基板係合部に接続される可変抵抗器であって、前記基板係合部によって前記チャックから前記基板が引き上げられる際に前記基板上に電荷が残留することにより生じる電流が、前記可変抵抗器を通して前記基板からアースに流れる際に、前記電流を制限する可変抵抗器と、
 前記基板の処理に用いられる処理ステップに基づいて、前記可変抵抗器が所定の抵抗値を示すように、前記可変抵抗器の抵抗値を調整する制御装置と、
 を備える基板昇降装置。

【請求項 2】

前記チャックは、静電チャックである、請求項1記載の基板昇降装置。

【請求項 3】

プラズマ処理室内で基板を処理する間に前記基板を支持するように構成されたチャックと

10

20

、前記基板の処理が完了した後に、前記チャックから前記基板を引き上げるように構成された基板昇降装置と、を有するプラズマ処理室であって、
前記基板昇降装置は、

第 1 の手段が前記基板に係合しない第 1 の位置と、前記第 1 の手段が前記基板に係合して、前記基板を前記チャックから引き上げる第 2 の位置と、の間で移動可能な第 1 の手段と前記第 1 の手段を支持する駆動手段であって、前記第 1 の位置と前記第 2 の位置との間の前記第 1 の手段の動きを制御する駆動手段と、

前記第 1 の手段が前記基板に係合して、前記基板を前記チャックから引き上げる際に前記基板に残留する電荷によって生じる電流が、前記基板とアースとの間を流れる際に、前記電流を制限する可変抵抗器と、

前記基板の処理に用いられる処理ステップに基づいて、前記可変抵抗器が所定の抵抗値を示すように、前記可変抵抗器の抵抗値を調整する制御装置と、
を備えるプラズマ処理室。

【請求項 4】

前記チャックは、静電チャックである、請求項 3 記載のプラズマ処理室。

【請求項 5】

基板を処理する間に前記基板を支持するように構成されたチャックを有するプラズマ処理室において、該処理室内で前記基板の処理を行った後に、前記基板に残留する電荷を放電する方法であって、

前記基板を前記チャックから引き上げるように構成された基板昇降装置を用意する工程と

、
前記基板昇降装置を可変抵抗器に電氣的に接続すると共に、前記可変抵抗器をアースに電氣的に接続する工程と、

前記基板の処理に用いられる処理ステップに基づいて、前記可変抵抗器が所定の抵抗値を示すように、前記可変抵抗器の抵抗値を制御装置によって調整する工程と、

前記基板昇降装置によって前記基板を前記チャックから引き上げる際に、前記基板に残留する電荷によって生じる、前記基板昇降装置内を流れる電流を、前記可変抵抗器を通して前記アースに流し、前記電流を制限する工程と、

を備える方法。

【請求項 6】

前記チャックは、静電チャックである、請求項 5 記載の方法。

【発明の詳細な説明】

発明の背景

本発明は、集積回路の製造における基板の取り扱いに関する。更に詳しくは、本発明は、ウェハ処理の間、プラズマ処理室において基板に残留する電荷を制御可能に放電するための方法並びに装置に関する。

半導体基板やガラス基板等の基板は、通常、プラズマ処理室を用いて処理されるが、このプラズマ処理室では、集積回路やフラットパネルディスプレイ等のデバイスを製造する際に様々な処理ステップが実行される。このようなプラズマ励起半導体処理は、当業者に周知である。この製造工程では、全体の処理を行っている間の基板の取り扱いが、重要な問題となる。通常、所定の 1 つの処理工程から別の処理工程に移る場合の基板の取り扱い並びに搬送は高度に自動化されている。周知のように、プラズマ処理室内で基板を処理した後、プラズマ処理室から基板を取り出す工程も、通常自動化されているステップの 1 つである。

図 1 は、プラズマ処理室 102 を有する典型的なプラズマ処理システム 100 を例示する説明図である。プラズマ処理室 102 は、ベースプレート 104 と、基板処理の間、基板 108 を支持するための静電チャック 106 と、を備える。基板昇降装置 109 は、アクチュエータ 110 と、3 本以上、例えば、4 本の昇降ピン 114 を有する昇降機構 112 と、を含む。以下に詳述するように、昇降装置 109 を構成する種々の構成要素は、通常、導電性があり、また、チャックにいかなる力も掛けられていない場合、昇降装置 109

10

20

30

40

50

は、アースと電氣的に接続されている。さらに、静電チャック 106 は、電氣的に基板 108 からチャック 106 を絶縁するための誘電体層 116 を有する。アクチュエータ 110 は、昇降ピン 114 が基板 108 に係合しない第 1 の位置と、昇降ピン 114 が基板 108 に係合してチャック 106 から基板 108 を引き上げる第 2 の位置と、の間に、昇降機構 112 を移動可能なように、構成される。

プラズマ処理室から基板を取り出す際には、まず、上述した基板昇降装置 109 等の基板昇降装置を用いて、基板をチャックから引き上げる。次に、(図示しない)基板搬送機構を用いて、基板を把持し、次の処理ステップに基板を搬送する。しかし、ここで、基板がチャックに張り付いてしまう場合がある。当業者に周知のように、このような張り付きは、基板の処理後に基板上に残留する電荷に起因するものである。基板がチャックに張り付いていると、昇降装置が基板を持ち上げていく過程で、基板を張り付けている力が急に緩んで、基板をチャックから引き離す傾向がある。基板が急に引き離されると、搬送機構によって把持されるために予定された位置から基板の位置がずれることがある。基板が正しい位置にないと、搬送機構は基板を適切に把持することができなくなり、基板の位置ずれを手で戻せるように、システム全体が停止してしまう。

10

このような基板張り付き問題を避けるために様々な解決法が試みられている。第 1 の解決法は、プラズマ処理室内での基板処理に追加ステップを加えることである。この追加ステップは、プラズマ放電と称される工程で、プラズマ処理室内でプラズマを当てて、基板上の電荷の導電経路を形成し、処理室の壁に放電する。しかし、この方法は、処理室内で基板を処理するために必要な処理時間を増大させ、全体の処理量を減少させ、その結果、この方法を用いた場合にかかる全体的なコストを増大させてしまう。さらに、この方法では、基板を完全に放電させることができず、張り付きの可能性が残ってしまう。

20

第 2 の解決法は、図 1 で説明したように昇降装置を導電性にしてアースする方法である。この構成では、昇降装置が基板に係合する際に、基板上に残留している電荷が基板昇降装置を介して放電される。この方法は、追加の処理ステップを必要とすることなく、張り付き問題を解決するが、基板の一部に損傷を与えてしまう可能性がある。このような損傷の原因は、アースされた昇降ピンと直接接触する基板の狭い領域に比較的高圧の電流が集中することにある。このような損傷は、比較的厚い酸化物層を有する基板では生じないが、基板上の成分濃度を増加させるために、および / または、デバイス性能を向上させるために、基板の酸化物層をどんどん薄くしているため、電流集中による損傷が起こりやすくなっている。

30

本発明は、昇降装置によって基板をチャックから引き上げる際に基板上に残留している電荷の放電を制御するための方法並びに装置を提供する。これによって、張り付き問題を解決し、更に、昇降装置と直接接触する基板の狭い領域に高圧電流が集中することに起因する基板の損傷の可能性を最小限に抑える。

発明の概要

本発明の 1 つの態様は、プラズマ処理室内で用いられる基板昇降装置である。プラズマ処理室は、プラズマ処理室内で基板を処理する際に基板を支持するように構成されたチャックを備える。基板昇降装置は、基板係合部が基板に係合しない第 1 の位置と、基板係合部が基板に係合して、基板をチャックから引き上げる第 2 の位置と、の間に移動可能な少なくとも 1 つの基板係合部を含む。

40

基板昇降装置は、更に、基板係合部に接続されるアクチュエータを含む。アクチュエータは、第 1 の位置と第 2 の位置との間で、基板係合部の動きを制御する。また、基板昇降装置は、基板係合部に接続される抵抗体を備える。抵抗体は、抵抗体を通して基板からアースに流れる電流を制限する。この電流は、基板係合部によってチャックから基板が引き上げられる際に、基板上に電荷が残留することにより生じる。

本発明の別の態様は、プラズマ処理室内で基板を処理した後、基板上に残留する電荷をプラズマ処理室内で放電させるための方法である。プラズマ処理室は、基板を処理する際に基板を支持するように構成されたチャックを備え、この方法は、基板昇降装置を用意する工程を備える。基板昇降装置は、基板をチャックから引き上げるように構成されている。

50

この方法は、また、基板昇降装置を抵抗体に電氣的に接続する工程と、更に、抵抗体をアースに電氣的に接続する工程を含む。ここで、抵抗体は、基板昇降装置によって基板がチャックから引き上げられる際に基板上に残留する電荷に起因して基板昇降装置内を流れる電流を制限するように構成される。

本発明の上記並びに他の利点は、以下の本発明の詳細な説明並びに図面から明らかになるであろう。

【図面の簡単な説明】

図 1 は、基板を支持するチャックと、処理室内で基板を処理した後、基板を持ち上げるための 4 本ピン基板昇降装置とを備える従来のプラズマ処理室の概略を示す断面図である。

図 2 A は、本発明の一実施例として設計された、チャックと基板昇降装置とを備えるプラズマ処理室の一部を拡大して示す断面図である。

図 2 B は、実施例において、昇降装置によって基板を持ち上げる直前の、図 2 A に示すチャックと基板と昇降装置との相対的な位置を示す断面図である。

図 2 C は、実施例において、昇降装置によって基板が持ち上げられ始めたときの、図 2 A に示すチャックと基板と昇降装置との相対的な位置を示す断面図である。

図 2 D は、発明の実施例において、基板昇降装置によって基板をチャックから引き上げている場合の、基板上の電荷に起因する電圧の時間変化を示すグラフである。

図 3 は、図 2 A に示す基板昇降装置の第 1 の実施例を示す断面図である。

図 4 は、図 2 A に示す基板昇降装置の第 2 の実施例を示す断面図である。

図 5 は、図 2 A に示す基板昇降装置の第 3 の実施例を示す断面図である。

図 6 は、図 2 A に示す基板昇降装置の第 4 の実施例を示す断面図である。

好適な実施例の詳細な説明

本発明は、プラズマ処理室において、昇降装置によって係合され昇降される基板上に残留する電荷の放電を制御するための方法並びに装置を提供する。以下の本発明の詳細な説明は、本発明の理解を深める目的でなされるものであり、当業者に明らかなように、他に様々な構成で本発明を具現化することが可能である。また、本発明の説明が不必要にわかりにくくならないように、周知の工程に関しては、その詳細を省略した。

本発明の基板放電技術は、それに限定されるものではないが、例えば、ドライエッチング、プラズマエッチング、反応性イオンエッチング、磁氣的励起反応性イオンエッチング、電子サイクロトロン共鳴等に用いられる装置等の、いかなる周知のプラズマ処理装置で実行されるものでもよい。これは、容量性結合並列電極板、ECR マイクロウェーブプラズマ源、あるいは、ヘリコン、ヘリカル共振器、変成器結合プラズマ等の誘導結合 RF 源のいずれによってプラズマへのエネルギー供給が行われているかに関わらない。このような処理システムは、他の処理システムと同様に、簡単に市場で入手可能なものである。

図 2 A は、本発明に従って設計されたプラズマ処理システム 200 を例示する概略図である。プラズマ処理システム 200 は、ベースプレート 204 と、基板処理の実行中基板 208 を支持するための静電チャック 206 と、を含むプラズマ処理室 202 を有する。静電チャック 206 は、基板 208 からチャック 206 を電氣的に絶縁するための誘電体層 210 を有する。図示される実施例において、基板昇降装置 212 は、アクチュエータ 214 と、昇降機構 216 と、を含む。昇降機構 216 は、昇降ピン 218 と、昇降ピンベース 220 と、シャフト 222 とを有する。昇降ピン 218 はベース 220 に支持され、シャフト 222 がこのベース 220 を支持する。アクチュエータ 214 は、昇降ピン 218 が基板 208 に係合しない第 1 の位置と、昇降ピン 218 がチャック 206 に沿って延伸し、基板 208 に係合して、基板 208 をチャック 206 から引き上げる第 2 の位置と、の間で昇降機構 216 を移動可能なように、構成される。ここで、昇降装置 212 の構成を説明したが、昇降装置の構成はこれに限定されるものではなく、基板 208 をチャック 206 から引き上げることが可能な他の様々な形態をも採りうることはもちろんである。

本発明に従い、以下に詳述されるように、昇降装置 212 は、昇降装置 212 が基板 208 と係合し、基板 208 をチャック 206 から引き上げる際に、抵抗体 226 を介して基

10

20

30

40

50

板とアースと電氣的に接続する電氣的接続部 224 を含む。抵抗体 226 は、所定の抵抗を持つように構成される。このように構成することにより、基板 208 上に残留している電荷が、電氣的接続部 224 と抵抗体 226 とを介して放電される。抵抗体 226 は、電氣的接続部 224 を流れる電流を制限し、これによって、基板 208 上に残留する電荷の放電を制御する。

基板昇降装置が基板に係合して基板を引き上げる際に、基板上に残留している電荷が放電されるので、従来技術で説明した基板張り付きの問題を避けることができる。また、本発明に従って、抵抗体 226 を用いて放電を制御することにより、従来技術で説明した、昇降装置に直接接触する基板の狭い領域に高圧電流が集中することが原因となる基板の一部損傷の問題を、抵抗体 226 の抵抗を適正に選択することで最小限に抑えることができる

10

。張り付き問題を避けるためには、基板上に残留する電荷が迅速に放電され、大きな張り付き力が生じることのないよう十分低い抵抗を持つように、抵抗体 226 を設計する必要がある。しかし、その一方で、昇降装置に直接接触する基板の狭い領域に高圧電流が集中することに起因する基板の一部損傷の可能性を最小にするためには、電流を十分に制限可能な十分高い値に抵抗を保持する必要がある。抵抗体 226 の適正な抵抗を求めるために重要な要因を、図 2B ないし図 2D を参照して以下に説明する。図 2B 及び図 2C は、それぞれ、引き上げられる直前の基板 208 の状態、並びに、チャック 206 から基板 208 を引き上げ始めた状態を示す説明図である。図 2D は、基板 208 をチャック 206 から引き上げる際の、基板 208 上の電荷に起因する電圧と時間との関係を示すグラフである

20

。図 2B の式 250 に示すように、基板 208 上に残留する電荷がある場合、基板上の電荷（ Q で示す）は、チャック 206 に対する基板 208 の相対的なキャパシタンス（ C で示す）と、基板とチャックの間の電圧差（ V で示す）との積に等しい。キャパシタンス（ C ）は、基板とチャックとの間の接触面積並びに距離に比例する。基板とチャックとの間の接触面積が減少し、基板とチャックとの間の距離が増加するにつれて、キャパシタンス（ C ）は減少する。即ち、接触面積が減少して、距離が増加すると、式 250 からわかるように、基板上の電荷に関する電圧が増加する。

チャック 206 に基板 208 を引き付け保持する張り付き力は、電圧（ V ）の二乗に比例する。昇降装置 212 が基板 208 をチャック 206 から引き上げ始めると、基板とチャックとの間の接触面積が減少して、基板とチャックとの間の距離が増加する。これによりキャパシタンス（ C ）が減少し、図 2B の式 250 からわかるように、また、図 2D の曲線 260 の上昇部分に示されるように、基板上の電荷（ Q ）に関する電圧（ V ）が増加する。このように増加する電圧が 1 k ボルトに達する場合もある。張り付き力は電圧の二乗に比例するため、電圧が増加すると、チャックに対する基板の張り付き力も増大する。しかし、昇降装置 212 は、抵抗体 226 を介して基板をアースに対して電氣的に接続するため、基板 208 上の電荷（ Q ）により、抵抗体 226 を流れる電流が生じ、結果として、基板 208 上の電荷（ Q ）が時間とともに減少する。電荷が時間とともに減少することによって、図 2B の式 250 からわかるように、また、図 2D の曲線 260 の下降部分に示されるように、電圧が時間とともに減少する。

30

40

抵抗体 226 の抵抗により、基板からアースに流れる電流の量が制御されるため、この抵抗により、基板 208 上に残留する電荷の放電にかかる時間が決まる。上述したように、昇降装置に直接接触する基板の狭い領域に高圧電流が集中することに起因する基板の一部損傷の可能性を最小限に抑えるためには、電流を充分制限可能なように十分高い値に抵抗を保持する必要がある。しかしながら、その一方で、基板上に残留する電荷が迅速に放電され、大きな張り付き力が生じないようにするためには、抵抗を十分に小さくする必要がある。昇降装置 212 が基板 208 をチャック 206 から引き上げる速度により、キャパシタンスの変化率、即ち、張り付き力の変化率が決まる。このため、昇降装置が基板を引き上げる速度を遅くすることにより、可能な放電時間、即ち、基板 208 上に残留する電荷の放電に利用可能な時間が長くなり、張り付き力が減少する。

50

当業者にとって明らかなように、上述した関係を用いて、プラズマ処理室内で基板を処理した後に基板に残留する電荷（Ｑ）に基づいて、また、昇降装置２１２による基板の引き上げ速度に基づいて、抵抗体２２６に関する、様々な範囲の所望の有用な抵抗を求めることができる。（電荷、引き上げ速度、抵抗等）複数の変数が関係しているため、種々の解が考えられる。ただし、所定の電荷および所定の引き上げ速度に対して、当業者ならば上述の説明を考慮に入れて、１つの有用な抵抗値を簡単に導き出すことができるであろう。

例えば、１０ＭΩの抵抗を抵抗体２２６に用いた場合を考えてみる。普通のアクチュエータを用いて昇降装置２１２を駆動し、チャックから基板を引き上げた。この構成における放電時間を測定したところ、約１／１０秒であった。

10

本発明に関する一般的な原理を説明してきたが、以下に、抵抗体の４つの実施例を詳述する。ここでは、４つの実施例しか説明しないが、本発明の範囲内で、本発明は他の様々な構成で実施可能である。例えば、プラズマ処理システムのチャックから基板を引き上げる際に所定の抵抗体を介して基板をアースに電氣的に接続するいかなる構成に対しても、本発明を同様に適用することができる。

次に、図３を参照して、第１の実施例として、昇降機構３００の構成を説明する。図２Ａで説明した昇降機構２１６と同様に、昇降機構３００は、４本の昇降ピン２１８（図３には二本しか図示されていない）と、昇降ピンベース２２０と、シャフト２２２と、を有する。昇降ピン２１８はベース２２０に支持され、シャフト２２２がこのベース２２０を支持する。また、図２Ａを参照して上述したように、アクチュエータ２１４は、昇降ピン２１８が基板２０８に係合しない第１の位置と、図３に示すように、昇降ピン２１８が基板２０８に係合して基板２０８を引き上げる第２の位置と、の間で昇降機構２１６を移動可能なように、構成される。

20

この実施例において、昇降ピン２１８とシャフト２２２は導電性があり、シャフト２２２は、アースに電氣的に接続される。また、昇降ピンベース２２０は、シャフト２２２に対して昇降ピン２１８を電氣的に接続することがないように、誘電体から構成されている。この実施例では、図２Ａの抵抗体２２６が、所定の抵抗を有する４つの成分抵抗器３０２（図３では２つだけ図示されている）の形態を採っている。成分抵抗器３０２は、それぞれ、誘電昇降ピンベース２２０に支持され、導電性経路３０４により、昇降ピン２１８のうちの対応するものと導電性シャフト２２２との間に電氣的に接続されている。この構成では、昇降ピン２１８、成分抵抗器３０２、導電性経路３０４、並びに、シャフト２２２を組み合わせたものが、図２Ａの電氣的接続部２２４として作用する。

30

図４は、図３に示した実施例と同様の昇降機構４００を第２の実施例として示す。昇降機構３００と昇降機構４００との間の相違は、昇降機構３００の成分抵抗器３０２と導電性経路３０４が、昇降機構４００では、所定の抵抗を有する物質層４０２に置き換わっていることのみである。この物質層４０２は、導電性昇降ピン２１８を導電性シャフト２２２に電氣的に接続するように、昇降ピンベース２２０に支持される。上述したように、シャフト２２２はアースに接続されるため、昇降ピン２１８、物質層４０２、並びにシャフト２２２が、図２Ａの電氣的接続部２２４として作用する。

図５は、上述の２つの実施例と同様の昇降機構５００を第３の実施例として示す。ただし、この実施例では、所定の電気抵抗を有する物質から構成される昇降ピンベース５０２が、昇降ピンベース２２０の代りに用いられている。昇降ピンベース５０２が所定の抵抗を有する物質から構成されているため、昇降ピンベース５０２は、導電性昇降ピン２１８を導電性シャフト２２２に電氣的に接続する。このように構成することで、図３の抵抗器３０２あるいは図４の物質層４０２のいずれもが必要でなくなる。代りに、昇降ピンベース５０２が、図２Ａの抵抗体２２６として作用する。この構成では、昇降ピン２１８、昇降ピンベース５０２、並びにシャフト２２２が、図２Ａの電氣的接続部２２４として作用する。

40

参照記号６００として示され、図６に例示される最後の実施例では、（参照記号２１６で示される）昇降機構を構成するすべての構成要素が、導電性である。即ち、昇降ピン２１

50

8、これを支持する昇降ピンベース220、更にこれを支持するシャフト222の全てが導電性である。ただし、この実施例では、昇降機構216のシャフト222は、直接アースに接続されず、可変抵抗器602を介してアースと電氣的に接続される。この構成では、プラズマ処理室内で処理されている所定の基板に関する要件に適合するように、可変抵抗器602の抵抗を変更することが可能である。

図6に示す実施例では、適当で用意に手に入る制御装置604を用いて、可変抵抗器602の抵抗を自動的に調節することが可能である。基板の処理に用いられる処理ステップに基づいて、抵抗器602が所定の抵抗値を示すように、制御装置604をプログラミングするようにしてもよい。このような構成により、異なった基板処理に適合するように所定の設定に抵抗器602の抵抗を自動的に変更することが可能である。

以上説明した各実施例の基板昇降装置は、4本の昇降ピンと、ベースと、アクチュエータによって駆動されるシャフトとを備えていたが、本発明の範囲内で昇降装置の構成を他の様々な態様で実施可能である。上述したように所定の抵抗を介してアースと電氣的に接続され、チャックから基板を引き上げることが可能な構成を有する任意の昇降装置に対して、本発明を適用可能である。例えば、昇降装置が任意の数の昇降ピンを備えるようにしてもよいし、あるいは、昇降ピン以外の部品を用いて基板を係合するようにしてもよい。また、アクチュエータを駆動することにより、昇降装置の係合部が基板を係合して、基板をチャックから引き上げるものであれば、アクチュエータは様々な形態を採りうる。

本発明の好適な実施例をいくつか説明したが、本発明の範囲内で、様々な変形、変更が可能である。例えば、上記実施例では、チャックを静電チャックとしたが、必ずしもこれに限定されるものではない。用いられているチャックの種類に関係なく、本発明は同様に適用可能である。例えば、本発明は、基板をチャックから電氣的に絶縁する誘導体層を備える機械的締付チャックによって支持される基板上に残留する電荷を放電する構成にも適している。従って、以下に添えられた請求項は、本発明の範囲内で、このような変形、変更を含むものであると解釈される。

【図1】

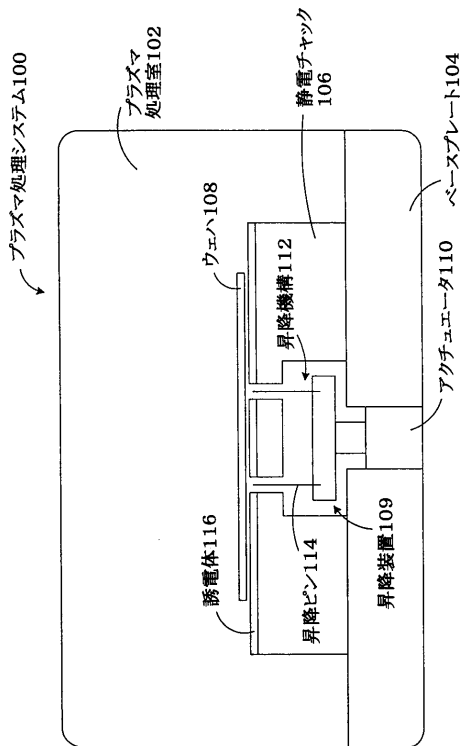


Fig.1 (従来技術)

【図2A】

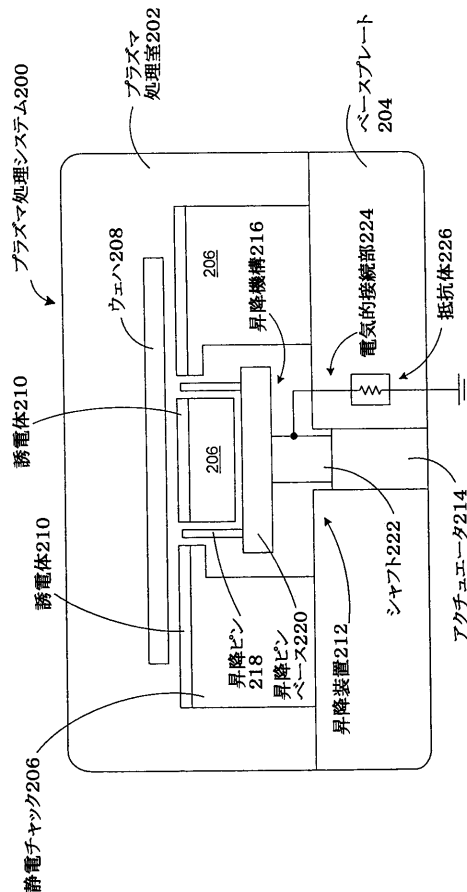


Fig.2A

10

20

【図2B】

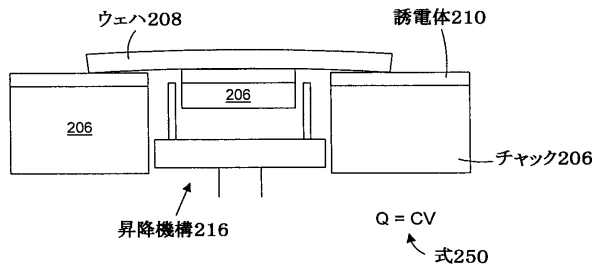


Fig.2B

【図2C】

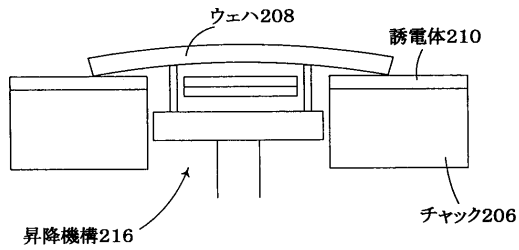


Fig.2C

【図2D】

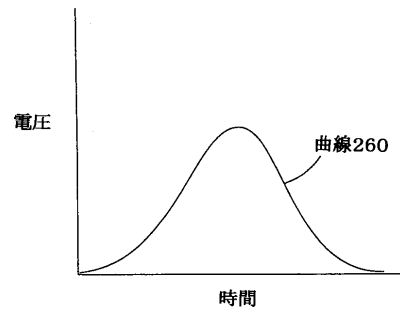


Fig.2D

【図3】

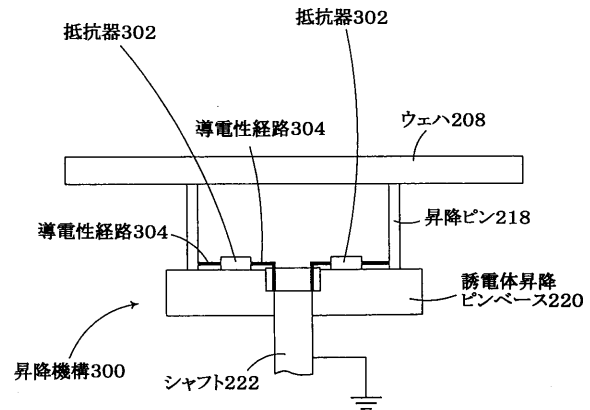


Fig.3

【図4】

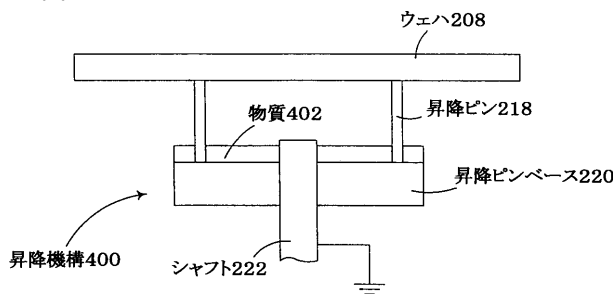


Fig.4

【図5】

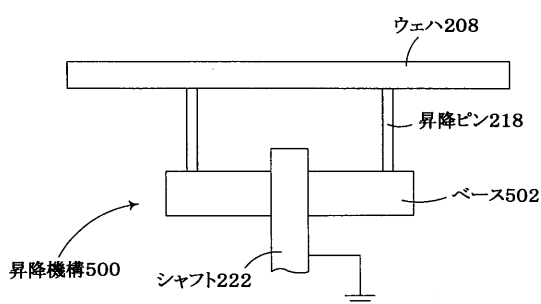


Fig.5

【図6】

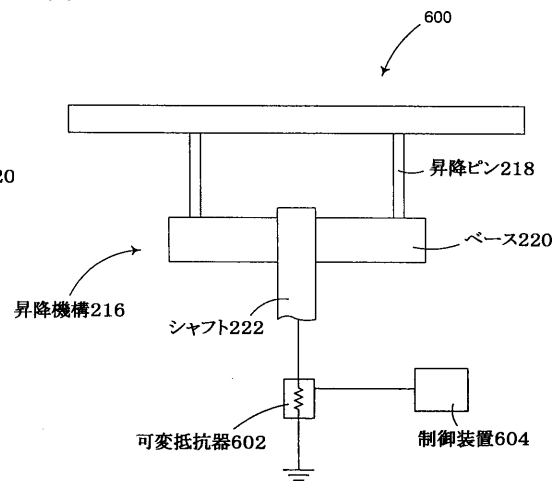


Fig.6

フロントページの続き

- (72)発明者 フルナチャック・スティーブン
アメリカ合衆国 カリフォルニア州 9 4 5 3 6 フリモント, レッド・シダー・テラス, 3 3 8 0
- (72)発明者 マンザニラ・カルロス
アメリカ合衆国 カリフォルニア州 9 5 1 3 6 サン・ホセ, タトラ・ロード, 5 0 0 9
- (72)発明者 トクナガ・ケン・イー.
アメリカ合衆国 カリフォルニア州 9 4 5 3 8 フリモント, マーベラ・テラザ, 3 9 2 5 0

審査官 植村 森平

- (56)参考文献 特開平 0 6 - 3 3 8 4 6 3 (J P , A)
特開平 0 8 - 2 3 6 6 0 1 (J P , A)
特開平 0 8 - 1 0 7 1 3 9 (J P , A)
特開平 0 7 - 3 0 5 1 6 8 (J P , A)
特開平 0 7 - 1 3 0 8 2 5 (J P , A)
特開平 0 6 - 3 2 6 1 8 0 (J P , A)
特開平 0 5 - 2 9 1 1 9 4 (J P , A)
特開平 0 5 - 2 2 6 2 9 1 (J P , A)
特開平 0 4 - 2 5 3 3 5 6 (J P , A)

- (58)調査した分野(Int.Cl. , D B 名)
H01L 21/67 - 21/687