

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(10) 国際公開番号

WO 2011/037040 A1

PCT

(43) 国際公開日
2011年3月31日(31.03.2011)

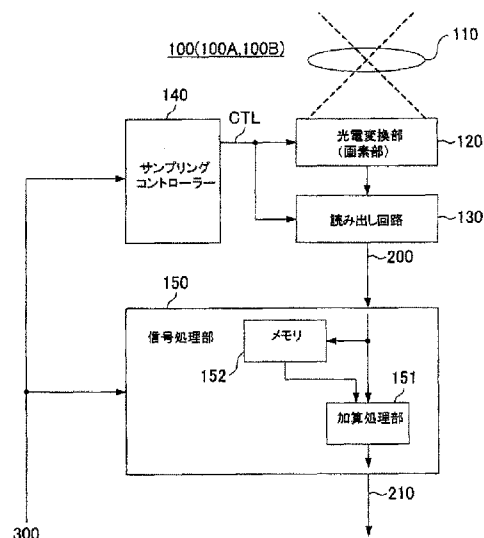
- (51) 国際特許分類:
H04N 5/335 (2011.01)
- (21) 国際出願番号: PCT/JP2010/065811
- (22) 国際出願日: 2010年9月14日(14.09.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2009-223476 2009年9月28日(28.09.2009) JP
- (71) 出願人 (米国を除く全ての指定国について): ソニー株式会社(SONY CORPORATION) [JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 海老原 弘知(EBIHARA Hiroaki) [JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP). 新田 嘉一(NITTA Yoshikazu) [JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP). 北見 大岳(KITAMI Hirotaka) [JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP).
- (74) 代理人: 藤島 洋一郎, 外(FUJISHIMA Youichiro et al.); 〒1600022 東京都新宿区新宿1丁目9番5号大台ビル2階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: IMAGING DEVICE

(54) 発明の名称: 撮像装置

[図1]



120 Photoelectric converting unit (pixel section)
130 Readout circuit
140 Sampling controller
150 Signal processing unit
151 Addition processing unit
152 Memory

(57) Abstract: Provided is an imaging device which does not require a different image processing operation for each frame, is capable of eliminating centroid misalignment without providing a separate centroid correction process, and improves the S/N ratio, thereby improving image quality. A controller (140) sequentially reads the signals from all pixels in cases when the full pixel mode is designated by the operation mode control signal, and changes the reading position for each field and reads signals from different pixels in cases when the thinning mode is designated by the operation mode control signal. A signal processing unit (150) performs signal processing on the field data of a single field and outputs the results as frame data in cases when the full pixel mode is designated by the operation mode control signal, or adds data of multiple fields and outputs the results as frame data in cases when the thinning mode is designated by the operation mode control signal.

(57) 要約: フレームごとに異なる画像処理が不要で、重心を補正する処理を別途設けることなく重心のズレをなくすることができ、ひいてはS/Nを向上させ、画質を改善することが可能な撮像装置を提供する。コントローラ140は、動作モード制御信号が全画素モードを指定している場合には、全ての画素から順次信号を読み出し、動作モード制御信号が間引きモードを指定している場合には、フィールド毎に読み出し位置を変えて、異なる画素から信号を読み出すように制御し、信号処理部150は、動作モード制御信号が全画素モードを指定している場合、単一のフィールドのフィールドデータに対して信号処理を行ってフレームデータとして出力し、動作モード制御信号が間引きモードを指定している場合、複数のフィールドのデータ

を加算処理して、フレームデータとして出力する。



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称 : 撮像装置

技術分野

[0001] 本発明は、全画素読み出しおよび間引き読み出しが可能なCMOSイメージセンサ等を含む撮像装置に関するものである。

背景技術

[0002] 近年、高い解像度を持つイメージセンサであっても、低い解像度の良質な画像を撮像することが求められている。

たとえば、デジタルスチルカメラで動画を撮影したり、逆にカムコーダーで静止画を撮像したりするなどの機能が一般的になってきている。

[0003] また、これらの電子機器では、多くの場合、映像を確認するためのビューファインダーを備えているが、通常、ビューファインダーの解像度は撮像する画像よりも低い。

さらに一部のデジタルスチルカメラや携帯電話などでは、低解像度の撮像時にフレームレートを向上させ、従来は見るができなかった高速の動きを撮像する機能を搭載している。

[0004] 以上のように、一つのイメージセンサで、高解像度で低フレームレートの静止画と、比較的low解像度で高フレームレートの動画の両方に対応することが求められている。

[0005] これに対して、全ての画素から信号を読み出す全画素モードと、行や列を飛ばしながら間欠的に読み出す間引きモードに対応するCMOS (Complementary Metal Oxide Semiconductor) イメージセンサが提案されている。

[0006] このCMOSイメージセンサにおいては、高解像度の静止画を撮影する際には全画素モードを用い、低解像度の動画や高いフレームレートで撮像する際には間引きモードを用いる。

[0007] 間引きモードにおける動画の撮像において、画質を向上するCMOSイメ

ージセンサが特許文献 1 に記載されている。

この方法では、フレーム毎に読み出す画素を変えることで、サンプリングの位相と周波数を異ならせ、モアレを低減する。

先行技術文献

特許文献

[0008] 特許文献1：特開 2 0 0 3 - 3 3 8 9 3 3 号公報

発明の概要

[0009] しかしながら、この方法では、フレーム毎に異なる画像処理が必要で、演算の負荷が大きく、必要とされるメモリの量も大きいという不利益がある。

さらに、間引きモードでは、偶数行と奇数行とでサンプリングする画素の重心がずれてしまうが、特許文献 1 ではその点に関しては考慮されておらず、重心を補正する処理が別途必要になるという不利益がある。

[0010] 本発明は、フレームごとに異なる画像処理が不要で、重心を補正する処理を別途設けることなく重心のズレをなくすことができ、ひいては S/N を向上させ、画質を改善することが可能な撮像装置を提供することにある。

[0011] 本発明の撮像装置は、複数の画素がマトリクス状に配列された画素部と、上記画素部で発生したアナログ信号を変換処理してフィールドデータとして出力する読み出し回路と、動作制御モード信号に応じて上記画素部のいずれの画素から信号を読み出すかを制御するコントローラーと、上記読み出し回路から出力されるフィールドデータに対して信号処理を行い、フレームデータとして出力する信号処理部と、を有し、上記コントローラーは、上記動作モード制御信号が全画素モードを指定している場合には、全ての画素から順次信号を読み出し、上記動作モード制御信号が間引きモードを指定している場合には、フィールド毎に読み出し位置を変えて、異なった画素から信号を読み出すように制御し、上記信号処理部は、上記動作モード制御信号が全画素モードを指定している場合、単一のフィールドのフィールドデータに対して信号処理を行ってフレームデータとして出力し、上記動作モード制御信号が間引きモードを指定している場合、複数のフィールドのデータを加算処理

して、フレームデータとして出力する。

- [0012] 本発明によれば、フレームごとに異なる画像処理が不要で、重心を補正する処理を別途設けることなく重心のズレをなくすことができ、ひいてはS/Nを向上させ、画質を改善することができる。

図面の簡単な説明

- [0013] [図1]本発明の第1の実施形態に係る撮像装置の構成例を示すブロック図である。
- [図2]本撮像装置の加算処理の概念図である。
- [図3]第1の実施形態において、 $H1/4V1/4$ 間引きモードで $m=2$ の場合の、各フィールドの読み出しアドレスの一例を示す図である。
- [図4]図3に示すアドレスの画素から信号を読み出した場合の、フィールドデータ200の一例を示す図である。
- [図5]第1の実施形態において、フィールドデータ FL_{2n} と FL_{2n+1} を加算処理して得られたフレームデータ FM_{2n+1} のサンプリングの重心を示す図である。
- [図6]本第1の実施形態に係る撮像装置における、各画素のリセット（電子シャッター）および読み出しタイミングの一例を示す図である。
- [図7]本発明の第2の実施形態に係る撮像装置の各フィールドの読み出しアドレスの一例を示す図である。
- [図8]第2の実施形態において、フレームデータ FM_{2n+1} の画素のアドレスにおけるサンプリングの重心を示す図である。
- [図9]第2の実施形態における、各画素のリセット（電子シャッター）および読み出しタイミングの一例を示す図である。
- [図10]第3の実施形態において、 $H1/4V1/4$ 間引きモードにて、2画素を加算処理する場合の例を示す図である。

発明を実施するための形態

- [0014] 以下、本発明の実施の形態を図面に関連付けて説明する。
- なお、説明は以下の順序で行う。

1. 第1の実施形態（撮像装置の第1の構成および機能）
2. 第2の実施形態（撮像装置の第2の構成および機能）
3. 第3の実施形態（撮像装置の第3の構成および機能）

[0015] < 1. 第1実施形態 >

図1は、本発明の第1の実施形態に係る撮像装置の構成例を示すブロック図である。

[0016] 本撮像装置100は、撮像光学系110、画素部としての光電変換部120、読み出し回路130、サンプリングコントローラー140、および信号処理部150を有する。

光電変換部120、読み出し回路130、サンプリングコントローラー140、信号処理部150は、半導体素子として1チップにまとめても良いし、複数チップに分けても良い。

[0017] 本撮像装置100は、少なくとも、全ての画素から信号を読み出す全画素モードと、行や列を飛ばしながら間欠的に読み出す間引きモードに対応する機能を有している。

動作モードは、撮像装置100の外部から入力される動作モード制御信号300によって切り替えられる。

本撮像装置100は、間引きモード時、光電変換部120からフィールド毎に異なったデータを取得し、それらを加算処理することでフレームのデータを生成して出力する。

[0018] 撮像光学系110は、レンズ、メカニカルシャッターなどで構成される。

[0019] 光電変換部120は、撮像光学系110を介して入射される光を受光して光量に応じた電気信号を発生する。

光電変換部120は、たとえばCMOS（Complementary Metal Oxide Semiconductor）イメージセンサなどにより構成される。

光電変換部120は、M行×N列のマトリクス状に配置されたM×N個の画素を有する。

この画素は、たとえば入射する光量に応じた電荷を発生するフォトダイオードからなる光電変換素子を有する。

マトリクス状に配置された画素の前面には、分光透過率が異なるカラーフィルタを規則的に配列したカラーフィルタアレイが配置される。

カラーフィルタアレイは、たとえばRGBのカラーフィルタで構成したベイヤー配列（後述する図3や図4等参照）やCMYGのカラーフィルタからなる補色フィルタを用いることができる。

[0020] 読み出し回路130は、光電変換部120で発生したアナログの電気信号を読み取り、AD（Analog/Digital）変換し、フィールドデータ200として出力する。

[0021] サンプリングコントローラ140は、動作モード制御信号300に従い、M行×N列に配置された画素の内、いずれの画素から信号を読み出すかを制御する。

サンプリングコントローラ140は、動作モード制御信号300が全画素モードを指定している場合には、全ての画素から順次信号を読み出す。

それに対して動作モード制御信号300が間引きモードを指定している場合には、サンプリングコントローラ140は、フィールド毎に読み出し位置を変えて、異なった画素から信号を読み出す。

たとえば、M行の内1/4の行を読み出すV1/4間引きモードにて2フィールド毎に読み出し位置を変える場合、サンプリングコントローラ140は、次の処理を行う。

すなわち、この場合、サンプリングコントローラ140は、フィールド2aでは4x行からデータを読み出し、フィールド2a+1では4x+2行から信号を読み出す。

ここで、a、xは任意の整数である。

[0022] 光電変換部120は、サンプリングコントローラ140からの信号に従い、特定の行に配置された画素121から、電気信号を読み出し回路130に出力する。

読み出し回路 130 は、サンプリングコントローラ 140 からの制御信号 C T L に従い、特定の列から電気信号を読み取り、A D 変換して、フィールドデータ 200 として出力する。

もしくは、読み出し回路 130 は、サンプリングコントローラ 140 からの制御信号 C L T に従い、すべての列から電気信号を読み取り、A D 変換して、特定の列の信号のみをフィールドデータ 200 として出力しても良い。

[0023] 信号処理部 150 は、読み出し回路 130 から出力されるフィールドデータ 200 に対して信号処理を行い、フレームデータ 210 として外部に出力する。

信号処理部 150 は、加算処理部 151 とメモリ 152 を有し、動作モード制御信号 300 によって、複数フィールドのフィールドデータ 200 を加算処理して出力するか否かを切り替える。

信号処理部 150 は、動作モード制御信号 300 が全画素モードを指定している場合、信号処理部は単一のフィールドのフィールドデータ 200 に対してのみ信号処理を行い、フレームデータ 210 として出力する。

これに対して、信号処理部 150 は、動作モード制御信号 300 が間引きモードを指定している場合、信号処理部は複数のフィールドのデータを加算処理して、フレームデータ 210 として出力する。

[0024] 間引きモードでは、信号処理部 150 のメモリ 152 は、読み出し回路 130 から出力されるフィールドデータ 200 を一時的に保存する。

さらに間引きモードでは、信号処理部 150 の加算処理部 151 は、メモリ 152 に保存された、もしくは読み出し回路 130 から出力された複数のフィールドデータ 200 を加算処理する。

[0025] 具体的には、加算処理部 151 は、複数フィールドのフィールドデータにおいて、同じ座標に位置するデータの加算（もしくは加算平均）を全ての画素について行う。これによって、複数毎の画像データから 1 枚の画像データを生成する。

読み出し位置を m (m は任意の整数) フィールド毎に変える場合、加算処理部 151 は m 枚のフィールドデータ 200 を加算して 1 枚の画像データを生成する。

このとき、メモリ 152 は少なくとも $m-1$ 枚分のフィールドデータ 200 を保存する必要がある。

[0026] 以上のように本撮像装置 100 は、間引きモード時にフィールド毎に読み出し位置を変え、複数フィールドのフィールドデータ 200 を加算処理してフレームデータ 210 を生成する。

[0027] 次に、本第 1 の実施形態における加算処理について説明する。

本撮像装置 100 の加算処理では、 n フィールドのフィールドデータ 200 から、 $1 \sim n - (m - 1)$ フレーム分のフレームデータを得ることができる。

この加算処理では、 n フィールドのフィールドデータ 200 から、フレームデータ 210 を何フレーム分得るかは、必要なフレームレート等から自由に決めることができる。

[0028] 図 2 (A) および (B) は、本撮像装置の加算処理の概念図である。

図 2 (A) および (B) 読み出し位置を 2 フィールド毎に変える ($m = 2$) 場合について示している。

[0029] 図 2 (A) は、 n フィールドのフィールドデータ 200 から $(n - 1)$ フレーム分のフレームデータ 210 を生成する場合の例を示している。

フレーム n のフレームデータ FM_n は、フィールド n のフィールドデータ FL_n とフィールド $n - 1$ のフィールドデータ FL_{n-1} を加算処理して生成されている。

同様に、フレーム $n + 1$ のフレームデータ FM_{n+1} は、フィールドデータ FL_{n+1} と FL_n を加算処理して生成されている。

[0030] 図 2 (B) は、 $2n$ フィールドのフィールドデータ 200 から n フレーム分のフレームデータ 210 を生成する場合の例である。

フレーム n のフレームデータ FM_n は、フィールドデータ FL_{2n} と FL

$2n+1$ を加算処理して生成されている。

同様に、フレーム $n+1$ のフレームデータ FM_{n+1} は、フィールドデータ $FL_{2(n+1)}$ と $FL_{2(n+1)+1}$ を加算処理して生成されている。

[0031] フィールド n のフィールドデータ FL_n とフィールド $n-1$ のフィールドデータ FL_{n-1} を加算処理してフレーム n のフレームデータ FM_n を生成する際、本撮像装置 100 は同一のアドレスのデータ同士を加算処理する。

すなわち、フレームデータ FM_{2n} の X 行 Y 列のデータを $FMD_{2n}(X, Y)$ は、フィールドデータ FL_{2n} の X 行 Y 列のデータを $FLD_{2n}(X, Y)$ とすると、 $\{FMD_{2n}(X, Y) = FLD_{2n-1}(X, Y) + FLD_{2n}(X, Y)\}$ となる。

[0032] 次に、フィールドデータ 200 の詳細について説明する。

ここでは、 M 行の内 $1/4$ の行と、 N 列の中の $1/4$ の列を読み出す $H1/4 \times V1/4$ 間引きモードにて、2 フィールド毎に読み出し位置を変える ($m=2$) 場合を例に説明する。

[0033] 図 3 (A) および (B) は、第 1 の実施形態において、 $H1/4 \times V1/4$ 間引きモードで $m=2$ の場合の、各フィールドの読み出しアドレスの一例を示している。

図 3 (A) は $2n$ フィールドの、図 3 (B) は $2n+1$ フィールドの読み出しアドレスをそれぞれ示している。

ここで n は任意の整数である。

[0034] 図 3 (A) および (B) の例では、 $2n$ フィールドでは、 M 行 $\times$ N 列に配置された画素の中から、 $4 \times 2j$ 行および $4 \times (2j+1)+1$ 行と、 $4 \times 2i$ 列および $4 \times (2i+1)+1$ 列の交点に位置する画素からの信号を読み出している。

ここで、 i, j は、 $4 \times (2j+1)+3 < M$ 、 $4 \times (2i+1)+3 < N$ を満たす任意の整数である。

また、 $2n+1$ フィールドでは、 $4 \times 2j+2$ 行および $4 \times (2j+1)$

+ 1 行と、 $4 \times 2i + 2$ 列および $4 \times (2i + 1) + 1$ 列の交点に位置する画素から信号を読み出している。

以上のように、本撮像装置 100 は、間引きモード時、フィールド毎に偶数行 $2j$ 行および偶数列 $2i$ 列の画素の読み出し位置を変更する。

[0035] 図 4 (A) および (B) は、図 3 に示すアドレスの画素から信号を読み出した場合の、フィールドデータ 200 の一例である。

[0036] 図 4 (A) に示すように、フィールド $2n$ のフィールドデータ FL_{2n} の偶数行 $2j$ 行には画素の $4 \times 2j$ 行、奇数行 $2j + 1$ 行には画素の $4(2j + 1) + 1$ 行のデータが出力される。

偶数列 $2i$ 行には画素の $4 \times 2i$ 列、奇数列 $2i + 1$ 列には画素の $4(2i + 1) + 1$ 列のデータが出力される。

[0037] また、図 4 (B) に示すように、フィールド $2n + 1$ のフィールドデータ $FL_{2n + 1}$ の偶数行 $2j$ 行には画素の $4 \times 2j + 2$ 行、奇数行 $2j + 1$ 行には画素の $4(2j + 1) + 1$ 行のデータが出力される。

偶数列 $2i$ 行には画素の $4 \times 2i + 2$ 列、奇数列 $2i + 1$ 列には画素の $4(2i + 1) + 1$ 列のデータが出力される。

[0038] このようにして得られたフィールドデータ 200 では、単一のフィールドだけでは、偶数行と奇数行、偶数列と奇数列で、空間的な位相がずれてしまう。

たとえば、フィールド $2n$ について見てみると、フィールドデータの偶数行 $2n$ には画素の $4 \times 2j$ 行のデータが出力されているのに対して、奇数行 $2n + 1$ には画素の $4(2i + 1) + 1$ 行のデータが出力されており、サンプリングの重心が 1 画素分ずれている。

列方向についても同様である。

そのため、全画素モードと同様にフィールドデータの偶数行と奇数行とが等ピッチであることを前提として信号処理を行ってしまうと、処理後の画像にジャギが発生してしまう。

[0039] これに対して、本撮像装置 100 では、読み出し位置を変えた複数のフィ

ールドデータ FL_{2n} を足し合わせることで、偶数行と奇数行のサンプリングの重心を等ピッチにする。

[0040] 図5は、フィールドデータ FL_{2n} と FL_{2n+1} を加算処理して得られたフレームデータ FM_{2n+1} のサンプリングの重心を示している。

[0041] 前述の通り、フィールドデータの FL_{2n} の偶数行 $2j$ 行に出力されている画素の行アドレスは $4 \times 2j$ であり、フィールドデータの FL_{2n+1} の偶数行 $2j$ 行に出力されている画素の行アドレスは $4 \times 2j + 2$ である。

よって、フィールドデータの FL_{2n} と FL_{2n+1} の偶数行 $2j$ を足し合わせると、行方向のサンプリングの重心が画素の行アドレスの $4 \times 2j + 1$ になる。

一方、フィールドデータの FL_{2n} 、 FL_{2n+1} 共に奇数行 $2j + 1$ 行に出力されている画素の行アドレスは $4 \times (2j + 1) + 1$ であり、加算処理後も重心は変わらない。

以上から、フレームデータ FM_{2n+1} の k 行目 (k は $0 < 4k < M$ を満たす任意の整数) のサンプリングの重心は偶数行、奇数行共に $4k + 1$ になり、行による重心のずれが無くなる。

[0042] 同様に、フィールドデータの FL_{2n} の偶数列 $2i$ 列に出力されている画素の列アドレスは $4 \times 2i$ であり、フィールドデータの FL_{2n+1} の偶数列 $2i$ 列に出力されている画素の列アドレスは $4 \times 2i + 2$ である。

よって、フィールドデータの FL_{2n} と FL_{2n+1} の偶数列 $2i$ を足し合わせると、列方向のサンプリングの重心は画素の列アドレスの $4 \times 2i + 1$ になる。

一方、フィールドデータの FL_{2n} 、 FL_{2n+1} 共に奇数列 $2i + 1$ 列に出力されている画素の列アドレスは $4 \times (2i + 1) + 1$ であり、加算処理後も重心は変わらない。

以上から、フレームデータ FM_{2n+1} の l 列目 (l は $0 < 4l < N$ を満たす任意の整数) のサンプリングの重心は偶数列、奇数列共に $4l + 1$ になり、列による重心のずれが無くなる。

[0043] 以上のように、本撮像装置 100 は、間引きモード時に、読み出し位置を変えた複数のフィールドデータ 200 を加算処理してフレームデータ 210 を生成することで、各行、列における画素のサンプリングの重心を一定にして、ジャギを低減することができる。

[0044] なお、各フィールドにおける画素の読み出しアドレスは、 m 枚のフィールドデータを加算した時に、各行、列の重心が揃う様に選択すればよく、図 3 から図 5 の例に限定されるものではない。

[0045] また、本撮像装置 100 では、複数のフィールドデータ 200 を加算処理することで、フレームデータ 210 の S/N 比を向上する。

たとえば、画素がフォトダイオードを用いて電気信号を発生しており、読み出し位置を 2 フィールド毎に変える ($m=2$) 場合について説明する。

簡単にするためにフィールド $2n$ と $2n+1$ で各画素の出力値が等しく SFD であり、ノイズが NFD であるとする。

[0046] 一般的に、ある程度の光量がある条件では、フォトダイオードが光電変換する際の光ショットノイズがノイズ NFD の支配的な要因となり、 $NFD \propto (SFD)^{1/2}$ となる。

ここで加算処理後の信号を SFM 、ノイズを NFM とすると、 $SFM = 2SFD$ 、 $NFM = ((NFD)^2 + (NFD)^2)^{1/2} = 2^{1/2}NFD = (2SFD)^{1/2}$ となる。

ここで加算処理前と後とで S/N 比を比較すると、加算前の S/N 比は $SFD/NFD = (SFD)^{1/2}$ 、加算処理後の S/N 比は $SFM/NFM = 2SFD / (2SFD)^{1/2} = (2SFD)^{1/2}$ となり、加算処理後に S/N 比が $2^{1/2}$ 倍向上していることがわかる。

[0047] 図 6 は、本撮像装置 100 における、各画素のリセット（電子シャッター）および読み出しタイミングの一例を示している。

図 6 は、読み出し位置を 2 フィールド毎に変える ($m=2$) 場合について示している。

横軸は時間、縦軸は画素の行アドレスを示している。

[0048] フィールド $2n$ の先頭では画素の行アドレス 0 からデータが読み出される。同様に、フィールド $2n+1$ の先頭では画素の行アドレス 2 からデータが読み出される。

本実施形態では、フィールド $2n$ と $2n+1$ の奇数行 $2i+1$ 行で、同じ画素の行アドレス $4(i+1)+1$ から信号を読み出している。

そのため、各画素の電気信号をリセットしてから信号を読み出すまでの蓄積時間 T_e は、1 フィールドの長さであるフィールド期間 T_f よりも短い必要がある。

[0049] 以上のように、本実施形態の撮像装置 100 によれば、間引きモード時に、読み出し位置を変えた複数のフィールドデータ 200 を加算処理してフレームデータ 210 を生成する。

これにより、各行における画素のサンプリングの重心を一定にして、ジャギを低減することができる。

また、複数フィールドを加算してフレームデータを生成することで S/N 比を向上し、画質を改善することができる。

[0050] < 2. 第 2 実施形態 >

本発明の第 2 の実施形態に係る撮像装置の全体構成は、第 1 の実施形態と同様、図 1 の構成を採用することができる。

[0051] 本撮像装置 100A は、少なくとも、全ての画素から信号を読み出す全面素モードと、行や列を飛ばしながら間欠的に読み出す間引きモードに対応し、動作モード制御信号 300 によって動作モードを制御することができる点も第 1 の実施形態と同様である。

本撮像装置 100A は、間引きモード時、光電変換部 120 からフィールド毎に異なったデータを取得し、それらを加算処理することでフレームのデータを生成して出力する。

第 2 の実施形態においても、本撮像装置 100A は、複数のフィールドデータ 200 を加算処理してフレームデータを生成する。

また、第 1 の実施形態と同様に、フレームデータを生成する際、本撮像装

置 100A は、フィールドデータの同一のアドレスのデータ同士を加算処理する。

[0052] 図 7 は、本発明の第 2 の実施形態に係る撮像装置の各フィールドの読み出しアドレスの一例を示している。

図 7 は、M 行の内 $1/4$ の行と、N 列の中の $1/4$ の列を読み出す $H 1/4 V 1/4$ 間引きモードにて、2 フィールド毎に読み出し位置を変える ($m = 2$) 場合の例を示している。

[0053] 第 2 の実施形態に係る撮像装置 100A では、加算する複数のフィールド間で、別のアドレスに位置する画素からデータを読み出す。

図 7 の例では、フィールド $2n$ のフィールドデータ $FD 2n$ の偶数行 $2i$ 行に対しては画素の行アドレス $4 \times 2j$ から信号を読み出し、奇数行 $2i + 1$ 行に対しては画素の行アドレス $4 \times 2j + 3$ から信号を読み出している。

一方、フィールド $2n + 1$ のフィールドデータ $FD 2n + 1$ の偶数行 $2i$ 行に対しては画素の行アドレス $4 \times 2j + 2$ から信号を読み出し、奇数行 $2i + 1$ 行には画素の行アドレス $4 \times (2j + 1) + 3$ から信号を読み出している。

M 行 $\times$ N 列に配置された画素の中から、 $4 \times 2j$ 行および $4 \times 2j + 3$ 行と、 $4 \times 2i$ 列および $4 \times (2i + 1) + 1$ 列の交点に位置する画素からの信号を読み出している。

ここで、 i, j は、 $4 \times (2j + 1) + 3 < M$ 、 $4 \times (2i + 1) + 3 < N$ を満たす任意の整数である。

[0054] また、 $2n + 1$ フィールドでは、 $4 \times 2j + 2$ 行および $4 \times (2j + 1) + 3$ 行と、 $4 \times 2i + 2$ 列および $4 \times (2i + 1) + 1$ 列の交点に位置する画素から信号を読み出している。

ここで、フィールドデータ $FL 2n$ の偶数列 $2i$ 行には画素の $4 \times 2i$ 列、奇数列 $2i + 1$ 列には画素の $4 \times (2i + 1) + 1$ 列のデータが出力される。

そして、フィールドデータ $FL 2n + 1$ の偶数列 $2i$ 行には画素の 4×2

$i + 2$ 列、奇数列 $2i + 1$ 列には画素の $4(2i + 1) + 1$ 列のデータが出力される点は、第 1 の実施形態と同様である。

[0055] この結果、フィールド $2n$ とフィールド $2n + 1$ では、R、G、B 全ての画素で、読み出す画素のアドレスが異なっている。

各画素のアドレスを（画素の列アドレス、画素の行アドレス）と示すことにする。

R 画素について見てみると、フィールド $2n$ では $(4 \times 2i, 4 \times 2j)$ の画素を読んでいる。これに対して、フィールド $2n + 1$ では $(4 \times 2i + 2, 4 \times 2j + 2)$ の画素を読んでいる。

G 画素では、フィールド $2n$ では $(4 \times 2i, 4 \times 2j + 3)$ および $(4 \times (2i + 1) + 1, 4 \times 2j)$ の画素を読んでいる。これに対して、フィールド $2n + 1$ では $(4 \times 2i + 2, 4 \times (2j + 1) + 3)$ および $(4 \times (2i + 1) + 1, 4 \times 2j + 2)$ の画素を読んでいる。

さらに B 画素では、フィールド $2n$ では $(4 \times (2i + 1) + 1, 4 \times 2j + 3)$ の画素を読んでいる。これに対して、フィールド $2n + 1$ では $(4 \times (2i + 1) + 1, 4 \times (2j + 1) + 3)$ の画素を読んでいる。

[0056] 以上のようにして読み出したフィールド $2n$ と $2n + 1$ のフィールドデータ FL_{2n} と FL_{2n+1} を加算処理してフレームデータ FM_{2n+1} を生成した場合でも、フレームデータ FM_{2n+1} では各行、列のサンプリングの重心が等ピッチになる。

[0057] 図 8 は、フレームデータ FM_{2n+1} の画素のアドレスにおけるサンプリングの重心を示している。

[0058] 図 8 において、偶数行 $2i$ 行の重心は、フィールド $2n$ の画素の行アドレスが $4 \times 2i$ 、フィールド $2n + 1$ の画素の行アドレスが $4 \times 2i + 2$ であることから、画素の行アドレスの $4 \times 2i + 1$ になる。

一方、奇数行 $2i + 1$ 行の重心は、フィールド $2n$ の画素の行アドレスが $4 \times 2i + 3$ 、フィールド $2n + 1$ の画素の行アドレスが $4 \times (2i + 1) + 3$ であることから、画素の行アドレスの $4 \times (2i + 1) + 1$ になる。

以上から、フレームデータ FM_{2n+1} の k 行目 (k は $0 < k < M$ を満たす任意の整数) のサンプリングの重心は偶数行、奇数行共に $4k + 1$ になり、行による重心のずれが無くなる。

[0059] 同様に、フィールドデータの FL_{2n} の偶数列 $2i$ 列に出力されている画素の列アドレスは $4 \times 2i$ であり、フィールドデータの FL_{2n+1} の偶数行 $2i$ 列に出力されている画素の列アドレスは $4 \times 2i + 2$ である。

よって、フィールドデータの FL_{2n} と FL_{2n+1} の偶数行 $2i$ を足し合わせると、列方向のサンプリングの重心は画素の列アドレスの $4 \times 2i + 1$ になる。

一方、フィールドデータの FL_{2n} 、 FL_{2n+1} 共に奇数行 $2i + 1$ 列に出力されている画素の列アドレスは $4 \times (2i + 1) + 1$ であり、加算処理後も重心は変わらない。

以上から、フレームデータ FM_{2n+1} の l 列目 (l は $0 < l < N$ を満たす任意の整数) のサンプリングの重心は偶数列、奇数列共に $4l + 1$ になり、列による重心のずれが無くなる。

[0060] 以上のように、本撮像装置 100 は、間引きモード時に、読み出し位置を変えた複数のフィールドデータ 200 を加算処理してフレームデータ 210 を生成することで、各行、列における画素のサンプリングの重心を一定にして、ジャギを低減することができる。

なお、各フィールドにおける画素の読み出しアドレスは、 m 枚のフィールドデータを加算したときに、各行、列の重心が揃う様に選択すればよく、図 3 から図 5 の例に限定されるものではない。

[0061] また、第 2 の実施形態においても第 1 の実施形態と同様、複数のフィールドデータ 200 を加算処理しているのでフレームデータ 210 の S/N 比を向上することができる。

[0062] 次に、第 2 の実施形態における各画素の蓄積時間について説明する。

第 2 の実施形態では、加算する複数のフィールド間で異なった画素から信号を読み出す。そのため各画素では、複数のフィールドにまたがって信号を

蓄積することができる。

たとえば、 m フィールド毎に読み出し位置を変え、 m 個のフィールドデータを加算処理して1枚のフレームデータを生成する場合、1つのフィールドの期間と T_f 、各画素の蓄積時間を T_e とすると、 T_e は $0 < T_e < m \times T_f$ の範囲に設定することができる。

[0063] 図9は、第2の実施形態における、各画素のリセット（電子シャッター）および読み出しタイミングの一例を示している。

図9は、読み出し位置を2フィールド毎に変える（ $m=2$ ）場合について示している。

図9において、横軸は時間、縦軸は画素の行アドレスを示している。

[0064] フィールド $2n$ の先頭では画素の行アドレス0からデータが読み出される。その後、画素の行アドレス0に位置する画素は、フィールド $2n+2$ まで読み出されない。

以上から、行アドレス0に位置する画素のリセットは、フィールド $2n$ の先頭から、フィールド $2n+2$ の先頭で行うことができる。

そのため、各画素の電気信号をリセットしてから信号を読み出すまでの蓄積時間 T_e は、最大でフィールド期間 $T_f \times 2$ まで設定することができる。

フィールド T_f を長くすることでも最大の蓄積時間を伸ばすことはできるが、フレームレートが低下してしまう。

[0065] これに対して、以上のように、加算処理を行うフィールド間で完全に異なった画素から信号を読み出すことで、最大の蓄積時間をフィールド期間 T_f より長くすることができる。

すなわち、フレームレートを一定に保ったまま、最大の蓄積時間を増やすことができる。

[0066] 以上のように、第2の実施形態の撮像装置によれば、間引きモード時に、読み出し位置を変えた複数のフィールドデータ200を加算処理してフレームデータ210を生成する。

これにより、各行における画素のサンプリングの重心を一定にして、ジャ

ギを低減することができる。

また、複数フィールドを加算してフレームデータを生成することで S/N 比を向上し、画質を改善することができる。

さらに、加算処理を行うフィールド間で完全に異なった画素から信号を読み出すことで、最大の蓄積時間をフィールド期間 T_f より長くすることができる。すなわち、フレームレートを一定に保ったまま、最大の蓄積時間を増やすことができる。

[0067] < 3. 第3実施形態 >

次に、本発明の第3の実施形態について説明する。

第3の実施形態では、間引きモード時に、フィールドデータの中の同色の複数の画素データを加算して重心を揃え、フレームデータを作成する。

本発明の第3の実施形態に係る撮像装置の全体構成は、第1の実施形態と同様、図1の構成を取ることができる。

[0068] 第3の実施形態におけるサンプリングコントローラー140は、動作モード制御信号300に従い、 M 行 $\times$ N 列に配置された画素の内、いずれの画素から信号を読み出すかを制御する。

サンプリングコントローラー140は、動作モード制御信号300が全画素モードを指定している場合には、全ての画素から順次信号を読み出す。

これに対して、サンプリングコントローラー140は、動作モード制御信号300が間引きモードを指定している場合には、画素の行または列を間欠的に選択し、一部の画素から信号を読み出す。

[0069] 光電変換部120は、第1の実施形態と同様、サンプリングコントローラー140からの信号に従い、特定の行に配置された画素121から、電気信号を読み出し回路130に出力する。

また、読み出し回路130は、第1の実施形態と同様、サンプリングコントローラー140からの制御信号CTLに従い、特定の列から電気信号を読み取り、AD変換して、フィールドデータ200として出力する。

もしくは、読み出し回路130は、サンプリングコントローラー140か

らの制御信号に従い、すべての列から電気信号を読み取り、AD変換して、特定の列の信号のみをフィールドデータ200として出力しても良い。

[0070] 信号処理部150は、読み出し回路130から出力されるフィールドデータ200に対して信号処理を行い、フレームデータ210として外部に出力する。

信号処理部150は、加算処理部151とメモリ152を有し、動作モード制御信号300によって、フィールドデータ200の中の複数の画素データを加算処理して出力するか否かを切り替える。

[0071] 次に、第3の実施形態におけるフィールドデータ200と加算処理の詳細について説明する。

図10は、第3の実施形態において、 $H1/4V1/4$ 間引きモードにて、2画素を加算処理する場合の例を示している。

ここで、フィールドデータ200の各画素のアドレスを（画素の列アドレス、画素の行アドレス）示すことにする。

[0072] 図10の例で、R画素について見てみると、 $(4 \times 2i, 4 \times 2j)$ と $(4 \times 2i + 2, 4 \times 2j + 2)$ の画素を読み出している。

信号処理部150では、この2つの画素を加算処理し、フレームデータ210の $(2i, 2j)$ のデータとして出力する。

さらにG画素では、 $(4 \times 2i, 4 \times 2j + 3)$ と $(4 \times 2i + 2, 4 \times (2j + 1) + 3)$ とを加算処理する。そして、フレームデータ210の $(2i, 2j + 1)$ のデータを、 $(4 \times (2i + 1) + 1, 4 \times 2j)$ と $(4 \times (2i + 1) + 1, 4 \times 2j + 2)$ とを加算処理して、フレームデータ210の $(2i + 1, 2j)$ のデータを出力する。

また、B画素では、 $(4 \times (2i + 1) + 1, 4 \times 2j + 3)$ と $(4 \times (2i + 1) + 1, 4 \times (2j + 1) + 3)$ とを加算して、フレームデータ210の $(2i + 1, 2j + 1)$ のデータを出力する。

[0073] 以上のように、複数の画素を加算処理することで、フレームデータの各行、列の、サンプリングの重心を揃えることができる。

たとえば、フレームデータ210の $(2i, 2j)$ に出力されるR画素では、サンプリングの重心は $(4 \times 2i + 1, 4 \times 2j + 1)$ になっている。

また、フレームデータ210の $(2i + 1, 2j + 1)$ に出力されるB画素では、 $(4 \times 2(i + 1) + 1, 4 \times 2(j + 1) + 1)$ になっている。

すなわち、フレームデータの k 行目(k は $0 < 4k < M$ を満たす任意の整数)のサンプリングの重心は偶数行、奇数行共に $4k + 1$ になる。 l 列目(l は $0 < 4l < N$ を満たす任意の整数)のサンプリングの重心は偶数列、奇数列共に $4l + 1$ になり、行、列による重心のずれが無くなる。

[0074] 以上のように、本撮像装置100Bは、間引きモード時に、フィールドデータ200の複数の画素を加算処理してフレームデータ210を生成することで、各行、列における画素のサンプリングの重心を一定にして、ジャギを低減することができる。

なお、フィールドデータにおける画素の読み出しアドレスは、複数の画素を加算した時に、各行、列の重心が揃う様に選択すればよく、図10の例に限定されるものではない。

[0075] 以上のように、本発明の第3の実施形態では、行毎に加算処理を行うことができる。このような加算処理は順次1行ずつ行うことができる。そのため、メモリ152のサイズは、最低限1行分があれば良い。

また、第3の実施形態においても第1の実施形態と同様、複数の画素データを加算処理してフレームデータ210を生成しておりS/N比を向上することができる。

本撮像装置100Bにおける、蓄積時間 T_e は、第1の実施形態同様、フィールド期間 T_f よりも短い必要がある。

[0076] 以上のように、第3の実施形態の撮像装置100Bによれば、間引きモード時に、読み出し位置を変えた複数のフィールドデータ200を加算処理してフレームデータ210を生成する。

これにより、各行における画素のサンプリングの重心を一定にして、ジャギを低減することができる。

また、複数フィールドを加算してフレームデータを生成することで S/N 比を向上し、画質を改善することができる。

さらに行毎に順次加算処理を行うことができるので、メモリ 152 に必要とされるサイズが 1 行分と小さくすることができる。

[0077] 以上説明したように、第 1 実施形態、第 2 実施形態、および第 3 の実施形態によれば、以下の効果を得ることができる。

本願発明の第 1 の実施形態における撮像装置によれば、間引きモード時に、読み出し位置を変えた複数のフィールドデータ 200 を加算処理してフレームデータ 210 を生成する。

これにより、各行における画素のサンプリングの重心を一定にして、ジャギを低減することができる。

また、複数フィールドを加算してフレームデータを生成することで S/N 比を向上し、画質を改善することができる。

[0078] また、本願発明の第 2 の実施形態の撮像装置によれば、間引きモード時に、読み出し位置を変えた複数のフィールドデータ 200 を加算処理してフレームデータ 210 を生成する。

これにより、各行における画素のサンプリングの重心を一定にして、ジャギを低減することができる。

また、複数フィールドを加算してフレームデータを生成することで S/N 比を向上し、画質を改善することができる。

さらに加算処理を行うフィールド間で完全に異なった画素から信号を読み出すことで、最大の蓄積時間をフィールド期間 T_f より長くすることができる。

すなわち、フレームレートを一定に保ったまま、最大の蓄積時間を増やすことができる。

[0079] さらに、本願発明の第 3 の実施形態の撮像装置によれば、間引きモード時に、読み出し位置を変えた複数のフィールドデータ 200 を加算処理してフレームデータ 210 を生成する。

これにより、各行における画素のサンプリングの重心を一定にして、ジャギを低減することができる。

また、複数フィールドを加算してフレームデータを生成することでS/N比を向上し、画質を改善することができる。

さらに行毎に順次加算処理を行うことができるので、メモリ152に必要とされるサイズが1行分と小さくすることができる。

請求の範囲

[請求項1]

複数の画素がマトリクス状に配列された画素部と、
上記画素部で発生したアナログ信号を変換処理してフィールドデータとして出力する読み出し回路と、
動作モード制御信号に応じて上記画素部のいずれの画素から信号を読み出すかを制御するコントローラと、
上記読み出し回路から出力されるフィールドデータに対して信号処理を行い、フレームデータとして出力する信号処理部と、を有し、
上記コントローラは、
上記動作モード制御信号が全画素モードを指定している場合には、全ての画素から順次信号を読み出し、
上記動作モード制御信号が間引きモードを指定している場合には、フィールド毎に読み出し位置を変えて、異なった画素から信号を読み出すように制御し、
上記信号処理部は、
上記動作モード制御信号が全画素モードを指定している場合、単一のフィールドのフィールドデータに対して信号処理を行ってフレームデータとして出力し、
上記動作モード制御信号が間引きモードを指定している場合、複数のフィールドのデータを加算処理して、フレームデータとして出力する
撮像装置。

[請求項2]

上記信号処理部は、
複数フィールドのフィールドデータにおいて、同じ座標に位置するデータの加算もしくは加算平均を全ての画素について行うことによって、複数の画像データから1枚の画像データを生成する
請求項1記載の撮像装置。

[請求項3]

上記信号処理部は、

上記動作モード制御信号が間引きモードを指定している場合において、読み出し位置を m (m は任意の整数) フィールド毎に変える場合、 m 枚のフィールドデータを加算して1枚の画像データを生成する
請求項1記載の撮像装置。

[請求項4]

上記信号処理部は、

上記動作モード制御信号が間引きモードを指定している場合、各行、列のサンプリング重心が揃うように、複数のフィールドのデータの加算処理を行う

請求項1記載の撮像装置。

[請求項5]

各フィールドにおける画素の読み出しアドレスは、複数枚のフィールドデータを加算したときに、各行、列のサンプリング重心が揃うように選択されている

請求項1記載の撮像装置。

[請求項6]

上記コントローラーは、

上記信号処理部で加算する複数のフィールド間で、別のアドレスに位置する画素からデータを読み出すように制御する

請求項1記載の撮像装置。

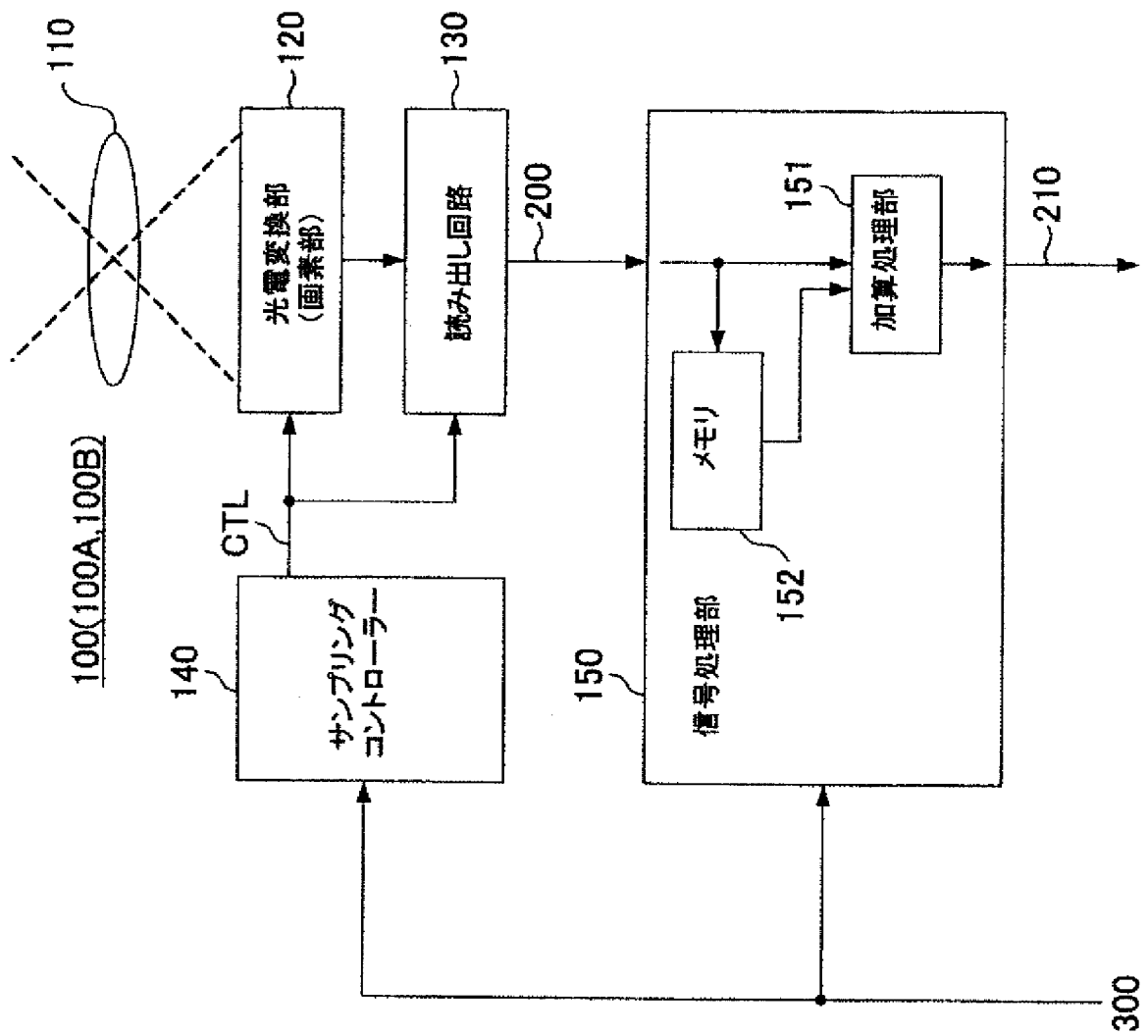
[請求項7]

上記信号処理部は、

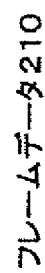
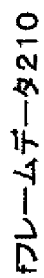
上記動作モード制御信号が間引きモードを指定している場合において、フィールドデータの中の複数の画素データを加算する処理を行うことにより、各行、列のサンプリング重心を揃える

請求項1記載の撮像装置。

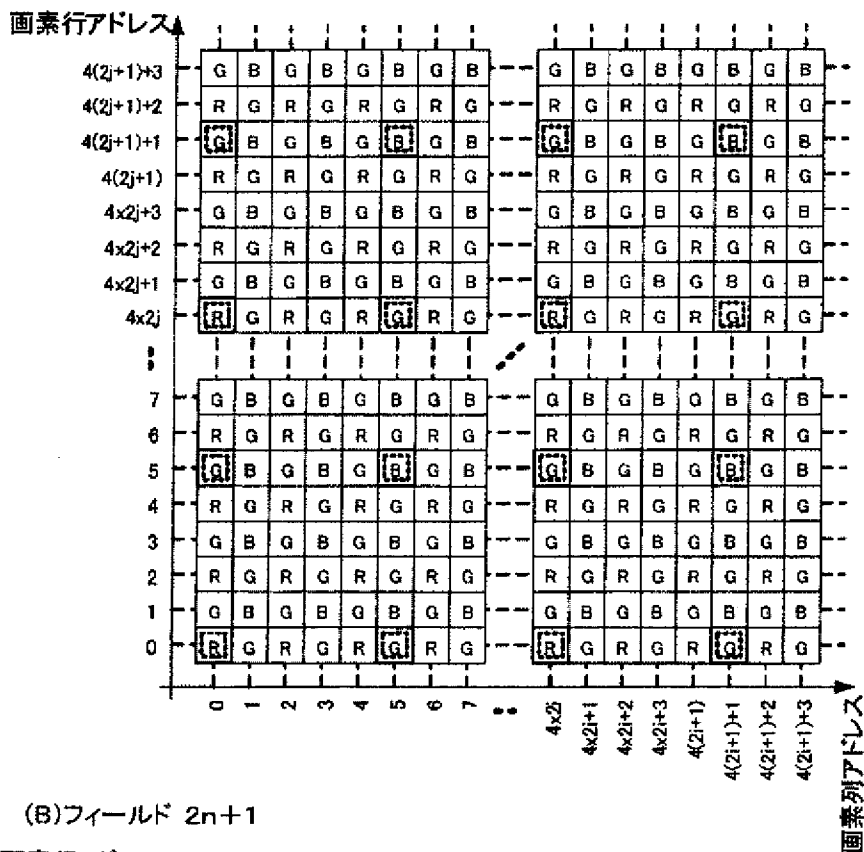
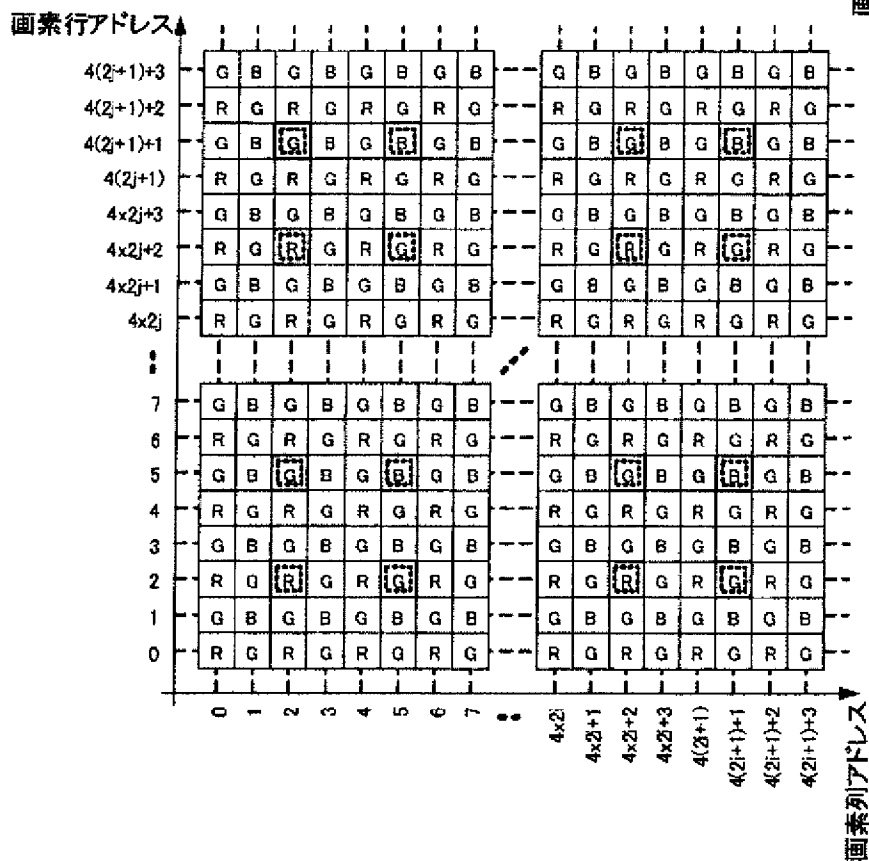
[図1]



(A)

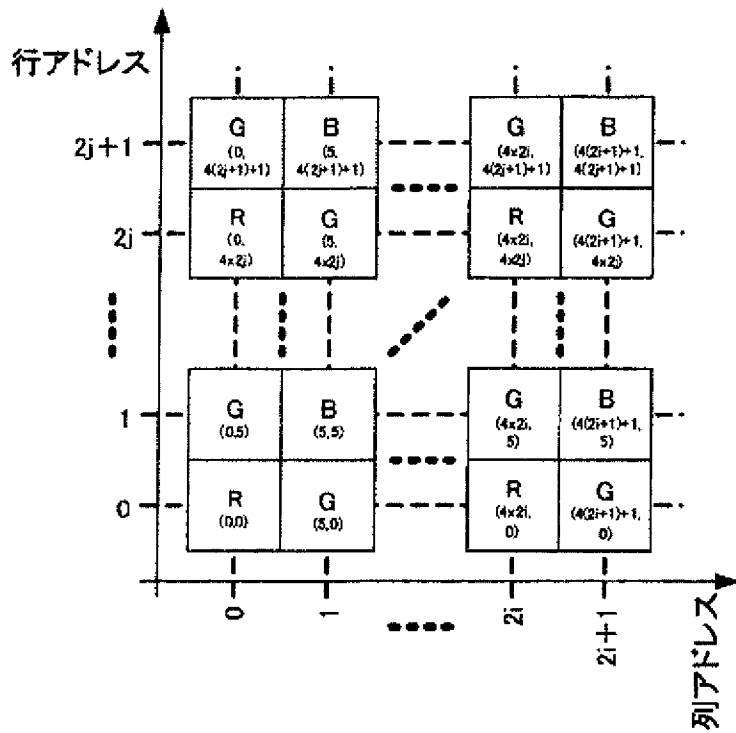
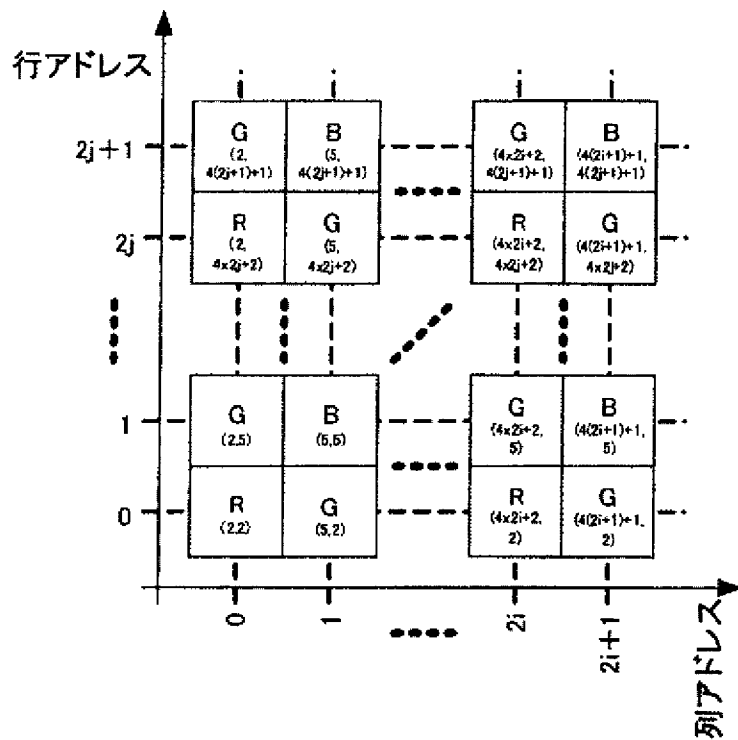


[図3]

(A)フィールド $2n$ (B)フィールド $2n+1$ 

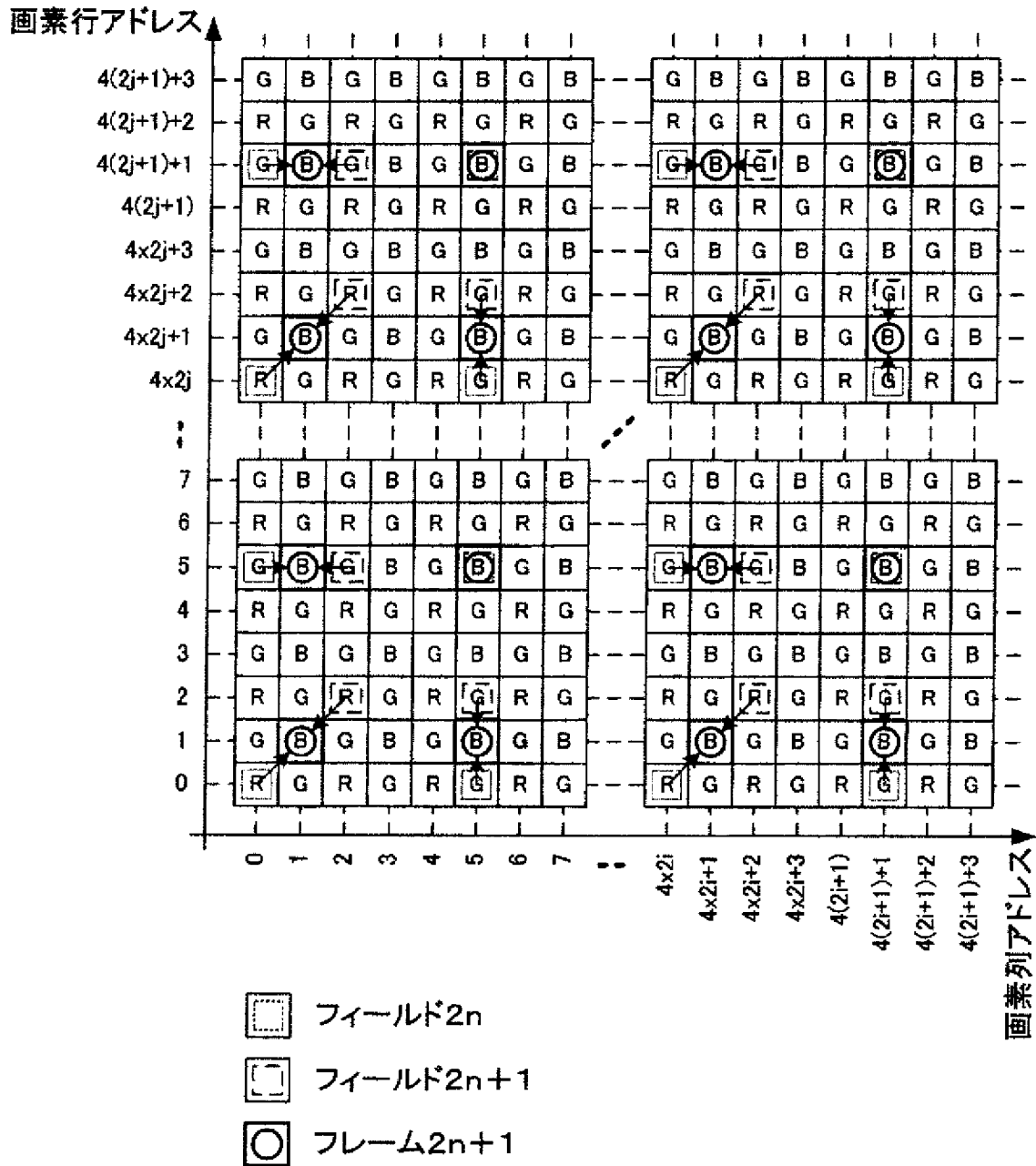
読み出す画素

[図4]

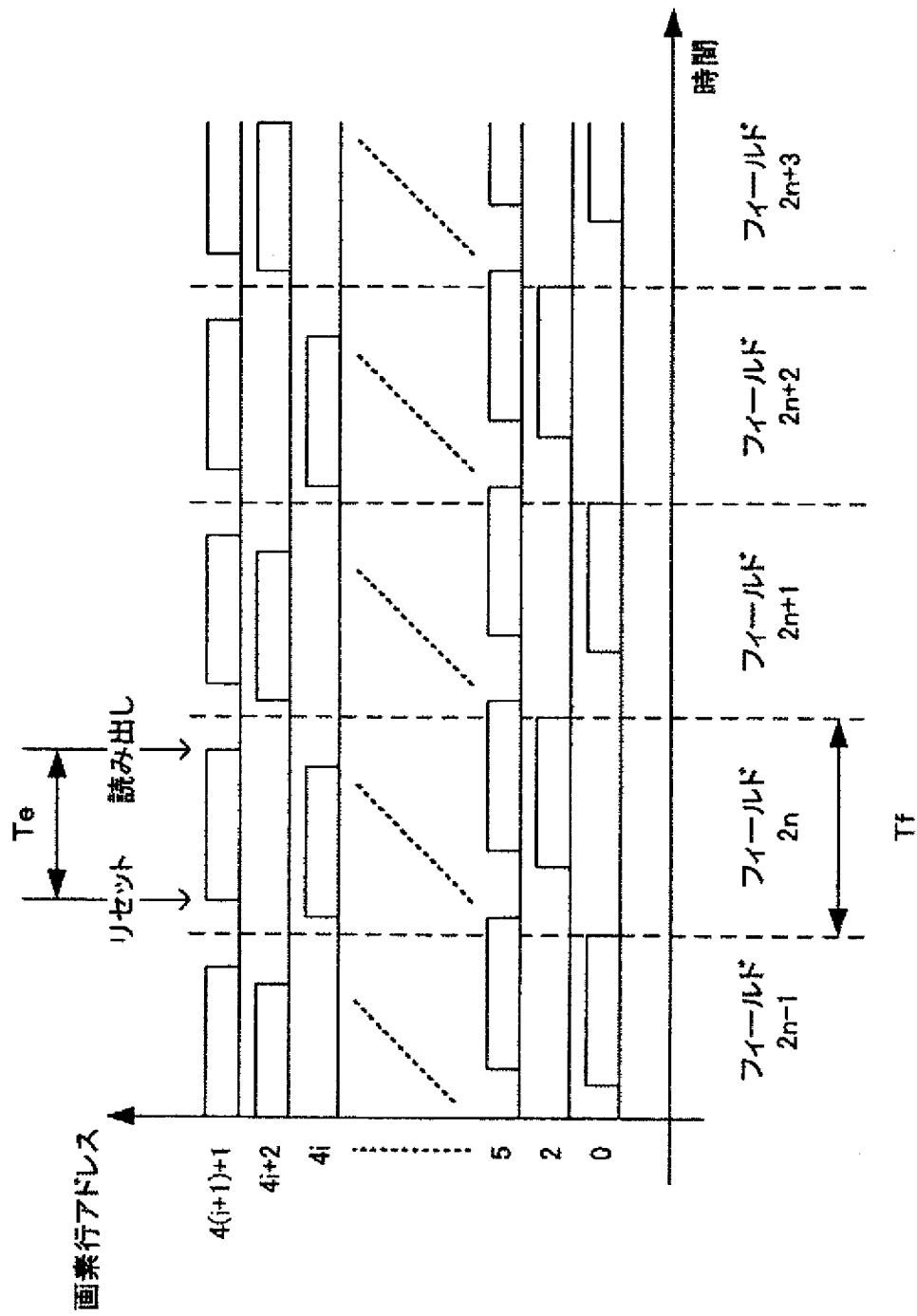
(A) フィールドデータ $2n$ (B) フィールドデータ $2n+1$ 

R/G/B
(xアドレス,
yアドレス)

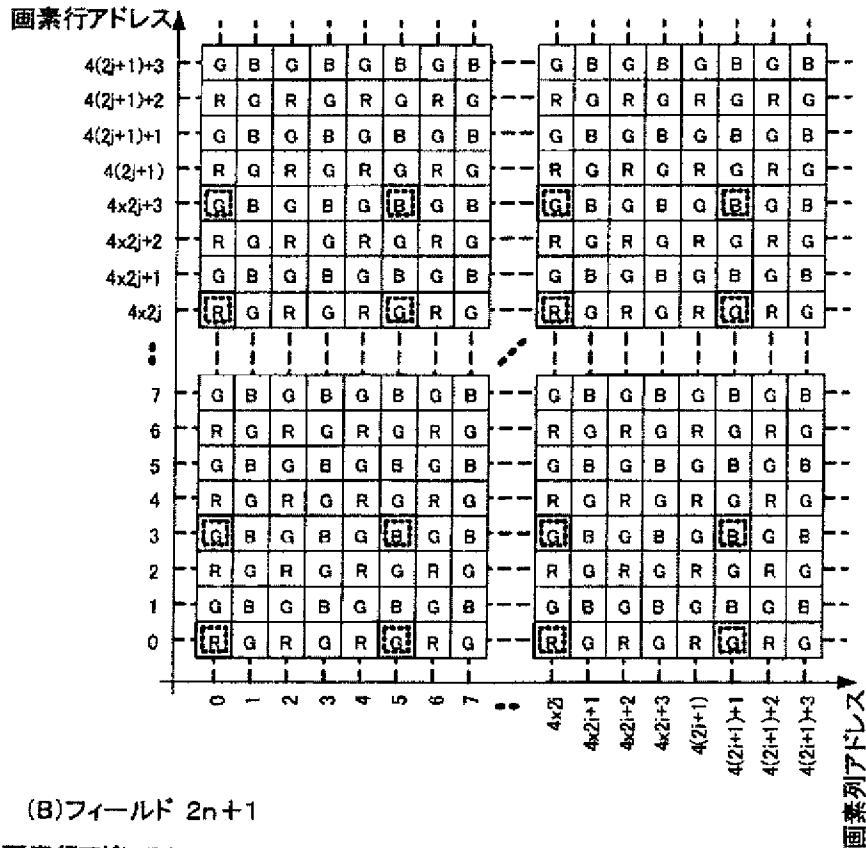
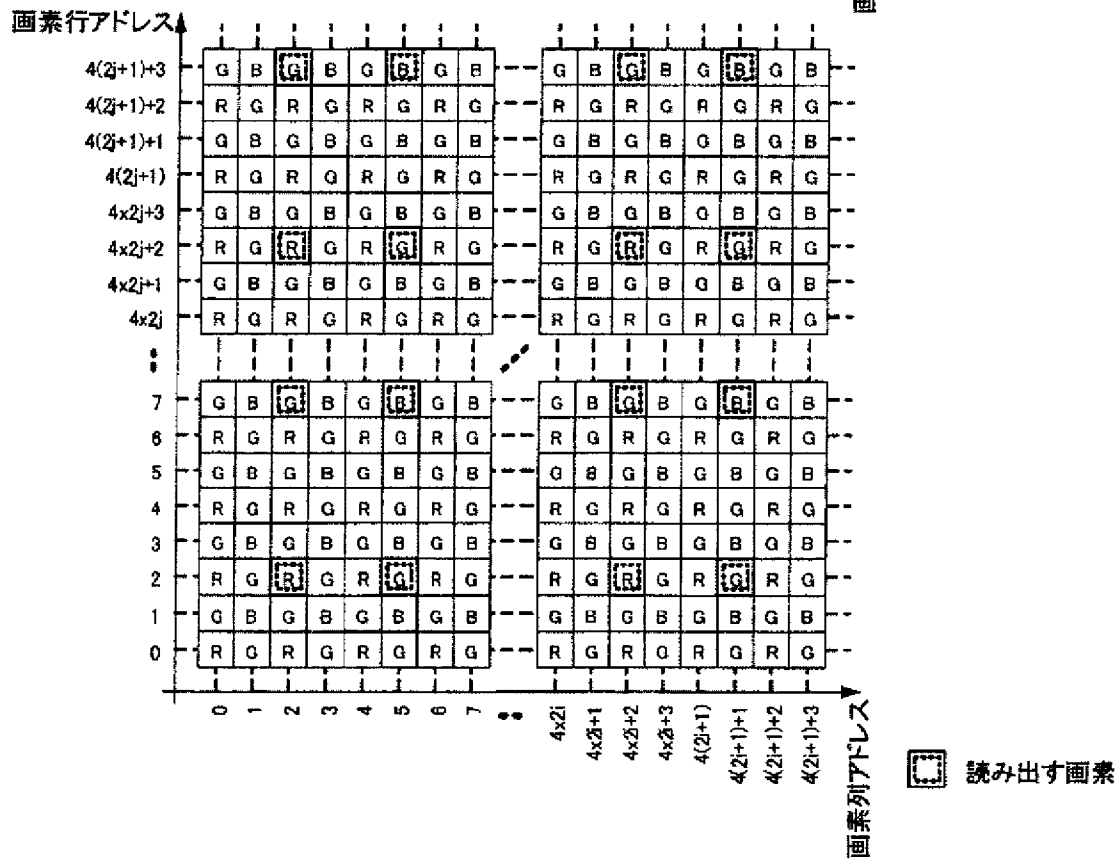
[図5]



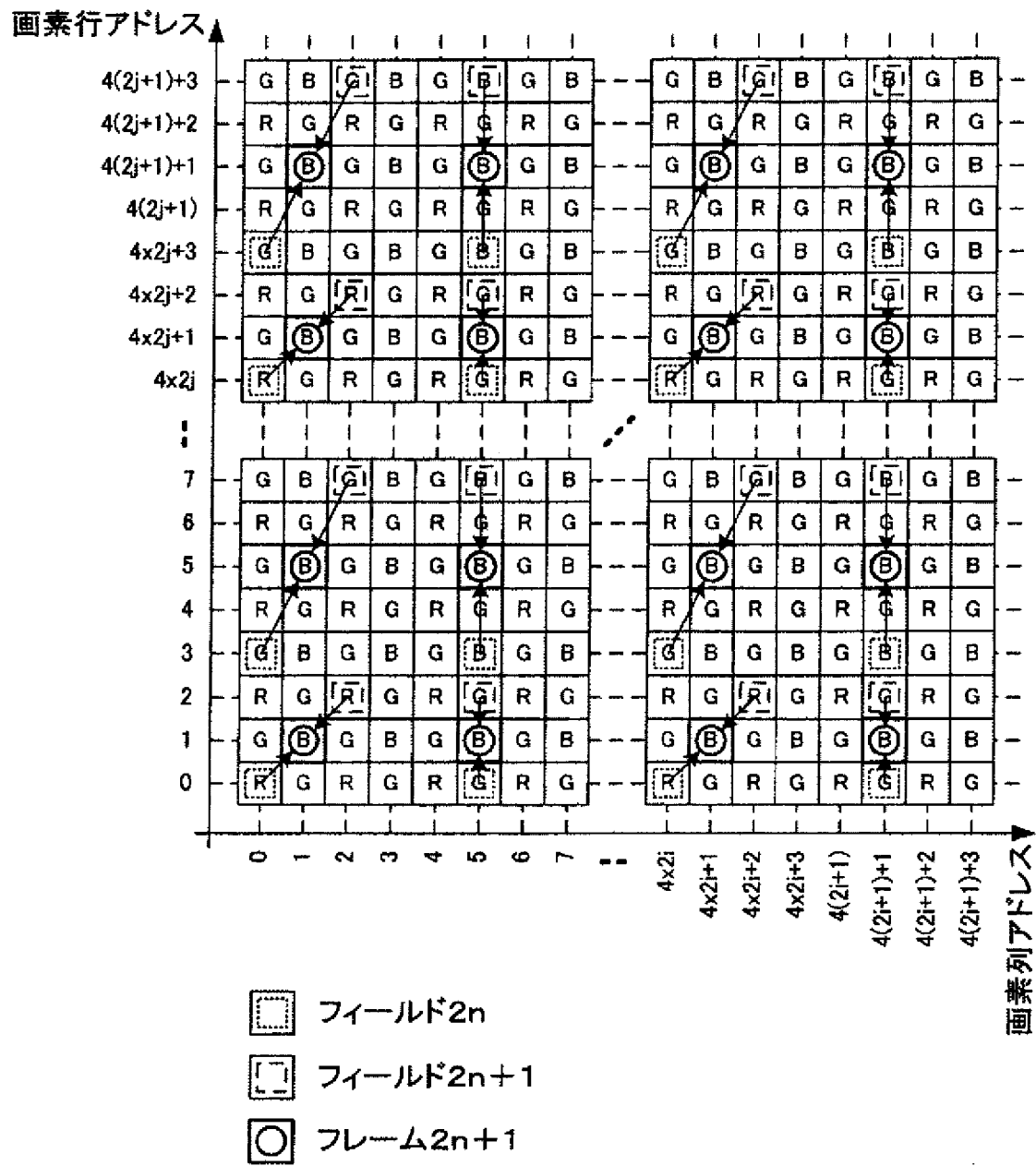
[図6]



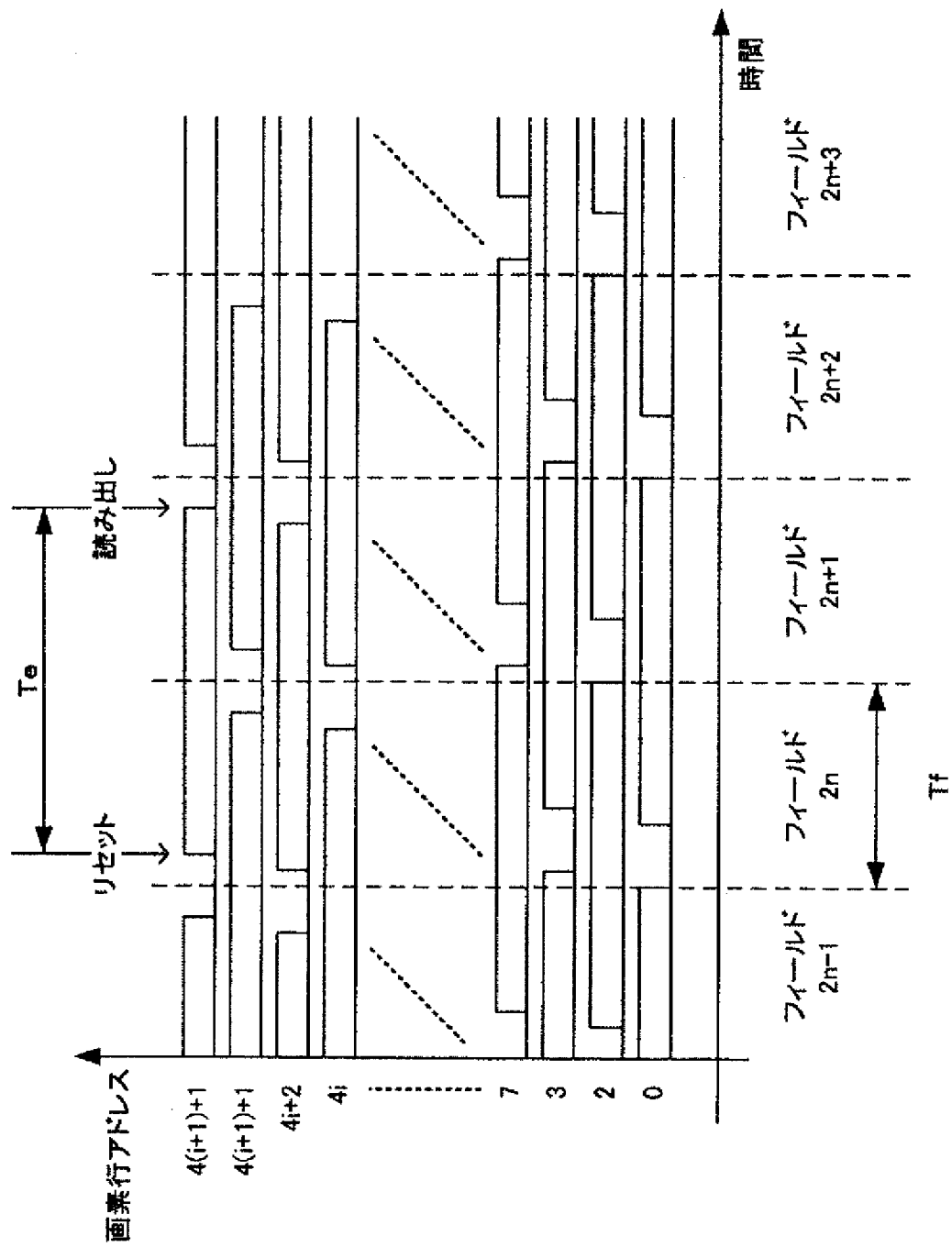
[図7]

(A)フィールド $2n$ (B)フィールド $2n+1$ 

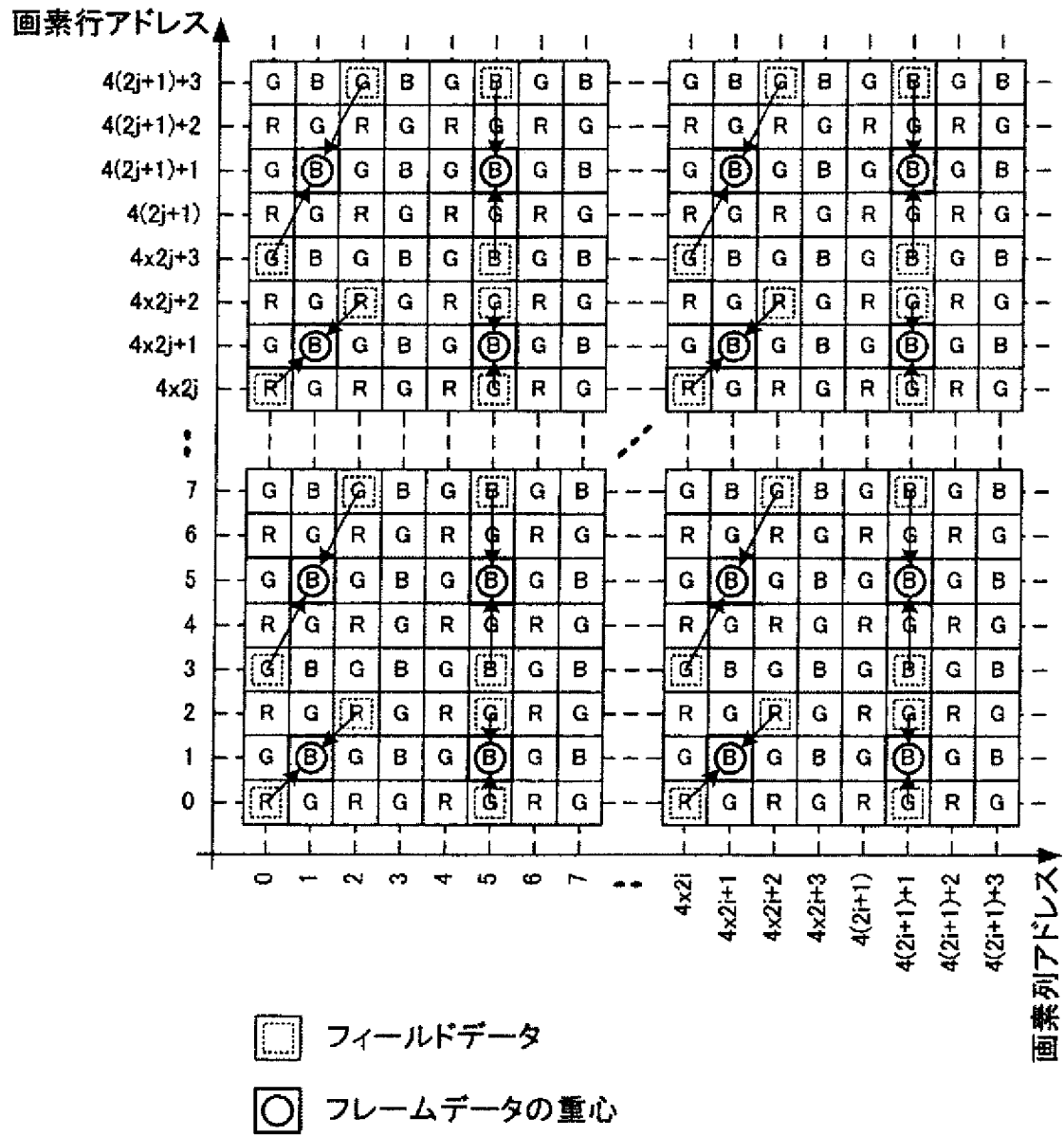
[図8]



[図9]



[図10]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/065811

A. CLASSIFICATION OF SUBJECT MATTER

H04N5/335 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N5/335

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2010

Kokai Jitsuyo Shinan Koho 1971-2010 Toroku Jitsuyo Shinan Koho 1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2007-104450 A (Nippon Hoso Kyokai), 19 April 2007 (19.04.2007), paragraphs [0095], [0100] to [0101]; fig. 10 to 12 (Family: none)	1-7
A	JP 2009-88940 A (Canon Inc.), 23 April 2009 (23.04.2009), paragraphs [0028], [0064] to [0065] (Family: none)	1-7
A	JP 2001-145025 A (NEC Corp.), 25 May 2001 (25.05.2001), paragraphs [0065] to [0067] & KR 10-2001-0060310 A	1-7



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

05 October, 2010 (05.10.10)

Date of mailing of the international search report

19 October, 2010 (19.10.10)

Name and mailing address of the ISA/

Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/065811

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2007-295230 A (Matsushita Electric Industrial Co., Ltd.), 08 November 2007 (08.11.2007), paragraph [0125]; fig. 26 & US 2007/0258004 A1 & KR 10-2007-0105274 A & CN 101064793 A	7
A	JP 2009-130580 A (Nikon Corp.), 11 June 2009 (11.06.2009), paragraphs [0093] to [0097] (Family: none)	7

A. 発明の属する分野の分類（国際特許分類（I P C）） Int.Cl. H04N5/335 (2006. 01) i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（I P C）） Int.Cl. H04N5/335			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1 9 2 2 - 1 9 9 6 年 日本国公開実用新案公報 1 9 7 1 - 2 0 1 0 年 日本国実用新案登録公報 1 9 9 6 - 2 0 1 0 年 日本国登録実用新案公報 1 9 9 4 - 2 0 1 0 年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
A	JP 2007-104450 A（日本放送協会）2007. 04. 19, 段落【0095】、【0100】 - 【0101】、図 10-12（ファミリーなし）	1-7	
A	JP 2009-88940 A（キヤノン株式会社）2009. 04. 23, 段落【0028】、 【0064】- 【0065】（ファミリーなし）	1-7	
A	JP 2001-145025 A（日本電気株式会社）2001. 05. 25, 段落【0065】- 【0067】 & KR 10-2001-0060310 A	1-7	
☒ C 欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献			
国際調査を完了した日 0 5 . 1 0 . 2 0 1 0		国際調査報告の発送日 1 9 . 1 0 . 2 0 1 0	
国際調査機関の名称及びあて先 日本国特許庁（I S A / J P） 郵便番号 1 0 0 - 8 9 1 5 東京都千代田区霞が関三丁目 4 番 3 号		特許庁審査官（権限のある職員） 鈴木 肇 電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 8 1	5 P 9 8 4 7

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2007-295230 A (松下電器産業株式会社) 2007. 11. 08, 段落【0125】 , 図 26 & US 2007/0258004 A1 & KR 10-2007-0105274 A & CN 101064793 A	7
A	JP 2009-130580 A (株式会社ニコン) 2009. 06. 11, 段落【0093】 - 【0097】 (ファミリーなし)	7