

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6286399号  
(P6286399)

(45) 発行日 平成30年2月28日 (2018. 2. 28)

(24) 登録日 平成30年2月9日 (2018. 2. 9)

(51) Int. Cl.

H02M 5/458 (2006.01)

F I

H02M 5/458

請求項の数 5 (全 19 頁)

|           |                              |           |                  |
|-----------|------------------------------|-----------|------------------|
| (21) 出願番号 | 特願2015-185712 (P2015-185712) | (73) 特許権者 | 000003562        |
| (22) 出願日  | 平成27年9月18日 (2015. 9. 18)     |           | 東芝テック株式会社        |
| (65) 公開番号 | 特開2017-60366 (P2017-60366A)  |           | 東京都品川区大崎一丁目11番1号 |
| (43) 公開日  | 平成29年3月23日 (2017. 3. 23)     | (74) 代理人  | 100108855        |
| 審査請求日     | 平成28年12月7日 (2016. 12. 7)     |           | 弁理士 蔵田 昌俊        |
|           |                              | (74) 代理人  | 100103034        |
|           |                              |           | 弁理士 野河 信久        |
|           |                              | (74) 代理人  | 100075672        |
|           |                              |           | 弁理士 峰 隆司         |
|           |                              | (74) 代理人  | 100153051        |
|           |                              |           | 弁理士 河野 直樹        |
|           |                              | (74) 代理人  | 100140176        |
|           |                              |           | 弁理士 砂川 克         |
|           |                              | (74) 代理人  | 100179062        |
|           |                              |           | 弁理士 井上 正         |

最終頁に続く

(54) 【発明の名称】 電力変換装置

(57) 【特許請求の範囲】

【請求項 1】

第1スイッチと第2スイッチとを直列接続し、第3スイッチと第4スイッチとを直列接続し、前記第1スイッチと前記第3スイッチとを接続するとともに前記第2スイッチと前記第4スイッチとを接続して閉ループを形成し、前記第3スイッチと第4スイッチとの直列接続の両端に第1キャパシタを接続し、

交流電源と第1インダクタとの直列接続を、前記第1スイッチ及び前記第2スイッチの接続点と前記第3スイッチ及び前記第4スイッチの接続点との間に接続し、

負荷回路と第2キャパシタと第2インダクタとの直列接続を、前記第3スイッチと前記第4スイッチとの接続点と前記第1キャパシタの一端との間に接続し、

第3キャパシタと第3インダクタとの直列接続を、前記第2キャパシタと前記第2インダクタと前記負荷回路とからなる直列接続に並列接続する電力変換回路と、

前記交流電源に流れる電流が電圧と同位相の正弦波になるようにパルス幅を変調した駆動信号で前記第1及び第2スイッチを制御し、前記負荷回路に印加する電圧が一定になるように周波数変調した駆動信号で前記第3及び第4スイッチを制御する制御部と、

を具備する電力変換装置。

【請求項 2】

さらに、前記第3キャパシタと前記第3インダクタとを直列接続した電流の経路を遮断する遮断スイッチを有し、

前記制御部は、前記交流電源からの入力電圧実効値に応じて前記遮断スイッチをオン状

態で保持またはオフ状態で保持するかの制御を行う、

請求項 1 に記載の電力変換装置。

【請求項 3】

前記制御部は、前記交流電源からの入力電圧実効値が閾値以上であるか否かを判断し、前記入力電圧実効値が前記閾値以上であると判断した場合には前記遮断スイッチをオフし、前記入力電圧実効値が前記閾値未満であると判断した場合には前記遮断スイッチをオンする、

請求項 2 に記載の電力変換装置。

【請求項 4】

さらに、前記交流電源に流れる電流を検出する第 1 電流検出部と、

10

前記負荷回路に流れる電流と前記第 3 インダクタに流れる電流との総和を検出する第 2 電流検出部と、を有し、

前記制御部は、前記第 3 スイッチまたは前記第 4 スイッチをオンするタイミングにおいて、前記第 2 電流検出部が検出する第 2 電流絶対値より前記第 1 電流検出部が検出する第 1 電流絶対値が大きい場合には、前記第 1、2、3 及び 4 スイッチの動作を停止させる、請求項 1 乃至 3 の何れか 1 項に記載の電力変換装置。

【請求項 5】

さらに、前記交流電源に流れる電流を検出する第 1 電流検出部と、

前記負荷回路に流れる電流と前記第 3 インダクタに流れる電流との総和を検出する第 2 電流検出部と、を有し、

20

前記制御部は、前記第 2 電流検出部が検出する第 2 電流絶対値より前記第 1 電流検出部が検出する第 1 電流絶対値が大きい事を所定回数以上検出した場合、前記第 1、2、3 及び 4 スイッチの動作を停止させる、

請求項 1 乃至 3 の何れか 1 項に記載の電力変換装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、電力変換装置に関する。

【背景技術】

【0002】

30

電力変換装置は、交流電源から得られる交流電圧を直流電圧に変換して負荷へ電力を供給する。交流電源の交流電圧を直流電圧に変換する回路は、交流電源に流れる交流電流を交流電源電圧と同位相の正弦波状にすることが最も力率が良く、高調波ノイズ発生も少ない。入力電流を正弦波にする回路は、力率改善器 (PFC: Phase Factor Correction) と呼ぶ。

【0003】

電源変換装置に用いられる回路は、出力が AC 電源電圧に対して絶縁された状態で出力することが求められる。このため、PFC で生成した直流電圧は、そのまま利用することができない。絶縁するために一般的に絶縁トランスが使われる。小型の絶縁トランスで電力を伝達するには高周波交流電圧をトランス 1 次側に与えて、トランス 2 次側で平滑整流するということが行われる。この際、PFC の直流電圧から高周波交流電圧に変換する機能を LLC と称する。PFC の直流電圧から高周波交流電圧に変換する機能の 1 つとして例えば LLC がある。LLC とはインダクタ (L) 2 個とキャパシタ (C) からなる共振回路で構成されている。一般には、PFC 機能と LLC 機能とを同一回路で一度に実現することは容易ではないとされている。

40

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2011-217566 号公報

【発明の概要】

50

## 【発明が解決しようとする課題】

## 【0005】

本発明が解決しようとする課題は、変換効率向上と電流高調波の抑制機能とを安価な方法で実現できる電力変換装置を提供することである。

## 【課題を解決するための手段】

## 【0006】

実施形態によれば、電力変換装置は、電力変換回路と制御部とを有する。電力変換回路は、第1スイッチと第2スイッチとを直列接続し、第3スイッチと第4スイッチとを直列接続し、第1スイッチと第3スイッチとを接続するとともに第2スイッチと第4スイッチとを接続して閉ループを形成し、第3スイッチと第4スイッチとの直列接続の両端に第1キャパシタを接続し、交流電源と第1インダクタとの直列接続を、第1スイッチ及び第2スイッチの接続点と第3スイッチ及び第4スイッチの接続点との間に接続し、負荷回路と第2キャパシタと第2インダクタとの直列接続を、第3スイッチと第4スイッチとの接続点と第1キャパシタの一端との間に接続し、第3キャパシタと第3インダクタとの直列接続を、第2キャパシタと第2インダクタと負荷回路とからなる直列接続に並列接続する。制御部は、交流電源に流れる電流が電圧と同位相の正弦波になるようにパルス幅を変調した駆動信号で第1及び第2スイッチを制御し、負荷回路に印加する電圧が一定になるように周波数変調した駆動信号で第3及び第4スイッチを制御する。

## 【図面の簡単な説明】

## 【0007】

【図1】図1は、第1実施形態に係る電力変換装置の構成例を示す図である。

【図2】図2(a)乃至(h)は、無効電流経路がない回路を200Vの交流電源に接続した場合における各種の波形を示す。図2(a)は、交流電源の電圧波形を示す。図2(b)は、第1スイッチに与える駆動パルスの波形を示す。図2(c)は、第2スイッチに与える駆動パルスの波形を示す。図2(d)は、交流電源に流れる電流の波形を示す。図2(e)は、第3スイッチに与える駆動パルスの波形を示す。図2(f)は、第4スイッチに与える駆動パルスの波形を示す。図2(g)は、出力側の回路に発生する高周波電流の波形を示す。図2(h)は、2つの電流を合成した合成電流波形を示す。

【図3】図3(a)乃至(h)は、無効電流経路がない回路を100Vの交流電源に接続した場合の各種の波形を示す。図3(a)は、交流電源の電圧波形を示す。図3(b)は、第1スイッチに与える駆動パルスの波形を示す。図3(c)は、第2スイッチに与える駆動パルスの波形を示す。図3(d)は、交流電源に流れる電流の波形を示す。図3(e)は、第3スイッチに与える駆動パルスの波形を示す。図3(f)は、第4スイッチに与える駆動パルスの波形を示す。図3(g)は、出力側の回路に発生する高周波電流の波形を示す。図3(h)は、2つの電流を合成した合成電流波形を示す。

【図4】図4(a)乃至(h)は、第1実施形態に係る電力変換装置の回路を100Vの交流電源に接続した場合における各種の波形を示す。図4(a)は、交流電源の電圧波形を示す。図4(b)は、第1スイッチに与える駆動パルスの波形を示す。図4(c)は、第2スイッチに与える駆動パルスの波形を示す。図4(d)は、交流電源に流れる電流の波形を示す。図4(e)は、第3スイッチに与える駆動パルスの波形を示す。図4(f)は、第4スイッチに与える駆動パルスの波形を示す。図4(g)は、出力側の回路に発生する高周波電流の波形を示す。図4(h)は、2つの電流を合成した合成電流波形を示す。

【図5】図5(a)乃至(h)は、第1実施形態に係る電力変換装置の回路を200Vの交流電源に接続した場合における各種の波形を示す。図5(a)は、交流電源の電圧波形を示す。図5(b)は、第1スイッチに与える駆動パルスの波形を示す。図5(c)は、第2スイッチに与える駆動パルスの波形を示す。図5(d)は、交流電源に流れる電流の波形を示す。図5(e)は、第3スイッチに与える駆動パルスの波形を示す。図5(f)は、第4スイッチに与える駆動パルスの波形を示す。図5(g)は、出力側の回路に発生する高周波電流の波形を示す。図5(h)は、2つの電流を合成した合成電流波形を示す。

。

【図6】図6は、第1実施形態に係る電力変換装置における制御部の構成例を示す図である。

【図7】図7は、第2実施形態に係る電力変換装置の第1構成例を示す図である。

【図8】図8は、第2実施形態に係る電力変換装置における制御部の構成例を示すブロック図である。

【図9】図9は、第2実施形態に係る電力変換装置の変形例の構成を示す図である。

【発明を実施するための形態】

【0008】

以下、実施の形態について図面を参照して説明する。

10

(第1実施形態)

図1は、第1実施形態に係る電力変換装置100の構成例を示す図である。

電力変換装置100は、交流電源からの交流電圧を高周波交流電圧に変換する装置である。例えば、電力変換装置100に負荷として接続する負荷回路30において、ヒーター抵抗などの負荷を接続して使用する。あるいは、負荷回路を高周波交流を整流平滑して直流電圧に変換するものとみなせば、全体として交流から直流を生成する電源が構成できる。

【0009】

図1に示す構成例において、電力変換装置100は、入力電源としての交流電源Vacに接続する。また、電力変換装置100は、交流電源Vacの交流電圧を高周波交流電圧に変換して出力し、この高周波電圧をもとに負荷回路が動作する。

20

【0010】

電力変換装置100は、電力変換回路110と制御部120とを有する。電力変換回路110は、スイッチS1、S2、S3、S4、第1キャパシタC1、第2キャパシタC2、第3キャパシタC3、第1インダクタL1、第2インダクタL2、第3インダクタL3、交流電圧検出部101、第1電流検出部102、昇圧検出部103、第2電流検出部104及び負荷電圧検出部105を有する。

【0011】

4つのスイッチS1、S2、S3、S4はブリッジ接続する。第1スイッチS1と第2スイッチS2とは、直列に接続する。第3スイッチS3と第4スイッチS4とは直列に接続する。直列接続した第1及び第2スイッチS1、S2と、直列接続した第3及び第4スイッチS3、S4とは、並列に接続されて閉ループを形成する。さらに、直列接続した第1及び第2スイッチS1、S2と、直列接続した第3及び第4スイッチS3、S4と、第1キャパシタC1とは、並列に接続される。

30

【0012】

スイッチS1、S2、S3、S4は、半導体スイッチで実現できる。例えば、スイッチS1、S2、S3、S4は、MOSFET、GaN、SiC、その他複合トランジスタによるスイッチモジュールで実現する。本実施形態においては、スイッチS1、S2、S3、S4が、N型MOSFETで構成されることを想定して説明する。スイッチS1、S2、S3、S4としてのN型MOSFETは、ドレインからソースに向かってはスイッチとして動作する。つまり、スイッチS1、S2、S3、S4は、ゲートに与えられる信号(ゲート駆動信号)がハイ(H)レベルの場合は導通し、ロー(L)レベルの場合は非導通とする。また、スイッチS1、S2、S3、S4は、ソースからドレインに向かっては、ゲート駆動信号にかかわらず、寄生ダイオードにより常に導通状態にある。

40

【0013】

また、第1スイッチS1は、ソースを第2スイッチS2のドレインと接続する。第1スイッチS1は、ドレインを第3スイッチS3のドレインと接続する。第3スイッチS3は、ソースを第4スイッチS4のドレインと接続する。第2スイッチS2は、ソースを第4スイッチS4のソースに接続する。これらの接続により、4つのスイッチS1、S2、S3、S4は、閉ループを形成し、ブリッジ回路を形成する。

50

## 【 0 0 1 4 】

ここで、図 1 に示す構成において、第 1 スイッチ S 1 のソースと第 2 スイッチ S 2 のドレインとの接続点は U 点とし、第 3 スイッチ S 3 のソースと第 4 スイッチ S 4 のドレインとの接続点は V 点とする。交流電源 V a c、第 1 インダクタ L 1、及び、第 1 電流検出部 1 0 2 は、ブリッジ回路の U 点と V 点との間に直列接続する。なお、これらの各部の接続は、特定の順番に限定されるものではない。

## 【 0 0 1 5 】

交流電圧検出部 1 0 1 は、交流電源 V a c から電力変換装置 1 0 0 に入力される交流の電源電圧 V S 1 を検出する。交流電圧検出部 1 0 1 は、交流電源 V a c からの電源電圧の瞬時値を示す検出信号 V S 1 を制御部 1 2 0 に出力する。例えば、交流電圧検出部 1 0 1 は、交流電源 V a c の両端に並列接続する。

10

## 【 0 0 1 6 】

第 1 電流検出部 1 0 2 は、交流電源 V a c に流す電源（入力）電流（或いは第 1 インダクタ L 1 を流れるインダクタ電流と称しても良い）としての回路電流 I S 1 を検出する。第 1 電流検出部 1 0 2 は、回路電流の瞬時値を示す検出値 I S 1 を制御部 1 2 0 へ出力する。第 1 電流検出部 1 0 2 は、電流検出手段として機能する。第 1 電流検出部 1 0 2 は、U V 間に直列接続し、U V 間に流れる電流を検出する。第 1 電流検出部 1 0 2 は、例えば、交流電源 V a c と V 点との間に接続しても良いし、交流電源 V a c と第 1 インダクタ L 1 との間に接続しても良いし、第 1 インダクタ L 1 と U 点との間に接続しても良い。

20

## 【 0 0 1 7 】

第 1 キャパシタ C 1 は、第 1 スイッチ S 1 のドレインと第 2 スイッチ S 2 のソースとの間（第 3 スイッチ S 3 のドレインと第 4 スイッチ S 4 のソースとの間）に接続する。第 1 キャパシタ C 1 は、スイッチ S 3 と S 4 の直列接続に並列接続する。第 1 キャパシタ C 1 および 4 つのスイッチ S 1、S 2、S 3、S 4 は、Hブリッジを構成する。

## 【 0 0 1 8 】

昇圧検出部 1 0 3 は、第 1 キャパシタ C 1 にかかる電圧（ブリッジキャパシタ電圧）V S 2 を検出する。昇圧検出部 1 0 3 は、キャパシタ電圧の瞬時値を示す検出信号 V S 2 を制御部 1 2 0 へ出力する。昇圧検出部 1 0 3 は、第 1 キャパシタ C 1 の両端に並列接続される。

30

## 【 0 0 1 9 】

第 2 キャパシタ C 2、第 2 インダクタ L 2 及び負荷回路 3 0 は、V 点と第 2 スイッチ S 2 のソースとの間に直列に接続する。第 2 キャパシタ C 2 と第 2 インダクタ L 2 とは、インバータ回路を構成する。例えば、第 2 スイッチ S 2 のソース端子の電位を G N D とみなすと、第 2 キャパシタ C 2、第 2 インダクタ L 2 及び負荷回路 3 0 は、V 点と G N D の間に直列接続される構成となる。あるいは、第 1 スイッチ S 1 のドレイン端子の電位を V c c とみなし、第 2 キャパシタ C 2、第 2 インダクタ L 2 及び負荷回路 3 0 を、V 点と V c c の間に直列接続してもかまわない。このいずれの構成でも同等の動作になる。

## 【 0 0 2 0 】

また、第 3 キャパシタ C 3 および第 3 インダクタ L 3 は、直列に接続される。直列接続された第 3 キャパシタ C 3 と第 3 インダクタ L 3 は、直列接続された第 2 キャパシタ C 2、第 2 インダクタ L 2 及び負荷回路 3 0 に対して並列に接続される。第 2 キャパシタ C 2、第 2 インダクタ L 2 及び負荷回路 3 0 が V 点と第 2 スイッチ S 2 のソース（G N D）間に直列に接続される場合、直列接続した第 3 キャパシタ C 3 および第 3 インダクタ L 3 も、V 点と第 2 スイッチ S 2 のソース（G N D）間に接続される。直列接続した第 3 キャパシタ C 3 および第 3 インダクタ L 3 は、無効電流経路として機能する。

40

## 【 0 0 2 1 】

第 2 電流検出部 1 0 4 は、図 1 に示す回路における 4 つのスイッチ S 1 ~ S 4 で構成する Hブリッジの右側（出力側）に流れる電流を検出する。第 2 電流検出部 1 0 4 は、検出した電流値を示す検出信号 I S 2 を出力する。第 2 電流検出部 1 0 4 が検出する電流 I S 2 は、直列接続した第 2 キャパシタ C 2、第 2 インダクタ L 2 及び負荷回路 3 0 を流れる

50

電流と、直列接続した第3キャパシタC3及び第3インダクタL3（無効電流経路）を流れる電流との総和となる。

【0022】

負荷電圧検出部105は、負荷回路30に供給する高周波交流電圧を検出する。負荷電圧検出部105は、負荷回路30にかかる実効電圧を示す検出信号VS3を出力する。

負荷回路30は、抵抗負荷でも良いし、電圧変換を行う回路と負荷の組み合わせなどであっても良い。例えば、負荷回路30は、インバータ回路、コンバータ回路、モーター駆動回路、あるいは、定電流供給回路などである。

【0023】

制御部120は、交流電圧検出部101の検出信号VS1、第1電流検出部102の検出値IS1、昇圧検出部103の検出信号VS2、第2電流検出部104の検出値IS2、および負荷電圧検出部105の検出信号VS3を入力とする。制御部120は、4つの各スイッチS1、S2、S3、S4に対するゲート駆動信号P1、P2、P3、P4を出力とする。ゲート駆動信号（駆動パルス）P1、P2、P3、P4は、それぞれ各スイッチS1、S2、S3、S4をオンオフさせる信号である。ここでは、ゲート駆動信号P1、P2、P3、P4は、スイッチS1、S2、S3、S4をHレベルでオンし、Lレベルでオフするパルス信号であるものとする。

【0024】

次に、第1実施形態に係る電力変換装置100の動作原理について説明する。

以下、図1に示す回路において無効電流経路が無い場合の動作と無効電流経路がある場合の動作とについて説明する。無効電流経路は、図1に示す電力変換装置100の電力変換回路110において、第3キャパシタC3と第3インダクタL3とで構成する経路である。

図2及び図3は、図1に示す回路から無効電流経路を省いた回路（又は図1に示す回路の無効電流経路を遮断した場合）の各部における各種の波形の例を示す図である。

ここでは、図2（a）乃至（h）は、図1に示す回路から無効電流経路を省いた回路を200Vの交流電源Vacに接続した場合の各波形の例を示すものとする。

図3（a）乃至（h）は、図1に示す回路から無効電流経路を省いた回路を100Vの交流電源Vacに接続した場合の各波形の例を示すものとする。

【0025】

図2（a）及び図3（a）は、交流電源Vacの電圧波形を示す。図2（b）及び図3（b）は、第1スイッチS1に与える駆動パルスP1の信号波形を示す。図2（c）及び図3（c）は、第2スイッチS2に与える駆動パルスP2の信号波形を示す。図2（d）及び図3（d）は、交流電源Vacに流れる電流（の検出信号）IS1の波形を示す。図2（e）及び図3（e）は、第3スイッチS3に与えられる駆動パルスP3の信号波形を示す。図2（f）及び図3（f）は、第4スイッチS4に与えられる駆動パルスP4の信号波形を示す。図2（g）及び図3（g）は、出力側（Hブリッジに対して右側（交流電源の反対側））の回路（以下、右側回路とも称する）に発生する高周波電流（の検出信号）IS2の波形を示す。図2（h）及び図3（h）は、2つの電流検出信号の合成波形（IS1 + IS2）を示す。

【0026】

第1スイッチS1および第2スイッチS2には、パルス幅変調（PWM）制御により得られる駆動パルス（ゲート駆動信号）P1、P2が交互に与えられる。駆動パルスP1、P2は、交流電源Vacの電圧がゼロ付近ではオンのパルスが広く、オフのパルスが狭い。逆に、交流電源Vacの電圧がピーク付近ではオンのパルスが狭く、オフのパルスが広くなる。交流電源Vacの電圧が正の場合には、PWM制御された駆動パルスP2がスイッチS2を駆動させる。交流電源Vacの電圧が負の場合には、PWM制御された駆動パルスP1がスイッチS1を駆動させる。制御部は、交流電源Vacの電圧の正負のサイクルで切り替えながらスイッチS1及びS2を駆動させる。交流電源Vacには、スイッチS1及びS2のスイッチングにより電流IS1が流れる。

## 【 0 0 2 7 】

スイッチ S 3、S 4 は、駆動パルス P 1、P 2 の P W M 制御の周波数より高い周波数で動作させる。駆動パルス P 3 および駆動パルス P 4 は、交互にオンとなる信号波形である。これらの駆動パルス P 3 および駆動パルス P 4 により右側回路には、高周波電流 I S 2 が発生する。例えば、スイッチ S 1、S 2 の周波数を 2 0 k H z とした場合、スイッチ S 3、S 4 の周波数を 2 0 0 k H z とする。スイッチ S 3、S 4 は、F M (周波数変調) 制御により制御される。スイッチ S 3、S 4 は、負荷回路 3 0 の状況に応じて可変する周波数の駆動パルス P 3、P 4 によって、負荷回路 3 0 へ供給する電力を一定に保つ。

## 【 0 0 2 8 】

例えば、制御部 1 2 0 は、負荷回路 3 0 に印加する高周波電圧が低い場合には駆動パルス P 3、P 4 の周波数を下げることで出力電圧を上昇させる。逆に、制御部 1 2 0 は、負荷回路 3 0 に印加する高周波電圧が高い場合には駆動パルス P 3、P 4 の周波数を高くして高周波電圧を下降させる。これらの制御を適宜実行することで、負荷回路 3 0 に印加する高周波交流電圧は、負荷回路 3 0 の内部インピーダンスが変化したとしても、一定の電圧を維持できる。

## 【 0 0 2 9 】

駆動パルス P 1 ~ P 4 で駆動するスイッチ S 1 ~ S 4 により回路には、図 2 ( d ) 又は図 3 ( d ) に示す波形の電流 I S 1 と図 2 ( g ) 又は図 3 ( g ) に示す波形の電流 I S 2 が発生する。これらの電流 I S 1 及び I S 2 は、スイッチ S 3、S 4 に流れる際に合成され、図 2 ( h ) 又は図 3 ( h ) に示す合成電流 ( I S 1 + I S 2 ) になる。すなわち、交流電源 V a c の周波数 (例えば 5 0 H z ) の周波数成分を有する電流 I S 1 と L L C の共振周波数 (例えば 2 0 0 k H z ) の 2 つの周波数成分を有する電流 I S 2 とが合成された波形の合成電流が発生する。

## 【 0 0 3 0 】

このような回路において、スイッチ S 3 及び S 4 は、Z V S ( Z e r o V o l t a g e S w i t c h i n g ) 条件で動作させる必要がある。具体的には、スイッチ S 3 及び S 4 のスイッチングのタイミングで、合成電流 ( I S 1 + I S 2 ) の電流が正側と負側とを往復する (ゼロクロスする) ようになっていれば良い。例えば、スイッチ S 4 をオンさせる直前に、スイッチ S 4 の両端電圧がすでにゼロになっている。この状態でスイッチ S 4 をオンしてもスイッチングロスが発生しない。逆に、両端電圧がゼロになる前にスイッチ S 4 をオンすると、スイッチングロスが発生するため、スイッチ S 4 は発熱する可能性がある。このため、電力変換装置 1 0 は、Z V S ( Z e r o V o l t a g e S w i t c h i n g ) 条件を満たすように、合成電流 ( I S 1 + I S 2 ) の電流が正側と負側とを往復するようにする必要がある。

## 【 0 0 3 1 】

ここでは、図 2 は、交流電源 V a c の印加電圧が 2 0 0 V であるとし、図 3 は、交流電源 V a c の印加電圧が 1 0 0 V であるとする。従って、図 3 は、交流電源 V a c の電圧の大きさ ( 1 0 0 V ) が図 2 に示す交流電源 V a c の電圧の大きさ ( 2 0 0 V ) の半分である。入力電力は  $W = I \times V$  の関係である。このため、扱う電力が 2 0 0 W であれば、交流電源 V a c が 2 0 0 V の場合は「 $2 0 0 W = 1 A \times 2 0 0 V$ 」となる。また、扱う電力が 2 0 0 W であれば、交流電源 V a c が 1 0 0 V の場合は「 $2 0 0 W = 2 A \times 1 0 0 V$ 」となる。つまり、図 3 ( d ) に示す電流 I S 1 の大きさ (振幅) は、図 2 ( d ) に示す電流に比べて倍の大きさとなる。

## 【 0 0 3 2 】

一方、右側回路の動作は、昇圧コンデンサ C 1 の両端電圧で決定される。ここでも、 $W = I \times V$  が成立するため、仮に昇圧が 4 0 0 V であるとする、右側回路は、「 $2 0 0 W = 0.5 A \times 4 0 0 V$ 」となる。右側回路の電流 I S 2 は、交流電源 V a c に関係なく一定であるから、図 2 の場合でも図 3 の場合でも同じである。

## 【 0 0 3 3 】

スイッチ S 3、S 4 に流れる電流 I S 1 + I S 2 は、A C 電流成分の影響を受けること

から、必ず  $ZVS$  が成立するとは限らない。例えば、図 3 (h) に示すように、電源  $V_{ac}$  の電圧が低い場合には電流  $I_{S1} + I_{S2}$  は、正と負の値を交互に往復するという動作が一部満たされていない波形となる。このような動作に陥ってしまうと、スイッチ  $S3$ 、 $S4$  が急激に発熱する原因となる。従って、図 1 に示す回路から無効電流経路を省略した回路は、所定の電圧値（例えば、 $200V$ ）の交流電源には接続できるが、それよりも低い電圧値（例えば、 $100V$ ）の交流電源には接続できない可能性がある。

#### 【0034】

図 4 および図 5 は、図 1 に示す無効電流経路がある電力変換回路 110 の各部における各種の波形の例を示す図である。

ここで、図 4 (a) 乃至 (h) は、図 1 に示す無効電流経路がある電力変換回路 110 を  $100V$  の交流電源  $V_{ac}$  に接続した場合の各波形の例を示すものとする。図 5 (a) 乃至 (h) は、図 1 に示す無効電流経路がある電力変換回路 110 を  $200V$  の交流電源  $V_{ac}$  に接続した場合の各波形の例を示すものとする。

#### 【0035】

図 4 (a) 及び図 5 (a) は、交流電源  $V_{ac}$  の電圧波形を示す。図 4 (b) 及び図 5 (b) は、第 1 スイッチ  $S1$  に与える駆動パルス  $P1$  の信号波形を示す。図 4 (c) 及び図 5 (c) は、第 2 スイッチ  $S2$  に与える駆動パルス  $P2$  の信号波形を示す。図 4 (d) 及び図 5 (d) は、交流電源  $V_{ac}$  に流れる電流（の検出信号） $I_{S1}$  の波形を示す。図 4 (e) 及び図 5 (e) は、第 3 スイッチ  $S3$  に与えられる駆動パルス  $P3$  の信号波形を示す。図 4 (f) 及び図 5 (f) は、第 4 スイッチ  $S4$  に与えられる駆動パルス  $P4$  の信号波形を示す。図 4 (g) 及び図 5 (g) は、Hブリッジに対して右側（交流電源の反対側）の回路（以下、右側回路とも称する）に発生する高周波電流（の検出信号） $I_{S2}$  の波形を示す。図 4 (h) 及び図 5 (g) は、2 つの電流検出信号の合成波形（ $I_{S1} + I_{S2}$ ）を示す。

#### 【0036】

図 1 に示すように、第 3 キャパシタ  $C3$  と第 3 インダクタ  $L3$  との直列接続を追加すると、負荷へ供給する電流量を変えずに、右側回路の電流量を増加させることができる。図 1 に示す第 3 キャパシタ  $C3$  と第 3 インダクタ  $L3$  とを直列接続した経路は、負荷駆動に寄与しない電流の経路としての無効電流経路である。無効電流経路が加わると、電流  $I_{S2}$  は、無効電流経路が無い場合に比べて増加する。

#### 【0037】

図 4 (h) に示す例では、交流電源  $V_{ac}$  が  $100V$  であっても、合成電流  $I_{S1} + I_{S2}$  は、常に正と負の電流値を往復することができ、 $ZVS$  条件が成立する。つまり、無効電流経路がない回路では  $ZVS$  条件の成立しない電圧値の交流電源  $V_{ac}$  に対しても、無効電流経路がある回路は、 $ZVS$  条件が成立する。

#### 【0038】

また、図 5 (d) 及び図 4 (d) に示すように、交流電源  $V_{ac}$  が倍になると、電流  $I_{S1}$  は半分になる。一方で、図 5 (g) 及び図 4 (g) に示すように、電流  $I_{S2}$  は、交流電源  $V_{ac}$  の電圧値にかかわらず同じ大きさである。この結果、交流電源  $V_{ac}$  が  $100V$  の場合であっても、合成電流  $I_{S1} + I_{S2}$  は、図 5 (h) に示すように、 $ZVS$  マージンが十分にある波形となる。

#### 【0039】

上記のように、図 1 に示すようにキャパシタとインダクタとを直列接続した無効電流経路を設けた回路は、無効電流経路が無い場合に比べて電流  $I_{S2}$  が増加する。このため、合成電流  $I_{S1} + I_{S2}$  は、交流電源  $V_{ac}$  が  $100V$  であっても  $200V$  であっても、 $ZVS$  マージンが十分にある波形となる。この結果、図 1 に示す無効電流経路を設けた回路は、交流電源の印加電圧値に対する許容範囲が大きく、多様な電圧値の交流電源に対して損失の少ない電力変換を実現できる。

#### 【0040】

次に、電力変換装置 100 における制御部 120 の構成について説明する。



図6は、第1実施形態に係る電力変換装置100における制御部120が備える構成(機能)の例を示すブロック図である。

制御部120は、絶対値変換部201、第1増幅率調整部202、乗算部203、極性判定部204、平均値算出部205、第1差分出力部206、第1リファレンス電圧設定部207、第2増幅率調整部211、第2差分出力部212、三角波生成部213、PWM生成部214、セクタ部215、第3増幅率調整部216、第3差分出力部217、異常判定部218、第2リファレンス電圧設定部221、第4差分出力部222、周波数変調部223、および、矩形パルス生成部224を備える。これら各部は、ハードウェアで実現しても良いし、ソフトウェアで実現しても良い。例えば、上記各部の一部又は全部は、DSPにより実現しても良い。

10

#### 【0041】

絶対値変換部201は、入力信号を絶対値化した信号を出力する。絶対値変換部201は、交流電圧検出部101の検出信号(交流電源Vacによる印加電圧の検出値)VS1を入力し、入力した電源電圧値を絶対値化する。絶対値変換部201は、例えば、検出信号VS1が-1.41であれば、+1.41を出力する。絶対値変換部201は、絶対値化した電源電圧の値を第1増幅率調整部202へ供給する。

#### 【0042】

第1増幅率調整部202は、絶対値変換部201により絶対値化した電源電圧の値を第1増幅率で調整する。第1増幅率調整部202は、例えば、1.41という入力値(電源電圧の値)を0.9という値に変換する。第1増幅率調整部202は、第1増幅率で調整した値を乗算部203へ供給する。

20

#### 【0043】

また、交流電圧検出部101の検出信号(電源電圧の検出値)VS1は、極性判定部204にも入力する。極性判定部204は、交流電源Vacからの電源電圧の値が正であるか負であるかを判定する。極性判定部204は、極性の判定結果を示す信号をセクタ部215へ供給する。極性判定部204は、例えば、電源電圧の値が正であれば「1」をセクタ部215へ出力し、負であれば「0」をセクタ部215へ出力する。すなわち、極性判定部204は、交流電源Vacの交流電圧の周波数(例えば、50Hz)に同期して「1」と「0」を交互に出力する。

#### 【0044】

30

平均値算出部205は、昇圧検出部103の検出信号(第1キャパシタC1の電圧の検出値)VS2を入力する。昇圧検出部103は、第1キャパシタ(昇圧キャパシタ)C1の両端における電圧の値を検出信号VS2として検出する。第1キャパシタC1の電圧は、交流電源の周波数(例えば50Hz)の位相に対してわずかに変動する。平均値算出部205は、電源電圧の周波数の1周期分の電圧の平均値を算出する。平均値算出部205は、算出した平均値を第1差分出力部206へ供給する。

#### 【0045】

第1差分出力部206は、平均値算出部205が算出する平均値と第1リファレンス電圧設定部207が設定するリファレンス電圧の値との差分値を出力する。第1リファレンス電圧設定部207が設定するリファレンス電圧は、第1キャパシタC1の電圧(昇圧電圧)の目標値である。第1差分出力部206は、算出した差分値を乗算部203へ供給する。

40

#### 【0046】

乗算部203は、第1増幅率調整部202からの調整値と第1差分出力部206からの差分値とを乗算した値を出力する。乗算部203は、乗算結果を第2差分出力部212へ供給する。すなわち、乗算部203は、入力電圧(正弦波)の全波整流波形に対して相似形の電流目標値を生成する。乗算部203は、第1差分出力部206からの差分値によって電流目標値を増減する。例えば、昇圧電圧が高い場合、乗算部203は、乗算量を減らして目標電流値を少な目に設定する。昇圧電圧が低い場合、乗算部203は、乗算量を増やして目標電流値を多くする。このようなフィードバック制御ループを制御部120は実

50

現する。これにより、昇圧電圧は常に一定に保たれる。

【 0 0 4 7 】

また、第 1 電流検出部 1 0 2 の検出信号（回路電流の検出値）I S 1 は、第 2 増幅率調整部 2 1 1 に入力される。第 2 増幅率調整部 2 1 1 は、電流値 I S 1 を入力し、入力した電流値 I S 1 を第 2 増幅率で調整する。第 2 増幅率調整部 2 1 1 は、第 2 増幅率で電流値 I S 1 を調整した調整値を第 2 差分出力部 2 1 2 と第 3 差分出力部 2 1 7 とへ供給する。

【 0 0 4 8 】

第 2 差分出力部 2 1 2 は、乗算部 2 0 3 からの入力値と第 2 増幅率調整部 2 1 1 からの調整値との差分を出力する。第 2 差分出力部 2 1 2 は、差分値を P W M 生成部 2 1 4 へ供給する。言い換えると、第 2 差分出力部 2 1 2 は、乗算部 2 0 3 が作成した目標電流値と第 2 増幅率調整部 9 0 7 で電流 I S 1 をレベル調整した信号とを比較し、その比較結果を P W M 生成部へ出力する。

【 0 0 4 9 】

三角波生成部 2 1 3 は、P W M 制御のキャリア信号となる三角波を生成する。三角波生成部 2 1 3 は、最大値 1、かつ、最小値 - 1 の範囲で、所定の周波数の三角波を生成する。三角波生成部 2 1 3 が生成する三角波の周波数は、例えば 2 0 k H z などである。三角波生成部 2 1 3 は、生成した三角波を P W M 生成部 2 1 4 へ出力する。

【 0 0 5 0 】

P W M 生成部 2 1 4 は、第 2 差分出力部 2 1 2 からの出力値と三角波生成部 2 1 3 からの三角波とにより P W M 信号を生成する。P W M 生成部 2 1 4 は、P W M 閾値とする第 2 差分出力部 2 1 2 からの出力値と三角波生成部 2 1 3 が生成する三角波との大小比較により可変パルス幅の P W M 信号を生成する。例えば、P W M 生成部 2 1 4 は、三角波の大きさが第 2 差分出力部 2 1 2 からの出力値よりも大きい場合に P W M 信号を H レベル（1）とする。また、P W M 生成部 2 1 4 は、三角波の大きさが第 2 差分出力部 2 1 2 からの出力値以下の場合に P W M 信号を L レベル（0）とする。P W M 生成部 2 1 4 は、生成した P W M 信号をセクタ部 2 1 5 へ供給する。

【 0 0 5 1 】

すなわち、制御部 1 2 0 は、目標電流値に対して現在の電流を比較し、目標電流値以上に流れているなら、オンのパルス幅が狭くなるように制御する、また、制御部 1 2 0 は、目標電流値より流れている電流が少ないなら、オンのパルス幅を広げるように制御する。これにより、制御部 1 2 0 は、常に目標電流値と同じ値で同じ正弦波の回路電流が流れるように制御する P W M 信号を生成できる。

【 0 0 5 2 】

セクタ部 2 1 5 は、極性判定部 2 0 4 の出力値に応じて、P W M 信号の出力先を選択する。例えば、セクタ部 2 1 5 は、極性判定部 2 0 4 の出力値が 1 の場合、P W M 生成部 3 5 の出力を P 2 として出力する。また、セクタ部 2 1 5 は、極性判定部 2 0 4 の出力値が 0 の場合、P W M 生成部 3 5 の出力を P 1 として出力する。

【 0 0 5 3 】

負荷電圧検出部 1 0 5 の検出信号（負荷電圧の検出値）V S 3 は、第 4 差分出力部 2 2 へ入力される。第 4 差分出力部 2 2 2 は、負荷電圧の検出値 V S 3 と第 2 リファレンス電圧設定部 2 2 1 が設定するリファレンス電圧の値との差分値を出力する。第 4 差分出力部 2 2 2 は、算出した差分値を周波数変調部 2 2 3 へ供給する。

【 0 0 5 4 】

周波数変調部 2 2 3 は、周波数を調整したパルスを矩形パルス生成部 2 2 4 へ入力する。例えば、負荷にかかる電圧（負荷電圧の検出値）V S 3 が高い場合、周波数変調部 2 2 3 は、駆動パルスの周波数を上げるように作用する。また、負荷にかかる電圧（負荷電圧の検出値）V S 3 が低い場合、周波数変調部 2 2 3 は、駆動パルスの周波数を下げるように作用する。矩形パルス生成部 2 2 4 は、周波数変調部 2 2 3 が周波数を調整した矩形のパルスを駆動パルス P 3、P 4 として出力する。矩形パルス生成部 2 2 4 は、同一周波数で、かつ、逆相になるパルス信号としての駆動パルス P 3 と駆動パルス P 4 とを出力する

10

20

30

40

50

。

## 【 0 0 5 5 】

また、第2電流検出部104の検出信号（回路電流の検出値）IS2は、第3増幅率調整部216に入力される。第3増幅率調整部216は、電流値IS2を入力し、入力した電流値IS2を第3増幅率で調整する。第3増幅率調整部216は、第3増幅率で調整した調整値を第3差分出力部217へ供給する。

## 【 0 0 5 6 】

第3差分出力部217は、第2増幅率調整部211で電流値IS1を調整した調整値と第3増幅率調整部216で電流値IS2を調整した調整値との差分値を出力する。第3差分出力部217は、差分値を異常判定部218へ供給する。また、周波数変調部223は、周波数を調整したパルス信号を異常判定部218へ供給する。

10

## 【 0 0 5 7 】

異常判定部218は、電流値IS1を調整した調整値と電流値IS2を調整した調整値との差分値と、周波数変調部223からのパルス信号とを入力する。異常判定部218は、周波数変調部223からのパルス信号（駆動パルスP3、P4のパルス）がオフからオンに切り替わるタイミングを判定タイミングとして検出する。異常判定部218は、上記判定タイミングにおいて差分値が異常か否かを判定する。

異常判定部218は、上記判定タイミングにおいて、第3差分出力部217の差分値がIS1の絶対値（第1電流絶対値）< IS2の絶対値（第2電流絶対値）を示す値であれば、正常と判断する。つまり、異常判定部218は、駆動パルスP3、P4がオフからオンに切り替わるときに、IS1の絶対値< IS2の絶対値であれば、右側回路の電流がZVS条件を満たす正常状態と判断する。

20

## 【 0 0 5 8 】

例えば、異常判定部218は、駆動パルスP3、P4がオフからオンに切り替わる時に、電圧VS1が正であれば（IS1及びIS2が正の値であれば）、IS1（第1電流検出値）< IS2（第2電流検出値）なら正常と判断する。また、異常判定部218は、駆動パルスP3、P4がオフからオンに切り替わる時に、電圧VS1が負であれば（IS1及びIS2が正の値であれば）、IS1（第1電流検出値）> IS2（第2電流検出値）なら正常と判断する。

## 【 0 0 5 9 】

すなわち、異常判定部218は、駆動パルスP3又はP4がオフからオンに切り替わる時に、IS1の絶対値（第1電流絶対値）> IS2の絶対値（第2電流絶対値）であれば、右側回路の電流がZVS条件を満たしていないため、異常有りと判定する。ZVS条件を満たしていない場合、スイッチS3、S4は発熱する。このため、ZVS条件を満たさない状態で継続してスイッチS3、S4を駆動させると、FETなどのスイッチS3、S4は破損する可能性がある。このため、制御部120は、異常判定部218が異常と判断した場合には、各スイッチS1～S4は停止させる。

30

## 【 0 0 6 0 】

ただし、ZVS条件を満たさない状態が数回であればスイッチS3、S4等のハードウェアは正常に動作する（熱的に耐えうる）。このため、異常判定部218は、ZVS条件の不成立の連続発生回数が所定回数までは異常なしと判定し、所定回数以上となった場合に異常有りと判定するようにしても良い。

40

## 【 0 0 6 1 】

異常判定部218は、異常有りと判定した場合、異常有りを示す信号をセクタ部215と矩形パルス生成部224とに供給する。セクタ部215は、異常判定部218から異常有りを示す信号を受信すると、PWM信号の出力を停止する。例えば、セクタ部215は、異常判定部218の出力値が1の場合はPWM信号（駆動パルスP1及びP2）の出力を停止し、異常判定部218の出力値が0の場合はPWM信号の出力を実行する。

## 【 0 0 6 2 】

また、矩形パルス生成部224は、異常判定部218から異常有りを示す信号を受信す

50

ると、駆動パルス P 3 及び P 4 の出力を停止する。例えば、矩形パルス生成部 2 2 4 は、異常判定部 2 1 8 の出力値が 1 の場合は駆動パルス P 3 及び P 4 の出力を停止し、異常判定部 2 1 8 の出力値が 0 の場合は P W M 信号の出力を実行する。

これにより、異常判定部 2 1 8 が異常と判定した場合、駆動パルス P 1 ~ P 4 の全ての出力が停止し、スイッチ S 1 ~ S 4 の駆動が停止する。この結果として、電力変換装置の回路の破損などを防止することができる。

#### 【 0 0 6 3 】

上記のように、第 1 実施形態に係る電力変換装置は、第 1、2、3 及び 4 スwitch と第 1 キャパシタとにより構成する H ブリッジの入力側に交流電源と第 1 インダクタとを直列接続し、H ブリッジの出力側に負荷回路と第 2 キャパシタと第 2 インダクタとを直列接続する回路において、無効電流経路としての直列接続した第 3 キャパシタ及び第 3 インダクタを前記第 2 キャパシタと前記第 2 インダクタと前記負荷回路とに並列に接続する。

10

#### 【 0 0 6 4 】

これにより、実施形態に係る電力変換装置によれば、交流電源の電圧値が変動する場合であっても無効電流経路によって Z V S を保証できる。この結果として、変換効率向上と電流高調波の抑制機能とを安価な方法で実現でき、交流電源の電圧値に対する許容範囲の広い電力変換装置を提供できる。

#### 【 0 0 6 5 】

すなわち、第 1 実施形態によれば、交流電源の電圧値が低いときでも高効率スイッチング条件で動作させることができる。この結果、第 1 実施形態によれば、低コスト化又は小型化に寄与する簡素な回路構成で高効率の複数種類の電圧値に対応した電力変換装置（例えば、1 0 0 V、2 0 0 V 兼用の電力変換装置）を提供できる。

20

#### 【 0 0 6 6 】

また、第 1 実施形態に係る電力変換装置は、第 3 又は第 4 スwitch をオンするタイミングで、交流電源を流れる第 1 電流 I S 1 と右側回路を流れる第 2 電流 I S 2 との実測値により Z V S が成立するか否かを判断する。Z V S が不成立であると判断した場合には異常と判定し、第 1、2、3 及び 4 スwitch の駆動を停止させる機能を有する。これにより、実運用において Z V S を保証できない状況で使用されたとしても、電力変換装置を保護することができる。

#### 【 0 0 6 7 】

30

また、第 1 実施形態に係る電力変換装置は、第 3 又は第 4 スwitch をオンするタイミングで Z V S が不成立であると判断した回数が連続して所定回数以上となった場合に異常と判定するようにしても良い。これにより、上述の効果に加えて、突発的に Z V S の不成立が起きても即座に各スswitch を停止させことなく、回路に不具合が生じない範囲で電力変換装置を動作させることができる。

#### 【 0 0 6 8 】

（第 2 実施形態）

次に、第 2 実施形態について説明する。

第 2 実施形態に係る電力変換装置は、第 1 実施形態で説明した電力変換装置 1 0 に無効電流経路をオンオフする構成を追加したものである。すなわち、第 2 実施形態に係る電力変換装置は、無効電流経路をオンオフする以外の構成は第 1 実施形態で説明した電力変換装置と同様な構成で実現できる。

40

#### 【 0 0 6 9 】

図 7 は、第 2 実施形態に係る電力変換装置 3 0 0 の構成例を示す図である。

図 7 に示す電力変換装置 3 0 0 の電力変換回路 3 1 0 は、図 1 に示す電力変換装置 1 0 0 の電力変換回路 1 1 0 にスswitch S 5 を追加した構成を有する。また、電力変換装置 3 0 0 の制御部 3 2 0 は、第 1 実施形態で説明した電力変換装置 1 0 0 の制御部 1 2 0 と同様な制御に加えて、スswitch S 5 のオンオフを制御する。なお、図 7 に示す構成において、図 1 に示す構成と同様なものについては同一箇所に同一符号を付して詳細な説明を省略するものとする。

50

## 【 0 0 7 0 】

スイッチ S 5 は、例えば、リレースイッチにより構成する。スイッチ S 5 は、図 7 に示すように、無効電流経路としての第 3 キャパシタ C 3 と第 3 インダクタ L 3 とに直列に接続する。従って、スイッチ S 5 がオフすると、無効電流経路が遮断される。制御部 3 2 0 は、スイッチ S 5 にオフ信号を供給することにより無効電流経路を遮断する。

## 【 0 0 7 1 】

無効電流経路を流れる電流は、負荷駆動に寄与しない無効電流である。この無効電流が大きければ大きいほど、電力損失が大きくなる。一般に、導体での導通損 W は、無効電流 I と、L 素子及び C 素子に内在する R 成分とを用いて、 $W = I^2 \times R$  により表せられる。 $W = I^2 \times R$  によれば、無効電流 I が多いほど、その 2 乗で電力損失 W が増えることになる。従って、無効電流を必要最小限にすることにより、効率を高めることができる。

10

## 【 0 0 7 2 】

スイッチ S 5 をオフして無効電流経路 ( C 3 及び L 3 の経路 ) を遮断すると、電力変換装置 3 0 0 は、右側回路の電流が C 2、L 2、負荷回路 3 0 の経路だけとなる。これは、交流電源 V a c の電圧 V S 1 の実効値 ( 入力電圧実効値 ) が 2 0 0 V の場合、スイッチ S 5 をオフすると、電力変換装置 3 0 0 の回路における各部の波形は、図 2 に示す波形となることを意味する。図 2 に示す波形は、Z V S マージンを適正に保つことにより無効電流による損失をなくし、2 0 0 V の交流電源に接続した場合に効率のよい電力変換を実現できることを示す。

## 【 0 0 7 3 】

20

ただし、電力変換回路 3 1 0 は、交流電源 V a c の入力電圧実効値が 1 0 0 V である場合、図 3 に示すように、Z V S マージンを適正に保つことができない。交流電源 V a c が 1 0 0 V である場合、電力変換装置 3 0 0 は、スイッチ S 5 をオンして無効電流経路を有効にすることで図 4 に示す動作が実現でき、Z V S マージンを保てる。

## 【 0 0 7 4 】

すなわち、電力変換回路 3 0 0 は、交流電源 V a c の入力電圧実効値に応じてスイッチ S 5 をオンオフすることで、種々の交流電源の電圧に対応した効率の良い電力変換を実現できる。電力変換装置 3 0 0 の制御部 3 2 0 は、交流電源 V a c の入力電圧実効値に応じてスイッチ S 5 をオンオフする制御機能を有する。

## 【 0 0 7 5 】

30

図 8 は、第 2 実施形態に係る電力変換装置 3 0 0 の制御部 3 2 0 の構成例を示すブロック図である。

図 8 に示すように、電力変換装置 3 0 0 の制御部 3 2 0 は、図 6 に示す第 1 実施形態で説明した電力変換装置 1 0 0 の制御部 1 2 0 に電圧区分判定部 4 0 1 を追加した構成を有する。なお、図 8 に示す構成において、図 6 に示す構成と同様なものについては同一箇所に同一符号を付して詳細な説明を省略するものとする。

## 【 0 0 7 6 】

電圧区分判定部 4 0 1 は、交流電圧検出部 1 0 1 が検出する交流電源 V a c から印加される電圧 V S 1 の実効値 ( 入力電圧実効値 ) によりスイッチ S 5 のオンオフを判定する。電圧区分判定部 4 0 1 は、交流電源 V a c の入力電圧実効値が無効電流経路の不要な値であるか否かによりスイッチ S 5 をオフするか否かを判定する。電圧区分判定部 4 0 1 は、電圧値 V S 1 によりスイッチ S 5 をオフすると判定した場合にはスイッチ S 5 にオフを指示する制御信号を出力する。例えば、交流電源 V a c の入力電圧実効値が 2 0 0 V である場合、電圧区分判定部 4 0 1 は、スイッチ S 5 をオフさせる制御信号を出力し、スイッチ S 5 をオフの状態に保持する。また、交流電源 V a c の入力電圧実効値が 1 0 0 V であると検知した場合、電圧区分判定部 4 0 1 は、スイッチ S 5 をオンのままとする。

40

## 【 0 0 7 7 】

また、交流電源 V a c の電圧値 V S 1 の実効値が想定する電圧値よりも低い場合に Z V S が不成立となる事象が発生するものと考えられる。このため、電圧区分判定部 4 0 1 は、交流電源 V a c の入力電圧実効値が所定の閾値以上か否かによりスイッチ S 5 をオフす

50

るかオンするかを判定するようにして良い。電圧区分判定部401は、交流電源V<sub>ac</sub>の入力電圧実効値が所定閾値以上の場合にはスイッチS5をオフに保持し、交流電源V<sub>ac</sub>の入力電圧実効値が所定閾値未満である場合にはスイッチS5をオンに保持する。

#### 【0078】

図9は、第2実施形態に係る電力変換装置の変形例を示す。

図9に示す電力変換装置500は、インバータ回路を応用して絶縁の直流電圧を発生させる回路を含む。電力変換装置500は、例えば、スイッチング電源に応用できる。

電力変換装置500の電力変換回路510は、図7に示す電力変換装置300の電力変換回路310の構成に加えて、トランスT、ダイオードD1、D2、第4キャパシタC3を有する。また、電力変換装置500は、制御部320に代えて制御部520を有する。電力変換装置500において、第2キャパシタC2、第2インダクタL2、トランスT、ダイオードD1、D2、第4キャパシタC3、および、負荷電圧検出部105は、LLC回路511を構成する。

なお、図9において、図7に示す回路と同様な構成については、同一箇所に同一符号を付して詳細な説明を省略するものとする。

#### 【0079】

第2キャパシタC2と第2インダクタL2とトランスT1の1次巻線Tpとは、スイッチS2のドレインとソースとの間に、直列に接続する。トランスT1の2次巻線Tsは、中央タップのある巻線Ts1、Ts2で構成する。ダイオードD1及びD2は、それぞれ巻線Ts1、Ts2に流れる電流を交互に整流する向きに接続する。第3キャパシタC3は、ダイオードD1及びD2により整流した電流を蓄える。第4キャパシタC4は、両端を負荷回路30に接続する。

#### 【0080】

負荷電圧検出部105は、第4キャパシタC4の両端電圧としての出力電圧（負荷電圧）VS3を検出する。なお、負荷電圧検出部105は、負荷回路30への出力状況を検出できるものであれば良い。例えば、負荷電圧検出部105は、電流を検出するものに置き換えても良いし、電力を検出するものに置き換えても良い。

#### 【0081】

電力変換装置500は、トランスTの巻数比を調整することにより、出力電圧を任意に変えることができる。例えば、第1キャパシタC1の両端電圧が400Vである場合、トランスTの1次巻線Tpに対して2次巻線Tsの比を十分に小さくすると、例えば24V出力を取り出すことができる。出力電圧にはリップル分が含まれる。このため、精密なレギュレーションが必要な場合、負荷電圧検出部105の検出信号VS3を制御部520にフィードバックする。出力電圧の値としての検出信号VS3をフィードバックすることにより、制御部520は、出力電圧を安定化する制御が可能となる。

#### 【0082】

なお、図9に示すようなLLC回路511は、図1に示すような第1実施形態に係る電力変換装置100の回路に設けても良い。電力変換装置100にLLC回路を設けた場合も、LLC回路は、上述したような動作が可能である。

また、上述した実施形態では、負荷回路としてLLC回路を採用した例を説明したが、負荷回路は、これに限定するものではない。負荷回路は、高周波電圧を利用して電力を伝達するものであれば何でもよい。

#### 【0083】

また、上記第1及び第2実施形態の説明は一例を示したものであって、上述した構成に限定するものではない。

例えば、PWM生成方法として三角波を用いた場合を説明したが、この方法に限定するものではなく、例えば鋸波を用いて生成してもかまわない。

また、入力電流目標値として交流電源電圧を正弦波と見立ててこれに相似形の電流になるような制御論理を記載したが、これに限るものではなく、例えば制御ブロック内部で独自に基準正弦波を生成してもよい。

また、上述の実施形態においては、スイッチＳ３、Ｓ４の駆動信号は周波数変調により生成するものとして説明したが、周波数変調にさらに若干のパルス幅変調を加味してもよい。例えば、Ｕ点の平均電圧が高い場合にはＶ点の平均電圧が下がるように時比率を変動させると、交流電源の電圧に対する許容範囲をより広くできる。

#### 【００８４】

また、第２実施形態に係る電力変換装置は、上記第１実施形態に係る電力変換装置の機能に加えて、さらに、無効電流経路をオンオフする遮断スイッチを有し、接続された交流電源の電圧値に応じて遮断スイッチをオンオフする。これにより、第２実施形態に係る電力変換装置によれば、交流電源の電圧値に応じて無効電流経路をオンオフすることができ、交流電源の電圧値に適した効率の良い動作を実現できる。

10

#### 【００８５】

すなわち、第２実施形態によれば、交流電源の電圧値が想定する電圧値（例えば２００Ｖ）より低い場合には無効電流経路によりＺＶＳを保証した高効率スイッチング条件で動作できる。さらに、第２実施形態によれば、交流電源の電圧値が想定する電圧値である場合には無効電流経路を遮断することによりさらに高効率で動作できる。これらの結果、第２実施形態によれば、低コスト化又は小型化に寄与する簡素な回路構成で高効率の複数種類の電圧値に対応した電力変換装置（例えば、１００Ｖ、２００Ｖ兼用の電力変換装置）を提供できる。

#### 【００８６】

上述した実施形態によれば、電力変換装置は、交流電力を別の電圧の直流電力に変換する電力変換回路と制御手段で構成する。制御手段は、電力変換回路を流れる回路電流と交流電源の電圧とに基づいて、パルス信号を第１スイッチと第２スイッチとに交流電源電圧極性に応じて交互にパルス幅変調制御する。同時に、制御手段は、第３スイッチと第４スイッチとを周波数変調制御する。さらに、得られた周波数変調後の矩形電圧をもとに動作する負荷回路と無効電流が流れる経路を設け、第３および第４スイッチはＺＶＳ動作する。

20

#### 【００８７】

これにより、実施形態に係る電力変換装置は、高効率の電力変換ができる。この結果として、本実施形態に係る電力変換装置は、簡素な回路構成で交流電源から電力を取り出し絶縁された負荷へ電力を供給でき、さらに、変換効率向上と電流高調波抑制機能の両立を図ることができる。

30

#### 【００８８】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

#### 【符号の説明】

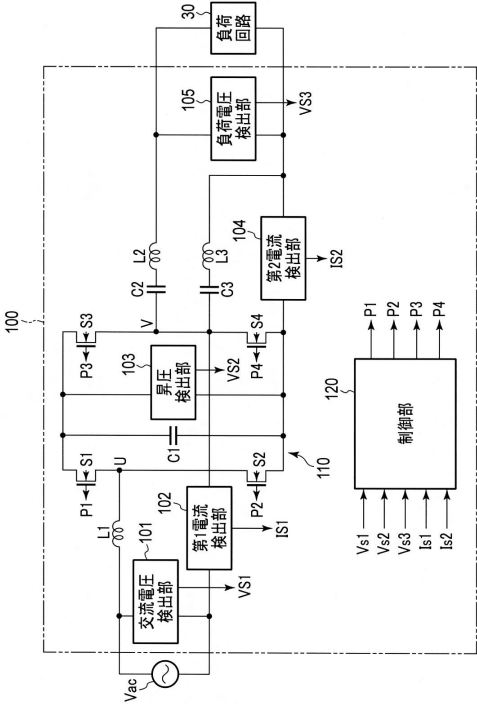
#### 【００８９】

１００、３００、５００…電力変換装置、１１０、３１０、５１０…電力変換回路、１２０、３２０、５２０…制御部、Ｃ１…第１キャパシタ、Ｃ２…第２キャパシタ、Ｃ３…第３キャパシタ、Ｃ４…第４キャパシタ、Ｌ１…第１インダクタ、Ｌ２…第２インダクタ、Ｌ３…第３インダクタ、Ｓ１…第１スイッチ、Ｓ２…第２スイッチ、Ｓ３…第３スイッチ、Ｓ４…第４スイッチ、Ｓ５…第５スイッチ（遮断スイッチ）、Ｔ…トランス、Ｔ<sub>p</sub>…１次巻線、Ｔ<sub>s</sub>…２次巻線。

40

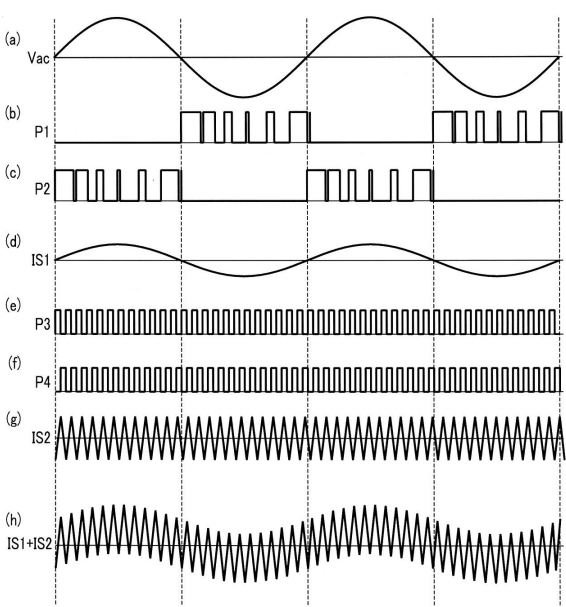
【図 1】

図1



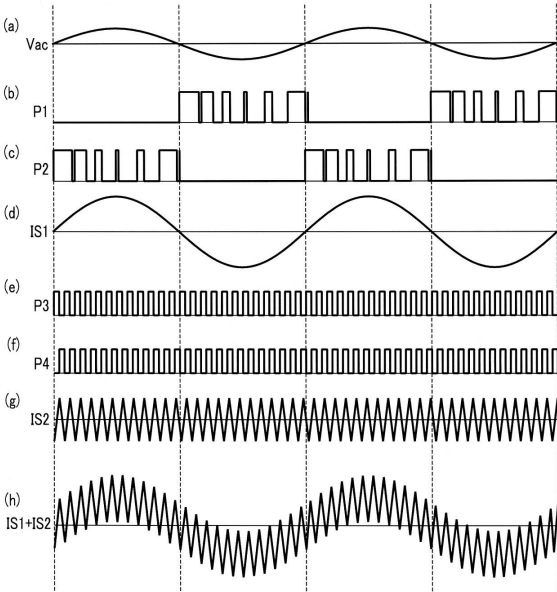
【図 2】

図2



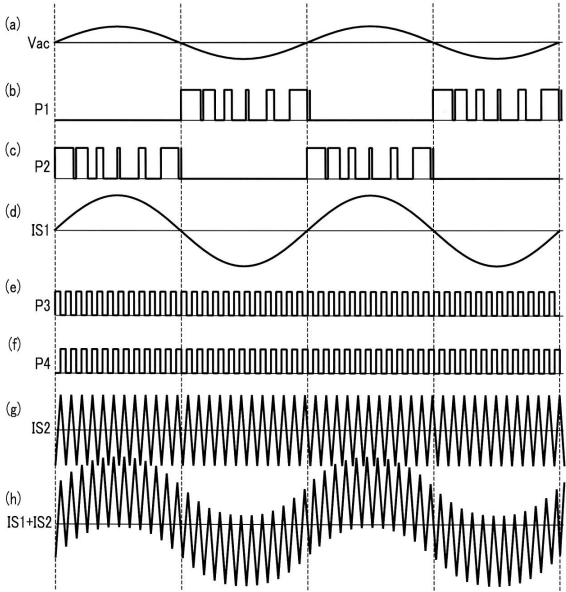
【図 3】

図3



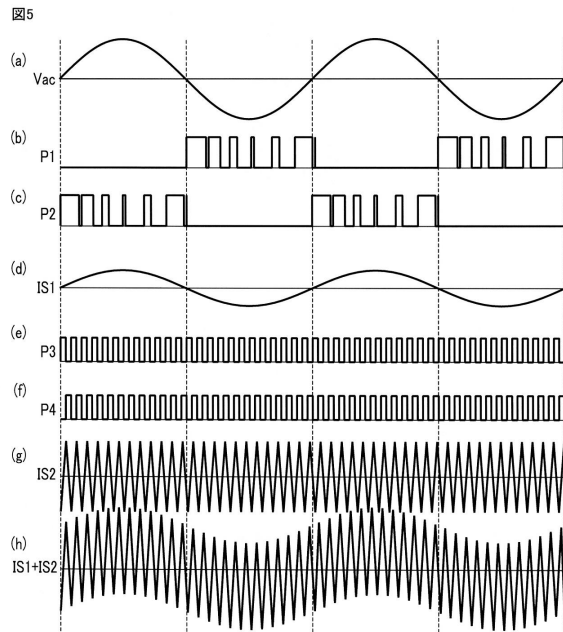
【図 4】

図4

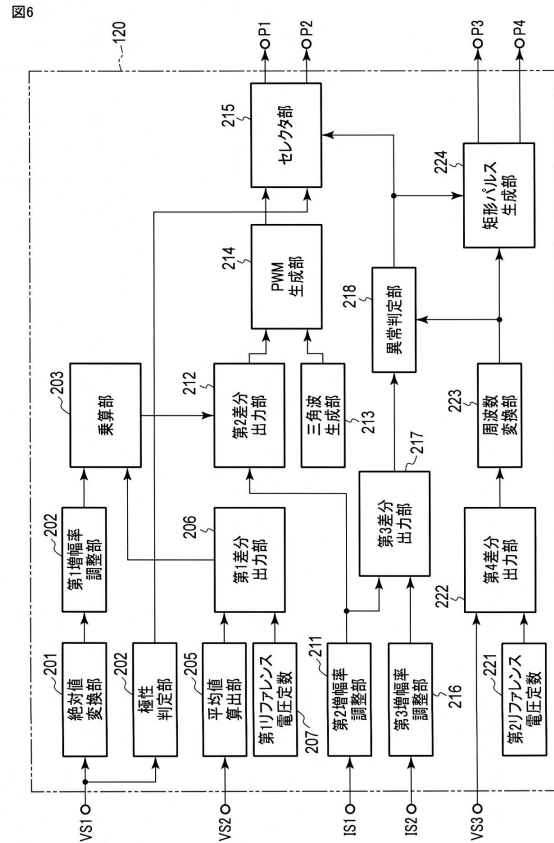




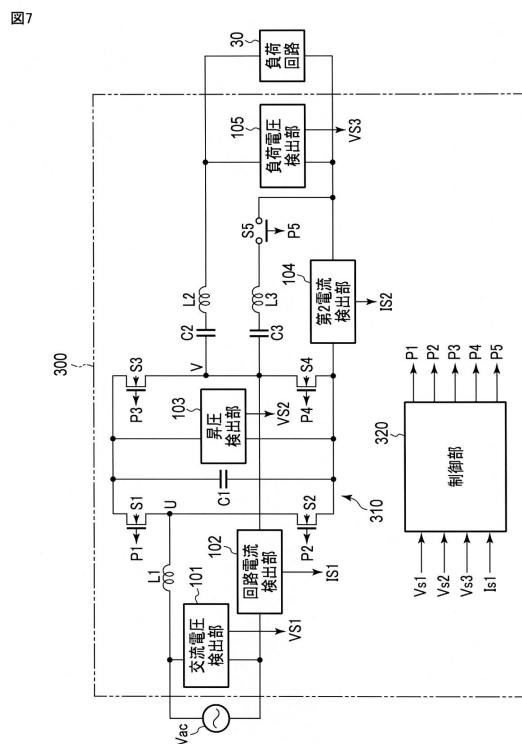
【 図 5 】



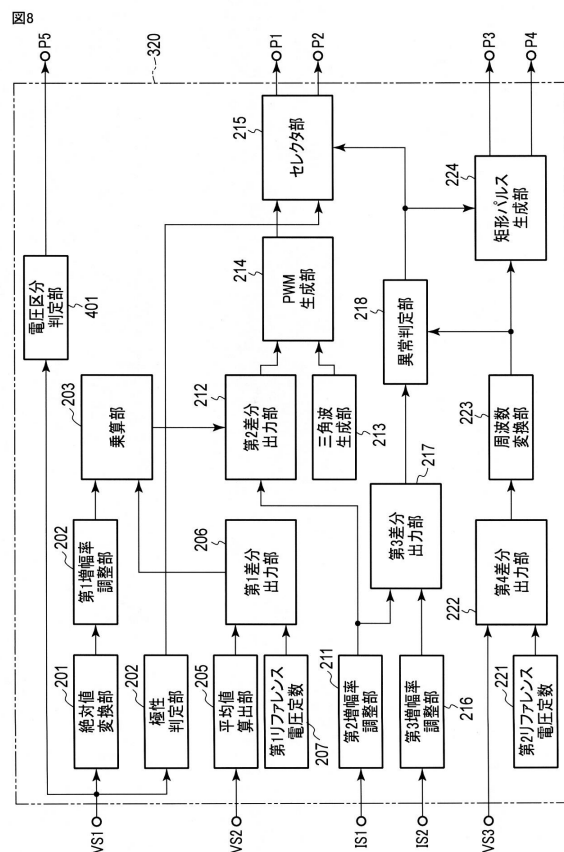
【 図 6 】



【 図 7 】

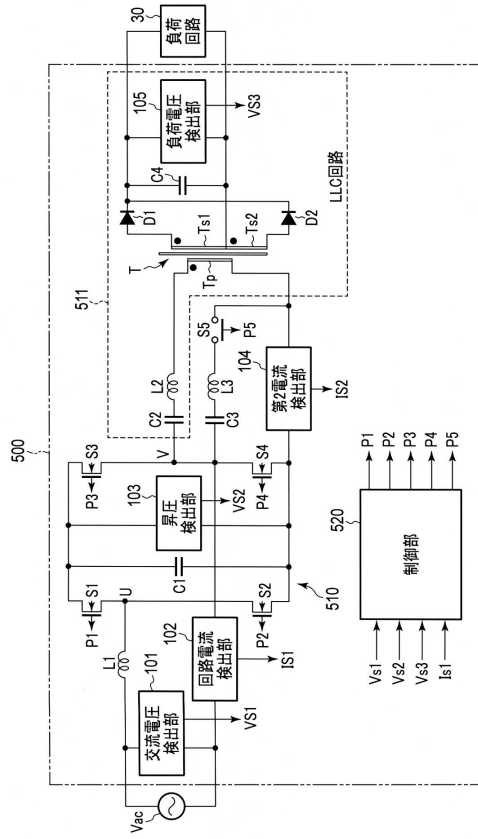


【 圖 8 】



【図9】

図9



## フロントページの続き

- (74)代理人 100124394  
弁理士 佐藤 立志
- (74)代理人 100112807  
弁理士 岡田 貴志
- (74)代理人 100111073  
弁理士 堀内 美保子
- (73)特許権者 598076591  
東芝インフラシステムズ株式会社  
神奈川県川崎市幸区堀川町7番地34
- (74)代理人 100108855  
弁理士 蔵田 昌俊
- (74)代理人 100103034  
弁理士 野河 信久
- (74)代理人 100075672  
弁理士 峰 隆司
- (74)代理人 100153051  
弁理士 河野 直樹
- (74)代理人 100189913  
弁理士 鷗飼 健
- (72)発明者 宇佐美 豊  
東京都品川区大崎一丁目1番1号 東芝テック株式会社内
- (72)発明者 日下 豊康  
東京都品川区大崎一丁目1番1号 東芝テック株式会社内
- (72)発明者 前川 佐理  
東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 玉田 俊介  
東京都港区芝浦一丁目1番1号 株式会社東芝内

審査官 麻生 哲朗

- (56)参考文献 国際公開第2013/099918(WO, A1)  
特開2011-259560(JP, A)  
特開昭59-061474(JP, A)  
特開2004-040942(JP, A)  
特開2011-244583(JP, A)  
特開2004-178162(JP, A)  
特開2011-217566(JP, A)  
国際公開第2014/114481(WO, A1)  
特表2016-504010(JP, A)  
特開2012-114999(JP, A)

- (58)調査した分野(Int.Cl., DB名)  
H02M 5/458