

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2012-530991

(P2012-530991A)

(43) 公表日 平成24年12月6日 (2012.12.6)

(51) Int.Cl.	F I	テーマコード (参考)
G 0 6 F 12/06 (2006.01)	G 0 6 F 12/06 5 2 0 A	5 B 0 6 0
G 0 6 F 12/00 (2006.01)	G 0 6 F 12/00 5 9 7 U	

審査請求 未請求 予備審査請求 未請求 (全 12 頁)

(21) 出願番号 特願2012-516639 (P2012-516639) (86) (22) 出願日 平成22年6月15日 (2010.6.15) (85) 翻訳文提出日 平成24年2月27日 (2012.2.27) (86) 国際出願番号 PCT/EP2010/058375 (87) 国際公開番号 W02010/149538 (87) 国際公開日 平成22年12月29日 (2010.12.29) (31) 優先権主張番号 09305609.1 (32) 優先日 平成21年6月26日 (2009.6.26) (33) 優先権主張国 欧州特許庁 (EP)	(71) 出願人 501263810 トムソン ライセンシング Thomson Licensing フランス国, 92130 イッシー レ ムーリノー, ル ジヤンヌ ダルク, 1-5 1-5, rue Jeanne d' A rc, 92130 ISSY LES MOULINEAUX, France (74) 代理人 110001243 特許業務法人 谷・阿部特許事務所 (72) 発明者 マルコ ゲオルギ ドイツ 30855 ランゲンハーゲン カロリーネ-ヘルシェルーウェグ 17 最終頁に続く
---	--

(54) 【発明の名称】 データ処理用の装置内のコンバインドメモリおよびストレージデバイス

(57) 【要約】

本発明は、中央演算処理装置 (12) および不揮発性ランダムアクセスメモリ (34) を備えるデータ処理用の装置 (10) に関する。中央演算処理装置 (12) および不揮発性ランダムアクセスメモリ (34) が、メモリバス (14、16、20、32) を介して接続される。前記装置 (10) を動作させるオペレーティングシステムに関するデータが、前記不揮発性ランダムアクセスメモリ (34) 内に少なくとも部分的に格納され、前記装置 (10) を動作させるためにオペレーティングシステムが使用するメモリは、少なくとも部分的には前記不揮発性メモリ (34) である。

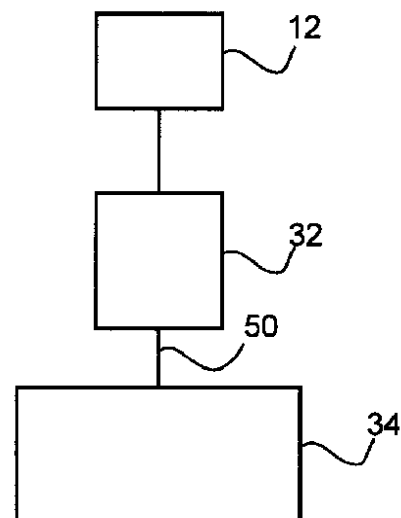


Fig. 1b)

【特許請求の範囲】**【請求項 1】**

中央演算処理装置（１２）と、不揮発性ランダムアクセスメモリを装着するためのメモリバス（１４、１６、２０、３２）とを備えるデータ処理用の装置（１０）であって、

前記装置（１０）を動作させるのに使用されるオペレーティングシステムに関するデータが、少なくとも部分的に前記不揮発性ランダムアクセスメモリ（３４）内に格納され、および、

前記装置（１０）を動作させるために前記オペレーティングシステムが使用するメモリが、少なくとも部分的に前記不揮発性ランダムアクセスメモリ（３４）である、装置（１０）。

10

【請求項 2】

前記装置（１０）が備える唯一の記録可能メモリが前記不揮発性ランダムアクセスメモリ（３４）である、請求項 1 に記載の装置（１０）。

【請求項 3】

前記不揮発性ランダムアクセスメモリ（３４）が、前記装置（１０）から物理的に着脱可能な前記装置（１０）の構成要素（４２）内に配置される、請求項 1 または 2 に記載の装置（１０）。

【請求項 4】

前記メモリバス接続（１４、１６、２０、３２）が、前記中央演算処理装置（１２）と前記不揮発性ランダムアクセスメモリ（３４）との間のピン（４４）のダイレクトワイヤ接続（５０）またはプラグ接続（４６）によって実現される、請求項 1 から 3 のうちの一項に記載の装置（１０）。

20

【請求項 5】

前記メモリバス（１４、１６、２０、３２）は P C I - E x p r e s s 接続である、請求項 4 に記載の装置（１０）。

【請求項 6】

前記不揮発性ランダムアクセスメモリ（３４）が種々の仮想セククション（３８、４０）に分割される、前記請求項のうちの一項に記載の装置（１０）。

【請求項 7】

少なくとも 1 つの仮想セククション（４０）がデータ記憶用に使用され、および、別の仮想セククション（３８）がデータを処理するための 1 次メモリとして使用される、請求項 6 に記載の装置（１０）。

30

【請求項 8】

前記仮想セククション（３８、４０）のサイズは動的に割り当て可能である、請求項 6 または 7 に記載の装置（１０）。

【請求項 9】

前記不揮発性ランダムアクセスメモリ（３８）は、相変化ランダムアクセスメモリ、磁気ランダムアクセスメモリ、強誘電体ランダムアクセスメモリ、およびナノチューブ R A M デバイスのうちの 1 つである、前記請求項のうちの一項に記載の装置（１０）。

【請求項 10】

パーソナルコンピュータ、マイクロプロセッサ、組込みプラットフォーム、セットトップボックス、およびメディアレコーダのうちの 1 つである、前記請求項のうちの一項に記載の装置（１０）。

40

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、中央演算処理装置および不揮発性ランダムアクセスメモリを備えるデータ処理用の装置に関する。

【背景技術】**【0002】**

50

図 4 を参照すると、データ処理用の装置 10、特にコンピュータシステム、ホームエンターテインメントデバイスなどの典型的なアーキテクチャが示されている。以下では CPU と呼ぶ中央演算処理装置 12 が、フロントサイドバス 14 を介してノースブリッジ 16 に接続される。RAM と呼ばれるランダムアクセスメモリ 18 がノースブリッジ 16 に接続される。ノースブリッジ 16 およびサウスブリッジ 20 が、図 4 に示す、データ処理用の装置 10 のバスシステムを構築する。ノースブリッジ 16 とサウスブリッジ 20 が、例えばダイレクトメディアインターフェース 22 を介して接続される。データストレージデバイス 24、例えばハードディスクなどが、S - ATA インターフェース 26 を介してサウスブリッジ 20 に接続される。さらに、いくつかの USB ポート 28 および PCI スロット 30 がサウスブリッジ 20 に接続される。

10

【0003】

通常、標準的なランダムアクセスメモリデバイス (RAM)、例えば SDRAM (synchronous dynamic random access memory) または DDR - SDRAM、DDRAM (double data rate synchronous dynamic random access memory) デバイスがランダムアクセスメモリ 18 として使用される。これらのデバイスは高速のデータ転送レートを実現する。しかし、これらのメモリは揮発性メモリであり、記憶容量がいくぶん限定される。一方、データストレージデバイス 24、例えば従来型ハードディスクドライブまたはフラッシュメモリデバイスの提供するデータ転送レートは低い、不揮発性であり、大記憶容量を有する。

20

【0004】

図 4 に示すようなシステムアーキテクチャを有するマシン上で動作するオペレーティングシステムの起動シーケンス (ブーティング) の間に、データストレージデバイス 24 上に通常は格納されるオペレーティングシステムに関するデータをこのデバイスから読み取らなければならない、サウスブリッジ 20 およびノースブリッジ 16 を介してランダムアクセスメモリ 18 にコピーしなければならない。データストレージデバイス 24 のデータ転送レートが限定され、データがランダムアクセスメモリ 18 に達するまでの経路が長いために、そのような装置のブーティングに数分かかることがある。そのようなシステムをシャットダウンすべき場合に同じ課題が生じる。CPU 12 によって現在処理中のデータがランダムアクセスメモリ 18 に格納され、パワーダウンによってデータを失わないために、データをデータストレージデバイス 24 にコピーしなければならない。別の課題は、例えば停電による突然の電力喪失である。揮発性ランダムアクセスメモリ 18 に格納されたすべてのデータが失われ、オペレーティングシステムが不定の状況で停止し、それぞれのシステムの次のブートアップ時に、時間のかかる電力障害リスタート手順が必要となる。

30

【0005】

フラッシュメモリ構成からコードを直接実行するデバイス、方法、およびシステムが開示されている (例えば、特許文献 1 参照)。このシステムは、バスシステムを介して CPU および RAM と通信するフラッシュベースのユニットを備える。コードを実行するために、CPU は RAM からコードを読み取るが、コードはフラッシュベースのユニットに格納される。このフラッシュベースのユニットは、フラッシュメモリと直接通信する揮発性メモリ構成要素を特徴とする点で既知のユニットとは異なる。

40

【0006】

別のデータストレージデバイスが知られている (例えば、特許文献 2 参照)。開示されたデバイスは、コントローラ、FeRAM ユニット、およびフラッシュメモリユニットを備える。高データ転送レートを提供する FeRAM に着信データを格納することにより、データ転送レートの向上を達成することができる。後で、コントローラが、はるかに大きいデータ容量を提供するフラッシュメモリユニットにデータをシフトしている。

【0007】

大きな RAM ストレージを提供することによってコンピュータシステムのブーティング速度を向上させることができるが (例えば、特許文献 3 参照)、RAM 用の別々の電源が

50

必要となる。

【先行技術文献】

【特許文献】

【0008】

【特許文献1】米国特許出願公開第2003/0028708 A1号明細書

【特許文献2】米国特許出願公開第2005/0050261 A1号明細書

【特許文献3】米国特許第7047356 B2号明細書

【発明の概要】

【発明が解決しようとする課題】

【0009】

本発明の目的は、従来技術から知られている欠陥に関して改善されたデータ処理用の装置を提供することである。

【課題を解決するための手段】

【0010】

課題は、独立請求項の主題によって解決される。本発明の有利な実施形態は、従属請求項の主題である。

【0011】

本発明によるデータ処理用の装置は、中央演算処理装置と、不揮発性ランダムアクセスメモリを接続するためのメモリバスとを備える。上記装置を動作させるのに使用されるオペレーティングシステムに関するデータが、上記不揮発性ランダムアクセスメモリ内に少なくとも部分的に格納される。上記装置を動作させるためにオペレーティングシステムが使用するメモリは、少なくとも部分的には上記不揮発性ランダムアクセスメモリである。

【0012】

本発明による装置の概念は、以下の考慮すべき点に基づく。

【0013】

従来技術から知られているコンピュータシステムは、複数の異なるタイプのメモリおよびストレージデバイスを備える。これは、あらゆるタイプのストレージがそれ自体の非常に特有の利点および欠点を有することのためであり、例えばハードディスクは巨大な記憶容量を提供するが、提供するデータ転送レートが限定され、ランダムアクセス特性を提供しない。一方、例えばDDR-SDRAMは高データ転送レートを提供するが、記憶空間に対するコストが高いために、その記憶容量はいくぶん限定される。ハードディスクはデータを永続的に格納するが、典型的なランダムアクセスメモリは揮発性である。

【0014】

それぞれのタイプのメモリの利点を強調するために、今日のコンピュータから知られている典型的なアーキテクチャが開発された。しかし、このアーキテクチャは著しい欠点を有する。相異なるメモリを相互接続し、管理する必要性のために、データスループットが限定される長いデータ経路が開発された。

【0015】

不揮発性ランダムアクセスメモリの記憶空間の可用性およびコストに関して行われた最近の改良は、前述の課題を克服する完全に新しいコンピュータアーキテクチャの可能性を提供する。データの永続的大容量記憶用に使用されるメモリ、通常は、例えばユーザデータ、オペレーティングシステムに関するデータ、アプリケーションプログラムなどの記憶用のハードディスクと、データ処理用に使用されるランダムアクセスメモリ、例えばDDR-SDRAMデバイスとを単一のインテグレートッドメモリとして設計することができる。不揮発性ランダムアクセスメモリが、データの永続的大容量記憶用のメモリならびにCPUによるデータ処理用のメモリとして動作することができる。

【0016】

有利には、例えば、従来技術から知られているコンピュータ内のハードディスクドライブ上に通常は格納される別のアプリケーションプログラムに関するデータについてのアクセス時間が著しく短縮される。特にコンピュータの起動中に時間のかかるプロセスである

10

20

30

40

50

、コンピュータのハードディスクドライブからメインランダムアクセスメモリにそれぞれのデータをコピーすることの代わりに、CPUは、不揮発性ランダムアクセスメモリ内の所望のデータに直接アクセスすることができる。結果は、ブーティングシーケンスが高速となり、システム性能が改善される。

【0017】

好ましくは、装置によって備えられる唯一の記録可能メモリが上記不揮発性ランダムアクセスメモリである装置が提供される。

【0018】

記録可能メモリは、頻繁な読取り - 書込みプロセスのために使用されるメモリ、すなわちコンピュータの標準動作中に使用されるメモリであることが理解される。従来技術から知られているコンピュータシステムでは、メインランダムアクセスメモリ、例えばSDRAM、および大容量ストレージデバイス、例えばハードディスクはそのような記録可能メモリである。書換え可能CDまたはDVDならびにメモリスティックなどは、ここではそのような記録可能メモリとして理解されない。

【0019】

有利には、本発明によるコンピュータシステムは、1つのタイプの記録可能メモリだけを備える。その結果、コンピュータのアーキテクチャが単純化される。

【0020】

好ましくは、不揮発性ランダムアクセスメモリが装置から物理的に着脱可能な装置の構成要素内に配置される装置が提供される。

【0021】

ユーザデータならびにアプリケーションプログラムおよびオペレーティングシステムに関するデータが、不揮発性ランダムアクセスメモリ内に格納される。第1のコンピュータシステムから上記不揮発性ランダムアクセスメモリを切り離し、それを第2の別のコンピュータシステムに接続することにより、第1のコンピュータシステムで開始したコンピュータ作業を、第2のコンピュータシステムを使用して続行することができる。提案するコンピュータアーキテクチャにより、コンピュータシステムの非常に柔軟な変更が可能となり、現状のメインメモリがランダムアクセスメモリの不揮発性によって保護されることにより、起動シーケンスさえも不要となる。当該の相異なるコンピュータシステムは、相異なる周辺機器、例えばディスプレイや入力デバイスなどの相異なるI/Oハードウェアを備えることがある。相異なるコンピュータシステム間で円滑な変更を可能にするために、それぞれのシステムに割り当てられたハードウェアプロファイルを不揮発性ランダムアクセスメモリ内に格納することができる。

【0022】

有利には、ランダムアクセスメモリは、上記装置によって備えられる唯一の記録可能メモリであり、上記装置から物理的に着脱可能な装置の構成要素内に配置される。

【0023】

単にコンピュータシステムで別のメモリが利用可能でないために、ユーザデータ、特に個人データまたは機密データを格納することができるのは、不揮発性ランダムアクセスメモリだけである。コンピュータシステムからメモリを切り離すことにより、ユーザはすべての個人データを持ち運ぶことができる。したがって、外部コンピュータシステムが一時的に使用され、またはコンピュータシステムが別のユーザによって一時的に使用される場合に、個人データが思いがけずに拡散され、または紛失する危険がない。

【0024】

好ましくは、メモリバス接続が、中央演算処理装置と不揮発性ランダムアクセスメモリとの間のピンのダイレクトワイヤ接続またはプラグ接続によって実現される装置が提供される。好ましくは、メモリバスはPCI-Express接続である。

【0025】

良好なシステム性能を達成するためには、メモリとCPUとの間に高データ転送レートが必要である。したがって、CPUと不揮発性ランダムアクセスメモリとの間の直接的か

10

20

30

40

50

つ高速の接続が好ましい。

【0026】

有利には、不揮発性ランダムアクセスメモリが種々の仮想セクションに分割される装置が提供される。好ましくは、少なくとも1つの仮想セクションがデータ記憶用に使用され、別の仮想セクションがデータを処理するための1次メモリとして使用される。一改良によれば、仮想セクションのサイズが動的に割り当て可能である。

【0027】

有利には、不揮発性ランダムアクセスメモリは、相変化ランダムアクセスメモリ（PCRAM）、磁気ランダムアクセスメモリ（MRAM）、強誘電体ランダムアクセスメモリ（FRAM）、またナノチューブ（Nanotube）RAMデバイスである。

10

【0028】

上述のタイプの不揮発性ランダムアクセスメモリデバイスは、現在および将来の応用例に対する有望な候補である。これらは市販されており、または市販される予定であり、本発明の装置の高信頼性のランダムアクセスメモリに関する要件を満たす。

【0029】

本発明の別の実施形態によれば、パーソナルコンピュータ、マイクロプロセッサ、組み込みプラットフォーム、セットトップボックス、またはメディアレコーダのうちの1つである装置が提供される。明らかに、前述のコンピュータアーキテクチャは、これらの電子デバイスにとって有利である。

20

【図面の簡単な説明】

【0030】

以下では、添付の図および図面を参照しながら本発明をより詳細に説明する。各図の同様の細部または対応する細部が同一の参照番号でマークされる。

【0031】

【図1a】従来技術から知られている概略コンピュータアーキテクチャを示す図である。

【図1b】本発明の一実施形態による概略コンピュータアーキテクチャを示す図である。

【図1c】本発明の一実施形態による概略コンピュータアーキテクチャを示す図である。

【図1d】本発明の一実施形態による概略コンピュータアーキテクチャを示す図である。

【図2a】従来技術から知られている概略コンピュータアーキテクチャを示す図である。

【図2b】本発明の一実施形態による概略コンピュータアーキテクチャを示す図である。

30

【図3】不揮発性メモリの割振りを示す略図である。

【図4】従来技術から知られているコンピュータアーキテクチャを示す図である。

【発明を実施するための形態】

【0032】

図1aに、従来技術から知られているコンピュータアーキテクチャの略図を示す。中央演算処理装置（CPU）12がバスシステム32に接続される。バスシステムは、1つまたは複数の接続ピンを有する2つまたはそれよりも多くのデバイス、例えばCPUとメモリを接続するための接続手段であると理解される。バスシステムは、デバイスの接続ピンをパラレルに、シリアルに、または、パラレル配置される複数のシリアル接続で接続する。ランダムアクセスメモリ18としてのSDRAMデバイスと、データストレージデバイス24としてのハードディスクドライブもバスシステム32に接続される。

40

【0033】

一方、図1bに示すように、本発明の一実施形態によれば、ランダムアクセスメモリ18とデータストレージデバイス24の両方が、単一の不揮発性ランダムアクセスメモリ34、すなわちPCRAMデバイスによって置き換えられる。図1aからわかるように、CPU12がバスシステム32に接続される。CPU12と不揮発性ランダムアクセスメモリ34とはバスシステム32を介して通信する。メモリバス32と不揮発性ランダムアクセスメモリ34との間の接続は、ダイレクトワイヤ接続50または図1cに示すようなプラグ46によって実現される接続である。図1cでは、不揮発性ランダムアクセスメモリ34は物理的に着脱可能な構成要素42の中にある。構成要素42は、ピン44のプラグ

50

接続 46 を介してメモリバス 32 に接続可能である。あるいは、図 1 d に示すようなメモリバス 32 と不揮発性ランダムアクセスメモリ 34 との間のワイヤレス接続も使用可能である。ワイヤレス接続では、不揮発性ランダムアクセスメモリ 34 を備える構成要素 42 が、アンテナ 48 と、それに接続されたワイヤレス接続を介して送信すべきデータを準備する手段（図示せず）とを有する。一方、ワイヤレス接続手段（図示せず）およびアンテナ（図示せず）がメモリバス 32 に接続される。CPU 12 からのデータ通信が、メモリバス 32 を介してワイヤレス接続手段（図示せず）に対して実施され、その後、ワイヤレス経路を介して、不揮発性ランダムアクセスメモリ 34 を備える構成要素 42 に接続されたアンテナ 48 に対して実施される。あるいは、CPU 12 と不揮発性ランダムアクセスメモリ 34 との間の接続が光接続として実現される。

10

【0034】

図 2 a に、従来技術から知られている別の概略的コンピュータアーキテクチャを示す。ここで図示するコンピュータシステムでは、バスシステムがノースブリッジ 16 とサウスブリッジ 20 に分割される。CPU 12 が、フロントサイドバス 14 を介してノースブリッジ 16 に接続される。さらに、ランダムアクセスメモリ 18 がノースブリッジ 16 に接続される。データストレージデバイス 24、例えばハードディスクドライブ、および周辺機器 36、例えばプリンタ、ネットワークカードなどが、サウスブリッジ 20 に接続される。

【0035】

一方、本発明の別の実施形態によれば、ランダムアクセスメモリならびにデータストレージデバイスとして動作する不揮発性ランダムアクセスメモリ 34 が、図 2 b に示すようにノースブリッジ 16 に直接接続される。したがって、CPU 12 と不揮発性ランダムアクセスメモリ 34 との間の通信のために高速データバスが利用可能である。図 2 a からわかるように、さらに周辺機器がサウスブリッジ 20 に接続される。

20

【0036】

図 3 に、不揮発性ランダムアクセスメモリ 34 のアロケーションの略図を示す。単に一例として、図 3 の左側部分に示すように、不揮発性ランダムアクセスメモリ 34 の容量は 100 GByte であるべきである。図 3 の右側部分に示すように、不揮発性ランダムアクセスメモリ 34 の記憶空間が、1 GByte のサイズを有する第 1 のセクション 38 と、99 GByte のサイズを有する第 2 のセクション 40 とに割り当てられる。別の例として、第 1 の小さい方のセクション 38 がデータ処理用に使用され、第 2 の大きい方のセクション 40 が、データ、例えばユーザデータ、オペレーティングシステムに関するデータなどの永続的記憶用に使用される。データ処理用に予め定めた部分 38 と、記憶用に予め定めた部分 40 とに統一記憶メモリを分割することは、記憶用に使用される大きい方のセクション 40 でファイルシステム構造を使用できるという利点を有する。これにより、メモリの大きい方のセクション 40 のアドレス指定が容易になる。メモリの記憶部分 40 とメモリの処理部分 38 との間のデータのコピーが高速に実施される。コピープロセスが 1 つのメモリ 34 において実現されるからである。したがって、やはりメモリを記憶部分 40 および処理部分 38 で構築することにより、複合デバイスの利点の実現される。好ましくは、第 1 のセクション 38 および第 2 のセクション 40 のサイズが動的に割り当てられる。好ましくは、第 1 のセクション 38 と第 2 のセクション 40 との間の割振りが、コンピュータシステムの実際の作業負荷、または上記メモリが物理的に着脱可能なエンティティ内に配置される場合は不揮発性ランダムアクセスメモリ 34 の現在の使用に依存する。

30

40

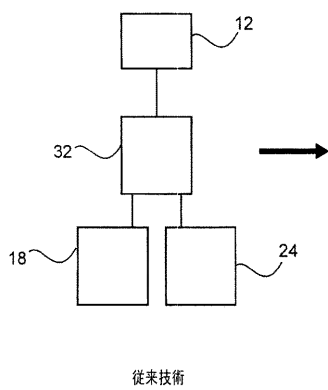
【0037】

コンピュータが高作業負荷に直面する場合にシステムの性能を改善するために、データを処理するために使用される不揮発性メモリの第 1 のセクション 38 のサイズを拡大することができる。不揮発性ランダムアクセスメモリ 34 が複数の異なるコンピュータシステムに対して作業するユーザに関するパーソナルワークベンチとして使用される場合、システムの性能は主な焦点ではない。したがって、ユーザに大きい記憶容量を提供するため

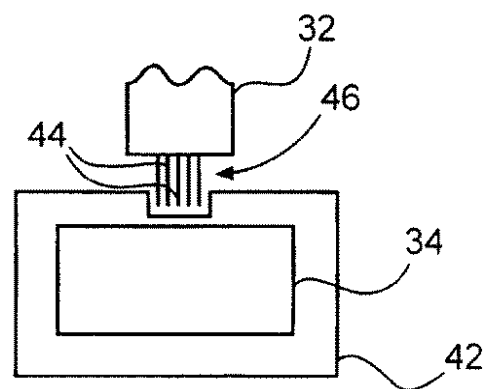
50

に、不揮発性ランダムアクセスメモリ 34 の第 2 のセクション 40 のサイズを可能な限り大きく選ぶことができる。

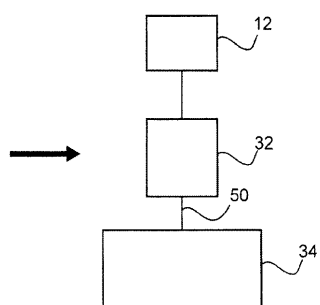
【図 1 a】



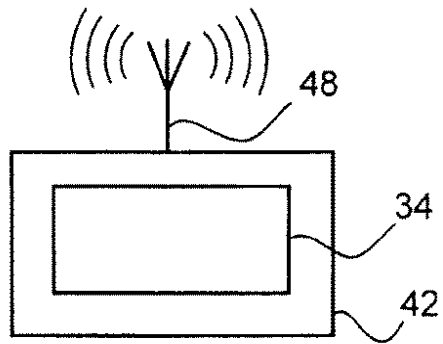
【図 1 c】



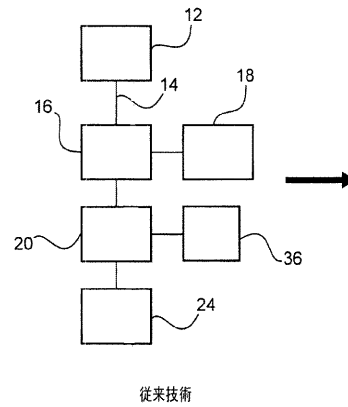
【図 1 b】



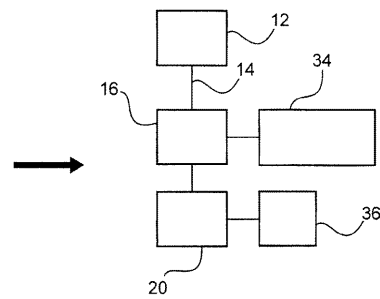
【図 1 d】



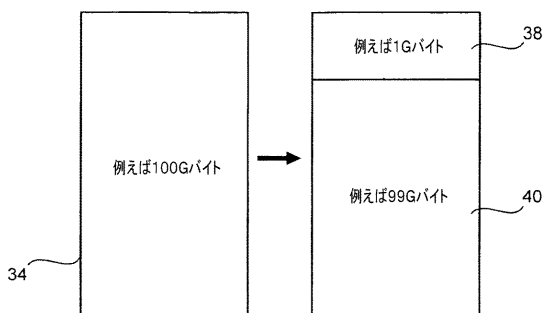
【図 2 a】



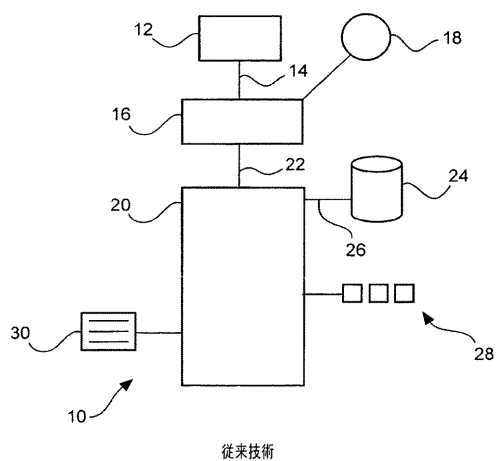
【図 2 b】



【図 3】



【図 4】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2010/058375

A. CLASSIFICATION OF SUBJECT MATTER INV. G06F9/445 ADD.		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G06F		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A A	US 2007/226409 A1 (SUTARDJA SEHAT [US] ET AL) 27 September 2007 (2007-09-27) paragraph [0040] paragraph [0151] - paragraph [0152] figures 5,8A ----- US 2003/028708 A1 (MORAN DOY [IL]) 6 February 2003 (2003-02-06) cited in the application figure 2 -----	1,3-10 2 1-10
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. "G" document member of the same patent family		
Date of the actual completion of the international search 4 August 2010		Date of mailing of the international search report 12/08/2010
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax (+31-70) 340-3016		Authorized officer Braccini, Guido

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2010/058375

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2007226409	A1	27-09-2007	NONE
US 2003028708	A1	06-02-2003	JP 2003114826 A 18-04-2003
		KR 20030014127 A 15-02-2003	
		US 2005038983 A1 17-02-2005	

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(特許庁注：以下のものは登録商標)

1 . F R A M

(72)発明者 オリバー テイス

ドイツ 3 0 6 2 5 ハノーファー カール - ヴィーハート - アレー 7 4 ドイツェ トムソン オーハーゲー リサーチ アンド イノベーション内

Fターム(参考) 5B060 MM02 MM09