

丁目3番1号 城山トラストタワー32階 特許
業務法人日栄国際特許事務所 Tokyo (JP).

- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告(条約第21条(3))

sensor device via the second signal transmission path.

(57) 要約: 小型化、センサ装置と受信装置との間の信号を伝送するための配線数の削減を図ることが可能な送受信システムを提供する。センサ装置は、第1クロック信号に同期した撮像データを第1の信号伝送路を介して受信装置へ送信するデータ送信部と、第1クロック信号よりも低い周波数となる第2クロック信号を受信装置へ第2の信号伝送路を介して送信するクロック信号送信部と、第1クロック信号の制御に必要な制御信号を受信装置との間で第2の信号伝送路を介して通信する制御信号通信部とを備える。受信装置は、第1クロック信号に基づく第2クロック信号、及びセンサ装置から第2の信号伝送路を介して送信される第2クロック信号のいずれか1つと、基準クロック信号とを比較した比較結果に基づいて制御信号を生成する信号生成部と、制御信号をセンサ装置との間で第2の信号伝送路を介して通信する制御信号通信部とを備える。

明 細 書

発明の名称： センサ装置、受信装置及び送受信システム

技術分野

[0001] 本開示（本技術）は、センサ装置、受信装置及び送受信システムに関する。

背景技術

[0002] 送信器は、基準クロック信号をもち、この基準クロック信号の通倍のデータレートを受信器に伝送する。例えば内視鏡では、基準クロック信号や制御信号を受信器から送信器に伝送するように構成されている。また、放送局に代表されるようなストリーム送信側のストリーム送信装置では、ストリーム送信装置の持つ発振器のクロックを、受信側から調整する技術も考えられている（例えば特許文献１）。

先行技術文献

特許文献

[0003] 特許文献１：特開２００１－２３０７５０号公報

発明の概要

発明が解決しようとする課題

[0004] しかしながら、送信器と受信器との間で送受信される信号数が増加すると、送信器との間の配線の本数が多くなる。さらに、送信器と受信器との間の配線の本数が多くなると、送信器の各種機能が形成された半導体チップの端子数が多くなる。このため、送信器の小型化を図ることが困難である。

[0005] 本開示はこのような事情に鑑みてなされたもので、小型化、センサ装置と受信装置との間の信号を伝送するための配線数の削減を図ることが可能なセンサ装置、受信装置及び送受信システムを提供することを目的とする。

課題を解決するための手段

[0006] 本開示の一態様は、第１クロック信号を発振する発振器と、前記第１クロック信号に同期した撮像データを第１の信号伝送路を介して外部装置へ送信

するデータ送信部と、前記第1クロック信号を分周して前記第1クロック信号よりも低い周波数となる第2クロック信号を生成し、前記第2クロック信号を前記外部装置へ前記第1の信号伝送路とは異なる第2の信号伝送路を介して送信するクロック信号送信部と、前記第1クロック信号の制御に必要な制御信号を前記外部装置との間で前記第2の信号伝送路を介して通信する制御信号通信部とを備えるセンサ装置である。

[0007] 本開示の他の態様は、第1クロック信号に同期して外部装置から第1の信号伝送路を介して送信される撮像データを受信するデータ受信部と、前記第1クロック信号に基づく第2クロック信号、及び前記外部装置から第2の信号伝送路を介して送信される前記第2クロック信号のいずれか1つと、基準クロック信号とを比較した比較結果に基づいて前記第1クロック信号の制御に必要な制御信号を生成する信号生成部と、前記信号生成部で生成された前記制御信号を前記外部装置との間で前記第2の信号伝送路を介して通信する制御信号通信部とを備える受信装置である。

[0008] さらに、本開示の他の態様は、第1クロック信号を発振する発振器と、前記第1クロック信号に同期した撮像データを送信するデータ送信部とを有するセンサ装置と、前記センサ装置から送信される前記撮像データを受信するデータ受信部を有する受信装置と、前記センサ装置と前記受信装置との間に接続され、前記撮像データを伝送する第1の信号伝送路と、前記センサ装置と前記受信装置との間に接続され、前記撮像データ以外の信号を伝送する第2の信号伝送路とを備え、前記センサ装置は、前記第1クロック信号を分周して前記第1クロック信号よりも低周波数となる第2クロック信号を生成し、前記第2クロック信号を前記受信装置へ前記第2の信号伝送路を介して送信するクロック信号送信部と、前記第1クロック信号の制御に必要な制御信号を前記受信装置との間で前記第2の信号伝送路を介して通信するセンサ側制御信号通信部とを有し、前記受信装置は、前記センサ装置から送信される前記第2クロック信号、及び前記第1クロック信号に基づく第2クロック信号の一方と、基準クロック信号とを比較した比較結果に基づいて前記制御信

号を生成する信号生成部と、前記信号生成部で生成された前記制御信号を前記センサ装置との間で前記第2の信号伝送路を介して通信する受信側制御信号送信部とを有する送受信システムである。

図面の簡単な説明

[0009] [図1]本技術の第1の実施形態によるセンサ装置、受信装置及び送受信システムの概略構成を示す機能ブロック図である。

[図2]本技術の第1の実施形態によるセンサ装置、受信装置及び送受信システムにおいて送受信されるデータのフォーマットの一例を示す図である。

[図3]比較例によるセンサ装置、受信装置及び送受信システムの概略構成を示す機能ブロック図である。

[図4]本技術の第1の実施形態による送受信システムの起動時から起動後に至り実行されるセンサ装置と受信装置との間の通信動作を示すタイミングチャートである。

[図5]本技術の第1の実施形態による送受信システムの起動時から起動後に至り実行されるクロック信号の周波数の制御処理を示すフローチャートである。

[図6]本技術の第2の実施形態によるセンサ装置、受信装置及び送受信システムの概略構成を示す機能ブロック図である。

[図7]本技術の第3の実施形態によるセンサ装置、受信装置及び送受信システムの概略構成を示す機能ブロック図である。

[図8]本技術の第4の実施形態によるセンサ装置、受信装置及び送受信システムの概略構成を示す機能ブロック図である。

[図9]本技術の第5の実施形態によるセンサ装置、受信装置及び送受信システムの概略構成を示す機能ブロック図である。

[図10]本技術の第5の実施形態による送受信システムの起動時から起動後に至り実行されるセンサ装置と受信装置との間の通信動作を示すタイミングチャートである。

[図11]本技術の第5の実施形態による送受信システムの起動時から起動後に

至り実行されるクロック信号の周波数の制御処理を示すフローチャートである。

[図12]本技術の第6の実施形態によるセンサ装置、受信装置及び送受信システムの概略構成を示す機能ブロック図である。

[図13]本技術の第7の実施形態によるセンサ装置、受信装置及び送受信システムの概略構成を示す機能ブロック図である。

[図14]本技術の第8の実施形態によるセンサ装置、受信装置及び送受信システムの概略構成を示す機能ブロック図である。

[図15]本技術の第8の実施形態による送受信システムの起動時から起動後に至り実行されるセンサ装置と受信装置との間の通信動作を示すタイミングチャートである。

[図16]本技術の第8の実施形態による送受信システムの通常動作時にカウント値の比較処理を示すタイミングチャートである。

[図17]本技術の第8の実施形態による送受信システムの起動時から起動後に至り実行されるクロック信号の周波数の制御処理を示すフローチャートである。

[図18]本技術の第9の実施形態によるセンサ装置、受信装置及び送受信システムの概略構成を示す機能ブロック図である。

[図19]本技術の第10の実施形態によるセンサ装置、受信装置及び送受信システムの概略構成を示す機能ブロック図である。

[図20]本技術の第11の実施形態によるセンサ装置、受信装置及び送受信システムの概略構成を示す機能ブロック図である。

発明を実施するための形態

[0010] 以下において、図面を参照して本開示の実施形態を説明する。以下の説明で参照する図面の記載において、同一又は類似の部分には同一又は類似の符号を付し、重複する説明を省略する。

なお、本明細書中に記載される効果はあくまで例示であって限定されるものではなく、また他の効果があってもよい。

[0011] <第1の実施形態>

本技術の第1の実施形態によるセンサ装置、受信装置及び送受信システムについて説明する。まず、本実施形態によるセンサ装置、受信装置及び送受信システムの概略構成について図1を用いて説明する。

[0012] 図1に示すように、本実施形態による送受信システム1は、所定の撮像データを送信するセンサ装置10Aと、センサ装置10Aから送信される撮像データを受信する受信装置10Bとを備えている。送受信システム1は、例えば内視鏡システムに適用でき、センサ装置10Aで撮像された撮像データをセンサ装置10Aが受信装置10Bに信号伝送路NL1を介して送信するようになっている。受信装置10Bは、センサ装置10Aから送信された撮像データを処理して、例えば表示装置（不図示）に送信するようになっている。このため、センサ装置10Aは、人体内部などの狭い領域にも進入できるように小型化が図られている。また、受信装置10Bは、小型化されたセンサ装置10Aから撮像データを受信したり、センサ装置10Aを安定動作させるためにクロック信号を制御したりできる構成（詳細は後述）を有している。

[0013] 本実施形態によるセンサ装置10Aは、受信装置10Bに送信する撮像データを生成するデータソース12と、データソース12から入力される撮像データを受信装置10Bに送信する送信部11とを備えている。本実施形態では、送信部11及びデータソース12は、異なる半導体チップに形成されて積層されている。なお、送信部11及びデータソース12は、同一の半導体チップ内に形成されていてもよい。

データソース12は、例えば固体撮像素子（不図示）を有している。データソース12は、センサ装置10Aが配置されている外部環境を撮影した撮像データを送信部11に出力するようになっている。

[0014] 図1に示すように、センサ装置10Aに備えられた送信部11は、第1クロック信号CLK1を発振する発振器112と、受信装置10Bから信号伝送路NL2を介して送信されて第1クロック信号CLK1が制御されるレジ

スタ信号（制御信号の一例） R_s を受信するレジスタ信号受信部（制御信号通信部の一例）114と、受信装置10Bへレジスタ信号 R_s を信号伝送路NL2を介して送信するレジスタ信号送信部（制御信号通信部の一例）116と、第1クロック信号CLK1を分周して受信装置10Bへ信号伝送路NL2を介して送信する分周器（クロック信号送信部の一例）117とを有している。受信装置10Bは、センサ装置10Aにおいて外部装置の一例に相当する。なお、図1及びその他の図において、レジスタは「REG」と表記されている。また、図1及びその他の図において、分周器は「Div」と表記されている。

[0015] 発振器112は、発振周波数を変更できるように構成されている。これにより、発振器112は、周波数を変更させた第1クロック信号CLK1を出力できる。発振器112は、位相同期回路（Phase Locked Loop：PLL）と異なり、位相比較器、ループフィルタ、電圧制御発振器及び分周器などを有していない。このため、センサ装置10Aは、PLLを有する従来のセンサ装置と比較して、小型化を図ることができる。

[0016] 送信部11は、発振器112が発振する第1クロック信号CLK1の周波数の設定値を記憶するレジスタ113を有している。レジスタ113は、第1クロック信号CLK1の周波数ごとに対応付けられた複数の設定値を記憶している。レジスタ113は、レジスタ信号受信部114が受信したレジスタ信号 R_s に含まれる設定値と同一の設定値を読み出して発振器112に出力する。発振器112は、レジスタ113から入力される設定値を所定領域に設定する。これにより、発振器112は、レジスタ113から入力された設定値に対応する周波数の第1クロック信号CLK1を発振するようになる。レジスタ113は、第1クロック信号CLK1の設定値だけでなく、センサ装置10Aに設けられた各構成要素の設定値を記憶していてもよい。

また、レジスタ113は、その他のレジスタ値を受信装置10Bが読み出すときに当該レジスタ値をレジスタ信号送信部116に出力し、または、レジスタ113への書き込み信号への返答（Ack等）を返す値をレジスタ信

号送信部 116 に出力する。レジスタ信号送信部 116 は、レジスタ値または書き込み信号への返答（Ack 等）を返す値を切替器 118 及び信号伝送路 NL2 を介して受信装置 10B へ送信する。

[0017] レジスタ信号受信部 114 は、受信装置 10B から送信されたレジスタ信号 Rs を受信すると、受信したレジスタ信号 Rs をレジスタ 113 に書き込む。レジスタ信号 Rs には、周波数コードが含まれる。詳細は後述するが、周波数コードは、受信装置 10B の信号生成部 134 により判断され、第 1 クロック信号 CLK1 の周波数が基準クロック信号 INCK の周波数よりも高い／低いを反映したコードである。

[0018] 発振器 112 から発振される第 1 クロック信号 CLK1 は、データ送信部 115 に出力されると共に、分周器 117 に出力される。分周器 117 は、入力される第 1 クロック信号 CLK1 を分周して第 1 クロック信号 CLK1 よりも低周波数の第 2 クロック信号 CLK2 を生成する。第 2 クロック信号 CLK2 は、切替器 118 の一方の入力端に出力される。切替器 118 の他方の入力端には、レジスタ信号送信部 116 の出力が入力される。そして、切替器 118 は、制御部 111 からの制御指示に従って、センサ装置 10A の起動時から撮像データ送信開始までの初期キャリブレーションの期間に、第 2 クロック信号 CLK2 とレジスタ信号送信部 116 の出力とを交互に切り替えて信号伝送路 NL2 へ出力する。

[0019] 送信部 11 は、データソース 12 から入力されるデータを受信装置 10B に送信するデータ送信部 115 を有している。データ送信部 115 は、発振器 112 から入力される第 1 クロック信号 CLK1 を分周して第 1 クロック信号 CLK1 よりも低周波の第 2 クロック信号 CLK2 を生成する分周器 115a を有している。分周器 115a は、第 2 クロック信号 CLK2 をデータソース 12 に出力するようになっている。

[0020] また、データ送信部 115 は、第 2 クロック信号 CLK2 に同期してデータソース 12 から並列形式で入力される撮像データ Dp を第 1 クロック信号 CLK1 に同期する直列形式の撮像データ Ds に変換する並列直列変換部 1

15bを有している。なお、図1及びその他の図において、並列直列変換部は「PS」と表記されている。さらに、データ送信部115は、第1クロック信号CLK1に同期する直列形式の撮像データDsを受信装置10Bに信号伝送路NL1を介して送信するドライバ115c（送信駆動部の一例）を有している。ドライバ115cは、例えば並列直列変換部115bから第1クロック信号CLK1に同期して入力されるシングルエンド方式の撮像データDsを差動方式の撮像データDsに変換し、さらにシングルエンド方式の第1クロック信号CLK1を差動方式の第1クロック信号CLK1に変換し、第1クロック信号CLK1を撮像データDsに埋め込んで受信装置10Bに送信する。これにより、高周波数の第1クロック信号CLK1を埋め込んだ撮像データDsを低電圧で送信できる。また、ドライバ115cは、例えばボルテージフォロアの構成を有している場合、入出力のインピーダンス変換を行うことができる。このため、ドライバ115cは、出力インピーダンスが低くなるので、出力電流の向上を図ることができる。これにより、センサ装置10Aは、センサ装置10Aと受信装置10Bとを接続する配線において、ドライバ115cから出力される撮像データDsの信号レベルが低下する（すなわち、撮像データDsの信号波形が鈍る）ことによる誤動作を防止できる。

[0021] 送信部11は、制御部111を有している。制御部111は、発振器112、レジスタ113、レジスタ信号受信部114、データ送信部115、レジスタ信号送信部116、分周器117及び切替器118を統括的に制御するようになっている。なお、制御部111は、データソース12も制御するように構成されていてもよい。

[0022] 第1の実施形態による受信装置10Bは、センサ装置10Aから送信される所定信号を受信する受信部13と、受信部13で受信されたデータに対して所定の処理を施すデータ処理部14とを備えている。第1の実施形態では、受信部13及びデータ処理部14は、異なる半導体チップに形成されて積層されている。なお、受信部13及びデータ処理部14は、同一の半導体チ

ップ内に形成されていてもよい。

[0023] 受信部13は、第1クロック信号CLK1に同期してセンサ装置10Aから送信される撮像データDsを受信するデータ受信部133を有している。データ受信部133は、センサ装置10Aのデータ送信部115に設けられたドライバ115cから送信された撮像データDsが入力されるドライバ133aを有している。ドライバ133aは、入力された撮像データDsを増幅し、後段の再生部133bに出力する。再生部133bは、センサ装置10Aから撮像データDsに埋め込まれて送信される第1クロック信号CLK1を撮像データDsから再生する。再生部133bは、例えばクロック・データ・リカバリ（Clock Data Recovery：CDR）機能を発揮するようになっている。なお、図1及びその他の図において、CDRの機能を発揮する再生部は「CDR」と表記されている。

また、ドライバ133aは、ドライバ115cから入力される差動方式の撮像データDsをシングルエンド方式の撮像データDsに変換し、後段の再生部133bに出力する。なお、ドライバ115cから入力される差動方式の撮像データDsを差動方式のまま再生部133bに出力するようにしてもよい。

[0024] データ受信部133は、センサ装置10Aから入力される第1クロック信号CLK1の周波数を分周して第1クロック信号CLKよりも低周波数の第2クロック信号CLK2を生成する分周器133cを有している。分周器133cは、センサ装置10Aのデータ送信部115に設けられた分周器115aと同じ構成を有している。分周器133cは、第1クロック信号CLK1を分周し、分周器115aで生成される第2クロック信号CLK2と同じ周波数の第2クロック信号CLK2を生成するようになっている。

[0025] データ受信部133は、第1クロック信号CLK1に同期してセンサ装置10Aから直列形式で入力される撮像データDsを第2クロック信号CLK2に同期する並列形式の撮像データDpに変換する直列並列変換部133dを有している。なお、図1及びその他の図において、直列並列変換部は「S

P」と表記されている。直列並列変換部133dは、分周器133cで生成された第2クロック信号CLK2に同期させて並列形式の撮像データDpに変換する。

データ受信部133は、データ処理部14に対して、分周器133cから第2クロック信号CLK2を出力し、並列形式の撮像データDpを出力する。これにより、データ受信部133は、分周器133cで生成される第2クロック信号CLK2と、直列並列変換部133dから出力されて当該第2クロック信号CLK2に同期した撮像データDpとをデータ処理部14に出力できる。

[0026] このように、データ受信部133から出力される撮像データDpは、分周器133cで生成される第2クロック信号CLK2に同期した信号である。また、データ送信部115に入力される撮像データDpは、分周器115aで生成される第2クロック信号CLK2に同期した信号である。しかしながら、データ送信部115の分周器115aで生成される第2クロック信号CLK2と、データ受信部133の分周器133cで生成される第2クロック信号CLK2とは、位相が異なっており、厳密には同じタイミングにならない。第1の実施形態では、分周器115aで生成される第2クロック信号CLK2と、分周器133cで生成される第2クロック信号CLK2とは、同じ周波数の信号であるが、異なる周波数の信号とすることも可能である。

[0027] 例えば、送信部11のデータ送信部115は、通信速度が50Mbps/20bit（分周器115aで生成される第2クロック信号CLK2の周波数は50MHz）で入力される撮像データDpを通信速度が1Gbps/1bitのデータDsに変換するように構成されていたとする。この場合、受信部13のデータ受信部133は、通信速度が1Gbps/1bitで入力される撮像データDsを通信速度100Mbps/10bit（分周器133cで生成される第2クロック信号CLK2の周波数は100MHz）の撮像データDpに変換するように構成されていてもよい。

[0028] 受信部13は、センサ装置10Aから送信される第2クロック信号CLK

2 及び第 1 クロック信号 CLK 1 に基づく第 2 クロック信号 CLK 2 の一方と、基準クロック信号 INCK とを比較した比較結果に基づいて第 1 クロック信号 CLK 1 を制御するレジスタ信号（制御信号の一例）Rs を生成する信号生成部 134 を有している。ここで、第 2 クロック信号 CLK 2 は、第 1 クロック信号 CLK 1 を分周して生成された信号であるため、第 1 クロック信号 CLK 1 に基づく信号に相当する。なお、図 1 及びその他の図において、信号生成部は「Fcnt」と表記されている。

[0029] また、受信部 13 は、信号生成部 134 で生成されたレジスタ信号 Rs を記憶するレジスタ 135 と、レジスタ 135 に記憶されたレジスタ信号 Rs をセンサ装置 10A に信号伝送路 NL 2 を介して送信するレジスタ信号送信部（制御信号通信部の一例）136 と、センサ装置 10A から信号伝送路 NL 2 を介して送信され、レジスタ 113 からのレジスタ読み出し時や、レジスタ 113 への書き込み時の Ack 等を受信してレジスタ 135 に記憶するレジスタ信号受信部（制御信号通信部の一例）137 とを有している。

[0030] さらに、受信部 13 は、分周器 133c と信号生成部 134 との間に介在される切替器 138 を有している。切替器 138 の一方の入力端には、センサ装置 10A から信号伝送路 NL 2 を介して送信される第 2 クロック信号 CLK 2 が入力される。切替器 138 の他方の入力端には、分周器 133c から出力される第 2 クロック信号 CLK 2 が入力される。そして、切替器 138 は、制御部 131 からの制御指示に従って、センサ装置 10A から送信される第 2 クロック信号 CLK 2 と、分周器 133c から出力される第 2 クロック信号 CLK 2 とを選択的に信号生成部 134 に出力する。

[0031] 信号生成部 134 には、切替器 138 から出力された第 2 クロック信号 CLK 2 と、受信装置 10B の外部から入力される基準クロック信号 INCK が入力される。信号生成部 134 は、入力される第 2 クロック信号 CLK 2 及び基準クロック信号 INCK の周波数を逐次比較し続ける。信号生成部 134 は、例えば第 2 クロック信号 CLK 2 で動作するカウンタと、基準クロック信号 INCK で動作するカウンタとを有している。信号生成部 134 は

、所定期間内にそれぞれのカウンタがカウントしたカウント値を比較して、第2クロック信号CLK2及び基準クロック信号INCKの周波数差を取得するようになっている。信号生成部134は、第2クロック信号CLK2及び基準クロック信号INCKの周波数差が所定の誤差範囲外になるとレジスタ信号Rsをレジスタ135に出力するようになっている。レジスタ信号Rsには、発振器112から出力される第1クロック信号CLK1の周波数が基準クロック信号INCKの周波数よりも高い／低いを反映した周波数コードが含まれる。

[0032] レジスタ信号送信部136は、レジスタ135に記憶されたレジスタ信号Rsを読み出して、信号伝送路NL2を介してレジスタ信号Rsをレジスタ信号受信部114に出力する。

受信部13は、制御部131を有している。制御部131は、データ受信部133、信号生成部134、レジスタ信号送信部136、レジスタ信号受信部137及び切替器138を統括的に制御するようになっている。

受信装置10Bに備えられたデータ処理部14は、データ受信部133から入力される撮像データDp、第2クロック信号CLK2及び受信装置10Bの外部から入力される基準クロック信号INCKを用いて所定の処理を実行するようになっている。例えば、データ処理部14は、データソース12で撮像された画像を表示装置（不図示）に表示するために、撮像データDpの並び替え処理や補正処理などを実行する。

[0033] 次に、センサ装置10Aと受信装置10Bとの間で送受信されるレジスタ信号Rsのデータ信号のデータフォーマットの一例について図2を用いて説明する。データフォーマットとして、例えばマンチェスターコーディングを用いてもよい。

[0034] 図2に示すように、データフォーマットは、プリアンプル、アライメント、データ及びエンドの4つの部分で構成されている。プリアンプル部には、クロック信号が埋め込まれている。このため、プリアンプル部を高周波のクロック信号でオーバーサンプリングすることにより、送信されるレジスタ信

号 R s の周期が得られる。これにより、センサ装置 1 0 A は、レジスタ信号 R s が送信される周期を認識することができる。アライメント部には、プリアンプル部で得られた周期でビット同期が取られる。第 1 の実施形態では、アライメント部には例えば全て「1」の信号が設定される。これにより、センサ装置 1 0 A は、発振器 1 1 2 で発信されてレジスタ信号 R s よりも高周波のクロック信号を用いて送信周期と同期をとることができる。

[0035] データ部には、受信装置 1 0 B からセンサ装置 1 0 A に送信されるレジスタ信号 R s が設定される。データ部には、所定の規則に従ってレジスタ信号 R s が設定される。これにより、センサ装置 1 0 A は、データ部に設定されたレジスタ信号 R s の情報を取得するとともに情報の内容を認識することができる。エンド部には、当該周期でのレジスタ信号 R s の送信が終了したことを示す情報が設定される。これにより、センサ装置 1 0 A は、当該周期でのデータ信号の送信が終了したことを認識できる。

[0036] ソースシンクロナス方式では、センサ装置 1 0 A 及び受信装置 1 0 B の間でデータ信号及びクロック信号が並走されている。このため、レジスタ信号 R s を送信するためのデータフォーマットにプリアンプル部が設けられていなくてもよい。この場合、ビットのアライメントは受信装置 1 0 B 側で位相調整が行われる。

また、ソースシンクロナス方式では、データ部でレジスタアドレス、レジスタ内容、書き込み、読み込み、パリティ、アック、ナックなど組み合わせで送ってもよい。

[0037] <比較例>

図 3 は、比較例による送受信システムを示すブロック図である。図 3 において、上記図 1 と同一部分には同一符号を付して詳細な説明を省略する。

図 3 に示す送受信システム 2 0 0 0 は、所定の撮像データを送信するセンサ装置 2 0 1 0 A と、センサ装置 2 0 1 0 A から送信される撮像データを受信する受信装置 2 0 1 0 B とを備えている。

[0038] センサ装置 2 0 1 0 A の送信部 2 0 1 1 は、リンク部 2 1 1 1 と、P L L

回路 2 1 2 1 とを備えている。PLL 回路 2 1 2 1 は、位相比較器、ループフィルタ、電圧制御発振器などを有し、別途提供される基準クロック I N C K に同期した第 1 クロック信号を分周器 1 1 5 a に出力する。リンク部 2 1 1 1 は、分周器 1 1 5 a から出力される第 1 クロック信号より低周波数の第 2 クロック信号をデータソース 1 2 に出力するようになっている。また、リンク部 2 1 1 1 は、第 2 クロック信号に同期してデータソース 1 2 から入力されるデータに対して所定の処理を施し、第 2 クロック信号に同期させて並列形式の撮像データ D p を並列直列変換部 1 1 5 b に出力するようになっている。

[0039] 受信装置 2 0 1 0 B は、イコライザ 2 2 1 1 と、受信部 2 2 1 2 とを備えている。イコライザ 2 2 1 1 は、センサ装置 2 0 1 0 A と受信装置 2 0 1 0 B とを接続する配線において、ドライバ 1 1 5 c から出力される撮像データ D s の信号レベルが低下した場合に、低下した信号レベルを補償する回路である。さらに、受信部 2 2 1 2 には、リンク部 2 2 1 3 が備えられている。リンク部 2 2 1 3 は、分周器 1 3 3 c から出力される第 2 クロック信号に同期して、直列並列変換部 1 3 3 d から出力される撮像データ D p をデータ処理部 1 4 が処理可能なデータ形式に変換するようになっている。

[0040] ところで、比較例では、第 1 の実施形態と比較して、センサ装置 2 0 1 0 A －受信装置 2 0 1 0 B 間の信号本数が多くなり、ケアすべき信号本数の増加（図 3 の例では、シリアルクロック信号 S C K、基準クロック信号 I N C K 及び S D I (Serial Digital Interface) 信号）や、センサ装置 2 0 1 0 A が受信に必要なピン数が多いなどの課題があった。

[0041] <第 1 の実施形態による送受信システムの動作>

次に、第 1 の実施形態によるセンサ装置 1 0 A、受信装置 1 0 B 及び送受信システム 1 によるクロック信号の周波数の制御処理について図 1 を参照しつつ図 4 及び図 5 を用いて説明する。図 4 は、送受信システム 1 の起動時から起動後に至り実行されるセンサ装置 2 0 A と受信装置 2 0 B との間の通信動作を示すタイミングチャートである。図 5 は、送受信システム 1 の起動時

から起動後に至り実行されるクロック信号の周波数の制御処理を示すフローチャートである。第1の実施形態では、理解を容易にするため、送受信システム1の処理フローは、起動時（初期キャリブレーション）及び起動後（通常動作）の動作時に分けられている。

[0042] 第1の実施形態による送受信システム1では、まず、センサ装置10A及び受信装置10Bに電源が投入されることによって、図4（a）に示すイネーブル信号がローからハイに変化し起動時の処理が開始される（図4（b）に示すOSC Wake up）。

[0043] （図5のステップS1）

図5に示すように、ステップS1において、センサ装置10Aは、起動から一定期間まで待って、第1クロック信号CLK1の周波数を所定値に設定し、ステップS2に処理を移行する。センサ装置10Aの制御部111は、発振器112の設定値に所定値として第1クロック信号CLK1の周波数の初期値（例えば設定値）を設定する。

[0044] （図5のステップS2）

図4（b）に示す初期キャリブレーションにおいて、センサ装置10Aは、ステップS1において設定された所定値の周波数の第1クロック信号CLK1を、第2クロック信号CLK2に分周して、信号伝送路NL2を介して受信装置10Bに送信する。このとき、制御部111は、分周器117及び切替器118を制御して、受信装置10Bに対し第2クロック信号CLK2（図4（c）に示すクロック出力）を信号伝送路NL2を介して送信する。

[0045] （図5のステップS3）

送受信システム1は、ステップS2に引き続いて、センサ装置10Aから受信装置10Bに送信された第2クロック信号CLK2の制御処理を実行する。第2クロック信号CLK2の制御処理では、まず、受信装置10Bは、センサ装置10Aから送信された第2クロック信号CLK2と基準クロック信号INCKとを比較するクロック信号比較処理を実行する。クロック信号比較処理において、信号生成部134は、制御部131に制御され、センサ

装置 10A から送信される第 2 クロック信号 CLK 2 の周波数と、受信装置 10B の外部から入力される基準クロック信号 INCK の周波数との差分を取得する。

[0046] (図 5 のステップ S 4)

クロック信号比較処理を実行する前に、センサ装置 10A において、制御部 111 は、受信装置 10B へ指定された回数だけ第 2 クロック信号 CLK 2 を送信した後、発振器 112 を停止する。

[0047] 受信装置 10B において、制御部 131 は、センサ装置 10A から第 2 クロック信号 CLK 2 を指定された回数だけ受信することにより、発振器 112 が停止したことを感知してから、信号生成部 134 で取得される第 2 クロック信号 CLK 2 の周波数と基準クロック信号 INCK の周波数との差分に基づき、レジスタ信号送信部 136 及びレジスタ信号受信部 137 を制御して、センサ装置 10A にレジスタ信号 Rs を送信して発振器 112 の設定値を変更する (図 4 (b) に示す初期キャリブレーション及び図 4 (c) に示す REG 通信)。

[0048] (図 5 のステップ S 5)

第 2 クロック信号 CLK 2 と基準クロック信号 INCK との周波数差が、発振器 112 で設定可能な周波数の分解能よりも大きかったとする。この場合、制御部 131 は、センサ装置 10A から送信される第 2 クロック信号 CLK 2 の周波数が最適値でないと判定する (NO)。これにより、受信装置 10B は、レジスタ信号 Rs をセンサ装置 10A に送信する。信号生成部 134 は、第 1 クロック信号 CLK 1 の周波数が最適値でないことを示す周波数コード (NG) をレジスタ信号 Rs に含め、上記ステップ S 2 の処理に移行する。送受信システム 1 は、第 2 クロック信号 CLK 2 と基準クロック信号 INCK との周波数差が所定の誤差範囲外から所定の誤差範囲内となり、さらに第 1 クロック信号 CLK 1 の周波数が最適値となるまで追い込む。送受信システム 1 は、ステップ S 5 からステップ S 2 に移行した後、ステップ S 2 からステップ S 5 までの処理を実行する。

[0049] 一方、信号生成部134におけるクロック信号比較処理の結果が第2クロック信号CLK2と基準クロック信号INCKとの周波数が一致していたとする。または、信号生成部134における第2クロック信号CLK2と基準クロック信号INCKとの周波数差が、発振器112で設定可能な周波数の分解能よりも小さかったとする。この場合、制御部131は、センサ装置10Aから送信される第1クロック信号CLK1の周波数が最適値であると判定する（YES）。

[0050] （図5のステップS6）

センサ装置10Aから送信される第1クロック信号CLK1の周波数が最適値であると判定されると、信号生成部134は、第1クロック信号CLK1の周波数が最適値であることを示す周波数コード（OK）をレジスタ信号Rsに含める。制御部131は、レジスタ信号送信部136を制御して、レジスタ信号Rsをセンサ装置10Aへ送信する。

センサ装置10Aにおいて、制御部111は、レジスタ信号受信部114を制御して、受信装置10Bから送信されたレジスタ信号Rsを受信し、周波数コード（OK）が含まれている場合に、センサ装置10Aを起動処理（図4（b）に示す初期キャリブレーション）が完了した状態に移行する。これにより、センサ装置10A及び受信装置10Bの起動時の処理が終了し、センサ装置10Aは、通常動作処理（図4（b）に示す通常動作）を開始する。

[0051] （図5のステップS7）

センサ装置10Aは、並列形式の撮像データDpを直列形式の撮像データDsに変更するとともに、撮像データDsに第1クロック信号CLK1を埋め込んでクロック埋込信号EBを生成する。データ送信部115の並列直列変換部115bは、制御部111に制御されて、発振器112から入力される第1クロック信号CLK1に同期する撮像データDsをドライバ115cに出力する。ドライバ115cは、並列直列変換部115bから入力される撮像データDs及び発振器112から入力される第1クロック信号CLK1

を差動方式の撮像データD_sに埋め込む。こうして、ドライバ115cは、クロック埋込信号E_Bを生成する。

[0052] センサ装置10Aは、クロック埋込信号E_B（図4（d）に示すデータ）を信号伝送路NL1を介して受信装置10Bに出力する。データ送信部115は、制御部111に制御され、ドライバ115cで生成されたクロック埋込信号E_Bを受信装置10Bに送信する。

受信装置10Bは、センサ装置10Aから送信されたクロック埋込信号E_Bから第1クロック信号CLK1を再生するとともに、直列形式の撮像データD_sを並列形式の撮像データD_pに変換する。受信装置10Bのデータ受信部133は、制御部131に制御され、センサ装置10Aから送信されるクロック埋込信号E_Bから第1クロック信号CLK1を再生部133bにおいて再生する。また、データ受信部133は、制御部131に制御され、クロック埋込信号E_Bから再生された第1クロック信号CLK1を分周器133cで分周して第2クロック信号CLK2を生成する。さらに、データ受信部133は、制御部131に制御され、第2クロック信号CLK2に同期する撮像データD_pをデータ処理部14に出力し、第2クロック信号CLK2を切替器138を介して信号生成部134に出力する。

[0053] 受信装置10Bにおいて、制御部131は、信号生成部134で取得される第2クロック信号CLK2の周波数と基準クロック信号INCKの周波数との差分に基づき、レジスタ信号送信部136及びレジスタ信号受信部137を制御して、センサ装置10Aにレジスタ信号R_sを送信し、発振器112の設定値を変更する。

[0054] （図5のステップS8）

第2クロック信号CLK2と基準クロック信号INCKとの周波数差が、所望の範囲の周波数でなかったとする。この場合、制御部131は、センサ装置10Aから送信される第2クロック信号CLK2の周波数が最適値でないと判定する（NO）。これにより、受信装置10Bは、レジスタ信号R_sをセンサ装置10Aに送信する。信号生成部134は、第1クロック信号C

CLK 1 の周波数が最適値でないことを示す周波数コード (NG) をレジスタ信号 R_s に含め、上記ステップ S 7 の処理に移行する。送受信システム 1 は、第 2 クロック信号 CLK 2 と基準クロック信号 INCK との周波数差が所定の誤差範囲外から所定の誤差範囲内となり、さらに第 1 クロック信号 CLK 1 の周波数が最適値となるまで追い込む。送受信システム 1 は、ステップ S 8 からステップ S 7 に移行した後、第 1 クロック信号 CLK 1 の周波数に応じて、通常動作又はクロック信号制御動作を実行する。

一方、信号生成部 134 におけるクロック信号比較処理の結果が第 2 クロック信号 CLK 2 と基準クロック信号 INCK との周波数が一致していたとする。または、信号生成部 134 における第 2 クロック信号 CLK 2 と基準クロック信号 INCK との周波数差が、発振器 112 で設定可能な周波数の分解能よりも小さかったとする。この場合、制御部 131 は、センサ装置 10A から送信される第 1 クロック信号 CLK 1 の周波数が最適値であると判定する (YES)。

[0055] (図 5 のステップ S 9)

センサ装置 10A から送信される第 1 クロック信号 CLK 1 の周波数が最適値であると判定されると、信号生成部 134 は、第 1 クロック信号 CLK 1 の周波数が最適値であることを示す周波数コード (OK) をレジスタ信号 R_s に含める。制御部 131 は、レジスタ信号送信部 136 を制御して、レジスタ信号 R_s をセンサ装置 10A へ送信する。

センサ装置 10A において、制御部 111 は、受信装置 10B から送信されたレジスタ信号 R_s を受信し、周波数コード (OK) が含まれている場合に、データ通信をそのまま維持する。

[0056] なお、信号生成部 134 は、第 2 クロック信号 CLK 2 と基準クロック信号 INCK との周波数差が、ある周波数以上の場合に、初期キャリブレーションに戻す旨を示す初期化情報をレジスタ信号 R_s に含める。制御部 131 は、レジスタ信号送信部 136 を制御して、レジスタ信号 R_s をセンサ装置 10A へ送信する。

センサ装置１０Ａにおいて、制御部１１１は、受信装置１０Ｂから送信されたレジスタ信号Ｒｓを受信し、初期化情報が含まれている場合に、センサ装置１０Ａを初期キャリブレーションを実行する状態に移行する。これにより、センサ装置１０Ａは、初期キャリブレーションを開始し、送受信システム１を再構築する。

[0057] <第１の実施形態による作用効果>

以上のように第１の実施形態によれば、第１クロック信号ＣＬＫ１の周波数を制御するために、センサ装置１０Ａと受信装置１０Ｂとの間を接続する信号伝送路ＮＬ２を、分周器１１７から出力される第２クロック信号ＣＬＫ２の送信用とレジスタ信号Ｒｓの通信用とで共用できるので、センサ装置１０Ａと受信装置１０Ｂとの間の配線構造を簡素化できる。

[0058] また、上記第１の実施形態によれば、センサ装置１０Ａにおいて、分周器１１７から出力される第２クロック信号ＣＬＫ２と、レジスタ信号送信部１１６から出力されるレジスタ信号Ｒｓとを、選択的に切り替えて受信装置１０Ｂへ信号伝送路ＮＬ２を介して出力する切替器１１８を備えることで、レジスタ信号通信用のピン（端子）と第２クロック信号送信用のピン（端子）とを共用できることにより、センサ装置１０Ａのピン数（端子数）を削減でき、センサ装置１０Ａの小型化を図ることができる。

[0059] さらに、上記第１の実施形態によれば、センサ装置１０Ａにおける第１クロック信号ＣＬＫ１の周波数と受信装置１０Ｂにおける基準クロック信号ＩＮＣＫの周波数とがかけ離れている場合、受信装置１０Ｂの再生部１３３ｂはセンサ装置１０Ａから送られてくる第１クロック信号ＣＬＫ１をロックすることができないため、起動時から撮像データＤｓが受信装置へ送信開始されるまでの間で、信号伝送路ＮＬ２を利用して、第１クロック信号ＣＬＫ１の初期キャリブレーションを実行することで、撮像データＤｓの送信開始前に、センサ装置１０Ａにおける第１クロック信号ＣＬＫ１の周波数と受信装置１０Ｂにおける基準クロック信号ＩＮＣＫの周波数との差を小さくすることができる。また、撮像データＤｓが受信装置１０Ｂへ送信開始された後に

、信号伝送路NL2をレジスタ信号Rsの通信のみに使用することができる。

[0060] <第2の実施形態>

本技術の第2の実施形態によるセンサ装置、受信装置及び送受信システムについて図6を用いて説明する。なお、上記第1の実施形態によるセンサ装置、受信装置及び送受信システムと同一の作用・機能を奏する構成要素には、同一の符号を付して説明は省略する。

図6に示すように、第2の実施形態による送受信システム2は、所定信号を送信するセンサ装置20Aと、センサ装置20Aから送信される所定信号を受信する受信装置20Bとを備えている。

[0061] センサ装置20Aの送信部11は、データ送信部215を有する。データ送信部215は、第1クロック信号CLK1が入力される分周器215aと、並列直列変換部215bと、ドライバ215cとを有する。データ送信部215のドライバ215cは、例えば、並列直列変換部215bから第1クロック信号CLK1に同期して入力されるシングルエンド方式の撮像データDsをシングルエンド方式のまま信号伝送路NL1へ出力するようになっている。

受信装置20Bの受信部13は、データ受信部233を有する。データ受信部233は、ドライバ233aと、再生部233bと、分周器233cと、直列並列変換部233dとを有する。データ受信部233のドライバ233aは、センサ装置20Aのドライバ215cから入力されるシングルエンド方式の撮像データDsを後段の再生部233bに出力する。

[0062] <第2の実施形態による作用効果>

第2の実施形態によれば、上記第1の実施形態と同様の作用効果が得られるとともに、送信部11及び受信部13において、入出力などに用いられるピン数（端子数）の削減を図ることができる。

[0063] <第3の実施形態>

本技術の第3の実施形態によるセンサ装置、受信装置及び送受信システム

について図 7 を用いて説明する。なお、上記第 1 の実施形態によるセンサ装置、受信装置及び送受信システムと同一の作用・機能を奏する構成要素には、同一の符号を付して説明は省略する。

第 3 の実施形態によるセンサ装置、受信装置及び送受信システムでは、データ送信部が複数備えられ、データ受信部が複数備えられている。

図 7 に示すように第 3 の実施形態による送受信システム 3 は、所定信号を送信するセンサ装置 30A と、センサ装置 30A から送信される所定信号を受信する受信装置 30B とを備えている。

[0064] センサ装置 30A に備えられた送信部 31 は、複数（図 7 では 2 つ図示されている）のデータ送信部 115 を有している。複数のデータ送信部 115 はそれぞれ、上記第 1 の実施形態におけるデータ送信部 115 と同じ構成を有し、同じ機能を発揮するようになっている。

受信装置 30B に備えられた受信部 33 は、複数（図 7 では 2 つ図示されている）のデータ受信部 133 を有している。複数のデータ受信部 133 はそれぞれ、上記第 1 の実施形態におけるデータ受信部 133 と同じ構成を有し、同じ機能を発揮するようになっている。受信部 33 は、送信部 31 に設けられたデータ送信部 115 と同じ数のデータ受信部 133 を有している。データ送信部 115 及びデータ受信部 133 は、1 対 1 の関係を満たすように接続されている。

受信部 33 に備えられた信号生成部 334 は、複数のデータ受信部 133 から出力されるそれぞれの第 2 クロック信号 CLK2 が切替器 338 を介して入力されるようになっている。また、信号生成部 334 は、複数のデータ受信部 133 から入力される第 2 クロック信号 CLK2 の全てと基準クロック信号 INCK とを比較するようになっている。なお、信号生成部 334 は、複数の第 2 クロック信号 CLK2 のいずれかと、基準クロック信号 INCK とを比較するように構成されていてもよい。

[0065] <第 3 の実施形態による作用効果>

上記第 3 の実施形態によれば、上記第 1 の実施形態と同様の作用効果が得

られるとともに、受信装置 30B の信号生成部 334 において、複数のデータ送信部 115 及び複数のデータ受信部 133 のいずれかにおける第 1 クロック信号 CLK1 の送信が失敗していても、第 2 クロック信号 CLK2 と基準クロック信号 INCK とを比較して第 1 クロック信号 CLK1 を制御することができる。

なお、複数のデータ送信部 115 それぞれのドライバ 115c は、例えば並列直列変換部 115b から第 1 クロック信号 CLK1 に同期して入力されるシングルエンド方式の撮像データ Ds をシングルエンド方式のまま出力するように構成されていてもよい。

[0066] <第 4 の実施形態>

本技術の第 4 の実施形態によるセンサ装置、受信装置及び送受信システムについて図 8 を用いて説明する。なお、上記第 3 の実施形態によるセンサ装置、受信装置及び送受信システムと同一の作用・機能を奏する構成要素には、同一の符号を付して説明は省略する。

第 4 の実施形態によるセンサ装置、受信装置及び送受信システムでは、データ送信部が複数備えられ、データ受信部が複数備えられ、データ送信部毎に周波数を変更可能な分周器が備えられている。

[0067] 図 8 に示すように第 4 の実施形態による送受信システム 4 は、所定信号を送信するセンサ装置 40A と、センサ装置 40A から送信される所定信号を受信する受信装置 40B とを備えている。

センサ装置 40A に備えられた送信部 41 は、複数（図 8 では 2 つ図示されている）のデータ送信部 115 を有している。複数のデータ送信部 115 はそれぞれ、上記第 1 の実施形態におけるデータ送信部 115 と同じ構成を有し、同じ機能を発揮するようになっている。また、複数のデータ送信部 115 それぞれに、周波数可変型の分周器 411 が設けられる。発振器 112 から出力される第 1 クロック信号 CLK1 は、分周器 411 で周波数に変更された後、データ送信部 115 の分周器 115a に入力される。分周器 411 に設定する周波数設定値は、レジスタ 113 に記憶されている。そして、

制御部 1 1 1 による制御により、分周器 4 1 1 には、最適な周波数設定値が設定されることになる。

[0068] 受信装置 4 0 B に備えられた受信部 4 3 は、複数（図 8 では 2 つ図示されている）のデータ受信部 1 3 3 を有している。複数のデータ受信部 1 3 3 はそれぞれ、上記第 1 の実施形態におけるデータ受信部 1 3 3 と同じ構成を有し、同じ機能を発揮するようになっている。受信部 4 3 は、送信部 4 1 に設けられたデータ送信部 1 1 5 と同じ数のデータ受信部 1 3 3 を有している。データ送信部 1 1 5 及びデータ受信部 1 3 3 は、1 対 1 の関係を満たすように接続されている。

受信部 4 3 に備えられた信号生成部 3 3 4 は、複数のデータ受信部 1 3 3 から出力されるそれぞれの第 2 クロック信号 C L K 2 が切替器 3 3 8 を介して入力されるようになっている。また、信号生成部 3 3 4 は、複数のデータ受信部 1 3 3 から入力される第 2 クロック信号 C L K 2 の全てと基準クロック信号 I N C K とを比較するようになっている。なお、信号生成部 3 3 4 は、複数の第 2 クロック信号 C L K 2 のいずれかと、基準クロック信号 I N C K とを比較するように構成されていてもよい。

[0069] センサ装置 4 0 A において、データ送信部 1 1 5 及びデータ受信部 1 3 3 からなるレーン毎に設定内容の異なる周波数設定値をレジスタ 1 1 3 に複数記憶する。制御部 1 1 1 は、レーン毎に、負荷状況を監視し、負荷が大きいレーンについては、低周波数に設定するための第 1 周波数設定値をレジスタ 1 1 3 から読み出して分周器 4 1 1 に設定し、負荷が小さいレーンについては、高周波数に設定するための第 2 周波数設定値をレジスタ 1 1 3 から読み出して分周器 4 1 1 に設定する。

[0070] また、制御部 1 1 1 は、例えば温度が 2 5 °C のときに、高周波数に設定するための第 2 周波数設定値をレジスタ 1 1 3 から読み出して分周器 4 1 1 に設定し、温度が 4 0 °C のときに、低周波数に設定するための第 1 周波数設定値をレジスタ 1 1 3 から読み出して分周器 4 1 1 に設定することも可能である。なお、周波数設定値の変更条件としては、温度以外に例えばプロセス、

電源等を用いることが可能である。

[0071] <第4の実施形態による作用効果>

上記第4の実施形態によれば、上記第3の実施形態と同様の作用効果が得られるとともに、プロセス、電源、温度等の条件に応じて、受信装置40B側から制御する第1クロック信号CLK1の周波数を変更し、送受信システム4を効率良く、安定的に動作させることが可能となる。

[0072] また、上記第4の実施形態によれば、レーン毎の負荷状況を監視し、負荷状況に応じて、レーン毎のデータレートを変更し、送受信システム4を効率良く動作させることが可能となる。

[0073] <第5の実施形態>

本技術の第5の実施形態によるセンサ装置、受信装置及び送受信システムについて図9を用いて説明する。なお、上記第1の実施形態によるセンサ装置、受信装置及び送受信システムと同一の作用・機能を奏する構成要素には、同一の符号を付して説明は省略する。

第5の実施形態によるセンサ装置50A、受信装置50B及び送受信システム5では、受信装置50Bにおいて、切替器138を削除し、センサ装置50Aから信号伝送路NL2を介して送信される第2クロック信号CLK2をそのまま信号生成部531に入力するようにしている。

[0074] <第5の実施形態による送受信システムの動作>

次に、第5の実施形態によるセンサ装置50A、受信装置50B及び送受信システム5によるクロック信号の周波数の制御処理について図9を参照しつつ図10及び図11を用いて説明する。図10は、送受信システム5の起動時から起動後に至り実行されるセンサ装置50Aと受信装置50Bとの間の通信動作を示すタイミングチャートである。図11は、送受信システム5の起動時から起動後に至り実行されるクロック信号の周波数の制御処理を示すフローチャートである。第5の実施形態では、理解を容易にするため、送受信システム5の処理フローは、起動時（初期キャリブレーション）及び起動後（通常動作）の動作時に分けられている。

[0075] 第5の実施形態による送受信システム5では、まず、センサ装置50A及び受信装置50Bに電源が投入されることによって、図10(a)に示すイネーブル信号がローからハイに変化し起動時の処理が開始される(図10(b)に示すOSC Wake up)。

[0076] (図11のステップS51)

図11に示すように、ステップS51において、センサ装置50Aは、起動から一定期間まで待って、第1クロック信号CLK1の周波数を所定値に設定し、ステップS52に処理を移行する。センサ装置50Aの制御部111は、発振器112の設定値に所定値として第1クロック信号CLK1の周波数の初期値(例えば設定値)を設定する。

[0077] (図11のステップS52)

図10(b)に示す初期キャリブレーションにおいて、センサ装置50Aは、ステップS51において設定された所定値の周波数の第1クロック信号CLK1を、第2クロック信号CLK2に分周して、信号伝送路NL2を介して受信装置50Bに送信する。このとき、制御部111は、分周器117及び切替器118を制御して、受信装置50Bに対し第2クロック信号CLK2(図10(c)に示すクロック出力)を信号伝送路NL2を介して送信する。

[0078] (図11のステップS53)

送受信システム5は、ステップS52に引き続いて、センサ装置50Aから受信装置50Bに送信された第2クロック信号CLK2の制御処理を実行する。第2クロック信号CLK2の制御処理では、まず、受信装置50Bは、センサ装置50Aから送信された第2クロック信号CLK2と基準クロック信号INCKとを比較するクロック信号比較処理を実行する。クロック信号比較処理において、信号生成部531は、制御部131に制御され、センサ装置50Aから送信される第2クロック信号CLK2の周波数と、受信装置50Bの外部から入力される基準クロック信号INCKの周波数との差分を取得する。

[0079] (図11のステップS54)

クロック信号比較処理を実行する前に、センサ装置50Aにおいて、制御部111は、受信装置50Bへ指定された回数だけ第2クロック信号CLK2を送信した後、発振器112を停止する。

[0080] 受信装置50Bにおいて、制御部131は、センサ装置50Aから第2クロック信号CLK2を指定された回数だけ受信することにより、発振器112が停止したことを感知してから、信号生成部531で取得される第2クロック信号CLK2の周波数と基準クロック信号INCKの周波数との差分に基づき、レジスタ信号送信部136及びレジスタ信号受信部137を制御して、発振器112の設定値を変更する(図10(b)に示す初期キャリブレーション及び図10(c)に示すREG通信)。

[0081] (図11のステップS55)

第2クロック信号CLK2と基準クロック信号INCKとの周波数差が、発振器112で設定可能な周波数の分解能よりも大きかったとする。この場合、制御部131は、センサ装置50Aから送信される第2クロック信号CLK2の周波数が最適値でないと判定する(NO)。これにより、受信装置50Bは、レジスタ信号Rsをセンサ装置50Aに送信する。信号生成部531は、第1クロック信号CLK1の周波数が最適値でないことを示す周波数コード(NG)をレジスタ信号Rsに含め、上記ステップS52の処理に移行する。送受信システム5は、第2クロック信号CLK2と基準クロック信号INCKとの周波数差が所定の誤差範囲外から所定の誤差範囲内となり、さらに第1クロック信号CLK1の周波数が最適値となるまで追い込む。送受信システム5は、ステップS55からステップS52に移行した後、ステップS52からステップS55までの処理を実行する。

[0082] 一方、信号生成部531におけるクロック信号比較処理の結果が第2クロック信号CLK2と基準クロック信号INCKとの周波数が一致していたとする。または、信号生成部531における第2クロック信号CLK2と基準クロック信号INCKとの周波数差が、発振器112で設定可能な周波数の

分解能よりも小さかったとする。この場合、制御部131は、センサ装置50Aから送信される第1クロック信号CLK1の周波数が最適値であると判定する（YES）。

[0083] (図11のステップS56)

センサ装置50Aから送信される第1クロック信号CLK1の周波数が最適値であると判定されると、信号生成部531は、第1クロック信号CLK1の周波数が最適値であることを示す周波数コード（OK）をレジスタ信号Rsに含める。制御部131は、レジスタ信号送信部136を制御して、レジスタ信号Rsをセンサ装置50Aへ送信する。

[0084] センサ装置50Aにおいて、制御部111は、レジスタ信号受信部114を制御して、受信装置50Bから送信されたレジスタ信号Rsを受信し、周波数コード（OK）が含まれている場合に、センサ装置50Aを起動処理（図10（b）に示す初期キャリブレーション）が完了した状態に移行する。これにより、センサ装置50A及び受信装置50Bの起動時の処理が終了し、センサ装置50Aは、通常動作処理（図10（b）に示す通常動作）を開始する。

[0085] (図11のステップS57)

センサ装置50Aは、並列形式の撮像データDpを直列形式の撮像データDsに変更するとともに、撮像データDsに第1クロック信号CLK1を埋め込んでクロック埋込信号EBを生成する。なお、センサ装置50Aは、撮像データDsに第1クロック信号CLK1を埋め込まないように構成されてもよい。データ送信部115の並列直列変換部115bは、制御部111に制御されて、発振器112から入力される第1クロック信号CLK1に同期する撮像データDsをドライバ115cに出力する。ドライバ115cは、並列直列変換部115bから入力される撮像データDs及び発振器112から入力される第1クロック信号CLK1を差動方式の撮像データDsに埋め込む。こうして、ドライバ115cは、クロック埋込信号EBを生成する。

[0086] センサ装置50Aは、クロック埋込信号EB（図10（d）に示すデータ

）を信号伝送路NL1を介して受信装置50Bに出力する。データ送信部115は、制御部111に制御され、ドライバ115cで生成されたクロック埋込信号EBを受信装置50Bに送信する。また、センサ装置50Aにおいて、制御部111は、通常動作時であっても、受信装置50Bへ指定された回数だけ第2クロック信号CLK2を送信した後、発振器112を停止する。

受信装置50Bにおいて、制御部131は、クロック埋込信号EBを受信するとともに、センサ装置50Aから第2クロック信号CLK2を指定された回数だけ受信することにより、発振器112が停止したことを感知してから、信号生成部134で取得される第2クロック信号CLK2の周波数と基準クロック信号INCKの周波数との差分に基づき、レジスタ信号送信部136及びレジスタ信号受信部137を制御して、信号伝送路NL2を介してレジスタ信号Rsの通信を実行し（図10（b）に示す通常動作及び図10（c）に示すクロック出力及びREG通信）、発振器112の設定値を変更する。

[0087] 以後、送受信システム5は、ステップS52からステップS55までの処理を繰り返し実行する。

なお、信号生成部531は、第2クロック信号CLK2と基準クロック信号INCKとの周波数差が、ある周波数以上の場合に、初期キャリブレーションに戻す旨を示す初期化情報をレジスタ信号Rsに含める。制御部131は、レジスタ信号送信部136を制御して、レジスタ信号Rsをセンサ装置50Aへ送信する。

[0088] センサ装置50Aにおいて、制御部111は、受信装置50Bから送信されたレジスタ信号Rsを受信し、初期化情報が含まれている場合に、センサ装置50Aを初期キャリブレーションを実行する状態に移行する。これにより、センサ装置50Aは、初期キャリブレーションを開始し、送受信システム5を再構築する。

[0089] <第5の実施形態による作用効果>

上記第5の実施形態によれば、上記第1の実施形態と同様の作用効果が得られるとともに、信号伝送路NL2を利用して、第2クロック信号CLK2とレジスタ信号Rsとを間欠動作させて、第1クロック信号CLK1の制御を行うことで、データ通信中に受信装置50Bの再生部133bから第1クロック信号CLK1を抽出できなくても、信号生成部531において、第2クロック信号CLK2と基準クロック信号INCKとを比較して第1クロック信号CLK1を制御することができる。

[0090] <第6の実施形態>

本技術の第6の実施形態によるセンサ装置、受信装置及び送受信システムについて図12を用いて説明する。なお、上記第5の実施形態によるセンサ装置、受信装置及び送受信システムと同一の作用・機能を奏する構成要素には、同一の符号を付して説明は省略する。

[0091] 図12に示すように、第6の実施形態による送受信システム6は、所定信号を送信するセンサ装置60Aと、センサ装置60Aから送信される所定信号を受信する受信装置60Bとを備えている。

センサ装置60Aの送信部61は、データ送信部615を有する。データ送信部615は、第1クロック信号CLK1が入力される分周器615aと、並列直列変換部615bと、ドライバ615cとを有する。データ送信部615のドライバ615cは、例えば、並列直列変換部615bから第1クロック信号CLK1に同期して入力されるシングルエンド方式の撮像データDsをシングルエンド方式のまま信号伝送路NL1へ出力するようになっている。

[0092] 受信装置60Bの受信部63は、データ受信部633を有する。データ受信部633は、ドライバ633aと、再生部633bと、分周器633cと、直列並列変換部633dとを有する。データ受信部633のドライバ633aは、センサ装置60Aのドライバ615cから入力されるシングルエンド方式の撮像データDsを後段の再生部633bに出力する。

[0093] <第6の実施形態による作用効果>

第 6 の実施形態によれば、上記第 5 の実施形態と同様の作用効果が得られるとともに、送信部 6 1 及び受信部 6 3 において、入出力などに用いられるピン数（端子数）の削減を図ることができる。

[0094] <第 7 の実施形態>

本技術の第 7 の実施形態によるセンサ装置、受信装置及び送受信システムについて図 1 3 を用いて説明する。なお、上記第 5 の実施形態によるセンサ装置、受信装置及び送受信システムと同一の作用・機能を奏する構成要素には、同一の符号を付して説明は省略する。

第 7 の実施形態によるセンサ装置、受信装置及び送受信システムでは、データ送信部が複数備えられ、データ受信部が複数備えられている。

[0095] 図 1 3 に示すように第 7 の実施形態による送受信システム 7 は、所定信号を送信するセンサ装置 7 0 A と、センサ装置 7 0 A から送信される所定信号を受信する受信装置 7 0 B とを備えている。

センサ装置 7 0 A に備えられた送信部 7 1 は、複数（図 1 3 では 2 つ図示されている）のデータ送信部 1 1 5 を有している。複数のデータ送信部 1 1 5 はそれぞれ、上記第 1 の実施形態におけるデータ送信部 1 1 5 と同じ構成を有し、同じ機能を発揮するようになっている。

受信装置 7 0 B に備えられた受信部 7 3 は、複数（図 1 3 では 2 つ図示されている）のデータ受信部 1 3 3 を有している。複数のデータ受信部 1 3 3 はそれぞれ、上記第 1 の実施形態におけるデータ受信部 1 3 3 と同じ構成を有し、同じ機能を発揮するようになっている。受信部 7 3 は、送信部 7 1 に設けられたデータ送信部 1 1 5 と同じ数のデータ受信部 1 3 3 を有している。データ送信部 1 1 5 及びデータ受信部 1 3 3 は、1 対 1 の関係を満たすように接続されている。

[0096] <第 7 の実施形態による作用効果>

上記第 7 の実施形態によれば、上記第 5 の実施形態と同様の作用効果が得られる。

なお、複数のデータ送信部 1 1 5 それぞれのドライバ 1 1 5 c は、例えば

並列直列変換部 115b から第 1 クロック信号 CLK1 に同期して入力されるシングルエンド方式の撮像データ Ds をシングルエンド方式のまま出力するように構成されていてもよい。

[0097] <第 8 の実施形態>

本技術の第 8 の実施形態によるセンサ装置、受信装置及び送受信システムについて図 14 を用いて説明する。なお、上記第 1 の実施形態によるセンサ装置、受信装置及び送受信システムと同一の作用・機能を奏する構成要素には、同一の符号を付して説明は省略する。

第 8 の実施形態によるセンサ装置 80A、受信装置 80B 及び送受信システム 8 では、センサ装置 80A の送信部 81 において、発振器 112 から発振される第 1 クロック信号 CLK1 で動作するカウンタ (Cnt で表記) 811 を有している。

[0098] カウンタ 811 は、カウントしたカウント値をデータソース 82 に出力するようになっている。データソース 82 は、入力されるカウント値を撮像データ Dp に埋め込んでデータ送信部 115 に送信する。

受信装置 80B の受信部 83 において、信号生成部 834 を有する。信号生成部 834 は、通常動作時に、入力される撮像データ Dp に埋め込まれたカウント値を抽出する機能を有する。

[0099] <第 8 の実施形態による送受信システムの動作>

次に、第 8 の実施形態によるセンサ装置 80A、受信装置 80B 及び送受信システム 8 によるクロック信号の周波数の制御処理について図 14 を参照しつつ図 15、図 16 及び図 17 を用いて説明する。図 15 は、送受信システム 8 の起動時から起動後に至り実行されるセンサ装置 80A と受信装置 80B との間の通信動作を示すタイミングチャートである。図 16 は、送受信システム 8 の通常動作時にカウント値の比較処理を示すタイミングチャートである。図 17 は、送受信システム 8 の起動時から起動後に至り実行されるクロック信号の周波数の制御処理を示すフローチャートである。第 8 の実施形態では、理解を容易にするため、送受信システム 8 の処理フローは、起動

時（初期キャリブレーション）及び起動後（通常動作）の動作時に分けられている。

[0100] 第8の実施形態による送受信システム8では、まず、センサ装置80A及び受信装置80Bに電源が投入されることによって、図15（a）に示すイネーブル信号がローからハイに変化し起動時の処理が開始される（図15（b）に示すOSC Wake up）。

[0101] （図17のステップS81）

図17に示すように、ステップS81において、センサ装置80Aは、起動から一定期間まで待って、第1クロック信号CLK1の周波数を所定値に設定し、ステップS82に処理を移行する。センサ装置80Aの制御部111は、発振器112の設定値に所定値として第1クロック信号CLK1の周波数の初期値（例えば設定値）を設定する。

[0102] （図17のステップS82）

図15（b）に示す初期キャリブレーションにおいて、センサ装置80Aは、ステップS81において設定された所定値の周波数の第1クロック信号CLK1を、第2クロック信号CLK2に分周して、信号伝送路NL2を介して受信装置80Bに送信する。このとき、制御部111は、分周器117及び切替器118を制御して、受信装置80Bに対し第2クロック信号CLK2（図15（c）に示すクロック出力）を信号伝送路NL2を介して送信する。

[0103] （図17のステップS83）

送受信システム8は、ステップS82に引き続いて、センサ装置80Aから受信装置80Bに送信された第2クロック信号CLK2の制御処理を実行する。第2クロック信号CLK2の制御処理では、まず、受信装置80Bは、センサ装置80Aから送信された第2クロック信号CLK2と基準クロック信号INCKとを比較するクロック信号比較処理を実行する。クロック信号比較処理において、信号生成部834は、制御部131に制御され、センサ装置80Aから送信される第2クロック信号CLK2の周波数と、受信装

置 80B の外部から入力される基準クロック信号 INCK の周波数との差分を取得する。

[0104] (図 17 のステップ S84)

クロック信号比較処理を実行する前に、センサ装置 80A において、制御部 111 は、受信装置 80B へ指定された回数だけ第 2 クロック信号 CLK2 を送信した後、発振器 112 を停止する。

[0105] 受信装置 80B において、制御部 131 は、センサ装置 80A から第 2 クロック信号 CLK2 を指定された回数だけ受信することにより、発振器 112 が停止したことを感知してから、信号生成部 834 で取得される第 2 クロック信号 CLK2 の周波数と基準クロック信号 INCK の周波数との差分に基づき、レジスタ信号送信部 136 及びレジスタ信号受信部 137 を制御して、センサ装置 80A にレジスタ信号 Rs を送信して発振器 112 の設定値を変更する (図 15 (b) に示す初期キャリブレーション及び図 15 (c) に示す REG 通信)。

[0106] (図 17 のステップ S85)

第 2 クロック信号 CLK2 と基準クロック信号 INCK との周波数差が、発振器 112 で設定可能な周波数の分解能よりも大きかったとする。この場合、制御部 131 は、センサ装置 80A から送信される第 2 クロック信号 CLK2 の周波数が最適値でないと判定する (NO)。これにより、受信装置 80B は、レジスタ信号 Rs をセンサ装置 80A に送信する。信号生成部 834 は、第 1 クロック信号 CLK1 の周波数が最適値でないことを示す周波数コード (NG) をレジスタ信号 Rs に含め、上記ステップ S82 の処理に移行する。送受信システム 8 は、第 2 クロック信号 CLK2 と基準クロック信号 INCK との周波数差が所定の誤差範囲外から所定の誤差範囲内となり、さらに第 1 クロック信号 CLK1 の周波数が最適値となるまで追い込む。送受信システム 8 は、ステップ S85 からステップ S82 に移行した後、ステップ S82 からステップ S85 までの処理を繰り返し実行する。

[0107] 一方、信号生成部 834 におけるクロック信号比較処理の結果が第 2 クロ

ック信号CLK2と基準クロック信号INCKとの周波数が一致していたとする。または、信号生成部834における第2クロック信号CLK2と基準クロック信号INCKとの周波数差が、発振器112で設定可能な周波数の分解能よりも小さかったとする。この場合、制御部131は、センサ装置80Aから送信される第1クロック信号CLK1の周波数が最適値であると判定する（YES）。

[0108] （図17のステップS86）

センサ装置80Aから送信される第1クロック信号CLK1の周波数が最適値であると判定されると、信号生成部834は、第1クロック信号CLK1の周波数が最適値であることを示す周波数コード（OK）をレジスタ信号Rsに含める。制御部131は、レジスタ信号送信部136を制御して、レジスタ信号Rsをセンサ装置80Aへ送信する。

[0109] センサ装置80Aにおいて、制御部111は、レジスタ信号受信部114を制御して、受信装置80Bから送信されたレジスタ信号Rsを受信し、周波数コード（OK）が含まれている場合に、センサ装置80Aを起動処理（図15（b）に示す初期キャリブレーション）が完了した状態に移行する。これにより、センサ装置80A及び受信装置80Bの起動時の処理が終了し、センサ装置80Aは、通常動作処理（図15（b）に示す通常動作）を開始する。

[0110] （図17のステップS87）

センサ装置80Aは、カウンタ811によりカウントされたカウント値を、並列形式の撮像データDpに埋め込み、並列形式の撮像データDpを直列形式の撮像データDsに変更するとともに、撮像データDsに第1クロック信号CLK1を埋め込んでクロック埋込信号EBを生成する。データ送信部115の並列直列変換部115bは、制御部111に制御されて、発振器112から入力される第1クロック信号CLK1に同期する撮像データDsをドライバ115cに出力する。ドライバ115cは、並列直列変換部115bから入力される撮像データDs及び発振器112から入力される第1クロ

ック信号CLK1を差動方式の撮像データDsに埋め込む。こうして、ドライバ115cは、クロック埋込信号EBを生成する。

[0111] センサ装置80Aは、クロック埋込信号EB（図15（d）に示すデータ）を信号伝送路NL1を介して受信装置80Bに出力する。データ送信部115は、制御部111に制御され、ドライバ115cで生成されたクロック埋込信号EBを受信装置80Bに送信する。

受信装置80Bは、センサ装置80Aから送信されたクロック埋込信号EBから第1クロック信号CLK1を再生するとともに、直列形式の撮像データDsを並列形式の撮像データDpに変換する。データ受信部133は、制御部131に制御され、第2クロック信号CLK2に同期する撮像データDpをデータ処理部14に出力するとともに、切替器138を介して信号生成部834に出力する。

[0112] （図17のステップS88）

信号生成部834は、図16（1）で示すように、入力される撮像データDpからカウント値「00F」を抽出すると、基準クロック信号INCKで動作するカウンタをリセットし、カウント値「00F」を初期値としてカウントを開始する。

[0113] （図17のステップS89）

信号生成部834は、図16（2）で示すように、一定期間後に、入力される撮像データDpからカウント値「11F」を抽出すると、時間t1後に基準クロック信号INCKで動作するカウンタでカウントされるカウント値が「11F」であるか否かを判定する。ここでは、「11D」であり、センサ装置80Aのカウントが早いので、制御部131はレジスタ信号送信部136及びレジスタ信号受信部137を制御して、周波数が高いに反映された周波数コードをレジスタ信号Rsに含めて、信号伝送路NL2を介してセンサ装置80Aに送信する（図16（3））。

[0114] センサ装置80Aにおいて、制御部111は、受信装置80Bからレジスタ信号Rsを受信すると、周波数が高いに反映された周波数コードが含まれ

ている場合に、発振器 1 1 2 に設定済みの周波数設定値より低い周波数設定値をレジスタ 1 1 3 から読み出して、発振器 1 1 2 に設定変更する。

[0115] (図 1 7 のステップ S 9 0)

制御部 1 3 1 は、センサ装置 8 0 A のカウント値と受信装置 8 0 B のカウント値との差に基づいて、所望の範囲の周波数でないと判定した場合 (N O)、第 1 クロック信号 C L K 1 の周波数が最適値でないことを示す周波数コード (N G) をレジスタ信号 R s に含め、レジスタ信号 R s をセンサ装置 8 0 A に送信し、上記ステップ S 8 7 の処理に移行する。送受信システム 8 は、第 1 クロック信号 C L K 1 と基準クロック信号 I N C K との周波数差が所定の誤差範囲外から所定の誤差範囲内となり、さらに第 1 クロック信号 C L K 1 の周波数が最適値となるまで追い込む。送受信システム 8 は、ステップ S 9 0 からステップ S 8 7 に移行した後、第 1 クロック信号 C L K 1 の周波数に応じて、通常動作又はクロック信号制御動作を実行する。

[0116] 一方、センサ装置 8 0 A のカウント値と受信装置 8 0 B のカウント値とが一致していたとする。または、センサ装置 8 0 A のカウント値と受信装置 8 0 B のカウント値との差から、発振器 1 1 2 で設定可能な周波数の分解能よりも小さかったとする。この場合、制御部 1 3 1 は、センサ装置 8 0 A から送信される第 1 クロック信号 C L K 1 の周波数が最適値であると判定する (Y E S)。

[0117] (図 1 7 のステップ S 9 1)

センサ装置 8 0 A から送信される第 1 クロック信号 C L K 1 の周波数が最適値であると判定されると、信号生成部 8 3 4 は、第 1 クロック信号 C L K 1 の周波数が最適値であることを示す周波数コード (O K) をレジスタ信号 R s に含める。制御部 1 3 1 は、レジスタ信号送信部 1 3 6 を制御して、レジスタ信号 R s をセンサ装置 8 0 A へ送信する。

[0118] センサ装置 8 0 A において、制御部 1 1 1 は、受信装置 8 0 B から送信されたレジスタ信号 R s を受信し、周波数コード (O K) が含まれている場合に、データ通信をそのまま維持する。

なお、信号生成部 834 は、第 1 クロック信号 CLK1 と基準クロック信号 INCK との周波数差が、ある周波数以上の場合に、初期キャリブレーションに戻す旨を示す初期化情報をレジスタ信号 Rs に含める。制御部 131 は、レジスタ信号送信部 136 を制御して、レジスタ信号 Rs をセンサ装置 80A へ送信する。

[0119] センサ装置 80A において、制御部 111 は、受信装置 80B から送信されたレジスタ信号 Rs を受信し、初期化情報が含まれている場合に、センサ装置 80A を初期キャリブレーションを実行する状態に移行する。これにより、センサ装置 80A は、初期キャリブレーションを開始し、送受信システム 8 を再構築する。

[0120] <第 8 の実施形態による作用効果>

上記第 8 の実施形態によれば、通常動作時において、センサ装置 80A にてカウンタ 811 を有し、所定期間内のカウント値を撮像データ Dp に埋め込んで受信装置 80B に信号伝送路 NL1 を介して送信し、受信装置 80B にて、基準クロック信号で動作するカウンタによるカウント値とセンサ装置 80 のカウンタ 811 によるカウント値とを比較し、比較結果に基づいて、センサ装置 80A の第 1 クロック信号 CLK1 の制御を行うことができる。従って、データ通信中に受信装置 80B の再生部 133b から第 1 クロック信号 CLK1 を抽出できなくても、第 1 クロック信号 CLK1 を制御することができる。

[0121] <第 9 の実施形態>

本技術の第 9 の実施形態によるセンサ装置、受信装置及び送受信システムについて図 18 を用いて説明する。なお、上記第 8 の実施形態によるセンサ装置、受信装置及び送受信システムと同一の作用・機能を奏する構成要素には、同一の符号を付して説明は省略する。

図 18 に示すように、第 9 の実施形態による送受信システム 9 は、所定信号を送信するセンサ装置 90A と、センサ装置 90A から送信される所定信号を受信する受信装置 90B とを備えている。

[0122] センサ装置 90A の送信部 91 は、データ送信部 915 を有する。データ送信部 915 は、第 1 クロック信号 CLK1 が入力される分周器 915a と、並列直列変換部 915b と、ドライバ 915c とを有する。データ送信部 915 のドライバ 915c は、例えば、並列直列変換部 915b から第 1 クロック信号 CLK1 に同期して入力されるシングルエンド方式の撮像データ Ds をシングルエンド方式のまま信号伝送路 NL1 へ出力するようになっている。

受信装置 90B の受信部 93 は、データ受信部 933 を有する。データ受信部 933 は、ドライバ 933a と、再生部 933b と、分周器 933c と、直列並列変換部 933d とを有する。データ受信部 933 のドライバ 933a は、センサ装置 90A のドライバ 915c から入力されるシングルエンド方式の撮像データ Ds を後段の再生部 933b に出力する。

[0123] <第 9 の実施形態による作用効果>

第 9 の実施形態によれば、上記第 8 の実施形態と同様の作用効果が得られるとともに、送信部 91 及び受信部 93 において、入出力などに用いられるピン数（端子数）の削減を図ることができる。

[0124] <第 10 の実施形態>

本技術の第 10 の実施形態によるセンサ装置、受信装置及び送受信システムについて図 19 を用いて説明する。なお、上記第 8 の実施形態によるセンサ装置、受信装置及び送受信システムと同一の作用・機能を奏する構成要素には、同一の符号を付して説明は省略する。

第 10 の実施形態によるセンサ装置、受信装置及び送受信システムでは、データ送信部が複数備えられ、データ受信部が複数備えられている。

[0125] 図 19 に示すように第 10 の実施形態による送受信システム 10 は、所定信号を送信するセンサ装置 100A と、センサ装置 100A から送信される所定信号を受信する受信装置 100B とを備えている。

センサ装置 100A に備えられた送信部 101 は、複数（図 19 では 2 つ図示されている）のデータ送信部 115 を有している。複数のデータ送信部

115はそれぞれ、上記第1の実施形態におけるデータ送信部115と同じ構成を有し、同じ機能を発揮するようになっている。

[0126] 受信装置100Bに備えられた受信部103は、複数（図19では2つ図示されている）のデータ受信部133を有している。複数のデータ受信部133はそれぞれ、上記第1の実施形態におけるデータ受信部133と同じ構成を有し、同じ機能を発揮するようになっている。受信部103は、送信部101に設けられたデータ送信部115と同じ数のデータ受信部133を有している。データ送信部115及びデータ受信部133は、1対1の関係を満たすように接続されている。

[0127] センサ装置100Aにおいて、データソース82は、カウンタ811から出力されるカウント値を、あるデータ送信部115及びデータ受信部133からなる1レーンの撮像データD_pに埋め込んでも良いし、あるレーンのデータ受信に失敗していることを想定して複数レーンに埋め込んでも良い。

受信部103に備えられた信号生成部1034は、複数のデータ受信部133から出力されるそれぞれの撮像データD_pが切替器1038を介して入力されるようになっている。また、信号生成部1034は、複数のデータ受信部133から入力される撮像データD_pに含まれるカウント値の全てと基準クロック信号INCKに対応するカウント値とを比較するようになっている。なお、信号生成部1034は、複数レーンのカウント値のいずれかと、基準クロック信号INCKに対応するカウント値とを比較するように構成されていてもよい。

[0128] <第10の実施形態による作用効果>

上記第10の実施形態によれば、上記第3及び第8の実施形態と同様の作用効果が得られる。

なお、複数のデータ送信部115それぞれのドライバ115cは、例えば並列直列変換部115bから第1クロック信号CLK1に同期して入力されるシングルエンド方式の撮像データD_sをシングルエンド方式のまま出力するように構成されていてもよい。

[0129] <第 1 1 の実施形態>

本技術の第 1 1 の実施形態によるセンサ装置、受信装置及び送受信システムについて図 2 0 を用いて説明する。なお、上記第 1 0 の実施形態によるセンサ装置、受信装置及び送受信システムと同一の作用・機能を奏する構成要素には、同一の符号を付して説明は省略する。

第 1 1 の実施形態によるセンサ装置、受信装置及び送受信システムでは、データ送信部が複数備えられ、データ受信部が複数備えられ、データ送信部毎に周波数を変更可能な分周器と、第 1 クロック信号 CLK 1 で動作するカウンタとが備えられている。

[0130] 図 2 0 に示すように第 1 1 の実施形態による送受信システム 1 1 0 は、所定信号を送信するセンサ装置 1 1 0 0 A と、センサ装置 1 1 0 0 A から送信される所定信号を受信する受信装置 1 1 0 0 B とを備えている。

センサ装置 1 1 0 0 A に備えられた送信部 1 1 0 1 は、複数（図 2 0 では 2 つ図示されている）のデータ送信部 1 1 5 を有している。複数のデータ送信部 1 1 5 はそれぞれ、上記第 1 の実施形態におけるデータ送信部 1 1 5 と同じ構成を有し、同じ機能を発揮するようになっている。また、複数のデータ送信部 1 1 5 それぞれに、周波数可変型の分周器 1 1 0 1 1 が設けられる。発振器 1 1 2 から出力される第 1 クロック信号 CLK 1 は、分周器 1 1 0 1 1 で周波数が変更された後、データ送信部 1 1 5 の分周器 1 1 5 a 及びカウンタ 1 1 0 1 2 に入力される。分周器 1 1 0 1 1 に設定する周波数設定値は、レジスタ 1 1 3 に記憶されている。そして、制御部 1 1 1 による制御により、分周器 1 1 0 1 1 には、最適な周波数設定値が設定されることになる。

[0131] 受信装置 1 1 0 0 B に備えられた受信部 1 1 0 3 は、複数（図 2 0 では 2 つ図示されている）のデータ受信部 1 3 3 を有している。複数のデータ受信部 1 3 3 はそれぞれ、上記第 1 の実施形態におけるデータ受信部 1 3 3 と同じ構成を有し、同じ機能を発揮するようになっている。受信部 1 1 0 3 は、送信部 1 1 0 1 に設けられたデータ送信部 1 1 5 と同じ数のデータ受信部 1

３３を有している。データ送信部１１５及びデータ受信部１３３は、１対１の関係を満たすように接続されている。

[0132] 受信部１１０３に備えられた信号生成部１０３４は、複数のデータ受信部１３３から出力される撮像データＤｐが切替器１０３８を介して入力されるようになっている。また、信号生成部１０３４は、複数のデータ受信部１３３から入力される撮像データＤｐに含まれるカウント値の全てと基準クロック信号ＩＮＣＫに対応するカウント値とを比較するようになっている。なお、信号生成部１０３４は、複数レーンのカウント値のいずれかと、基準クロック信号ＩＮＣＫに対応するカウント値とを比較するように構成されていてもよい。

[0133] センサ装置１１００Ａにおいて、データ送信部１１５及びデータ受信部１３３からなるレーン毎に設定内容の異なる周波数設定値をレジスタ１１３に複数記憶する。制御部１１１は、レーン毎に、負荷状況を監視し、負荷が大きいレーンについては、低周波数に設定するための第１周波数設定値をレジスタ１１３から読み出して分周器１１０１１に設定し、負荷が小さいレーンについては、高周波数に設定するための第２周波数設定値をレジスタ１１３から読み出して分周器１１０１１に設定する。

[0134] また、制御部１１１は、例えば温度が２５℃のときに、高周波数に設定するための第２周波数設定値をレジスタ１１３から読み出して分周器１１０１１に設定し、温度が４０℃のときに、低周波数に設定するための第１周波数設定値をレジスタ１１３から読み出して分周器１１０１１に設定することも可能である。なお、周波数設定値の変更条件としては、温度以外に例えばプロセス、電源等を用いることが可能である。

[0135] <第１１の実施形態による作用効果>

上記第１１の実施形態によれば、上記第４及び第１０の実施形態と同様の作用効果が得られるとともに、プロセス、電源、温度等の条件に応じて、受信装置１１００Ｂ側から制御する第１クロック信号ＣＬＫ１の周波数を変更し、送受信システム１１０を効率良く、安定的に動作させることが可能とな

る。

[0136] また、上記第 11 の実施形態によれば、レーン毎の負荷状況を監視し、負荷状況に応じて、レーン毎のデータレートを変更し、送受信システム 110 を効率良く動作させることが可能となる。

なお、複数のデータ送信部 115 それぞれのドライバ 115c は、例えば並列直列変換部 115b から第 1 クロック信号 CLK1 に同期して入力されるシングルエンド方式の撮像データ Ds をシングルエンド方式のまま出力するように構成されていてもよい。

[0137] <その他の実施形態>

上記のように、本技術は第 1 乃至第 11 の実施形態によって記載したが、この開示の一部をなす論述及び図面は本技術を限定するものであると理解すべきではない。上記の実施形態が開示する技術内容の趣旨を理解すれば、当業者には様々な代替実施形態、実施例及び運用技術が本技術に含まれ得ることが明らかとなろう。また、第 1 乃至第 11 の実施形態がそれぞれ開示する構成を、矛盾の生じない範囲で適宜組み合わせることができる。例えば、複数の異なる実施形態がそれぞれ開示する構成を組み合わせてもよく、同一の実施形態の複数の異なる変形例がそれぞれ開示する構成を組み合わせてもよい。

[0138] なお、本開示は以下のような構成も取ることができる。

(1)

第 1 クロック信号を発振する発振器と、

前記第 1 クロック信号に同期した撮像データを第 1 の信号伝送路を介して外部装置へ送信するデータ送信部と、

前記第 1 クロック信号を分周して前記第 1 クロック信号よりも低い周波数となる第 2 クロック信号を生成し、前記第 2 クロック信号を前記外部装置へ前記第 1 の信号伝送路とは異なる第 2 の信号伝送路を介して送信するクロック信号送信部と、

前記第 1 クロック信号の制御に必要な制御信号を前記外部装置との間で前

記第 2 の信号伝送路を介して通信する制御信号通信部と
を備えるセンサ装置。

(2)

前記クロック信号送信部から送信される前記第 2 クロック信号と、前記制御信号通信部から送信される前記制御信号とを、選択的に切り替えて前記外部装置へ前記第 2 の信号伝送路を介して出力する切替部を
備える前記 (1) に記載のセンサ装置。

(3)

前記クロック信号送信部は、起動時から前記撮像データが前記外部装置へ送信開始されるまでの間で、前記第 2 クロック信号を前記外部装置へ前記第 2 の信号伝送路を介して送信する
前記 (1) に記載のセンサ装置。

(4)

前記データ送信部は、

前記発振器から入力される前記第 1 クロック信号を分周して前記第 2 クロック信号を生成する分周器と、

前記第 2 クロック信号に同期して並列形式で入力される撮像データを前記第 1 クロック信号に同期する直列形式の撮像データに変換する並列直列変換部と、

前記直列形式の撮像データを前記第 1 の信号伝送路を介して前記外部装置に送信する送信駆動部と
を備える前記 (1) に記載のセンサ装置。

(5)

前記データ送信部は、前記撮像データに前記第 1 クロック信号を埋め込んだ信号を前記第 1 の信号伝送路を介して前記外部装置に送信する
前記 (1) に記載のセンサ装置。

(6)

前記第 1 クロック信号で動作するカウンタを備え、

前記データ送信部は、所定期間内に前記カウンタによりカウントしたカウント値を前記撮像データに埋め込んだ信号を、前記第 1 の信号伝送路を介して前記外部装置に送信する前記 (5) に記載のセンサ装置。

(7)

前記データ送信部は、複数備えられている
前記 (1) から (6) のいずれか 1 に記載のセンサ装置。

(8)

第 1 クロック信号に同期して外部装置から第 1 の信号伝送路を介して送信される撮像データを受信するデータ受信部と、

前記第 1 クロック信号、前記第 1 クロック信号に基づく第 2 クロック信号、及び前記外部装置から第 2 の信号伝送路を介して送信される前記第 2 クロック信号のいずれか 1 つと、基準クロック信号とを比較した比較結果に基づいて前記第 1 クロック信号の制御に必要な制御信号を生成する信号生成部と、

前記信号生成部で生成された前記制御信号を前記外部装置との間で前記第 2 の信号伝送路を介して通信する制御信号通信部と
を備える受信装置。

(9)

前記データ受信部は、

前記外部装置から入力される前記第 1 クロック信号の周波数を分周して前記第 2 クロック信号を生成する分周器と、

前記第 1 クロック信号に同期して前記外部装置から前記第 1 の信号伝送路を介して直列形式で入力されるデータを前記第 2 クロック信号に同期する並列形式のデータに変換する直列並列変換部と
を有する前記 (8) に記載の受信装置。

(10)

前記データ受信部は、前記外部装置から前記第 1 の信号伝送路を介して前記撮像データに埋め込まれて送信される前記第 1 クロック信号を前記撮像デ

ータから再生する再生部を有する

前記（８）に記載の受信装置。

（１１）

前記基準クロック信号で動作するカウンタを備え、

前記信号生成部は、所定期間内に前記カウンタによりカウントしたカウント値と、前記外部装置から送られ前記第１クロック信号に対応するカウント値とを比較した比較結果に基づいて前記制御信号を生成する

前記（８）に記載の受信装置。

（１２）

前記データ受信部は、複数備えられている

前記（８）から（１１）のいずれか１に記載の受信装置。

（１３）

第１クロック信号を発振する発振器と、前記第１クロック信号に同期した撮像データを送信するデータ送信部とを有するセンサ装置と、

前記センサ装置から送信される前記撮像データを受信するデータ受信部を有する受信装置と、

前記センサ装置と前記受信装置との間に接続され、前記撮像データを伝送する第１の信号伝送路と、

前記センサ装置と前記受信装置との間に接続され、撮像データ以外の信号を伝送する第２の信号伝送路と

を備え、

前記センサ装置は、

前記第１クロック信号を分周して前記第１クロック信号よりも低周波数となる第２クロック信号を生成し、前記第２クロック信号を前記受信装置へ前記第２の信号伝送路を介して送信するクロック信号送信部と、

前記第１クロック信号の制御に必要な制御信号を前記受信装置との間で前記第２の信号伝送路を介して通信するセンサ側制御信号通信部と

を有し、

前記受信装置は、

前記センサ装置から送信される前記第2クロック信号、及び前記第1クロック信号に基づく第2クロック信号の一方と、基準クロック信号とを比較した比較結果に基づいて前記制御信号を生成する信号生成部と、

前記信号生成部で生成された前記制御信号を前記センサ装置との間で前記第2の信号伝送路を介して通信する受信側制御信号送信部と

を有する

送受信システム。

(14)

前記センサ装置は、

前記クロック信号送信部から送信される前記第2クロック信号と、前記センサ側制御信号通信部から送信される前記制御信号とを、選択的に切り替えて前記受信装置へ前記第2の信号伝送路を介して出力する切替部を備える前記(13)に記載の送受信システム。

(15)

前記クロック信号送信部は、起動時から前記撮像データが前記受信装置へ送信開始されるまでの間で、前記第2クロック信号を前記受信装置へ前記第2の信号伝送路を介して送信する

前記(13)または(14)に記載の送受信システム。

(16)

前記データ送信部は、

前記発振器から入力される前記第1クロック信号を分周して前記第1クロック信号よりも低い周波数となる第2クロック信号を生成する第1の分周器と、

前記第2クロック信号に同期して並列形式で入力される撮像データを前記第1クロック信号に同期する直列形式の撮像データに変換する並列直列変換部と、

前記直列形式の撮像データを前記第1の信号伝送路を介して前記受信装置

に送信する送信駆動部と
を備え、

前記データ受信部は、

前記センサ装置から送信される前記第 1 クロック信号の周波数を分周して
前記第 2 クロック信号を生成する第 2 の分周器と、

前記第 1 クロック信号に同期して前記センサ装置から前記第 1 の信号伝送
路を介して直列形式で入力されるデータを前記第 2 クロック信号に同期する
並列形式のデータに変換する直列並列変換部と
を有する前記 (13) に記載の送受信システム。

(17)

前記データ送信部は、前記撮像データに前記第 1 クロック信号を埋め込ん
だ信号を前記第 1 の信号伝送路を介して前記受信装置に送信し、

前記データ受信部は、前記センサ装置から前記第 1 の信号伝送路を介して
前記撮像データに埋め込まれて送信される前記第 1 クロック信号を前記撮像
データから再生する再生部を有する

前記 (13) に記載の送受信システム。

(18)

前記センサ装置は、

前記第 1 クロック信号で動作する第 1 のカウンタを備え、

前記データ送信部は、所定期間内に前記第 1 のカウンタによりカウントし
たカウント値を前記撮像データに埋め込んだ信号を、前記第 1 の信号伝送路
を介して前記受信装置に送信し、

前記受信装置は、

前記基準クロック信号で動作する第 2 のカウンタを備え、

前記信号生成部は、所定期間内に前記第 2 のカウンタによりカウントした
カウント値と、前記センサ装置から送られ前記第 1 のカウンタでカウントさ
れたカウント値とを比較した比較結果に基づいて前記制御信号を生成する
前記 (13) に記載の送受信システム。

(19)

前記データ送信部は、複数備えられ、

前記データ受信部は、複数備えられる

前記(13)に記載の送受信システム。

(20)

複数の前記データ送信部は、予め決められた条件に応じて、前記第1クロック信号の周波数を変更可能とする、前記(19)に記載の送受信システム。

符号の説明

[0139] 1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 110, 2000…送受信システム、10A, 20A, 30A, 40A, 50A, 60A, 70A, 80A, 90A, 100A, 1100A, 2010A…センサ装置、10B, 20B, 30B, 40B, 50B, 60B, 70B, 80B, 90B, 100B, 1100B、2010B…受信装置、11, 31, 41, 61, 71, 81, 91, 101、1101, 2011…送信部、12, 82…データソース、13, 33, 43, 63, 73, 83, 93, 103, 1103, 2212…受信部、14…データ処理部、115, 215, 615, 915…データ送信部、111, 131…制御部、112…発振器、113, 135…レジスタ、114, 137…レジスタ信号受信部、115a, 117, 133c, 215a、233c, 411、615a, 633c, 915a, 933c, 11011…分周器、115b, 215b, 615b, 915b…並列直列変換部、115c, 133a, 215c, 233a, 615c, 633a、915c, 933a…ドライバ、116, 136…レジスタ信号送信部、118, 138, 338, 1038…切替器、133, 233, 633, 933…データ受信部、133b, 233b, 633b, 933b…再生部、133d, 233d, 633d, 933d…直列並列変換部、134, 334, 531, 834、1034…信号生成部、811, 11012…カウンタ、2111, 2213…リンク部、2121…PLL回路、22

1 1 …イコライザ、NL 1, NL 2 …信号伝送路

請求の範囲

- [請求項1] 第1クロック信号を発振する発振器と、
 前記第1クロック信号に同期した撮像データを第1の信号伝送路を介して外部装置へ送信するデータ送信部と、
 前記第1クロック信号を分周して前記第1クロック信号よりも低い周波数となる第2クロック信号を生成し、前記第2クロック信号を前記外部装置へ前記第1の信号伝送路とは異なる第2の信号伝送路を介して送信するクロック信号送信部と、
 前記第1クロック信号の制御に必要な制御信号を前記外部装置との間で前記第2の信号伝送路を介して通信する制御信号通信部と
 を備えるセンサ装置。
- [請求項2] 前記クロック信号送信部から送信される前記第2クロック信号と、
 前記制御信号通信部から送信される前記制御信号とを、選択的に切り替えて前記外部装置へ前記第2の信号伝送路を介して出力する切替部を
 備える請求項1に記載のセンサ装置。
- [請求項3] 前記クロック信号送信部は、起動時から前記撮像データが前記外部装置へ送信開始されるまでの間で、前記第2クロック信号を前記外部装置へ前記第2の信号伝送路を介して送信する
 請求項1に記載のセンサ装置。
- [請求項4] 前記データ送信部は、
 前記発振器から入力される前記第1クロック信号を分周して前記第2クロック信号を生成する分周器と、
 前記第2クロック信号に同期して並列形式で入力される撮像データを前記第1クロック信号に同期する直列形式の撮像データに変換する並列直列変換部と、
 前記直列形式の撮像データを前記第1の信号伝送路を介して前記外部装置に送信する送信駆動部と

を備える請求項 1 に記載のセンサ装置。

[請求項5] 前記データ送信部は、前記撮像データに前記第 1 クロック信号を埋め込んだ信号を前記第 1 の信号伝送路を介して前記外部装置に送信する

請求項 1 に記載のセンサ装置。

[請求項6] 前記第 1 クロック信号で動作するカウンタを備え、
前記データ送信部は、所定期間内に前記カウンタによりカウントしたカウント値を前記撮像データに埋め込んだ信号を、前記第 1 の信号伝送路を介して前記外部装置に送信する請求項 5 に記載のセンサ装置。

[請求項7] 前記データ送信部は、複数備えられている
請求項 1 から 6 のいずれか 1 項に記載のセンサ装置。

[請求項8] 第 1 クロック信号に同期して外部装置から第 1 の信号伝送路を介して送信される撮像データを受信するデータ受信部と、
前記第 1 クロック信号に基づく第 2 クロック信号、及び前記外部装置から第 2 の信号伝送路を介して送信される前記第 2 クロック信号のいずれか 1 つと、基準クロック信号とを比較した比較結果に基づいて前記第 1 クロック信号の制御に必要な制御信号を生成する信号生成部と、

前記信号生成部で生成された前記制御信号を前記外部装置との間で前記第 2 の信号伝送路を介して通信する制御信号通信部と
を備える受信装置。

[請求項9] 前記データ受信部は、
前記外部装置から入力される前記第 1 クロック信号の周波数を分周して前記第 2 クロック信号を生成する分周器と、

前記第 1 クロック信号に同期して前記外部装置から前記第 1 の信号伝送路を介して直列形式で入力されるデータを前記第 2 クロック信号に同期する並列形式のデータに変換する直列並列変換部と

を有する請求項 8 に記載の受信装置。

[請求項10] 前記データ受信部は、前記外部装置から前記第 1 の信号伝送路を介して前記撮像データに埋め込まれて送信される前記第 1 クロック信号を前記撮像データから再生する再生部を有する請求項 8 に記載の受信装置。

[請求項11] 前記基準クロック信号で動作するカウンタを備え、
前記信号生成部は、所定期間内に前記カウンタによりカウントしたカウント値と、前記外部装置から送られ前記第 1 クロック信号に対応するカウント値とを比較した比較結果に基づいて前記制御信号を生成する請求項 8 に記載の受信装置。

[請求項12] 前記データ受信部は、複数備えられている請求項 8 から 11 のいずれか 1 項に記載の受信装置。

[請求項13] 第 1 クロック信号を発振する発振器と、前記第 1 クロック信号に同期した撮像データを送信するデータ送信部とを有するセンサ装置と、
前記センサ装置から送信される前記撮像データを受信するデータ受信部を有する受信装置と、
前記センサ装置と前記受信装置との間に接続され、前記撮像データを伝送する第 1 の信号伝送路と、
前記センサ装置と前記受信装置との間に接続され、撮像データ以外の信号を伝送する第 2 の信号伝送路とを備え、
前記センサ装置は、
前記第 1 クロック信号を分周して前記第 1 クロック信号よりも低周波数となる第 2 クロック信号を生成し、前記第 2 クロック信号を前記受信装置へ前記第 2 の信号伝送路を介して送信するクロック信号送信部と、
前記第 1 クロック信号の制御に必要な制御信号を前記受信装置との

間で前記第2の信号伝送路を介して通信するセンサ側制御信号通信部と

を有し、

前記受信装置は、

前記センサ装置から送信される前記第2クロック信号、及び前記第1クロック信号に基づく第2クロック信号の一方と、基準クロック信号とを比較した比較結果に基づいて前記制御信号を生成する信号生成部と、

前記信号生成部で生成された前記制御信号を前記センサ装置との間で前記第2の信号伝送路を介して通信する受信側制御信号送信部とを有する

送受信システム。

[請求項14]

前記センサ装置は、

前記クロック信号送信部から送信される前記第2クロック信号と、前記センサ側制御信号通信部から送信される前記制御信号とを、選択的に切り替えて前記受信装置へ前記第2の信号伝送路を介して出力する切替部を備える

請求項13に記載の送受信システム。

[請求項15]

前記クロック信号送信部は、起動時から前記撮像データが前記受信装置へ送信開始されるまでの間で、前記第2クロック信号を前記受信装置へ前記第2の信号伝送路を介して送信する

請求項13または14に記載の送受信システム。

[請求項16]

前記データ送信部は、

前記発振器から入力される前記第1クロック信号を分周して前記第1クロック信号よりも低い周波数となる第2クロック信号を生成する第1の分周器と、

前記第2クロック信号に同期して並列形式で入力される撮像データを前記第1クロック信号に同期する直列形式の撮像データに変換する

並列直列変換部と、

前記直列形式の撮像データを前記第 1 の信号伝送路を介して前記受信装置に送信する送信駆動部と

を備え、

前記データ受信部は、

前記センサ装置から送信される前記第 1 クロック信号の周波数を分周して前記第 2 クロック信号を生成する第 2 の分周器と、

前記第 1 クロック信号に同期して前記センサ装置から前記第 1 の信号伝送路を介して直列形式で入力されるデータを前記第 2 クロック信号に同期する並列形式のデータに変換する直列並列変換部と

を有する請求項 1 3 に記載の送受信システム。

[請求項17]

前記データ送信部は、前記撮像データに前記第 1 クロック信号を埋め込んだ信号を前記第 1 の信号伝送路を介して前記受信装置に送信し、

前記データ受信部は、前記センサ装置から前記第 1 の信号伝送路を介して前記撮像データに埋め込まれて送信される前記第 1 クロック信号を前記撮像データから再生する再生部を有する

請求項 1 3 に記載の送受信システム。

[請求項18]

前記センサ装置は、

前記第 1 クロック信号で動作する第 1 のカウンタを備え、

前記データ送信部は、所定期間内に前記第 1 のカウンタによりカウントしたカウント値を前記撮像データに埋め込んだ信号を、前記第 1 の信号伝送路を介して前記受信装置に送信し、

前記受信装置は、

前記基準クロック信号で動作する第 2 のカウンタを備え、

前記信号生成部は、所定期間内に前記第 2 のカウンタによりカウントしたカウント値と、前記センサ装置から送られ前記第 1 のカウンタでカウントされたカウント値とを比較した比較結果に基づいて前記制

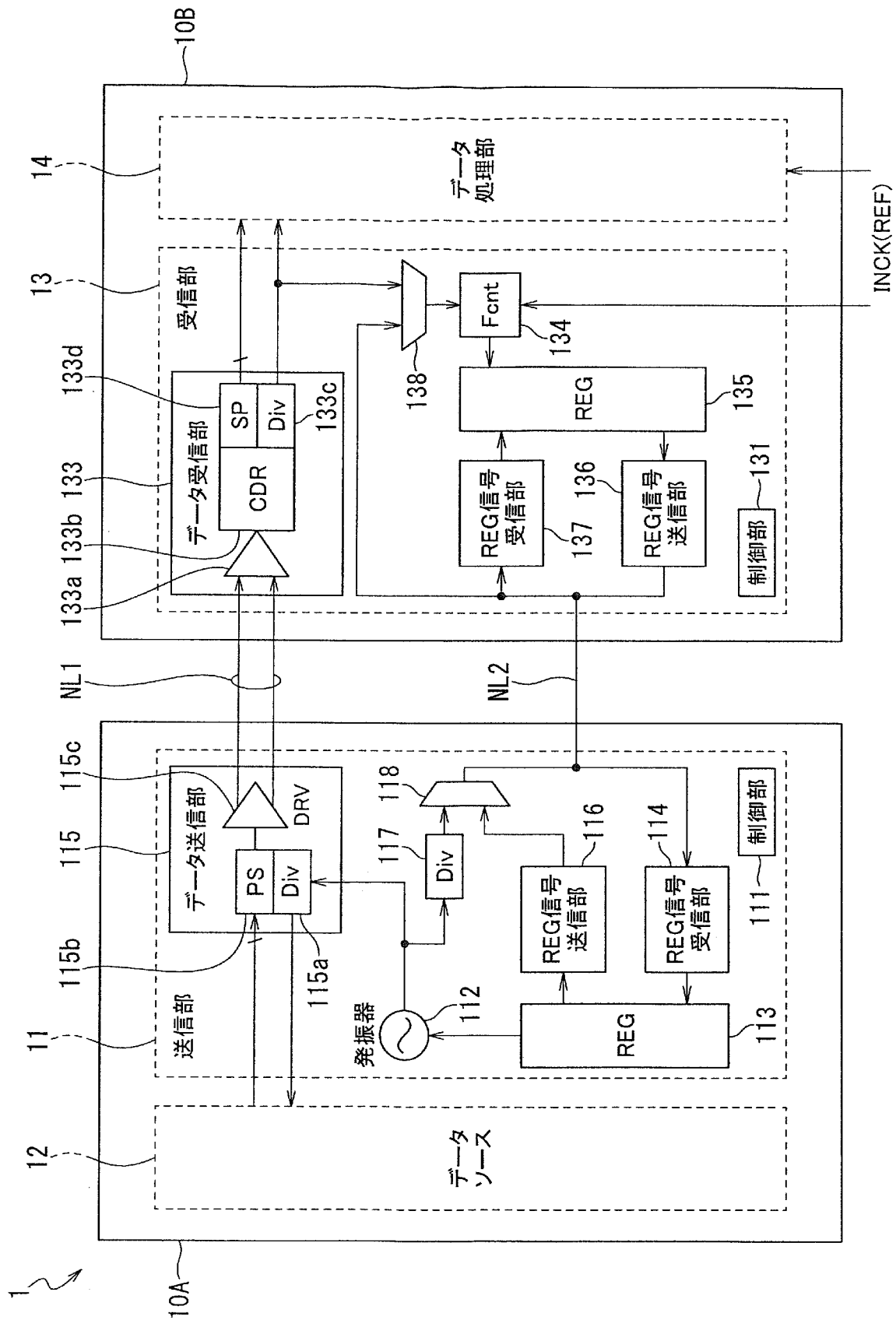
御信号を生成する

請求項 13 に記載の送受信システム。

[請求項19] 前記データ送信部は、複数備えられ、
 前記データ受信部は、複数備えられる
請求項 13 に記載の送受信システム。

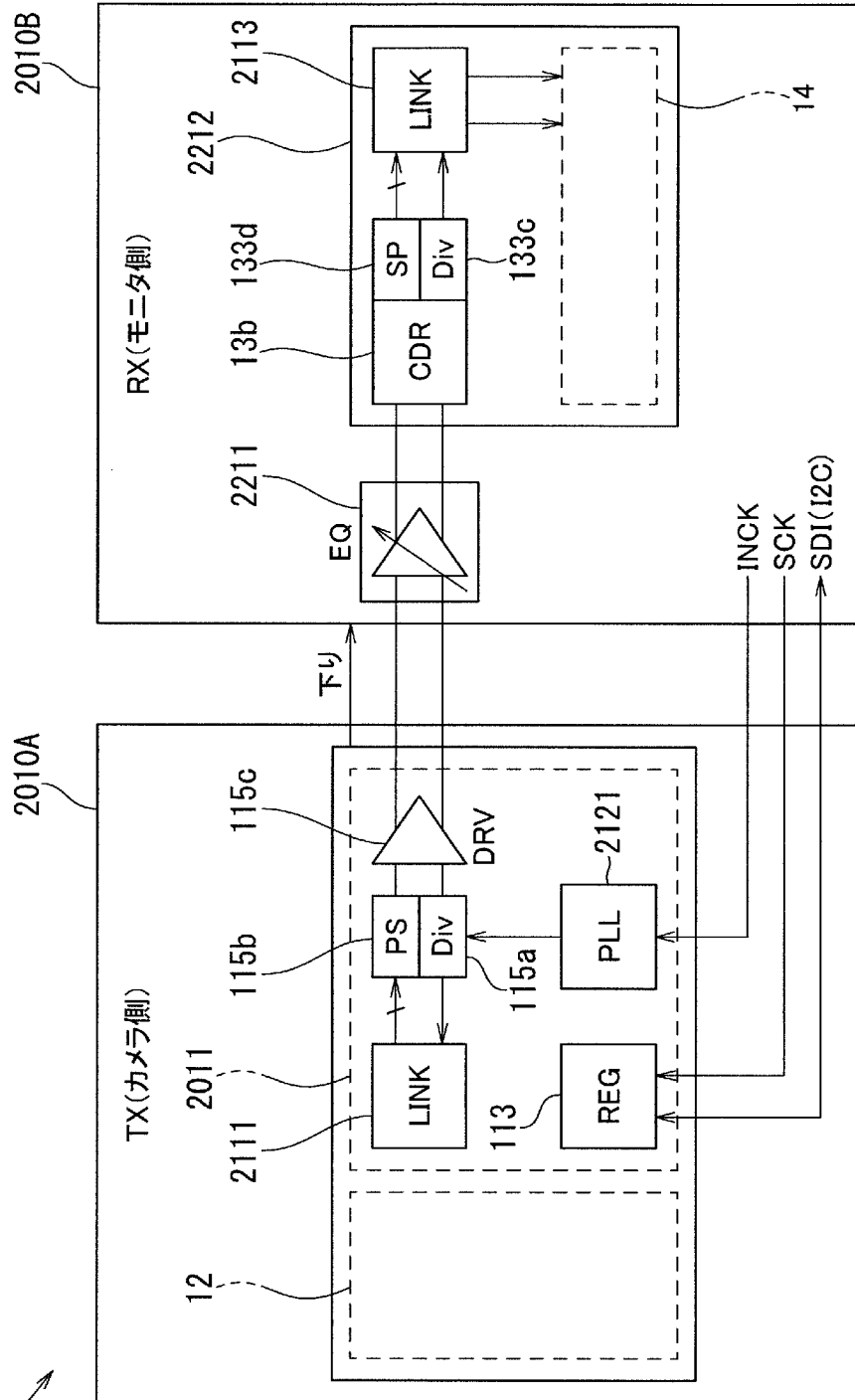
[請求項20] 複数の前記データ送信部は、予め決められた条件に応じて、前記第
 1 クロック信号の周波数を変更可能とする、請求項 19 に記載の送受
 信システム。

[図1]

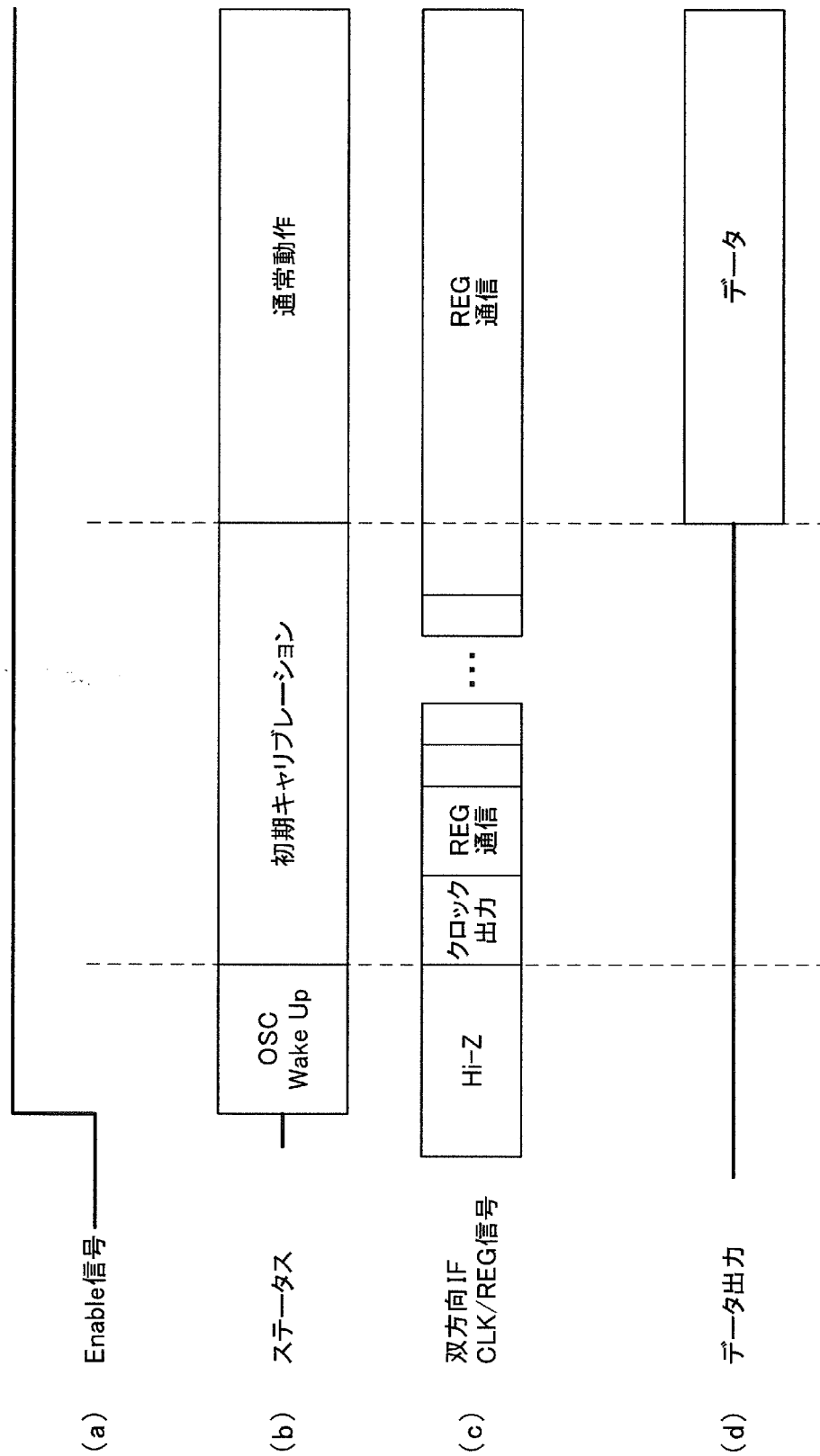


[図2]

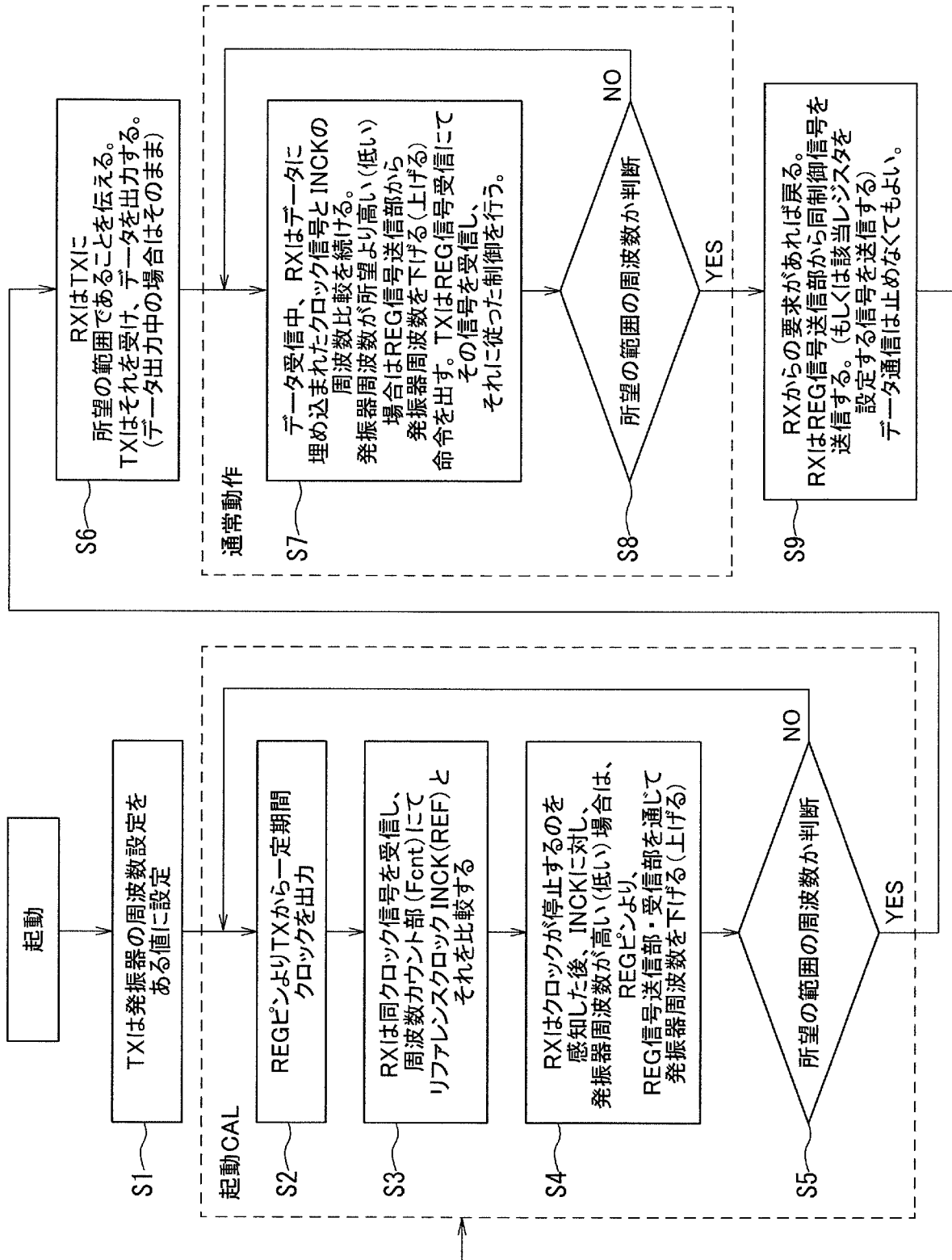
[illegible]



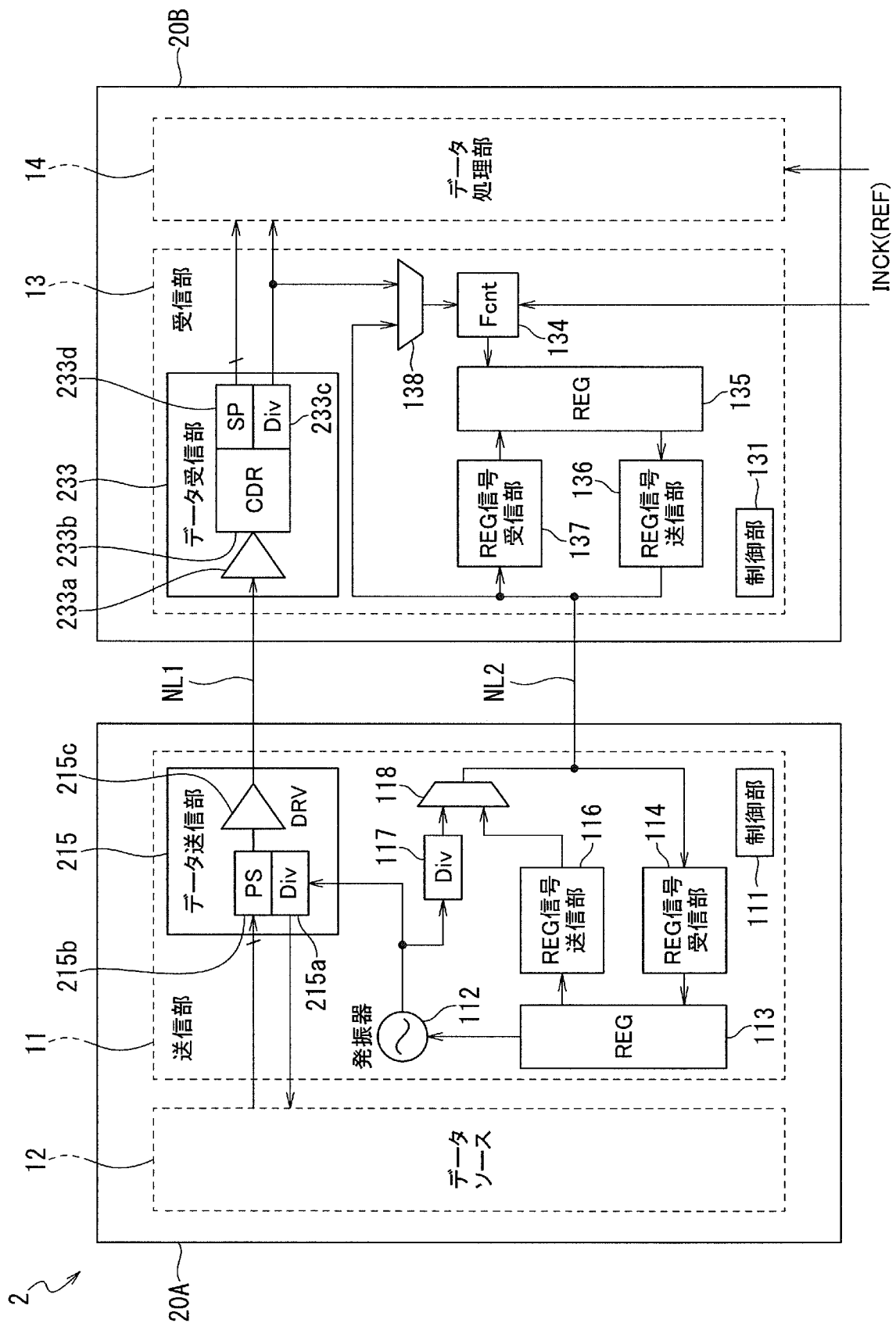
[図4]



[図5]



[図6]



The diagram illustrates a radio communication system 30A and 30B. System 30A, labeled 'データソース' (Data Source), includes a transmitter section 31 and a receiver section 33. The transmitter section 31 contains a divider 115a, a phase shifter 115b, and a driver 115c. The receiver section 33 contains a driver 133a, a CDR 133b, and a divider 133c. System 30B, labeled 'データ処理部' (Data Processor), includes a receiver section 33 and a transmitter section 31. The receiver section 33 contains a driver 133a, a CDR 133b, and a divider 133c. The transmitter section 31 contains a divider 115a, a phase shifter 115b, and a driver 115c. Both systems share a common control section 131 and a common register 135. The diagram shows the flow of data and control signals between these components.

The diagram illustrates a radio communication system 400, which is divided into three main functional blocks: 40A (Data Source), 40B (Data Processor), and 40C (Control).

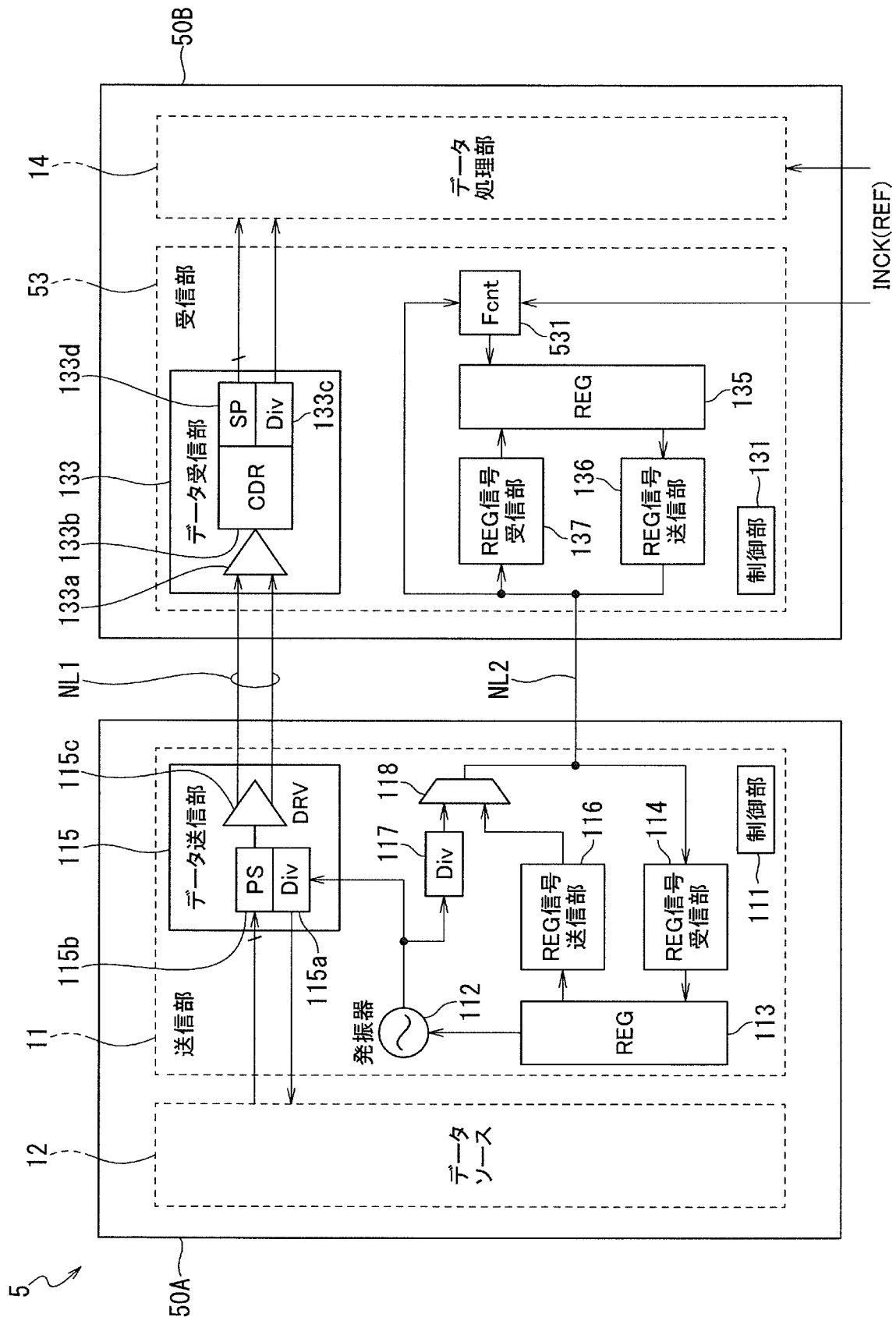
Block 40A (Data Source): This block contains a Data Source (12) and a Transmitter (41). The Transmitter (41) includes a Data Transmission Unit (115) and a Frequency Divider (411). The Data Transmission Unit (115) consists of a PS (Phase Shift) block, a Div (Division) block, and a DRV (Driver) block. The Frequency Divider (411) is connected to the Div block of the Data Transmission Unit (115).

Block 40B (Data Processor): This block contains a Receiver (43) and a Data Processor (14). The Receiver (43) includes a Data Reception Unit (133) and a Frequency Divider (411). The Data Reception Unit (133) consists of a CDR (Carrier Data Rate) block, a SP (Sample and Hold) block, and a Div (Division) block. The Frequency Divider (411) is connected to the Div block of the Data Reception Unit (133).

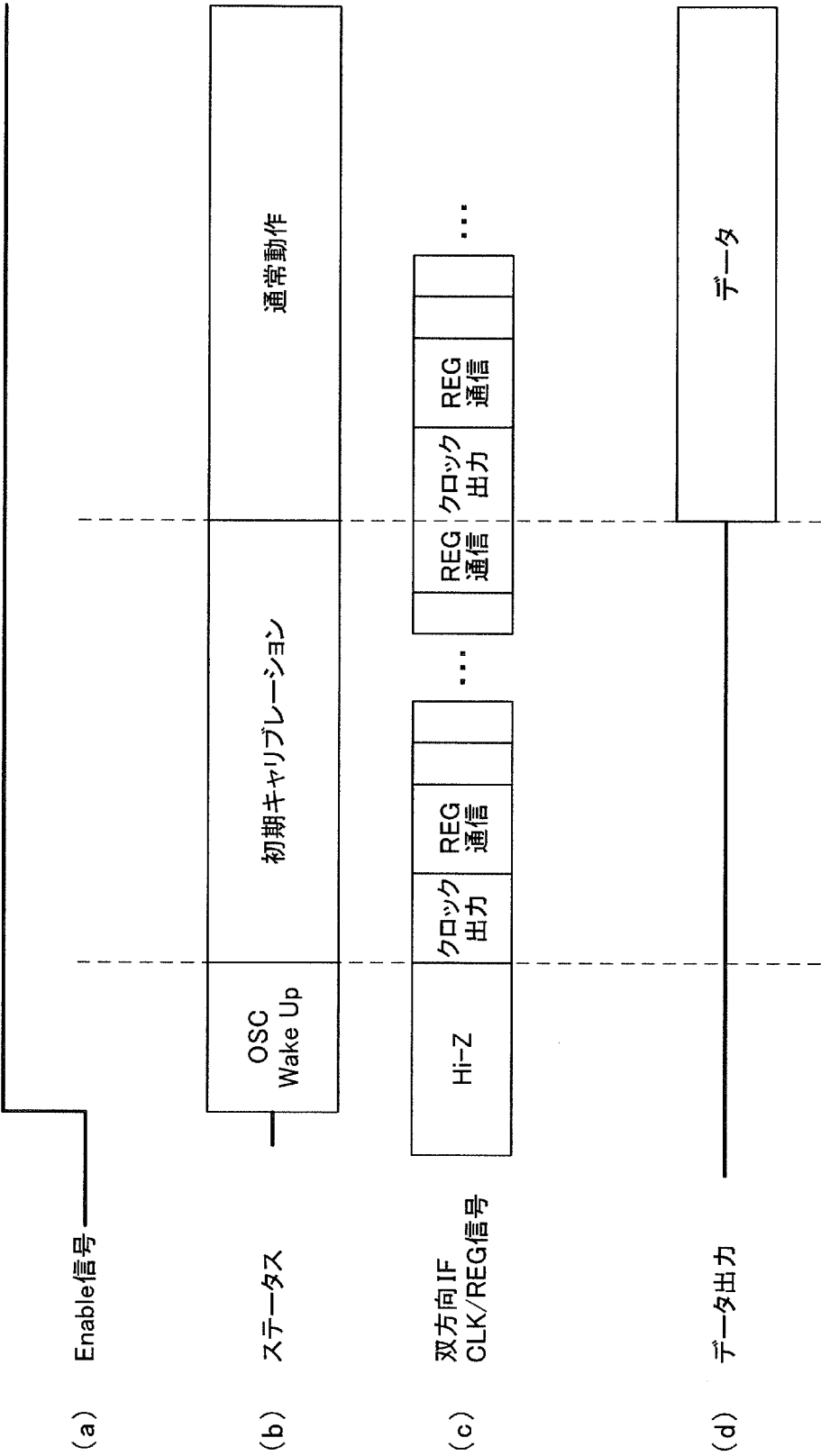
Block 40C (Control): This block contains a Control Unit (131). The Control Unit (131) includes a REG (Register) block, a REG Signal Reception Unit (137), a REG Signal Transmission Unit (136), and a Frequency Divider (411). The REG block is connected to the REG Signal Reception Unit (137) and the REG Signal Transmission Unit (136). The Frequency Divider (411) is connected to the Div block of the REG Signal Transmission Unit (136).

Connections: The system is connected to an INCK(REF) input. The INCK(REF) input is connected to the REG block in the Control Unit (131). The REG block is also connected to the REG Signal Reception Unit (137) and the REG Signal Transmission Unit (136). The REG Signal Reception Unit (137) is connected to the Data Reception Unit (133) in the Receiver (43). The REG Signal Transmission Unit (136) is connected to the Data Transmission Unit (115) in the Transmitter (41). The Frequency Dividers (411) in the Transmitter (41) and Receiver (43) are connected to the same common bus.

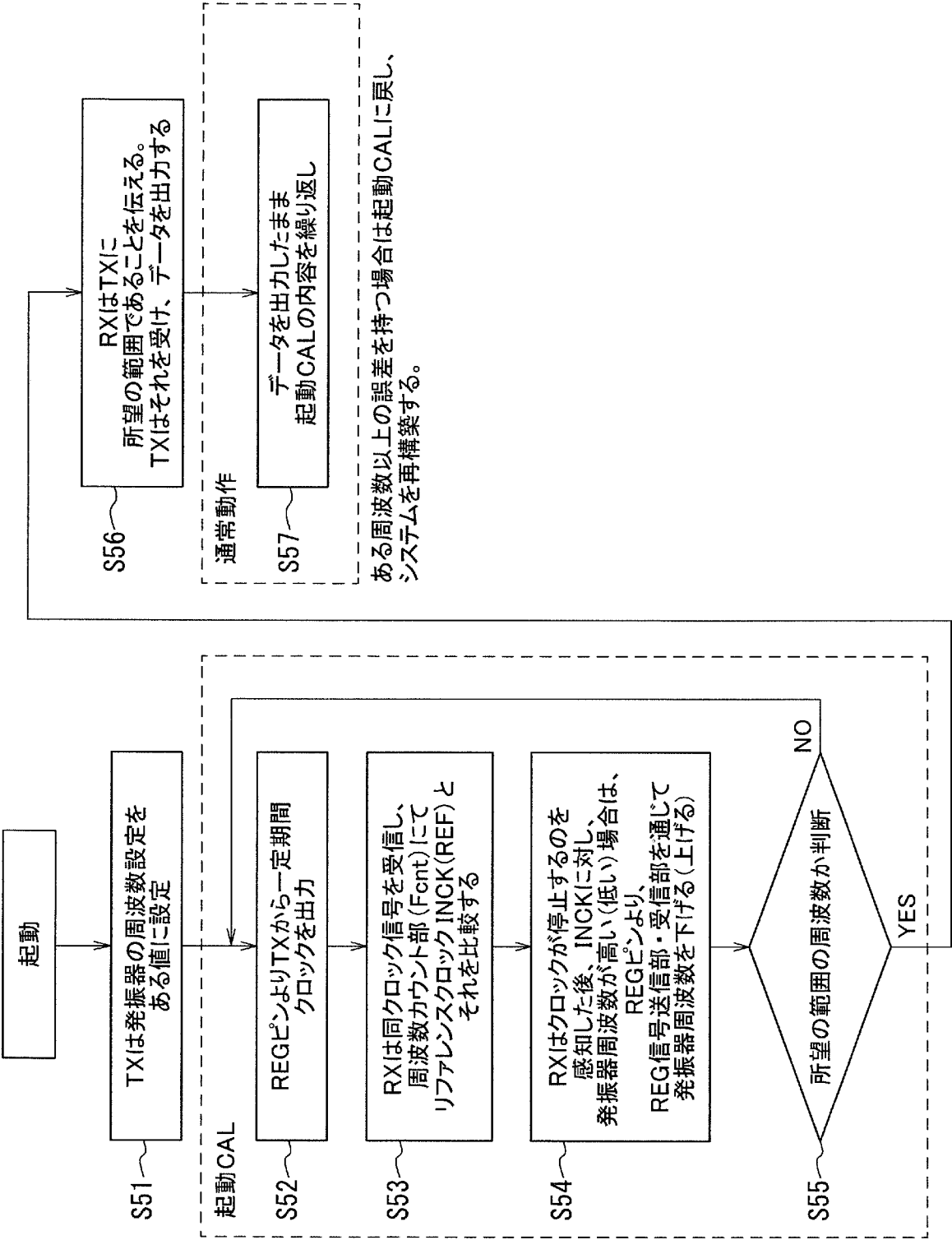
[図9]



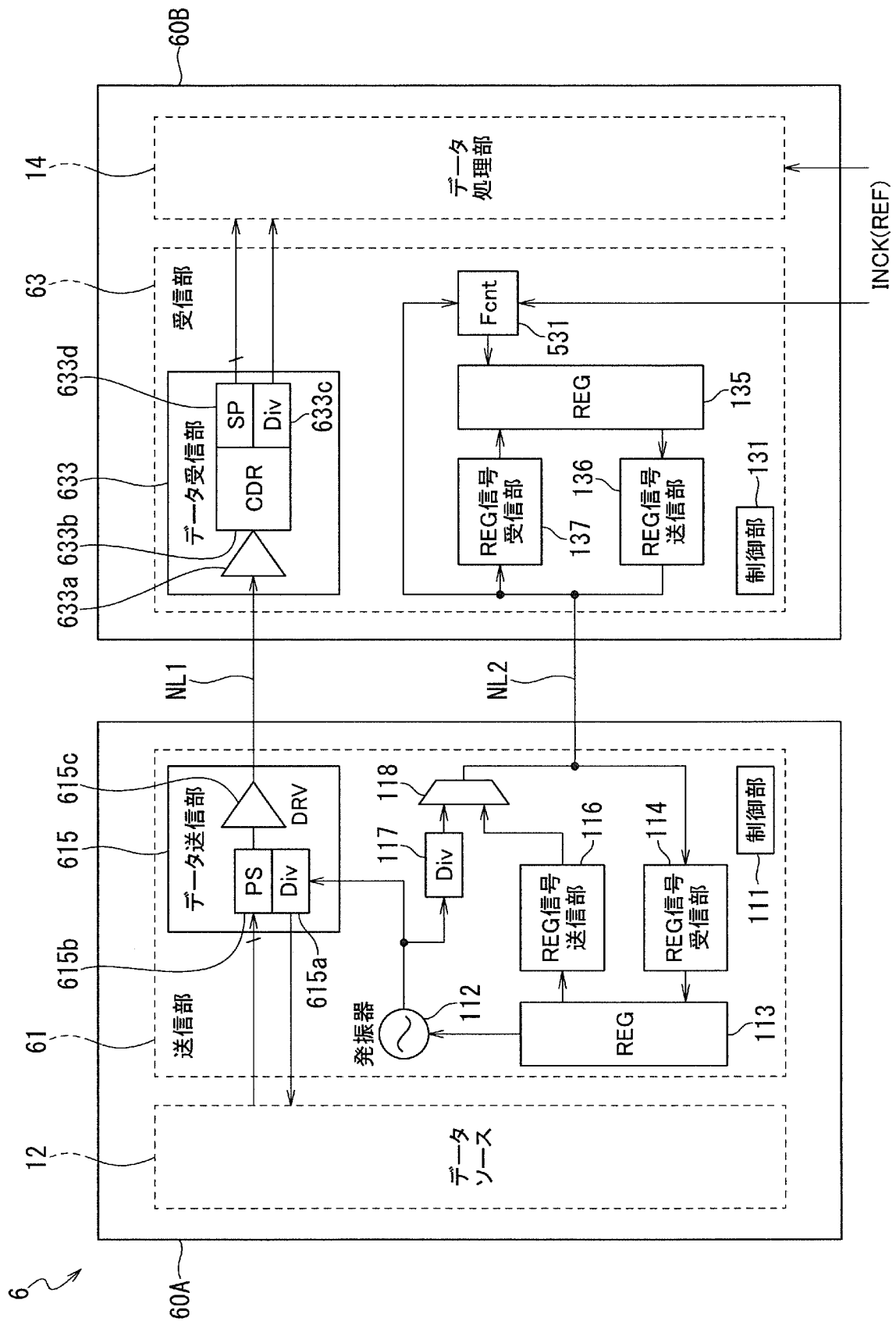
[図10]



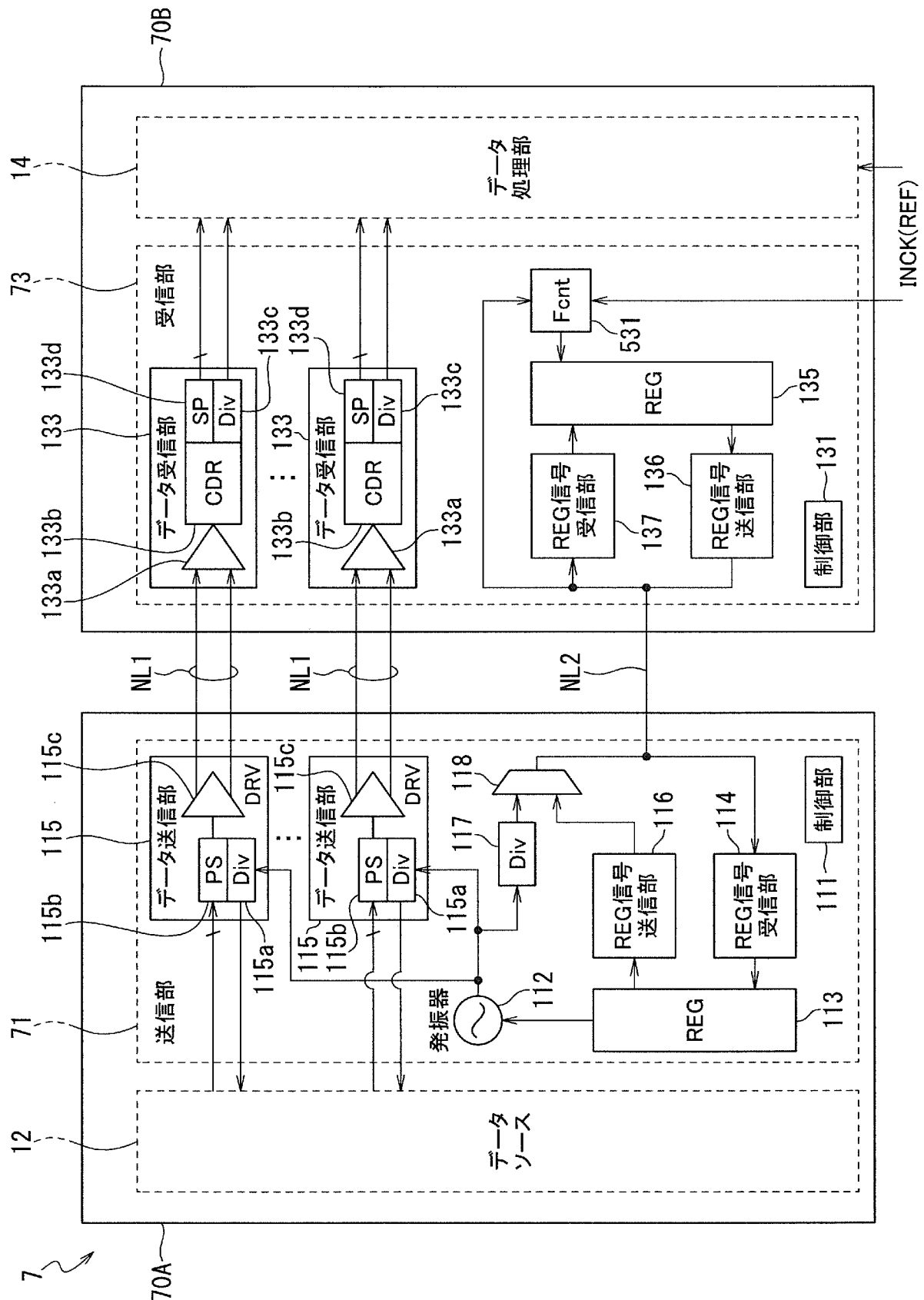
[図11]



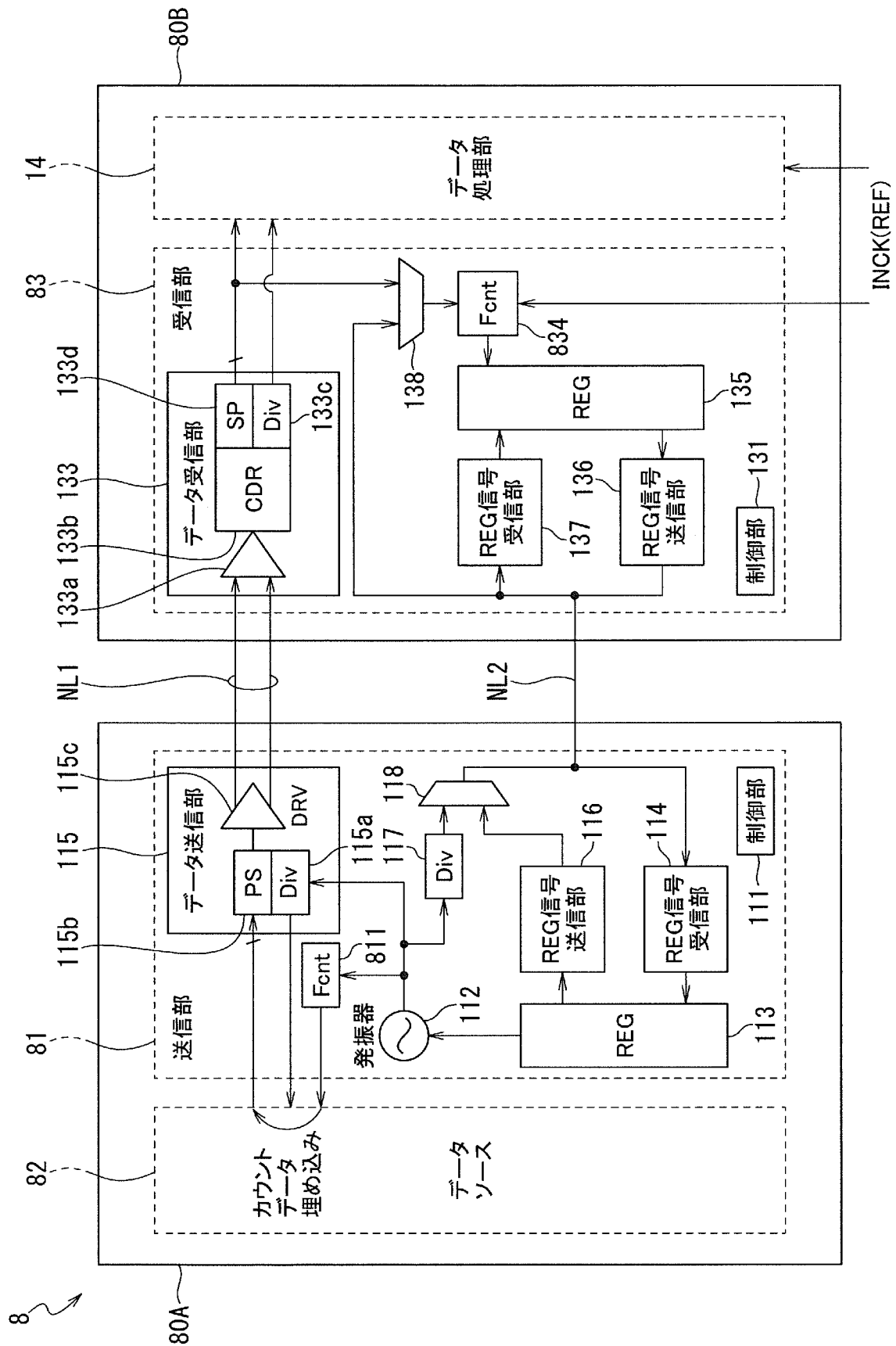
[図12]



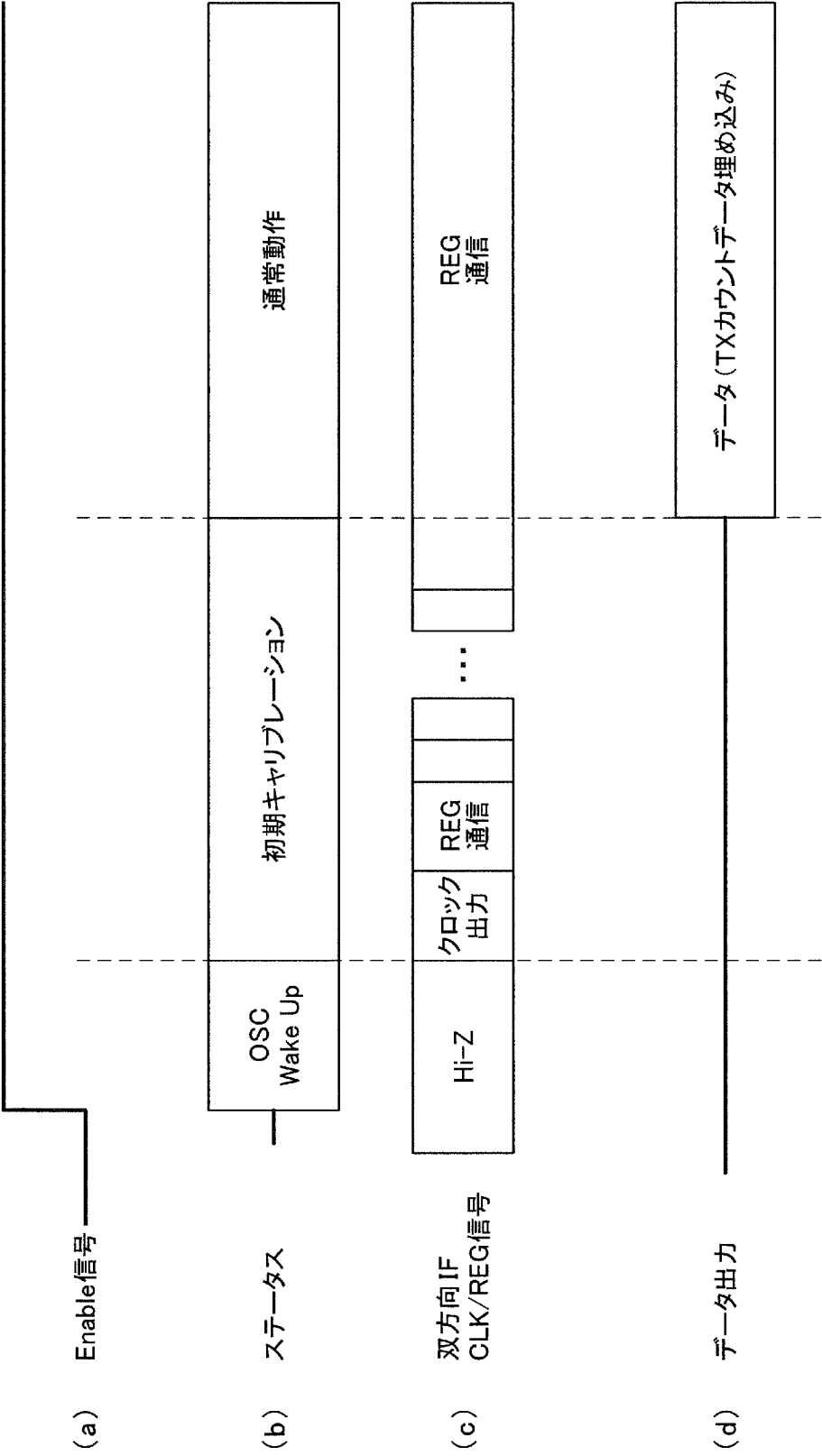
[図13]



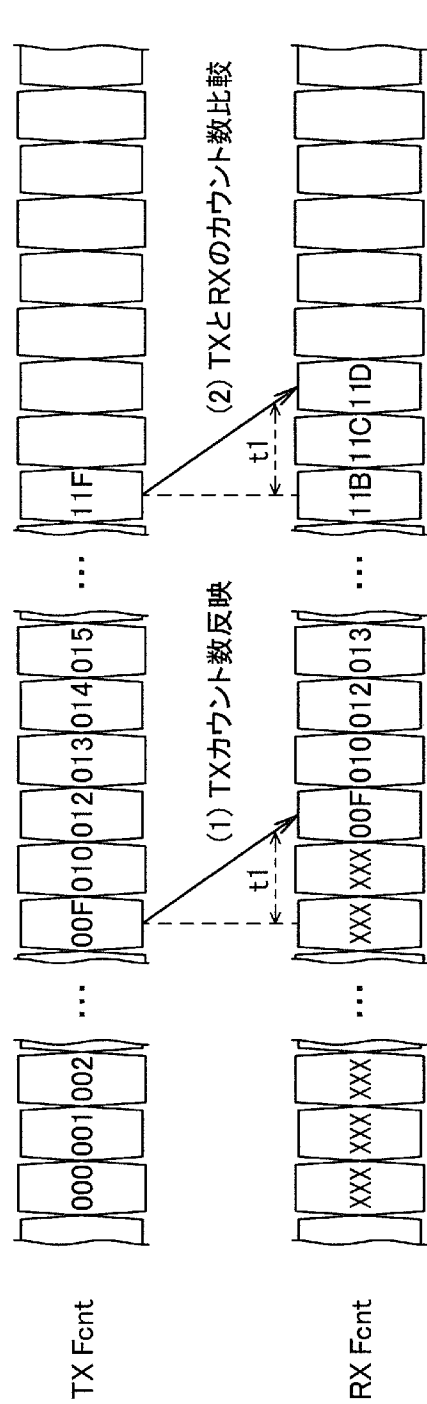
[図14]



[図15]

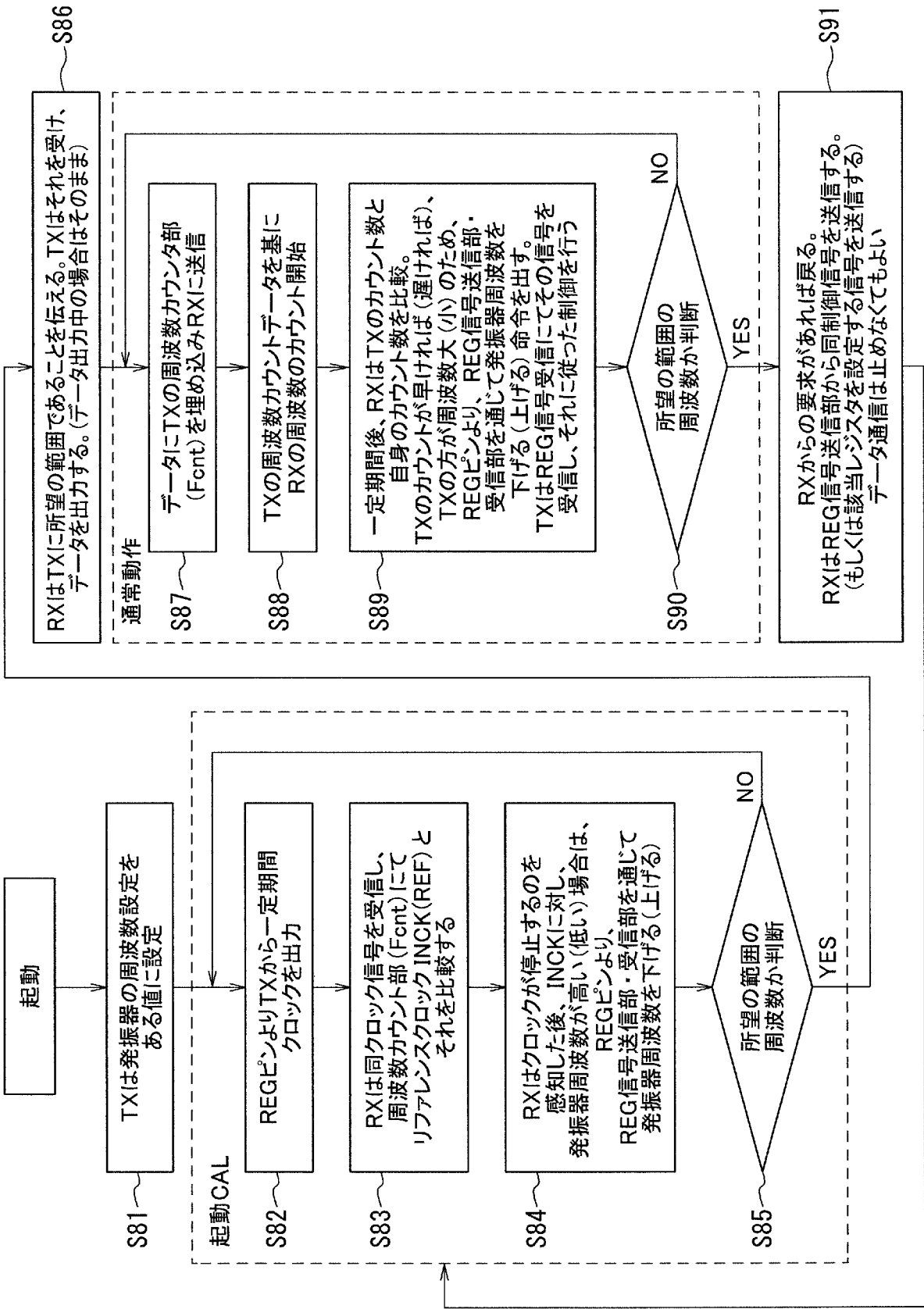


[図16]

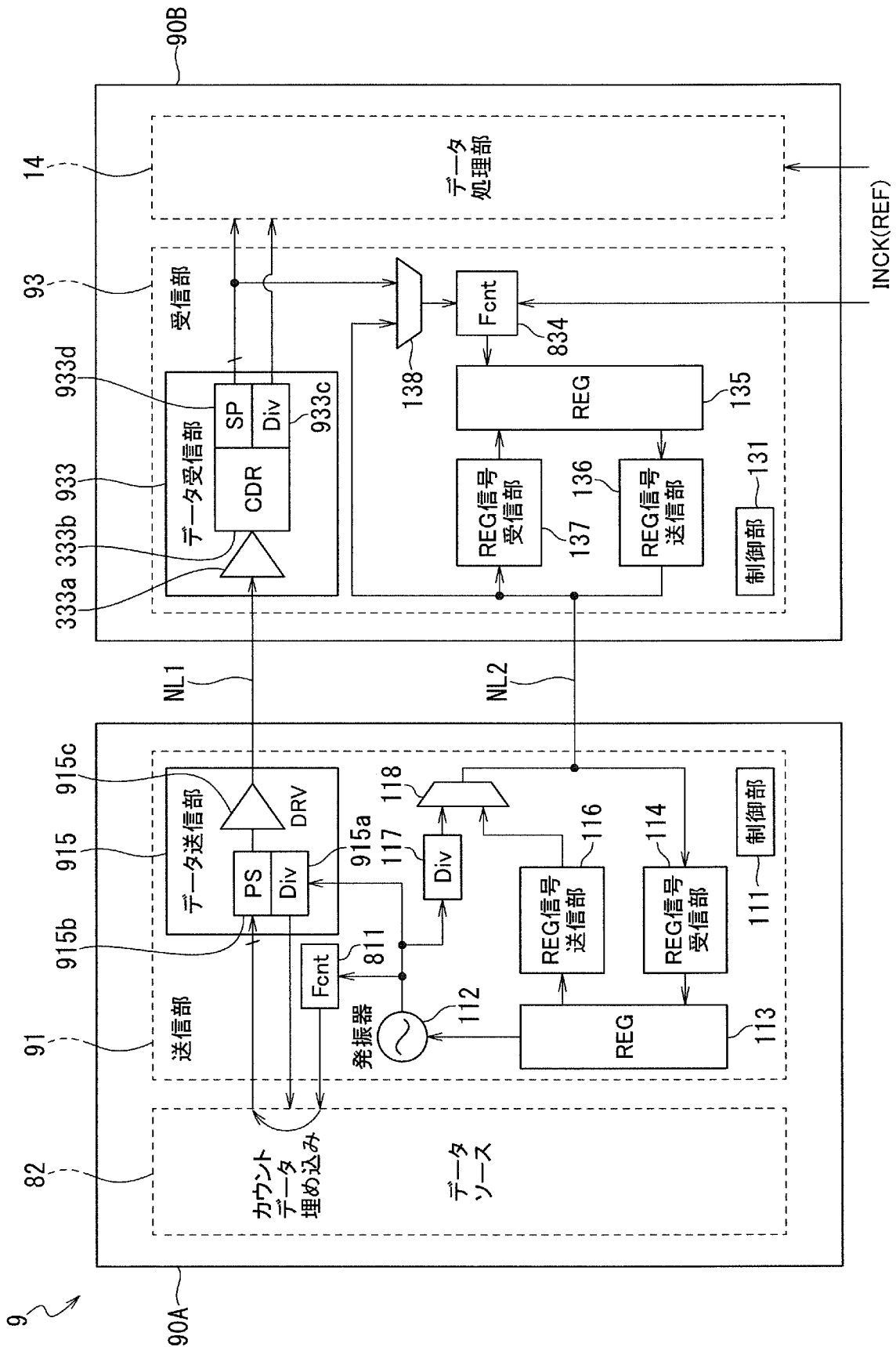


(3) TXのカウントが早ければ(遅ければ)、
TXの方が周波数大(小)のため、REGピンより、
REG信号送信部・受信部を通じて発振器周波数を下げる(上げる)

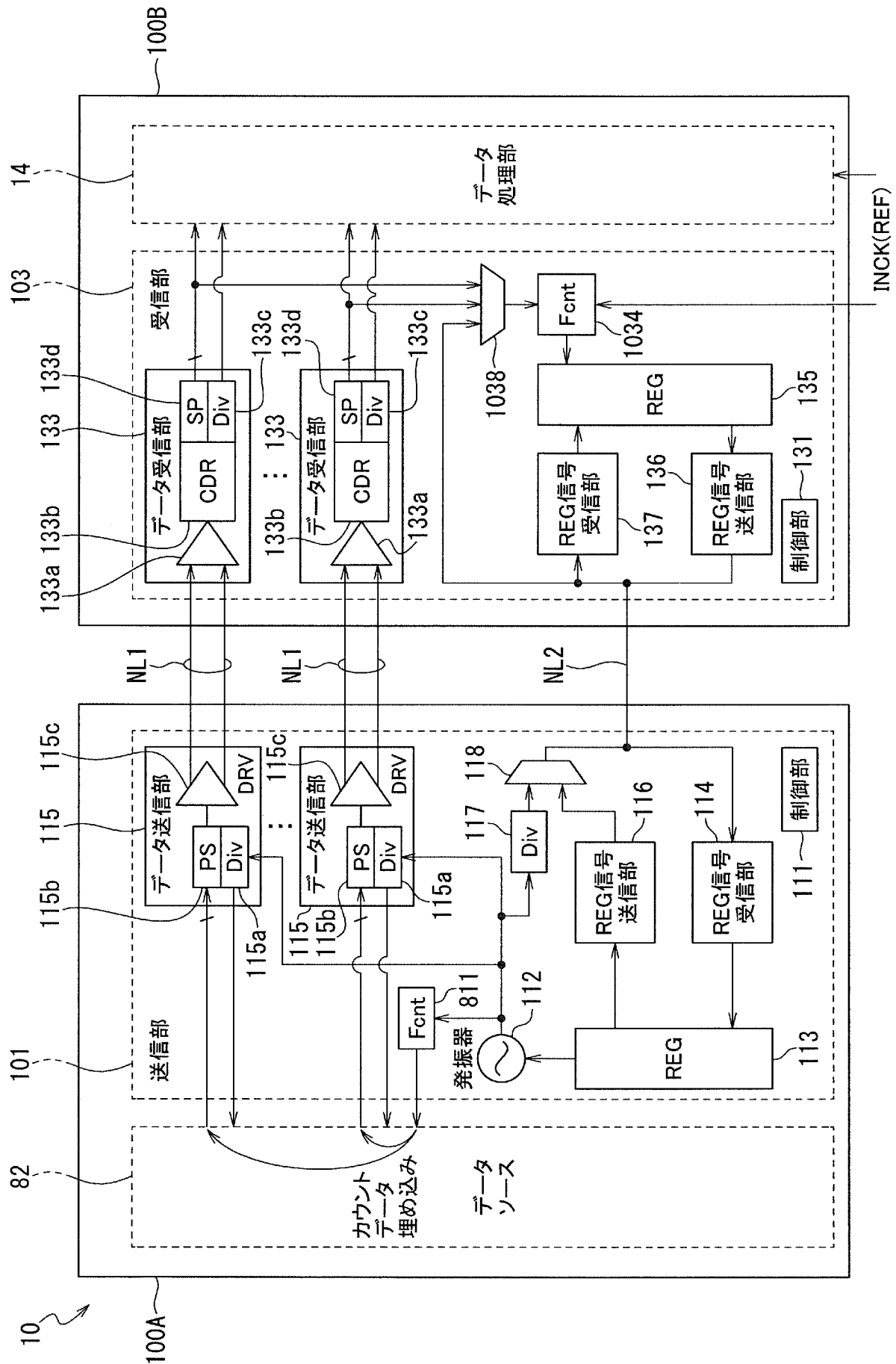
[図17]



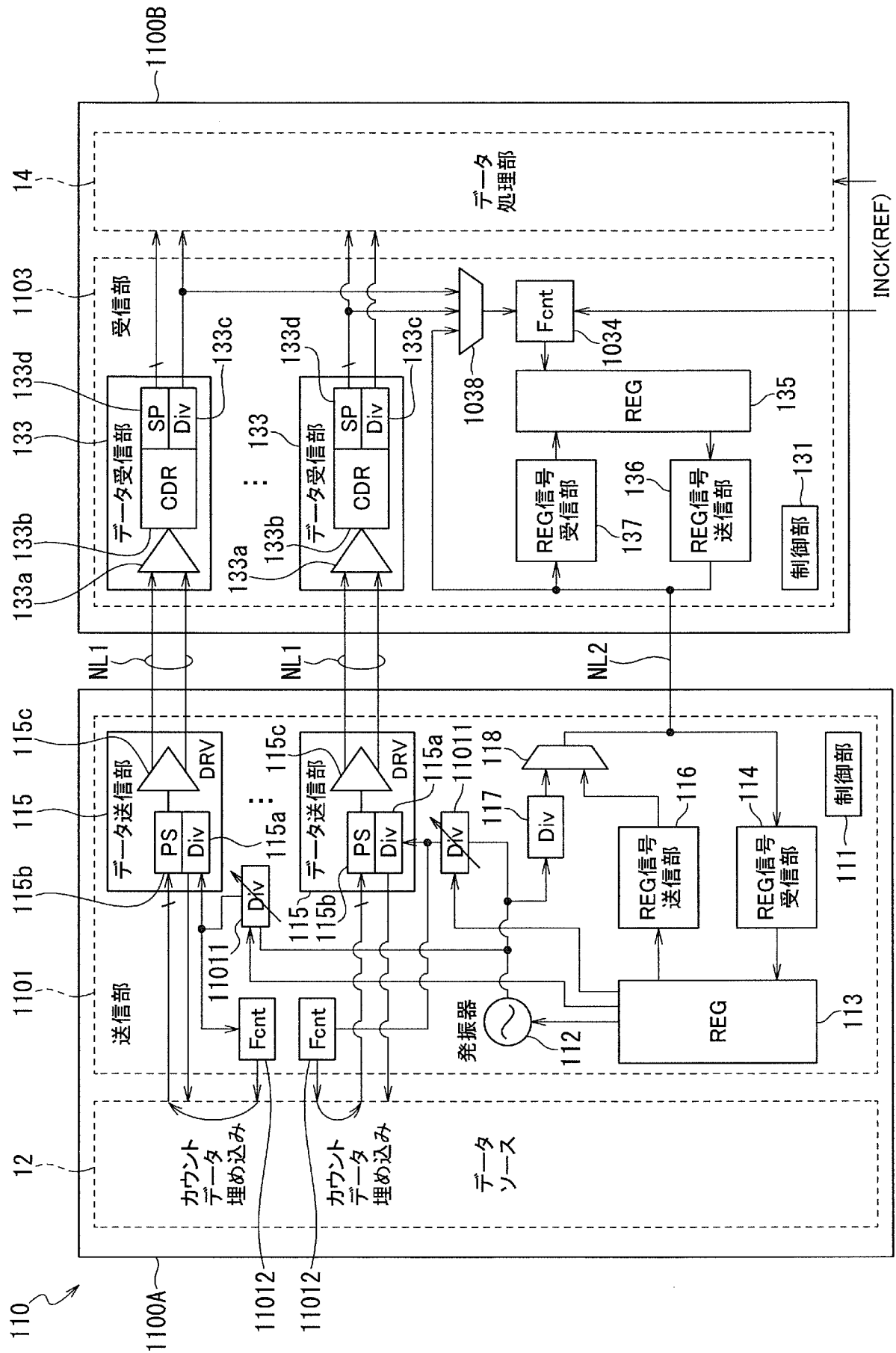
[図18]



[図19]



[図20]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/026722

A. CLASSIFICATION OF SUBJECT MATTER

H04L 7/00(2006.01)i; **G09G 5/00**(2006.01)i; **H04N 7/18**(2006.01)i
 FI: H04L7/00 080; G09G5/00 555D; H04L7/00 120; H04N7/18 M

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04L7/00; G09G5/00; H04N7/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2021
 Registered utility model specifications of Japan 1996-2021
 Published registered utility model applications of Japan 1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2020/070974 A1 (SONY SEMICONDUCTOR SOLUTIONS CORP.) 09 April 2020 (2020-04-09)	1-20
A	WO 2017/098871 A1 (SONY CORP.) 15 June 2017 (2017-06-15)	1-20
A	JP 2002-26884 A (HITACHI, LTD.) 25 January 2002 (2002-01-25)	1-20
A	JP 2019-193149 A (CANON INC) 31 October 2019 (2019-10-31)	1-20

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

08 October 2021

Date of mailing of the international search report

19 October 2021

Name and mailing address of the ISA/JP

**Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan**

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2021/026722

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO	2020/070974	A1	09 April 2020	(Family: none)	
WO	2017/098871	A1	15 June 2017	US 2018/0321705	A1
				EP 3389215	A1
				CN 108292990	A
JP	2002-26884	A	25 January 2002	(Family: none)	
JP	2019-193149	A	31 October 2019	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H04L 7/00(2006.01)i; G09G 5/00(2006.01)i; H04N 7/18(2006.01)i FI: H04L7/00 080; G09G5/00 555D; H04L7/00 120; H04N7/18 M														
B. 調査を行った分野														
調査を行った最小限資料（国際特許分類（IPC）） H04L7/00; G09G5/00; H04N7/18														
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2021年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2021年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2021年</td> </tr> </table>			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2021年	日本国実用新案登録公報	1996 - 2021年	日本国登録実用新案公報	1994 - 2021年				
日本国実用新案公報	1922 - 1996年													
日本国公開実用新案公報	1971 - 2021年													
日本国実用新案登録公報	1996 - 2021年													
日本国登録実用新案公報	1994 - 2021年													
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）														
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
A	WO 2020/070974 A1（ソニーセミコンダクタソリューションズ株式会社）09.04.2020 (2020 - 04 - 09)	1-20												
A	WO 2017/098871 A1（ソニー株式会社）15.06.2017（2017 - 06 - 15）	1-20												
A	JP 2002-26884 A（株式会社日立製作所）25.01.2002（2002 - 01 - 25）	1-20												
A	JP 2019-193149 A（キヤノン株式会社）31.10.2019（2019 - 10 - 31）	1-20												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 08.10.2021	国際調査報告の発送日 19.10.2021													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 阿部 弘 5K 9382 電話番号 03-3581-1101 内線 3556													

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2021/026722

引用文献			公表日	パテントファミリー文献	公表日
WO	2020/070974	A1	09.04.2020	(ファミリーなし)	
WO	2017/098871	A1	15.06.2017	US 2018/0321705	A1
				EP 3389215	A1
				CN 108292990	A
JP	2002-26884	A	25.01.2002	(ファミリーなし)	
JP	2019-193149	A	31.10.2019	(ファミリーなし)	