



(11) 공개번호 10-2009-0110523

(43) 공개일자 2009년10월22일

(51) Int. Cl.

H05B 37/02 (2006.01) *H05B 37/00* (2006.01)

H05B 41/38 (2006.01) *H05B 41/24* (2006.01)

(21) 출원번호 10-2008-0036067

(22) 출원일자 2008년04월18일

심사청구일자 2008년04월18일

(71) 출원인

창원대학교 산학협력단

경남 창원시 사림동 9 창원대학교내

(72) 발명자

김영희

경남 창원시 반림동 현대아파트 112동 1001호

(74) 대리인

이철휘

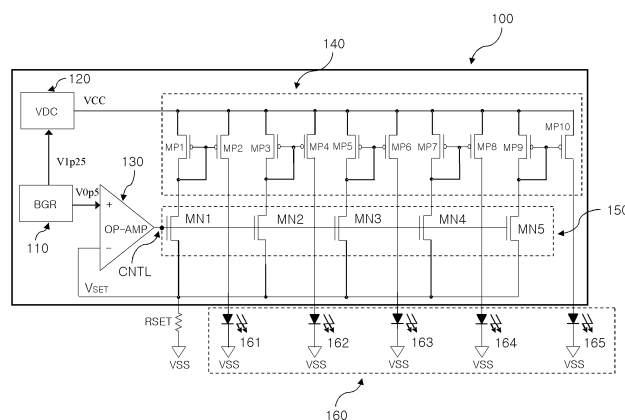
전체 청구항 수 : 총 15 항

(54) 병렬 백라이트 LED 드라이버

(57) 요약

본 발명은 병렬 백라이트 LED 드라이버에 대하여 개시된다. LED 드라이버는, 밴드갭 레퍼런스 회로, 전원 레귤레이터, OP 앰프부, 전류 구동부 및 제어부를 포함한다. 밴드갭 레퍼런스 회로는 기준 전류, 제1 기준 전압 및 제2 기준 전압을 발생한다. 전원 레귤레이터는 제1 기준 전압과 기준 전류에 응답하여 전원 전압을 발생한다. OP 앰프부는 제2 기준 전압과 셋트 전압을 비교하여 제어 신호를 발생한다. 전류 구동부는, 전원 전압이 그 소스들에 연결되고 그 게이트들이 서로 연결되는 제1 및 제2 피모스 트랜지스터들로 구성되며, 제1 피모스 트랜지스터의 게이트와 드레인이 서로 연결되어진 다수개의 전류 미러들을 포함한다. 제어부는, 전류 미러들의 제1 피모스 트랜지스터의 드레인과 셋트 전압 사이에 연결되고, 제어 신호에 의해 제어되는 다수개의 엔모스 트랜지스터들을 포함한다. LED 드라이버는, 제어부의 제1 내지 제5 엔모스 트랜지스터들이 제어 신호에 응답하여 그 드레인 전류들을 조절함에 따라, 병렬 연결된 LED로 균일한 전류를 흘린다.

대표도 - 도1



특허청구의 범위

청구항 1

배터리 전압에 의해 구동되고, 제1 전압과 제2 전압을 비교하여 상기 제1 전압과 상기 제2 전압이 같아지도록 기준 전류, 제1 기준 전압 및 제2 기준 전압을 발생하는 밴드갭 레퍼런스 회로;

상기 배터리 전압에 의해 구동되고, 상기 제1 기준 전압과 상기 기준 전류에 응답하여 전원 전압을 발생하는 전원 레귤레이터;

상기 제2 기준 전압과 셋트 전압을 비교하여 제어 신호를 발생하는 OP 앰프부;

상기 전원 전압이 그 소스들에 연결되고, 그 게이트들이 서로 연결되는 제1 및 제2 피모스 트랜지스터들로 구성되고, 상기 제1 피모스 트랜지스터의 상기 게이트와 드레인이 서로 연결되어진 다수개의 전류 미러들을 포함하는 전류 구동부; 및

상기 전류 미러들의 상기 제1 피모스 트랜지스터의 드레인과 상기 셋트 전압 사이에 연결되고, 상기 제어 신호에 의해 제어되는 다수개의 엔모스 트랜지스터들을 포함하는 제어부를 구비하고,

상기 전류 미러들의 상기 제2 피모스 트랜지스터의 드레인과 접지 전압 사이에 병렬 연결되는 다수개의 LED들을 구동하고, 상기 셋트 전압은 상기 제어부의 상기 엔모스 트랜지스터들의 드레인과 상기 접지 전압 사이에 연결되는 저항에 의해 결정되는 것을 특징으로 하는 LED 드라이버.

청구항 2

제1항에 있어서, 상기 밴드갭 레퍼런스 회로는

상기 배터리 전압에 의해 구동되고, 바이어스 전압에 응답하여 상기 제1 전압과 상기 제2 전압을 비교하고 제3 전압을 출력하는 OP-앰프부;

상기 배터리 전압에 의해 구동되고, 상기 바이어스 전압과 상기 제3 전압을 수신하는 바이어스부;

상기 배터리 전압에 의해 구동되고, 상기 바이어스 전압에 응답하여 상기 제1 전압과 상기 제2 전압을 발생하는 차동 전압 발생부; 및

상기 배터리 전압에 의해 구동되고 상기 바이어스 신호에 응답하여 상기 기준 전류, 상기 제1 기준 전압 및 상기 제2 기준 전압을 발생하는 출력부를 구비하는 것을 특징으로 하는 LED 드라이버.

청구항 3

제2항에 있어서, 상기 OP-앰프부는

상기 배터리 전압이 그 소스에 연결되고, 상기 바이어스 전압이 그 게이트에 연결되는 제1 피모스 트랜지스터

상기 제1 피모스 트랜지스터의 드레인이 그 소스에 연결되고, 상기 제1 전압이 그 게이트에 연결되는 제2 피모스 트랜지스터;

상기 제1 피모스 트랜지스터의 드레인이 그 소스에 연결되고, 상기 제2 전압이 그 게이트에 연결되는 제3 피모스 트랜지스터;

상기 제2 피모스 트랜지스터의 드레인이 그 게이트와 그 드레인에 연결되고, 접지 전압이 그 소스에 연결되는 제1 엔모스 트랜지스터; 및

상기 제3 피모스 트랜지스터의 드레인이 그 드레인에 연결되고, 상기 제1 엔모스 트랜지스터의 게이트가 그 게이트에 연결되고, 상기 접지 전압이 그 소스에 연결되는 제2 엔모스 트랜지스터를 구비하고,

상기 제3 피모스 트랜지스터의 드레인과 상기 제2 엔모스 트랜지스터의 드레인은 상기 제3 전압으로 출력되는 것을 특징으로 하는 LED 드라이버.

청구항 4

제2항에 있어서, 상기 바이어스부는

상기 배터리 전압이 그 소스에 연결되고, 상기 바이어스 전압이 그 게이트에 연결되는 제4 피모스 트랜지스터; 및

상기 제4 피모스 트랜지스터의 드레인이 그 드레인에 연결되고, 상기 제3 전압이 그 게이트에 연결되고, 접지 전압이 그 소스에 연결되는 제3 엔모스 트랜지스터를 구비하는 것을 특징으로 하는 LED 드라이버.

청구항 5

제2항에 있어서, 상기 차동 전압 발생부는,

상기 배터리 전압이 그 소스에 연결되고, 상기 바이어스 전압이 그 게이트에 연결되고, 상기 제1 전압이 그 드레인에 연결되는 제5 피모스 트랜지스터;

상기 배터리 전압이 그 소스에 연결되고, 상기 바이어스 전압이 그 게이트에 연결되고, 상기 제2 전압이 그 드레인에 연결되는 제6 피모스 트랜지스터;

상기 제1 전압이 그 에미터에 연결되고, 접지 전압이 그 베이스와 그 콜렉터에 연결되는 제1 PNP 트랜지스터;

상기 제1 전압과 상기 접지 전압 사이에 연결되는 제1 저항;

상기 제2 전압이 그 일단에 연결되는 제2 저항;

상기 제2 저항의 다른 일단이 그 에미터에 연결되고, 상기 접지 전압이 그 베이스와 그 콜렉터에 연결되는 제2 PNP 트랜지스터;

상기 제2 전압과 상기 접지 전압 사이에 연결되는 제3 저항을 구비하고,

상기 제2 PNP 트랜지스터의 크기는 상기 제1 PNP 트랜지스터의 크기의 N배로 설정되고, 상기 제1 저항과 상기 제3 저항은 동일한 저항값을 갖는 것을 특징으로 하는 LED 드라이버.

청구항 6

제2항에 있어서, 상기 출력부는

상기 배터리 전압에 그 소스들이 연결되고, 상기 바이어스 전압이 그 게이트들에 연결되는 제7 및 제8 피모스 트랜지스터들; 및

상기 제7 피모스 트랜지스터의 드레인과 접지 전압 사이에 직렬 연결되는 제4 및 제5 저항들을 구비하고,

상기 제7 피모스 트랜지스터와 상기 제4 저항 사이의 연결점은 상기 제1 기준 전압으로 발생되고, 상기 제4 저항과 상기 제5 저항 사이의 연결점은 상기 제2 기준 전압으로 발생되고, 상기 제8 피모스 트랜지스터의 드레인은 상기 기준 전류로 출력되는 것을 특징으로 하는 LED 드라이버.

청구항 7

제2항에 있어서, 상기 밴드갭 레퍼런스 회로는

상기 배터리 전압이 파워-업되면 상기 바이어스 전압을 발생하는 스타트-업 회로를 더 구비하고,

상기 스타트-업 회로는

상기 배터리 전압으로부터 분배된 전압을 발생하는 전압 분배부;

상기 배터리 전압에 의해 구동되고, 상기 바이어스 전압에 응답하여 구동되는 전류 미러부;

상기 배터리 전압에 의해 구동되고, 상기 분배된 전압에 응답하여 상기 전류 미러부의 구동 전류로 구동되는 바이어스 회로부; 및

상기 바이어스 회로부의 동작에 따라 상기 바이어스 전압을 결정하는 제어부를 구비하는 것을 특징으로 하는 LED 드라이버.

청구항 8

제7항에 있어서, 상기 전압 분배부는

상기 배터리 전압과 접지 전압 사이에 직렬 연결되는 제4 내지 제10 피모스 트랜지스터들과 제5 엔모스 트랜지스터를 구비하고,

상기 제4 내지 상기 제10 피모스 트랜지스터들 각각은 그 게이트와 그 드레인이 서로 연결된 다이오드형으로 연결되고, 상기 제5 엔모스 트랜지스터의 게이트는 상기 배터리 전압에 연결되는 것을 특징으로 하는 LED 드라이버.

청구항 9

제8항에 있어서, 상기 전류 미러부는

상기 배터리 전압이 그 소스들에 연결되고, 상기 바이어스 전압이 그 게이트들에 연결되는 제1 및 제2 피모스 트랜지스터들; 및

상기 제1 피모스 트랜지스터의 드레인이 그 게이트와 그 드레인에 연결되고, 접지 전압이 그 소스에 연결되는 제3 엔모스 트랜지스터를 구비하는 것을 특징으로 하는 LED 드라이버.

청구항 10

제9항에 있어서, 상기 바이어스 회로부는

상기 배터리 전압이 그 소스에 연결되고, 상기 제5 및 상기 제6 피모스 트랜지스터들의 연결점이 그 게이트에 연결되는 제3 피모스 트랜지스터;

상기 제3 피모스 트랜지스터의 드레인이 그 드레인에 연결되고, 상기 제3 엔모스 트랜지스터의 게이트가 그 게이트에 연결되고, 상기 접지 전압이 그 소스에 연결되는 제2 엔모스 트랜지스터; 및

상기 제2 피모스 트랜지스터의 드레인이 그 게이트와 그 드레인에 연결되고, 상기 접지 전압이 그 소스에 연결되는 제4 엔모스 트랜지스터를 구비하는 것을 특징으로 하는 LED 드라이버.

청구항 11

제10항에 있어서, 상기 제어부는

상기 바이어스 전압이 그 드레인에 연결되고, 상기 제3 피모스 트랜지스터와 상기 제2 엔모스 트랜지스터의 연결점이 그 게이트에 연결되고, 상기 제4 엔모스 트랜지스터의 게이트가 그 소스에 연결되는 제1 엔모스 트랜지스터를 구비하는 것을 특징으로 하는 LED 드라이버.

청구항 12

제1항에 있어서, 상기 전원 레귤레이터부는

상기 배터리 전압에 의해 구동되고, 상기 제1 기준 전압과 제5 전압을 비교하여 제4 전압을 발생하는 OP-앰프부;

상기 배터리 전압에 의해 구동되고, 상기 OP-앰프부를 상기 기준 전류로 동작시키는 바이어스 회로부; 및

상기 배터리 전압으로부터 상기 제5 전압을 발생시키고, 상기 제4 전압에 응답하여 상기 전원 전압을 발생하는 전압 분배부를 구비하는 것을 특징으로 하는 LED 드라이버.

청구항 13

제12항에 있어서, 상기 OP-앰프부는

상기 배터리 전압이 그 소스에 연결되고, 상기 제4 전압이 그 드레인에 연결되는 제1 피모스 트랜지스터;

상기 배터리 전압이 그 소스에 연결되고, 상기 제1 피모스 트랜지스터의 게이트가 그 게이트와 그 드레인에 연결되는 제2 피모스 트랜지스터;

상기 제4 전압이 그 드레인에 연결되고, 상기 제1 기준 전압이 그 게이트에 연결되는 제1 엔모스 트랜지스터;

상기 제2 피모스 트랜지스터의 드레인이 그 드레인에 연결되고, 상기 제5 전압이 그 게이트에 연결되는 제2 엔모스 트랜지스터; 및

상기 제1 및 상기 제2 엔모스 트랜지스터들의 소스들이 그 드레인에 연결되고, 접지 전압이 그 소스에 연결되는 제4 엔모스 트랜지스터를 구비하는 것을 특징으로 하는 LED 드라이버.

청구항 14

제13항에 있어서, 상기 바이어스 회로부는

상기 배터리 전압에 그 일단이 연결되고, 상기 기준 전류를 흘리는 전류원; 및

상기 전류원의 다른 일단이 그 게이트와 그 드레인에 연결되고, 상기 접지 전압이 그 소스에 연결되는 제3 엔모스 트랜지스터를 구비하고,

상기 제3 엔모스 트랜지스터와 상기 제4 엔모스 트랜지스터는 전류 미러를 구성하는 것을 특징으로 하는 LED 드라이버.

청구항 15

제13항에 있어서, 상기 전압 분배부는

상기 배터리 전압이 그 소스에 연결되고, 상기 제4 전압이 그 게이트에 연결되고, 상기 전원 전압이 그 드레인에 연결되는 제3 피모스 트랜지스터; 및

상기 전원 전압과 접지 전압 사이에 직렬 연결되고, 그 게이트와 그 드레인이 서로 연결된 다이오드형의 제4 내지 제7 피모스 트랜지스터들을 구비하고,

상기 제6 피모스 트랜지스터의 게이트와 드레인이 상기 제5 전압이 되는 것을 특징으로 하는 LED 드라이버.

명세서

발명의 상세한 설명

기술 분야

- <1> 본 발명은 LED(Light Emitting Diode)에 관한 것으로, 특히 자동차 패널용 병렬 백라이트 LED 드라이버에 관한 것이다.

배경 기술

- <2> 최초의 LED는 1962년에 개발되어, 자동차 패널 등의 많은 디스플레이 어플리케이션들에 사용되었다. LED들은 시간이 흐름에 따라 점차적으로 빛의 강도가 줄어들어, 그 라이프 타임이 약 50,000 시간 정도이다. 이것은 조명 시스템(lighting system)의 유지 주파수(maintenance frequency)를 감소시킨다.
- <3> 그리고, 조명 시스템 내 디바이스 과열을 방지하기 위하여, LED의 전류를 줄일 필요가 있다. 자동차의 배터리 전압은, 외부 온도나 전기 부하에 따라, 10V 내지 15V 정도로 변하기 때문에, 저항은 LED 전류의 제한 요소로써 적합한 해결책이 아니다. 이러한 불규칙적인 전압은 LED의 라이프 타임을 감소시킬 수 있다. 따라서, 일정한 LED 전류 회로가 요구된다.
- <4> LED는, 일반적으로 직렬 동작 모드와 병렬 동작 모드로 동작된다. 이러한 동작 모드는 LED의 구동 회로의 요건들에 따라 결정된다. LED 직렬 동작 모드는 전력 사용면에서 높은 효율을 갖는 반면에, 전자기 간섭(EMI: ElectroMagnetic Interference)을 받기 쉽다. LED 병렬 동작 모드는 높은 안정성을 갖는 반면에, 전력 사용면에서 낮은 효율을 갖는다. LED 직렬 동작 모드는, 순방향 다이오드 전압들의 합을 초과하는 전압을 구동해야 하기 때문에, 병렬 동작 모드 보다 높은 전원 전압을 필요로 한다. 예컨대, 5개의 LED들을 갖는 직렬 동작 모드에서, 순방향 전압들의 합은 15V 정도가 된다. 이것은 자동차의 배터리 전압을 벗어나기 때문에, 직렬 동작 모드는 차아지 펌프 전압 컨버터를 필요로 하는 복잡함이 있다.
- <5> 이에 따라, 시스템의 복잡성과 전력 소모를 감안하여 병렬 동작 모드의 LED를 구동하는 드라이버의 존재가 요구된다.

발명의 내용

해결 하고자하는 과제

<6> 본 발명의 목적은 병렬 동작 모드를 지원하는 LED 드라이버를 제공하는 데 있다.

과제 해결수단

<7> 상기 목적을 달성하기 위하여, 본 발명의 일면에 따른 LED 드라이버는, 배터리 전압에 의해 구동되고 제1 전압과 제2 전압을 비교하여 제1 전압과 제2 전압이 같아지도록 기준 전류, 제1 기준 전압 및 제2 기준 전압을 발생하는 밴드갭 레퍼런스 회로, 배터리 전압에 의해 구동되고 제1 기준 전압과 기준 전류에 응답하여 전원 전압을 발생하는 전원 레귤레이터, 제2 기준 전압과 셋트 전압을 비교하여 제어 신호를 발생하는 OP 앰프부, 전원 전압이 그 소스들에 연결되고 그 게이트들이 서로 연결되는 제1 및 제2 피모스 트랜지스터들로 구성되고 제1 피모스 트랜지스터의 게이트와 드레인이 서로 연결되어진 다수개의 전류 미러들을 포함하는 전류 구동부, 그리고 전류 미러들의 제1 피모스 트랜지스터의 드레인과 셋트 전압 사이에 연결되고, 제어 신호에 의해 제어되는 다수개의 엔모스 트랜지스터들을 포함하는 제어부를 포함한다. 전류 미러들의 제2 피모스 트랜지스터의 드레인과 접지 전압 사이에 병렬 연결되는 다수개의 LED들을 구동하고, 셋트 전압은 제어부의 엔모스 트랜지스터들의 드레인과 상기 접지 전압 사이에 연결되는 저항에 의해 결정된다.

<8> 본 발명의 실시예들에 따라, 밴드갭 레퍼런스 회로는, 배터리 전압에 의해 구동되고 바이어스 전압에 응답하여 제1 전압과 제2 전압을 비교하고 제3 전압을 출력하는 OP-앰프부, 배터리 전압에 의해 구동되고 바이어스 전압과 제3 전압을 수신하는 바이어스부, 배터리 전압에 의해 구동되고 바이어스 전압에 응답하여 제1 전압과 제2 전압을 발생하는 차동 전압 발생부, 그리고 배터리 전압에 의해 구동되고 바이어스 신호에 응답하여 기준 전류, 제1 기준 전압 및 제2 기준 전압을 발생하는 출력부를 포함할 수 있다.

<9> 본 발명의 실시예들에 따라, 밴드갭 레퍼런스 회로는 배터리 전압이 파워-업되면 바이어스 전압을 발생하는 스타트-업 회로를 더 포함할 수 있다. 스타트-업 회로는, 배터리 전압으로부터 분배된 전압을 발생하는 전압 분배부, 배터리 전압에 의해 구동되고 바이어스 전압에 응답하여 구동되는 전류 미러부, 배터리 전압에 의해 구동되고 분배된 전압에 응답하여 전류 미러부의 구동 전류로 구동되는 바이어스 회로부, 그리고 바이어스 회로부의 동작에 따라 바이어스 전압을 결정하는 제어부를 포함할 수 있다.

<10> 본 발명의 실시예들에 따라, 전원 레귤레이터부는, 배터리 전압에 의해 구동되고 제1 기준 전압과 제5 전압을 비교하여 제4 전압을 발생하는 OP-앰프부, 배터리 전압에 의해 구동되고 OP-앰프부를 기준 전류로 동작시키는 바이어스 회로부, 그리고 배터리 전압으로부터 제5 전압을 발생시키고 제4 전압에 응답하여 전원 전압을 발생하는 전압 분배부를 포함할 수 있다.

효 과

<11> 본 발명의 LED 드라이버는, 제어부의 제1 내지 제5 엔모스 트랜지스터들이 제어 신호에 응답하여 그 드레인 전류들을 조절함에 따라, 병렬 연결된 LED로 균일한 전류를 흘린다. 그리고, LED 드라이버는 직렬 LED 드라이버에 비해 전력 소모를 줄이고 시스템을 간소화시킬 수 있다.

발명의 실시를 위한 구체적인 내용

<12> 본 발명과 본 발명의 동작상의 이점 및 본 발명의 실시에 의하여 달성되는 목적을 충분히 이해하기 위해서는 본 발명의 예시적인 실시예를 설명하는 첨부 도면 및 첨부 도면에 기재된 내용을 참조하여야만 한다.

<13> 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명함으로써, 본 발명을 상세히 설명한다. 각 도면에 제시된 동일한 참조부호는 동일한 부재를 나타낸다.

<14> 도 1은 본 발명의 일실시예에 따른 LED 드라이버 회로를 설명하는 도면이다. 도 1을 참조하면, LED 드라이버 회로(100)는 병렬 LED부(160)와 연결된다. LED 드라이버 회로(100)는 밴드갭 레퍼런스 회로(110), 전원 레귤레이터(120), OP-앰프부(130), 전류 구동부(140) 그리고 제어부(150)를 포함한다.

<15> 도 2는 밴드갭 레퍼런스 회로(110)를 설명하는 회로 다이어그램이다. 도 2를 참조하면, 밴드갭 레퍼런스 회로(110)는 배터리 전압(VBP)에 의해 구동되고, 기준 전류(IREF), 제1 기준 전압(V1p25) 및 제2 기준 전압(V0p5)을 발생한다. 밴드갭 레퍼런스 회로(110)는 OP-앰프부(210), 바이어스부(220), 차동 전압 발생부(230) 그리고 출력부(240)를 포함한다. OP-앰프부(210)와 차동 전압 발생부(230)는 피이드백 루프를 형성한다.

<16> OP-앰프부(210)는, 배터리 전압(VBP)이 그 소스에 연결되고 바이어스 전압(VBIAS)이 그 게이트에 연결되는 제1 피모스 트랜지스터(MP1), 제1 피모스 트랜지스터(MP1)의 드레인이 그 소스에 연결되고 제1 전압(Va)이 그 게이트에 연결되는 제2 피모스 트랜지스터(MP2), 제1 피모스 트랜지스터(MP1)의 드레인이 그 소스에 연결되고 제2 전압(Vb)이 그 게이트에 연결되는 제3 피모스 트랜지스터(MP3), 제2 피모스 트랜지스터(MP2)의 드레인이 그 게이트와 그 드레인에 연결되고 접지 전압(VSS)이 그 소스에 연결되는 제1 엔모스 트랜지스터(MN1), 그리고 제3 피모스 트랜지스터(MP3)의 드레인이 그 드레인에 연결되고 제1 엔모스 트랜지스터(MN1)의 게이트가 그 게이트에 연결되고 접지 전압(VSS)이 그 소스에 연결되는 제2 엔모스 트랜지스터(MN2)를 포함한다. 서로 연결된 제3 피모스 트랜지스터(MP3)의 드레인과 제2 엔모스 트랜지스터(MN2)의 드레인은 제3 전압(Vc)으로 출력된다. 제3 전압(Vc)은 제1 커패시터(C1)에 충전된다.

<17> 바이어스부(220)는 배터리 전압(VBP)이 그 소스에 연결되고 바이어스 전압(VBIAS)이 그 게이트에 연결되는 제4 피모스 트랜지스터(MP4)와, 제4 피모스 트랜지스터(MP4)의 드레인이 그 드레인에 연결되고 제3 전압(Vc)이 그 게이트에 연결되고 접지 전압(VSS)이 그 소스에 연결되는 제3 엔모스 트랜지스터(MN3)를 포함한다.

<18> 차동 전압 발생부(230)는, 배터리 전압(VBP)이 그 소스에 연결되고 바이어스 전압(VBIAS)이 그 게이트에 연결되고 제1 전압(Va)이 그 드레인에 연결되는 제5 피모스 트랜지스터(MP5), 배터리 전압(VBP)이 그 소스에 연결되고 바이어스 전압(VBIAS)이 그 게이트에 연결되고 제2 전압(Vb)이 그 드레인에 연결되는 제6 피모스 트랜지스터(MP6), 제1 전압(Va)이 그 에미터에 연결되고 접지 전압(VSS)이 그 베이스와 그 콜렉터에 연결되는 제1 PNP 트랜지스터(Q0), 제1 전압(Va)과 접지 전압(VSS) 사이에 연결되는 제1 저항(R1), 제2 전압(Vb)이 그 일단에 연결되는 제2 저항(R2), 제2 저항(R2)의 다른 일단이 그 에미터에 연결되고 접지 전압(VSS)이 그 베이스와 그 콜렉터에 연결되는 제2 PNP 트랜지스터(Q1), 제2 전압(Vb)과 접지 전압(VSS) 사이에 연결되는 제3 저항(R3)을 포함한다. 제2 PNP 트랜지스터(Q1)의 크기는 제1 PNP 트랜지스터(Q0)의 크기의 N배로 설정된다. 제1 저항(R1)과 제3 저항(R3)은 동일한 저항값을 갖는다.

<19> 출력부(240)는, 배터리 전압(VBP)에 그 소스들이 연결되고 바이어스 전압(VBIAS)이 그 게이트들에 연결되는 제7 및 제8 피모스 트랜지스터들(MP7, MP8)과 제7 피모스 트랜지스터(MP7)의 드레인과 접지 전압(VSS) 사이에 직렬 연결되는 제4 및 제5 저항들(R4, R5)을 포함한다. 제7 피모스 트랜지스터(MP7)과 제4 저항(R4) 사이의 연결점은 제1 기준 전압(V1p25)으로 발생되고, 제4 저항(R4)과 제5 저항(R5) 사이의 연결점은 제2 기준 전압(V0p5)으로 발생된다. 제1 기준 전압(V1p25)은 제2 커패시터(C2)에 충전되고, 제2 기준 전압(V0p5)은 제3 커패시터(C3)에 충전된다. 제8 피모스 트랜지스터(MP8)의 드레인은 기준 전류(IREF)로 출력된다.

<20> 밴드갭 레퍼런스 회로(110)는, 제1 전압(Va)과 제2 전압(Vb)이 다를 경우, 제3 전압(Vc) 레벨을 제어하여 제1 전압(Va) 레벨과 제2 전압(Vb) 레벨이 같아지도록 한다. 이에 따라, 기준 전류(IREF)는 출력 전류(IOUT)와 같이 결정된다.

수학식 1

<21>
$$IREF=IOUT=\frac{V_T \ln N}{R2} + \frac{V_{EB}}{R1}$$

<22> 제1 기준 전압(V1p25)과 제2 기준 전압(V0p5)도 다음과 같이 결정된다.

수학식 2

<23>
$$V1p25=I_{OUT}(R4+R5)=(R4+R5)\left(\frac{V_T \ln N}{R2} + \frac{V_{EB}}{R1}\right)$$

<24>
$$V0p5=I_{OUT}R5=R5\left(\frac{V_T \ln N}{R2} + \frac{V_{EB}}{R1}\right)$$

<25> 도 3은 도 2의 밴드갭-레퍼런스 회로(110)의 스타트-업 회로를 설명하는 회로 다이어그램이다. 도 3을 참조하면, 스타트-업 회로(300)는 전압 분배부(310), 전류 미러부(320), 바이어스 회로부(330) 그리고 제어부(340)를 포함한다.

<26> 전압 분배부(310)는 배터리 전압(VBP)과 접지 전압(VSS) 사이에 직렬 연결되는 제4 내지 제10 피모스 트랜지스

터들(MP4-MP10)과 제5 엔모스 트랜지스터(MN5)를 포함한다. 제4 내지 제10 피모스 트랜지스터들(MP4-MP10) 각각은 그 게이트와 그 드레인이 서로 연결된 다이오드형으로 연결되고, 제5 엔모스 트랜지스터(MN5)의 게이트는 배터리 전압(VBP)에 연결된다.

- <27> 전류 미러부(320)는 배터리 전압(VBP)이 그 소스들에 연결되고 바이어스 전압(VBIAS)이 그 게이트들에 연결되는 제1 및 제2 피모스 트랜지스터들(MP1, MP2)과 제1 피모스 트랜지스터(MP1)의 드레인이 그 게이트와 그 드레인에 연결되고 접지 전압(VSS)이 그 소스에 연결되는 제3 엔모스 트랜지스터(MN3)를 포함한다.
- <28> 바이어스 회로부(330)는, 배터리 전압(VBP)이 그 소스에 연결되고 제5 및 제6 피모스 트랜지스터들의 연결점이 그 게이트에 연결되는 제3 피모스 트랜지스터(MP3), 제3 피모스 트랜지스터(MP3)의 드레인이 그 드레인에 연결되고 제3 엔모스 트랜지스터(MN3)의 게이트가 그 게이트에 연결되고 접지 전압(VSS)이 그 소스에 연결되는 제2 엔모스 트랜지스터(MN2), 그리고 제2 피모스 트랜지스터(MP2)의 드레인이 그 게이트와 그 드레인에 연결되고 접지 전압(VSS)이 그 소스에 연결되는 제4 엔모스 트랜지스터(MN4)를 포함한다.
- <29> 제어부(340)는, 바이어스 전압(VBIAS)이 그 드레인에 연결되고, 제3 피모스 트랜지스터(MP3)와 제2 엔모스 트랜지스터(MN2)의 연결점이 그 게이트에 연결되고, 제4 엔모스 트랜지스터(MN4)의 게이트가 그 소스에 연결되는 제1 엔모스 트랜지스터(MN1)를 포함한다.
- <30> 스타트-업 회로(300)는 배터리 전압(VBP)이 파워-업되면, 전압 분배부(310)에 의해 바이어스 회로부(330)의 제3 피모스 트랜지스터(MP3)와 제어부(340)의 제1 엔모스 트랜지스터(MN1)가 턴온되어, 전류 미러부(320)로 피이드백되어 바이어스 전압(VBIAS)을 결정한다.
- <31> 도 4는 도 1의 전원 레귤레이터(120)를 설명하는 회로 다이어그램이다. 도 4를 참조하면, 전원 레귤레이터부(120)는 OP-앰프부(410), 바이어스 회로부(420) 그리고 전압 분배부(430)를 포함한다. OP 앰프부(410)와 전압 분배부(430)는 피이드백 루프를 형성한다.
- <32> OP-앰프부(410)는, 배터리 전압(VBP)이 그 소스에 연결되고 제4 전압(VD)이 그 드레인에 연결되는 제1 피모스 트랜지스터(MP1), 배터리 전압(VBP)이 그 소스에 연결되고 제1 피모스 트랜지스터(MP1)의 게이트가 그 게이트와 그 드레인에 연결되는 제2 피모스 트랜지스터(MP2), 제4 전압(VD)이 그 드레인에 연결되고 제1 기준 전압(V1p25)이 그 게이트에 연결되는 제1 엔모스 트랜지스터(MN1), 제2 피모스 트랜지스터(MP2)의 드레인이 그 드레인에 연결되고 제5 전압(VE)이 그 게이트에 연결되는 제2 엔모스 트랜지스터(MN2), 그리고 제1 및 제2 엔모스 트랜지스터들(MN1, MN2)의 소스들이 그 드레인에 연결되고 접지 전압(VSS)이 그 소스에 연결되는 제4 엔모스 트랜지스터(MN4)를 포함한다.
- <33> 바이어스 회로부(420)는 배터리 전압(VBP)에 그 일단이 연결되고 기준 전류(IREF)를 흘리는 전류원(421)과, 전류원(421)의 다른 일단이 그 게이트와 그 드레인에 연결되고 접지 전압(VSS)이 그 소스에 연결되는 제3 엔모스 트랜지스터(MN3)를 포함한다. 제3 엔모스 트랜지스터(MN3)와 제4 엔모스 트랜지스터(MN4)는 전류 미러를 구성한다.
- <34> 전압 분배부(430)는, 배터리 전압(VBP)이 그 소스에 연결되고 제4 전압(VD)이 그 게이트에 연결되고 전원 전압(VCC)이 그 드레인에 연결되는 제3 피모스 트랜지스터(MP3), 그리고 전원 전압(VCC)과 접지 전압(VSS) 사이에 직렬 연결되고 그 게이트와 그 드레인이 서로 연결된 다이오드형의 제4 내지 제7 피모스 트랜지스터들(MP4-MP7)을 포함한다. 제6 피모스 트랜지스터(MP6)의 게이트와 드레인은 제5 전압(VE)이 된다.
- <35> 전원 레귤레이터(120)에서, 제1 기준 전압(V1p25)과 제5 전압(VE)이 다를 경우, OP 앰프부(410)는 제4 전압(VD) 레벨을 변경시켜서 제3 피모스 트랜지스터(MP3)의 전류를 제어한다. 제5 전압(VE) 레벨은 제4 전압(VD) 레벨과 반대로 변경되어, 최종적으로 1.25V 정도가 된다. 제7 피모스 트랜지스터(MP7)의 게이트와 소스 사이의 전압 레벨이 제5 전압(VE)과 같고, 제4 내지 제7 피모스 트랜지스터들 각각의 게이트와 소스 사이의 전압 레벨도 동일하기 때문에, 전원 전압(VCC)은 제4 내지 제7 피모스 트랜지스터들 각각의 게이트와 소스 사이의 전압들의 합, 즉 $V_{GS4,5,6,7}$ 과 같다. 이에 따라, 전원 전압(VCC)은 $4 \times 1.25V = 5V$ 가 된다.
- <36> 다시, 도 1로 돌아가서, OP 앰프부(130)는 제2 기준 전압(V0p5)과 셋트 전압(V_{SET})을 비교하여 제어 신호(CNTL)를 발생한다. 전류 구동부(140)는 전원 전압(VCC)에 연결되는 전류 미러부들(141-145)로 구성된다. 각 전류 미러부(141-145)는, 전원 전압(VCC)이 그 소스에 연결되고 그 게이트와 그 드레인이 서로 연결되는 제1 피모스 트랜지스터(MP1)와, 전원 전압(VCC)이 그 소스에 연결되고 제1 피모스 트랜지스터(MP1)의 게이트가 그 게이트에 연결되는 제2 피모스 트랜지스터(MP2)로 구성된다. 셋트 전압(V_{SET})과 접지 전압(VSS) 사이에 저항(RSET)이 연결

된다.

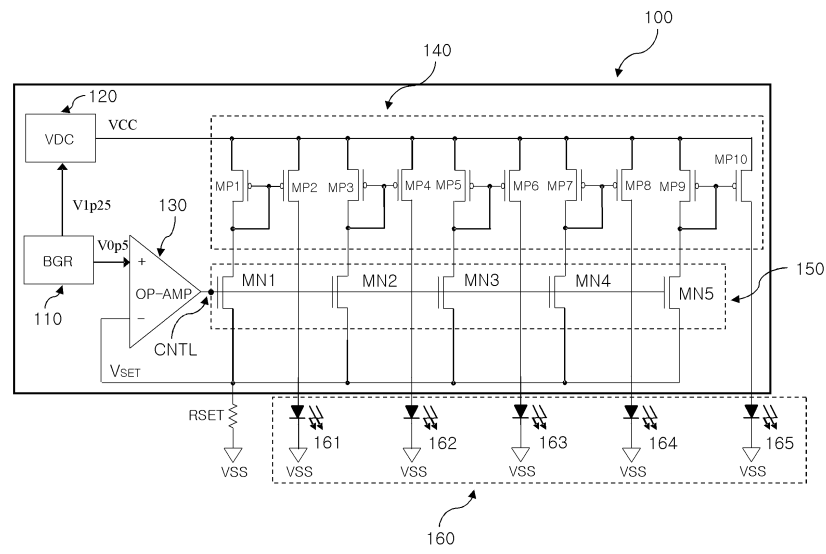
- <37> 제어부(150)는, 전류 구동부(140) 내 전류 미러부(141-145) 각각의 제1 피모스 트랜지스터(MP1)들의 드레인들과 셋트 전압(VSET) 사이에 연결되는 제1 내지 제5 엔모스 트랜지스터들(MN1-MN5)을 포함한다. 제1 내지 제5 엔모스 트랜지스터들(MN1-MN5)의 게이트들은 제어 신호(CNTL)에 연결된다. 병렬 LED부(160)는, 전류 구동부(140) 내 전류 미러부(141-145) 각각의 제2 피모스 트랜지스터(MP2)들의 드레인들과 접지 전압(VSS) 사이에 연결되는 제1 내지 제5 LED들(161-165)을 포함한다.
- <38> 제어부(150)의 제1 내지 제5 엔모스 트랜지스터들(MN1-MN5)은, 제어 신호(CNTL)에 응답하여 그 드레인 전류들을 조절한다. 전력 격자 기생 저항과 전류 미러부(141-145)의 피모스 트랜지스터들의 기생 저항을 고려하여, 제1 내지 제5 엔모스 트랜지스터들(MN1-MN5)은 그 드레인 전류들이 균일한 특성을 갖는다.
- <39> 따라서, 본 발명의 LED 드라이버(100)는 도 5 내지 도 7의 시뮬레이션 결과를 갖는다. 도 5는 배터리 전압(VBP)에 따른 제1 및 제2 기준 전압들(V1p25, V0p5)과 전원 전압(VCC) 분포를 나타낸다. 도 6은 온도 변화에 따른 출력 전류(IOUT)를 나타내고, 도 7은 전원 전압(VCC)에 따른 출력 전류(IOUT)의 분포를 나타내는 데, 상대적으로 작은 편차를 갖는다는 것을 볼 수 있다.
- <40> 본 발명은 도면에 도시된 일 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 등록청구범위의 기술적 사상에 의해 정해져야 할 것이다.

도면의 간단한 설명

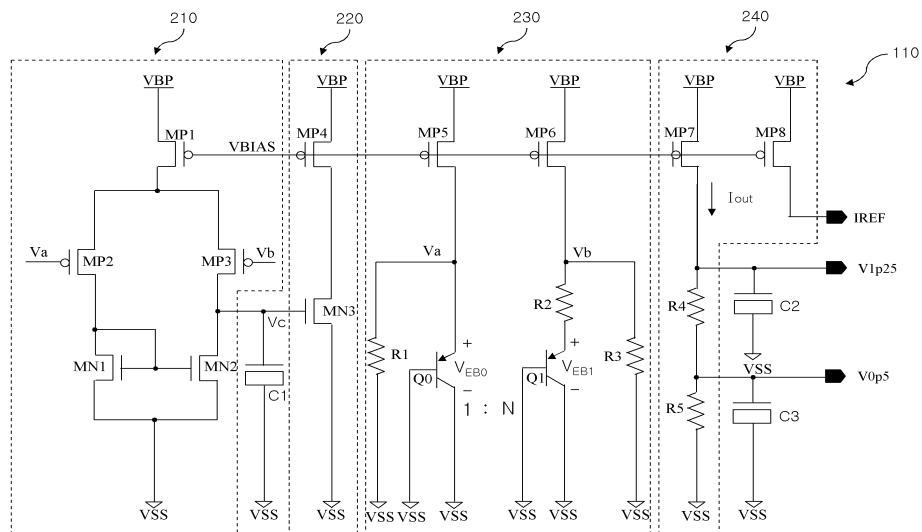
- <41> 도 1은 본 발명의 일실시예에 따른 LED 드라이버 회로를 설명하는 도면이다.
- <42> 도 2는 도 1의 밴드갭 레퍼런스 회로를 설명하는 회로 다이어그램이다.
- <43> 도 3은 도 2의 밴드갭-레퍼런스 회로의 스타트-업 회로를 설명하는 회로 다이어그램이다.
- <44> 도 4는 도 1의 전원 레귤레이터(120)를 설명하는 회로 다이어그램이다.
- <45> 도 5는 도 1의 LED 드라이버의 배터리 전압에 따른 제1 및 제2 기준 전압들과 전원 전압의 시뮬레이션 결과를 보여주는 도면이다.
- <46> 도 6은 도 1의 LED 드라이버의 온도 변화에 따른 밴드갭 레퍼런스 회로의 출력 전류를 시뮬레이션한 결과를 보여주는 도면이다.
- <47> 도 7은 도 1의 LED 드라이버의 전원 전압에 따른 밴드갭 레퍼런스 회로의 출력 전류를 시뮬레이션한 결과를 보여주는 도면이다.

도면

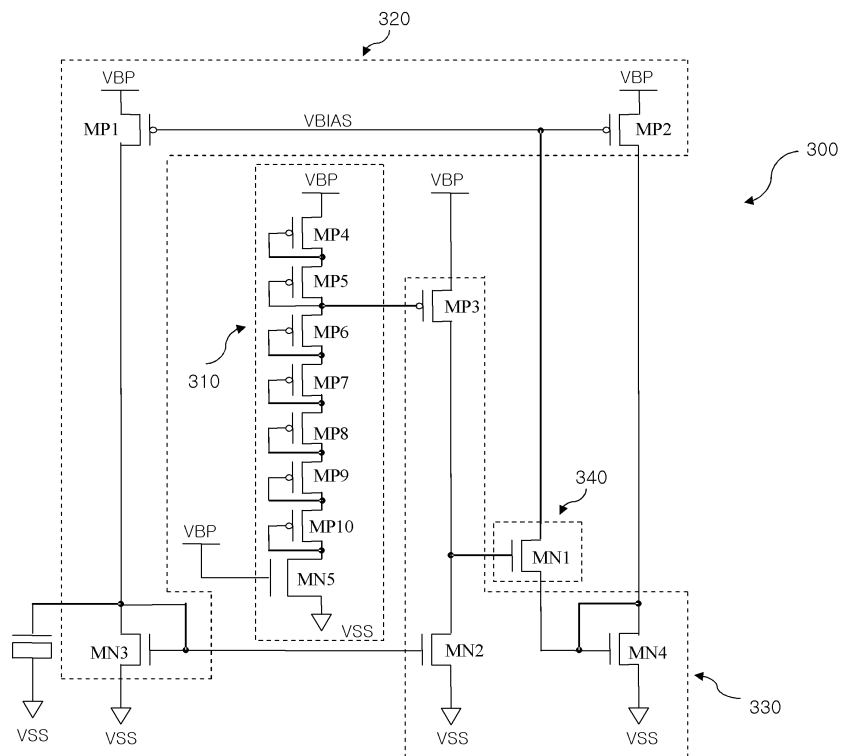
도면1



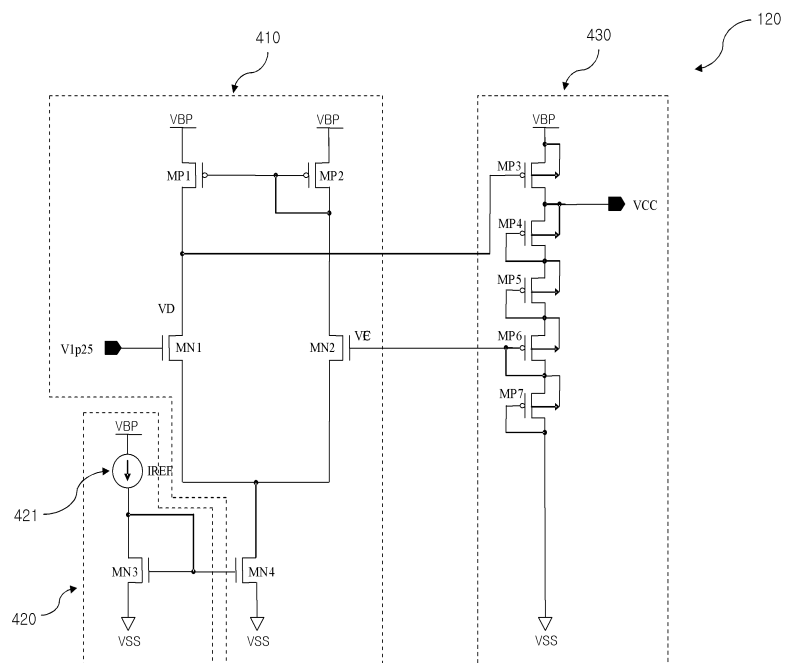
도면2



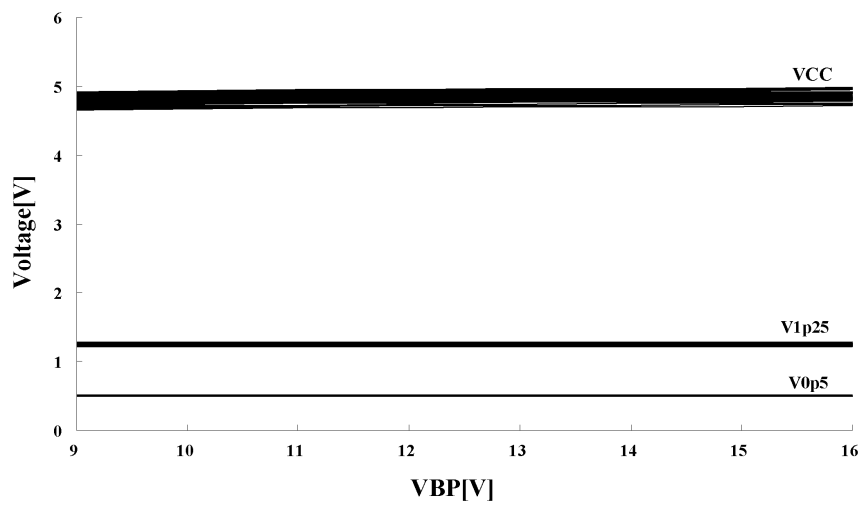
도면3



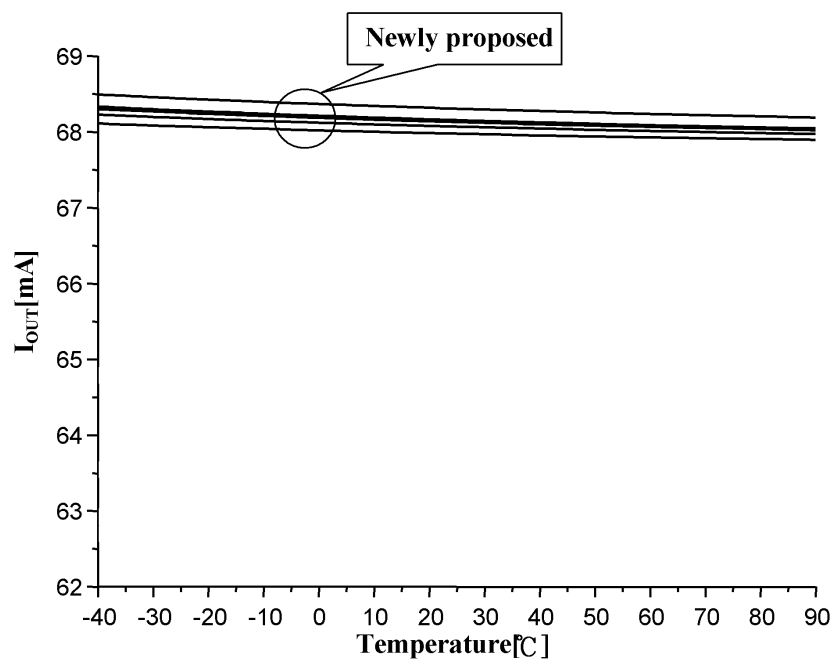
도면4



도면5



도면6



도면7

