



(12) 发明专利申请

(10) 申请公布号 CN 102680811 A

(43) 申请公布日 2012. 09. 19

(21) 申请号 201210060872. 8

(22) 申请日 2012. 03. 09

(30) 优先权数据

2011-051692 2011. 03. 09 JP

(71) 申请人 佳能株式会社

地址 日本东京

(72) 发明人 冲田彰 岩根正晃 有岛优

箕轮雅章

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 杨小明

(51) Int. Cl.

G01R 31/00 (2006. 01)

H04N 5/374 (2011. 01)

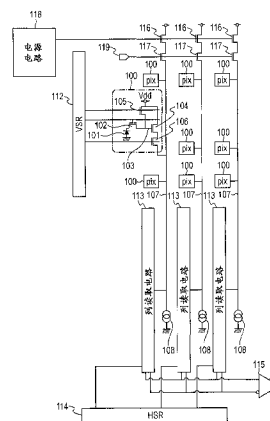
权利要求书 3 页 说明书 12 页 附图 11 页

(54) 发明名称

测试信号接收单元的测试电路、图像拾取装置、测试方法

(57) 摘要

本发明涉及一种测试信号接收单元的测试电路、图像拾取装置、以及测试方法。作为实施例，公开了一种测试电路，该测试电路包括：被配置为通过信号线向设置在多个列中的信号接收单元供给测试信号的测试信号供给单元，其中，测试信号供给单元是电压缓冲器或电流缓冲器，并且，测试电路具有多个测试信号供给单元和多个信号线，并且，其中，至少一个测试信号供给单元与不同于电连接另外的测试信号供给单元的信号线的一个信号线电连接。



1. 一种测试电路,包括:

测试信号供给单元,所述测试信号供给单元被配置为通过信号线向设置在多个列中的信号接收单元供给测试信号,其中,

所述测试信号供给单元是电压缓冲器或电流缓冲器,并且,所述测试电路具有多个测试信号供给单元和多个信号线,并且,

其中,至少一个测试信号供给单元电连接不同于电连接另外的测试信号供给单元的信号线的一个信号线。

2. 根据权利要求1的测试电路,其中,测试信号供给单元中的每一个与信号线中的一个电连接。

3. 根据权利要求1的测试电路,还包括与所述测试信号供给单元电连接并被配置为驱动测试信号供给单元来供给测试信号的电源。

4. 根据权利要求3的测试电路,其中,所述电源是被配置为从多个电压值选择要被供给到各测试信号供给单元的电压值的电压源。

5. 根据权利要求4的测试电路,其中,各信号接收单元基于所述多个电压值对于从所述测试信号供给单元供给的测试信号执行相关双重采样。

6. 根据权利要求3的测试电路,其中,

所述信号接收单元被设置在半导体基板上,并且,

所述电源被设置在所述半导体基板之外。

7. 根据权利要求3的测试电路,其中,

所述信号接收单元被设置在半导体基板上,并且,

所述电源被设置在所述半导体基板上。

8. 一种图像拾取装置,包括:

根据权利要求1的测试电路;和

多个像素,所述多个像素分别包含被配置为通过光电转换产生电荷的光电转换单元和被配置为输出基于通过所述光电转换单元产生的电荷的信号信号输出单元,其中,

各像素的信号输出单元与信号线中的一个连接;和

分别被配置为接收信号的多个信号接收单元。

9. 根据权利要求8的图像拾取装置,其中,信号输出单元包含:

放大晶体管,所述放大晶体管放大基于所述电荷的信号并且输出得到的放大的信号;和

选择晶体管,所述选择晶体管选择从哪个像素向信号线输出信号,

并且其中,测试选择晶体管与测试信号供给单元电连接,使得所述测试选择晶体管电连接所述测试信号供给单元与所述信号线或者电断开所述测试信号供给单元与所述信号线。

10. 根据权利要求9的图像拾取装置,其中,所述放大晶体管和所述测试信号供给单元均为共用漏极放大器电路。

11. 根据权利要求8的图像拾取装置,其中,所述测试信号供给单元具有在图像拍摄操作中向信号线供给电压或电流以抑制由与信号线电连接的恒流源供给的电流的变化的功能。

12. 一种图像拾取装置,包括:

设置在包含多个列的阵列中的像素,各像素包含被配置为通过光电转换产生电荷的光电转换单元、被配置为保持通过光电转换单元产生的电荷的浮动扩散部分、被配置为输出基于由所述浮动扩散部分保持的电荷的信号的信号输出单元、以及与所述浮动扩散部分电连接并被配置为将所述浮动扩散部分的电势复位的复位单元;

被设置在像素的各列中并与相应的信号输出单元电连接的信号线;和

与相应的信号线电连接并被配置为接收信号的信号接收单元,其中,

向相应的信号接收单元输出测试信号的至少一个像素与各自的信号线电连接,

输出测试信号的各像素的信号输出单元和复位单元与不同的电压源电连接,并且,

当像素的信号输出单元向所述信号接收单元输出测试信号时,与所述信号输出单元电连接的电压源输出与电连接复位单元的电压源输出的电压不同的电压。

13. 一种测试设置在多个列中的多个信号接收单元的方法,包括:

从用作测试信号供给单元的多个电压缓冲器或电流缓冲器向所述多个信号接收单元供给测试信号,使得所述测试信号供给单元中的一个向与从另外的不同的测试信号供给单元被供给测试信号的信号接收单元不同的信号接收单元供给测试信号;和

通过使用供给到所述多个信号接收单元的测试信号来测试所述多个信号接收单元。

14. 根据权利要求 13 的测试方法,其中,

所述多个信号接收单元与图像拾取装置电连接,该图像拾取装置包括:

多个像素,所述多个像素分别包含被配置为通过光电转换产生电荷的光电转换单元和被配置为输出基于由所述光电转换单元产生的电荷的信号的信号输出单元;

多个信号线,这些信号线被设置为使得各像素的信号输出单元与所述信号线中的一个连接;和

被配置为接收信号的多个信号接收单元,

该方法还包括:

从用作测试信号供给单元的多个电压缓冲器或电流缓冲器向所述多个信号接收单元供给测试信号,使得所述多个测试信号供给单元中的一个向与从另外的不同的测试信号供给单元被供给测试信号的信号接收单元不同的信号接收单元供给测试信号;和

通过使用供给到所述多个信号接收单元的测试信号来测试所述多个信号接收单元。

15. 根据权利要求 14 的测试方法,其中,所述测试信号供给单元供给与由所述信号输出单元输出的像素信号对应的测试信号。

16. 根据权利要求 14 的测试方法,其中,所述信号接收单元具有在多个值之间切换增益的功能,

并且,所述测试方法包含对于增益的各值供给测试信号。

17. 一种包括图像拾取装置和信号处理单元的图像拾取系统的制造方法,其中,所述图像拾取装置包括:多个像素,所述多个像素各自包含被配置为通过光电转换产生电荷的光电转换单元和被配置为输出基于由所述光电转换单元产生的电荷的信号的信号输出单元;多个信号线,这些信号线被设置为使得各像素的信号输出单元与信号线中的一个连接,并且,所述图像拾取装置还包括被配置为接收信号的多个信号接收单元,并且,其中,所述图像拾取装置输出基于由所述信号接收单元接收的信号的信号,并且,其中,所述信号处理单

元被配置为处理从所述图像拾取装置输出的所述信号,所述方法包括:

从用作测试信号供给单元的多个电压缓冲器或电流缓冲器向所述多个信号接收单元供给测试信号,以使得所述测试信号供给单元中的一个向与从另外的不同的测试信号供给单元被供给测试信号的信号接收单元不同的信号接收单元供给测试信号,并且基于供给到所述多个信号接收单元的测试信号来测试所述多个信号接收单元;和

在所述图像拾取系统中安装所述图像拾取装置。

测试信号接收单元的测试电路、图像拾取装置、测试方法

技术领域

[0001] 本发明的实施例涉及用于测试信号接收单元的测试电路、图像拾取装置、用于测试信号接收单元的测试系统、测试信号接收单元的方法、以及测试图像拾取装置的方法。

背景技术

[0002] 在多个列中设置信号线并且信号接收单元（以下，称为 SRU）与各信号线连接的装置是已知的。这种装置的例子包括诸如存储器的存储装置、诸如液晶面板的显示器、具有用于从像素读取信号的 SRU 的互补金属氧化物半导体（CMOS）型图像拾取装置、以及使用双极晶体管的图像拾取装置等。日本专利公开 No. 2000-324404 公开了具有测试设置在各列中的用于处理信号的电路的特性的功能的图像拾取装置。

[0003] 在日本专利公开 No. 2000-324404 中所公开的图像拾取装置中，为了使得能够测量将从像素输出的模拟信号转换成数字信号的模拟 - 数字转换器的特性（characteristic），测试信号产生器与垂直信号线连接。在该配置中，从测试信号产生器向垂直信号线供给电流，并且，测量与垂直信号线连接的模拟 - 数字转换器的特性。

[0004] 在日本专利公开 No. 2000-324404 中所公开的配置中，测试信号从单个测试信号产生器被供给到所有列的像素，由此，从测试信号产生器到各垂直信号线的电路的阻抗随着距测试信号产生器的距离而增大。结果，在当开始向 SRU 供给测试信号时供给到各 SRU 的测试信号中出现大的差异。因此，如果不等待被供给到 SRU 的测试信号的差异变小而执行测试，那么出现测量精度的降低。如果在供给到 SRU 的测试信号的差异已变得足够小之后执行测试，那么测试精度会增大。但是，等待所述差异变小导致测试时间增大。

发明内容

[0005] 根据本发明的其中的一个方面，公开了一种测试电路，该测试电路包括：被配置为通过信号线向设置在多个列中的信号接收单元供给测试信号的测试信号供给单元，其中，测试信号供给单元是电压缓冲器或电流缓冲器，并且，测试电路具有多个测试信号供给单元和多个信号线，其中，至少一个测试信号供给单元电连接不同于电连接另外的测试信号供给单元的信号线的一个信号线。

[0006] 根据本发明的另一方面，公开了一种测试设置在多个列中的信号接收单元的方法，该方法包括：从用作测试信号供给单元的多个电压缓冲器或电流缓冲器向信号接收单元供给测试信号，使得测试信号供给单元中的一个向与从另外的不同的测试信号供给单元被供给测试信号的信号接收单元不同的信号接收单元供给测试信号；和通过使用供给到信号接收单元的测试信号来测试信号接收单元。

[0007] 从参照附图对示例性实施例的以下描述，本发明的其它特征将变得明白。

附图说明

[0008] 图 1 是示意性地示出第一实施例的框图。

- [0009] 图 2 是根据第一实施例的驱动定时图。
- [0010] 图 3 是示意性地示出第二实施例的框图。
- [0011] 图 4 是根据第二实施例的驱动定时图。
- [0012] 图 5 是示意性地示出第三实施例的框图。
- [0013] 图 6 是根据第三实施例的驱动定时图。
- [0014] 图 7 是示意性地示出第四实施例的框图。
- [0015] 图 8A 和图 8B 是示意性地示出根据实施例的图像拾取装置的配置的例子框图。
- [0016] 图 9 是示意性地示出根据实施例的 SRU 测试电路的例子框图。
- [0017] 图 10 是示意性地示出根据第一实施例的另一配置的框图。

具体实施方式

[0018] 首先,以下描述根据实施例的 SRU 测试电路的配置和测试操作。实施例的一个公开的特征可被描述为通常示为流程图、流程示图、定时图、结构图或框图的处理。虽然流程图或定时图可将操作或事件描述为依次的处理,但是,可以并行或同时地执行操作或者出现事件。流程图中的操作可以是任选的。另外,操作或事件的次序可被重新布置。当其操作完成时,处理终止。处理可对应于方法、程序、过程、制作或制造的方法、由装置、机器或逻辑电路执行的一系列的操作等。

[0019] 图 9 是示意性地示出根据实施例的 SRU 测试电路的例子框图。电源电路 118 与用作测试信号供给单元的缓冲器 116 电连接。在本例子中,使用 MOS 晶体管的共用漏极放大器电路被用作各缓冲器 116。电源电路 118 是驱动缓冲器 116 以供给测试信号的电源。更具体而言,基于从电源电路 118 供给的信号,缓冲器 116 产生测试信号并且供给得到的测试信号。注意,SRU 测试电路具有多个缓冲器 116,并且,设置为至少一个缓冲器 116 与不同于电连接另一个不同的缓冲器 116 的信号线 107 的信号线 107 电连接。信号接收单元 (SRU) 113-1 被设置为使得各 SRU 113-1 通过信号线 107 中的相应的一个与缓冲器 116 中的一个电连接。因此,信号线 107 用于将从缓冲器 116 供给的测试信号传送到 SRU 113-1。除了信号线 107 以外,SRU 113-1 也与信号测试单元 140 电连接。

[0020] 下面描述图 9 示意性地示出的 SRU 测试电路的操作。

[0021] 当从电源电路 118 供给的信号被输入到缓冲器 116 中的一个时,缓冲器 116 产生测试信号。通过缓冲器 116 产生的测试信号通过信号线 107 中的相应的一个被发送到 SRU 113-1 中的一个。SRU 113-1 基于输入的测试信号执行信号处理。信号处理的结果被输出到信号测试单元 140。基于接收的信号处理的结果,信号测试单元 140 关于例如 SRU 113-1 是否正确地操作、列之间的 SRU 113-1 的特性的差异等测试 SRU 113-1。

[0022] 在本实施例中,多个缓冲器 116 被设置,使得缓冲器 116 中的一个向一个 SRU 113-1 供给测试信号,该 SRU 113-1 不同于通过另一个不同的缓冲器供给测试信号的另外的 SRU 113-1。此外,存在至少一个缓冲器 116 与不同于电连接另一个缓冲器 116 的另外的信号线 107 的信号线 107 电连接。这减少在开始测试信号的供给时列之间的信号线 107 的阻抗的差异,并由此实现由各 SRU 113-1 接收的测试信号的差异的减小,这使得能够精确地测量各 SRU 113-1 的特性。

[0023] 在图 9 所示的例子中,使用电压缓冲器作为缓冲器 116。作为替代方案,可以使用

电流缓冲器作为缓冲器 116。并且,在使用电流缓冲器作为缓冲器 116 的情况下,能够实现列之间的阻抗的差异的减小,并由此能够实现与当缓冲器 116 为电压缓冲器型时获得的优点类似的优点。

[0024] 连接端子可被设置在各缓冲器 116 和相应的信号线 107 之间,使得缓冲器 116 和信号线 107 可被电气和机械地连接和断开。即,缓冲器 116 可被设置在与上面设置信号线 107 的基板不同的基板上。此外,信号测试单元 140 可被设置在与上面设置 SRU 113-1 的基板不同的基板上。测试器可被配置为使得它包括信号测试单元 140、缓冲器 116 和电源电路 118,并且,该测试器可与 SRU 113-1 连接以测试 SRU113-1。

[0025] 电源电路 118 可被配置为根据 SRU 113-1 的增益从两个或更多个电压值选择电压值并且供给选择的电压值。这使得缓冲器 116 能够供给根据 SRU 113-1 的增益所调适的测试信号。

[0026] SRU 113-1 可被配置为执行相关双重采样(以下,称为 CDS)。通过配置电源电路 118 以在两个或更多个值之间切换电压值并且配置 SRU 113-1 以执行 CDS,变得能够减少缓冲器 116 之间的特性的差异。

[0027] 在图 9 所示的 SRU 测试电路的例子中,对于 SRU 113-1 的各列设置一个信号线 107。作为替代方案,一个信号线 107 可被多个 SRU 113-1 共享。相反,可对于各列设置多个信号线 107。

[0028] 关于缓冲器 116,在图 9 所示的 SRU 测试电路的例子中,各信号线 107 与一个缓冲器 116 连接。作为替代方案,一个缓冲器 116 可与多个信号线 107 连接,或者,相反,多个缓冲器 116 可与一个信号线 107 连接。即,只要设置多个缓冲器 116 并且存在至少一个缓冲器 116 与不同于电连接另一个缓冲器 116 的另外的信号线 107 的一个信号线 107 电连接,SRU 测试电路就可以按许多方式被配置。

[0029] 根据本实施例的 SRU 测试电路可被用于测试装置中的与多个信号线电连接的 SRU。SRU 与多个信号线电连接的装置的例子包括诸如存储器的存储装置、诸如液晶面板的显示器、CMOS 型图像拾取装置、使用双极晶体管的图像拾取装置等。即,可根据本实施例测试这些装置的 SRU。

[0030] 第一实施例

[0031] 以下描述第一实施例。在本实施例中,使用 SRU 测试电路以测试图像拾取装置中的用作 SRU 的列读取电路。首先,描述图像拾取装置的配置,然后描述测试图像拾取装置的列读取电路的操作。

[0032] 在以下的解释中,作为例子,假定通过使用 N 沟道晶体管来配置像素的信号输出单元。在使用 P 沟道晶体管来形成像素的信号输出单元的情况下,如果测试信号的电压极性被设为与用于 N 沟道晶体管的极性相反,则可以应用本实施例。

[0033] 图 1 是示意性地示出根据本实施例的图像拾取装置的例子框图。参照图 1,以下描述根据本实施例的图像拾取装置。在图 1 中,功能与图 9 所示的元件类似的元件由类似的附图标记或符号表示。

[0034] 各像素 100 包含光电转换单元 101、浮动扩散部分(以下,称为 FD 部分)103、放大 MOS 晶体管 104、用作复位单元的复位 MOS 晶体管 105 和选择 MOS 晶体管 106。在包含多个行和多个列的阵列中布置像素 100。光电转换单元 101 将入射光转换成电荷。在本例子中,

使用光电二极管作为光电转换单元 101。传送 MOS 晶体管 102 将电荷从光电二极管 101 传送到 FD 部分 103。传送 MOS 晶体管 102 的栅极通过驱动线与逐行地扫描像素 100 的垂直偏移寄存器（以下，称为 VSR）112 连接。

[0035] FD 部分 103 与放大 MOS 晶体管 104 的栅极电连接。放大 MOS 晶体管 104 用作放大基于 FD 部分 103 的电荷的信号并且输出得到的信号的信号输出单元。放大 MOS 晶体管 104 的漏极被供给电源电压 Vdd，并且，放大 MOS 晶体管 104 的源极与选择 MOS 晶体管 106 的源极电连接。选择 MOS 晶体管 106 被设置在放大 MOS 晶体管 104 和垂直信号线 107 之间的电气路径中，并且，其栅极通过驱动线与 VSR112 电连接。通过从 VSR 112 向选择 MOS 晶体管 106 的栅极供给选择脉冲，能够选择这样的像素，通过放大 MOS 晶体管 104 输出的放大信号从所述像素被输出到用作信号线的垂直信号线 107。

[0036] 复位 MOS 晶体管 105 被连接，使得其源极与 FD 部分 103 电连接，并且，其漏极被供给电源电压 Vdd。即，在本实施例中，放大 MOS 晶体管 104 的漏极电压和复位 MOS 晶体管 105 的漏极电压被等同地设为电源电压 Vdd。此外，复位 MOS 晶体管 105 的栅极通过驱动线与 VSR 112 电连接。当从 VSR 112 输出的复位脉冲被施加到复位 MOS 晶体管 105 时，复位 MOS 晶体管 105 将 FD 部分 103 的电势复位。

[0037] 各垂直信号线 107 与恒流源 108 电连接。通过放大 MOS 晶体管 104 输出的信号通过选择 MOS 晶体管 106 和垂直信号线 107 被传送到用作 SRU 的列读取电路 113。注意，从放大 MOS 晶体管 104 输出到垂直信号线 107 的信号是像素信号。各列读取电路 113 与扫描列读取电路 113 的水平偏移寄存器（以下，称为 HSR）114 电连接并与输出放大器 115 电连接。通过列读取电路 113 读出的信号通过 HSR 114 被依次输出到输出放大器 115，输出放大器 115 从图像拾取装置输出信号。

[0038] 各垂直信号线 107 通过测试选择 MOS 晶体管 117 中的相应的一个与缓冲器 116 中的一个电连接。更具体而言，垂直信号线 107 通过测试选择 MOS 晶体管 117 与用作缓冲器 116 的输出端子的源极电连接。缓冲器 116 的栅极与包含电压源的电源电路 118 电连接。缓冲器 116 的漏极被供给电源电压 Vdd。测试选择 MOS 晶体管 117 的栅极与测试脉冲施加端子 119 电连接。

[0039] 下面，参照图 2 所示的驱动定时图，描述由图 1 所示的图像拾取装置执行的图像拍摄操作中的信号读取处理。

[0040] 在图 2 中，PSEL 表示向选择 MOS 晶体管 106 的栅极施加的脉冲。PRES 表示向复位 MOS 晶体管 105 的栅极施加的复位脉冲。PTX 表示向传送 MOS 晶体管 102 的栅极施加的脉冲。PTEST 表示从测试脉冲施加端子 119 向测试选择 MOS 晶体管 117 施加的脉冲。在拍摄图像的操作中的信号读取时段中，PTEST 的电势处于低电平（以下，称为 L 电平），由此，测试选择 MOS 晶体管 117 处于 OFF 状态。Vfd 表示选择的像素的 FD 部分 103 的电势。Vline 表示垂直信号线 107 的电势。

[0041] 在时间 t1，PRES 处于高电平（以下，称为 H 电平），PTX 变为 H 电平以将光电二极管 101 的电荷复位。

[0042] 在时间 t2，PTX 变为 L 电平。在从时间 t2 到时间 t5 的任意的时段中，光电二极管 101 将入射光转换成电荷。在光电二极管 101 已蓄积电荷特定的时段之后，VSR 112 在依次选择像素行的同时执行读取操作。在时间 t3，选择的像素行的 PSEL 变为 H 电平，由此接通

选择 MOS 晶体管 106。结果,通过放大 MOS 晶体管 104 放大的信号被输出到垂直信号线 107。

[0043] 在时间 t_3 , PRES 仍保持在 H 电平,并且, FD 部分 103 已被复位。基于在 FD 部分 103 的复位之后获得的电势的信号被放大 MOS 晶体管 104 放大,并且,得到的放大的信号通过选择 MOS 晶体管 106 和垂直信号线 107 被传送到列读取电路 113。

[0044] 在时间 t_4 , PRES 变为 L 电平以从复位状态释放 FD 部分 103。

[0045] PTX 在时间 t_5 变为 H 电平并在时间 t_6 变为 L 电平,由此,蓄积于光电二极管 101 中的电荷被传送到 FD 部分 103。

[0046] 基于该状态下的 FD 部分 103 的电势的信号被放大 MOS 晶体管 104 放大,并且,得到的放大的信号通过垂直信号线 107 被传送到列读取电路 113。

[0047] 垂直信号线 107 的 V_{line} 的瞬态响应速度依赖于与像素 100 相关的时间常数 CR, 这里, C 是与垂直信号线 107 相关的电容,并且, R 是垂直信号线 107 的电阻。时间常数 CR 越大,则瞬态响应速度越慢。因此,随着与垂直信号线电连接的像素的数量的增大,即,随着用作负载的像素的数量的增大, V_{line} 的瞬态响应收敛所需要的时间增大。

[0048] 在时间 t_7 , PRES 重新变为 H 电平以将 FD 部分 103 的电势复位。

[0049] 下面,解释测试列读取电路 113 的操作。

[0050] 首先,对于图像拾取装置的所有行, PSEL 变为 L 电平,使得不从图像拾取装置中的任意像素输出信号。当 PTEST 然后变为 H 电平时,测试选择 MOS 晶体管 117 接通,并且,电源电路 118 通过恒流源 108 在源极跟随器模式中操作。源极跟随器模式中的操作与图像拍摄操作中的放大 MOS 晶体管 104 的操作类似。

[0051] 在测试列读取电路 113 的操作中, PTEST 保持在 H 电平,并且,电源电路 118 向缓冲器 116 供给测试信号 V_{test} 。

[0052] 在装置不具有多个缓冲器 116 的情况下,或者,在虽然装置具有多个缓冲器 116 但是所有的垂直信号线 107 不与缓冲器 116 中的一些电连接的情况下,时间常数 CR 随着距电源电路 118 的距离增大,由此, V_{line} 的瞬态响应收敛所需要的时间随着距电源电路 118 的距离增大。如果在 V_{line} 的长的瞬态响应收敛之后执行测试,那么测试需要长的时间。如果在瞬态响应收敛之前结束测试信号 V_{test} 的施加,那么出现测试精度的降低。

[0053] 相反,根据本实施例的配置减少从电源电路 118 到列读取电路 113 的整个路径上的时间常数 CR 的差异。这导致减少测试列读取电路 113 时的列间测量误差。

[0054] 测试操作中的垂直信号线 107 的时间常数 CR 与图像拍摄操作中的相等。因此,通过将测试信号 V_{test} 设为与图像拍摄操作中的 FD 部分 103 的电势对应的电势,能够在与图像拍摄操作中的条件类似的条件下测试列读取电路 113。

[0055] 如上所述,在图像拍摄操作中,基于光电转换的信号在时间 t_5 被输出到垂直信号线 107。在测试操作中,测试信号在时间 t_5 被输出到垂直信号线 107。因此,不必在图像拍摄操作和测试操作之间改变列读取电路 113 的操作的次序。这使得能够更容易地执行测试。

[0056] 在本实施例中,作为例子假定在图像传感器器件中使用 MOS 晶体管。注意,只要将入射光转换成电荷并且输出基于所述电荷的信号,就可以以另一方式布置像素 100。可例如通过使用双极晶体管配置用于图像传感器器件的这些像素。入射到光电二极管 101 上的光的例子包含红外光、可见光、紫外光和放射线 (X 射线、 γ 射线等)。在入射光是放射线的情

况下,可以使用闪烁体以转换波长,并且,得到的具有转换的波长的光可通过光电转换单元被转换成电荷。

[0057] 图 10 示出通过布置像素 100 的像素阵列区域在相对的两侧布置列读取电路 113 的图像拾取装置的例子。在图 10 中,功能与图 1 所示的元件类似的元件由类似的附图标记或符号表示,并且,省略它们的进一步的描述。本实施例也可被应用于图 10 所示的通过布置像素 100 的像素阵列区域在相对的两侧布置列读取电路 113 的图像拾取装置。虽然在图 10 所示的例子中列读取电路 113 被每列交替地设置在相对侧,但是,可每两个或更多个列交替地在相对侧设置列读取电路 113。在通过像素阵列区域在相对的两侧布置列读取电路 113 的配置中,缓冲器 116 和测试选择 MOS 晶体管 117 也通过像素阵列区域被设置在相对的两侧。可在各相对侧对于缓冲器 116 和测试选择 MOS 晶体管 117 设置单独的电源电路 118 和单独的测试脉冲施加端子 119。但是,为了关于向各列施加的测试信号的信号电平实现高等同性,单个电源电路 118 和单个测试脉冲施加端子 119 可与位于相对的两侧的所有的缓冲器 116 和测试选择 MOS 晶体管 117 连接。

[0058] 在上述的例子中,在包含多个列和多个行的阵列中布置像素 100。如线传感器的情况那样,如果阵列包含多个列,那么像素 100 的阵列可仅包含一个行。在仅包含一个行的线传感器的情况下,可以不设置选择 MOS 晶体管 106。

[0059] 在根据上述的本实施例的各像素 100 中,放大 MOS 晶体管 104 的源极与选择 MOS 晶体管 106 的漏极电连接。作为替代方案,放大 MOS 晶体管 104 的漏极可与选择 MOS 晶体管 106 的源极电连接。

[0060] 在上述的例子中,在像素 100 的各列中设置一个垂直信号线 107。作为替代方案,一个垂直信号线 107 可被多个列的像素共享。相反,可对于像素的各列设置多个垂直信号线 107。关于缓冲器 116,在上述的图像拾取装置的例子中,一个缓冲器 116 与各自的信号线 107 连接。作为替代方案,一个缓冲器 116 可与多个信号线 107 连接。即,只要设置多个缓冲器 116 并且存在至少一个缓冲器 116 与不同于电连接另一个缓冲器 116 的另外的垂直信号线的一个垂直信号线 107 电连接,就可以按许多的方式配置图像拾取装置。

[0061] 在一个缓冲器 116 与多个垂直信号线 107 电连接的情况下,与一个缓冲器 116 与各自的信号线 107 电连接的情况相比,实现缓冲器 116 的数量的减少。因此,能够减小包含像素 100 的阵列和与像素 100 电连接的垂直信号线 107 的像素阵列区域周围的周边电路区域的尺寸。但是,随着与一个缓冲器 116 电连接的垂直信号线 107 的数量增大,图像拍摄操作和测试操作之间的各垂直信号线 107 的电阻的差异增大,这导致测试精度的降低。因此,为了实现高的测试精度,各垂直信号线 107 可与一个缓冲器 116 电连接。

[0062] 在电源电路 118 具有根据是执行测试操作还是图像拍摄操作而切换向缓冲器 116 供给的电压的功能的情况下,测试选择 MOS 晶体管 117 和测试脉冲施加端子 119 可被去除。

[0063] 除了缓冲器 116 以外,电源电路 118 还可包含诸如电压跟随器的缓冲器。

[0064] 在本实施例中,各缓冲器 116 和各放大 MOS 晶体管 104 可形成为在结构上类似,由此使得测试信号与在图像拍摄操作中从像素输出的信号更加类似。

[0065] 在上述的例子中,缓冲器 116 和测试选择 MOS 晶体管 117 被设置在像素 100 外面。作为替代方案,与相应的列读取电路 113 电连接的像素 100 中的至少一个可以是具有与缓冲器 116 和测试选择 MOS 晶体管 117 对应的功能的信号输出像素。图 8A 和图 8B 示出被配

置为具有与缓冲器 116 和测试选择 MOS 晶体管 117 对应的功能的这种像素 100 的例子。

[0066] 在图 8A 和图 8B 中, 功能与图 1 所示的元件类似的元件由类似的附图标记或符号表示, 并且, 省略它们的进一步的描述。在图 8A 所示的例子中, 除了复位 MOS 晶体管 105 以外, FD 部分 103 与开关 120 电连接。如图 8A 所示, 开关 120 被连接为使得其栅极与 VSR 112 电连接、其漏极与电压 V_{dd-T} 电连接, 并且其源极与 FD 部分 103 电连接。在测试操作中, 选择 MOS 晶体管 106 的作用如同测试选择 MOS 晶体管 117。

[0067] 在图 8B 所示的例子中, 各像素 100 中的放大 MOS 晶体管 104 和选择 MOS 晶体管 106 在测试操作中分别作为缓冲器 116 和测试选择 MOS 晶体管 117 操作。在图 8B 所示的配置中, 复位 MOS 晶体管 105 的漏极与电压 V_{dd-R} 电连接, 并且, 放大 MOS 晶体管 104 的漏极与电压 V_{dd-M} 电连接。即, 复位 MOS 晶体管 105 和放大 MOS 晶体管 104 的漏极与不同的电压源电连接。在图像拍摄操作中, 电压 V_{dd-R} 和电压 V_{dd-M} 的值等于向不具有测试功能的其它像素 100 的复位 MOS 晶体管 105 和放大 MOS 晶体管 104 施加的电压 V_{dd} 。这是由于, 如果电压 V_{dd-R} 与电压 V_{dd} 不同, 那么在具有测试功能的像素和不具有测试功能的像素之间出现 FD 部分 103 的复位电平的差异。另一方面, 如果电压 V_{dd-M} 与电压 V_{dd} 不同, 那么在具有测试功能的像素和不具有测试功能的像素之间, 在从放大 MOS 晶体管 104 输出的信号中出现差异。

[0068] 在测试列读取电路 113 的操作中, 被设为与电压 V_{dd-R} 不同的值的电压 V_{dd-M} 被供给到放大 MOS 晶体管 104。更具体而言, 电压 V_{dd-M} 可被设为特定的值, 使得放大 MOS 晶体管 104 在图像拍摄操作中的图像读取处理中输出与由放大 MOS 晶体管 104 输出的信号对应的电压。从放大 MOS 晶体管 104 输出的测试信号通过选择 MOS 晶体管 106 和垂直信号线 107 被供给到列读取电路 113。

[0069] 在图 8A 和图 8B 所示的配置中, 能够根据图 2 所示的驱动定时图执行图像拍摄操作和测试列读取电路 113 的操作。

[0070] 在本实施例中, 电源电路 118 不必然需要被设置在上面形成像素阵列区域的同一半导体基板上。即, SRU 测试系统可被配置, 使得电源电路 118 被设置在上面形成像素阵列区域的半导体基板之外, 并且, 电源电路 118 与半导体基板电连接。但是, 通过在同一半导体基板上设置像素阵列区域和电源电路 118, 能够减小电源电路 118 与缓冲器 116 之间的距离, 这使得能够减小总电路区域尺寸。

[0071] 在根据本实施例的图像拾取装置中, 设置用于供给测试信号的多个缓冲器 116, 并且, 存在至少一个缓冲器 116 与不同于电连接另一个缓冲器 116 的另外的信号线 107 的一个信号线 107 电连接。这减小在供给测试信号时列之间的阻抗差, 这使得能够精确地测量相应列中的列读取电路 113 的特性。这使得能够精确地检测列读取电路 113 之间的特性的差异, 并因此变得能够精确地校正相应列读取电路 113 的特性。

[0072] 并且, 电源电路 118 的设置使得缓冲器 116 能够在图像拍摄操作中供给与通过放大 MOS 晶体管 104 输出的像素信号对应的测试信号。这使得能够在与执行图像拍摄操作的条件类似的条件下测试列读取电路 113 的特性。注意, 在图像拍摄操作中, 从放大 MOS 晶体管 104 输出的像素信号可在从当 FD 部分 103 的电势处于复位电平时获得的值到当 FD 部分 103 处于饱和状态时获得的值的范围内改变。

[0073] 第二实施例

[0074] 图 3 是示意性地示出第二实施例的框图。在图 3 中,功能与图 1 所示的元件类似的元件由类似的附图标记或符号表示。以下的描述将着眼于与第一实施例的不同。

[0075] 在图 3 中,附图标记 201 表示箝位电容器,附图标记 202a ~ 202d 表示反馈电容器,附图标记 203a ~ 203d 表示用于切换反馈电容的开关。附图标记 204 和 209 ~ 212 表示开关。附图标记 205 表示运算放大器,附图标记 206 表示供给基准电压 V_{ref} 的基准电压源,附图标记 207 和 208 表示写入信号的电容器。

[0076] 图 4 示出图 3 所示的图像拾取装置的驱动定时。在图 4 中,与图 2 中的脉冲类似的脉冲由类似的附图标记表示。在图 4 中,PTS 表示施加到开关 210 的脉冲。PTN 表示施加到开关 209 的脉冲,并且,PCOR 表示施加到开关 204 的脉冲。

[0077] 在时间 t_4 , PRES 变为 L 电平,以从复位状态释放 FD 部分 103。在直到时间 t_4 的时段中,PCOR 处于 H 电平,由此,运算放大器 205 用作缓冲器。

[0078] 在时间 t_4-1 , PCOR 变为 L 电平,然后,在时间 t_4-2 , PTN 变为 H 电平,由此接通开关 209。结果,等于作为 N 信号施加到运算放大器 205 的基准电压加上运算放大器 205 的偏移电压的电压 V_N 被写入电容器 207 中。

[0079] 在时间 t_4-3 , PTN 变为 L 电平以结束对于电容器 207 的 N 信号的写入。

[0080] 然后,在时间 t_5 , PTX 变为 H 电平,然后,在时间 t_6 , PTX 变为 L 电平。结果,与光电二极管 101 中的电荷对应的信号被传送到列读取电路 113。在该时间点处,垂直信号线 107 的电压改变,并且,开关 203a ~ 203d 中的至少一个接通。运算放大器 205 在其输出端子处具有等于在运算放大器 205 的反馈路径中电连接的反馈电容器 202a ~ 202d 的总电容 C_{f_total} 与箝位电容器的电容 C_0 的比 (ratio) 的反相增益。

[0081] 在时间 t_6-1 , PTS 变为 H 电平,由此接通开关 210。结果,电压 V_S 作为 S 信号被写入到电容器 208 中。

[0082] 在时间 t_6-2 , PTS 变为 L 电平以结束对于电容器 208 的写入。

[0083] 通过列读取电路 113 处理的信号通过 HSR 114 被依次输出到输出放大器 115。输出放大器 115 提取 S 信号与 N 信号之间的差值并且输出作为电压 V_S-V_N 的结果。

[0084] 通过上述的方式在图像拍摄操作中的信号读取处理中执行 CDS,能够减少由像素之间的放大 MOS 晶体管 104 的阈值的差异以及由运算放大器 205 的偏移电压导致的噪声。

[0085] 类似地,在测试列读取电路 113 的操作中,同样,通过执行 CDS,能够减少由缓冲器 116 的阈值的差异以及由运算放大器 205 的偏移电压导致的噪声。

[0086] 当传送像素信号或测试信号时,会在垂直信号线 107 的电势 V_{line} 中出现瞬态响应。因此,写入电容器 208 中的电压的值可根据从时间 t_5 到时间 t_6-2 的时段的长度改变。因此,如果从时间 t_5 到时间 t_6-2 的时段的长度在图像拍摄操作和测试操作之间不是基本上相等,那么会在图像拍摄操作和测试操作之间在从列读取电路 113 输出的信号中出现差异,这导致测试精度的降低。注意,随着列读取电路 113 的增益 (C_0/C_{f_total}) 增大,从运算放大器 205 输出的信号的瞬态时段增大。因此,写入电容器 208 中的电压的值根据从时间 t_5 到时间 t_6-2 的时段的长度改变。

[0087] 通过对于各列设置缓冲器 116 获得的另一效果是减少噪声。通过使从结束 V_N 的写入的时间 t_4-3 到结束 V_S 的写入的时间 t_6-2 的时段的长度最小化,能够使输出 N 信号和

S 信号的放大 MOS 晶体管 104 的 $1/f$ 噪声的影响最小化。

[0088] 在根据本实施例的图像拾取装置中, 设置用于供给测试信号的多个缓冲器 116, 并且, 存在至少一个缓冲器 116 与不同于电连接另一个不同的缓冲器 116 的另外的垂直信号线 107 的一个垂直信号线 107 电连接。这减小了在供给测试信号时列之间垂直信号线 107 的阻抗的差异, 这导致测试精度的提高。由于缓冲器 116 和测试选择 MOS 晶体管 117 在结构上与相应像素 100 中的放大 MOS 晶体管 104 和选择 MOS 晶体管 106 类似, 因此能够在与图像拍摄操作中的条件类似的条件下测试列读取电路 113。

[0089] 第三实施例

[0090] 图 5 是示意性地示出第三实施例的框图。在图 5 中, 功能与图 3 所示的元件类似的元件由类似的附图标记或符号表示。以下的描述将着眼于与第二实施例的不同。

[0091] 在根据本实施例的图像拾取装置中, 如图 5 所示的那样配置电源电路 118。附图标记 501 表示测试信号开关。当测试信号开关转到端子 501a 侧时, 输出电压 V_{testN} 。另一方面, 当测试信号开关转到端子 501b 侧时, 输出电压 V_{testS} 。测试信号开关的输出端子 503 与缓冲器 116 的栅极电连接。 V_{testN} 和 V_{testS} 是与在图像拍摄操作中从像素 100 输出的 N 信号和 S 信号对应的测试信号。因此, V_{testN} 可被设为与图像拍摄操作中的复位状态中的 FD 部分 103 的电压对应的电压。更具体而言, V_{testN} 可被设为比复位 MOS 晶体管 105 的漏极电压 V_{dd} 低当复位 MOS 晶体管 105 关断时出现的馈通电压 (0.3 伏 ~ 1 伏) 的电压。通过借助于开关电流源开关 505a ~ 505d 选择供给电流的恒流源以选择恒流源 504a ~ 504d 中的一个, 电压 V_{testS} 被确定并且被供给到缓冲器 116。

[0092] 如果根据本实施例以外的技术切换 V_{testS} 的值, 那么会出现问题。例如, 如果通过使用梯状电阻器切换 V_{testS} 的值, 那么会出现接触电阻的差异的影响。但是, 在根据本实施例的电源电路 118 中, 不管对于 V_{testS} 选择什么值, 都从同一电阻器 502 输出电压, 因此, 不出现由于接触电阻的差异导致的影响。因此, 能够获得精确地与由恒流源 504a ~ 504d 中的一个供给的电流成比例的电压。

[0093] 即使当入射光的强度对于所有的列相等时, 也会由于源自制造条件的不同的列读取电路 113 之间的特性的差异而出现列之间的输出信号的轻微差异。

[0094] 上述的输出信号的差异是由在制造过程中产生的反馈电容的列间差异导致的。特别地, 当增益 (C_0/C_{f_total}) 大时, 从反馈电容器 202a ~ 202d 选择小的电容, 这导致列之间的反馈电容的差异的影响的增大。为了补偿列之间的反馈电容的特性的差异, 必须事先通过对各列的输出值进行采样来执行测试。通过基于输出值执行补偿, 变得能够在图像拍摄操作中获得高质量图像。由于反馈电容根据选择的增益改变, 因此, 可对于各增益值执行测试。

[0095] 因此, 通过配置电源电路 118 以具有用于切换电压 V_{testS} 的值的电路, 变得能够根据选择的增益供给测试信号并且对于各增益值执行测试。通过对于各增益值执行测试, 能够对于各增益值校正相应的列读取电路 113 的输出特性。

[0096] 可进一步在输出端子 503 和各缓冲器 116 之间设置诸如电压跟随器的缓冲器。

[0097] 图 6 是根据本实施例的使用以上述的方式配置的电源电路 118 的操作的驱动定时图。在图 6 中, 与图 4 中的脉冲类似的脉冲由类似的附图标记表示。在图 6 中, PSW 表示驱动测试信号开关 501 的脉冲。当 PSW 处于 H 电平时, V_{testN} 被输出, 而当 PSW 处于 L 电平

时, V_{testS} 被输出。PSW 的电平在与图 2 或图 4 所示的时间 t_5 对应的时间处转变, 使得测试信号从电压 V_{testN} 变为电压 V_{testS} 。

[0098] 在根据本实施例的图像拾取装置中, 通过依次选择 V_{testS} 和 V_{testN} 并且供给选择的电压, 与通过像素的放大 MOS 晶体管 104 在图像拍摄操作中输出的信号对应的信号作为测试信号被供给到列读取电路 113, 由此能够以高的精确执行测试。此外, 在本实施例中, 能够对于列读取电路 113 的各可变增益值测试列读取电路 113, 这使得能够在图像拍摄操作中对于信号进行高精度校正。

[0099] 第四实施例

[0100] 图 7 是示意性示出第四实施例的框图。在图 7 中, 功能与图 5 所示的元件类似的元件由类似的附图标记或符号表示。以下的描述将着眼于与第三实施例的不同。

[0101] 在根据本实施例的图像拾取装置中, 各缓冲器 116 的栅极与电源电路 118 和削波 (clip) 电压供给电路 701 电连接。图 7 所示的图像拾取装置的电路包含开关 702 和开关 703。在测试操作中, 开关 702 电连接电源电路 118 与缓冲器 116。在图像拍摄操作中, 开关 703 电连接削波电压供给电路 701 与缓冲器 116。恒流源 108 包含输入 MOS 晶体管 706 (输入 MOS 晶体管 706 的漏极与电流输入端子 707 电连接)、负载 MOS 晶体管 704 (负载 MOS 晶体管 704 的漏极与垂直信号线 107 中的一个电连接)、以及与 GND 电连接的 GND (接地) 线 705。

[0102] 在根据本实施例的图像拾取装置中, 在信号读出操作中, 随着从像素 100 输出的信号增大, 垂直信号线 107 上的电压降低。各垂直信号线 107 与负载 MOS 晶体管 704 中的相应的一个的漏极电连接。在该配置中, 当从特定的列中的像素读取信号时, 如果入射到该列中的像素上的光的强度非常高, 那么负载 MOS 晶体管 704 的源极 - 漏极电压变得几乎接近 0 伏。当入射光的强度极高时, 负载 MOS 晶体管 704 关断。在正在读取某行的状态下流过 GND 线 705 的电流根据处于 OFF 状态中的负载 MOS 晶体管 704 的数量改变。

[0103] 由于 GND 线 705 具有阻抗, 因此, 当电流流过 GND 线 705 时, 在 GND 线 705 中出现电压降, 这导致流过负载 MOS 晶体管的电流的改变。行中的接收高强度入射光的像素的数量越多, 则 GND 线 705 上的电压降越小并且流过负载 MOS 晶体管 704 的电流越大。因此, 在具有接收高强度入射光的大量的像素的行中, 放大 MOS 晶体管 104 具有大的栅极 - 源极电压。这导致具有接收高强度入射光的像素的行和其它行之间的像素信号输出范围的差异。结果, 当拍摄的图像具有高强度光斑时, 会在所述光斑的左右出现白色条纹 (streak)。

[0104] 鉴于以上, 本实施例提供削波电压供给电路 701, 以将各垂直信号线 107 的电压限制到低于设定的削波电压的范围。削波电压可被设定, 使得负载 MOS 晶体管 704 的漏极电压不降低到极限以下, 在所述极限以下, 负载 MOS 晶体管 704 会在饱和区域中操作。因此, 即使当读取极大量的信号电荷时, 垂直信号线 107 的电压也保持在比上述的极限高的范围中, 这导致从负载 MOS 晶体管 704 供给到垂直信号线 107 的电流的变化的减小。此外, 防止负载 MOS 晶体管 704 关断。因此, 变得能够根据接收高强度入射光的像素的数量减小 GND 线 705 上的电压降的变化, 由此, 不管读取哪个行, 都变得容易使负载 MOS 晶体管 704 的电流保持在设定的恒定值。结果, 不管行是否包含接收高强度入射光的像素, 都获得基本上相同的像素信号输出范围。这防止在包含高强度光斑的图像中出现白色条纹, 并由此可获得高质量图像。

[0105] 在根据本实施例的图像拾取装置中,在测试列读取电路 113 的操作中,以与根据第二实施例的方式类似的方式使用缓冲器 116。另一方面,在图像拍摄操作中,削波电压供给电路 701 与缓冲器 116 电连接以向其供给削波电压。

[0106] 在上述的例子中,与电源电路 118 分开地设置削波电压供给电路 701。作为替代方案,电源电路 118 也可作为削波电压供给电路操作,使得,在测试列读取电路 113 的操作中,电源电路 118 输出测试信号,而在图像拍摄操作中,电源电路 118 向缓冲器 116 供给削波电压。通过配置电源电路 118 以使其还作为削波电压供给电路操作,能够减小总电路尺寸。

[0107] 在本实施例中,基于由 FD 部分 103 保持的电荷的信号由放大 MOS 晶体管 104 输出到垂直信号线 107,并且,削波电压供给电路 701 防止垂直信号线 107 的电势降低到削波电压以下。另一方面,在通过放大 MOS 晶体管 104 向垂直信号线 107 输出基于由 FD 部分 103 保持的空穴的信号的情况下,削波电压供给电路 701 可防止垂直信号线 107 的电势增大超过削波电压。

[0108] 通过配置图像拾取装置以包含根据上述的第一到第四实施例中的一个的 SRU 测试电路,变得能够在制造图像拾取装置的过程中测试图像拾取装置的 SRU。通过执行所述测试,能够检测图像拾取装置是否在其 SRU 中具有故障。当图像拾取装置经受测试时,如果测试表明图像拾取装置中的 SRU 的信号特性在 SRU 之间不同,那么可基于通过使用 SRU 测试电路执行的测试的结果校正信号特性的差异。为了执行所述校正,可以在图像拾取装置之外设置与图像拾取装置电连接的校正单元,并且,校正单元可校正从图像拾取装置输出的信号,或者可校正图像拾取装置的 SRU 的信号特性。通过上述的方式测试 SRU,变得能够制造具有特性良好的 SRU 的图像拾取装置。并且,在制造包括用于输出基于由 SRU 接收的信号的信号的图像拾取装置、用于在图像拾取装置上形成被摄体的光学图像的透镜、以及用于处理从图像拾取装置输出的信号的信号处理单元的图像拾取系统的过程中,可通过使用根据上述的第一到第四实施例中的一个的 SRU 测试电路来测试 SRU。通过执行 SRU 的测试,变得能够制造包含具有特性良好的 SRU 的图像拾取装置的图像拾取系统。上述的设置设置在图像拾取装置之外的用于基于通过使用 SRU 测试电路执行的测试的结果校正 SRU 之间的信号特性的差异的校正单元可被设置在信号处理单元中。可在将图像拾取装置安装在图像拾取系统之前或者在将图像拾取装置安装在图像拾取系统之后执行 SRU 的测试。在将图像拾取装置安装在图像拾取系统之前执行 SRU 的测试的情况下,当图像拾取装置具有故障时,所述测试可检测故障,由此,所述测试的执行可减少在图像拾取系统中安装具有故障的图像拾取装置的可能性,这导致制造成本的降低。

[0109] 根据实施例的方面,提供包含被配置为通过信号线向设置在多个列中的 SRU 供给测试信号的测试信号供给单元的 SRU 测试电路,其中,测试信号供给单元是电压缓冲器或电流缓冲器,并且,SRU 测试电路具有多个测试信号供给单元和多个信号线,并且,存在至少一个测试信号供给单元与不同于电连接另外的测试信号供给单元的信号线的一个信号线电连接。

[0110] 根据本实施例的其它方面,提供测试设置在多个列中的 SRU 的方法,该方法包括:从用作测试信号供给单元的多个电压缓冲器或电流缓冲器向 SRU 供给测试信号,使得测试信号供给单元中的一个向不同于从另外的不同的测试信号供给单元被供给测试信号的 SRU 的 SRU 供给测试信号;以及通过使用供给到 SRU 的测试信号测试 SRU。

[0111] 虽然已参照示例性实施例说明了本发明,但应理解,本发明不限于公开的示例性实施例。以下的权利要求的范围应被赋予最宽泛的解释以包含所有这样的修改以及等同的结构和功能。

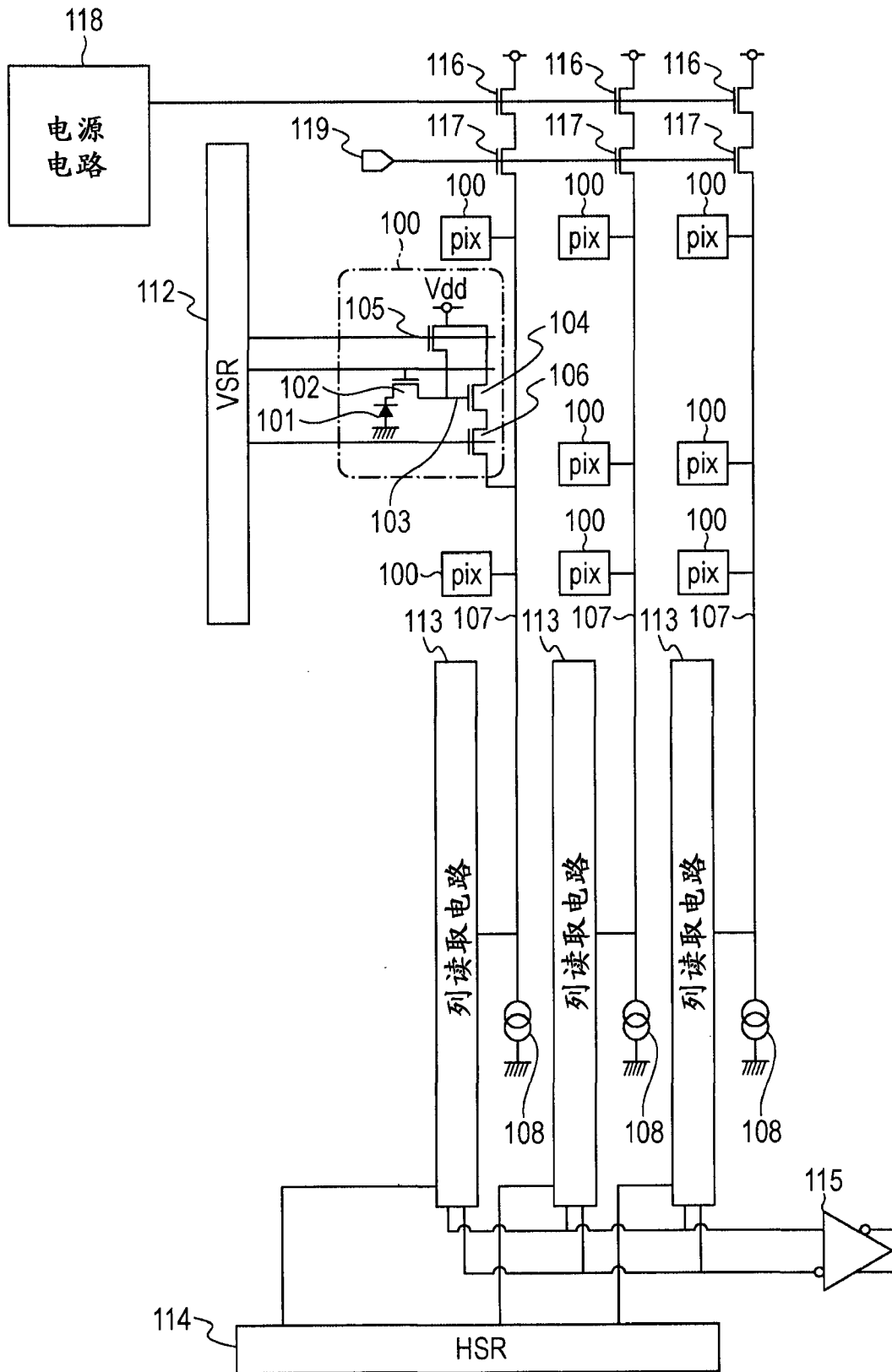


图 1

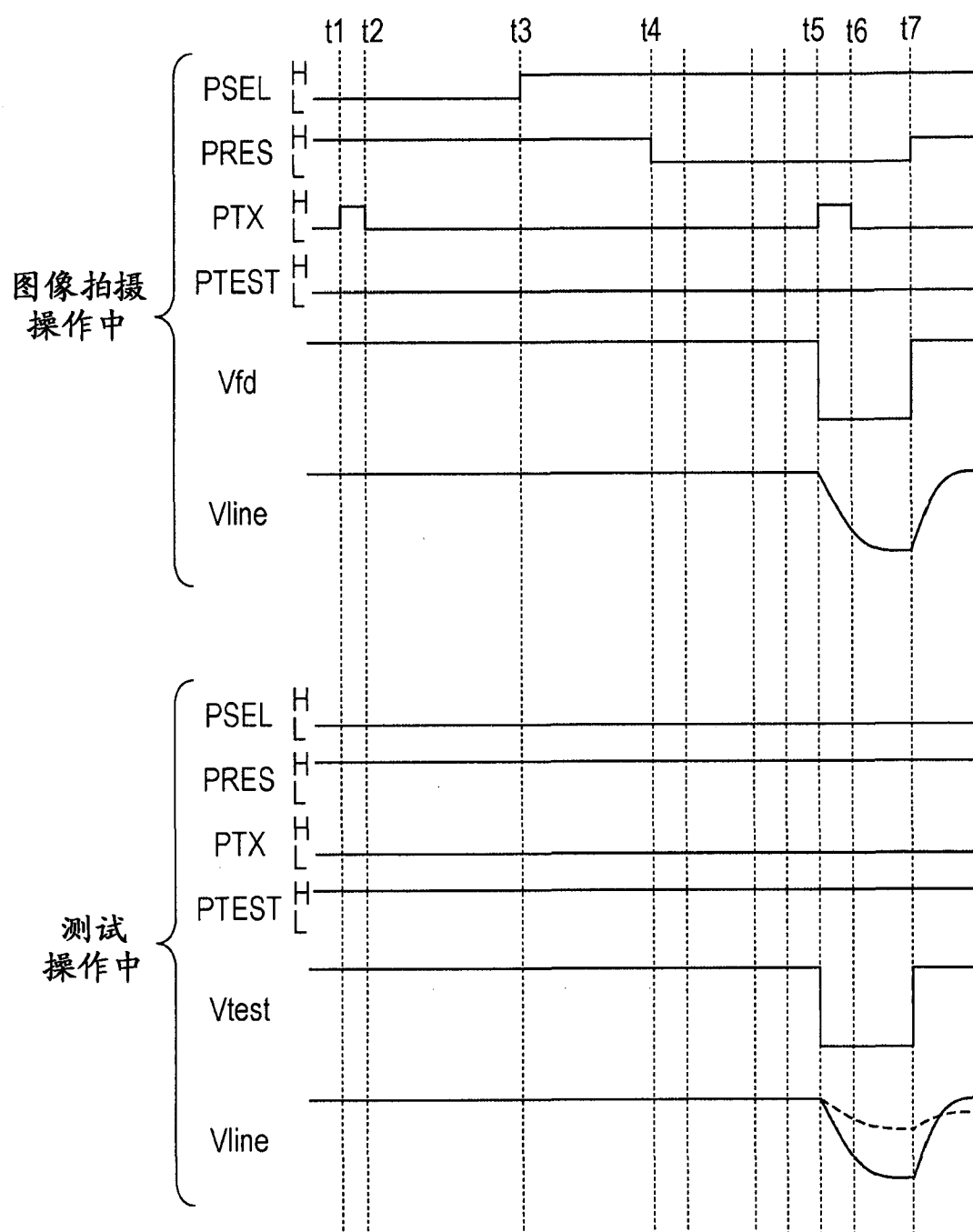


图 2

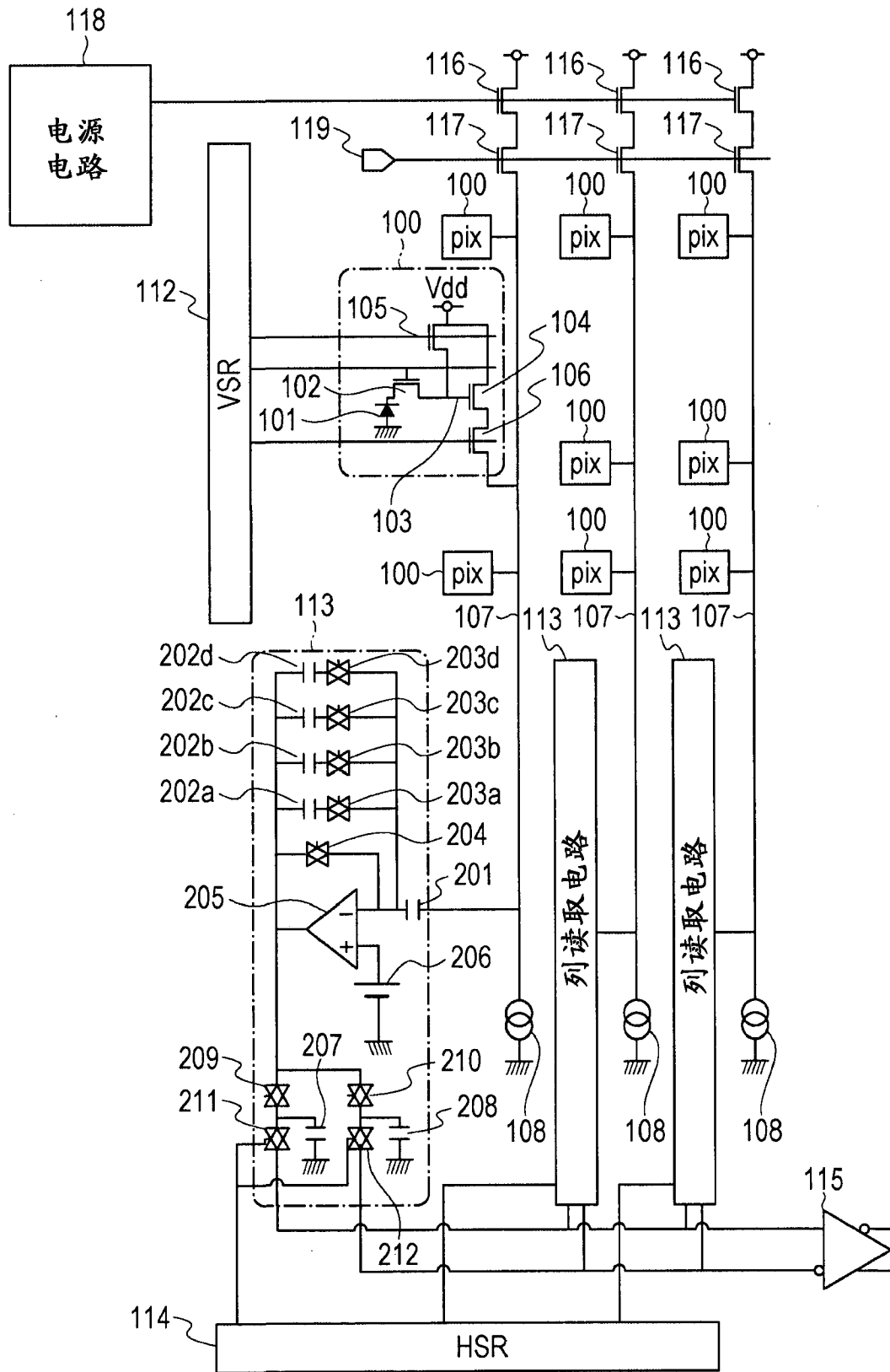


图 3

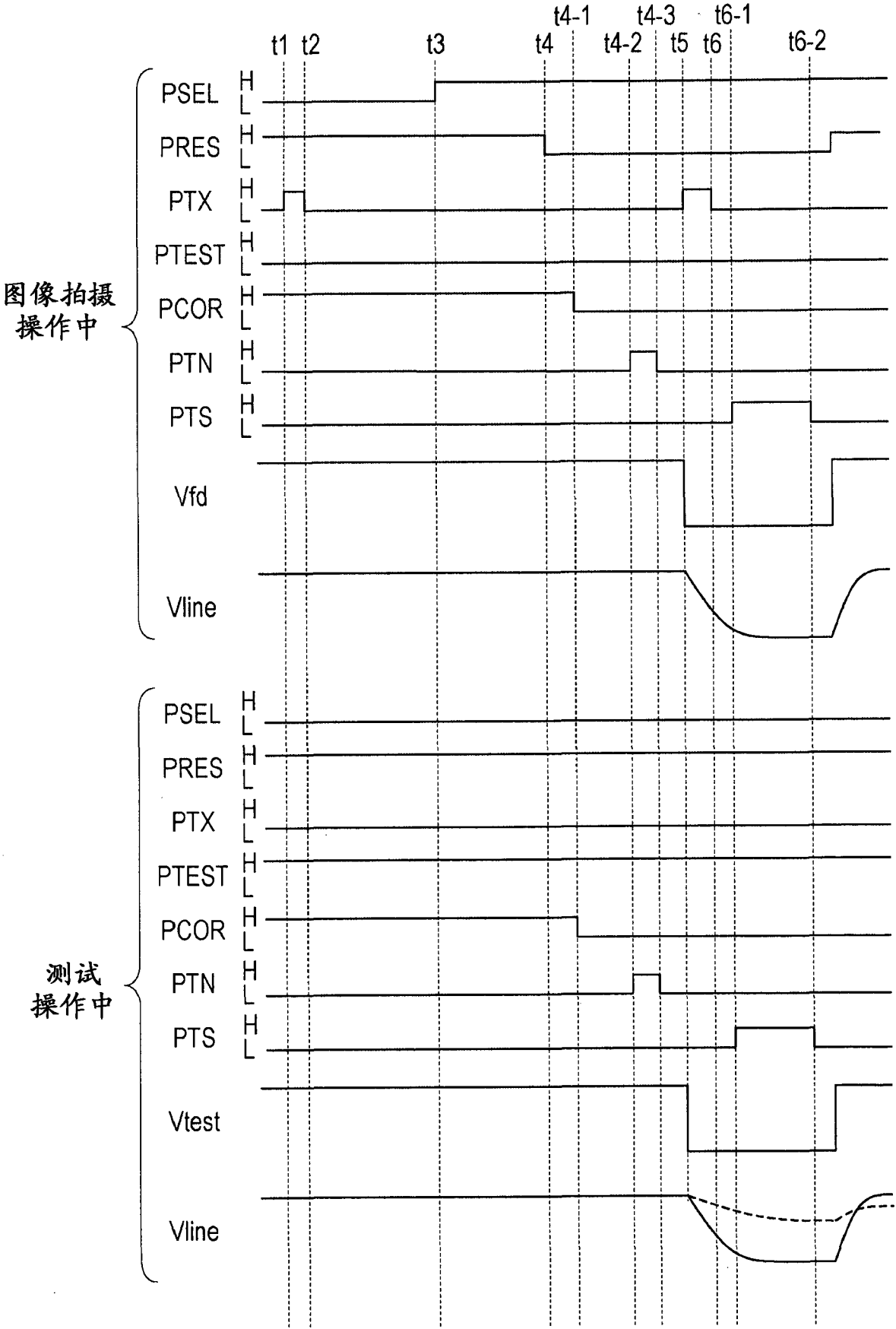


图 4

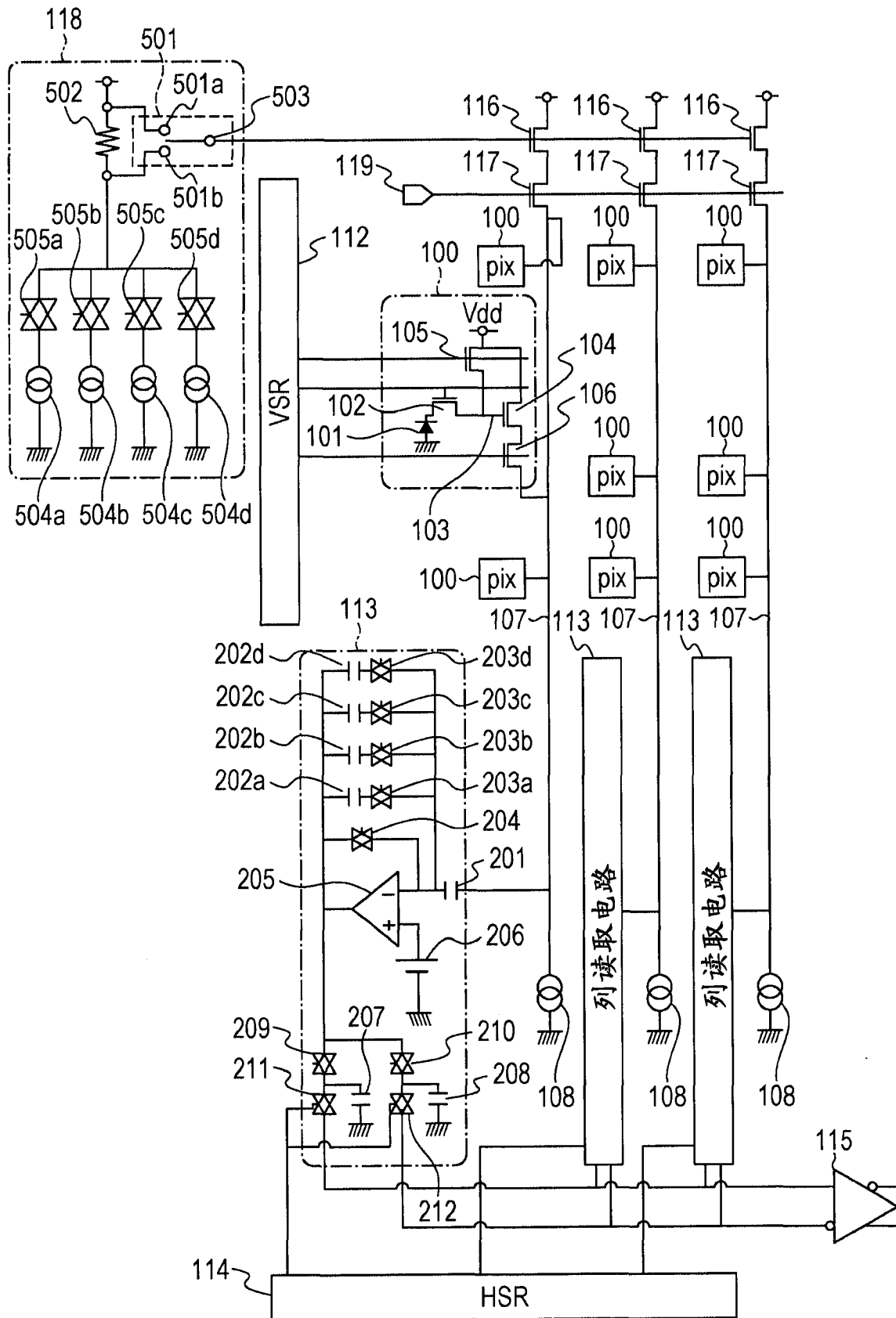


图 5

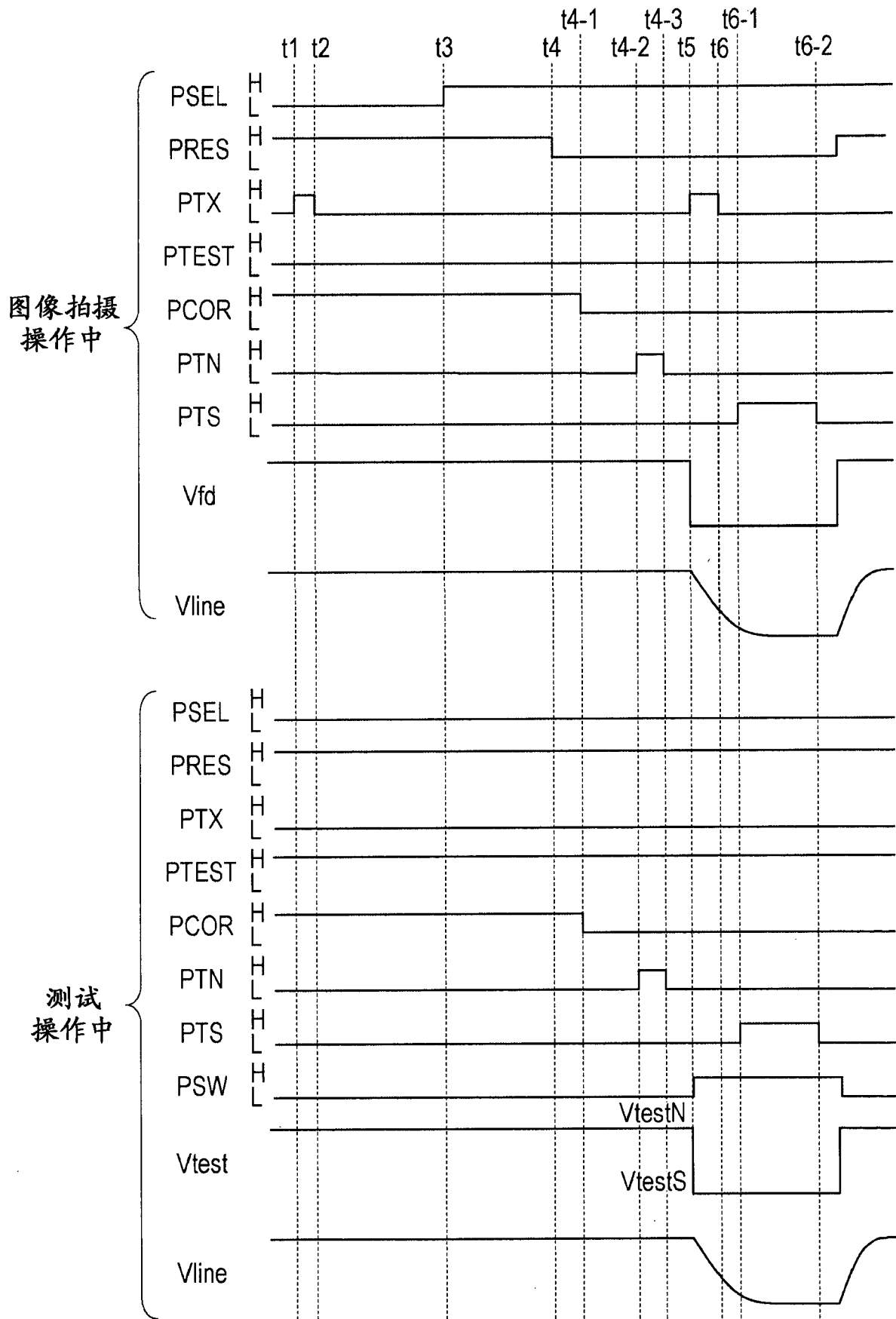


图 6

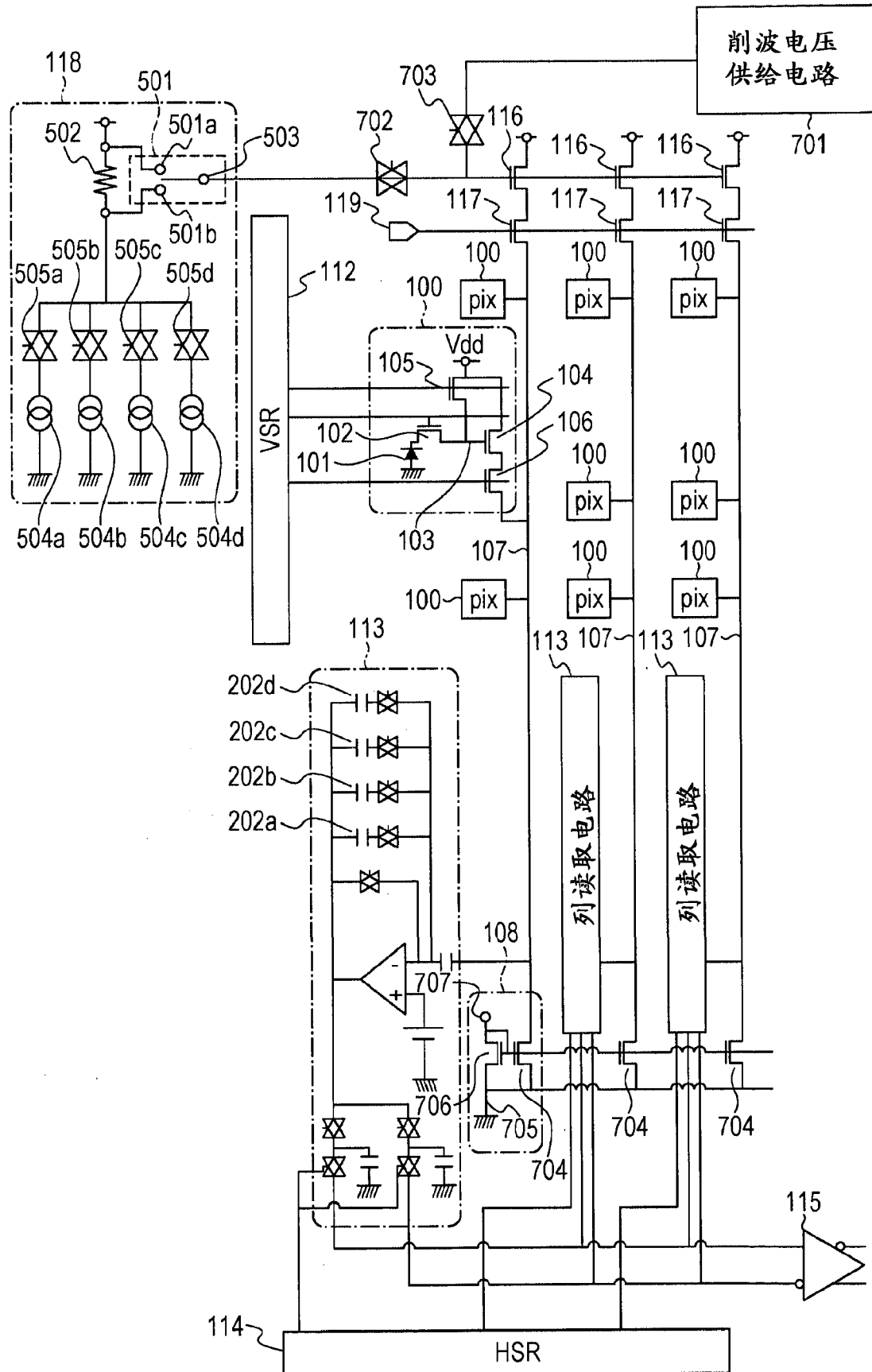


图 7

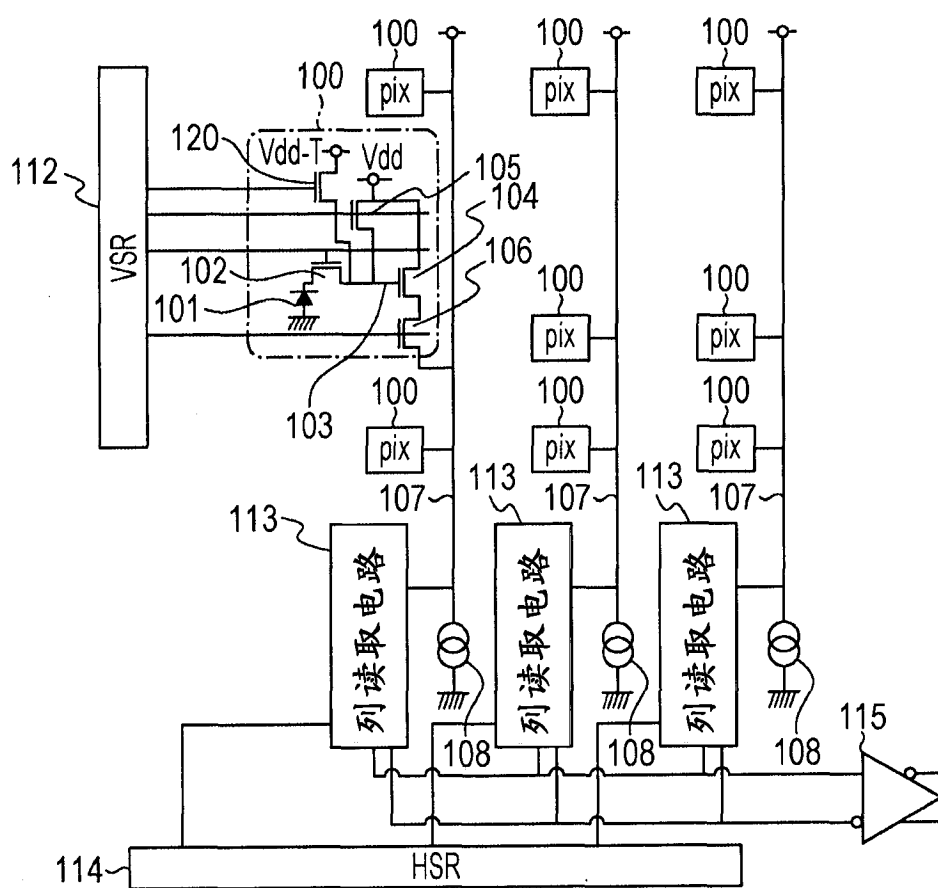


图 8A

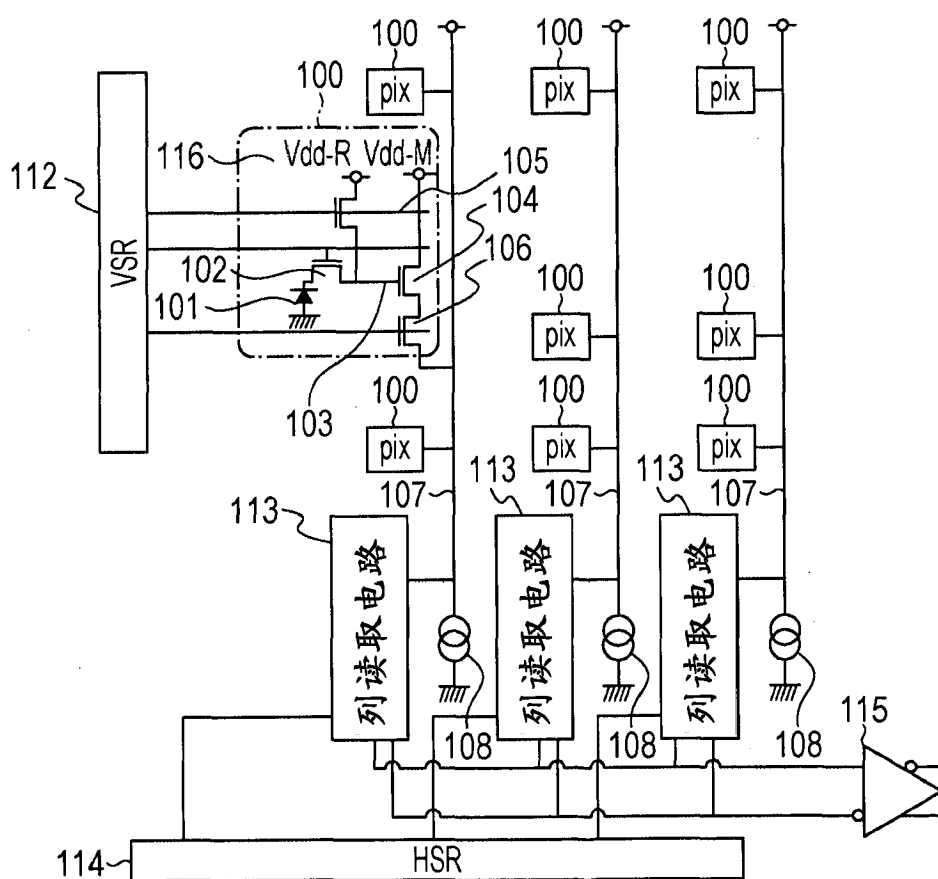


图 8B

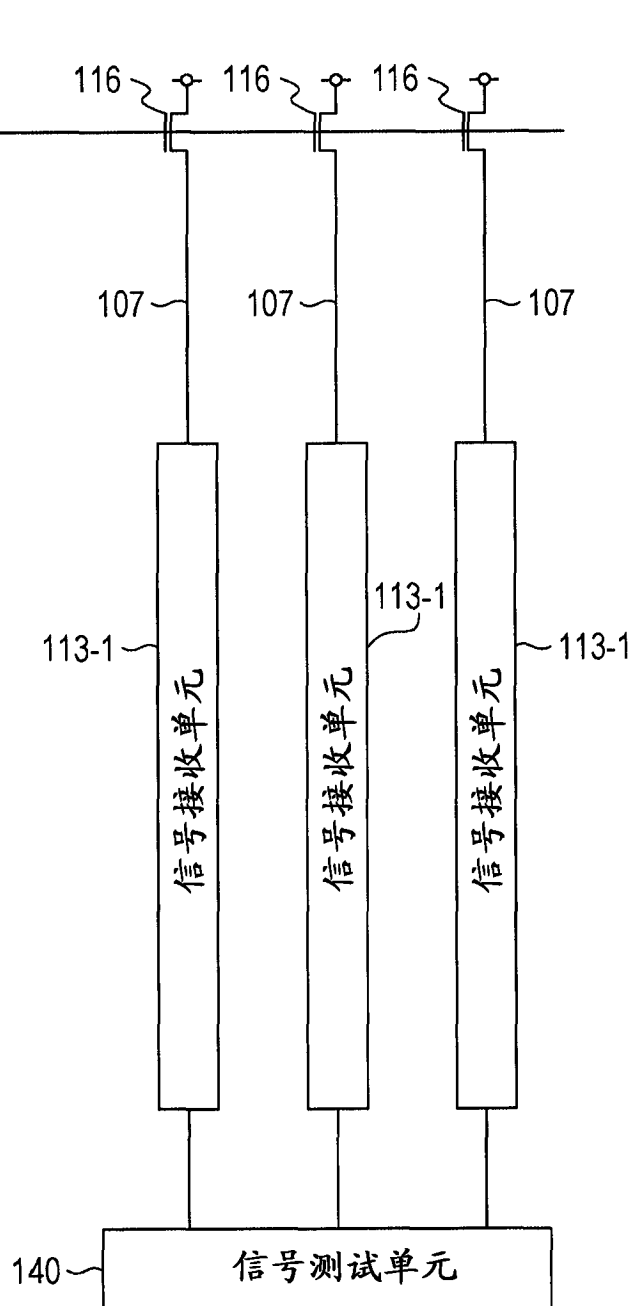


图 9

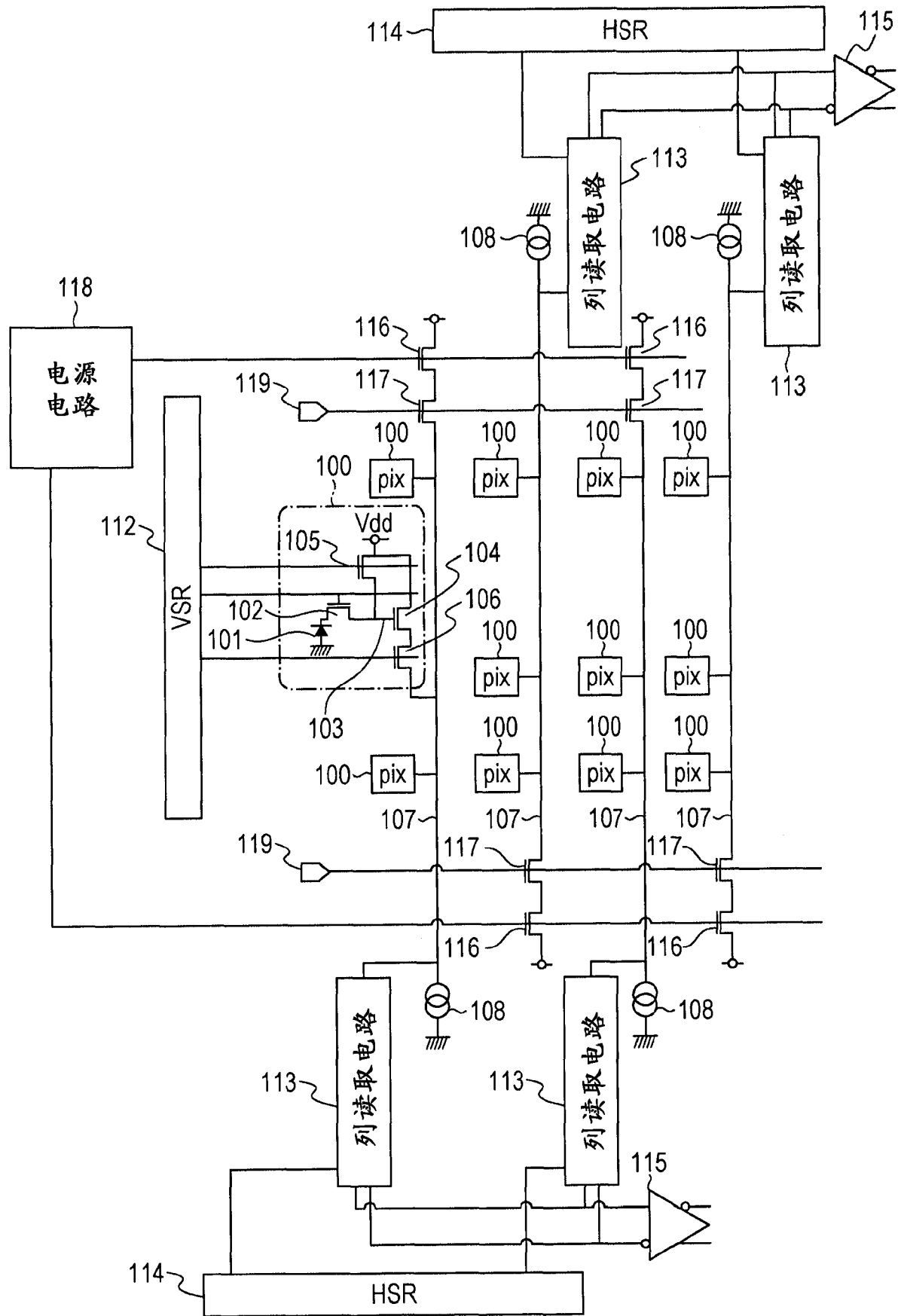


图 10