(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2006-157624
(P2006-157624A)
(43)公開日　平成18年6月15日(2006.6.15)

(51)Int.Cl.			F I			テーマコード（参考）
H04N	5/335	(2006.01)	H04N	5/335	F	4M118
H04N	9/07	(2006.01)	H04N	9/07	A	5C024
H01L	27/148	(2006.01)	H01L	27/14	B	5C065

審査請求 未請求　請求項の数 2　ＯＬ　（全 15 頁）

(21)出願番号　特願2004-346627 (P2004-346627)
(22)出願日　平成16年11月30日 (2004.11.30)

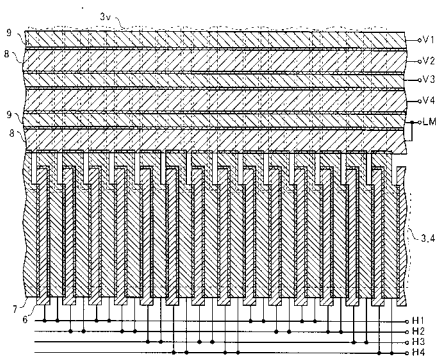
(71)出願人　391051588
富士フイルムマイクロデバイス株式会社
宮城県黒川郡大和町松坂平１丁目６番地
(71)出願人　000005201
富士写真フイルム株式会社
神奈川県南足柄市中沼２１０番地
(74)代理人　100091340
弁理士　高橋　敬四郎
(74)代理人　100105887
弁理士　来山　幹雄
(72)発明者　池田　勝己
宮城県黒川郡大和町松坂平１丁目６番地
富士フイルムマイクロデバイス株式会社内

Ｆターム(参考)　4M118 AA10　AB01　BA10　DB08　DB09
FA06　FA38　GC08

最終頁に続く

(54)【発明の名称】固体撮像装置及び固体撮像装置の駆動方法

(57)【要約】
【課題】　水平加算動作を実現する水平電荷転送装置を用いつつ、コストの増大を抑制することができる固体撮像装置を提供する。
【解決手段】　固体撮像装置は、２次元表面を画定する半導体基板と、前記半導体基板上に、２次元状に配列され、入射光量に応じた信号電荷を発生する多数個の光電変換素子と、前記光電変換素子の列間に垂直方向に配列され、前記光電変換素子で発生した信号電荷を垂直方向に転送する垂直電荷転送手段と、前記垂直電荷転送手段の端部に設置され、前記垂直電荷転送手段で転送された信号電荷を一時的に蓄積するラインメモリと、前記ラインメモリに蓄積された信号電荷を選択的に読み出し、行方向の複数個ごとの信号電荷を加算して、行方向に順次転送する４相電極で構成される水平電荷転送装置とを有する。
【選択図】　図１



【特許請求の範囲】
【請求項１】
２次元表面を画定する半導体基板と、
前記半導体基板上に、２次元状に配列され、入射光量に応じた信号電荷を発生する多数個の光電変換素子と、
前記光電変換素子の列間に垂直方向に配列され、前記光電変換素子で発生した信号電荷を垂直方向に転送する垂直電荷転送手段と、
前記垂直電荷転送手段の端部に設置され、前記垂直電荷転送手段で転送された信号電荷を一時的に蓄積するラインメモリと、
前記ラインメモリに蓄積された信号電荷を選択的に読み出し、行方向の複数個ごとの信号電荷を加算して、行方向に順次転送する４相電極で構成される水平電荷転送装置と
を有する固体撮像装置。
【請求項２】
２次元表面を画定する半導体基板と、前記半導体基板上に、２次元状に配列され、入射光量に応じた信号電荷を発生する多数個の光電変換素子と、前記光電変換素子の列間に垂直方向に配列され、前記光電変換素子で発生した信号電荷を垂直方向に転送する垂直電荷転送手段と、前記垂直電荷転送手段の端部に設置され、前記垂直電荷転送手段で転送された信号電荷を一時的に蓄積するラインメモリと、前記ラインメモリに蓄積された信号電荷を選択的に読み出し、行方向の複数個ごとの信号電荷を加算して、行方向に順次転送する水平電荷転送装置とを有する固体撮像装置の駆動方法であって、
前記水平電荷転送装置は４相駆動であることを特徴とする固体撮像装置の駆動方法。
【発明の詳細な説明】
【技術分野】
【０００１】

本発明は、固体撮像装置に関し、より詳しくは、固体撮像装置の駆動方法に関する。
【背景技術】
【０００２】

図４（Ａ）は、従来の固体撮像装置１０の構成を表す概略平面図である。図４（Ｂ）は、図４（Ａ）の光電変換素子１１、ＶＣＣＤ１２、読み出し部３ｇ及びラインメモリ１３の構成を表すブロック図である。
【０００３】
図５は、全画素読み出し時の固体撮像装置１０の駆動タイミングチャートである。
【０００４】
固体撮像装置１０は、２次元状に配列された多数の光電変換素子（フォトダイオード）１１及び光電変換素子１１で発生する信号電荷を垂直方向に転送する複数列の垂直電荷転送装置（ＶＣＣＤ）１２、ＶＣＣＤ１２の各列の下流側の端部に配置され、ＶＣＣＤ１２によって転送された信号電荷を一時的に蓄積するラインメモリ（ＬＭ）１３、ラインメモリ１３に一時的に蓄積された信号電荷を水平方向に転送する水平電荷転送装置（ＨＣＣＤ）１４及び出力アンプ１５を含んで構成される。ＶＣＣＤ１２及びＨＣＣＤ１４は、電荷結合素子（ＣＣＤ）によって構成される。
【０００５】
ＶＣＣＤ１２の各Ｖ１～Ｖ４には、例えば、図５に示すタイミングチャートにおける駆動波形ΦＶ１～ΦＶ４が印加される。駆動波形ΦＶ１～ΦＶ４は、周知の４相駆動で、図５に示すＶＨ印加（タイミングｔ１とタイミングｔ２との間におけるΦＶ１及びΦＶ３）により、読み出し部３ｇを介して、固体撮像装置１０に入射した光量に応じて光電変換素子１１に蓄積された信号電荷をＶＣＣＤ１２に読み出す。
【０００６】
タイミングｔ２以降の転送期間においてＶＣＣＤ１２のＶ１～Ｖ４にミッドレベル（Ｖ

Ｍ）又はローレベル（ＶＬ）のパルスを順次印加することにより、信号電荷は、順次ラインメモリ１３の方向（図中下側）に転送されていく。ラインメモリ１３は、ＶＣＣＤ１２から転送された信号電荷を一時蓄積し、タイミングｔ３においてラインメモリ１３がＬＭＬのレベルになる時にΦＨｎがＨＨレベルとなることで、ラインメモリ１３に蓄積された信号電荷が選択的にＨＣＣＤ１４に転送される。

【０００７】

ＨＣＣＤ１４は、図５に示すように、周知の２相駆動により出力アンプ１５方向に水平に信号電荷を順次転送し、転送された信号電荷は出力アンプ１５により検出され、ＯＳ波形の如く入射光量に応じた出力電圧を発生する。

【０００８】

以上のような基本的動作により固体撮像装置１０は、入射した光を面情報として個々の光電変換素子１１の位置情報を有した画像認識装置として用いられる。その画像認識のためには、個々の光電変換素子１１で発生した信号電荷を他の信号電荷と混ざることなく、又は一部消滅をさせることなく転送し、信号電荷に応じた電圧を出力することが求められる。

【０００９】

図６は、図５に示すタイミングｔ１～ｔ７における信号電荷の動きを説明するための図である。図６（Ａ）～図６（Ｇ）は、それぞれ図５に示すタイミングｔ１～ｔ７に対応する。

【００１０】

ＨＣＣＤ１４は、１列のＶＣＣＤ１２に対応して、少なくとも１つの電極を有しているため、１列おきにＶＣＣＤ１２からラインメモリ１３を介して信号電荷を読み出すことができる。１列おきに読み出した信号電荷を全て水平方向に転送した後、ラインメモリ１３内に蓄積されている残りの列の信号電荷を読み出して、水平方向に転送することにより光電変換素子１１の１行分に対応する信号電荷の転送を完了する。

【００１１】

なお、図６に示す例では、カラー信号を得るためのカラーフィルタを光電変換素子１１の上方に、Ｇ（緑色）を正方格子状、Ｒ（赤色）とＢ（青色）を斜め市松状に配列した一般的なＧストライプ配列で形成されている。

【００１２】

図６（Ａ）は、タイミングｔ１において、各光電変換素子１１に信号電荷が蓄積されている状態を示す。この後、タイミングｔ２において、ΦＶ１及びΦＶ３にＶＨが印可されることにより、信号電荷が各光電変換素子１１から隣接するＶＣＣＤ１２に読み出され、図６（Ｂ）に示す状態となる。

【００１３】

その後、タイミングｔ３までの間に、信号電荷はＶＣＣＤ１２内を垂直方向に転送され、図６（Ｃ）に示す状態となる。この時、ラインメモリ１３には、１行分の信号電荷が一時的に蓄積されている。

【００１４】

タイミングｔ４においては、ラインメモリ１３から、１列おきに信号電荷（Ｒ信号及びＢ信号）が、ＨＣＣＤ１４に読み出され、図６（Ｄ）に示す状態となっている。その後、タイミングｔ５では、ＨＣＣＤ１４内の信号電荷（Ｒ信号及びＢ信号）が、水平方向に転送されており、図６（Ｅ）に示す状態となっている。ＨＣＣＤ１４内の信号電荷が全て転送された後に、タイミングｔ６において、ラインメモリ１３から、残りの信号電荷（Ｇ信号）が、ＨＣＣＤ１４に読み出され、図６（Ｆ）に示す状態となっている。その後、タイミングｔ７では、ＨＣＣＤ１４内の信号電荷（Ｇ信号）が、水平方向に転送されており、図６（Ｇ）に示す状態となっている。ＨＣＣＤ１４内の残りの信号電荷（Ｇ信号）の全てが出力アンプ１５に転送されると、１行分の信号電荷の転送は終了する。

【００１５】

近年、多画素化するデジタルスチルカメラのモニター出力用に一画面の更新時間を短く

する必要が生じており、そのために高速に信号読み出しを完結する方法として、水平画素加算動作が知られている。

【００１６】

図７は、水平加算動作時の固体撮像装置１０の駆動タイミングチャートであり、図８は、図７に示すタイミングｔ１～ｔ５における信号電荷の動きを説明するための図である。図８（Ａ）～図８（Ｅ）は、それぞれ図７に示すタイミングｔ１～ｔ５に対応する。

【００１７】

図７及び図８に示す水平加算動作時は、図５及び図６に示す全画素読み出し時と、タイミングｔ４以降において違いがある。全画素読み出し時は、ＨＣＣＤ１４を２相駆動によりタイミング操作したが、この水平加算動作時には、ＨＣＣＤ１４を８相駆動によりタイミング操作して、水平方向８画素毎に同色の信号電荷を加算する動作を行っている。

【００１８】

この水平加算動作により図８（Ｄ）に示すような組み合わせで信号電荷が加算される。なお、図中の矢印は、信号の組み合わせを示すものであり、実際には、逆方向への転送は行われない。水平方向に２画素加算された信号電荷は、図８（Ｅ）に示すように、順次水平方向に転送される。

【００１９】

このような転送動作により、感度を下げることなく水平方向の解像度を上げた加算高速読み出しが行われている。

【００２０】

以下に、水平加算動作を行うためのＨＣＣＤ１４の構造及び部分的動作について説明する。

【００２１】

図９は、ＶＣＣＤ１２を含むラインメモリ１３付近及びＨＣＣＤ１４の電極構成を表す平面図である。なお、光電変換素子１１及び読み出し部３ｇについては、一般的な固体撮像装置１０を構成するものであり、省略する。

【００２２】

ＶＣＣＤ１２は、４相駆動（ΦＶ１～ΦＶ４）で、奇数電極（Ｖ１及びＶ３）は、第２層ポリシリコン電極８で構成され、偶数電極（Ｖ２及びＶ４）は、第１層ポリシリコン電極９で構成される。

【００２３】

ラインメモリ１３の電極は、第１層ポリシリコン電極９と第２層ポリシリコン電極８を電気的に接続したもので構成される。なお、ラインメモリ１３の電極は、１電極であっても動作上問題はない。

【００２４】

ＨＣＣＤ１４は、上記の加算動作を行うために、８相駆動（ΦＨ１～ΦＨ８）で構成されるが、加算動作を行わない場合は、周知の２相駆動で転送を行うことができる。周知の２相駆動を行うために、１電極あたり電極６及び電極７を電気的に接続している。

【００２５】

図１０（Ａ）は、図９のＡ－Ｂで示す部分の構造を示す概略断面図である。

【００２６】

ｎ型半導体基板１上に、ｐ型不純物添加領域（ｐウェル）２が形成されている。基板表面側には、ｎ型不純物層３及びｎ型不純物層４が形成されている。ｎ型不純物層３上方には、絶縁膜５を挟んでラインメモリ１３及びＨＣＣＤ１２の下の電極６が形成される。ｎ型不純物層４上方には、絶縁膜５を挟んでラインメモリ１３及びＨＣＣＤ１２の上の電極７が形成される。なお、ｎ型不純物層４は、ｎ型不純物層３より相対的に低い不純物濃度を有している。

【００２７】

また、転送電極８及び９とその下方に絶縁膜５を挟んで形成される垂直転送チャネル３ｖとでＶＣＣＤ１２を構成している。

【００２８】
図１０（Ｂ）～図１０（Ｇ）に、図１０（Ａ）に示す部分の電位図を示す。なお、図１０（Ｂ）は、図７及び図８に示すタイミングｔ２の状態であり、図１０（Ｃ）は、図７及び図８に示すタイミングｔ３の状態でである。また、図１０（Ｄ）～図１０（Ｇ）は、図７及び図８に示すタイミングｔ４～ｔ５で、信号電荷がラインメモリ１３からＨＣＣＤ１４に読み出され転送されている状態を示す。さらに、図中「Ｈ」は、図７に示すタイミングチャートで示したＨＣＣＤ１４の場合は「ＨＨ」、ラインメモリ１３の場合は「ＬＭＨ」、ＶＣＣＤ１２の場合は「ＶＭ」が印加された状態の電位を示す。また、図中「Ｌ」は、図７に示すタイミングチャートで示したＨＣＣＤ１４の場合は「ＨＬ」、ラインメモリ１３の場合は「ＬＭＬ」、ＶＣＣＤ１２の場合は「ＶＬ」が印加された状態の電位を示す。

【００２９】
図１０（Ｂ）及び図１０（Ｃ）に示すように、ΦＶ４にＶＭが印可されることにより、ラインメモリ１３に向かっての電位障壁が無くなり、信号電荷はラインメモリ１３に移動する。

【００３０】
次ぎに、図１０（Ｄ）及び図１０（Ｅ）に示すように、ＨＣＣＤ１４（図に示す例の場合は、ΦＨ１）にＨＨを印加するとともに、ラインメモリ１３（ΦＬＭ）にＬＭＬを印加することで、信号電荷をラインメモリ１３からＨＣＣＤ１４に読み出す。

【００３１】
その後、図１０（Ｆ）及び図１０（Ｇ）に示すように、ＨＣＣＤ１４の信号電荷が蓄積されている電極（図に示す例の場合は、ΦＨ１）にＨＬを印加するとともに、ＨＣＣＤ１４の信号電荷が蓄積されている電極の次の電極（図に示す例の場合は、ΦＨ８）にＨＨを印加することにより、信号電荷を水平方向に転送する。

【００３２】
図１１は、電位と信号電荷の移動との関係を表すテーブルである。このテーブルでは、信号電荷が蓄積されている電極とその下流側の電極の電圧印加状態で、信号電荷が移動するか否かを示している。なお、図に示すのは、ラインメモリ１３（ΦＬＭ）と、ＨＣＣＤ１４（ΦＨ）に印加される電圧が同じ場合である。

【００３３】
図から明らかなように、信号電荷がある電極が「Ｌ」で、下流側の電極が「Ｈ」である場合のみ信号電荷が移動することがわかる。

【００３４】
図１２は、ＨＣＣＤ１４にて８相駆動で水平画素加算を行う場合のタイミングチャートと信号電荷の動きを示す図である。図中、左側がラインメモリ１３及びＨＣＣＤ１４の駆動波形を表すタイミングチャートであり、右側がタイミングチャートに対応する信号電荷の動きを表す簡易的な平面図である。この平面図では、上の小さい四角がラインメモリ１３の電極（ＬＭ）を示し、下の大きい四角がＨＣＣＤ１４の電極（Ｈ１～Ｈ８）を示す。また、図中、「Ｒ」、「Ｇ」、「Ｂ」で示す部分は、各電極下に蓄積されている信号電荷の色を示し、これがある場所には、信号電荷が蓄積されているものとする。

【００３５】
タイミングｔ１は、ラインメモリ１３にＶＣＣＤ１２から転送されてきた信号電荷が蓄積されている状態である。この後、タイミングｔ２において、Ｈ５に「ＨＨ」を印加し、タイミングｔ３においてＬＭに「ＬＭＬ」を印加することにより、水平方向１つおきにＲ信号をＨＣＣＤ１４に読み出す。

【００３６】
タイミングｔ４～タイミングｔ８では、信号電荷が蓄積されている電極に「ＨＬ」を印加するとともに、下流側の電極に順次「ＨＨ」を印加することにより、ＨＣＣＤ１４に読み出されたＲ信号をラインメモリ１３に残された同色信号の垂直方向下流側に位置するように、水平方向下流側に順次転送する。

【００３７】
次ぎに、タイミングｔ９において、Ｈ４、Ｈ７及びＨ８に「ＨＨ」を印加し、タイミングｔ１０においてＬＭに「ＬＭＬ」を印加することにより、水平方向１つおきにＧ信号及びＢ信号をＨＣＣＤ１４に読み出す。
【００３８】
タイミングｔ１１～タイミングｔ１４においては、タイミングｔ４～タイミングｔ８と同様に、信号電荷が蓄積されている電極に「ＨＬ」を印加するとともに、下流側の電極に順次「ＨＨ」を印加することにより、ＨＣＣＤ１４に読み出されたＧ信号及びＢ信号を同色信号の垂直方向下流側に位置するように、水平方向下流側に順次転送する。
【００３９】
タイミングｔ１５において、Ｈ１、Ｈ２、Ｈ３及びＨ６に「ＨＨ」を印加し、タイミングｔ１６においてＬＭに「ＬＭＬ」を印加することにより、ラインメモリ１３に残された信号電荷を全てＨＣＣＤ１４に読み出す。この時、垂直方向下流側に位置するＨＣＣＤ１４の電極下には、それぞれ読み出される信号電荷と同色の信号電荷が蓄積されているので、そこに読み出すことにより水平画素加算が行われる。
【００４０】
その後、タイミングｔ１８及びタイミングｔ１９において、水平画素加算された信号電荷を水平方向に転送する。
【００４１】
なお、上記のＨＣＣＤ１４の８相駆動による水平画素加算動作以外に、図１３又は図１４に示すように、ＨＣＣＤ１４を６相駆動することにより水平画素加算動作を行うこともできる。図１３又は図１４に示すタイミングチャートでは、Ｈ２とＨ６に印加する駆動波形を同一とし、また、Ｈ４とＨ８に印加する駆動波形を同一とし、ＨＣＣＤ１４の６相駆動による水平画素加算動作を実現している。
【００４２】
【特許文献１】特開２００２－１８５８７０号公報
【発明の開示】
【発明が解決しようとする課題】
【００４３】
上記のような従来の固体撮像装置１０では、水平画素加算動作を行うためには、ＨＣＣＤ１４を８相又は６相で駆動する必要がある。これは、水平画素加算動作を行わないで、全画素読み出しを行う場合は、ＨＣＣＤ１４は２相駆動で十分なのに対して、３～４倍のＨＣＣＤ駆動用タイミング発生回路や駆動に必要なドライブバッファとなる増幅器等を必要とし、固体撮像装置の周辺回路や部品点数及び回路面積の増大に伴うコストの増大を招くことがある。さらには、固体撮像装置の端子数の増大や、配線面積の拡大に伴うチップサイズの拡大等により、生産コストの増大を招く可能性がある。
【００４４】
本発明の目的は、水平加算動作を実現する水平電荷転送装置を用いつつ、コストの増大を抑制することができる固体撮像装置を提供することである。
【課題を解決するための手段】
【００４５】
本発明の一観点によれば、固体撮像装置は、２次元表面を画定する半導体基板と、前記半導体基板上に、２次元状に配列され、入射光量に応じた信号電荷を発生する多数個の光電変換素子と、前記光電変換素子の列間に垂直方向に配列され、前記光電変換素子で発生した信号電荷を垂直方向に転送する垂直電荷転送手段と、前記垂直電荷転送手段の端部に設置され、前記垂直電荷転送手段で転送された信号電荷を一時的に蓄積するラインメモリと、前記ラインメモリに蓄積された信号電荷を選択的に読み出し、行方向の複数個ごとの信号電荷を加算して、行方向に順次転送する４相電極で構成される水平電荷転送装置とを有する。
【発明の効果】

【００４６】
本発明によれば、水平加算動作を実現する水平電荷転送装置を用いつつ、コストの増大を抑制することができる固体撮像装置を提供することができる。
【発明を実施するための最良の形態】
【００４７】
【実施例】
【００４８】
図１は、本発明の実施例による固体撮像装置のＶＣＣＤ１２を含むラインメモリ１３付近及びＨＣＣＤ１４の電極構成を表す平面図である。なお、ＨＣＣＤ１４の相数が８相から４相になり、それに伴い電極構成が変更されている以外は、図９に従来技術と同様である。すなわち、ＶＣＣＤ１２及びラインメモリ１３等の構成は、従来技術と同様であり、周知技術を利用可能である。
【００４９】
ＨＣＣＤ１４は、本実施例による水平加算動作を行うために、４相駆動（ΦＨ１～ΦＨ４）で構成されるが、加算動作を行わない場合は、周知の２相駆動で転送を行うことができる。周知の２相駆動を行うために、１電極あたり電極６及び電極７を電気的に接続している。
【００５０】
本実施例の電極構成の特徴は、「Ｈ１、Ｈ２、Ｈ１、Ｈ２、Ｈ３、Ｈ４、Ｈ３、Ｈ４」の電極並びを、８電極ごとに繰り返している点にある。このような電極並びとすることにより、ＨＣＣＤ１４を４相駆動して水平加算動作を実現している。
【００５１】
なお、上述したＨＣＣＤ１４の相数と電極並び、及び後述する駆動波形のタイミング以外の構成は、従来技術として説明した図４～図１１の構成が適宜利用可能であるので、その説明は省略する。
【００５２】
図２は、本発明の実施例によるＨＣＣＤ１４の４相駆動による水平画素加算を行う場合のタイミングチャートと信号電荷の動きを示す図である。図中、左側がラインメモリ１３及びＨＣＣＤ１４の駆動波形を表すタイミングチャートであり、右側がタイミングチャートに対応する信号電荷の動きを表す簡易的な平面図である。この平面図では、上の小さい四角がラインメモリ１３の電極（ＬＭ）を示し、下の大きい四角がＨＣＣＤ１４の電極（Ｈ１～Ｈ４）を示す。また、図中、「Ｒ」、「Ｇ」、「Ｂ」で示す部分は、各電極下に蓄積されている信号電荷の色を示し、これがある場所には、信号電荷が蓄積されているものとする。
【００５３】
タイミングｔ１は、ラインメモリ１３にＶＣＣＤ１２から転送されてきた信号電荷が蓄積されている状態である。この後、タイミングｔ２において、Ｈ３に「ＨＨ」を印加し、タイミングｔ３においてＬＭに「ＬＭＬ」を印加することにより、水平方向１つおきにＲ信号及びＢ信号をＨＣＣＤ１４に読み出す。
【００５４】
タイミングｔ４～タイミングｔ８では、信号電荷が蓄積されている電極に「ＨＬ」を印加するとともに、下流側の電極に順次「ＨＨ」を印加することにより、ＨＣＣＤ１４に読み出されたＲ信号及びＢ信号をラインメモリ１３に残された隣接する同色信号の垂直方向下流側に位置するように、水平方向下流側に順次転送する。
【００５５】
例えば、タイミングｔ５において、Ｈ３に「ＨＬ」を印加し、Ｈ２とＨ４に「ＨＨ」を印加することによって、Ｈ３の信号電荷を一つ下流側のＨ２及びＨ４に移動させる。同様に、タイミングｔ６において、Ｈ２とＨ４に「ＨＬ」を印加し、Ｈ１とＨ３に「ＨＨ」を印加することによって、Ｈ２とＨ４の信号電荷を一つ下流側のＨ１及びＨ３に移動させる。

【００５６】
　また、タイミングｔ８において、Ｈ１、Ｈ３及びＨ４に「ＨＨ」を印加し、タイミングｔ９においてＬＭに「ＬＭＬ」を印加することにより、水平方向に隣接するＧ信号を一組として一組おきにＧ信号をＨＣＣＤ１４に読み出す。また、同時に、Ｈ１にラインメモリ１３に残されているＲ信号及びＢ信号がＨＣＣＤ１４に読み出される。この時、タイミングｔ４～タイミングｔ８の動作によって、タイミングｔ３で読み出されたＲ信号及びＢ信号は、Ｈ１に移動しているので、今回読み出されたものと加算される。
【００５７】
　次ぎに、タイミングｔ１０からタイミングｔ１３までの動作により、タイミングｔ８で読み出されたＧ信号をＨＣＣＤ１４内で加算する。具体的には、タイミングｔ１１において、Ｈ４に「ＨＬ」を印加し、Ｈ１とＨ３に「ＨＨ」を印加することによって、Ｈ４の信号電荷（２つのＧ信号）をそれぞれ一つ下流側のＨ１及びＨ３に移動させる。タイミングｔ１２では、Ｈ３に「ＨＬ」を印加し、Ｈ４に「ＨＨ」を印加することによって、Ｈ３の信号電荷（２つのＧ信号のうちの一つ）を一つ下流側のＨ４に移動させる。さらに、タイミングｔ１３において、Ｈ４に「ＨＬ」を印加し、Ｈ３に「ＨＨ」を印加することによって、Ｈ４の信号電荷（２つのＧ信号のうちの一つ）を一つ下流側のＨ３に移動させ、タイミングｔ８で読み出された二つのＧ信号を加算する。
【００５８】
　タイミングｔ１４及びタイミング１５では、ＨＣＣＤ１４内の加算されたＲ信号及びＢ信号を、２転送段下流側に転送する。
【００５９】
　タイミングｔ１６において、全ての電極Ｈ１～Ｈ４に「ＨＨ」を印加し、タイミングｔ１７でＬＭに「ＬＭＬ」を印加することにより、ラインメモリ１３に残されているＧ信号をＨＣＣＤ１４に読み出す。その後、タイミングｔ２０において、Ｈ２に「ＨＬ」を印加し、Ｈ１に「ＨＨ」を印加することによって、Ｈ２の信号電荷（２つのＧ信号）をそれぞれ一つ下流側のＨ１に移動させる。タイミングｔ２１では、Ｈ２に「ＨＬ」を印加し、Ｈ１に「ＨＨ」を印加することによって、Ｈ１の信号電荷（２つのＧ信号のうちの一つ、すなわち、下流側がＨ２であるＨ１）を一つ下流側のＨ２に移動させる。さらに、タイミングｔ２２において、Ｈ２に「ＨＬ」を印加し、Ｈ１に「ＨＨ」を印加することによって、Ｈ２の信号電荷（２つのＧ信号のうちの一つ）を一つ下流側のＨ１に移動させ、タイミングｔ１７で読み出された二つのＧ信号を加算する。
【００６０】
　その後、タイミングｔ２３以降で、水平画素加算された信号電荷を水平方向に転送する。
【００６１】
　以上のようにして、ＨＣＣＤ１４の４相駆動により、水平画素加算を行うことができる。
【００６２】
　図３は、本発明の実施例の変形例によるＨＣＣＤ１４の４相駆動による水平画素加算を行う場合のタイミングチャートと信号電荷の動きを示す図である。図中、左側がラインメモリ１３及びＨＣＣＤ１４の駆動波形を表すタイミングチャートであり、右側がタイミングチャートに対応する信号電荷の動きを表す簡易的な平面図である。この平面図では、上の小さい四角がラインメモリ１３の電極（ＬＭ）を示し、下の大きい四角がＨＣＣＤ１４の電極（Ｈ１～Ｈ４）を示す。また、図中、「Ｒ」、「Ｇ」、「Ｂ」で示す部分は、各電極下に蓄積されている信号電荷の色を示し、これがある場所には、信号電荷が蓄積されているものとする。
【００６３】
　なお、この変形例では、図３に示すように「Ｈ１、Ｈ２、Ｈ３、Ｈ２、Ｈ１、Ｈ４、Ｈ３、Ｈ４」の電極並びを、８電極ごとに繰り返している
　タイミングｔ１は、ラインメモリ１３にＶＣＣＤ１２から転送されてきた信号電荷が蓄

積されている状態である。この後、タイミングｔ２において、Ｈ１に「ＨＨ」を印加し、タイミングｔ３においてＬＭに「ＬＭＬ」を印加することにより、Ｒ信号をＨＣＣＤ１４に読み出す。

【００６４】

タイミングｔ４～タイミングｔ８では、タイミングｔ３で読み出されたＲ信号をＨＣＣＤ１４内で加算する。具体的には、タイミングｔ５において、Ｈ１に「ＨＬ」を印加し、Ｈ２に「ＨＨ」を印加することによって、Ｈ１（下流側がＨ２であるＨ１）の信号電荷（２つのＲ信号のうちの一つ）を一つ下流側のＨ２に移動させる。タイミングｔ６では、Ｈ３に「ＨＬ」を印加し、Ｈ２に「ＨＨ」を印加することによって、Ｈ２のＲ信号を一つ下流側のＨ３に移動させる。さらに、タイミングｔ７において、Ｈ３に「ＨＬ」を印加し、Ｈ２に「ＨＨ」を印加することによって、Ｈ３のＲ信号を一つ下流側のＨ２に移動させ、タイミングｔ８でＨ２に「ＨＬ」を印加し、Ｈ１に「ＨＨ」を印加することによって、Ｈ１内で読み出された二つの隣接するＲ信号を加算する。

【００６５】

タイミングｔ８では、さらにＨ３に「ＨＨ」を印加し、タイミングｔ９においてＬＭに「ＬＭＬ」を印加して、Ｂ信号をＨＣＣＤ１４に読み出す。

【００６６】

タイミングｔ９～タイミングｔ１４では、タイミングｔ９で読み出されたＢ信号をＨＣＣＤ１４内で加算する。具体的には、タイミングｔ１１において、Ｈ３に「ＨＬ」を印加し、Ｈ４に「ＨＨ」を印加することによって、Ｈ３（下流側がＨ４であるＨ３）の信号電荷（２つのＢ信号のうちの一つ）を一つ下流側のＨ４に移動させる。タイミングｔ１２では、Ｈ４に「ＨＬ」を印加し、Ｈ１に「ＨＨ」を印加することによって、Ｈ４のＢ信号を一つ下流側のＨ１に移動させる。さらに、タイミングｔ１３において、Ｈ１に「ＨＬ」を印加し、Ｈ２に「ＨＨ」を印加することによって、Ｈ１のＢ信号を一つ下流側のＨ２に移動させ、タイミングｔ１４でＨ２に「ＨＬ」を印加し、Ｈ３に「ＨＨ」を印加することによって、Ｈ３内で読み出された二つの隣接するＢ信号を加算する。

【００６７】

タイミングｔ１５では、Ｈ４に「ＨＬ」を印加し、Ｈ３に「ＨＨ」を印加することによって、Ｈ４の加算されたＲ信号を一つ下流側のＨ３に移動させる。タイミングｔ１６では、Ｈ１とＨ３に「ＨＬ」を印加し、Ｈ２とＨ４に「ＨＨ」を印加することによって、ＨＣＣＤ１４内の加算されたＲ信号及びＢ信号をそれぞれ１転送段下流側に転送する。タイミングｔ１７では、Ｈ２～Ｈ４に「ＨＬ」を印加し、Ｈ１に「ＨＨ」を印加することによって、ＨＣＣＤ１４内の加算されたＲ信号及びＢ信号をそれぞれさらに１転送段下流側に転送する。

【００６８】

タイミングｔ１８において、全ての電極Ｈ１～Ｈ４に「ＨＨ」を印加し、タイミングｔ１９でＬＭに「ＬＭＬ」を印加することにより、ラインメモリ１３に残されているＧ信号をＨＣＣＤ１４に読み出す。その後、タイミングｔ２１において、Ｈ１、Ｈ２、Ｈ４に「ＨＬ」を印加し、Ｈ３に「ＨＨ」を印加することによって、Ｈ２及びＨ４の信号電荷（２つのＧ信号のうちのひとつ）を一つ下流側のＨ３に移動させる。タイミングｔ２２では、Ｈ１及びＨ３に「ＨＬ」を印加し、Ｈ２及びＨ４に「ＨＨ」を印加することによって、Ｈ３の信号電荷（２つのＧ信号のうちの一つ）を一つ下流側のＨ２又はＨ４に移動させ、タイミングｔ１９で読み出された二つのＧ信号を、Ｈ２又はＨ４内で加算する。以降の転送動作は図２に示す例と同様である。

【００６９】

以上、本発明の実施例及びその変形例によれば、ＨＣＣＤの相数を４相に減らしても、ＨＣＣＤによる水平画素加算動作を行うことができる。よって、固体撮像装置の周辺回路や部品点数及び回路面積の増大に伴うコストの増大を招くことなく、水平加算動作が可能となる。

【００７０】

以上実施例に沿って本発明を説明したが、本発明はこれらに制限されるものではない。例えば、種々の変更、改良、組み合わせ等が可能なことは当業者に自明であろう。

【図面の簡単な説明】

【００７１】

【図１】本発明の実施例による固体撮像装置のＶＣＣＤ１２を含むラインメモリ１３付近及びＨＣＣＤ１４の電極構成を表す平面図である。

【図２】本発明の実施例によるＨＣＣＤ１４の４相駆動による水平画素加算を行う場合のタイミングチャートと信号電荷の動きを示す図である。

【図３】本発明の実施例の変形例によるＨＣＣＤ１４の４相駆動による水平画素加算を行う場合のタイミングチャートと信号電荷の動きを示す図である。

【図４】従来の固体撮像装置１０の構成を表す概略平面図である。

【図５】全画素読み出し時の固体撮像装置１０の駆動タイミングチャートである。

【図６】図５に示すタイミングｔ１～ｔ７における信号電荷の動きを説明するための図である。

【図７】水平加算動作時の固体撮像装置１０の駆動タイミングチャートである。

【図８】図７に示すタイミングｔ１～ｔ５における信号電荷の動きを説明するための図である。

【図９】ＶＣＣＤ１２を含むラインメモリ１３付近及びＨＣＣＤ１４の電極構成を表す平面図である。

【図１０】図９のＡ－Ｂで示す部分の構造を示す概略断面図及び電位図である。

【図１１】電位と信号電荷の移動との関係を表すテーブルである。

【図１２】ＨＣＣＤ１４にて８相駆動で水平画素加算を行う場合のタイミングチャートと信号電荷の動きを示す図である。

【図１３】ＨＣＣＤ１４にて６相駆動で水平画素加算を行う場合のタイミングチャートと信号電荷の動きを示す第１の例である。

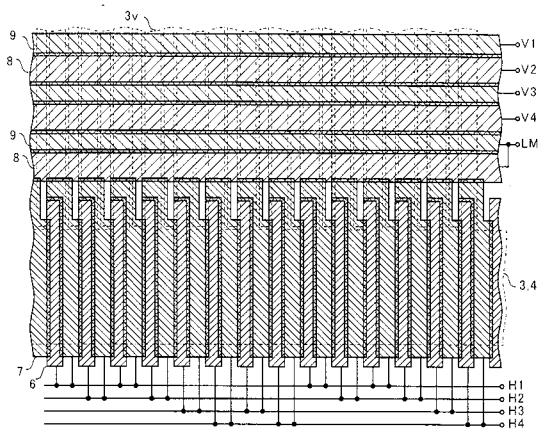
【図１４】ＨＣＣＤ１４にて６相駆動で水平画素加算を行う場合のタイミングチャートと信号電荷の動きを示す第２の例である。

【符号の説明】

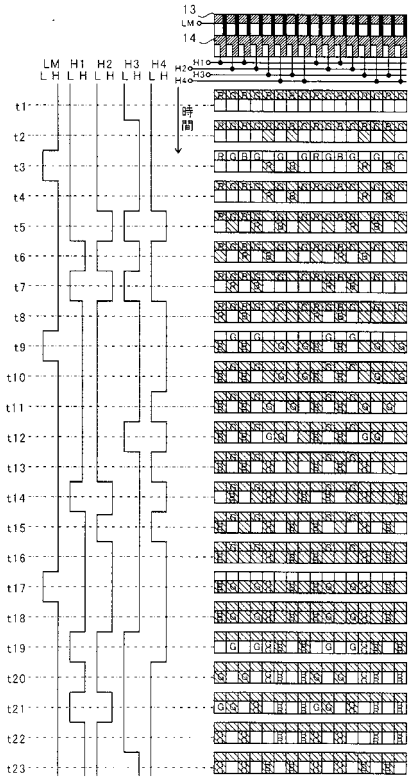
【００７２】

１…半導体基板、２…ｐウェル、３、４…ｎ型不純物層、５…絶縁膜、６～９…電極、１０…固体撮像装置、１１…光電変換素子、１２…ＶＣＣＤ、１３…ラインメモリ、１４…ＨＣＣＤ、１５…出力アンプ

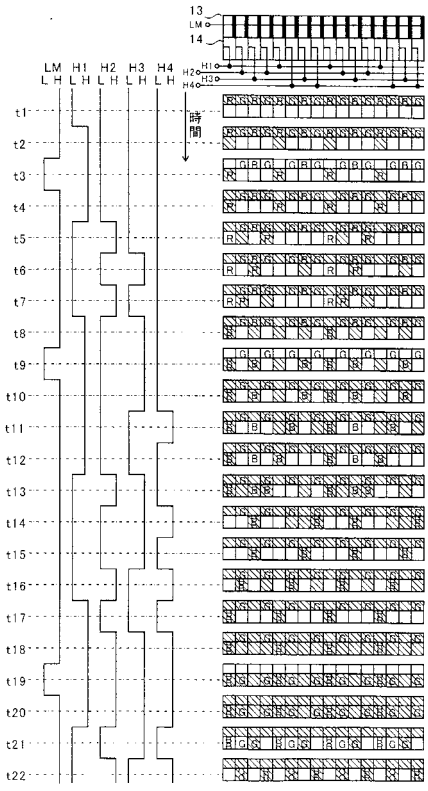
【図１】


3v
9
8
9
8
V1
V2
V3
V4
LM
3.4
7
6
H1
H2
H3
H4

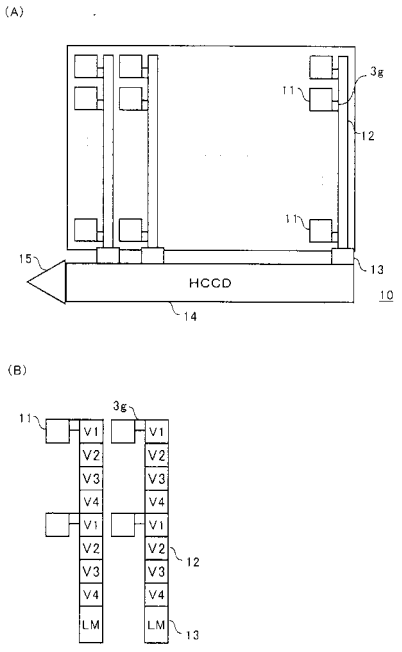
【図２】


13
LM
14
H1
H2
H3
H4
LM H1 H2 H3 H4
L H L H L H L H
時間
t1
t2
t3
t4
t5
t6
t7
t8
t9
t10
t11
t12
t13
t14
t15
t16
t17
t18
t19
t20
t21
t22
t23

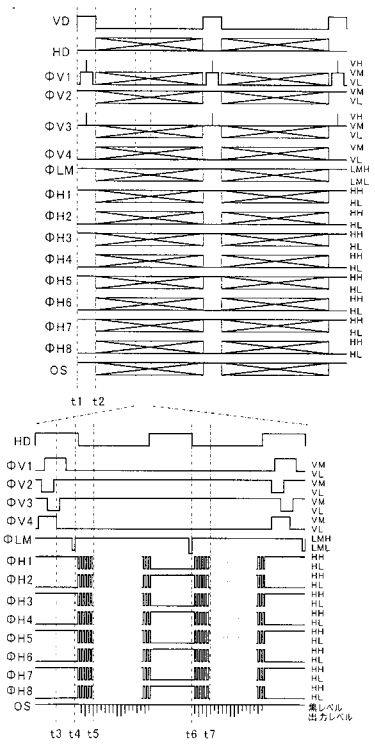
【図３】


13
LM
14
H1
H2
H3
H4
LM H1 H2 H3 H4
L H L H L H L H
時間
t1
t2
t3
t4
t5
t6
t7
t8
t9
t10
t11
t12
t13
t14
t15
t16
t17
t18
t19
t20
t21
t22

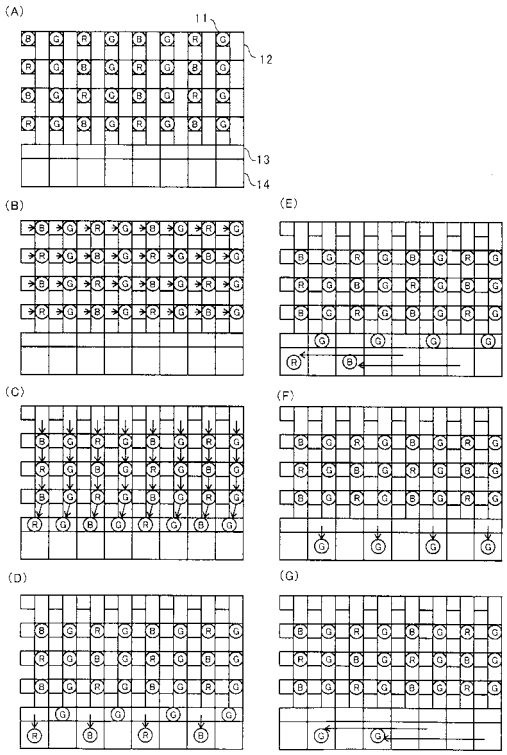
【図４】


(A)
3g
11
12
11
15
HCCD
13
10
14
(B)
11
3g
V1
V2
V3
V4
LM
12
13

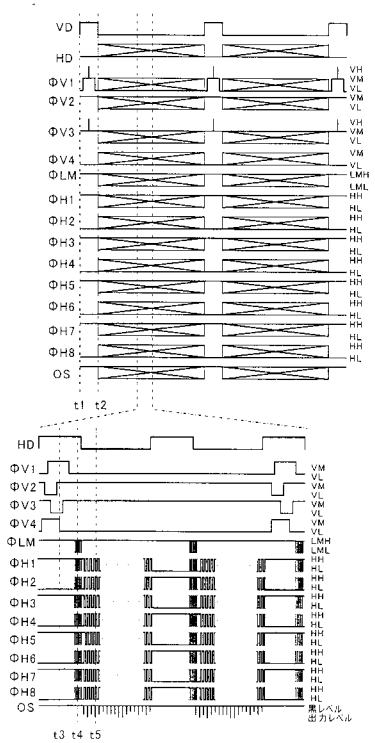
【図５】


VD
HD
ΦV1
ΦV2
ΦV3
ΦV4
ΦLM
ΦH1
ΦH2
ΦH3
ΦH4
ΦH5
ΦH6
ΦH7
ΦH8
OS
t1 t2
t3 t4 t5
t6 t7
黒レベル
出力レベル

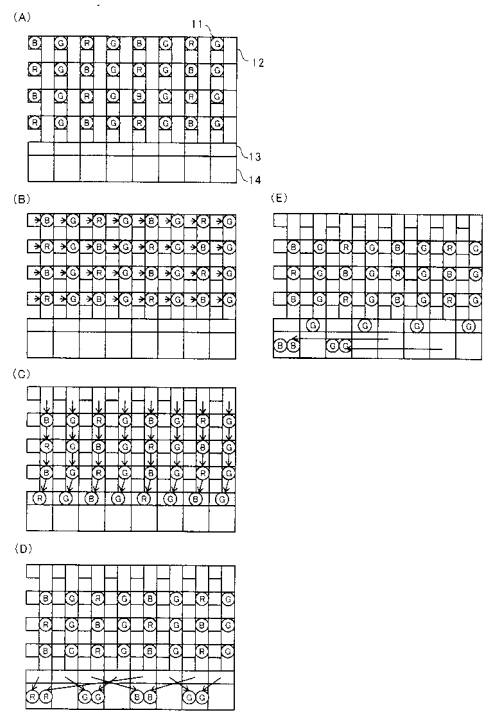
【図６】


(A)
11
12
13
14
(B)
(C)
(D)
(E)
(F)
(G)

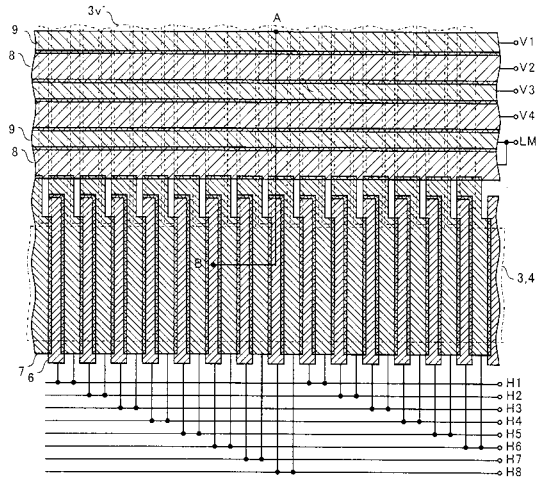
【図７】


VD
HD
ΦV1
ΦV2
ΦV3
ΦV4
ΦLM
ΦH1
ΦH2
ΦH3
ΦH4
ΦH5
ΦH6
ΦH7
ΦH8
OS
t1 t2
t3 t4 t5
黒レベル
出力レベル

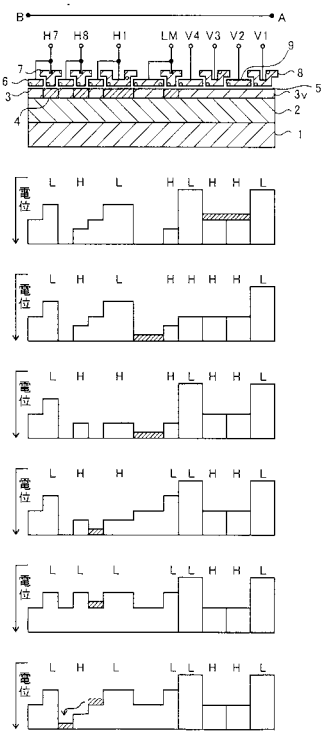
【図８】


(A)
11
12
13
14
(B)
(C)
(D)
(E)

【図９】



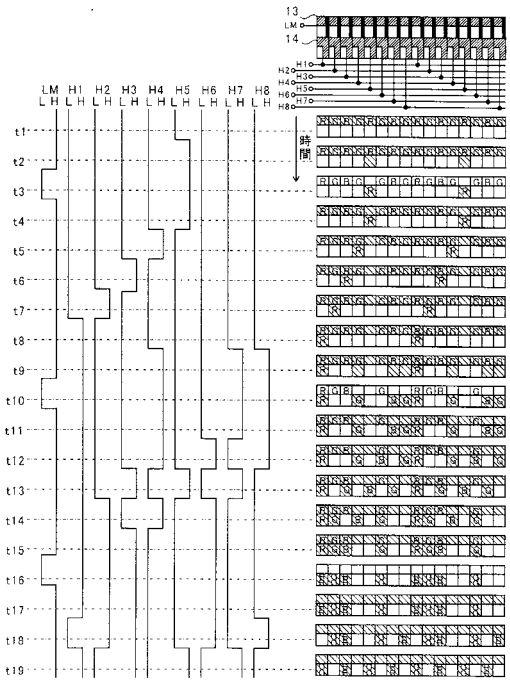
【図１０】



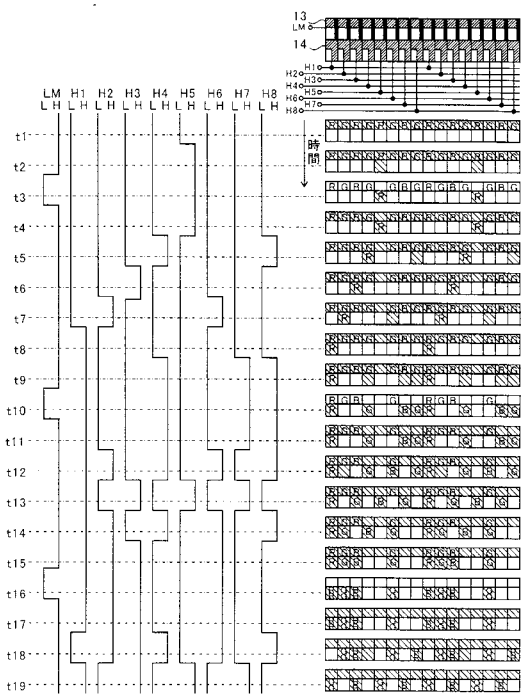
【図１１】

LM含みHCCDへの印加電圧		信号あり電極の次の電極	
		L	H
信号あり電極	L	信号移動せず	信号移動する
	H	信号移動せず	信号移動せず

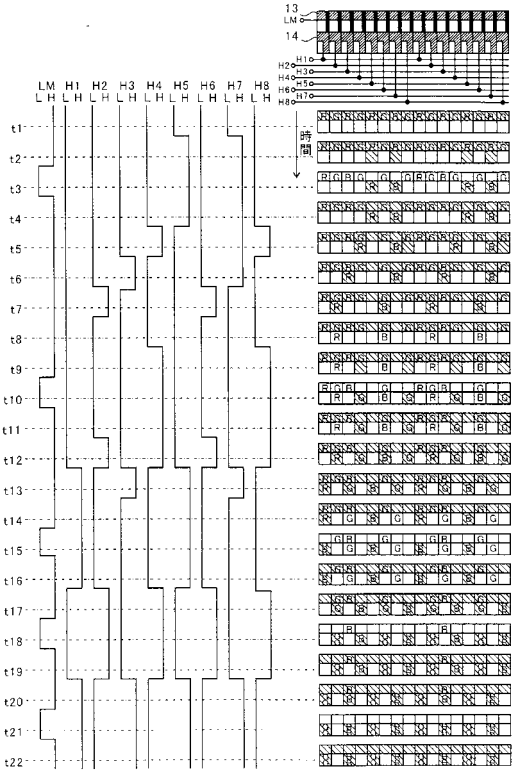
【図１２】



【図１３】


13
LM
14
H1
H2
H3
H4
H5
H6
H7
H8
LM H1 H2 H3 H4 H5 H6 H7 H8
L H L H L H L H L H L H L H L H L H
時間
t1
t2
t3
t4
t5
t6
t7
t8
t9
t10
t11
t12
t13
t14
t15
t16
t17
t18
t19

【図１４】


13
LM
14
H1
H2
H3
H4
H5
H6
H7
H8
LM H1 H2 H3 H4 H5 H6 H7 H8
L H L H L H L H L H L H L H L H L H
時間
t1
t2
t3
t4
t5
t6
t7
t8
t9
t10
t11
t12
t13
t14
t15
t16
t17
t18
t19
t20
t21
t22

フロントページの続き

Ｆターム(参考) 5C024 CY16 DX01 GX03 GY01 HX02 JX25 JX41
5C065 CC01 DD02 DD17 GG21