

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-235856
(P2008-235856A)

(43) 公開日 平成20年10月2日(2008.10.2)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 27/06 (2006.01)	HO 1 L 27/06 3 1 1 C	5 F 0 3 8
HO 1 L 29/78 (2006.01)	HO 1 L 29/78 3 0 1 J	5 F 0 4 8
HO 1 L 29/739 (2006.01)	HO 1 L 29/78 3 0 1 K	5 F 1 4 0
HO 1 L 27/04 (2006.01)	HO 1 L 29/78 6 5 5 Z	5 J 0 5 5
HO 1 L 21/8234 (2006.01)	HO 1 L 29/78 6 5 7 F	

審査請求 未請求 請求項の数 3 O L (全 10 頁) 最終頁に続く

(21) 出願番号	特願2007-316045 (P2007-316045)	(71) 出願人	000005821 松下電器産業株式会社
(22) 出願日	平成19年12月6日 (2007.12.6)		大阪府門真市大字門真1006番地
(31) 優先権主張番号	特願2007-41902 (P2007-41902)	(74) 代理人	100077931 弁理士 前田 弘
(32) 優先日	平成19年2月22日 (2007.2.22)	(74) 代理人	100110939 弁理士 竹内 宏
(33) 優先権主張国	日本国 (JP)	(74) 代理人	100110940 弁理士 嶋田 高久
		(74) 代理人	100113262 弁理士 竹内 祐二
		(74) 代理人	100115059 弁理士 今江 克実
		(74) 代理人	100115691 弁理士 藤田 篤史

最終頁に続く

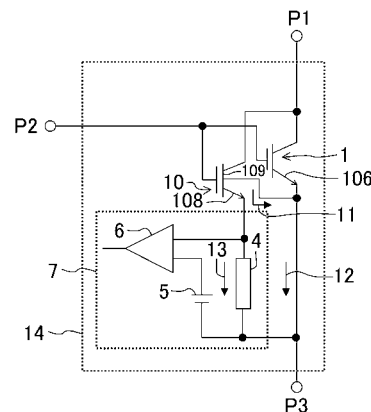
(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 横型 IGBT に対する過電流保護機能を有する半導体装置において、過電流保護機能が働く電流値のバラツキを低減する。

【解決手段】 ゲート電圧により制御可能な主スイッチング素子である横型 IGBT 1 と、電流検出用横型 IGBT 10 とが並列に接続されている。電流検出用横型 IGBT 10 のベース領域 109 と、横型 IGBT 1 のエミッタ領域 106 とが電氣的に接続されている。電流検出用横型 IGBT 10 のエミッタ領域 108 と、横型 IGBT 1 のエミッタ領域 106 とが、電流検出回路 7 のセンス抵抗 4 を介して電氣的に接続されている。

【選択図】 図 1



【特許請求の範囲】

【請求項 1】

ゲート電極に印加されるゲート電圧により制御可能な主 I G B T と、
前記主 I G B T に並列に接続された電流検出用 I G B T と、
前記電流検出用 I G B T に流れる電流を検出できる検出抵抗を有する電流検出手段とを
備えた半導体装置であって、

前記主 I G B T は、第 1 のベース領域と、前記第 1 のベース領域の表面部に形成された
第 1 のエミッタ領域とを有し、

前記電流検出用 I G B T は、第 2 のベース領域と、前記第 2 のベース領域の表面部に形
成された第 2 のエミッタ領域とを有し、

前記電流検出用 I G B T の前記第 2 のベース領域と、前記主 I G B T の前記第 1 のエミ
ッタ領域とが電氣的に接続されており、

前記電流検出用 I G B T の前記第 2 のエミッタ領域と、前記主 I G B T の前記第 1 のエ
ミッタ領域とが前記検出抵抗を介して電氣的に接続されていることを特徴とする半導体装
置。

10

【請求項 2】

請求項 1 に記載の半導体装置において、

前記主 I G B T と前記電流検出用 I G B T とは同一の半導体基板上に形成されているこ
とを特徴とする半導体装置。

20

【請求項 3】

請求項 1 又は 2 に記載の半導体装置において、

前記主 I G B T と前記電流検出用 I G B T とはそれぞれ横型素子であることを特徴とす
る半導体装置。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置の保護回路の構成に関するものであり、特に、絶縁ゲート型スイ
ッチング素子を有する半導体装置において当該スイッチング素子を過電流から保護する過
電流保護回路に関するものである。

【背景技術】

30

【0002】

図 7 は、横型の絶縁ゲート型バイポーラトランジスタ (Insulated Gate Bipolar Trans
istor : 以下、I G B T と称する) の一般的な断面構成を示している。図 7 に示す横型 I
G B T 5 1 においては、N⁻型の半導体基板 2 0 1 の表面部に P⁻型のベース領域 2 0 5
が形成されている。ベース領域 2 0 5 の表面部には、N⁺型のエミッタ領域 2 0 6 が形成
されている。また、エミッタ領域 2 0 6 上からベース領域 2 0 5 上をまたいで半導体基板
2 0 1 の表面上まで延設するように、ゲート絶縁膜 2 0 3 が形成されており、当該ゲート
絶縁膜 2 0 3 上にはゲート電極 2 0 4 が形成されている。また、半導体基板 2 0 1 の表面
部には、ベース領域 2 0 5 と離隔して P 型のコレクタ領域 2 0 2 が形成されている。

40

【0003】

さらに、半導体基板 2 0 1 上には、コレクタ領域 2 0 2 と電氣的に接続するコレクタ端
子 P 1 '、ゲート電極 2 0 4 と電氣的に接続するゲート端子 P 2 '、及びエミッタ領域 2
0 6 と電氣的に接続するエミッタ端子 P 3 ' が形成されている。

【0004】

図 7 に示す横型 I G B T 5 1 においては、コレクタ端子 P 1 ' の側を高電位にした状態
で、ゲート端子 P 2 ' とエミッタ端子 P 3 ' との間に順バイアスの電圧を印加すると、オン
状態に移行する。また、逆にゲート端子 P 2 ' とエミッタ端子 P 3 ' との間に零バイア
スの電圧又は逆バイアスの電圧を印加するとオフ状態に移行する。このように横型 I G B
T 5 1 は、ゲート電極 2 0 4 に印加されるゲート電圧により、オン状態からオフ状態へ、
又はオフ状態からオン状態へと移行するスイッチング特性を有している。

50

【0005】

このような横型 IGBT51 を有する半導体装置は、横型 IGBT51 のコレクタ端子 P1' と電源との間に誘導性負荷をつないだ状態で用いられることが多い。このような場合に事故が起きると、この誘導性負荷が短絡状態となり、横型 IGBT51 に定格電流の数倍以上の電流が流れることになる。このような負荷短絡時には過電流を検出して、ゲート電圧又はコレクタ電圧を遮断しないと、横型 IGBT51 が温度上昇による熱破壊を生じるに至る。

【0006】

そこで、図8に示すような、横型 IGBT51 に対する過電流保護機能を有する半導体装置が提案されている。図8に示す半導体装置50は、ゲート電圧により制御可能な主スイッチング素子である横型 IGBT51 を有し、電流検出用横型 IGBT52 が横型 IGBT51 と並列に接続されている。ここで、電流検出用横型 IGBT52 のエミッタ領域は、電流検出用抵抗であるセンス抵抗54と電氣的に接続されている。また、電流検出用横型 IGBT52 と電氣的に接続された電流検出回路57は、電圧比較器56と、電圧比較器56にそれぞれ接続されている基準電圧回路55及び前記のセンス抵抗54とから構成されている。

10

【0007】

図8に示す半導体装置50においては、電流検出用横型 IGBT52 を流れる電流59がセンス抵抗54を通過してエミッタ端子P3'へと流れる。このとき、センス抵抗54の両端に発生する電圧と基準電圧回路55が生じる電圧とが電圧比較器56によって比較され、その電圧差に基づいて、主スイッチング素子である横型 IGBT51 に流れる電流58が制御される。

20

【特許文献1】特開平09-260592号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

しかしながら、前述の従来例に係る横型 IGBT51 に対する過電流保護機能を有する半導体装置50には、以下に述べるような問題点がある。

【0009】

すなわち、センス抵抗54の両端に発生する電圧が大きくなると、電流検出用横型 IGBT52 のエミッタ領域の電位が高くなるため、電流検出用横型 IGBT52 に電流が流れにくくなる結果、過電流保護機能が正常に働かなくなる。そのため、センス抵抗54の両端に発生する電圧を最大でも0.3V程度に抑える必要がある。

30

【0010】

ここで、センス抵抗54を流れる電流59と横型 IGBT51 を流れる電流58との比(電流58/電流59)をセンス比とすると、従来半導体装置50のセンス比は例えば300程度と小さかった。このため、例えば電流58の値が6Aのときに過電流保護機能を働かせようとする、そのときに流れる電流59の大きさは20mA程度になる。従って、センス抵抗54の両端に発生する電圧を0.3V程度以下にするためには、センス抵抗54の抵抗値を15程度以下という小さい値にしなければならない。ところが、センス抵抗54をその抵抗値が15程度以下という小さい値になるように形成すると、当該抵抗値の製造バラツキが大きくなるので、過電流保護機能が働く電流値(電流58の値)のバラツキも大きくなってしまふ。

40

【0011】

一方、センス抵抗54の抵抗値をある程度の大きさに設定するためには、センス比を大きくすればよいが、そのためには、電流検出用横型 IGBT52 のサイズを小さくしてセンス抵抗54を流れる電流59の値を小さくする必要がある。しかし、電流検出用横型 IGBT52 のサイズを小さくすると、センス抵抗54を流れる電流59の値のバラツキが大きくなるので、結局、過電流保護機能が働く電流値(電流58の値)のバラツキも大きくなってしまふ。

50

【0012】

以上に述べたように、従来の過電流保護機能を有する半導体装置50においてはセンス比を十分に大きくすることができないため、センス抵抗54の抵抗値や電流検出用横型IGBT52のサイズを小さく設計せざるをえず、その結果、過電流保護機能が働く電流値のパラツキが大きくなるという問題があった。

【0013】

前記に鑑み、本発明は、横型IGBTに対する過電流保護機能を有する半導体装置において、センス抵抗を流れる電流と主スイッチング素子を流れる電流との比を大きくすることにより、過電流保護機能が働く電流値のパラツキを低減することを目的とする。

【課題を解決するための手段】

10

【0014】

前記の目的を達成するために、本発明に係る半導体装置は、ゲート電極に印加されるゲート電圧により制御可能な主IGBTと、前記主IGBTに並列に接続された電流検出用IGBTと、前記電流検出用IGBTに流れる電流を検出できる検出抵抗を有する電流検出手段とを備えた半導体装置であって、前記主IGBTは、第1のベース領域と、前記第1のベース領域の表面部に形成された第1のエミッタ領域とを有し、前記電流検出用IGBTは、第2のベース領域と、前記第2のベース領域の表面部に形成された第2のエミッタ領域とを有し、前記電流検出用IGBTの前記第2のベース領域と、前記主IGBTの前記第1のエミッタ領域とが電氣的に接続されており、前記電流検出用IGBTの前記第2のエミッタ領域と、前記主IGBTの前記第1のエミッタ領域とが前記検出抵抗を介して電氣的に接続されている。

20

【0015】

また、本発明の半導体装置において、前記主IGBTと前記電流検出用IGBTとは同一の半導体基板上に形成されていてもよい。

【0016】

さらに、本発明の半導体装置において、前記主IGBTと前記電流検出用IGBTとはそれぞれ横型素子であってもよい。

【発明の効果】

【0017】

本発明の半導体装置によれば、主IGBTに対する過電流保護機能を有する半導体装置において、検出抵抗を流れる電流と主IGBTを流れる電流との比つまりセンス比を従来の半導体装置と比較して2倍以上に大きくすることができる。従って、検出抵抗の値や電流検出用IGBTのサイズを大きく設計することができるので、過電流保護機能が働く電流値のパラツキを低減することができる。

30

【0018】

また、本発明の半導体装置において、主IGBTと電流検出用IGBTとが同一の半導体基板上に形成されていると、主IGBTと電流検出用IGBTとが同一の半導体基板上に形成されていない場合と比べて、電流検出用IGBTのベース領域と主IGBTのエミッタ領域とが電氣的に接続された構造を実現しやすくなる。

【0019】

40

さらに、本発明の半導体装置において、主IGBTと電流検出用IGBTとがそれぞれ横型素子であると、素子表面がエミッタ電極によって覆われる縦型IGBTと比べて電極や配線の配置の自由度が大きくなるので、電流検出用IGBTのベース領域と主IGBTのエミッタ領域とが電氣的に接続された構造を実現しやすくなる。

【発明を実施するための最良の形態】

【0020】

以下、本発明の一実施形態に係る半導体装置について、図面を参照しながら説明する。

【0021】

図1は、本実施形態の半導体装置、具体的には、横型IGBTに対する過電流保護機能を有する半導体装置の概略回路構成を示している。

50

【0022】

図1に示す半導体装置14は、ゲート電圧により制御可能な主スイッチング素子である横型IGBT1を有し、電流検出用横型IGBT10が横型IGBT1と並列に接続されている。横型IGBT1及び電流検出用横型IGBT10のそれぞれのコレクタ領域及びゲート電極はコレクタ端子P1及びゲート端子P2と電氣的に接続されている。横型IGBT1のエミッタ領域(エミッタ領域106)はエミッタ端子P3と電氣的に接続されている。一方、電流検出用横型IGBT10のエミッタ領域(エミッタ領域108)は、電流検出用抵抗であるセンス抵抗4と電氣的に接続されていると共に、センス抵抗4を介して横型IGBT1のエミッタ領域106つまりエミッタ端子P3と電氣的に接続されている。尚、電流検出用横型IGBT10と電氣的に接続された電流検出回路7は、電圧比較器6と、電圧比較器6にそれぞれ接続された基準電圧回路5及び前記のセンス抵抗4とから構成されている。

10

【0023】

本実施形態の半導体装置14において注目すべき特徴は、電流検出用横型IGBT10のベース領域109と、主スイッチング素子である横型IGBT1のエミッタ領域106とが電氣的に接続されていることである。そのため、電流検出用横型IGBT10を流れる電流のうち正孔電流は、ベース領域109から横型IGBT1のエミッタ領域106を経てエミッタ端子P3へと電流11となって流れる。一方、電流検出用横型IGBT10を流れる電流のうち電子電流のみがセンス抵抗4を通過してエミッタ端子P3へと電流(センス電流)13となって流れる。このとき、センス抵抗4の両端に発生する電圧と基準電圧回路5が生じる電圧とが電圧比較器6によって比較され、その電圧差に基づいて、主スイッチング素子である横型IGBT1を流れる電流(コレクタ電流)12が制御される。

20

【0024】

以上に説明したように、本実施形態の半導体装置14においては、電流検出用横型IGBT10を流れる電流のうち正孔電流(電流11)がセンス抵抗4を流れないので、センス抵抗4を流れる電流13がその正孔電流分小さくなる。従って、センス抵抗4を流れる電流13と横型IGBT1を流れる電流12との比をセンス比とすると、本実施形態の半導体装置14においては、図8に示す従来の半導体装置50と比較して、センス比を大きくすることが可能である。

【0025】

本願発明者らが実際に実験を行った結果、従来の半導体装置50においてセンス比が300程度である条件において、本実施形態の半導体装置14のように、電流検出用IGBTのベース領域と主スイッチング素子であるIGBTのエミッタ領域とを電氣的に接続してセンス比の値を求めたところ600程度となり、従来の半導体装置50と比べてセンス比を約2倍程度大きくすることができた。

30

【0026】

このように、本実施形態によると、主スイッチング素子である横型IGBT1に対する過電流保護機能を有する半導体装置14において、電流検出用横型IGBT10のベース領域109と横型IGBT1のエミッタ領域106とを電氣的に接続することによって、センス抵抗4を流れる電流13と横型IGBT1を流れる電流12との比つまりセンス比を従来の半導体装置50と比較して十分に大きくすることができる。従って、センス抵抗4の値や電流検出用横型IGBT10のサイズを大きく設計することができるので、過電流保護機能が働く電流値のパラッキを低減することができる。

40

【0027】

図2は、本実施形態の半導体装置における主スイッチング素子である横型IGBT1及びそれと並列に接続された電流検出用横型IGBT10の構成の一例を示す平面図である。また、図3～図6はそれぞれ図2におけるA-B線、G-H線、C-D線及びE-F線の断面図である。

【0028】

図2～図4に示すように、横型IGBT1においては、N⁻型の半導体基板101の表

50

面部に P^- 型のベース領域105が形成されている。ベース領域105の表面部には、 N^+ 型のエミッタ領域106が形成されている。また、エミッタ領域106上からベース領域105上をまたいで半導体基板101の表面上まで延設するように、ゲート絶縁膜103が形成されており、当該ゲート絶縁膜103上にはゲート電極104が形成されている。また、半導体基板101の表面部には、ベース領域105と離隔してP型のコレクタ領域102が形成されている。

【0029】

ここで、本実施形態の横型IGBT1においては、エミッタ領域106は互いに離隔した複数の部分から構成されており、当該複数の部分はコレクタ領域102からベース領域105に向かう方向に対して垂直な方向に沿って配列されている。また、ベース領域105におけるエミッタ領域106の各構成部分の間には、 P^+ 型のベースコンタクト領域107を構成する複数の部分が配置されている。これにより、 P^- 型のベース領域105が P^+ 型のベースコンタクト領域107を通じて N^+ 型のエミッタ領域106と電氣的に接続される。

10

【0030】

さらに、半導体基板101上には、コレクタ領域102と電氣的に接続するコレクタ端子P1と、ゲート電極104と電氣的に接続するゲート端子P2と、エミッタ領域106及びベースコンタクト領域107と電氣的に接続するエミッタ端子P3とが形成されている。

【0031】

図2～図4に示す横型IGBT1においては、コレクタ端子P1の側を高電位にした状態で、ゲート端子P2とエミッタ端子P3との間に順バイアスの電圧を印加すると、オン状態に移行する。また、逆にゲート端子P2とエミッタ端子P3との間に零バイアスの電圧又は逆バイアスの電圧を印加するとオフ状態に移行する。このように横型IGBT1は、ゲート電極104に印加されるゲート電圧により、オン状態からオフ状態へ、又はオフ状態からオン状態へと移行するスイッチング特性を有している。

20

【0032】

一方、図2、図5及び図6に示す電流検出用横型IGBT10は、横型IGBT1と同一の N^- 型の半導体基板101上に形成されている。具体的には、電流検出用横型IGBT10においては、半導体基板101の表面部に P^- 型のベース領域109が形成されている。ベース領域109の表面部には、 N^+ 型のエミッタ領域108が形成されている。また、エミッタ領域108上からベース領域109上をまたいで半導体基板101の表面上まで延設するように、ゲート絶縁膜103が形成されており、当該ゲート絶縁膜103上にはゲート電極104が形成されている。また、半導体基板101の表面部には、ベース領域109と離隔してP型のコレクタ領域102が形成されている。すなわち、ゲート絶縁膜103、ゲート電極104及びコレクタ領域102は横型IGBT1及び電流検出用横型IGBT10で共通に形成されている。

30

【0033】

ここで、本実施形態の電流検出用横型IGBT10においては、エミッタ領域108は互いに離隔した複数の部分から構成されており、当該複数の部分はコレクタ領域102からベース領域109に向かう方向に対して垂直な方向に沿って配列されている。また、ベース領域109におけるエミッタ領域108の各構成部分の間には、 P^+ 型のベースコンタクト領域110を構成する複数の部分が配置されている。

40

【0034】

尚、本実施形態の特徴として、電流検出用横型IGBT10において、エミッタ領域108は電流検出用抵抗であるセンス抵抗4と電氣的に接続されている。一方、ベースコンタクト領域110はエミッタ端子P3に電氣的に接続されている。その結果、本実施形態においては、電流検出用横型IGBT10のベース領域109と横型IGBT1のエミッタ領域106とが P^+ 型のベースコンタクト領域110を介して電氣的に接続されることになる。

50

【 0 0 3 5 】

また、図 2 及び図 6 に示すように、電流検出用横型 IGBT 10 のエミッタ領域 108 と横型 IGBT 1 のエミッタ領域 106 とはセンス抵抗 4 を介して電氣的に接続されている。

【 0 0 3 6 】

以上に説明したように、本実施形態においては、主スイッチング素子である横型 IGBT 1 と電流検出用横型 IGBT 10 とが同一の半導体基板 101 上に形成されているため、両 IGBT が同一の半導体基板上に形成されていない場合と比べて、電流検出用 IGBT 10 のベース領域 109 と横型 IGBT 1 のエミッタ領域 106 とが電氣的に接続された構造を容易に作製することができる。

10

【 0 0 3 7 】

また、本実施形態においては、横型 IGBT 1 と電流検出用横型 IGBT 10 とはそれぞれ横型素子であるため、素子表面がエミッタ電極によって覆われる縦型 IGBT と比べて電極や配線の配置の自由度が大きくなるので、電流検出用 IGBT 10 のベース領域 109 と横型 IGBT 1 のエミッタ領域 106 とが電氣的に接続された構造を容易に作製することができる。

【 0 0 3 8 】

尚、本実施形態においては、横型 IGBT 1 と電流検出用横型 IGBT 10 とがそれぞれ横型素子である場合を例として説明したが、これらの IGBT を縦型素子として作製して電流検出用縦型 IGBT のベース領域と主スイッチング素子である縦型 IGBT のエミッタ領域とを電氣的に接続する構造とした場合にも、検出抵抗を流れる電流と主スイッチング素子である縦型 IGBT を流れる電流との比つまりセンス比を従来の半導体装置と比較して大きくできる効果が得られる。

20

【 産業上の利用可能性 】

【 0 0 3 9 】

本発明に係る半導体装置は、検出抵抗を流れる電流と主スイッチング素子である横型 IGBT を流れる電流との比を従来の半導体装置と比較して 2 倍以上に大きくすることができる、それにより、検出抵抗の値や電流検出用 IGBT のサイズを大きく設計することができる結果、過電流保護機能が働く電流値のバラツキを低減することができるので、過電流保護回路を有する絶縁ゲート型スイッチング素子に有用である。

30

【 図面の簡単な説明 】

【 0 0 4 0 】

【 図 1 】 図 1 は本発明の一実施形態に係る半導体装置の構成を示す回路図である。

【 図 2 】 図 2 は本発明の一実施形態に係る半導体装置の構成を示す平面図である。

【 図 3 】 図 3 は本発明の一実施形態に係る半導体装置の構成を示す断面図（図 2 の A - B 線の断面図）である。

【 図 4 】 図 4 は本発明の一実施形態に係る半導体装置の構成を示す断面図（図 2 の G - H 線の断面図）である。

【 図 5 】 図 5 は本発明の一実施形態に係る半導体装置の構成を示す断面図（図 2 の C - D 線の断面図）である。

40

【 図 6 】 図 6 は本発明の一実施形態に係る半導体装置の構成を示す断面図（図 2 の E - F 線の断面図）である。

【 図 7 】 図 7 は従来の横型 IGBT の構成を示す断面図である。

【 図 8 】 図 8 は横型 IGBT に対する過電流保護回路を有する従来の半導体装置の構成を示す回路図である。

【 符号の説明 】

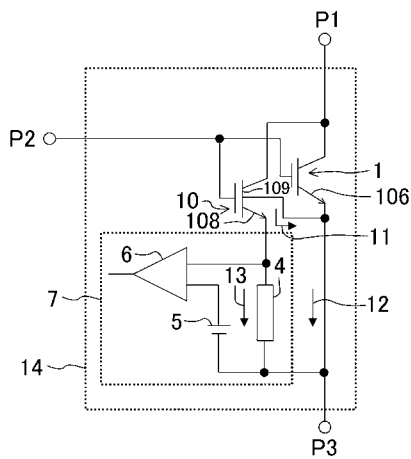
【 0 0 4 1 】

- 1 主スイッチング素子である横型 IGBT
- 4 センス抵抗
- 5 基準電圧回路

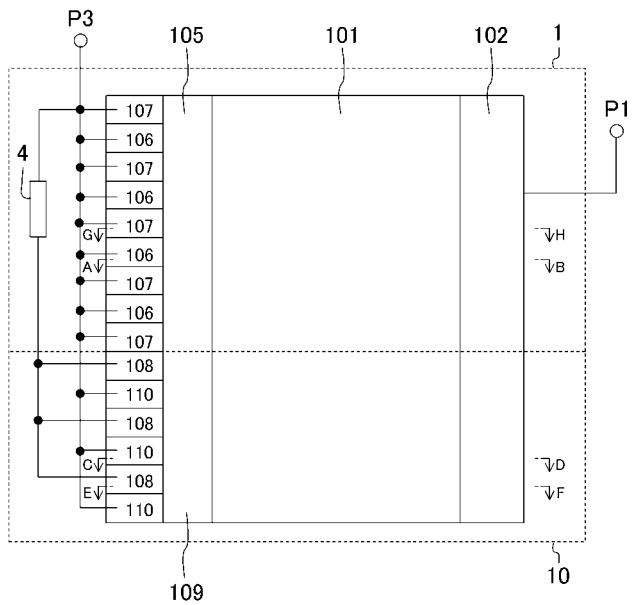
50

- 6 電圧比較器
- 7 電流検出回路
- 10 電流検出用横型 I G B T
- 11 電流検出用横型 I G B T のベース領域から主スイッチング素子である横型 I G B T のエミッタ端子へと流れる電流
- 12 主スイッチング素子である横型 I G B T を流れるコレクタ電流
- 13 センス抵抗を流れるセンス電流
- 14 半導体装置
- 101 半導体基板
- 102 コレクタ領域
- 103 ゲート絶縁膜
- 104 ゲート電極
- 105、109 ベース領域
- 106、108 エミッタ領域
- 107、110 ベースコンタクト領域
- P1 コレクタ端子
- P2 ゲート端子
- P3 エミッタ端子

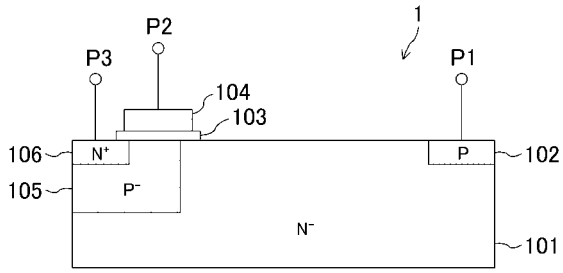
【 図 1 】



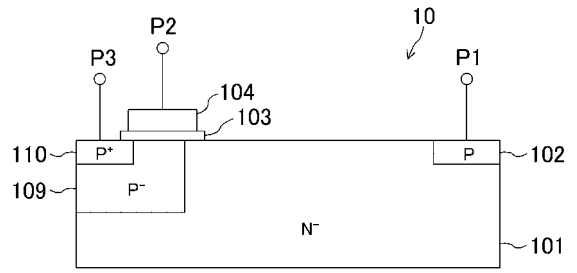
【 図 2 】



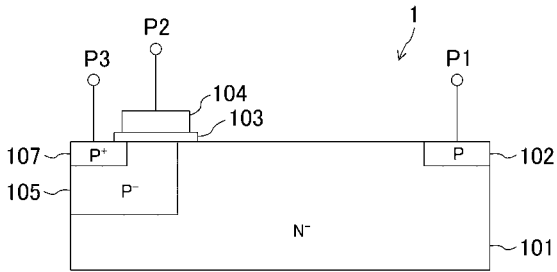
【 図 3 】



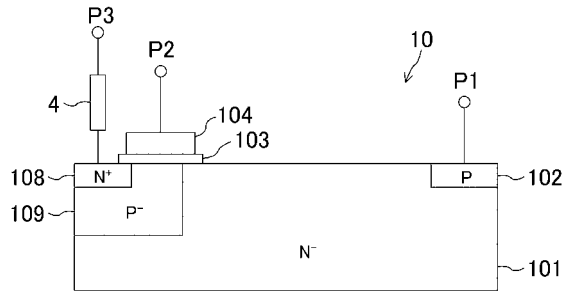
【 図 5 】



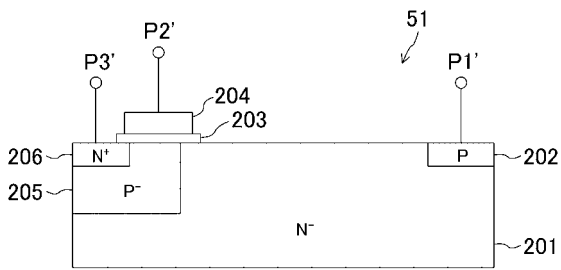
【 図 4 】



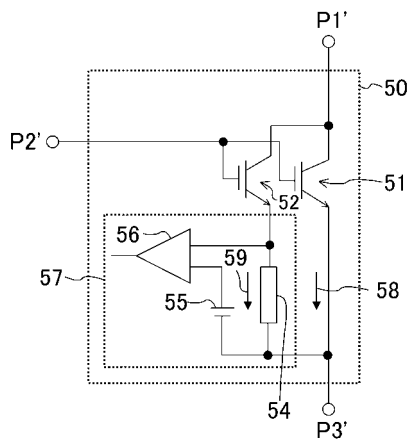
【 図 6 】



【 図 7 】



【 図 8 】



フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
H 0 1 L 27/088 (2006.01)	H 0 1 L 27/08 1 0 2 F	
H 0 1 L 21/822 (2006.01)	H 0 1 L 27/08 1 0 2 J	
H 0 3 K 17/08 (2006.01)	H 0 1 L 27/06 3 1 1 A	
	H 0 1 L 27/04 H	
	H 0 3 K 17/08 D	
(74)代理人 100117581 弁理士 二宮 克也		
(74)代理人 100117710 弁理士 原田 智雄		
(74)代理人 100121728 弁理士 井関 勝守		
(74)代理人 100124671 弁理士 関 啓		
(74)代理人 100131060 弁理士 杉浦 靖也		
(72)発明者 金子 佐一郎 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内		
(72)発明者 國松 崇 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内		
F ターム(参考) 5F038 BH02 BH15 CA02 EZ20 5F048 AA00 AC01 AC06 AC10 BA01 BC03 BC12 BD07 CB07 CC01 CC08 CC18 CC19 5F140 AA33 AB01 AB10 AC22 AC24 BH02 BH12 BH30 DA08 DA10 5J055 AX34 BX16 DX09 EZ10 FX04 FX37 GX01 GX02 GX07		