



(12) 发明专利

(10) 授权公告号 CN 101567408 B

(45) 授权公告日 2013. 08. 14

(21) 申请号 200910136910. 1

(22) 申请日 2009. 04. 24

(30) 优先权数据

2008-114744 2008. 04. 25 JP

(73) 专利权人 株式会社半导体能源研究所

地址 日本神奈川

(72) 发明人 加藤翔 鸟海聪志 井坂史人

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 许海兰

(51) Int. Cl.

H01L 31/18 (2006. 01)

H01L 31/036 (2006. 01)

H01L 31/0256 (2006. 01)

(56) 对比文件

US 2004/0048454 A1, 2004. 03. 11, 全文.

US 2006/0281235 A1, 2006. 12. 14, 全文.

审查员 马良

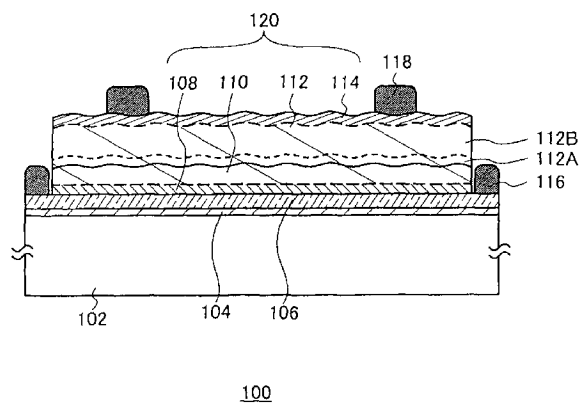
权利要求书5页 说明书22页 附图25页

(54) 发明名称

光电转换装置的制造方法

(57) 摘要

所公开的发明的目的之一在于在有效地利用有限的资源的同时安全地提供具有优越的光电转换特性的光电转换装置。在所公开的发明中,在单晶半导体衬底中形成脆化层,并且在单晶半导体衬底的一个表面上形成第一杂质半导体层、第一电极以及绝缘层;通过在将绝缘层和支撑衬底贴紧来将单晶半导体衬底和支撑衬底贴在一起后,在脆化层中分离单晶半导体衬底,形成包括第一单晶半导体层的叠层体;在第一单晶半导体层上形成第一半导体层及第二半导体层;通过固相成长,提高第一半导体层及第二半导体层的结晶度,来形成第二单晶半导体层;在第二单晶半导体层上形成具有与第一杂质半导体层相反的导电型的第二杂质半导体层;在第二杂质半导体层上形成第二电极。



1. 一种光电转换装置的制造方法,包括如下步骤:

在单晶半导体衬底上形成第一杂质半导体层;

对所述单晶半导体衬底照射离子以在所述单晶半导体衬底中形成脆化层;

在所述第一杂质半导体层上形成第一电极;

在所述第一电极上形成绝缘层;

将所述绝缘层和支撑衬底贴紧来将所述单晶半导体衬底和所述支撑衬底贴在一起,然后,沿着所述脆化层分离所述单晶半导体衬底,从而在所述支撑衬底上提供包括所述绝缘层、所述第一电极、所述第一杂质半导体层及第一单晶半导体层的叠层体;

在所述第一单晶半导体层上形成第一半导体层;

在与所述第一半导体层不同的条件下在所述第一半导体层上形成第二半导体层;

通过进行热处理,经由固相成长来提高所述第一半导体层及所述第二半导体层的结晶度,以形成第二单晶半导体层;

在所述第二单晶半导体层上形成具有与所述第一杂质半导体层相反的导电型的第二杂质半导体层;以及

在所述第二杂质半导体层上形成第二电极。

2. 根据权利要求1所述的光电转换装置的制造方法,其中所述第一半导体层及所述第二半导体层被形成成为所述第一半导体层的结晶度高于所述第二半导体层的结晶度。

3. 根据权利要求1所述的光电转换装置的制造方法,其中所述第一半导体层及所述第二半导体层被形成成为所述第一半导体层的氢浓度低于所述第二半导体层的氢浓度。

4. 根据权利要求1所述的光电转换装置的制造方法,其中将所述第一半导体层形成成为10nm至50nm厚。

5. 根据权利要求1所述的光电转换装置的制造方法,其中

使用由包含氢的原料气体产生的离子作为所述离子。

6. 根据权利要求1所述的光电转换装置的制造方法,其中所述第一单晶半导体层及所述第二单晶半导体层被形成成为所述第一单晶半导体层及所述第二单晶半导体层的膜厚度之和为800nm以上。

7. 根据权利要求1所述的光电转换装置的制造方法,其中所述第一杂质半导体层是p型杂质半导体层,并且所述第二杂质半导体层是n型杂质半导体层。

8. 根据权利要求1所述的光电转换装置的制造方法,其中所述第一半导体层通过氢气体对硅烷类气体的流量比为50倍以上的等离子体化学气相成长法来形成。

9. 根据权利要求8所述的光电转换装置的制造方法,其中所述硅烷类气体是硅烷或乙硅烷。

10. 根据权利要求8或9所述的光电转换装置的制造方法,其中所述等离子体化学气相成长法在从1Pa到 10^3 Pa的压力下进行。

11. 根据权利要求1所述的光电转换装置的制造方法,其中所述第一杂质半导体层和所述第二杂质半导体层通过离子注入法或离子掺杂法来形成。

12. 根据权利要求1所述的光电转换装置的制造方法,其中对所述第一单晶半导体层照射激光束以修复或去掉包括在所述第一单晶半导体层中的晶体缺陷。

13. 根据权利要求1所述的光电转换装置的制造方法,其中利用快速热退火来进行所

述热处理。

14. 一种光电转换装置的制造方法,包括如下步骤:

对单晶半导体衬底照射离子以在所述单晶半导体衬底中形成脆化层;

在所述单晶半导体衬底上形成第一杂质半导体层;

在所述第一杂质半导体层上形成第一电极;

在所述第一电极上形成绝缘层;

将所述绝缘层和支撑衬底贴紧来将所述单晶半导体衬底和所述支撑衬底贴在一起,然后,沿着所述脆化层分离所述单晶半导体衬底,从而在所述支撑衬底上提供包括所述绝缘层、所述第一电极、所述第一杂质半导体层及第一单晶半导体层的叠层体;

在所述第一单晶半导体层上形成第一半导体层;

在与所述第一半导体层不同的条件下在所述第一半导体层上形成第二半导体层;

通过进行热处理,经由固相成长来提高所述第一半导体层及所述第二半导体层的结晶度,以形成第二单晶半导体层;

在所述第二单晶半导体层上形成具有与所述第一杂质半导体层相反的导电型的第二杂质半导体层;以及

在所述第二杂质半导体层上形成第二电极。

15. 根据权利要求 14 所述的光电转换装置的制造方法,其中所述第一半导体层及所述第二半导体层被形成成为所述第一半导体层的结晶度高于所述第二半导体层的结晶度。

16. 根据权利要求 14 所述的光电转换装置的制造方法,其中所述第一半导体层及所述第二半导体层被形成成为所述第一半导体层的氢浓度低于所述第二半导体层的氢浓度。

17. 根据权利要求 14 所述的光电转换装置的制造方法,其中将所述第一半导体层形成成为 10nm 至 50nm 厚。

18. 根据权利要求 14 所述的光电转换装置的制造方法,其中使用由包含氢的原料气体产生的离子作为所述离子。

19. 根据权利要求 14 所述的光电转换装置的制造方法,其中所述第一单晶半导体层及所述第二单晶半导体层被形成成为所述第一单晶半导体层及所述第二单晶半导体层的膜厚度之和为 800nm 以上。

20. 根据权利要求 14 所述的光电转换装置的制造方法,其中所述第一杂质半导体层是 p 型杂质半导体层,并且所述第二杂质半导体层是 n 型杂质半导体层。

21. 根据权利要求 14 所述的光电转换装置的制造方法,其中所述第一半导体层通过氢气体对硅烷类气体的流量比为 50 倍以上的等离子体化学气相成长法来形成。

22. 根据权利要求 21 所述的光电转换装置的制造方法,其中所述硅烷类气体是硅烷或乙硅烷。

23. 根据权利要求 21 或 22 所述的光电转换装置的制造方法,其中所述等离子体化学气相成长法在从 1Pa 到 10^3 Pa 的压力下进行。

24. 根据权利要求 14 所述的光电转换装置的制造方法,其中所述第一杂质半导体层和所述第二杂质半导体层通过离子注入法或离子掺杂法来形成。

25. 根据权利要求 14 所述的光电转换装置的制造方法,其中对所述第一单晶半导体层照射激光束以修复或去掉包括在所述第一单晶半导体层中的晶体缺陷。

26. 根据权利要求 14 所述的光电转换装置的制造方法,其中利用快速热退火来进行所述热处理。

27. 一种光电转换装置的制造方法,包括如下步骤:

在单晶半导体衬底上形成第一电极;

对所述单晶半导体衬底照射离子以在所述单晶半导体衬底中形成脆化层;

在所述单晶半导体衬底上形成第一杂质半导体层;

在所述第一电极上形成绝缘层;

将所述绝缘层和支撑衬底贴紧来将所述单晶半导体衬底和所述支撑衬底贴在一起,然后,沿着所述脆化层分离所述单晶半导体衬底,从而在所述支撑衬底上提供包括所述绝缘层、所述第一电极、所述第一杂质半导体层及第一单晶半导体层的叠层体;

在所述第一单晶半导体层上形成第一半导体层;

在与所述第一半导体层不同的条件下在所述第一半导体层上形成第二半导体层;

通过进行热处理,经由固相成长来提高所述第一半导体层及所述第二半导体层的结晶度,以形成第二单晶半导体层;

在所述第二单晶半导体层上形成具有与所述第一杂质半导体层相反的导电型的第二杂质半导体层;以及

在所述第二杂质半导体层上形成第二电极。

28. 根据权利要求 27 所述的光电转换装置的制造方法,其中所述第一半导体层及所述第二半导体层被形成为所述第一半导体层的结晶度高于所述第二半导体层的结晶度。

29. 根据权利要求 27 所述的光电转换装置的制造方法,其中所述第一半导体层及所述第二半导体层被形成为所述第一半导体层的氢浓度低于所述第二半导体层的氢浓度。

30. 根据权利要求 27 所述的光电转换装置的制造方法,其中将所述第一半导体层形成为 10nm 至 50nm 厚。

31. 根据权利要求 27 所述的光电转换装置的制造方法,其中

使用由包含氢的原料气体产生的离子作为所述离子。

32. 根据权利要求 27 所述的光电转换装置的制造方法,其中所述第一单晶半导体层及所述第二单晶半导体层被形成为所述第一单晶半导体层及所述第二单晶半导体层的膜厚度之和为 800nm 以上。

33. 根据权利要求 27 所述的光电转换装置的制造方法,其中所述第一杂质半导体层是 p 型杂质半导体层,并且所述第二杂质半导体层是 n 型杂质半导体层。

34. 根据权利要求 27 所述的光电转换装置的制造方法,其中所述第一半导体层通过氢气对硅烷类气体的流量比为 50 倍以上的等离子体化学气相成长法来形成。

35. 根据权利要求 34 所述的光电转换装置的制造方法,其中所述硅烷类气体是硅烷或乙硅烷。

36. 根据权利要求 34 或 35 所述的光电转换装置的制造方法,其中所述等离子体化学气相成长法在从 1Pa 到 10^3 Pa 的压力下进行。

37. 根据权利要求 27 所述的光电转换装置的制造方法,其中所述第一杂质半导体层和所述第二杂质半导体层通过离子注入法或离子掺杂法来形成。

38. 根据权利要求 27 所述的光电转换装置的制造方法,其中对所述第一单晶半导体层

照射激光束以修复或去掉包括在所述第一单晶半导体层中的晶体缺陷。

39. 根据权利要求 27 所述的光电转换装置的制造方法,其中利用快速热退火来进行所述热处理。

40. 一种光电转换装置的制造方法,包括如下步骤:

在单晶半导体衬底上形成第一电极及第一杂质半导体层;

对所述单晶半导体衬底照射离子以在所述单晶半导体衬底中形成脆化层;

在所述第一电极上形成绝缘层;

将所述绝缘层和支撑衬底贴紧来将所述单晶半导体衬底和所述支撑衬底贴在一起,然后,沿着所述脆化层分离所述单晶半导体衬底,从而在所述支撑衬底上提供包括所述绝缘层、所述第一电极、所述第一杂质半导体层及第一单晶半导体层的叠层体;

在所述第一单晶半导体层上形成第一半导体层;

在与所述第一半导体层不同的条件下在所述第一半导体层上形成第二半导体层;

通过进行热处理,经由固相成长来提高所述第一半导体层及所述第二半导体层的结晶度;

在所述第二半导体层上形成具有与所述第一杂质半导体层相反的导电型的第二杂质半导体层;以及

在所述第二杂质半导体层上形成第二电极。

41. 根据权利要求 40 所述的光电转换装置的制造方法,其中所述第一半导体层及所述第二半导体层被形成为所述第一半导体层的结晶度高于所述第二半导体层的结晶度。

42. 根据权利要求 40 所述的光电转换装置的制造方法,其中所述第一半导体层及所述第二半导体层被形成为所述第一半导体层的氢浓度低于所述第二半导体层的氢浓度。

43. 根据权利要求 40 所述的光电转换装置的制造方法,其中将所述第一半导体层形成为 10nm 至 50nm 厚。

44. 根据权利要求 40 所述的光电转换装置的制造方法,其中使用由包含氢的原料气体产生的离子作为所述离子。

45. 根据权利要求 40 所述的光电转换装置的制造方法,其中所述第一单晶半导体层、所述第一半导体层及所述第二半导体层被形成为它们的膜厚度之和为 800nm 以上。

46. 根据权利要求 40 所述的光电转换装置的制造方法,其中所述第一杂质半导体层是 p 型杂质半导体层,并且所述第二杂质半导体层是 n 型杂质半导体层。

47. 根据权利要求 40 所述的光电转换装置的制造方法,其中所述第一半导体层通过氢气体对硅烷类气体的流量比为 50 倍以上的等离子体化学气相成长法来形成。

48. 根据权利要求 47 所述的光电转换装置的制造方法,其中所述硅烷类气体是硅烷或乙硅烷。

49. 根据权利要求 47 或 48 所述的光电转换装置的制造方法,其中所述等离子体化学气相成长法在从 1Pa 到 10^3 Pa 的压力下进行。

50. 根据权利要求 40 所述的光电转换装置的制造方法,其中所述第一杂质半导体层和所述第二杂质半导体层通过离子注入法或离子掺杂法来形成。

51. 根据权利要求 40 所述的光电转换装置的制造方法,其中对所述第一单晶半导体层照射激光束以修复或去掉包括在所述第一单晶半导体层中的晶体缺陷。

52. 根据权利要求 40 所述的光电转换装置的制造方法,其中利用快速热退火来进行所述热处理。

光电转换装置的制造方法

技术领域

[0001] 技术领域涉及一种利用单晶半导体的光电转换装置的制造方法。

背景技术

[0002] 由于产业的发达,世界的能量消耗量日趋增加。然而,主要使用的石油、煤炭、天然气等能源的消费是二氧化碳的产生源,也一般说是急剧的地球温暖化的主要原因。因此,近年来,作为代替能量的太阳光发电得到普及。

[0003] 虽然有利用热的太阳光发电,但是很多太阳光发电是使用如下方式的:利用半导体的光电特性来将光能量转换为电能量。将这种用来将光能量转换为电能量的装置一般称为光电转换装置(或者,光电动势装置、太阳能电池等)。

[0004] 光电转换装置已经在市场上出售,并且由于世界各国政府的太阳能电池支援政策的缘故,其生产量逐年增加。例如,2006年的全世界的太阳能电池的生产量为2521MW,以超过年率40%的速度增加。在此,在世界上得到普及的是利用晶体半导体的光电转换装置,其中利用单晶硅衬底或多晶硅衬底的光电转换装置占有生产量的大部分。

[0005] 作为光电转换装置的结构,建议了各种各样的方案。例如,除了在单晶硅衬底或多晶硅衬底中形成有n型或p型扩散层的典型结构以外,还已知组合由单晶半导体或多晶半导体构成的单元元件和由非晶半导体或微晶半导体构成的单元元件而成的结构(例如,参照专利文件1)。而且,也在此情况下,利用单晶硅衬底或多晶硅衬底。

[0006] 随着如上所述的光电转换装置的生产量的增加,为单晶硅或多晶硅的原料的硅的供给不足、价格昂贵成为产业界的重大的问题。虽然世界的各大硅供给厂商公司已经谋求实现硅生产能力的增强,但是需求的增长超过其,预计无法消除供给不足。

[0007] 在利用晶体硅的情况下,若是硅薄膜的厚度为 $10\mu\text{m}$ 左右,就足够。然而,一般制造的单晶硅晶片的厚度为 $600\mu\text{m}$ 以上且 $800\mu\text{m}$ 以下左右,并且多晶硅晶片的厚度为 $200\mu\text{m}$ 以上且 $350\mu\text{m}$ 以下左右。就是说,单晶硅衬底或多晶硅衬底具有光电转换装置所需要的厚度的几十倍的厚度,而难说有效地利用原料。在这一点上,可以说现有的光电转换装置还有改善的余地。

[0008] 近年来,对于包括形成在具有绝缘表面的衬底上的单晶硅薄膜的SOI(Silicon On Insulator;绝缘体上硅)结构的开发积极地进行。虽然SOI衬底是昂贵的,但是若可以用便宜的衬底如玻璃衬底等代替支撑衬底,则与利用单晶硅衬底的情况相比可以谋求实现低成本化。此外,还可以降低作为原料的硅的消耗量。作为这种技术,公开了将单晶硅薄膜固定到玻璃衬底的SOI衬底的制造方法(例如,参照专利文件2)。

[0009] [专利文件1] 日本公告公报 Hei6-044638 号公报

[0010] [专利文件2] 日本专利申请公开 Hei11-097379 号公报

[0011] 与SIMOX法、在贴合后利用磨削或抛光进行薄膜化的方法等相比,当利用氢离子注入剥离法时,可以以低温形成均匀的单晶硅薄膜。此外,可以再次利用将单晶硅薄膜分离后的单晶硅衬底,而可以谋求实现资源的有效利用。

[0012] 当利用氢离子注入剥离法时,根据离子的加速电压而决定相对于单晶硅衬底的离子的侵入深度,并且决定所得到的单晶硅薄膜的厚度,但是,考虑到光电转换效率,则优选将单晶硅薄膜的厚度设定为 800nm 以上。

[0013] 另一方面,对离子注入装置的加速电压有装置上的限制,并且,有如下担心:当提高加速电压时,发生在安全上成为问题的放射线。因此,为了得到所希望的厚度的单晶硅薄膜而提高加速电压是不容易的。此外,在现有的装置中,在提高加速电压的同时照射大量离子是困难的,所以有如下担心:为了得到预定的注入量而需要很长时间,而生产节拍时间(tact time)恶化。

发明内容

[0014] 鉴于上述问题,所公开的发明的一种方式的目的之一在于在有效地利用有限的资源的同时,安全提供具有优越的光电转换特性的光电转换装置。

[0015] 在本说明书等(至少包括说明书、权利要求书、以及附图)所公开的发明的一种方式中,通过利用固相成长(固相外延成长)法,使单晶半导体层厚膜化。更具体地,通过如下那样的工序,制造单晶半导体层。首先,在使单晶半导体衬底薄片化而形成的单晶半导体层上形成薄的结晶度高的半导体层。并且,在该结晶度高的半导体层上形成厚的结晶度低的半导体层。然后,对上述的叠层结构施行加热处理等,通过固相成长来形成厚的单晶半导体层。

[0016] 上述的“结晶度高的半导体层”可以通过使用硅烷类气体和氢的混合气体且利用等离子体 CVD 法来形成。例如,可以通过对混合气体包含相对于该硅烷类气体的流量比为 50 倍以上、优选为 100 倍以上的氢,来形成。而且,上述“结晶度高的半导体层”大大受到通过薄片化而形成的单晶半导体层的结晶度的影响,所以也可以将上述制造方法特别称为气相成长(气相外延成长)法。然而,其结晶度不局限于单晶,而只要其结晶度高于后面形成的“结晶度低的半导体层”的结晶度,就可以。

[0017] “结晶度低的半导体层”可以通过利用任一方法来形成。例如,与上述“结晶度高的半导体层”同样,可以通过使用硅烷类气体和氢的混合气体且利用等离子体 CVD 法来形成。在此情况下,优选使用与上述的“结晶度高的半导体层”的情况相比成膜速度高的条件。例如,可以通过使用对混合气体包含相对于该硅烷类气体的流量比为 2 倍以上且 20 倍以下(优选为 5 倍以上且 15 倍以下)的氢而成的原料气体来形成。

[0018] 所公开的发明的一种方式的光电转换装置的制造方法包括如下步骤。首先,通过对单晶半导体衬底照射离子,在单晶半导体衬底中形成脆化层,并且在单晶半导体衬底的一个表面上形成第一杂质半导体层、第一电极以及绝缘层。接着,通过在将绝缘层和支撑衬底贴紧来将单晶半导体衬底和支撑衬底贴在一起,在脆化层中分离单晶半导体衬底,以在支撑衬底上形成包括绝缘层、第一电极、第一杂质半导体层及第一单晶半导体层的叠层体。接着,在第一单晶半导体层上形成第一半导体层,并且在第一半导体层上利用与第一半导体层不同的制造条件而形成第二半导体层,并且通过固相成长,提高第一半导体层及第二半导体层的结晶度,来形成第二单晶半导体层。并且,在第二单晶半导体层上形成具有与第一杂质半导体层相反的导电型的第二杂质半导体层,并且在第二杂质半导体层上形成第二电极。

[0019] 在上述中,以第一半导体层的结晶度高于第二半导体层的结晶度的方式形成第一半导体层及第二半导体层即可。此外,以第一半导体层的氢浓度低于第二半导体层的氢浓度的方式形成第一半导体层及第二半导体层即可。此外,优选使第二半导体层的成膜速度大于第一半导体层的成膜速度。

[0020] 而且,将第一半导体层的厚度设定为 5nm 以上且 100nm 以下(优选为 10nm 以上且 50nm 以下)左右。此外,优选以第一单晶半导体层和第二单晶半导体层的厚度的合计成为 800nm 以上的方式形成第一单晶半导体层和第二单晶半导体层。此外,作为上述离子,优选使用由包含氢的原料气体生成的离子。

[0021] 此外,在上述中,可以将第一杂质半导体层设定为 p 型杂质半导体层,并且将第二杂质半导体层设定为 n 型杂质半导体层。当然,也可以将第一杂质半导体层设定为 n 型杂质半导体层,并且将第二杂质半导体层设定为 p 型杂质半导体层。

[0022] 在上述中,通过将相对于硅烷类气体的氢(气体)的流量比设定为 50 倍以上的等离子体化学气相成长法来形成第一半导体层即可。由此,可以形成结晶度高(氢浓度低)的第一半导体层。在此,作为硅烷类气体,使用甲硅烷或乙硅烷即可。此外,等离子体化学气相成长法优选在 1Pa 以上且 103Pa 以下的压力下进行。

[0023] 而且,在本说明书中,单晶是指结晶结构以具有一定的规律性的方式形成且结晶轴在哪部分都朝向一定方向的。但是,在本说明书中,不除外使结晶结构的规律性错乱的缺陷、晶格畸变等。

[0024] 在所公开的发明的一种方式中,利用外延成长技术而谋求实现单晶半导体层的薄膜化。因此,可以在抑制原料的消耗量的同时谋求实现光电转换效率的提高。此外,因为使单晶半导体衬底的表层部薄片化且用作单晶半导体层,所以可以降低为原料的单晶半导体的消耗量。此外,因为没必要将单晶半导体层形成得厚,所以可以消除起因于离子照射时的加速电压的各种问题。再者,可以重复利用将单晶半导体层分离后的单晶半导体衬底。

[0025] 而且,在所公开的发明的一种方式中,在单晶半导体层上形成结晶半导体层(也可以称为缓冲层)后,在结晶半导体层上形成结晶度低的半导体层(例如,非晶半导体层)。由此,可以防止当进行外延成长时的加热处理等所引起的半导体层的剥离。就是说,可以通过利用外延成长法成品率好地形成具有足够的厚度的单晶半导体层。

[0026] 如上所述,通过利用所公开的发明的一种方式,可以有效地利用资源,并且提供具有优越的光电转换特性的光电转换装置。

附图说明

[0027] 图 1 是表示光电转换装置的实例的截面图;

[0028] 图 2 是表示光电转换装置的实例的平面图;

[0029] 图 3A 至 3D 是表示光电转换装置的制造方法的实例的截面图;

[0030] 图 4A 至 4C 是表示光电转换装置的制造方法的实例的截面图;

[0031] 图 5A 至 5C 是表示光电转换装置的制造方法的实例的截面图;

[0032] 图 6A 和 6B 是表示光电转换装置的制造方法的实例的截面图;

[0033] 图 7A 和 7B 是对应于光电转换装置的单元元件的截面图的能带图;

[0034] 图 8 是表示光电转换装置的实例的截面图;

- [0035] 图 9A 至 9C 是表示从圆形的单晶半导体衬底切割出预定形状的半导体衬底的方式的图；
- [0036] 图 10A 至 10D 是表示光电转换装置的制造方法的实例的截面图；
- [0037] 图 11A 至 11D 是表示光电转换装置的制造方法的实例的截面图；
- [0038] 图 12A 至 12D 是表示光电转换装置的制造方法的实例的截面图；
- [0039] 图 13A 和 13B 是表示光电转换装置的制造方法的实例的截面图；
- [0040] 图 14 是表示串联型光电转换装置的实例的截面图；
- [0041] 图 15A 和 15B 是表示串联型光电转换装置的制造方法的实例的截面图；
- [0042] 图 16A 和 16B 是表示串联型光电转换装置的制造方法的实例的截面图；
- [0043] 图 17A 和 17B 是对应于串联型光电转换装置的单元元件的截面图的能带图；
- [0044] 图 18 是表示叠层型光电转换装置的实例的截面图；
- [0045] 图 19A 和 19B 是对应于叠层型光电转换装置的单元元件的截面图的能带图；
- [0046] 图 20 是表示光电转换装置的制造方法的实例的截面图；
- [0047] 图 21 是表示离子掺杂装置的结构示意图；
- [0048] 图 22 是表示光电转换装置的实例的截面图；
- [0049] 图 23A 和 23B 是说明太阳光发电模块的结构示意图；
- [0050] 图 24 是说明太阳光发电系统的实例的示意图；
- [0051] 图 25 是表示实施例中的观察结果的图。

具体实施方式

[0052] 参照附图详细说明实施方式。但是，所属技术领域的普通技术人员当然知道如下事实，即发明不局限于以下所示的实施方式所记载的内容，而其形式及详细内容可以在不脱离其宗旨的情况下被变换为各种各样的方式。此外，可以适当地组合根据不同的实施方式的结构来实施。而且，在以下说明的发明的结构中，对相同的部分或具有同样的功能的部分使用相同的附图标记，而省略其重复说明。

[0053] 实施方式 1

[0054] 图 1 表示根据本实施方式的光电转换装置 100 的截面的示意图。此外，图 2 表示根据本实施方式的光电转换装置 100 的顶面的示意图（平面图）。而且，图 1 是对应于图 2 中的 O-P 切断线的截面图的一例。

[0055] 本实施方式所示的光电转换装置 100 具有如下结构：在支撑衬底 102 上依次层叠有绝缘层 104、第一电极 106、单元元件 120。在此，单元元件 120 具有由一种导电型的第一杂质半导体层 108、第一单晶半导体层 110、第二单晶半导体层 112、第二杂质半导体层 114 构成的叠层结构。

[0056] 在上述第一电极 106 中的不形成有单元元件 120 的区域中形成有辅助电极 116，由此，可以将电能取出到外部。此外，在单元元件 120 上形成有第二电极 118。就是说，用来将电能取出到外部的电极被形成为露出在支撑衬底 102 的一个表面上。而且，第二电极 118 的形状是格子状（梳状、梳形、梳齿状）。通过采用这种形状，可以使单元元件 120 的受光面积足够大。

[0057] 支撑衬底 102 是具有绝缘表面的衬底或绝缘衬底。作为该绝缘衬底，例如可以使

用铝硅酸盐玻璃、铝硼硅酸盐玻璃、钡硼硅酸盐玻璃等的用于电子工业的各种玻璃衬底。或者,除了上述玻璃衬底以外,还可以使用:陶瓷衬底、石英衬底、蓝宝石衬底等由绝缘体构成的绝缘衬底;对由金属或不锈钢等导电体构成的衬底的表面进行绝缘处理而成的衬底等。

[0058] 绝缘层 104 具有将支撑衬底 102 和第一电极 106 贴在一起的功能。在这种意思上,可以将绝缘层 104 称为接合层。此外,因为第一电极 106 以接触于单元元件 120 的方式被形成,所以单元元件 120 被绝缘层 104 固定到支撑衬底 102。

[0059] 而且,绝缘层 104 的涉及与支撑衬底 102(或第一电极 106)的贴合的表面优选具有一定的平坦性。这是因为如下缘故:通过具有一定的平坦性,实现坚固的贴合。例如,将绝缘层 104 形成为其平均面粗糙度(Ra)成为 0.5nm 以下。更优选为 0.3nm 以下。而且,本说明书中的平均面粗糙度(Ra)是指将 JIS B0601 所定义的中心线平均粗糙度扩大为能够应用于面的。

[0060] 在单元元件 120 中,第一杂质半导体层 108 和第二杂质半导体层 114 是添加有赋予预定的导电型的杂质元素的半导体层。在此,第一杂质半导体层 108 和第二杂质半导体层 114 被赋予有不同的导电型。就是说,在将第一杂质半导体层 108 设定为 p 型的情况下,第二杂质半导体层 114 成为 n 型,并且在将第一杂质半导体层 108 设定为 n 型的情况下,第二杂质半导体层 114 成为 p 型。作为赋予 p 型的杂质元素,可以使用硼、铝等第 13 族元素,并且,作为 n 型杂质元素,可以使用磷、砷等第 15 族元素。

[0061] 第一单晶半导体层 110 和第二单晶半导体层 112 典型地由单晶硅形成。在此,第二单晶半导体层 112 具有其制造方法不同的下层区域 112A 和上层区域 112B。而且,当第一单晶半导体层 110 的导电型和第二杂质半导体层 114 的导电型不同时,第一单晶半导体层 110 可以具有作为第一杂质半导体层 108 的功能,所以可以采用不设置第一杂质半导体层 108 的结构。

[0062] 第一单晶半导体层 110 可以通过分割单晶半导体衬底来形成。例如,通过对单晶半导体衬底中以高浓度引入氢等离子,并且在该离子引入区域中分割单晶半导体衬底,来形成第一单晶半导体层 110。作为上述单晶半导体衬底,使用单晶硅晶片即可。此外,也可以通过利用如下方法,来形成第一单晶半导体层 110,即在多孔质半导体层(典型为多孔质硅层)上使单晶半导体层外延成长后,利用水射流(water-jetting)等进行分离。

[0063] 第二单晶半导体层 112 以形成在第一单晶半导体层 110 上的半导体层为基础来形成。具体地,通过对该半导体层进行加热处理,进行以第一单晶半导体层 110 为晶种(seed crystal)的固相成长(SPE;Solid Phase Epitaxy),来形成第二单晶半导体层 112。

[0064] 在此,作为成为第二单晶半导体层 112 的基础的半导体层,使用具有叠层结构的半导体层。更具体地,使用由第一单晶半导体层上的结晶度高的第一半导体层和该第一半导体层上的结晶度低的第一半导体层构成的叠层结构。或者,也可以使用由第一单晶半导体层上的氢浓度低(氢含量小)的第一半导体层和该第一半导体层上的氢浓度高(氢含量大)的第二半导体层构成的叠层结构。而且,通过加热处理,第一半导体层成为第二单晶半导体层 112 的下层区域 112A,并且第二半导体层成为第二单晶半导体层 112 的上层区域 112B。

[0065] 当考虑到光电转换效率时,优选将第一单晶半导体层 110 和第二单晶半导体层 112 的厚度的合计设定为 800nm 以上。更优选为 1000nm 以上。优选将第一单晶半导体层的

厚度设定为 5nm 以上且 500nm 以下（更优选为 300nm 以下）左右，并且将第二单晶半导体层的厚度设定为 300nm 以上（更优选为 500nm 以上）。虽然对成为第二单晶半导体层的基础的第一半导体层及第二半导体层的厚度没有特别的限制，但是优选将第二半导体层形成得厚于第一半导体层。这是因为如下缘故：在其特性上，第一半导体层的成膜速度有小于第二半导体层的成膜速度的趋势。例如，可以将第一半导体层设定为 5nm 以上且 100nm 以下（优选为 10nm 以上且 50nm 以下），并且将第二半导体层设定为 200nm 以上（优选为 400nm 以上）。

[0066] 而且，有上述第一单晶半导体层 110 和第二单晶半导体层 112 的导电型不同的情况。例如，利用 p 型单晶半导体衬底而制造的第一单晶半导体层 110 成为 p 型，并且利用 n 型单晶半导体衬底而制造的第一单晶半导体层 110 成为 n 型。另一方面，在形成时的原料气体不包含赋予导电型的杂质的情况下，第二单晶半导体层 112 成为 i 型（本征半导体）。

[0067] 下面，参照图 3A 至图 6B 说明根据本实施方式的光电转换装置 100 的制造方法的一例。

[0068] 首先，准备单晶半导体衬底 103。对该单晶半导体衬底 103 来说，在离其一个表面有预定深度的区域中形成有脆化层 105，并且在其一个表面附近形成有第一杂质半导体层 108。此外，在单晶半导体衬底 103 的一个表面上（第一杂质半导体层 108 上）按顺序形成有第一电极 106 和绝缘层 104（参照图 3D）。

[0069] 对脆化层 105、第一杂质半导体层 108、第一电极 106、绝缘层 104 的形成顺序没有特别的限制，而例如可以采用下面的（1）至（4）所示的顺序。

[0070] （1）在单晶半导体衬底的一个表面上形成保护层，从该保护层的表面照射赋予一种导电型的杂质元素，来在单晶半导体衬底的一个表面一侧形成第一杂质半导体层之后，从保护层的表面照射离子，以在单晶半导体衬底的预定的深度的区域中形成脆化层。在去除保护层之后，在第一杂质半导体层上形成第一电极，并且在该第一电极上形成绝缘层。

[0071] （2）在单晶半导体衬底的一个表面上形成保护层，对该保护层的表面照射离子，来在单晶半导体衬底的预定的深度的区域中形成脆化层之后，从保护层的表面照射赋予一种导电型的杂质元素，以在单晶半导体衬底的一个表面一侧形成第一杂质半导体层。在去除保护层之后，在第一杂质半导体层上形成第一电极，并且在该第一电极上形成绝缘层。

[0072] （3）在单晶半导体衬底的一个表面上形成第一电极。对该第一电极的表面照射赋予一种导电型的杂质元素，来在单晶半导体衬底的一个表面一侧形成第一杂质半导体层。再者，对第一电极的表面照射离子，在单晶半导体衬底的预定的深度的区域中形成脆化层之后，在第一电极上形成绝缘层。

[0073] （4）在单晶半导体衬底的一个表面上形成第一电极。对该第一电极的表面照射离子，在单晶半导体衬底的预定的深度的区域中形成脆化层。再者，对第一电极的表面照射赋予一种导电型的杂质元素，在单晶半导体衬底的一个表面一侧形成第一杂质半导体层。并且，在第一电极上形成绝缘层。

[0074] 而且，在本实施方式中，参照图 3A 至 3D 说明上述（1）的情况。

[0075] 首先，在单晶半导体衬底 103 的一个表面上形成保护层 107。并且，通过对保护层 107 的表面照射赋予一种导电型的杂质元素，对单晶半导体衬底 103 添加杂质元素，以形成第一杂质半导体层 108（参照图 3A）。

[0076] 作为单晶半导体衬底 103, 可以使用硅或锗等半导体晶片、砷化镓或磷化铟等化合物半导体晶片等。其中, 优选使用单晶硅晶片。对单晶半导体衬底 103 的平面形状没有特别的限制, 但是在后面要固定的支撑衬底是矩形的情况下, 优选将单晶半导体衬底 103 也设定为矩形。此外, 单晶半导体衬底 103 的表面优选进行镜面抛光。

[0077] 而且, 在市场上流通的单晶硅晶片的多半是圆形, 当使用这种圆形晶片时, 将其加工为矩形或多角形即可。例如, 如图 9A 至 9C 所示, 可以从圆形的单晶半导体衬底 101 (参照图 9A) 切割出矩形的单晶半导体衬底 103a (参照图 9B)、多角形的单晶半导体衬底 103b (参照图 9C)。

[0078] 而且, 图 9B 表示切割出内接于圆形的单晶半导体衬底 101 且其面积成为最大的矩形的单晶半导体衬底 103a 的情况。在此, 单晶半导体衬底 103a 的角部 (顶点) 的角度大约为 90 度。此外, 图 9C 表示切割出其对边的间隔长于上述单晶半导体衬底 103a 的对边的间隔的单晶半导体衬底 103b 的情况。在此情况下, 单晶半导体衬底 103b 的角部 (顶点) 的角度不是 90 度, 并且该单晶半导体衬底 103b 是多角形, 而不是矩形。

[0079] 作为保护层 107, 优选使用氧化硅或氮化硅。作为制造方法, 例如利用等离子体 CVD 法、溅射法等即可。此外, 也可以通过使用氧化性的药液或氧基对单晶半导体衬底 103 进行氧化处理, 形成保护层 107。再者, 还可以通过利用热氧化法使单晶半导体衬底 103 的表面氧化来形成保护层 107。通过形成保护层 107, 当在单晶半导体衬底 103 中形成脆化层时, 或者当对单晶半导体衬底添加赋予一种导电型的杂质元素时, 可以防止衬底表面受到损坏。

[0080] 第一杂质半导体层 108 通过对单晶半导体衬底 103 添加赋予一种导电型的杂质元素来形成。而且, 因为在单晶半导体衬底 103 上形成有保护层 107, 所以赋予一种导电型的杂质元素经过保护层 107 而添加到单晶半导体衬底 103。在此, 将第一杂质半导体层 108 的厚度设定为 30nm 至 150nm、优选为 50nm 至 100nm。

[0081] 作为上述赋予一种导电型的杂质元素, 例如使用硼。由此, 可以形成 p 型第一杂质半导体层 108。而且, 第一杂质半导体层 108 也可以通过热扩散法来形成。但是, 因为在热扩散法中进行 900℃ 左右或其以上的高温处理, 所以需要在形成脆化层之前进行。

[0082] 通过上述方法来形成的第一杂质半导体层 108 被配置在与光入射面相反一侧的面上。在此, 当使用 p 型衬底作为单晶半导体衬底 103 时, 第一杂质半导体层 108 成为高浓度 p 型区域。由此, 从与光入射面相反一侧按顺序配置高浓度 p 型区域和低浓度 p 型区域, 以形成背面电场 (BSF; Back Surface Field)。就是说, 电子不能进入高浓度 p 型区域, 因此可以降低由于光激发而发生的载流子的重新组合。

[0083] 接着, 对保护层 107 的表面照射离子, 在单晶半导体衬底 103 中形成脆化层 105 (参照图 3B)。在此, 作为上述离子, 优选使用利用包含氢的原料气体而生成的离子 (特别为 H^+ 、 H_2^+ 、 H_3^+ 等)。而且, 形成脆化层 105 的深度由照射离子时的加速电压控制。此外, 根据形成脆化层 105 的深度, 决定从单晶半导体衬底 103 分离的单晶半导体层的厚度。

[0084] 在离单晶半导体衬底 103 的表面 (正确的是第一杂质半导体层的表面) 有 500nm 以下的深度、优选有 400nm 以下的深度、更优选有 50nm 以上且 300nm 以下的深度的区域中形成脆化层 105。通过在浅区域中形成脆化层 105, 分离后的单晶半导体衬底残留得厚, 所以可以增加单晶半导体衬底的重复利用次数。但是, 当在浅区域中形成脆化层 105 时, 需要

降低加速电压,而必须考虑到生产率等。

[0085] 上述离子的照射可以通过利用离子掺杂装置、离子注入装置来进行。因为离子掺杂装置通常不伴随质量分离,所以即使单晶半导体衬底 103 大型化,也可以对单晶半导体衬底 103 的整个表面均匀地照射离子。

[0086] 图 21 表示离子掺杂装置的结构的一例。对离子源 2000 从气体供应部 2004 供应氢等原料气体。此外,离子源 2000 具有灯丝 2001。灯丝电源 2002 对灯丝 2001 施加电弧放电电压,调节流过灯丝 2001 的电流。从气体供应部 2004 供应的原料气体由排气系统排气。

[0087] 供应到离子源 2000 的氢等通过与从灯丝 2001 放出的电子之间的反应而离子化。这样生成的离子由引出电极 2005 加速,以形成离子束 2017。离子束 2017 被照射到设置于衬底支撑部 2006 的单晶半导体衬底 103。而且,离子束 2017 所包含的离子的构成比由设置于衬底支撑部 2006 的附近的质量分析管 2007 测定。此外,质量分析管 2007 的测定结果通过质量分析计 2008 进行信号转换,而被反馈到电源控制部 2003。由此,可以控制离子的构成比。

[0088] 而且,因为经过第一杂质半导体层 108 照射上述离子束,所以也可以进行第一杂质半导体层 108 的氢化。

[0089] 在形成上述脆化层 105 之后,去除保护层 107,在第一杂质半导体层 108 上形成第一电极 106(参照图 3C)。

[0090] 在此,第一电极 106 必须能够忍受后面的工序中的热处理。因此,第一电极 106 优选使用难熔金属材料来形成。例如,可以使用钛、钼、钨、钽、铬、镍等。此外,也可以采用由上述的金属材料和金属材料的氮化物构成的叠层结构。例如,也可以使用由氮化钛层和钛层构成的叠层结构、由氮化钼层和钼层构成的叠层结构、由氮化钨层和钨层构成的叠层结构等。当采用上述那样的利用氮化物的叠层结构时,以与第一杂质半导体层 108 接触的方式形成氮化物即可。通过这样形成氮化物,可以提高第一电极 106 和第一杂质半导体层 108 的紧密性。而且,第一电极 106 可以通过利用蒸镀法、溅射法来形成。此外,优选将其厚度设定为 100nm 以上。

[0091] 接着,在第一电极 106 上形成绝缘层 104(参照图 3D)。虽然绝缘层 104 可以是单层结构或两层以上的叠层结构,但是其表面优选具有高平坦性。此外,其最外表面优选具有亲水性。作为上述绝缘层 104,例如可以形成氧化硅层、氮化硅层、氧氮化硅层、氮氧化硅层等。作为绝缘层 104 的形成方法,可以举出等离子体 CVD 法、光 CVD 法、热 CVD 法等 CVD 法。特别地,通过应用等离子体 CVD 法,可以形成其平均面粗糙度(Ra)为 0.5nm 以下(优选为 0.3nm 以下)的平坦的绝缘层 104。

[0092] 在此,氧氮化硅是指在其组成上氧的含量多于氮的含量,例如是指以 50 原子%以上且 70 原子%以下的范围包含氧,以 0.5 原子%以上且 15 原子%以下的范围包含氮,以 25 原子%以上且 35 原子%以下的范围包含硅,并且以 0.1 原子%以上且 10 原子%以下的范围包含氢。此外,氮氧化硅是指在其组成上氮的含量多于氧的含量,例如是指以 5 原子%以上且 30 原子%以下的范围包含氧,以 20 原子%以上且 55 原子%以下的范围包含氮,以 25 原子%以上且 35 原子%以下的范围包含硅,并且以 10 原子%以上且 25 原子%以下的范围包含氢。但是,上述范围是在利用卢瑟福背散射光谱学法(RBS:Rutherford Backscattering Spectrometry)、氢前方散射法(HFS:Hydrogen Forward Scattering)来测定的情况下的范

围。此外,构成元素的含有比率的合计不超过 100 原子%。

[0093] 而且,作为上述绝缘层 104,特别使用通过使用有机硅烷且利用化学气相成长法来制造的氧化硅层即可。作为有机硅烷,可以使用四乙氧基硅烷(tetraethoxysilane)(TEOS: $\text{Si}(\text{OC}_2\text{H}_5)_4$)、三甲基硅烷(TMS: $(\text{CH}_3)_3\text{SiH}$)、四甲基环四硅氧烷(TMCTS)、八甲基环四硅氧烷(OMCTS)、六甲基二硅氮烷(HMDS)、三乙氧基硅烷($\text{SiH}(\text{OC}_2\text{H}_5)_3$)、三二甲氨基硅烷($\text{SiH}(\text{N}(\text{CH}_3)_2)_3$)等。当然,也可以通过利用甲硅烷、乙硅烷或丙硅烷等无机硅烷来形成氧化硅、氧氮化硅、氮化硅、氮氧化硅等。

[0094] 此外,在绝缘层 104 具有叠层结构的情况下,优选采用包括氮化硅层、氮氧化硅层等包含氮的硅绝缘层的叠层结构。由此,可以防止来自支撑衬底 102 的碱金属、碱土金属等所引起的半导体的污染。而且,优选将绝缘层 104 形成为其厚度成为 5nm 至 500nm 左右。

[0095] 而且,在第一电极 106 的表面具有一定的平坦性的情况下,具体地说,在其平均面粗糙度(R_a)为 0.5nm 以下(优选为 0.3nm 以下)的情况下,有即使不形成绝缘层 104 也可以实现贴合的情况。在此情况下,也可以采用不形成绝缘层 104 的结构。

[0096] 接着,通过使上述绝缘层 104 的一个表面和支撑衬底 102 的一个表面贴紧且进行加压,将单晶半导体衬底 103 上的叠层结构和支撑衬底 102 贴在一起(参照图 4A)。

[0097] 此时,对涉及贴合的表面(在此,绝缘层 104 的一个表面和支撑衬底 102 的一个表面)进行足够的清洁化。这是因为如下缘故:当在涉及贴合的表面上存在有微小的尘埃等时,贴合不良的发生几率提高。而且,也可以使涉及贴合的表面活化,以降低贴合不良。例如,通过对涉及贴合的表面的一方或双方照射原子束或离子束,可以使其表面活化。此外,也可以通过利用等离子体处理、药液处理等来进行活化。如此,通过使涉及贴合的表面活化,即使在 400℃ 以下的温度下也可以实现良好的贴合。

[0098] 而且,也可以采用如下结构:在支撑衬底 102 上形成氮化硅层、氮氧化硅层等含有氮的硅绝缘层,并且将其与绝缘层 104 贴紧。在此情况下,也可以防止来自支撑衬底 102 的碱金属、碱土金属等所引起的半导体的污染。

[0099] 接着,通过进行热处理,来加强贴合。此时的温度必须以脆化层 105 中不进行分离为条件。例如,可以将其设定为不足 400℃、优选为 300℃ 以下。对热处理时间没有特别的限制,而根据处理速度和贴合强度的关系适当地设定最适的条件即可。作为一例,可以采用 200℃、2 小时程度的热处理条件。在此,也可以仅对涉及贴合的区域照射微波,进行局部性的热处理。而且,在对贴合强度没有问题的情况下,也可以省略上述加热处理。

[0100] 接着,在脆化层 105 中,将单晶半导体衬底 103 分离为分离衬底 109 和第一单晶半导体层 110(参照图 4B)。单晶半导体衬底 103 的分离通过热处理来进行。至于该热处理的温度,可以将支撑衬底 102 的耐热温度作为基准。例如,在使用玻璃衬底作为支撑衬底 102 的情况下,热处理温度优选为 400℃ 以上且 650℃ 以下。但是,若是短时间,则也可以进行 400℃ 以上且 700℃ 以下的热处理。当然,在玻璃衬底的耐热温度高于 700℃ 的情况下,也可以将热处理温度设定得高于 700℃。

[0101] 通过进行上述那样的热处理,形成于脆化层 105 中的微小的空孔发生体积变化,而在脆化层 105 中发生裂缝。其结果,沿着脆化层 105,单晶半导体衬底 103 分离。因为绝缘层 104 与支撑衬底 102 贴在一起,所以在支撑衬底 102 上残留从单晶半导体衬底 103 分离的第一单晶半导体层 110。此外,通过该热处理,支撑衬底 102 和绝缘层 104 的涉及贴合的

界面被加热,所以在涉及贴合的界面形成共价键,而进一步提高支撑衬底 102 和绝缘层 104 的结合力。

[0102] 而且,第一单晶半导体层 110 和第一杂质半导体层 108 的厚度的合计大体上对应于形成脆化层 105 的深度,而成为 500nm 以下、优选为 400nm 以下、更优选为 50nm 以上且 300nm 以下。

[0103] 通过上述工序,可以得到固定在支撑衬底 102 上的第一单晶半导体层 110。而且,对分离衬底 109 来说,在进行再生处理之后,可以再次利用。再生处理后的分离衬底 109 既可以用于用来得到单晶半导体层的衬底(在本实施方式中,对应于单晶半导体层 103),又可以用于其他用途。在用于用来得到单晶半导体层的衬底的情况下,可以使用一个单晶半导体衬底制造多个光电转换装置。

[0104] 接着,在第一单晶半导体层 110 上形成第一半导体层 111A(参照图 4C)。例如,通过利用气相成长(气相外延成长)法来形成第一半导体层 111A(参照图 4C)。在此情况下,第一半导体层 111A 成为受到第一单晶半导体层 110 的结晶度的影响的半导体层。在此,根据第一单晶半导体层 110 来选择材料并形成第一半导体层 111A 即可。在形成硅层作为第一半导体层 111A 的情况下,例如可以通过以硅烷类气体(典型为硅烷)和氢的混合气体为原料且利用等离子体 CVD 法来形成。此外,将第一半导体层 111A 形成为其厚度成为 10nm 以上且 100nm 以下(优选为 10nm 以上且 50nm 以下)左右即可。

[0105] 上述原料气体是相对于硅烷类气体的氢的流量比为 50 倍以上(优选为 100 倍以上)的混合气体。例如,以 4sccm : 400sccm 的比例混合硅烷(SiH_4)和氢来使用即可。通过提高氢的流量,可以形成结晶度高的半导体层。由此,可以降低半导体层中的氢含量。

[0106] 而且,不局限于使用硅烷作为硅烷类气体,也可以使用乙硅烷(Si_2H_6)等。此外,也可以对上述原料气体添加稀有气体。

[0107] 当利用等离子体 CVD 法来形成第一半导体层 111A 时的其他条件为如下:频率为 10MHz 至 200MHz、功率为 5W 以上且 50W 以下、反应室内的压力为 10Pa 以上且 10^3Pa 以下、电极间隔(平行平板型时)为 15mm 以上且 30mm 以下、支撑衬底 102 的温度为 200°C 以上且 400°C 以下,典型地说,分别为 60MHz、15W、100Pa、20mm、 280°C 。而且,上述的成膜条件不过是一例,而所公开的发明的一种方式不被解释为仅局限于此。这里,重要的点是,形成结晶度高的半导体层(或氢浓度低的半导体层、氢含量小的半导体层)作为第一半导体层 111A,所以只要可以达成该目的,就可以利用任一方法来形成第一半导体层 111A。

[0108] 而且,优选在进行第一半导体层 111A 的外延成长之前去除形成在第一单晶半导体层 110 的表面上自然氧化层等。这是因为如下缘故:当在第一单晶半导体层 110 的表面上存在有氧化层时,不能进行受到第一单晶半导体层 110 的结晶度的影响的外延成长,而降低第一半导体层 111A 的结晶度。在此,可以通过利用氢氟酸类的溶液等来进行上述氧化层的去除。

[0109] 接着,在第一半导体层 111A 上形成第二半导体层 111B(参照图 5A)。在此,第二半导体层 111B 通过根据第一半导体层 111A 选择材料来形成。此外,将第二半导体层 111B 形成为其厚度成为 200nm 以上(优选为 400nm 以上)。在此情况下,也优选去除形成在第一半导体层 111A 的表面上氧化层。

[0110] 将第二半导体层 111B 设定为其结晶度低于第一半导体层 111A 的半导体层。或者,

将第二半导体层 111B 设定为其氢浓度高于第一半导体层 111A 的半导体层（氢含量大的半导体层）。作为这种第二半导体层 111B，例如形成非晶半导体层即可。

[0111] 虽然第二半导体层 111B 的形成方法是任意的，但是优选以成膜速度至少高于第一半导体层 111A 的条件形成。例如，在通过以硅烷类气体（典型为硅烷）和氢气体的混合气体为原料且利用等离子体 CVD 法来形成第二半导体层 111B 的情况下，将相对于硅烷类气体的氢气体的流量比设定为 2 倍以上且 20 倍以下（优选为 5 倍以上且 15 倍以下）即可。此外，将频率设定为 10MHz 至 200MHz，将功率设定为 5W 以上且 50W 以下，将反应室内的压力设定为 10Pa 以上且 10^3 Pa 以下，将电极间隔（平行平板型时）设定为 15mm 以上且 30mm 以下，并且将支撑衬底 102 的温度设定为 200℃ 以上且 400℃ 以下即可。典型地，将硅烷 (SiH_4) 的流量设定为 25sccm，将氢的流量设定为 150sccm，将频率设定为 27MHz，将功率设定为 30W，将压力设定为 66.6Pa，将电极间隔设定为 25mm，并且将衬底温度设定为 280℃。而且，上述成膜条件不过是一例，而所公开的发明的一种方式不被解释为仅局限于此。这里，重要的点是，形成即使结晶度低（或氢浓度高）也成膜速度高的半导体层作为第二半导体层 111B，所以只要可以达成该目的，就可以利用任一方法来形成第二半导体层 111B。

[0112] 然后，进行热处理，通过固相成长（固相外延成长）形成第二单晶半导体层 112（参照图 5B）。而且，第一半导体层 111A 对应于第二单晶半导体层 112 的下层区域 112A，并且第二半导体层 111B 对应于第二单晶半导体层 112 的上层区域 112B。

[0113] 上述热处理可以通过利用 RTA (Rapid Thermal Anneal；快速热退火)、炉 (furnace)、毫米波加热装置等热处理装置来进行。作为热处理装置的加热方式，可以举出电阻加热方式、灯加热方式、气体加热方式、电磁波加热方式等。也可以进行激光束的照射、热等离子体喷射 (thermal plasma jet) 的照射。

[0114] 一般而言，炉是外热式，并且反应室内和被处理物成为热平衡状态。另一方面，RTA 是通过对被处理物直接供应能量来进行瞬间加热（快速加热）的，并且反应室内和被处理物成为热不平衡状态。作为 RTA 装置，可以举出灯加热方式的 RTA (LRTA；Lamp Rapid Thermal Anneal) 装置、使用被加热的气体的气体加热方式的 RTA (GRTA；Gas Rapid Thermal Anneal) 装置、或具备灯加热方式和气体加热方式的双方的 RTA 装置等。

[0115] 在使用 RTA 装置的情况下，优选将处理温度设定为 500℃ 以上且 750℃ 以下，并且将处理时间设定为 0.5 分钟以上且 10 分钟以下。在使用炉的情况下，优选将处理温度设定为 500℃ 以上且 650℃ 以下，并且将处理时间设定为 1 小时以上且 4 小时以下。

[0116] 通过上述，形成由第一单晶半导体层 110 和第二单晶半导体层 112 构成的叠层结构。在此，当考虑到光电转换效率时，光电转换装置被要求 800nm 以上的厚度的单晶半导体层。因此，例如在将第一单晶半导体层 110 的厚度设定为 300nm 的情况下，优选将第二单晶半导体层 112 的厚度至少设定为 500nm 以上。在此，为了形成具有 500nm 以上的厚度的第二单晶半导体层 112，仅利用气相外延成长法在成膜速度方面不是优选的。另一方面，在仅利用固相外延成长法来形成第二单晶半导体层 112 的情况下，起因于固相成长（固相外延成长）时的热处理等而发生半导体层的剥离的问题。可以认为这起因于刚成膜之后的半导体层（例如，非晶半导体层）包含大量氢。

[0117] 在本实施方式中，在利用气相成长（气相外延成长）将第一半导体层 111A 形成得薄之后，利用不同条件的气相成长（气相外延成长）将第二半导体层 111B 形成得厚，然后

进行固相成长（固相外延成长）来形成具有为第一半导体层 111A 的下层区域 112A 和为第二半导体层 111B 的上层区域 112B 的第二单晶半导体层 112。由此，可以在确保成膜速度的同时消除半导体层的剥离的问题。就是说，可以生产率好且成品率好地形成单晶半导体层。

[0118] 而且，可以认为：如本实施方式，通过在单晶半导体层上形成由结晶度高的半导体层和结晶度低的半导体层构成的叠层结构，然后进行固相成长来降低剥离的问题是因为相邻的层彼此的结晶度的差别变小，而界面上的原子彼此的结合强化，结果紧密性提高的缘故。

[0119] 在本实施方式中，在单晶半导体层（第一单晶半导体层 110）和结晶度低的半导体层（第二半导体层 111B）之间形成一个结晶度高的半导体层（第一半导体层 111A），但是从上述理由来看，没必要所公开的发明的一种方式被解释为仅局限于此。就是说，也可以采用在单晶半导体层和结晶度低的半导体层之间设置多个结晶度不同的半导体层的结构。例如，在单晶半导体层上形成结晶度高的半导体层，在其上形成结晶度稍微高的半导体层，并且在其上形成结晶度低的半导体层。通过采用这种结构，可以进一步提高紧密性。

[0120] 此外，从界面上的紧密力的观点来说，优选以尽可能地不接触于大气等的方式形成上述叠层结构。例如，优选在相同的反应室内连续形成第一半导体层 111A 和第二半导体层 111B。

[0121] 接着，对第二单晶半导体层 112 的一个表面一侧（不接触于第一单晶半导体层 110 的表面一侧）添加赋予与第一杂质半导体层 108 不同的导电型的杂质元素，来形成第二杂质半导体层 114（参照图 5C）。例如，作为杂质元素添加磷或砷，来形成 n 型第二杂质半导体层 114。在应用玻璃衬底作为支撑衬底 102 的情况下，不能忍受热扩散法的处理温度，所以通过离子注入或离子掺杂添加杂质元素。

[0122] 此外，也可以在第二单晶半导体层 112 上利用非晶半导体形成第二杂质半导体层 114（参照图 13A、图 13B）。因为主要用作光电转换层的区域由单晶半导体层形成，所以即使利用非晶半导体形成第二杂质半导体层 114，也不成为很大的问题。

[0123] 而且，优选将第二杂质半导体层 114 的厚度设定为 20nm 以上且 200nm 以下左右、更优选为 50nm 以上且 100nm 以下左右。通过将第二杂质半导体层 114 形成得薄，可以防止第二杂质半导体层 114 中的载流子的重新组合。

[0124] 通过上述，可以得到按顺序层叠有一种导电型的第一杂质半导体层 108、第一单晶半导体层 110、第二单晶半导体层 112、与上述一种导电型不同的导电型的第二杂质半导体层 114 的单元元件 120。

[0125] 然后，对设置在第一电极 106 上的第一杂质半导体层 108、第一单晶半导体层 110、第二单晶半导体层 112 以及第二杂质半导体层 114 进行蚀刻，使第一电极 106 的一部分（优选为第一电极 106 的端部）露出（参照图 6A）。

[0126] 在此，使第一电极 106 的一部分露出是为了在以后形成辅助电极（或者辅助布线）的缘故。为了用作光电转换装置，需要能够从对应于正极和负极的电极取出电能，然而第一电极 106 的上部由单晶半导体层等覆盖，并且在第一电极的下方设置有支撑衬底 102，所以难以直接取出电能。于是，通过对形成在第一电极 106 的上方的层的一部分进行蚀刻，来使第一电极 106 的一部分露出，以便可以形成能够引绕的辅助电极（或者辅助布线）。

[0127] 具体地，在第二杂质半导体层 114 上利用抗蚀剂、氮化硅层等绝缘层形成掩模，并

且利用该掩模进行蚀刻即可。蚀刻例如可以是利用 NF_3 、 SF_6 等氟类气体的干蚀刻,至少在能够充分确保第一电极 106 和形成在第一电极 106 的上方的层(第一杂质半导体层 108、第一单晶半导体层 110、第二单晶半导体层 112、第二杂质半导体层 114)的选择比的条件下进行即可。而且,在蚀刻后,去除不需要的掩模。

[0128] 虽然在本实施方式中示出在形成第二杂质半导体层 114 之后使第一电极 106 露出的实例,但是也可以在使第一电极 106 露出之后形成第二杂质半导体层 114。

[0129] 接着,形成接触于露出的第一电极 106 的辅助电极 116 以及第二杂质半导体层 114 上的第二电极 118(参照图 6B)。

[0130] 辅助电极 116 被设置以便容易取出受到光电转换的电。就是说,辅助电极 116 用作取出电极(也称为集电极)。

[0131] 如图 2 所示,将第二电极 118 形成当从上方来看时成为格子状(或者梳状、梳形、梳齿状)。通过采用这种形状,可以对单元元件 120 照射足够的光,而可以提高单元元件 120 的光吸收效率。对第二电极 118 的形状没有特别的限制,但是当然单元元件 120(第二杂质半导体层 114)上的第二电极 118 的面积越小,光吸收效率越高。而且,第二电极 118 可以以与辅助电极 116 相同的工序形成。

[0132] 辅助电极 116 和第二电极 118 通过使用铝、银、铅锡(焊料)等且利用印刷法等方法形成即可。例如,可以通过使用银膏且利用丝网印刷法形成。

[0133] 通过上述,可以制造光电转换装置 100。

[0134] 而且,优选在单元元件 120 上形成具有反射防止功能的钝化层 119(参照图 8)。

[0135] 作为钝化层 119,使用其折射率为单元元件 120 的入射面(在本实施方式中,第一杂质半导体层 114)和空气的中间的材料。此外,为了不妨碍对单元元件 120 的光的入射,使用具有相对于预定的波长的光的透射性的材料。通过使用这种材料,可以防止在单元元件 120 的入射面上的反射。而且,作为这种材料,例如可以举出氮化硅、氮氧化硅、氟化镁等。

[0136] 钝化层 119 设置在辅助电极 116 和单元元件 120 之间以及第二电极 118 和单元元件 120 之间。例如,在单元元件 120 上形成钝化层 119 之后,对钝化层 119 进行蚀刻以使第二杂质半导体层 114 和第一电极 106 的一部分露出。然后,形成接触于第一电极 106 的辅助电极 116 和接触于第二杂质半导体层 114 的第二电极 118。而且,也可以通过应用剥离(lift-off)法等来形成设置有开口部的钝化层 119。

[0137] 图 7A 示出光电转换装置的单元元件 120 的截面示意图的一例。虽然在此示出按顺序配置有以高浓度添加有 p 型杂质元素的第一杂质半导体层 108(p+ 层)、p 型的第一单晶半导体层 110(p 层)、i 型的第二单晶半导体层 112(i 层)、添加有 n 型杂质元素的第二杂质半导体层 114(n+ 层、或 n 层)的结构,但是所公开的发明的一种方式不被解释为仅局限于此。而且,在将单元元件 120 中的单晶半导体层设定为单晶硅的情况下,其带隙能量大约为 1.12eV。此外,光(能量: $h\nu$)从第二杂质半导体层 114 一侧入射。

[0138] 图 7B 是图 7A 所示的单元元件 120 的能带图。在此, E_c 表示传导带的底部,并且 E_v 表示价电子带的顶部(top)。此外, E_f 表示费密能级的能量。此外, E_{gc1} 是第一单晶半导体层 110 及第二单晶半导体层 112 的带隙能量。

[0139] 起因于图 7B 所示的带结构(band structure),由于光激发而生成的电子向 n+ 层(或 n 层)的方向流过,并且由于光激发而生成的空穴向 p+ 层的方向流过。这是光电转换

的基本原理。在此,为了提高光电转换的效率,增多由于光激发而发生的载流子的数量是很重要的。为了增多光激发载流子,使光吸收层(在本实施方式中,单晶半导体层)具有一定程度的厚度即可。在使用单晶硅作为光吸收层的情况下,根据单晶硅的光吸收系数、太阳光的光谱,将其厚度设定为 800nm 以上(优选为 1000nm 以上)即可。

[0140] 在这一点上,在本实施方式中,利用外延成长技术来谋求实现单晶半导体层的厚膜化,并且将第一单晶半导体层 110 和第二单晶半导体层 112 的厚度的合计设定为 800nm 以上。因此,可以在单晶半导体层中发生足够的载流子,而可以提高光电转换效率。

[0141] 如上所述,通过利用本实施方式所示的外延成长技术,可以得到用作光电转换层的 800nm 以上、优选为 1000nm 以上的单晶半导体层。由此,与利用块状单晶半导体衬底的情况相比,可以抑制单晶半导体的消耗量。而且,虽然以前支撑光电转换装置的结构体部分也由单晶半导体形成,但是通过利用使单晶半导体衬底薄片化而成的单晶半导体层,可以大幅度地降低单晶半导体的消耗量。此外,因为可以重复利用将单晶半导体层分离后的单晶半导体衬底,所以可以有效地利用资源。

[0142] 再者,在本实施方式中,通过利用由结晶度高(氢浓度低、氢含量小)的第一半导体层和结晶度低(氢浓度高、氢含量大)的第二半导体层构成的叠层结构来形成第二单晶半导体层。由此,即使在将第二单晶半导体层形成得厚的情况下,也可以防止第二单晶半导体层的剥离。就是说,因为可以在将第二半导体层形成得足够厚以提高生产率的同时防止起因于第二半导体层的厚膜化的剥离,所以可以有效地、成品率好地仅使用必要最小限度的材料来形成具有必要的厚度的光电转换层。

[0143] 本实施方式可以与其他实施方式适当地组合来使用。

[0144] 实施方式 2

[0145] 在本实施方式中,将说明与上述的实施方式不同的光电转换装置的制造方法的实例。具体地,虽然在上述的实施方式中,以(1)为例而说明脆化层 105、第一杂质半导体层 108、第一电极 106、绝缘层 104 的形成顺序,但是在本实施方式中将说明(2)、(3)、(4)的实例。而且,因为除了脆化层 105、第一杂质半导体层 108、第一电极 106、绝缘层 104 的形成顺序以外与上述的实施方式同样,所以省略说明。

[0146] 下面,参照图 10A 至 10D 说明(2)的实例。

[0147] 首先,在单晶半导体衬底 103 的一个表面上形成保护层 107。然后,对保护层 107 的表面照射离子,以在单晶半导体衬底 103 中形成脆化层 105(参照图 10A)。

[0148] 接着,通过对保护层 107 的表面照射赋予一种导电型的杂质元素,对单晶半导体衬底 103 添加杂质元素,以形成第一杂质半导体层 108(参照图 10B)。而且,因为在此已形成有脆化层 105,所以优选利用离子注入法或离子掺杂法来添加杂质元素。这是因为如下缘故:在利用像热扩散法那样的必要高温处理的方法的情况下,单晶半导体衬底 103 在脆化层 105 中分离的可能性很高。

[0149] 然后,去除保护层 107,以形成第一电极 106(参照图 10C)。并且,在第一电极 106 上形成绝缘层 104(参照图 10D)。此后的工序与上述的实施方式同样。

[0150] 如此,在(2)中,对没有添加杂质元素的单晶半导体衬底照射离子来形成脆化层,所以实现脆化层的不均匀性的降低。

[0151] 下面,参照图 11A 至 11D 说明(3)的实例。

[0152] 首先,在单晶半导体衬底 103 的一个表面上形成第一电极 106(参照图 11A)。

[0153] 接着,对第一电极 106 的表面照射离子,以在单晶半导体衬底 103 中形成脆化层 105(参照图 11B)。

[0154] 然后,通过对第一电极 106 的表面照射赋予一种导电型的杂质元素,对单晶半导体衬底 103 添加杂质元素,以形成第一杂质半导体层 108(参照图 11C)。

[0155] 然后,在第一电极 106 上形成绝缘层 104(参照图 11D)。此后的工序与上述的实施方式同样。

[0156] 如此,因为在(3)中,第一电极 106 用作保护层,所以没必要另行设置保护层,而实现工序的缩短。

[0157] 下面,参照图 12A 至 12D 说明(4)的实例。

[0158] 首先,在单晶半导体衬底 103 的一个表面上形成第一电极 106(参照图 12A)。

[0159] 接着,通过对第一电极 106 的表面照射赋予一种导电型的杂质元素,对单晶半导体衬底 103 添加杂质元素,以形成第一杂质半导体层 108(参照图 12B)。

[0160] 然后,对第一电极 106 的表面照射离子,以在单晶半导体衬底 103 中形成脆化层 105(参照图 12C)。

[0161] 并且,在第一电极 106 上形成绝缘层 104(参照图 12D)。此后的工序与上述的实施方式同样。

[0162] 如此,因为在(4)中,第一电极 106 用作保护层,所以没必要另行设置保护层,而实现工序的缩短。

[0163] 而且,本实施方式可以与其他实施方式适当地组合来使用。

[0164] 实施方式 3

[0165] 在本实施方式中,将说明光电转换装置的制造方法的另外的实例。

[0166] 图 22 示出将第一电极 106 和支撑衬底 102 直接贴合而形成的光电转换装置的实例。在第一电极 106 的表面为平坦的情况下,例如在第一电极 106 的表面的平均面粗糙度(Ra)为 0.5nm 以下、优选为 0.3nm 以下的情况下,即使不形成绝缘层 104(参照图 1 等),也可以将第一电极 106 和支撑衬底 102 贴在一起。

[0167] 上述贴合通过将受到足够的清洁化的第一电极 106 的表面和支撑衬底 102 的表面贴紧来进行。当然,也可以在贴合之前使第一电极 106 的表面、支撑衬底 102 的表面活化。此外,也可以在贴合之后进行热处理、加压处理。通过像本实施方式那样地形成其表面为平坦的第一电极 106,没必要设置绝缘层 104,而缩短工序。而且,上述记载不排除绝缘层 104 的形成。例如,可以说形成用作阻挡层的绝缘层等从可靠性提高的观点来看是优选的。

[0168] 而且,本实施方式可以与其他实施方式适当地组合来使用。

[0169] 实施方式 4

[0170] 在本实施方式中,将说明光电转换装置的制造方法的另外的实例。

[0171] 在上述的实施方式中,有如下情况:在从单晶半导体衬底 103 薄片化而得到的第一单晶半导体层 110 的表面上留下起因于脆化层 105 的晶体缺陷(参照图 4B)。在存在有这种晶体缺陷的情况下,有由于载流子的捕捉等而光电转换效率降低的担心。因此,优选进行晶体缺陷的恢复或去除。具体地,可以应用激光束的照射处理、蚀刻处理等。

[0172] 在对第一单晶半导体层 110 进行蚀刻处理的情况下,可以去除其晶体缺陷。作为

这种蚀刻,可以利用干蚀刻或湿蚀刻。

[0173] 图 20 示出进行激光束的照射处理的实例。在对第一单晶半导体层 110 照射适当的强度的激光束 180 的情况下,第一单晶半导体层 110 的至少表面附近的区域熔化,并且以不熔化的固相区域为晶种进行重新单晶化 (recrystallized)。由此,可以恢复第一单晶半导体层 110 的晶体缺陷。而且,在此,采用如下结构:通过使形成有第一单晶半导体层 110 的支撑衬底 102 移动,对第一单晶半导体层 110 的整个表面照射激光束 180,但是所公开的发明的一种方式不被解释为仅局限于此。

[0174] 虽然激光束 180 使第一单晶半导体层 110 的表面附近的区域熔化,但是支撑衬底 102 几乎不被加热。因此,在使用像玻璃衬底那样的耐热性低的支撑衬底的情况下是优选的。在此,当将激光束 180 的照射区域加热到支撑衬底的耐热温度以下的温度(例如,250℃以上且 600℃以下左右)时,可以有效地进行缺陷的恢复,所以是优选的。而且,通过上述激光束 180 的照射处理、加热处理,在形成第一电极 106 的金属和第一杂质半导体层 108 的界面上形成硅化物,而容易流过电流。此外,通过上述激光束 180 的照射处理、加热处理,可以使第一杂质半导体层 108 活化。

[0175] 作为激光束 180 的波长,选择从紫外光到可见光程度的波长即可。但是,不局限于此。作为激光振荡器,可以使用 Ar 激光器、Kr 激光器、受激准分子 (ArF、KrF、XeCl) 激光器、CO₂ 激光器、YAG 激光器、YVO₄ 激光器、YLF 激光器、YAIO₃ 激光器、GdVO₄ 激光器、Y₂O₃ 激光器、红宝石激光器、变石激光器、Ti:蓝宝石激光器、铜蒸汽激光器、金蒸汽激光器等。

[0176] 而且,优选在减压气氛或惰性气氛下进行激光束的照射。为了在减压气氛或惰性气氛下照射激光束,控制具有气密性的反应室的气氛,并且在该反应室内照射激光束即可。在不使用反应室的情况下,也可以通过对激光束的被照射面喷上氦气体等惰性气体,形成惰性气氛。

[0177] 当进行上述激光束的照射处理时,也可以使用相移掩模等在第一单晶半导体层 110 的表面上形成凹凸。例如,可以使用 10 μm 平方的图案互相配置的像所谓的两种不同颜色相间的方格花纹那样的相移掩模。通过该相移掩模照射激光束,可以形成依赖于掩模的图案的表面凹凸。通过设置这种表面凹凸,可以提高后面形成的半导体层的紧密性来抑制剥离。此外,根据起因于表面凹凸的散射效果、反射防止效果,可以提高光电转换效率。

[0178] 而且,也可以将上述蚀刻处理和激光束的照射处理组合来使用。

[0179] 本实施方式可以与其他实施方式适当地组合来使用。

[0180] 实施方式 5

[0181] 在本实施方式中,将说明层叠多个单元元件的所谓的串联型光电转换装置的实例。而且,在本实施方式中,将说明层叠两个单元元件的情况。

[0182] 图 14 示出根据本实施方式的串联型光电转换装置 200 的截面的示意图。光电转换装置 200 具有在支撑衬底 102 上层叠有单元元件 120(也可以称为第一单元元件)和单元元件 230(也可以称为第二单元元件)的结构。在支撑衬底 102 和单元元件 120 之间设置有第一电极 106,并且在第一电极 106 和支撑衬底 102 之间设置有绝缘层 104。在本实施方式中,支撑衬底 102、绝缘层 104、第一电极 106、单元元件 120 的结构及制造方法与实施方式 1 同样,所以省略对于重复部分的说明。

[0183] 光电转换装置 200 具有从附图中的上方(单元元件 230 的表面一侧)入射光的

结构。此外,构成单元元件 230 的半导体层的带隙能量大于构成单元元件 120 的半导体层的带隙能量。具体地,例如,可以将非单晶半导体层用于单元元件 230,并且将单晶半导体层用于单元元件 120。通过层叠带隙不同的光电转换层,能够吸收的波长区域(wavelength range)扩大,而可以提高光电转换效率。特别地,对太阳光来说,其波长区域很广泛即从短波长一侧到长波长一侧,所以采用像本实施方式那样的结构是非常有效的。此外,通过在光入射一侧配置带隙大的光电转换层,可以有效地吸收光。

[0184] 单元元件 230 具有在单元元件 120 上按顺序层叠有赋予有一种导电型的第三杂质半导体层 222、非单晶半导体层 224、赋予有与第三杂质半导体层 222 不同的导电型的第四杂质半导体层 226 的结构。在此,对第三杂质半导体层 222 赋予与单元元件 120 的第二杂质半导体层 114 相反的导电型。

[0185] 作为单元元件 230 的非单晶半导体层 224,例如可以使用非晶硅、微晶硅等。第三杂质半导体层 222 和第四杂质半导体层 226 是包含预定的导电型的杂质元素的非晶半导体层或微晶半导体层。除此以外,还可以使用非晶碳化硅等。在将第三杂质半导体层 222 设定为 p 型的情况下,第四杂质半导体层 226 成为 n 型,但是也可以将第三杂质半导体层 222 设定为 n 型,并且将第四杂质半导体层 226 设定为 p 型。

[0186] 非单晶半导体层 224 可以通过等离子体 CVD 法来形成。例如,通过利用硅烷类的原料气体来形成非晶硅即可。而且,非单晶半导体层 224 也可以通过溅射法来形成。在使用非晶硅作为非单晶半导体层 224 的情况下,将其厚度设定为 50nm 以上且 300nm 以下、优选为 100nm 以上且 200nm 以下。因为非晶硅的带隙大约为 1.75eV,所以通过采用这种厚度,可以充分吸收短于 600nm 的波长区域的光。

[0187] 此外,也可以将微晶半导体(典型为微晶硅)用于非单晶半导体层 224。在此情况下,在单元元件 120 上形成几 nm 左右的极薄的非晶半导体层之后,形成微晶半导体即可。通过这样做,可以防止从单晶半导体进行外延成长来形成单晶半导体层。而且,因为第三杂质半导体层 222 也可以由单晶半导体层形成,所以将几 nm 左右的薄的非晶半导体层形成在第二杂质半导体层 114 上或第三杂质半导体层 222 上即可。

[0188] 在单元元件 120 的支撑衬底 102 一侧设置有第一电极 106,并且在单元元件 230 的表面一侧设置有第二电极 232。此外,设置有与第一电极 106 连接的辅助电极 217、以及与第二电极 232 连接的辅助电极 219。辅助电极 217 和辅助电极 219 用作取出在光电转换层中转换了的电能的取出电极(也称为集电极)。

[0189] 在单元元件 230 由非单晶半导体形成的情况下,有载流子的使用寿命变短的趋势,并且有起因于此而光电转换效率降低的担心。为了防止此,在本实施方式中将第二电极 232 形成在衬底的整个表面上。在此,为了对单元元件 230 及单元元件 120 入射足够的光,利用太阳光的透射率高的材料来形成第二电极 232。此外,将接触于第二电极 232 的辅助电极 219 设定为格子状(或者梳状、梳形、梳齿状)。

[0190] 接着,参照图 15A 至图 16B 说明根据本实施方式的光电转换装置 200 的制造方法的一例。而且,因为直到第二杂质半导体层 114 的制造方法与实施方式 1 同样,所以在此省略说明。

[0191] 在形成第二杂质半导体层 114 之后,在该第二杂质半导体层 114 上按顺序形成第三杂质半导体层 222、非单晶半导体层 224、第四杂质半导体层 226(参照图 15A)。

[0192] 在此,将第三杂质半导体层 222 设定为与第二杂质半导体层 114 不同的导电型的非晶半导体层或微晶半导体层。例如,在第二杂质半导体层 114 是 n 型的情况下,将第三杂质半导体层 222 设定为 p 型的非晶半导体层(例如,p 型的非晶硅层)或者 p 型的微晶半导体层(例如,p 型的微晶硅层)。将第三杂质半导体层 222 的厚度设定为 10nm 以上且 100nm 以下左右即可。

[0193] 此外,优选将非单晶半导体层 224 设定为不包含赋予导电型的杂质元素的本征半导体层(例如,i 型的非晶硅层或者 i 型的非单晶硅层)。将其厚度设定为 50nm 以上且 300nm 以下、优选为 100nm 以上且 200nm 以下。

[0194] 此外,将第四杂质半导体层 226 设定为与第三杂质半导体层 222 不同的导电型的非晶半导体层或微晶半导体层。例如,在第三杂质半导体层 222 是 p 型的情况下,将第四杂质半导体层 226 设定为 n 型的非晶半导体层(例如,n 型的非晶硅层)或者 n 型的微晶半导体层(例如,n 型的微晶硅层)。将第四杂质半导体层 226 的厚度设定为 10nm 以上且 100nm 以下左右即可。

[0195] 第三杂质半导体层 222、非单晶半导体层 224、第四杂质半导体层 226 可以通过 CVD 法、溅射法来形成。而且,在利用等离子体 CVD 法等气相成长法来形成非单晶硅层的情况下,通过对原料气体添加乙硼烷等,可以赋予 p 型。另一方面,在想要赋予 n 型的情况下,对原料气体添加磷化氢等即可。

[0196] 通过上述,可以得到按顺序层叠有赋予有一种导电型的第三杂质半导体层 222、非单晶半导体层 224、赋予有与第三杂质半导体层 222 不同的导电型的第四杂质半导体层 226 的单元元件 230。

[0197] 接着,在第四杂质半导体层 226 上形成第二电极 232(参照图 15B)。第二电极 232 可以通过溅射法、真空蒸镀法来形成。此外,第二电极 232 优选通过利用充分透射太阳光的材料来形成。作为上述材料,使用氧化铟·锡合金(ITO)、氧化铟·氧化锌合金、氧化锌、氧化锡等氧化物金属即可。将第二电极 232 形成为其厚度成为 40nm 以上且 200nm 以下左右(优选为 50nm 以上且 100nm 以下左右)且其薄层电阻成为 $20\ \Omega/\text{sq.}$ 以上且 $200\ \Omega/\text{sq.}$ 以下左右即可。

[0198] 在本实施方式中,在单元元件 230 上选择性地形成第二电极 232。例如,通过利用阴影掩模(shadow mask)来形成第二电极 232。通过选择性地形成第二电极 232,可以将其用作后面使第一电极 106 的一部分(优选为端部)露出时的蚀刻用掩模。

[0199] 而且,也可以利用导电高分子材料(也称为导电聚合物)来形成第二电极 232。作为导电高分子材料,可以使用 π 电子共轭类导电高分子。例如,使用聚苯胺、聚吡咯、聚噻吩或这些的衍生物、这些的两种以上的共聚物等即可。

[0200] 接着,以第二电极 232 为掩模,对第四杂质半导体层 226、非单晶半导体层 224、第三杂质半导体层 222、第二杂质半导体层 114、第二单晶半导体层 112、第一单晶半导体层 110 以及第一杂质半导体层 108 进行蚀刻,来使第一电极 106 的一部分露出(参照图 16A)。

[0201] 上述蚀刻采用使用 NF_3 、 SF_6 等的氟类气体的干蚀刻即可。并且,以能够充分确保第一电极 106 和形成在第一电极 106 的上方的叠层(构成单元元件 120 及单元元件 230 的各层)的选择比的条件进行即可。在此,第二电极 232 可以用作掩模,所以没必要另行设置蚀刻用掩模。当然,也可以使用抗蚀剂、绝缘层来形成掩模。

[0202] 然后,形成连接到第一电极 106 的辅助电极 217、连接到第二电极 232 的辅助电极 219(参照图 16B)。

[0203] 如图 2 所示,将辅助电极 219 形成为当从上方来看时成为格子状(或者梳状、梳形、梳齿状)。通过采用这种形状,可以对单元元件 230 及单元元件 120 入射足够的光,而可以提高光吸收效率。此外,以接触于通过上述的蚀刻而露出的第一电极 106 的方式形成辅助电极 217。

[0204] 辅助电极 217 和辅助电极 219 通过使用铝、银、铅锡(焊料)等且利用印刷法等方式形成即可。例如,可以通过使用银膏且利用丝网印刷法形成。

[0205] 通过上述,可以制造所谓的串联型光电转换装置 200。

[0206] 而且,虽然在本实施方式中没图示,但是至于上述串联型光电转换装置 200,也优选形成具有反射防止功能的钝化层 119。

[0207] 图 17A 示出光电转换装置的单元元件 120 和单元元件 230 的截面示意图的一例。虽然在此示出按顺序层叠有以高浓度添加有 p 型杂质元素的第一杂质半导体层 108(p+ 层)、p 型第一单晶半导体层 110(p 层)、i 型第二单晶半导体层 112(i 层)、添加有 n 型杂质元素的第二杂质半导体层 114(n+ 层、或 n 层)的单元元件 120 以及按顺序配置有 p 型第三杂质半导体层 222(p+ 层、或 p 层)、i 型非单晶半导体层 224(i 层)、n 型第四杂质半导体层 226(n+ 层、或 n 层)的单元元件 230,但是所公开的发明的一种方式不被解释为仅局限于此。而且,在将单元元件 120 中的单晶半导体层设定为单晶硅的情况下,其带隙能量大约为 1.12eV,并且在将单元元件 230 中的非单晶半导体层设定为非晶硅的情况下,其带隙能量大约为 1.75eV。此外,光(能量: $h\nu$) 从第四杂质半导体层 226 一侧入射。

[0208] 图 17B 是图 17A 所示的单元元件 120 和单元元件 230 的能带图。在此, E_c 表示传导带的底部,并且 E_v 表示价电子带的顶部。此外, E_f 表示费密能级的能量。此外, E_{gc1} 是单元元件 120 的带隙能量(大约为 1.12eV),并且 E_{gc2} 是单元元件 230 的带隙能量(大约为 1.75eV)。

[0209] 起因于图 17B 所示的带结构,在各单元元件中由于光激发而生成的电子向各单元元件的 n+ 层(或 n 层)的方向流过,并且空穴向各单元元件的 p+ 层(或 p 层)的方向流过。这是光电转换的基本原理。因为在单元元件 120 和单元元件 230 的连接部分流过复合电流(recombination current),所以可以将电流取出到外部。

[0210] 通过使用具有单晶半导体层的单元元件 120 作为底部元件(bottom cell),可以吸收 800nm 以上的波长的光来进行光电转换。此外,通过使用具有非单晶半导体层的单元元件 230 作为顶部元件(top cell),可以吸收单晶半导体层不吸收的不足 800nm 的波长的光来进行光电转换。通过采用这种层叠有带隙不同的单元元件的结构(所谓的串联型结构),可以大大提高光电转换效率。

[0211] 而且,本实施方式可以与其他实施方式适当地组合来使用。

[0212] 实施方式 6

[0213] 在本实施方式中,将说明层叠有多个单元元件的光电转换装置的一例。具体地,将说明层叠有三个单元元件的所谓的叠层型光电转换装置 300。

[0214] 图 18 示出根据本实施方式的叠层型光电转换装置 300 的截面的示意图。光电转换装置 300 具有在支撑衬底 102 上层叠有单元元件 120(也可以称为第一单元元件)、单元

元件 230 (也可以称为第二单元元件) 和单元元件 340 (也可以称为第三单元元件) 的结构。在支撑衬底 102 和单元元件 120 之间设置有第一电极 106, 并且在第一电极 106 和支撑衬底 102 之间设置有绝缘层 104。在本实施方式中, 支撑衬底 102、绝缘层 104、第一电极 106、单元元件 120 的结构及制造方法与实施方式 1 同样, 所以省略对于重复部分的说明。此外, 单元元件 230 的结构及制造方法与实施方式 5 同样, 所以省略对于重复部分的说明。

[0215] 光电转换装置 300 具有从附图中的上方 (单元元件 340 的表面一侧) 入射光的结构。此外, 构成单元元件 340、单元元件 230、单元元件 120 的半导体层的带隙能量越接近光的入射一侧越大。就是说, 按带隙能量大的顺序说, 是单元元件 340、单元元件 230、单元元件 120。如此, 通过使各单元元件的带隙能量不同, 并且按带隙能量大的顺序从入射一侧配置, 可以有效地吸收光。

[0216] 例如, 在使用单晶硅作为构成单元元件 120 的半导体层的情况下, 其带隙能量大约为 1.12eV, 所以将带隙能量更大的材料用于单元元件 230 及单元元件 340。具体地, 例如, 使用带隙能量为 1.45eV 以上且 1.65eV 以下左右的材料 (非晶硅锗等) 作为单元元件 230 的半导体层, 并且使用带隙能量为 1.7eV 以上且 2.0eV 以下左右的材料 (非晶硅、非晶碳化硅等) 作为单元元件 340 的半导体层即可。

[0217] 单元元件 340 具有在单元元件 230 上按顺序层叠有赋予有一种导电型的第五杂质半导体层 342、非单晶半导体层 344、赋予有与第五杂质半导体层 342 不同的导电型的第六杂质半导体层 346 的结构。在此, 对第五杂质半导体层 342 赋予与单元元件 230 的第四杂质半导体层 226 相反的导电型。

[0218] 在单元元件 120 的支撑衬底 102 一侧设置有第一电极 106, 并且在单元元件 340 的表面一侧设置有第二电极 352。此外, 设置有与第一电极 106 连接的辅助电极 353、以及与第二电极 352 连接的辅助电极 354。辅助电极 353 和辅助电极 354 用作取出在光电转换层中转换了的电能的取出电极 (也称为集电极)。

[0219] 图 19A 示出光电转换装置的单元元件 120、单元元件 230 和单元元件 340 的截面示意图的一例。虽然在此示出按顺序层叠有以高浓度添加有 p 型杂质元素的第一杂质半导体层 108 (p+ 层)、p 型第一单晶半导体层 110 (p 层)、i 型第二单晶半导体层 112 (i 层)、添加有 n 型杂质元素的第二杂质半导体层 114 (n+ 层、或 n 层) 的单元元件 120、按顺序配置有 p 型第三杂质半导体层 222 (p+ 层、或 p 层)、i 型非单晶半导体层 224 (i 层)、n 型第四杂质半导体层 226 (n+ 层、或 n 层) 的单元元件 230 以及按顺序配置有 p 型第五杂质半导体层 342 (p+ 层、或 p 层)、i 型非单晶半导体层 344 (i 层)、n 型第六杂质半导体层 346 (n+ 层、或 n 层) 的单元元件 340, 但是所公开的发明的一种方式不被解释为仅局限于此。

[0220] 图 19B 是图 19A 所示的单元元件 120、单元元件 230 和单元元件 340 的能带图。在此, E_c 表示传导带的底部, 并且 E_v 表示价电子带的顶部。此外, E_f 表示费密能级的能量。此外, E_{gc1} 是单元元件 120 的带隙能量, E_{gc2} 是单元元件 230 的带隙能量, 并且 E_{gc3} 是单元元件 340 的带隙能量。

[0221] 起因于图 19B 所示的带结构, 在各单元元件中由于光激发而生成的电子向各单元元件的 n+ 层 (或 n 层) 的方向流过, 并且空穴向各单元元件的 p+ 层 (或 p 层) 的方向流过。这是光电转换的基本原理。因为在单元元件 120 和单元元件 230 的连接部分、在单元元件 230 和单元元件 340 的连接部分流过复合电流, 所以可以将电流取出到外部。

[0222] 如上所述,通过采用所谓的叠层型结构,可以得到广泛的吸收波长区域,所以可以大大提高光电转换效率。

[0223] 而且,本实施方式可以与其他实施方式适当地组合。

[0224] 实施方式 7

[0225] 通过使用根据实施方式 1 至 6 等而得到的光电转换装置,可以制造太阳光发电模块。在本实施方式中,图 23A 示出使用实施方式 1 所示的光电转换装置的太阳光发电模块的实例。太阳光发电模块 1028 由设置在支撑衬底 102 上的单元元件 120 构成。在支撑衬底 102 和单元元件 120 之间从支撑衬底 102 一侧设置有绝缘层 104、第一电极 106。此外,第一电极 106 连接到辅助电极 116。

[0226] 辅助电极 116 及第二电极 118 被形成在支撑衬底 102 的一个表面一侧(形成有单元元件 120 的一侧),并且在支撑衬底 102 的端部与外部端子连接用的背面电极 1026 及背面电极 1027 分别连接。图 23B 是对应于图 23A 的 C-D 的截面图,并且示出如下情况:通过支撑衬底 102 的贯穿口,辅助电极 116 与背面电极 1026 连接,并且第二电极 118 与背面电极 1027 连接。

[0227] 而且,本实施方式可以与其他实施方式适当地组合来使用。

[0228] 实施方式 8

[0229] 图 24 示出使用实施方式 7 所示的太阳光发电模块 1028 的太阳光发电系统的实例。充电控制电路 1029 利用一个或多个太阳光发电模块 1028 所供应的电力,对蓄电池 1030 进行充电。此外,在蓄电池 1030 受到足够的充电的情况下,将太阳光发电模块 1028 所供应的电力直接输出到负载(load) 1031。

[0230] 当使用双电层电容器作为蓄电池 1030 时,充电不需要化学反应,所以可以进行迅速的充电。此外,与利用化学反应的铅蓄电池等相比,可以将使用寿命提高为 8 倍左右并且将充放电效率提高为 1.5 倍左右。本实施方式所示的太阳光发电系统可以用于照明、电子设备等使用电力的各种各样的负载 1031。

[0231] 而且,本实施方式可以与其他实施方式适当地组合来使用。

[0232] 实施例 1

[0233] 在本实施例中,参照图 25 而说明利用所公开的发明的一种方式玻璃衬底上形成的单晶硅层的特性。

[0234] 首先,通过使用上述实施方式所说明的方法,在玻璃衬底上形成单晶硅层。在本实施例中,在厚度为 0.7mm 的玻璃衬底上形成由厚度为 50nm 的氧化硅层、厚度为 50nm 的氮氧化硅层、厚度为 120nm 的单晶硅层构成的叠层结构。并且,然后,在上述单晶硅层上按顺序形成结晶度高的硅层和结晶度低的硅层。

[0235] 结晶度高的硅层的制造条件为如下。

[0236] . 成膜法:等离子体 CVD

[0237] . 原料气体:硅烷(4sccm)+氢(400sccm)

[0238] . 功率(频率):15W(60MHz)

[0239] . 压力:100Pa

[0240] . 电极间隔:20mm

[0241] . 玻璃衬底温度:280℃

[0242] . 厚度 :20nm

[0243] 此外,结晶度低的硅层的制造条件为如下。

[0244] . 成膜法 :等离子体 CVD 法

[0245] . 原料气体 :硅烷 (25sccm)+ 氢 (150sccm)

[0246] . 功率 (频率) :30W (27MHz)

[0247] . 压力 :66.6Pa

[0248] . 电极间隔 :25mm

[0249] . 玻璃衬底温度 :280℃

[0250] . 厚度 :480nm

[0251] 当制造上述结晶度低的硅层时,观察半导体层的特性。具体地,进行利用显微镜的硅层表面的观察、拉曼光谱观察、EBSP (Electron Back Scattering Pattern ;电子背散射衍射花样) 观察。

[0252] 此后,通过固相外延成长,使结晶度低的半导体层单晶化。具体地说,利用气体加热方式的 RTA (GRTA ;Gas Rapid Thermal Anneal ;气体快速热退火) 装置进行 650℃ 且 6 分钟的热处理。而且,由于在本实施例中形成的结晶度高的硅层是单晶硅层,所以没可能会通过上述加热处理而其结晶度大大变化。当然,在结晶度高的硅层不是单晶硅层的情况下,通过固相成长而单晶化。此外,在该阶段中,不发生上述硅层的剥离。在上述热处理后,再次进行表面观察、拉曼光谱观察、EBSP 观察。

[0253] 图 25 总结上述观察结果来示出。左列是热处理之前的观察结果,并且右列是热处理之后的观察结果。根据这些的比较,可以知道如下事实 :在加热处理之前后,半导体层的特性大大变化。例如,加热处理之后的拉曼光谱的峰波数 (peak wavenumber) 为 519.1cm^{-1} , 并且,其峰值陡峭 (半峰全宽为 5.33cm^{-1})。再者,通过 EBSP 观察,可以知道如下事实 :结晶的排列十分整齐,在实质上单晶化。

[0254] 通过使用这种半导体层,可以制造具有优越的特性的光电转换装置。

[0255] (比较例)

[0256] 为了比较,在单晶硅层上直接形成结晶度低的硅层,进行为固相成长的加热处理。而且,虽然在本比较例中使用结晶度低的硅层 (厚度 :500nm) 而代替由结晶度高的硅层和结晶度低的硅层构成的叠层结构,但是对于其以外的条件,采用与上述实施例相同的条件。

[0257] 加热处理的结果,在本比较例中,发生半导体层的剥离。可以认为,这是因为如下缘故 :单晶半导体层和结晶度低的硅层之间的紧密性低。根据本比较例,可以确认到所公开的发明的一种方式的有效性。

[0258] 本说明书根据 2008 年 4 月 25 日在日本专利局受理的日本专利申请编号 2008-114744 而制作,所述申请内容包括在本说明书中。

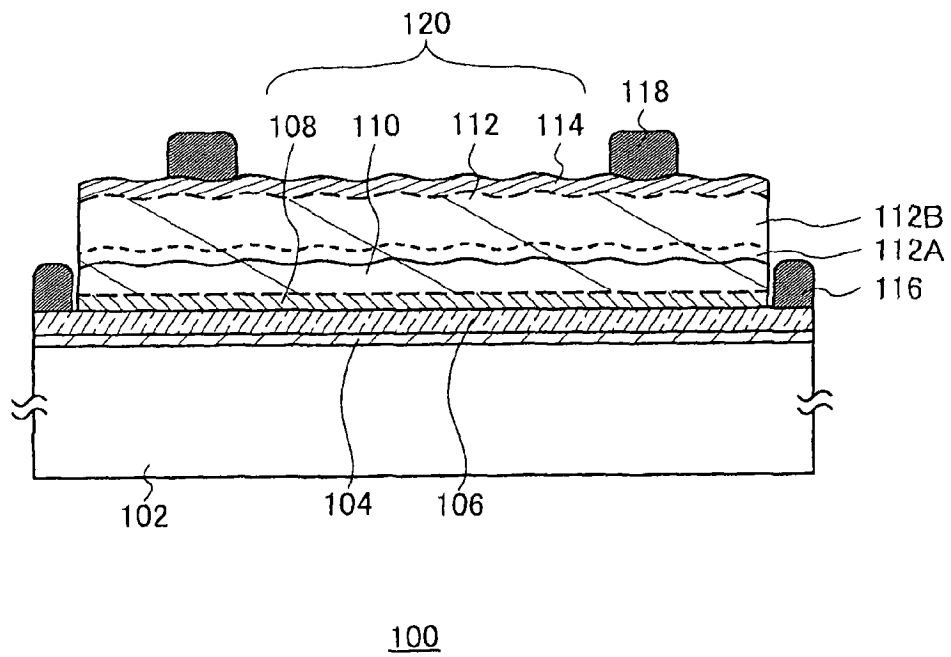


图 1

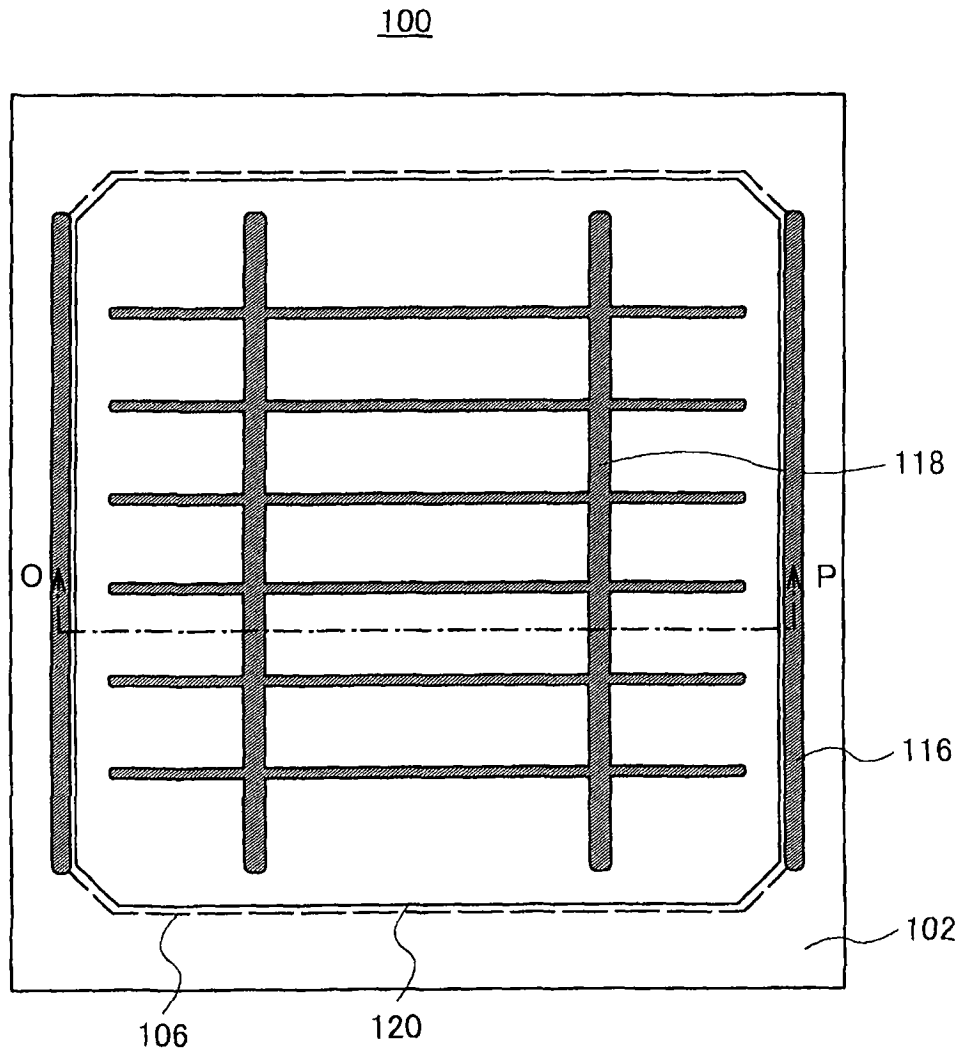


图 2

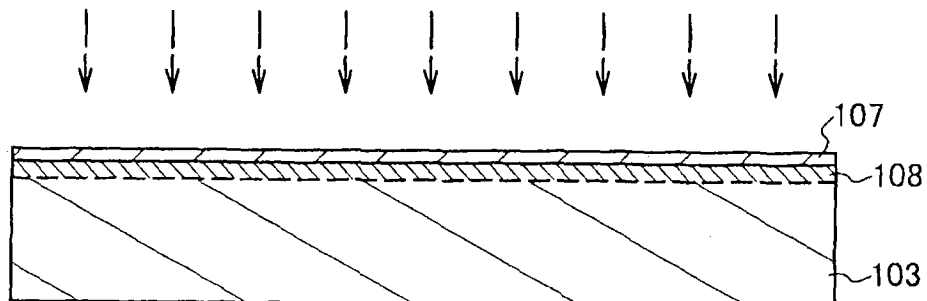


图 3A

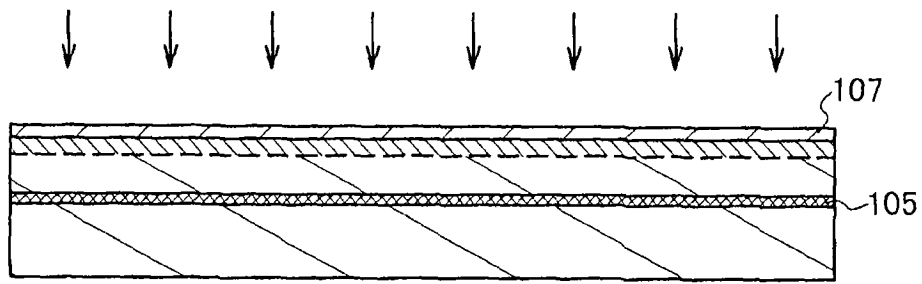


图 3B

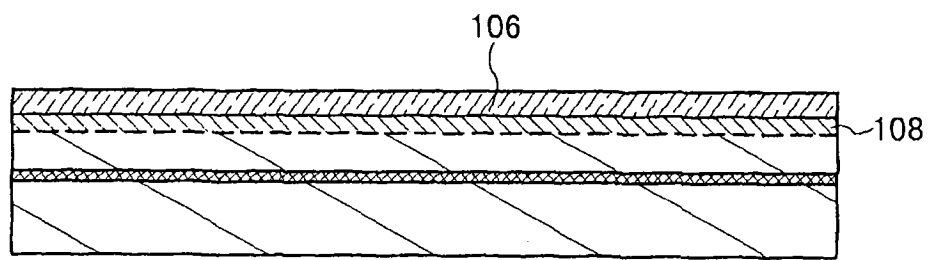


图 3C

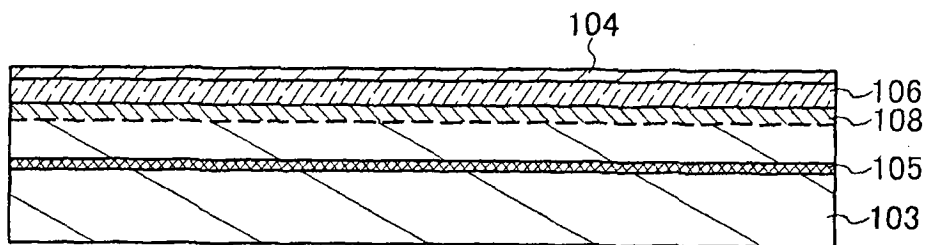


图 3D

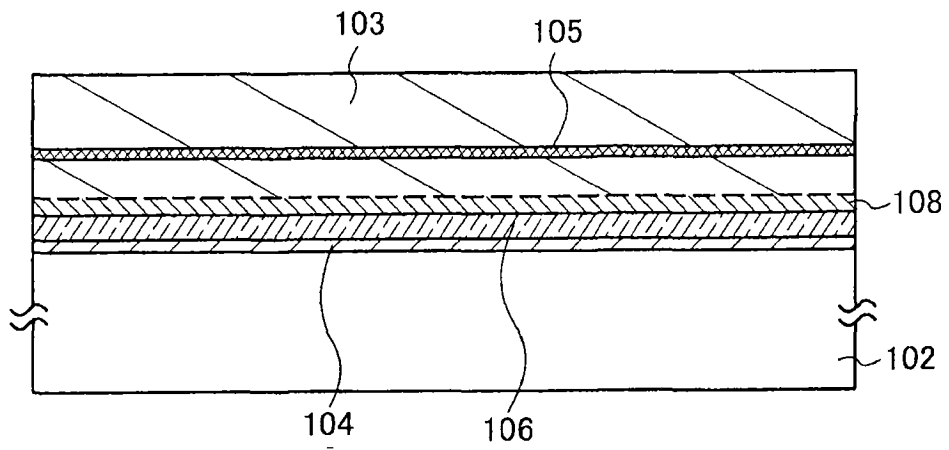


图 4A

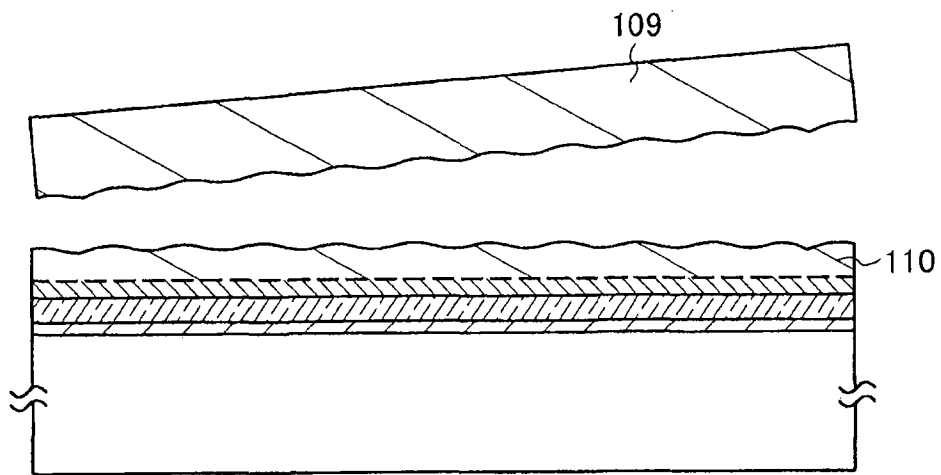


图 4B

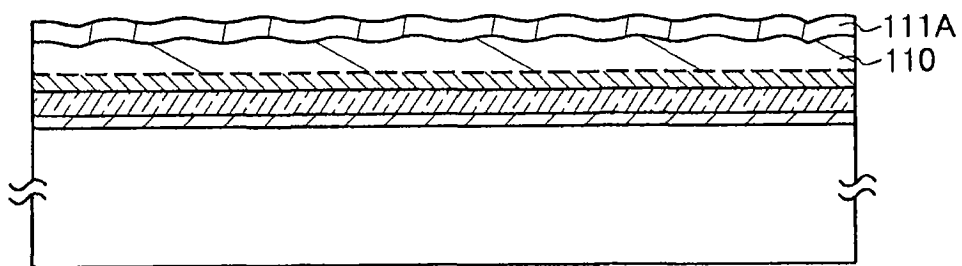


图 4C

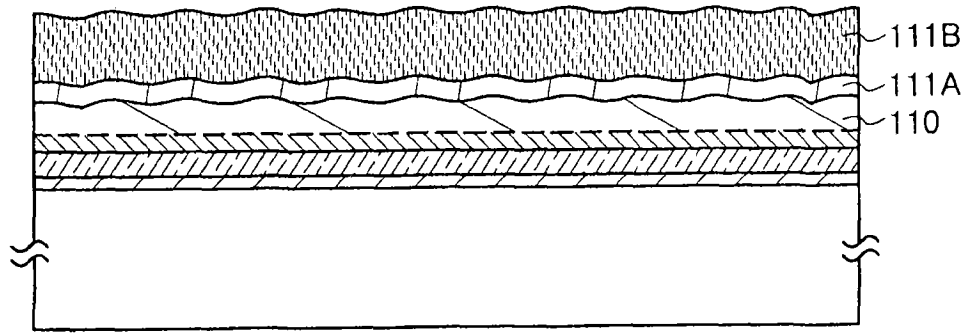


图 5A

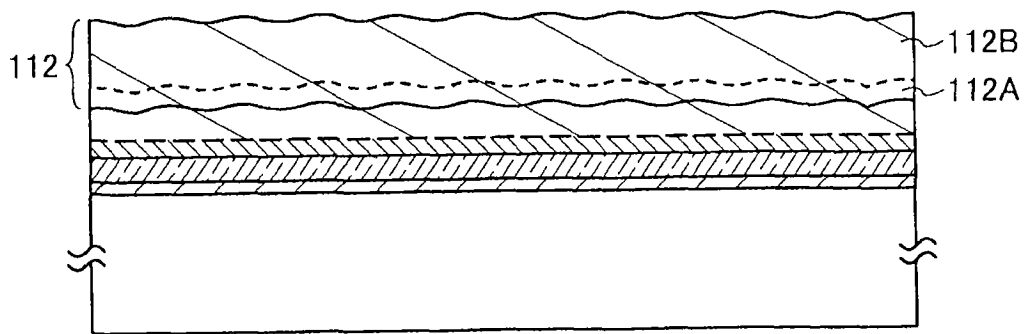


图 5B

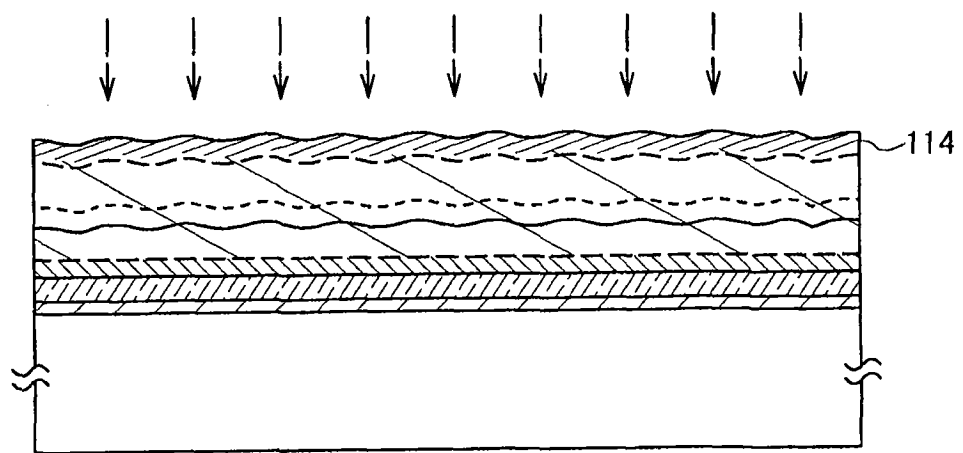


图 5C

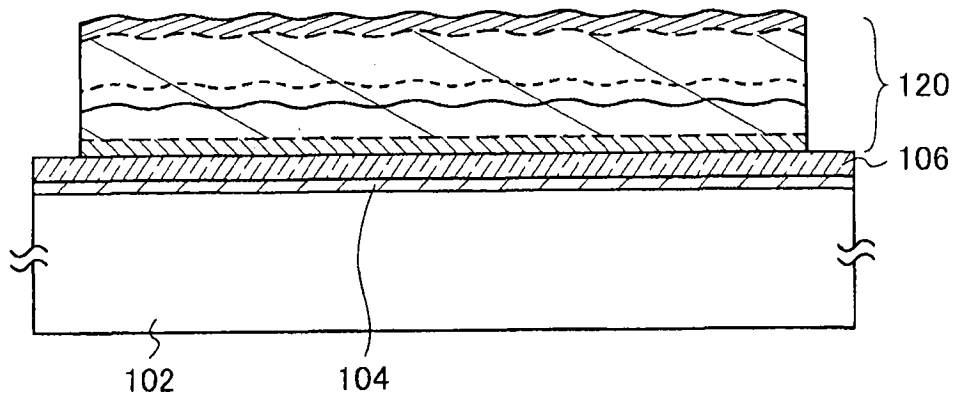


图 6A

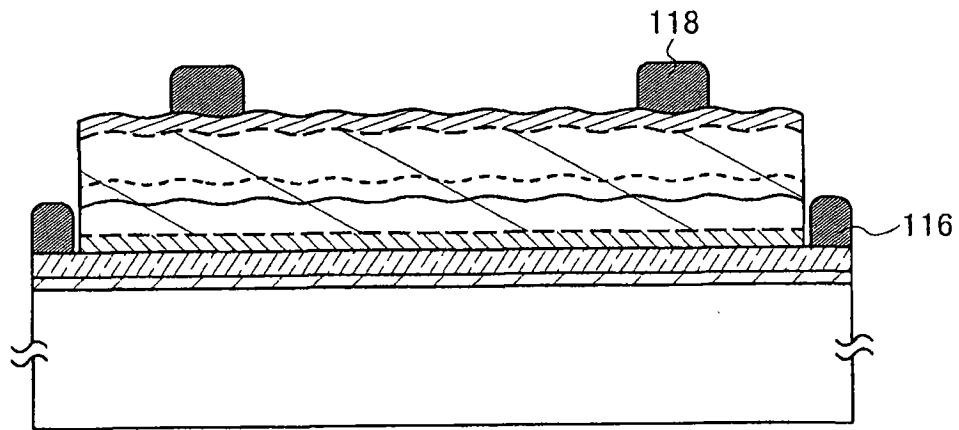


图 6B

图 7A

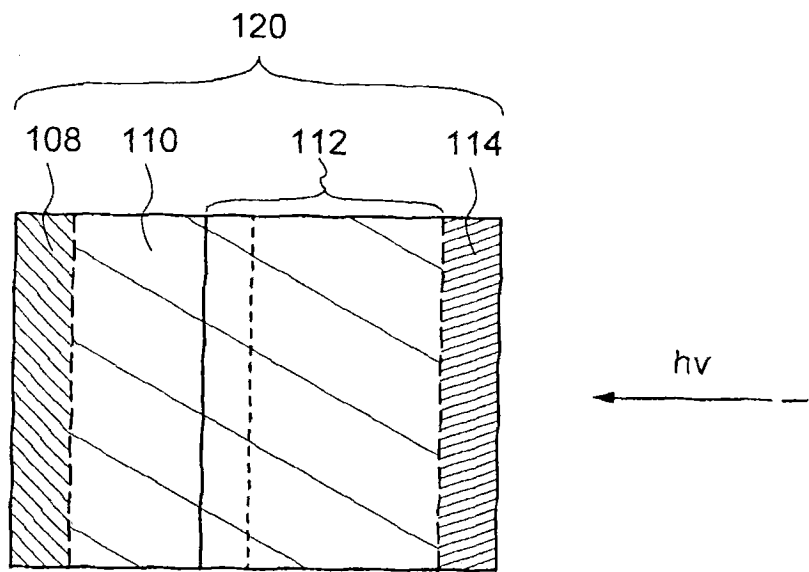
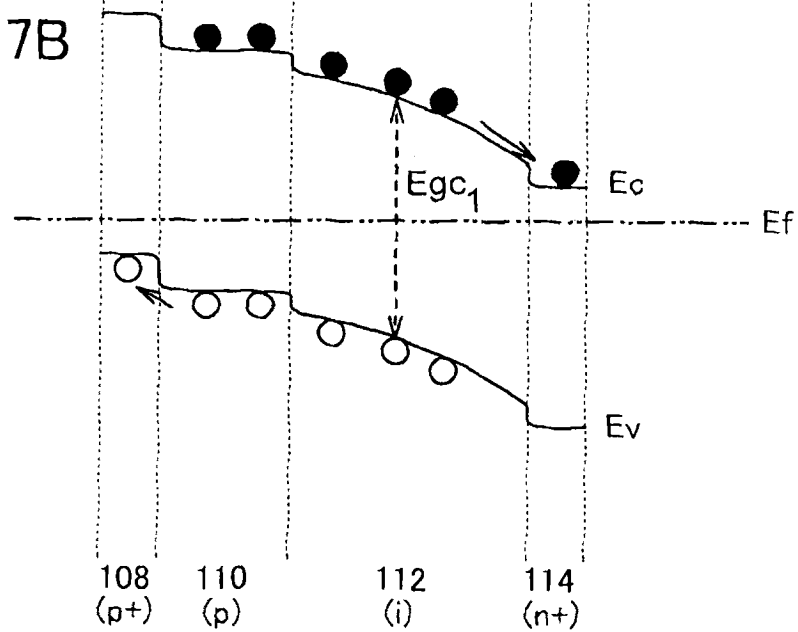


图 7B



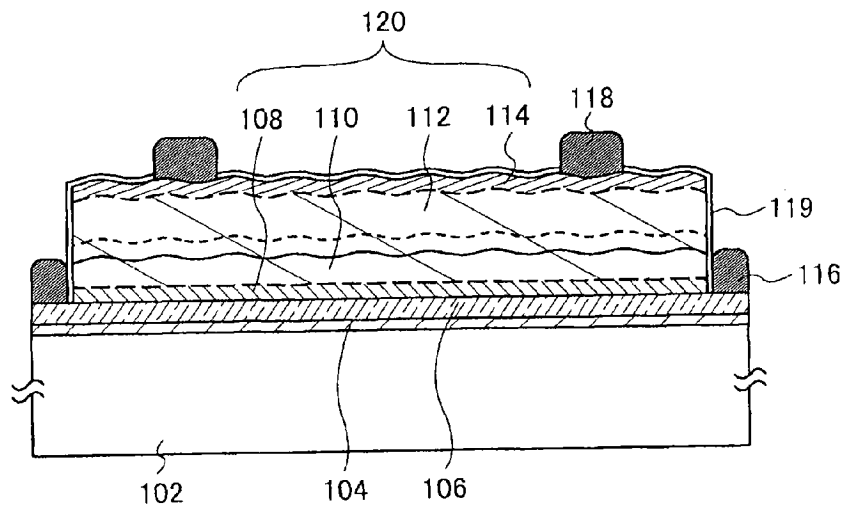


图 8

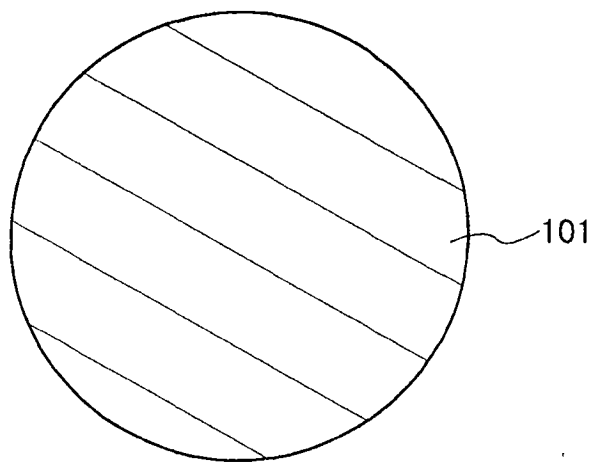


图 9A

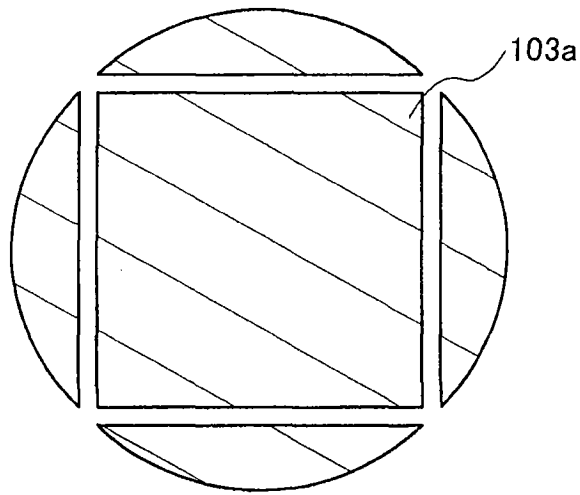


图 9B

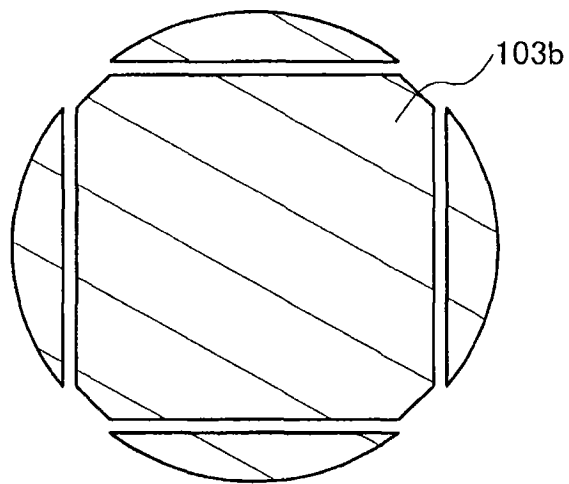


图 9C

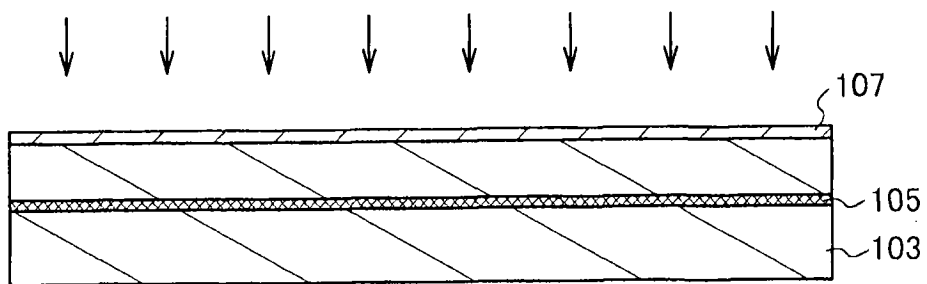


图 10A

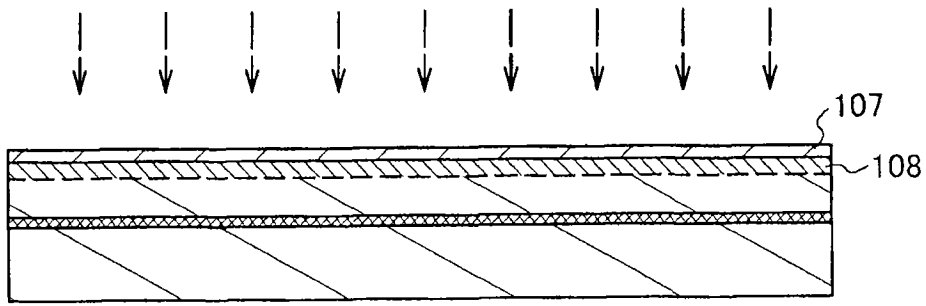


图 10B

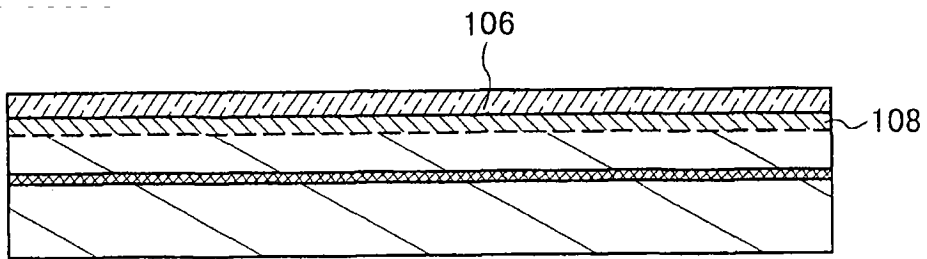


图 10C

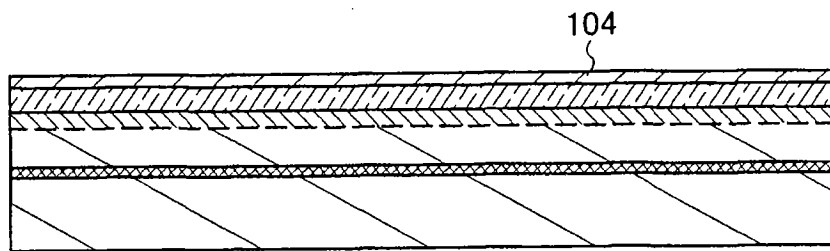


图 10D

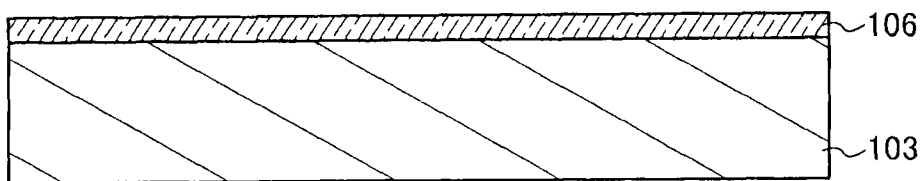


图 11A

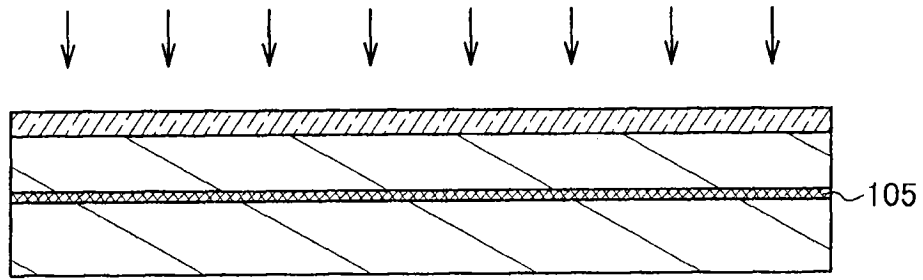


图 11B

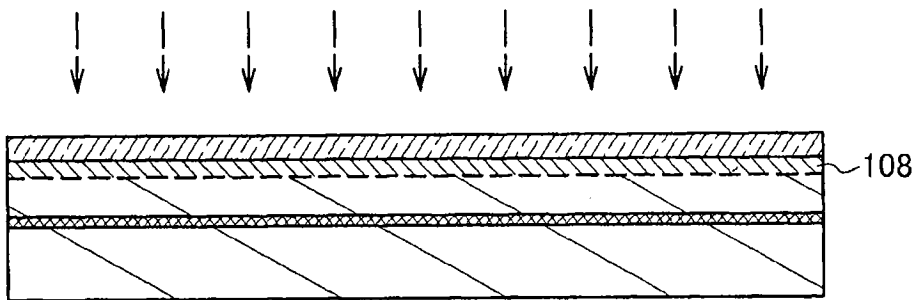


图 11C

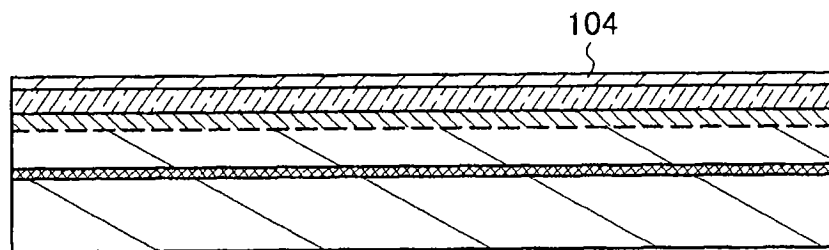


图 11D

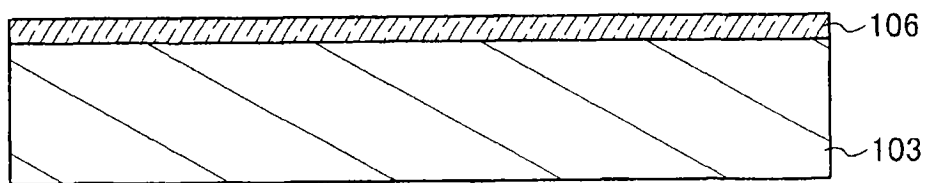


图 12A

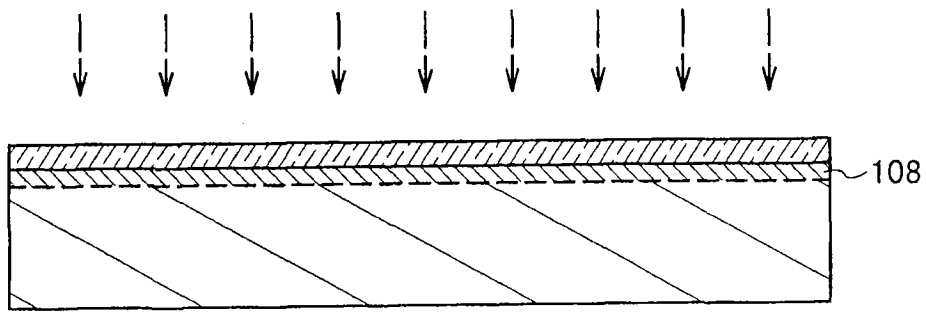


图 12B

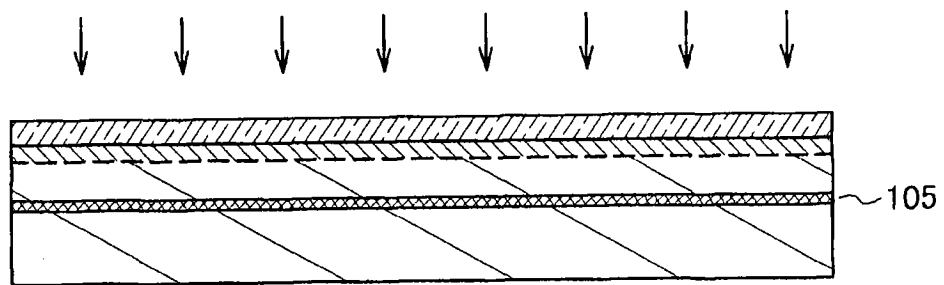


图 12C

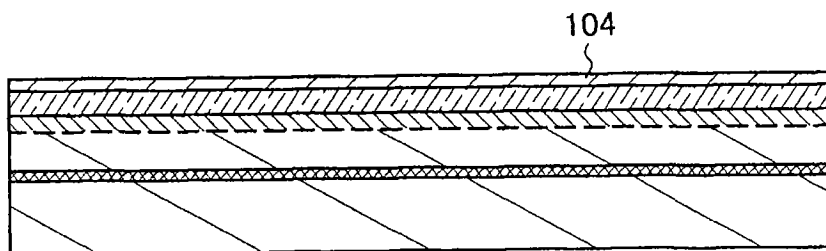
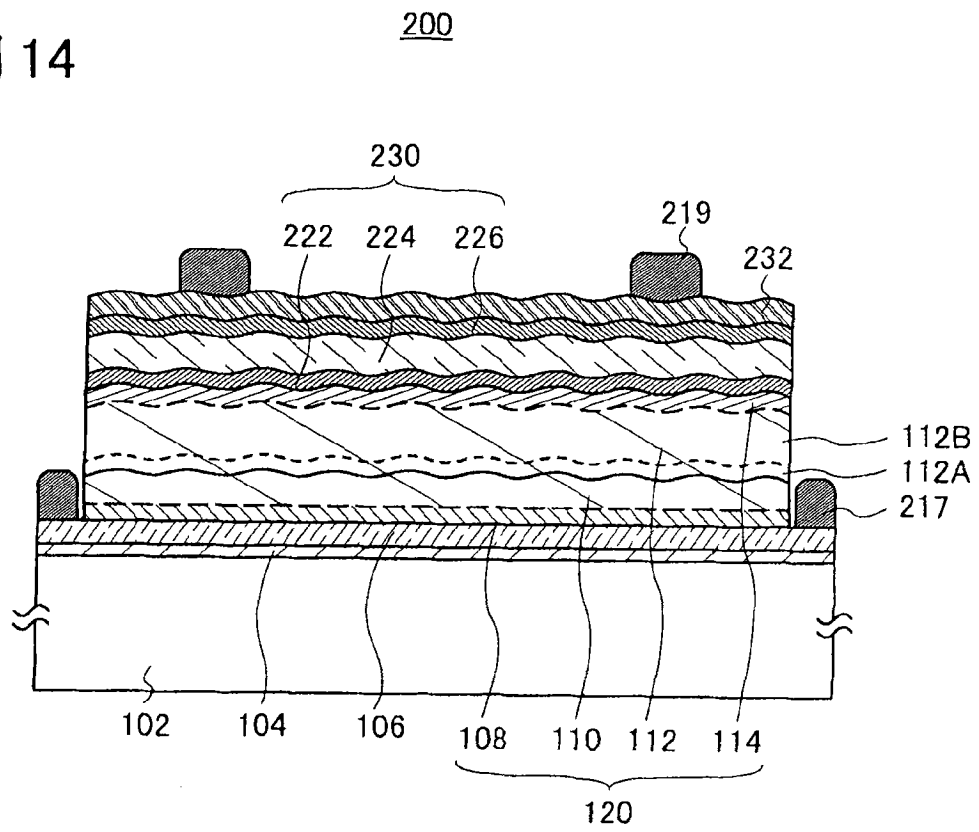


图 12D

图 14



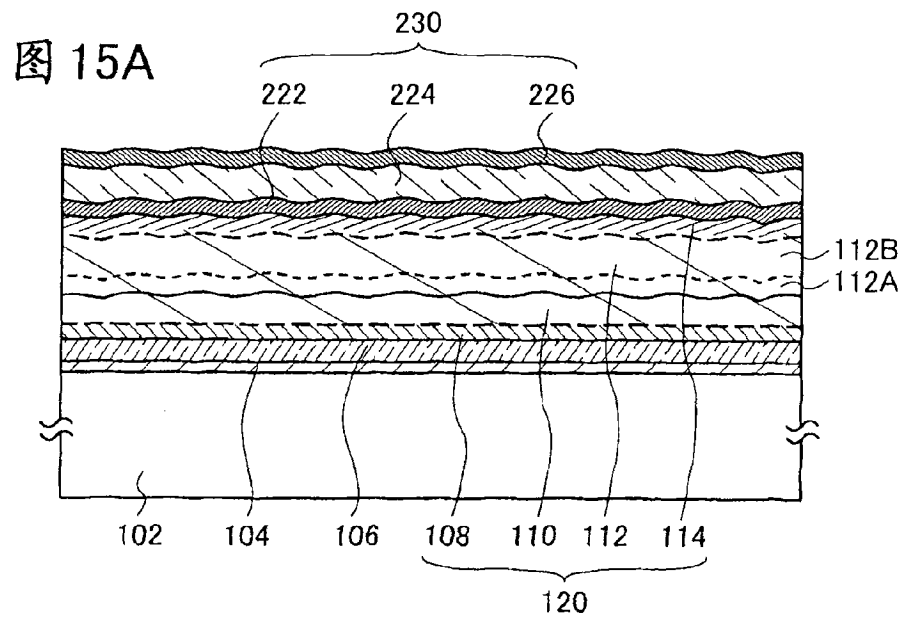
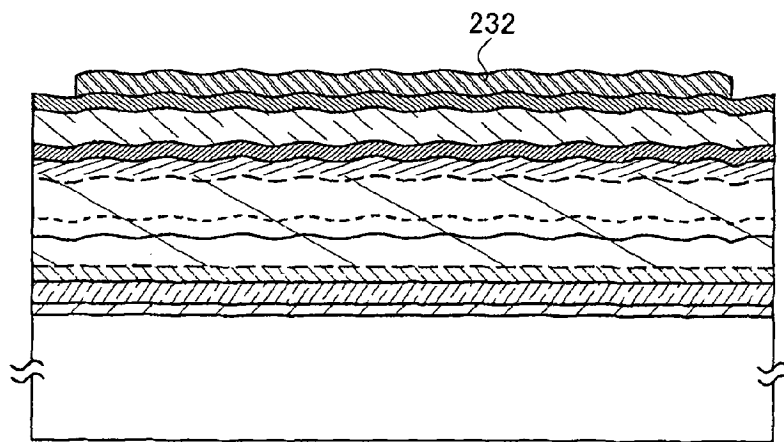


图 15B



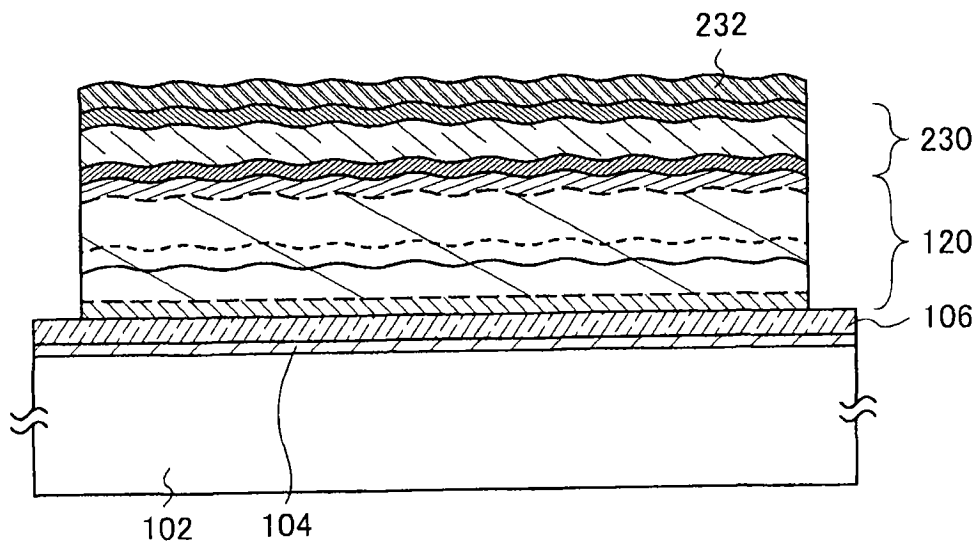


图 16A

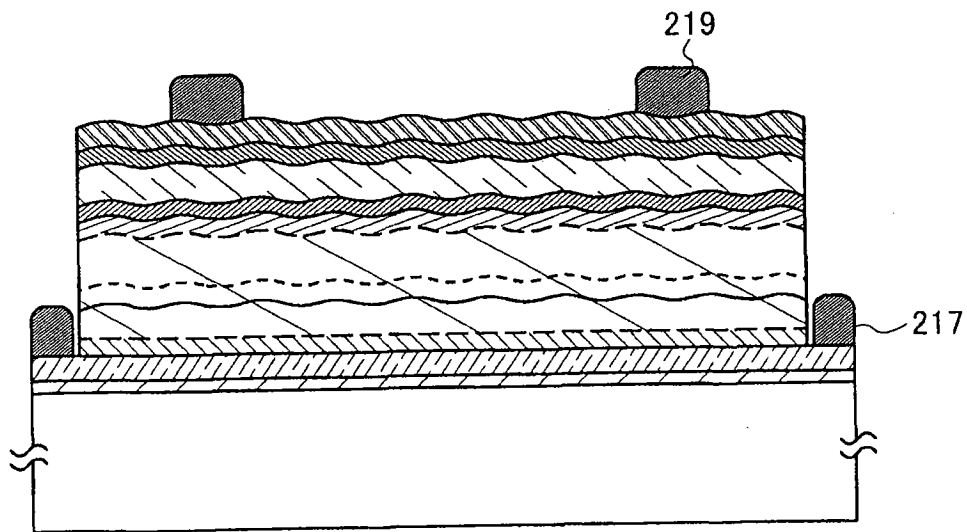


图 16B

图 17A

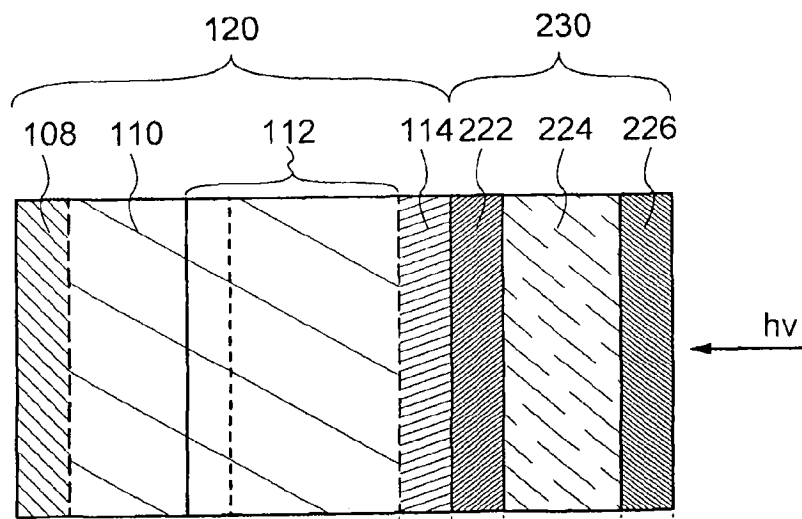
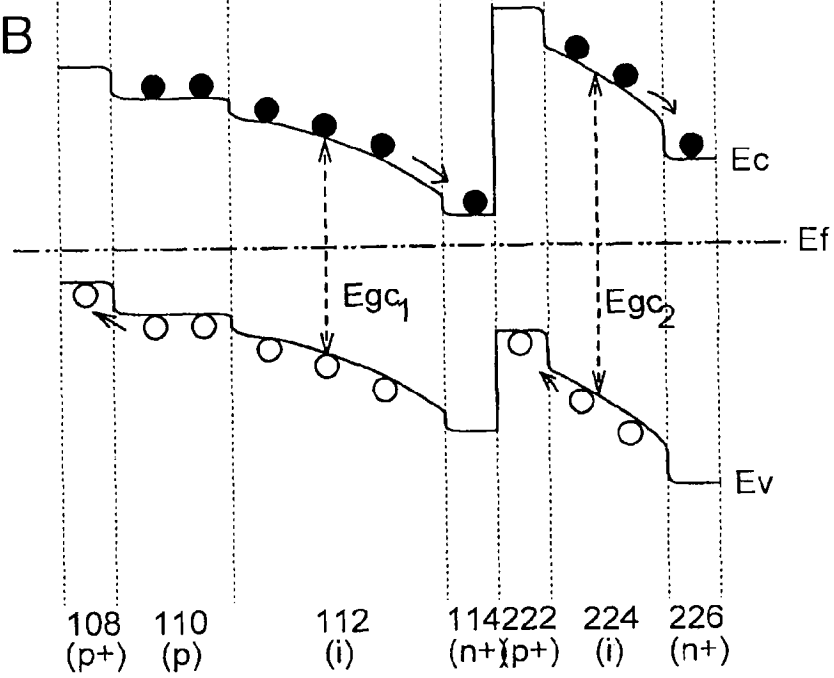


图 17B



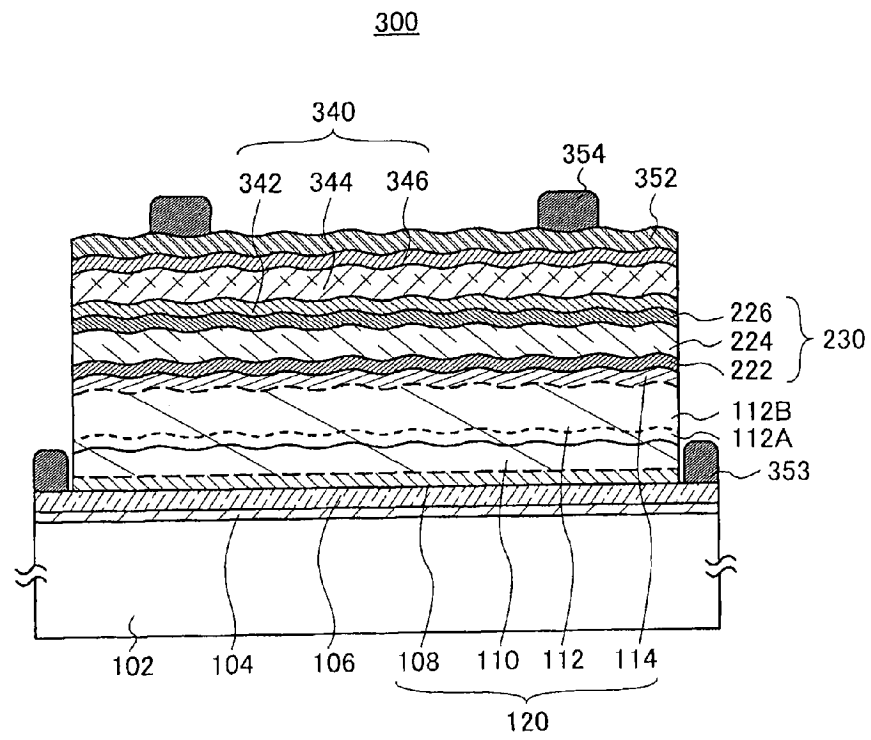


图 18

图 19A

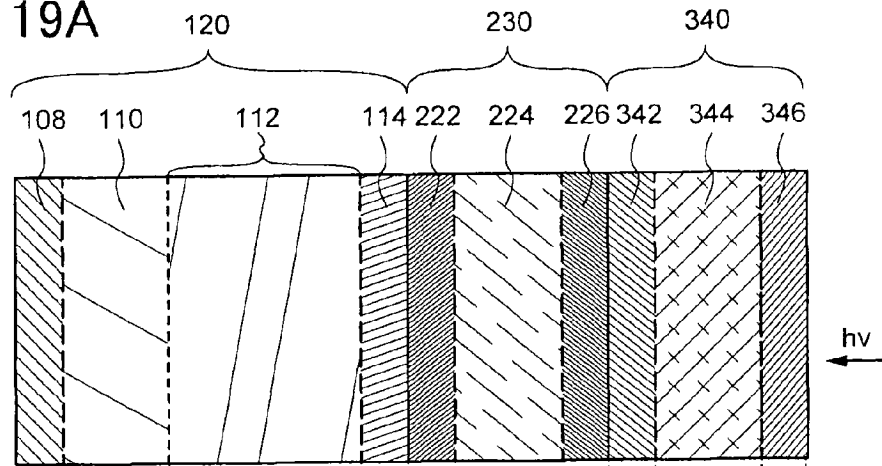
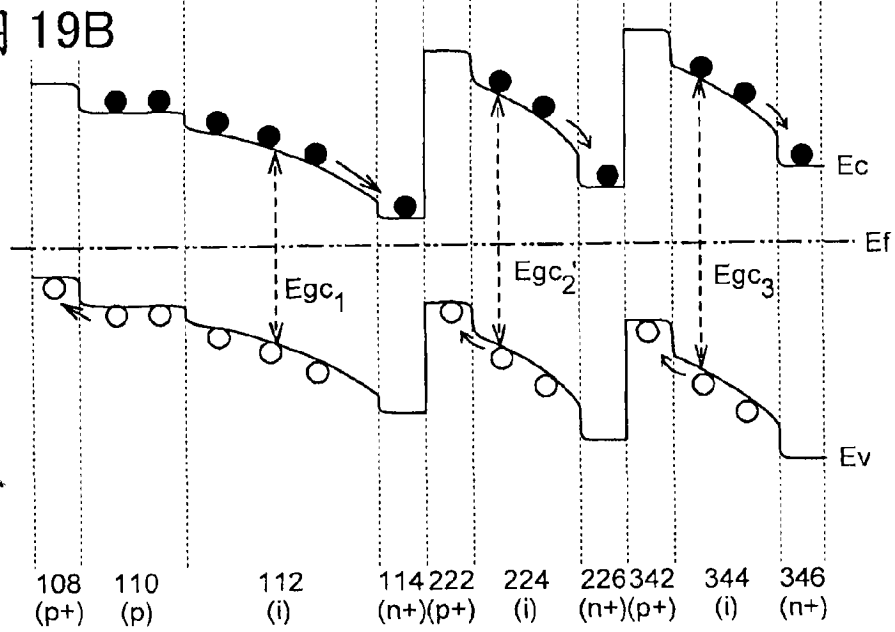


图 19B



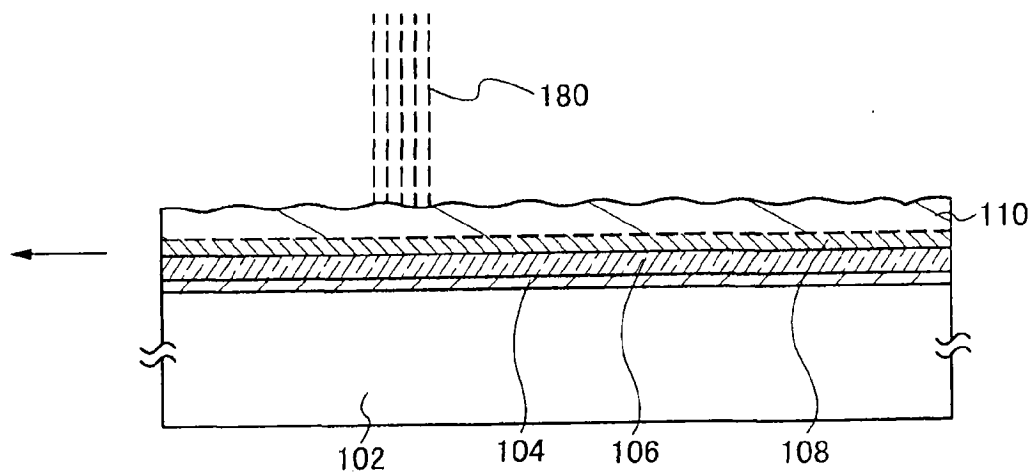


图 20

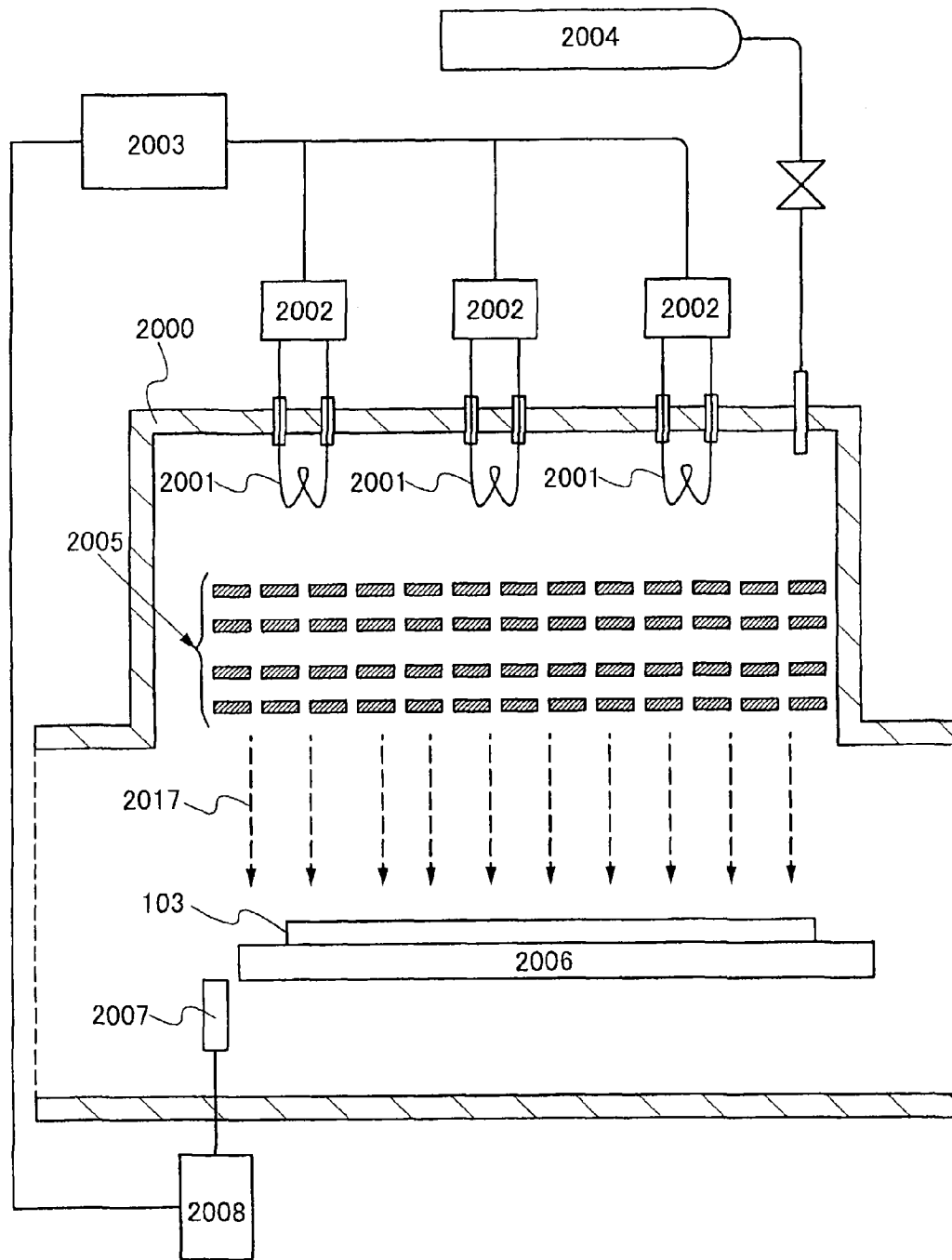


图 21

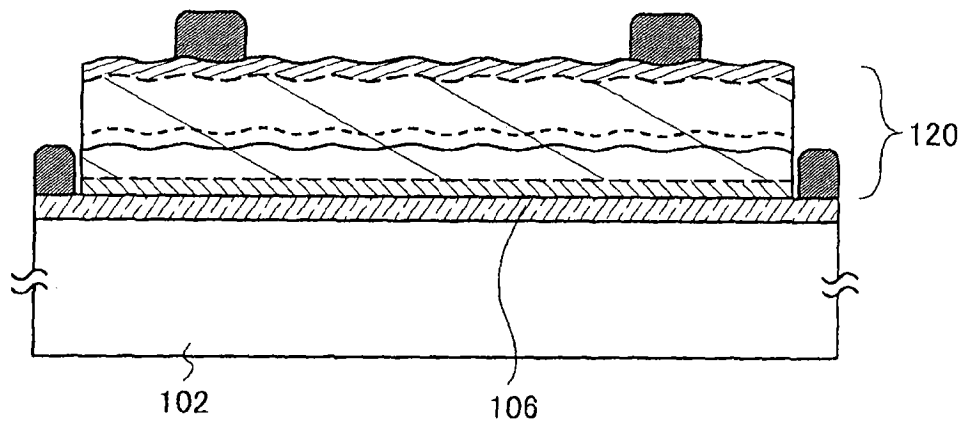


图 22

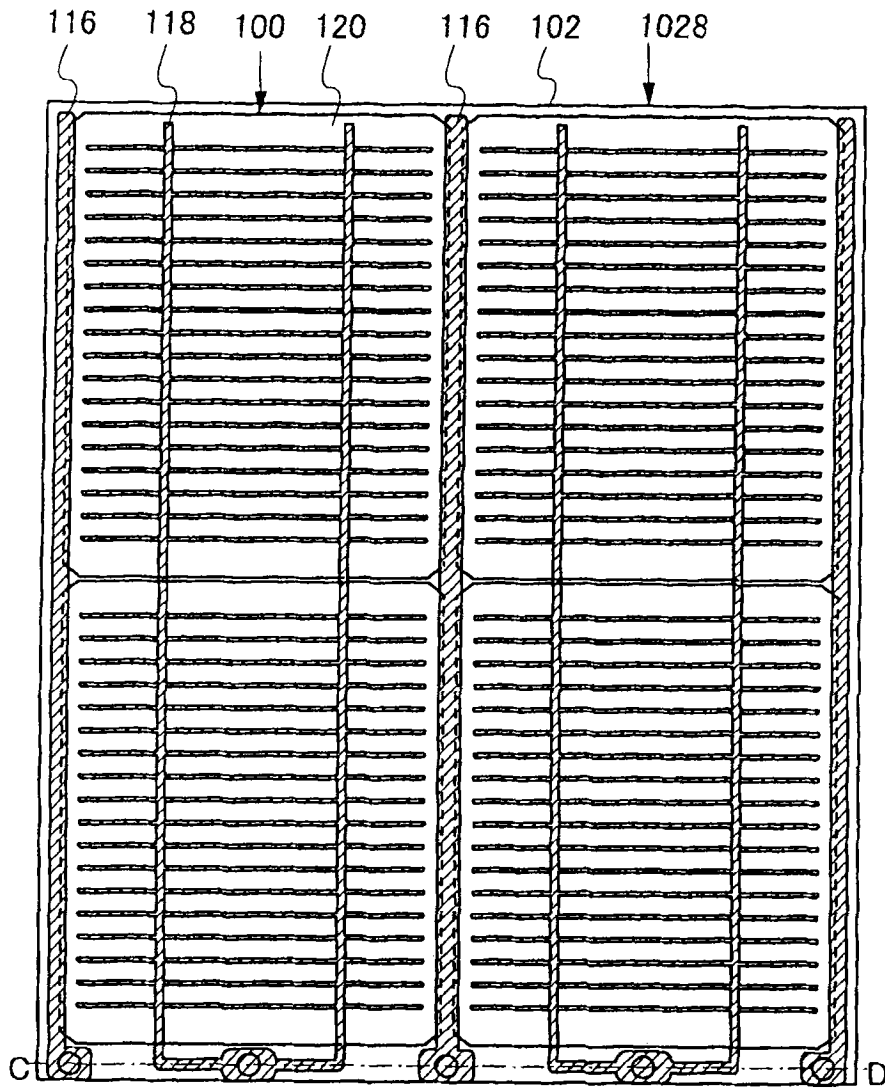


图 23A

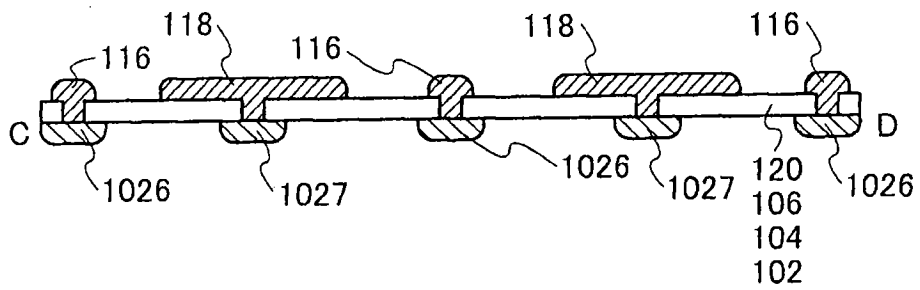
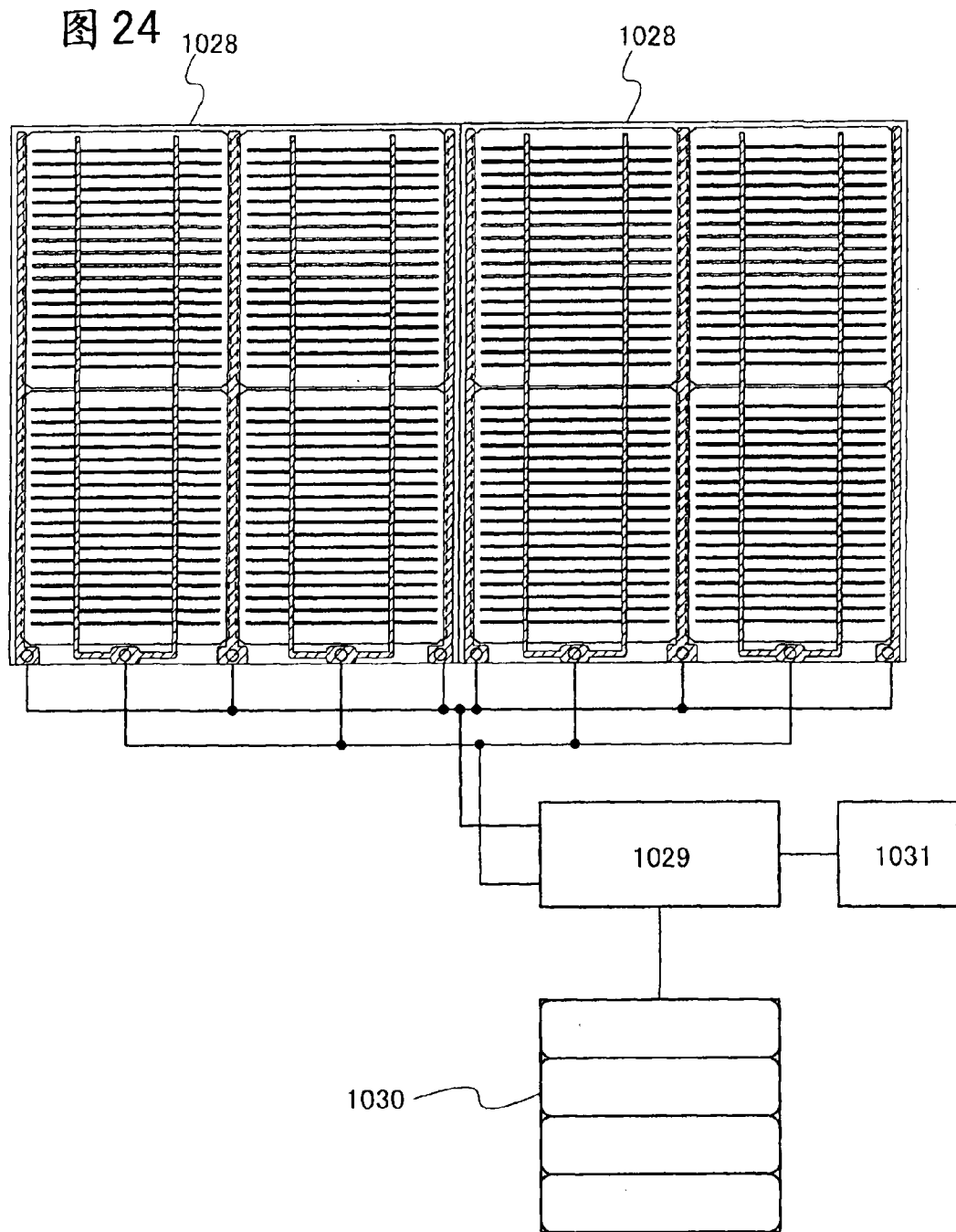


图 23B



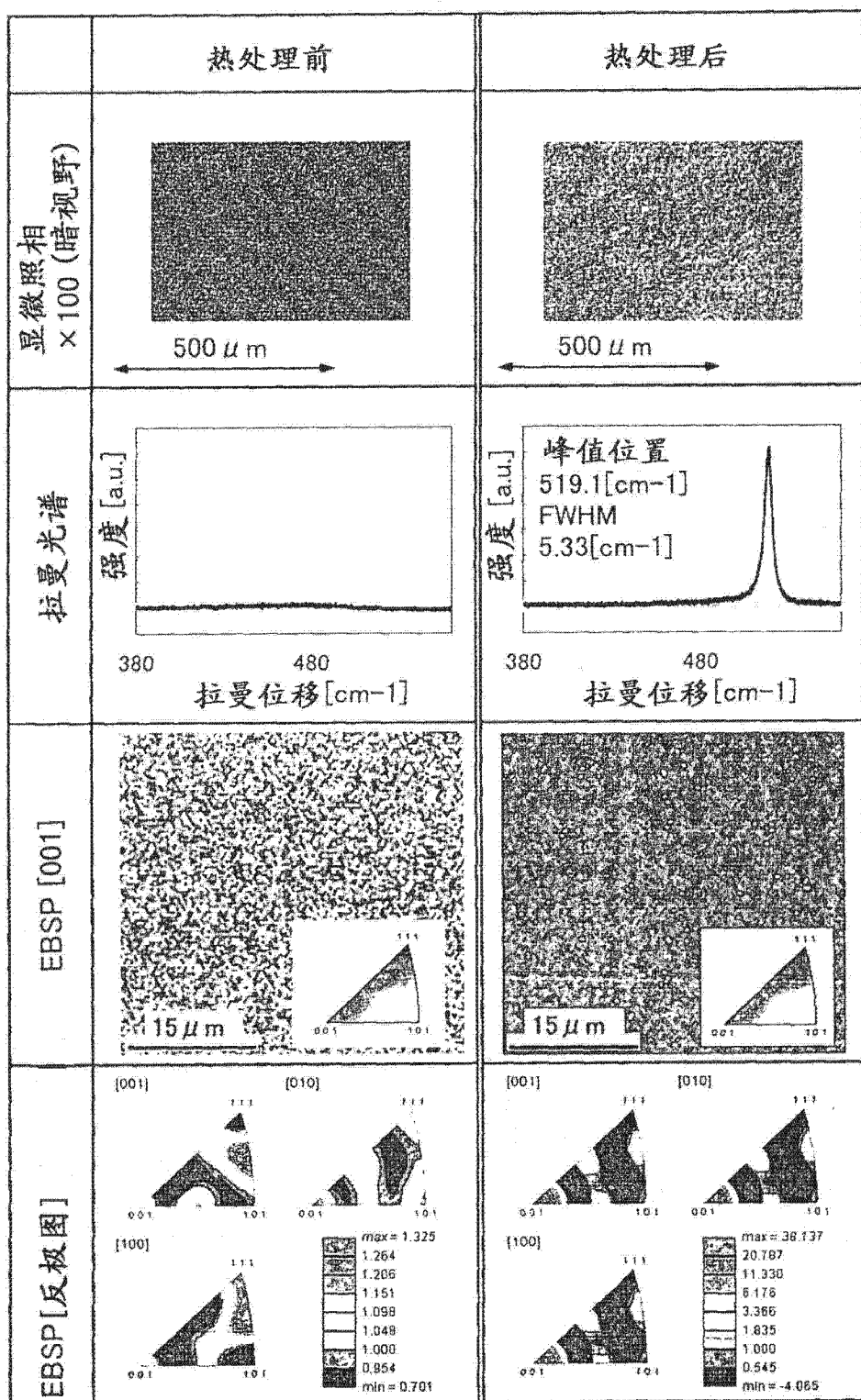


图 25