

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4265875号
(P4265875)

(45) 発行日 平成21年5月20日(2009.5.20)

(24) 登録日 平成21年2月27日(2009.2.27)

(51) Int.Cl.

F I

H O 1 S 5/183 (2006.01)

H O 1 S 5/183

請求項の数 2 (全 11 頁)

(21) 出願番号 特願2001-158785 (P2001-158785)
 (22) 出願日 平成13年5月28日(2001.5.28)
 (65) 公開番号 特開2002-353568 (P2002-353568A)
 (43) 公開日 平成14年12月6日(2002.12.6)
 審査請求日 平成17年3月11日(2005.3.11)

(出願人による申告) 国等の委託研究の成果に係る特許出願(平成13年度通商産業省委託事業「エネルギー使用合理化電子計算技術開発」委託研究、産業活力再生特別措置法第30条の適用を受けるもの)

(73) 特許権者 301005371
 日本オブネクト株式会社
 神奈川県横浜市戸塚区戸塚町2 1 6 番地
 (74) 代理人 110000350
 ポレール特許業務法人
 (74) 代理人 100068504
 弁理士 小川 勝男
 (72) 発明者 近藤 正彦
 東京都国分寺市東恋ヶ窪一丁目2 8 0 番地
 株式会社日立製作所 中央研究所内
 (72) 発明者 北谷 健
 東京都国分寺市東恋ヶ窪一丁目2 8 0 番地
 株式会社日立製作所 中央研究所内

最終頁に続く

(54) 【発明の名称】 面発光半導体レーザの製造方法

(57) 【特許請求の範囲】

【請求項 1】

基板結晶上に光を発生する活性層と前記活性層から発生した光からレーザ光を得るために前記活性層の上下を挟んだ共振器構造をもち、前記基板結晶と垂直に光を発生する面発光半導体レーザの製造方法であって、

前記活性層の上側に第1のスペーサ層を形成し、前記第1のスペーサ層上に電流狭窄層および電流導入層をそれぞれ選択的にエッチング処理により形成する第1の工程と、

前記第1の工程の後に前記第1のスペーサ層上の光透過アパーチャ部にデルタドープを行う第2の工程と、

前記デルタドープされた第1のスペーサ層上に第2のスペーサ層を形成する第3の工程とを有し、

前記光透過アパーチャ部表面を再成長界面とし、前記再成長界面が面発光レーザ内の光定在波の節の位置から1/8波長より近い位置に形成されていることを特徴とする面発光半導体レーザの製造方法。

【請求項 2】

前記電流狭窄層上に前記電流導入層を形成することにより、前記電流狭窄層上であり、かつ、前記電流狭窄層と前記電流導入層との間に空洞を形成することを特徴とする請求項1記載の面発光半導体レーザの製造方法。

【発明の詳細な説明】

【0001】

10

20

【発明の属する技術分野】

本発明は、基板結晶上に光を発生する活性層と前記活性層から発生した光からレーザ光を得るために前記活性層の上下を挟んだ共振器構造をもち、前記基板結晶と垂直に光を発生する面発光半導体レーザの製造方法に関するものである。

【0002】**【従来の技術】**

近年の情報伝送の急速な高速化が求められている。そのため、伝送速度が10Gb/s以上の光通信の開発が行われている。通常、光通信には、半導体レーザ、受光素子及びそれらの駆動回路等を組み込んだ光モジュールが用いられる。

【0003】

上記光モジュールを使用し、伝送速度が10Gb/sを超える光通信システムとしてとして、図9に示すようなシステムが知られている。光モジュール907は、光モジュールを動作させる外部回路908に従って、半導体レーザ901から信号光を送信する。また、相手の光モジュールから送信された光信号を、受光素子駆動回路906で駆動される受光素子905によって受信する。全ての光信号は、光ファイバー909を通して高速で伝送される。

【0004】

半導体レーザ901としては、ガリウムインジウム燐砒素(GaInPAs)系の半導体材料を活性層に用いた端面発光型のレーザが主として用いられている。一般に、GaInPAs系レーザは、素子温度が上昇した時に、しきい値電流が大きく増大するという欠点をもつ。そのため、温度安定用のペルチェ素子904を組み込んだり、半導体レーザ901からの光出力変動をモニター用の受光素子903で常に計測してレーザ駆動回路902にフィードバックするオートパワーコントロール(APC)回路を組み込む必要がある。

【0005】

そのため、光モジュール907を構成する部品数が多く、また、駆動回路が複雑でサイズも大型であり、光モジュール自体のコストの増大を余儀無くされている。

【0006】

それに対して、高速光モジュールに適した光源として、面発光レーザが注目を集めている。面発光レーザは、光を発生する活性層と、活性層の微少領域に電流を注入するための電流狭窄層及び当該活性層を上下に挟むように配置された一組の反射鏡からなる光共振器をもって構成される。面発光レーザは、その共振器長が僅か数 μm であり、端面発光レーザの共振器長(数100 μm)に比べてはるかに短く、活性領域の体積が小さいので高速特性に優れる。さらに、ビーム形状が円形に近く光ファイバとの結合が容易、へき開工程が不要でウエハ単位の素子検査が可能、低しきい値電流でレーザ発振し低消費電力といった低コスト化においても優れた特長をもっている。

【0007】

また、レーザの発振波長に関しても、近年、ガリウムインジウム窒素砒素(GaInNAs)、ガリウム砒素アンチモン(GaAsSb)といったガリウム砒素(GaAs)基板上に形成可能な新しい半導体材料による1.3 μm 帯の面発光レーザの発振が相次いで報告され、長距離、高速伝送が可能なシングルモードファイバーに適合する長波長帯面発光レーザ実用化の期待が非常に高まっている。特に、GaInNAsを活性層に用いた場合には、伝導帯における深いポテンシャル井戸で電子を閉じ込めることができ、温度に対する特性の安定性も大幅に改善できると予測されている。

【0008】

以上の利点により、長波長帯面発光レーザが実現されれば、高性能、かつ、低コストで、LANでの使用に適した光モジュールが可能であると期待されている。

【0009】

面発光レーザの光共振器の長さは著しく短く、レーザ発振を起こすためには上下の反射鏡の反射率を極めて高い値(99.5%以上)に設定することが必要である。反射鏡としては、屈折率の異なる2種類の半導体を1/4波長厚($\lambda/4n$: λ は波長、 n は半導体材料の屈折率)で交互に積み重ねることにより形成した多層膜反射鏡が主として使用されている。

10

20

30

40

50

【0010】

多層膜反射鏡に用いられる2種類の半導体材料には、少ない積層数で高反射率を得るため、両者の屈折率差ができるだけ大きいことが望まれる。また、材料が半導体結晶の場合、格子不整合転位の抑制のため、基板材料と格子整合していることが好まれる。現状では、GaAs/アルミニウム砒素 (AlAs) 系半導体材料、あるいは、二酸化珪素 (SiO_2) / 二酸化チタン (TiO_2) 等の誘電体材料から構成した多層膜反射鏡が主として用いられている。また、電流狭窄層は、素子の低閾電流化のために必須であり、活性層と電流を注入する電極の間に配置され、活性層に注入される電流を微少領域 (以下アパーチャーと記述する。) に限定する役割を果たす。単一横モード化のためには、アパーチャー径を発振波長が850nmで2 - 3 μm 、1300nmで5 - 6 μm と小さくしなければならない。具体的には、素子構造内に導入したAlAs層を横方向から選択的に酸化し酸化アルミニウム (Al_xO_y) 絶縁層に変化させることで中央に残った微小なAlAs領域のみで電流を狭窄する方法が現在主流である。また、バンドギャップの大きい半導体材料や、素子内の導電型とは逆の導電型にドーピングを施した材料を素子内に埋込むことにより電流を狭窄する方法もある。

10

【0011】

一方、10Gb/sを超える高速特性を有する光モジュール実現においては、光源として用いる面発光レーザは、10Gb/sを超える高速特性を達成する必要がある。そのためには、面発光レーザ素子の抵抗 (R) 及び容量 (C) の低減が不可欠である。図5に、抵抗及び容量と、変調特性の関係を示す。面発光レーザ素子の容量は一般的な値として数100 fFであるので、10Gb/sを超える高速変調を達成する為には素子抵抗を少なくとも50 Ω 以下に低減する必要がある。

20

【0012】

面発光レーザには、上述のように、AlAs/GaAs系の半導体多層膜反射鏡が主として用いられている。従来素子では、上部p型のAlAs/GaAs系半導体多層膜反射鏡の上に電極が配置され、その半導体多層膜反射鏡を通して活性層に電流が注入されていた。その際、AlAs/GaAs系半導体の価電子帯のエネルギー差は、有効質量の重い正孔にとってヘテロ界面で大きな抵抗成分になり素子抵抗を増大させる問題があった。その対策として、AlAs/GaAsヘテロ界面に組成を徐々に変化させたAlGaAs半導体層を導入し、かつ、そのAlAs側のみにp型ドーピングを施してヘテロ界面の抵抗成分を低減する等の試みがなされてきた。しかしながら、単一横モードを実現する小径アパーチャーの素子において50 Ω 以下の素子抵抗を達成することは非常に困難である。

30

【0013】

また、抵抗の高い上部半導体多層膜反射鏡を介さず電流を注入する構造の面発光レーザも検討されている。一例として、本願発明者等が開発した特開平11-204875号公報に記載の面発光レーザの素子構造図を図6示す。ここで、601はn電極、602はn-GaAs基板、603は下部多層膜反射鏡、604は第1 GaAsスペーサー層、605はノンドープGaInNAs活性層、606は第2 GaAsスペーサー層、607は電流狭窄層、608はp-電流導入層、609は第3 p-GaAsスペーサー層、610はp電極、611は上部多層膜反射鏡である。

【0014】

p電極610から注入された電流は、第3スペーサー層609から電流導入層608を通して、電流狭窄層607で限定されたアパーチャーに導かれ、活性層605に導入される。即ち、上部多層膜反射鏡611を介さないのので、素子抵抗が低減される。さらに本構造においては、 $p=1 \times 10^{20} \text{ cm}^{-3}$ 程度にドーピング濃度を高くした電流導入層608を導入し、電極とアパーチャー間の抵抗成分の低減が実現されている。従って、本構造では、単一横モードを実現する小径アパーチャーの素子においては50 Ω 以下の素子抵抗を達成することができる。

40

【0015】

【発明が解決しようとする課題】

しかし、図6に示す面発光レーザを実際に多ロット作製したところ、抵抗値が20 Ω 程度で非常に特性が良い素子も得られるが、ロット間で特性の再現性が悪いと言う問題が生じた。特に抵抗値が異常に大きく電気的特性が悪い物が発生した。本願発明者等がその原因を

50

追求したところ、アパーチャーの一部となる第3 GaAsスペーサー層609と第2 GaAsスペーサー層606の接合面に問題がある事が判明した。その接合面は、電流狭窄層607及び電流導入層608を選択的にエッチングして取り除いた後に第3スペーサー層609を再成長することにより形成される再成長界面であり、再成長工程の不具合により特性が劣化する。

【0016】

具体的には、再成長前に行う微量エッチングの再現性が悪く界面の結晶性が十分でない場合がある。他方、微量エッチング工程を省くと、電流狭窄層607及び電流導入層608を選択的にエッチングして取り除く工程で何らかの理由で界面にSiが付着し、その界面がn型の導電型になりその後p型の第3スペーサー層609を再成長してもp-n接合及びそれに因る空乏層が形成され大きな抵抗成分となる。

10

【0017】

本発明の第1の目的は、電極間に再成長界面をもつ半導体素子の上記再成長界面に生じる不純物の影響を低減した半導体レーザを実現することである。

【0018】

本発明の第2の目的は、電極間に再成長界面をもつ面発光レーザにおける電極間の抵抗を低減すると同時に多ロット作成時に特性の揃った高速かつ高性能な面発光半導体レーザ及びその面発光半導体レーザを用いた、構成が簡易で、経済的（低コストな）光モジュール及び光通信システムを提供することである。

【0019】

【課題を解決するための手段】

20

上記目的を達成するため、本発明の面発光半導体レーザは、電極間に再成長工程で構成された複数の半導体層をもつ面発光半導体レーザにおいて、再成長界面又はその直近の面が高濃度のドーパントをもつ薄膜で形成される。より具体的な本願発明の面発光半導体レーザの製造方法は、次の通りである。

即ち、基板結晶上に光を発生する活性層と前記活性層から発生した光からレーザ光を得るために前記活性層の上下を挟んだ共振器構造をもち、前記基板結晶と垂直に光を発生する面発光半導体レーザの製造方法であって、前記活性層の上側に第1のスペーサ層を形成し、前記第1のスペーサ層上に電流狭窄層および電流導入層をそれぞれ選択的にエッチング処理により形成する第1の工程と、前記第1の工程の後に前記第1のスペーサ層上の光透過アパーチャ部にデルタドープを行い第2の工程と、前記デルタドープされた第1のスペーサ層上に第2のスペーサ層を形成する第3の工程とを有し、前記光透過アパーチャ部表面を再成長界面とし、前記再成長界面が面発光レーザ内の光定在波の節の位置から1/8波長より近い位置に形成されている面発光半導体レーザの製造方法である。

30

更に、本発明において、前記電流狭窄層上に前記電流導入層を形成することにより、前記電流狭窄層上であり、かつ、前記電流狭窄層と前記電流導入層との間に空洞を形成することは有用である。

【0020】

前記ドーパントとしては、拡散定数の小さいものが適しており、カーボンが最適である。界面から10nm以内の位置へのデルタドーピングはトンネル効果によりキャリアが界面へ移動するので実質的に再成長界面へのデルタドープと同じになる。また、デルタドーピングの層厚は、作製誤差を考慮し10nm以下である。

40

【0021】

本発明によれば、前記再成長界面又はその直近の面が高濃度のドーパントをもつ半導体レーザでは、p型ドーパントをデルタドープする事で、図6で説明したn型ドーパントのSiを補償して、p-n接合及びそれに因る空乏層の抵抗成分を解消できる。すなわち界面に付着し汚染した物質はSiであったが、p型のドーパントとなる物質が付着した場合n型ドーパントをデルタドープすることで補償できる。また、再成長工程は面発光レーザ以外の半導体素子でも広く使用されている。汚染付着物を電氣的に補償する再成長界面へのデルタドープは界面及び素子特性を改善のするため有効である。

【0022】

50

また、本発明の面発光半導体レーザの好ましい実施形態では、上記面発光半導体レーザにおいて、前記再成長界面が、光定在波の節の位置近傍（望ましくは節の位置から1/8波長より近い位置）に形成される。

【0023】

光定在波の腹及び節の位置は、共振器内の物質の屈折率を考慮した反射鏡からの距離と発振波長で一様に決まる。共振器間の距離は、正確に1/2波長厚の整数倍になっており、1/2波長厚毎に腹が存在する。一般に、活性層は最大利得を得るために光定在波の腹の位置に置かれる（但し、活性層の位置が定在波の腹の位置を決定する訳ではない）。その場合、光定在波の節は活性層から1/4, 3/4, 5/4波長厚の位置に存在する。図7に示すように、再成長界面の位置を光定在波の節に形成すると、節の位置では光が存在しないので再成長界面は吸収及び散乱の要因にならない。また、界面の位置により光の損失がどの様に影響されるか見積もった。光吸収体になるCデルタドープを施した界面を1つ有するAlAs/GaAs多層膜反射鏡（25周期）の反射スペクトルのシミュレーション結果を、図8に示す。100%と反射率の差が、光の損失を示す。界面が節に位置するばあいの損失は0.04%で、Cデルタドープした界面が存在しない場合と全く同一である。

【0024】

一方、界面が腹に位置する場合、損失は0.17%と4倍以上になった。一般に、光密度の大きい面発光レーザでは、損失の増加は素子の光特性に大きく影響する。従って、4倍の損失増は、単に効率が1/4に悪化するだけではなく、発振動作自体を阻止する場合もありえる。上記シミュレーションでは、定量化を簡単に行う為に界面の光損失要因としてCデルタドープ界面を取り扱ったが、再成長界面の場合も全く同様である。また、界面は正確に節の位置で無くとも、節から±1/8波長厚より近くにある場合面発光半導体レーザの特性に改善効果がある。

【0025】

前記ドーパントをもつ薄膜又は前記再成長界面が光定在波の節の位置近傍に形成される場合には、半導体レーザの静特性と輝度特性を同時に改善する効果をもつ。

【0026】

【発明の実施の形態】

以下に説明する実施例の面発光レーザはp接合界面を有しているが、再成長界面の位置を光定在波の節に合わせることで再成長界面による光損失を解消させる手段は、界面の伝導型によらない。

<実施例1>

図1は本発明による面発光レーザの一実施例の構造を示す断面図である。

基板結晶101上に光を発生する活性層104と活性層104から発生した光からレーザ光を得る為に活性層104の上下を反射鏡102及び110で挟んだ共振器構造を有し、かつ活性層104と反射鏡の1つ110との間に第2のスペーサ層105と、スペーサ層105上に再成長工程によって形成された第3のスペーサ層109の半導体層を有し、基板結晶と垂直に光を出射する面発光レーザである。

【0027】

再成長界面108は、光定在波の節の位置から1/8波長より近い位置に形成される。本実施例の発光波長は1.3μmである。以下具体的構成及び製造方法を示す。

【0028】

図1において、101はn型GaAs基板（ $n=1 \times 10^{18} \text{ cm}^{-3}$ 、 $d=300 \mu\text{m}$ ）、102はn型GaAs/AlAs半導体多層膜反射鏡（ $n=1 \times 10^{18} \text{ cm}^{-3}$ ）、103はnドープ第1GaAsスペーサ層（ $n=1 \times 10^{18} \text{ cm}^{-3}$ 、 $d=1/2$ 波長厚）、104はノンドープGaInNAs/GaAs歪量子井戸活性層、105はpドープ第2GaAsスペーサ層（ $p=1 \times 10^{17} \text{ cm}^{-3}$ 、 $d=1/4$ 波長厚）、106はGaAs基板と格子整合するn型Ga(0.5)In(0.5)P電流狭窄層（ $n=1 \times 10^{18} \text{ cm}^{-3}$ 、 $d=50 \text{ nm}$ ）、107はp型GaAs電流導入層（ $p=1 \times 10^{20} \text{ cm}^{-3}$ 、 $d=1/2$ 波長厚）、108は再成長界面、109はp型第3GaAsスペーサ層（ $p=1 \times 10^{18} \text{ cm}^{-3}$ 、 $d=3/4$ 波長厚）、110はノンドープGaAs/AlInP半導体多層膜反射鏡、111はp側電極、112はn側電極である。

【 0 0 2 9 】

下部半導体多層膜反射鏡102は、1/4波長厚の高屈折率のGaAs層と1/4波長厚の低屈折率のAlAs層を交互に積層した。反射率を99.5%以上にする為に反射鏡層の積層数を25対とした。活性層104には、7nm厚のGaInNAs井戸層1層を10nm厚のGaAs障壁層で挟んだ実効的に0.95eV(波長:1.3 μ m)のバンドギャップを持つ歪量子井戸層を用いた。第1スペーサ層103及び第2スペーサ層105の厚みは、正確には活性層104の厚みの半分をそれぞれ差し引いた。その結果、共振器長は正確に1.5波長厚となった。

【 0 0 3 0 】

半導体層102-107は、ガスソース分子線エピタキシー装置を用いて 1×10^{-7} Torrの高真空中で連続して結晶成長させた。III族の原料には金属のアルミニウム、ガリウム及びインジウムを、V族の原料には金属砒素、フォスフィン及びプラズマで励起した窒素を用いた。ドーパントの原料には、Si及びCBr₄を用いた。ウエハーを取り出しホトリソグラフ工程により図1に示すように、p型GaAs電流導入層107、電流狭窄層106を硫酸系エッチング液及び塩酸系エッチング液により順次選択的にエッチングし、直径5 μ mのアパーチャーを形成した。ウエハーを結晶成長装置に戻し、砒素と共にCBr₄のビームを照射し再成長界面に $p=1 \times 10^{12} \text{ cm}^{-2}$ の密度でCデルタドープを施した。

【 0 0 3 1 】

その後、第3 GaAsスペーサ層109を再成長した。再成長界面は、上部反射鏡の下面から3/4波長厚の位置にあるので光定在波の節にある。また、電流狭窄層106を選択エッチングする際に、エッチング時間を制御することで空洞113を作製した。再成長時に、空洞113の上部のp型GaAs電流導入層107が変形し、空洞113がテーパ状になる。その為、アパーチャーと空洞113が接する部分での光損失が減少し素子の光学特性が改善された。アパーチャー内部のGaAsと外側の空洞部の真空は屈折率差が大きいので、単一の横モード発振が容易に得られる。

【 0 0 3 2 】

引き続いて上部半導体多層膜反射鏡110を成長した。上部半導体多層膜反射鏡110は、1/4波長厚のGaAs層と1/4波長厚のGaAs基板と格子整合するAl(0.5)In(0.5)P層を交互に積層した。反射率を99.5%以上にする為に反射鏡層の積層数を25対とした。次に、上部多層膜反射鏡110の外側を第2 GaAsスペーサ層109に達するまでドライエッチングした。その後、内径7 μ m外径15 μ mのリング状p側電極111及びn側電極112を形成した。最後に、リング状p側電極111の外側をエッチングし素子分離を行った。

【 0 0 3 3 】

本面発光レーザに電流を注入したところ、閾電流100 μ Aでレーザ発振した。レーザ光は誘電体多層膜反射鏡側から出射され、室温において発振波長は1.3 μ mであった。本面発光レーザは、10万時間以上の長い素子寿命を有した。また、複数のロット間での歩留まりも70%以上と高かった。上記性能は、長波長帯面発光レーザとしては非常に優れている。尚、活性層としてGaAsSbなどの材料を用いても1.3 μ m帯の面発光レーザ素子を作製することができる。

< 実施例 2 >

図2は本発明による面発光レーザの他の実施例の構造を示す断面図である。

基板結晶201上に光を発生する活性層204と前記活性層から発生した光からレーザ光を得る為に活性層204の上下を反射鏡202及び210で挟んだ共振器構造を有し、かつ活性層204と反射鏡の1つ210との間に第2のスペーサ層205と、スペーサ層205上に再成長工程によって形成された第3のスペーサ層209の半導体層を有し、基板結晶と垂直に光を出射する面発光レーザである。

【 0 0 3 4 】

再成長界面208は、光定在波の節の位置から1/8波長より近い位置に形成される。本実施例の発光波長は0.98 μ mである。以下具体的構成及び製造方法を示す。201はn型GaAs基板($n=1 \times 10^{18} \text{ cm}^{-3}$ 、 $d=100 \mu\text{m}$)、202はn型GaAs/AlAs半導体多層膜反射鏡($n=1 \times 10^{18} \text{ cm}^{-3}$)、203はnドーパ第1 GaAsスペーサ層($n=1 \times 10^{17} \text{ cm}^{-3}$ 、 $d=1/2$ 波長厚)

10

20

30

40

50

、204はノンドープGaInAs/GaAs歪量子井戸活性層、205はpドープ第2 GaAsスペーサ層($p=1 \times 10^{17} \text{ cm}^{-3}$ 、 $d=3/4$ 波長厚)、206はGaAs基板と格子整合するAl(0.5)In(0.5)Pを選択酸化させたAlInO_x電流狭窄層($d=100 \text{ nm}$)、207はp型GaAs電流導入層($p=1 \times 10^{20} \text{ cm}^{-3}$ 、 $d=1/2$ 波長厚)、208は再成長界面、209はp型第3 GaAsスペーサ層($p=1 \times 10^{18} \text{ cm}^{-3}$ 、 $d=3/4$ 波長厚)、210はSiO₂/TiO₂誘電体多層膜反射鏡、211はp側電極、212はn側電極である。半導体多層膜反射鏡202は、半導体中で1/4波長厚の高屈折率のGaAs層と半導体中で1/4波長厚の低屈折率のAlAs層を交互に積層した。反射率を99.5%以上にする為に反射鏡層の積層数を25対とした。活性層204には、3層の7nm厚GaInAs井戸層を10nm厚のGaAs障壁層で隔てて実効的に1.27 eV(波長:0.98 μm)のバンドギャップを持つ歪量子井戸層を用いた。第1スペーサ層203及び第2スペーサ層205の厚みは、正確には活性層204の厚みの半分をそれぞれ差し引いた。その結果、共振器長は正確に2波長厚となった。

10

【0035】

半導体層202-207は、有機金属気相エピタキシー装置を用いて50Torrの真空中で連続して結晶成長させた。III族の原料には金属のトリメチルアルミニウム、トリメチルガリウム及びトリメチルインジウムを、V族の原料にはジメチルヒドラジン、フォスフィン及びアルシンを用いた。ドーパントの原料には、ジシラン、及びジメチル亜鉛を用いた。ウエハーを取り出しホトリソグラフ工程により図2に示すようにp型GaAs電流導入層207及び電流狭窄層206となるAlInP層を硫酸系エッチング液及び塩酸系エッチング液により順次選択的にエッチングし、直径3 μmのアパーチャーを形成した。

【0036】

20

ウエハーをエピタキシー装置に戻し、第3 GaAsスペーサ層209を再成長した。第3 GaAsスペーサ層209の再成長界面208に接する最初の10nmに $p=1 \times 10^{20} \text{ cm}^{-3}$ の高ドーブを施して実効的にデルタドーブをなした。再成長界面208は、上部反射鏡の下面から3/4波長厚の位置にあるので光定在波の節にある。

【0037】

次にリング状p側電極211が形成される部分の外側を第1 GaAsスペーサ層205途中までエッチングし素子分離を行った。その後、高温の水蒸気中でAlInPを外周部分から選択酸化させてAlInO_x電流狭窄層206を作製した。アパーチャー部分にはAlInPが存在しないのでAlInPの選択酸化はアパーチャー部分で確実に停止し、アパーチャーの径は高精度に制御できた。

【0038】

30

次に、リフトオフ法により内径10 μm外径15 μmのリング状p側電極211を形成した。その後、スッパタ蒸着法により誘電体多層膜反射鏡210を形成した。誘電体多層膜反射鏡210は、誘電体中で1/4波長厚さの高屈折率TiO₂層と誘電体中で1/4波長厚さの低屈折率SiO₂層を交互に積層して作製した。反射率を99%以上にする為に積層数を7対とした。その後、図1に示すようにCl系反応性イオンビームエッチングにより誘電体多層膜反射鏡10の外側をエッチングし、p側電極11を露出させた。最後に、n側電極12を形成した。

【0039】

次に、リフトオフ法により内径10 μm外径15 μmのリング状p側電極211を形成した。その後、スッパタ蒸着法により誘電体多層膜反射鏡210を形成した。誘電体多層膜反射鏡210は、誘電体中で1/4波長厚さの高屈折率TiO₂層と誘電体中で1/4波長厚さの低屈折率SiO₂層を交互に積層して作製した。反射率を99%以上にする為に積層数を7対とした。その後、図2に示すようにCl系反応性イオンビームエッチングにより誘電体多層膜反射鏡210の外側をエッチングし、p側電極211を露出させた。最後に、n側電極212を形成した。

40

【0040】

本発明による面発光レーザ301は、素子抵抗が低いこと素子自体の発熱が小さく、温度変動が小さい。それに加えて、面発光レーザ自体のしきい値電流値が小さいことも相まって、使用時のしきい値電流値の変化が非常に小さくなる。それにより、小型かつ単純な回路で素子を駆動することが可能となる。よって、図4に示した従来の高速光モジュールで必要であったペルチェ素子や、APC回路が不要となる。それにより、部品点数が大幅に少なくでき、また、駆動回路のサイズが小さくできる。よって、光モジュール自体のサイズも

50

小型化し、大幅な低コスト化を実現できる。また、素子作製時の歩留まりが高いことも、低コスト化に有効である。さらに、本光モジュールは、面発光レーザの抵抗が低く、素子自体の発熱が小さいことから、活性層の劣下が生じにくいので、従来の光モジュールと比較してより長時間に渡って安定な特性を提供することができる。以上の効果は、既に述べたように、活性層における深いポテンシャル井戸で電子を閉じ込めることができる温度特性に優れた活性層材料、一例としてGaInNAs等を用いた面発光レーザにおいては、さらに顕著となる。

<実施例 4>

図4は本発明による半導体レーザの更に他の実施例の構造を示す断面図である。本半導体レーザは横型発光の分布帰還形発光レーザである。(a)は光ビーム方向に垂直な断面図、(b)は(a)の光軸方向の断面図である。

p-GaAs基板401上に、p-AlGaAsクラッド層402、回折格子403、p-AlGaAsガイド層404、GaAsSb無歪活性層405、n-AlGaAsクラッド層407が順次積層され、メサストライプを形成する。メサストライプの側面は、p-AlGaAs埋込層412、n-AlGaAs埋込層413、p-AlGaAs埋込層414が埋め込まれている。さらに、クラッド層及び埋込層上にn-AlGaAs平坦化層415、n-GaAsギャップ層408、SiO₂電流狭窄層406が化積層され、n-電極411が形成されている。また、p-GaAs基板の下側にp-電極412が形成されている。上記構成は従来知られているものと同じであるが、本実施例では、回折格子上の再成長層であるp-AlGaAsガイド層の成長直前に行うカーボンデルタドーピングによってドーパントを含む層が形成され、回折格子形成時に生じた不純物による悪影響を軽減し、電極411,412間の抵抗を小さくする。

【0041】

【発明の効果】

本発明によれば、再成長工程を経て作製される半導体光レーザにおいて、再成長界面の汚染付着物を電氣的に補償するデルタドーピングを行うことにより、素子抵抗が十分に低く超高速動作が可能な半導体レーザを再現性よく作製できる。したがって、半導体レーザを光源として用いる高速光モジュールの高性能化、低コスト化が図れる。更に半導体レーザが面発光レーザである場合、デルタドーピングによるドーパントのある再成長界面の位置を光定在波の節に合わせることで再成長界面がレーザ光の吸収又は散乱要因とならない様にする事で、高速動作をすると共に、半導体レーザの発光特性を改善できる。

【図面の簡単な説明】

【図1】 本発明による面発光半導体レーザ素子の一実施例の断面図。

【図2】 本発明による面発光半導体レーザ素子の他の実施例の断面図。

【図3】 本発明の半導体レーザを用いた光通信システムの構成図。

【図4】 本発明による面発光半導体レーザ素子の他の実施例の断面図。

【図5】 抵抗及び容量と、変調特性の関係を示す図。

【図6】 従来の面発光レーザ素子の断面図。

【図7】 再成長界面の位置を光定在波の節に合わせることで再成長界面がレーザ光の吸収又は散乱要因とならない事を説明する図。

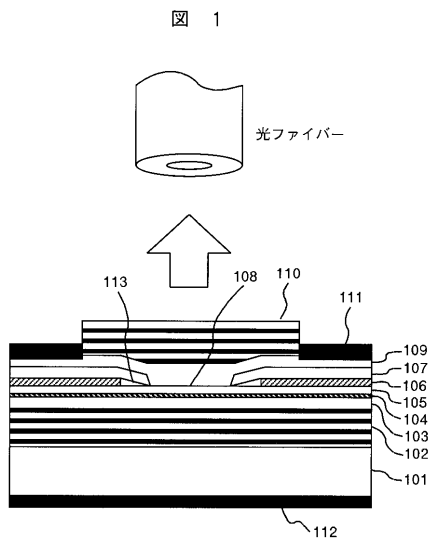
【図8】 界面の位置により光の損失の影響を説明する特性図。

【図9】 従来の半導体レーザを用いた光通信システムの構成図。

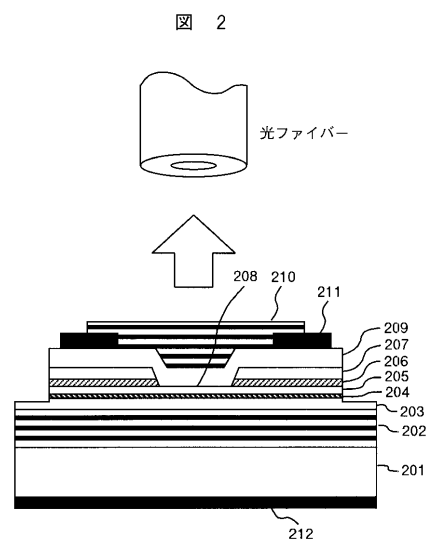
【符号の説明】

101 - 半導体基板、102 - 下部多層膜反射鏡、103 - 第1スペーサー層、
104 - 活性層、105 - 第2スペーサー層、106 - 電流狭窄層、107 - 電流導入層、
108 - 再成長界面、109 - 第3スペーサー層、110 - 上部多層膜反射鏡、
111 - p側電極、112 - n側電極、113 - 空洞。

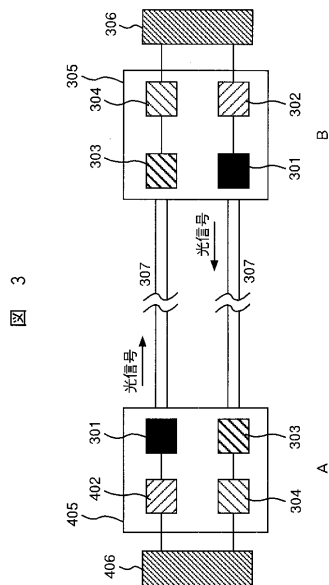
【図 1】



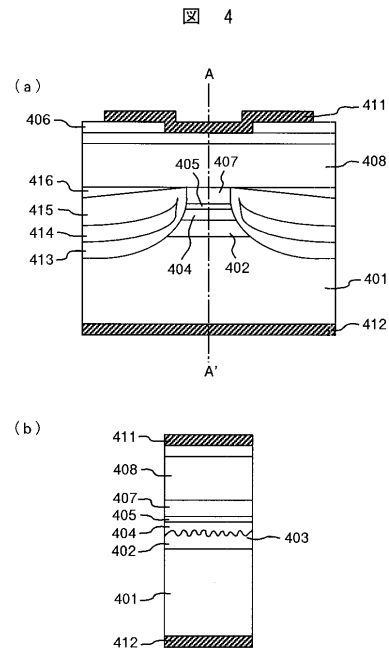
【図 2】



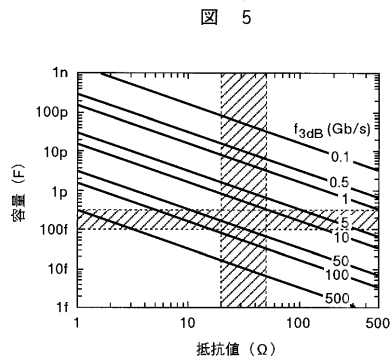
【図 3】



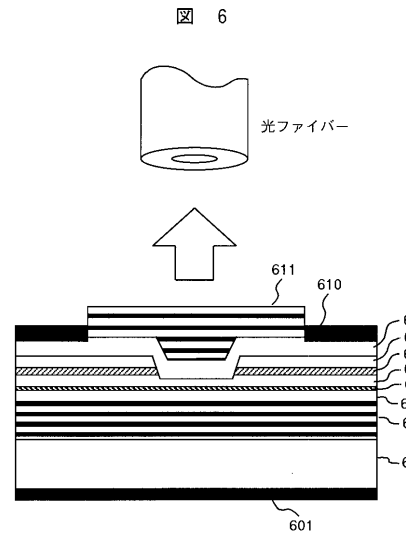
【図 4】



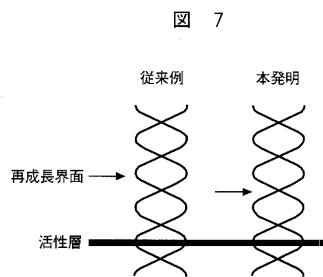
【図 5】



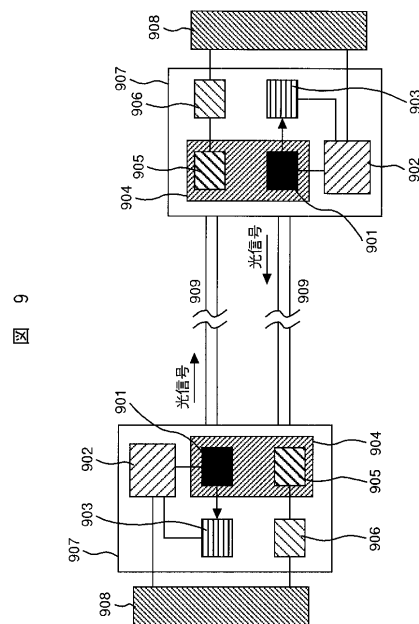
【図 6】



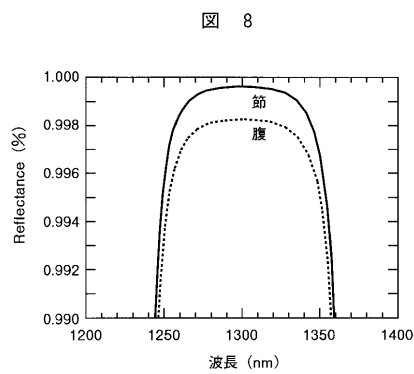
【図 7】



【図 9】



【図 8】



フロントページの続き

(72)発明者 工藤 真

東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所 中央研究所内

審査官 道祖土 新吾

(56)参考文献 特開平 1 1 - 2 0 4 8 7 5 (J P , A)

特開平 0 8 - 0 8 8 3 2 7 (J P , A)

特開平 1 1 - 1 1 2 0 8 4 (J P , A)

特開平 0 8 - 2 0 4 2 8 1 (J P , A)

特開昭 6 4 - 0 0 9 6 1 3 (J P , A)

特開平 0 5 - 2 1 8 5 7 9 (J P , A)

特開平 0 5 - 1 9 0 9 7 9 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H01S 5/00-5/50