

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号  
特許第5663904号  
(P5663904)

(45) 発行日 平成27年2月4日 (2015.2.4)

(24) 登録日 平成26年12月19日 (2014.12.19)

(51) Int.Cl.

F I

G O 9 F 9 / 3 0 ( 2 0 0 6 . 0 1 )  
G O 2 F 1 / 1 3 3 5 ( 2 0 0 6 . 0 1 )  
G O 2 F 1 / 1 3 4 3 ( 2 0 0 6 . 0 1 )  
G O 2 F 1 / 1 3 6 8 ( 2 0 0 6 . 0 1 )

G O 9 F 9 / 3 0 3 3 8  
G O 9 F 9 / 3 0 3 4 9 C  
G O 2 F 1 / 1 3 3 5 5 0 0  
G O 2 F 1 / 1 3 4 3  
G O 2 F 1 / 1 3 6 8

請求項の数 11 (全 18 頁)

(21) 出願番号	特願2010-50233 (P2010-50233)	(73) 特許権者	000002369
(22) 出願日	平成22年3月8日 (2010.3.8)		セイコーエプソン株式会社
(65) 公開番号	特開2011-186108 (P2011-186108A)		東京都新宿区西新宿2丁目4番1号
(43) 公開日	平成23年9月22日 (2011.9.22)	(74) 代理人	100095728
審査請求日	平成25年2月22日 (2013.2.22)		弁理士 上柳 雅誉
		(74) 代理人	100107261
			弁理士 須澤 修
		(74) 代理人	100127661
			弁理士 宮坂 一彦
		(72) 発明者	江上 孝史
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		審査官	請園 信博
			最終頁に続く

(54) 【発明の名称】 電気光学装置及びその製造方法、並びに電子機器

(57) 【特許請求の範囲】

【請求項1】

基板と、  
データ線と、  
前記データ線に交差する走査線と、  
画素電極と、

( i ) 前記データ線と電氣的に接続された第1ソース・ドレイン領域、前記画素電極と電氣的に接続された第2ソース・ドレイン領域、並びに前記第1ソース・ドレイン領域と前記第2ソース・ドレイン領域との間に配置されたチャネル領域を有する半導体層と、 ( i i ) 前記チャネル領域にゲート絶縁膜を介して対向するように配置されたゲート電極と、を有するトランジスターと、

前記ゲート電極の上に配置される第1絶縁膜を介して前記ゲート電極と重なる部分を有するように配置され、前記第1絶縁膜を貫通するように配置された第1コンタクトホールを介して前記ゲート電極に電氣的に接続された第1遮光膜と、

前記半導体層と前記基板との間に配置される第2絶縁膜を介して前記半導体層に対向するように配置されており、前記第1絶縁膜、前記ゲート絶縁膜及び前記第2絶縁膜を貫通するように配置された第2コンタクトホールを介して前記第1遮光膜と電氣的に接続された第2遮光膜と、  
を備え、

前記第2遮光膜は前記走査線を兼ね、

前記第 1 遮光膜の側から前記第 2 遮光膜の側を見たとき、前記第 1 遮光膜が配置される領域は前記第 2 遮光膜が配置される領域に含まれることを特徴とする電気光学装置。

【請求項 2】

前記ゲート電極と前記第 1 遮光膜とは、同じ材料を含んでいることを特徴とする請求項 1 に記載の電気光学装置。

【請求項 3】

前記半導体層は、

前記第 2 ソース・ドレイン領域と前記チャネル領域との間に配置された接合領域を有し

、

前記第 1 遮光膜は、前記接合領域を囲むように配置されていることを特徴とする請求項 1 または 2 に記載の電気光学装置。

10

【請求項 4】

前記第 2 コンタクトホールは、平面視して、前記第 1 遮光膜が前記チャネル領域に重なる部分の脇から、前記半導体層に沿って形成されていることを特徴とする請求項 1 乃至 3 のいずれか一項に記載の電気光学装置。

【請求項 5】

前記第 1 遮光膜は、2 以上の OD 値を有することを特徴とする請求項 1 乃至 4 のいずれか一項に記載の電気光学装置。

【請求項 6】

前記第 1 コンタクトホールは、前記第 2 コンタクトホールと一体的に形成されていることを特徴とする請求項 1 乃至 5 のいずれか一項に記載の電気光学装置。

20

【請求項 7】

基板の上に第 2 遮光膜を形成する第 1 工程と、

前記第 2 遮光膜の上に第 2 絶縁膜を形成する第 2 工程と、

前記第 2 絶縁膜の上に、半導体層、ゲート絶縁膜及びゲート電極を形成する第 3 工程と

、

前記ゲート電極をマスクとして前記半導体層に不純物を注入し、アニール処理を行うことにより、注入された前記不純物を活性化させる第 4 工程と、

前記第 4 工程の後に、前記ゲート電極の上に第 1 絶縁膜を形成し、該第 1 絶縁膜に第 1 コンタクトホールを形成する第 5 工程と、

30

前記第 2 絶縁膜、前記ゲート絶縁膜及び前記第 1 絶縁膜を貫通するように第 2 コンタクトホールを形成する第 6 工程と、

平面視して、前記第 1 コンタクトホール及び前記第 2 コンタクトホールを介して、第 1 遮光膜と前記ゲート電極が電氣的に接続されるように前記第 1 遮光膜を形成する第 6 工程と、

を備え、

前記第 1 遮光膜の側から前記第 2 遮光膜の側を見たとき、前記第 1 遮光膜が配置される領域は前記第 2 遮光膜が配置される領域に含まれることを特徴とする電気光学装置の製造方法。

【請求項 8】

40

前記第 1 遮光膜は前記ゲート電極と同じ材料を含むことを特徴とする請求項 7 に記載の電気光学装置の製造方法。

【請求項 9】

前記第 1 コンタクトホールと前記第 2 コンタクトホールとは、同時に形成されることを特徴とする請求項 7 または 8 に記載の電気光学装置の製造方法。

【請求項 10】

前記第 1 コンタクトホール及び前記第 2 コンタクトホールは、一体的に形成されることを特徴とする請求項 7 乃至 9 のいずれか一項に記載の電気光学装置の製造方法。

【請求項 11】

請求項 1 乃至 6 のいずれか一項に記載の電気光学装置を具備することを特徴とする電子

50

機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、例えば液晶装置等の電気光学装置、及びその製造方法、並びに該電気光学装置を備えた、例えば液晶プロジェクタ等の電子機器の技術分野に関する。

【背景技術】

【0002】

この種の電気光学装置の一例である液晶装置として、例えば投射型表示装置の光変調手段（即ち、ライトバルブ）として用いられるものがある。ライトバルブには光源からの強力な光が入射するが、この際、ライトバルブ内のTFT（Thin Film Transistor）を構成する半導体層に光が照射されると、光リーク電流が生じてしまい、表示画像にフリッカや画素ムラが生じてしまうという問題点がある。このような問題点に対し、入射光を遮る遮光手段として積層構造中に遮光膜が設けられることがある。

【0003】

ここで、TFTはその製造工程において、半導体層にゲート電極をマスクとして不純物を注入することにより、自己整合的に形成されるものがある。例えば、特許文献1では、このようなTFTにおいて、ゲート電極を、遮光性を有する導電性材料から形成すると共に、当該ゲート電極を半導体層に沿って設けられた溝を埋めるように設けることによって、半導体層に斜め方向から入射する光を遮光する技術が開示されている。また、特許文献2には、ゲート電極が、半導体層を自己整合的に形成する際にマスクとして機能する第1層と、半導体層への光源光の照射を防ぐために第1層に比べて広く形成された第2層とから構成することによって、TFTの自己整合的な形成を可能としつつ、TFTの遮光性を向上させる技術が開示されている。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2008-77030号公報

【特許文献2】特開2007-142320号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、特許文献1及び特許文献2に開示されたTFTは、その製造工程において、遮光膜として機能するゲート電極を形成した後に、半導体層に注入された不純物を活性化するためのアニール処理を行う必要がある。ゲート電極は例えばチタンナイトライド（TiN）、タングステンシリサイド（WSi）等などの比較的OD（Optical Density）値の高い遮光性材料から形成されるが、これらの材料はアニール処理によって高温に曝されるとOD値が低下し、遮光性が低下してしまう。そのため、特許文献1及び特許文献2に開示されたTFTでは、その製造工程及び構造上の特長から、遮光膜として機能するゲート電極の遮光性が、アニール処理によって低下してしまい、光リーク電流を十分に低減することが困難であるという技術的問題点がある。

【0006】

本発明は、例えば上記問題点に鑑みてなされたものであり、自己整合的に形成可能なトランジスタにおいて、遮光性能を向上させることにより、光リーク電流を抑制可能な電気光学装置及びその製造方法、並びに電子機器を提供することを課題とする。

【課題を解決するための手段】

【0007】

本発明の一態様の電気光学装置は、基板と、データ線と、前記データ線に交差する走査

10

20

30

40

50

線と、画素電極と、( i ) 前記データ線と電氣的に接続された第 1 ソース・ドレイン領域、前記画素電極と電氣的に接続された第 2 ソース・ドレイン領域、並びに前記第 1 ソース・ドレイン領域と前記第 2 ソース・ドレイン領域との間に配置されたチャンネル領域を有する半導体層と、( i i ) 前記チャンネル領域にゲート絶縁膜を介して対向するように配置されたゲート電極と、を有するトランジスターと、前記ゲート電極の上に配置される第 1 絶縁膜を介して前記ゲート電極と重なる部分を有するように配置され、前記第 1 絶縁膜を貫通するように配置された第 1 コンタクトホールを介して前記ゲート電極に電氣的に接続された第 1 遮光膜と、前記半導体層と前記基板との間に配置される第 2 絶縁膜を介して前記半導体層に対向するように配置されており、前記第 1 絶縁膜、前記ゲート絶縁膜及び前記第 2 絶縁膜を貫通するように配置された第 2 コンタクトホールを介して前記第 1 遮光膜と電氣的に接続された第 2 遮光膜と、を備え、前記第 2 遮光膜は前記走査線を兼ね、前記第 1 遮光膜の側から前記第 2 遮光膜の側を見たとき、前記第 1 遮光膜が配置される領域は前記第 2 遮光膜が配置される領域に含まれることを特徴とする。

10

上記の本発明に係る電気光学装置は、基板と、データ線と、前記データ線に交差する走査線と、画素電極と、( i ) 前記データ線と電氣的に接続された第 1 ソース・ドレイン領域、前記画素電極と電氣的に接続された第 2 ソース・ドレイン領域、並びに前記第 1 ソース・ドレイン領域と前記第 2 ソース・ドレイン領域との間に配置されたチャンネル領域を有する半導体層と、( i i ) 前記チャンネル領域にゲート絶縁膜を介して対向するように配置されたゲート電極と、を有するトランジスターと、前記ゲート電極の上に配置される第 1 絶縁膜を介して前記ゲート電極と重なる部分を有するように配置され、前記第 1 絶縁膜を貫通するように配置された第 1 コンタクトホールを介して前記ゲート電極に電氣的に接続された第 1 遮光膜と、前記半導体層と前記基板との間に配置される第 2 絶縁膜を介して前記半導体層に対向するように配置されており、前記第 1 絶縁膜、前記ゲート絶縁膜及び前記第 2 絶縁膜を貫通するように配置された第 2 コンタクトホールを介して前記第 1 遮光層と電氣的に接続された第 2 遮光膜と、を備えることを特徴とする。

20

上記の本発明に係る電気光学装置は、基板上に、互いに交差するデータ線及び走査線と、前記データ線及び前記走査線の交差に対応する画素毎に設けられた画素電極と、( i ) 前記データ線と電氣的に接続された第 1 ソース・ドレイン領域、前記画素電極と電氣的に接続された第 2 ソース・ドレイン領域、並びに前記第 1 ソース・ドレイン領域及び前記第 2 ソース・ドレイン領域間に設けられたチャンネル領域を有する半導体層と、( i i ) 前記チャンネル領域にゲート絶縁膜を介して対向するように配置されたゲート電極を有するトランジスターと、前記ゲート電極より上側絶縁膜を介して上層側に前記ゲート電極と重なる部分を有して形成されると共に、前記上側絶縁膜に開孔された第 1 コンタクトホールを介して前記ゲート電極に電氣的に接続された上側遮光膜と、前記半導体層より下側絶縁膜を介して下層側に形成されており、前記上側絶縁膜、前記ゲート絶縁膜及び前記下側絶縁膜を貫通するように開孔された第 2 コンタクトホールを介して前記上側遮光層と電氣的に接続された下側遮光膜とを備える。

30

#### 【 0 0 0 8 】

本発明の電気光学装置によれば、例えば、データ線から画素電極へ画像信号が制御され、所謂アクティブマトリックス方式による画像表示が可能となる。画像信号は、データ線及び画素電極間に電氣的に接続されたトランジスターがオン又はオフされることによって、所定のタイミングでデータ線からトランジスターを介して画素電極に供給される。画素電極は、例えばITO(Indium Tin Oxide)等の透明導電材料からなる透明電極であり、基板上に互いに交差するように設けられたデータ線及び走査線の交差に対応して、基板上において表示領域となるべき領域に例えばマトリックス状に複数設けられている。

40

#### 【 0 0 0 9 】

トランジスターは、半導体層及びゲート電極を有してなる。半導体層は、第 1 ソース・ドレイン領域、第 2 ソース・ドレイン領域及びチャンネル領域を有する。第 1 ソース・ドレ

50

イン領域はデータ線と電氣的に接続されており、第2ソース・ドレイン領域は画素電極と電氣的に接続されている。トランジスタは、オンオフのスイッチング動作に応じて、データ線から第1ソース・ドレイン領域に供給される画像信号を、第2ソース・ドレイン領域に電氣的に接続された画素電極に出力する。

【0010】

ゲート電極は、ゲート絶縁膜を介して対向するように配置されている。ゲート電極は、例えば、基板上で平面的に見て、チャネル領域に重なるように形成されている。そのため、本発明に係る電気光学装置の製造時において、ゲート電極は、イオンプラントーション法などによって半導体層に不純物を注入する際にマスクとして機能する。

【0011】

本発明に係る上側遮光膜は、ゲート電極より上側絶縁膜を介して上層側に形成されている。そのため、半導体層に対して上層側から入射しようとする光源光を遮光することができる。本発明では特に、上側遮光膜は、基板上で平面的に見て、ゲート電極と重なる部分を有して形成されているため、より効果的に光リーク電流の発生を抑制することができる。

【0012】

上側遮光膜は、ゲート電極との間に設けられた上側絶縁膜に開孔された第1コンタクトホールを介してゲート電極に電氣的に接続されている。そのため、上側遮光膜はゲート電極と同電位が印加され、言い換えれば、上側遮光膜はゲート電極の一部としても機能する。

【0013】

本発明に係る下側遮光膜は、半導体層より下側絶縁膜を介して下層側に形成されている。そのため、半導体層に対して下層側から入射しようとする光源光を遮光することができ、半導体層における光リーク電流の発生を抑制することができる。

【0014】

下側遮光膜は、第2コンタクトホールを介して前記上側遮光層と電氣的に接続されている。第2コンタクトホールは、上側絶縁膜、ゲート絶縁膜及び下側絶縁膜を貫通するように開孔されており、第2コンタクトホールの内壁に沿って上側遮光膜が形成されることによって、上側遮光膜が中継層としてゲート電極と下側遮光膜とを電氣的に接続している。

【0015】

ここで、上側遮光膜は第2コンタクトホールの内壁に沿って形成されるため、半導体層に対して側面側から入射しようとする光源光を遮光することができる。つまり、上側遮光膜のうち、第2のコンタクトホール内に設けられた部分が、壁状の遮光体として機能し、斜めに入射して半導体層に到達する入射光を遮光することができ、半導体層の遮光性をより一層向上することができる。

【0016】

基板上にこのような積層構造を有する本発明に係る電気光学装置では、その製造時において、トランジスタを形成する際に、半導体層に注入された不純物を活性化するためのアニール処理を完了した後に、上側遮光膜を形成することが可能である。そのため、上側遮光膜は製造時に高温に曝されることがなく、そのOD値も低下しない。その結果、良好な遮光性を有する上側遮光膜を備えるため、半導体層における光リーク電流の発生を効果的に抑制することができる。尚、本発明に係る電気光学装置の製造方法については後に詳述する。

【0017】

以上説明したように、本発明によれば、自己整合的に形成可能なトランジスタを備えつつ、良好な遮光性能を有する電気光学装置を実現することが可能となる。

【0018】

本発明の電気光学装置の一の態様では、前記ゲート電極及び前記上側遮光膜は、同じ材料から形成されている。

【0019】

この態様によれば、ゲート電極に電氣的に接続されている上側遮光膜は、ゲート電極と同じ材料から形成されている。そのため、ゲート電極及び上側遮光膜間の接合部のつきまわりを良好に形成することができ、当該接合部における接触抵抗を抑えることができる。

【0020】

本発明の電気光学装置の他の態様では、前記半導体層は、前記第2ソース・ドレイン領域及び前記チャネル領域間に形成された接合領域を有し、前記上側遮光膜は、前記第1接合領域を囲むように形成されている。

【0021】

この態様によれば、半導体層は接合領域を有する。接合領域は、具体的には例えば、トランジスタがPNP型トランジスタ又はNPN型トランジスタ（即ち、Nチャネル型トランジスタ又はPチャネル型トランジスタ）として形成された場合のPN接合領域を意味する。或いは、トランジスタがLDD構造を有する場合のLDD領域（即ち、イオンプラントレーション法等の不純物打ち込みによって半導体層に不純物を打ち込んでなる不純物領域）を意味する。

【0022】

本願発明者の研究によれば、接合領域に光が照射されると、トランジスタに光リーク電流が生じてしまうことが判明している。従って、上述の如く、接合領域を囲むように上側遮光膜を形成することによって、半導体層の遮光を強化し、光リーク電流の発生を効果的に抑制することができる。

【0023】

尚、第1ソース・ドレイン領域及びチャネル領域間にも接合領域を設けてもよい。この場合、本願発明者の研究によれば、第1ソース・ドレイン領域及びチャネル領域間に形成された接合領域に光が照射された場合に比べ、第2ソース・ドレイン領域及びチャネル領域間に形成された接合領域に光が照射された場合の方が、トランジスタに光リーク電流が生じやすいことが判明している。従って、上述の如く、第2ソース・ドレイン領域及びチャネル領域間に形成された接合領域を重点的に囲むように上側遮光膜を形成することによって、効果的にリーク電流を抑制しつつ、必要以上の開口率の低下を防止することもできる。

【0024】

本発明の電気光学装置の他の態様では、前記第2コンタクトホールは、前記基板上で平面的に見て、前記上側遮光膜が前記チャネル領域に重なる部分の脇から、前記半導体層に沿って形成されている。

【0025】

この態様によれば、典型的には基板上で平面的に見て、或いは3次元的に見て、ゲート電極は、半導体層のチャネル領域に重なる部分の脇から、半導体層に沿って形成されている（以下、半導体層の長手方向に沿って、突出する部分を適宜「突出部」と称する）。

【0026】

ここに、「チャネル領域に重なる脇」とは、両脇を意味してよい、即ち、一対の突出部が長手状に延びる半導体層の両側に突出してもよい。或いは、「チャネル領域に重なる脇」とは、片脇を意味してよい。また、「チャネル領域に重なる脇」とは、半導体層の長手方向に交わる方向にチャネル領域から距離があいており、突出部は、その根元側で半導体層から距離を隔てたまま突出していることを意味する。

【0027】

更に、突出部は、ソース領域へ向う側にのみ半導体層の両脇又は片脇から突出していてもよいし、ドレイン領域へ向う側にのみ半導体層の両脇又は片脇から突出していてもよい。或いは、突出部は、ソース領域及びドレイン領域の各々へ向う側に突出していてもよい。即ち、突出部は、一つの半導体層が有する4つの脇から最大で4つまで突出していてもよい。

【0028】

本発明の電気光学装置の他の態様では、前記上側遮光膜は、2以上のOD値を有する。

## 【 0 0 2 9 】

この態様によれば、製造時において、トランジスタを形成する際に、半導体層に注入された不純物を活性化するためのアニール処理を完了した後に、上側遮光膜を形成することが可能である。従って、上側遮光膜は、半導体層に対して行われるアニール処理の影響を受けずに済むため、OD値が2以上という良好な遮光性を有する。

## 【 0 0 3 0 】

本発明の電気光学装置の他の態様では、前記第1コンタクトホールは、前記第2コンタクトホールと一体的に形成されている。

## 【 0 0 3 1 】

この態様によれば、第1コンタクトホールと第2コンタクトホールとの間に隙間が生じない。そのため、第1コンタクトホール及び第2コンタクトホールを埋めるように形成された上側遮光膜は、半導体層に対して一体的に壁状の遮光膜として機能し、遮光性能をより一層向上させることができる。

## 【 0 0 3 2 】

本発明の電気光学装置の製造方法は上記課題を解決するために、基板上に、互いに交差するデータ線及び走査線と、前記データ線及び前記走査線の交差に対応する画素毎に設けられた画素電極と、(i)前記データ線と電氣的に接続された第1ソース・ドレイン領域、前記画素電極と電氣的に接続された第2ソース・ドレイン領域、並びに前記第1ソース・ドレイン領域及び前記第2ソース・ドレイン領域間に設けられたチャネル領域を有する半導体層と、(ii)前記チャネル領域にゲート絶縁膜を介して対向するように配置されたゲート電極を有するトランジスタとを備える電気光学装置の製造方法であって、前記基板上に、下側遮光膜を形成する第1工程と、前記下側遮光膜上に下側絶縁膜を形成する第2工程と、前記下側絶縁膜上に、前記半導体層、前記ゲート絶縁膜及びゲート電極を形成する第3工程と、前記ゲート電極をマスクとして前記半導体層に不純物を注入し、アニール処理を行うことにより、前記注入された不純物を活性化させる第4工程と、前記第4工程の後に、前記ゲート電極上に上側絶縁膜を形成し、該上側絶縁膜に第1コンタクトホールを形成する第5工程と、前記下側絶縁膜、前記ゲート絶縁膜及び前記上側絶縁膜を貫通するように第2コンタクトホールを形成する第6工程と、前記基板上で平面的に見て、前記第1コンタクトホール及び第2コンタクトホールを介して、前記上側遮光膜と前記ゲート電極が電氣的に接続されるように上側遮光膜を形成する第6工程とを備える。

## 【 0 0 3 3 】

本発明によれば、上述の電気光学装置(各種態様を含む)を好適に製造することができる。

## 【 0 0 3 4 】

本発明では特に、基板上に上側遮光膜を形成する第5工程の前に、第4工程においてアニール処理を行う。そのため、上側遮光膜はアニール処理によって高温に曝されることがない。具体的に説明すると、上述の背景技術では、その構造上の制約から、アニール処理が行われる前に基板上に上側遮光膜を形成する必要があるため、上側遮光膜がアニール処理によって高温に曝され、十分な遮光性を得ることが困難である。一方、本発明では、上側遮光膜が形成する前の段階でアニール処理を完了できるため、十分な遮光性を有する(典型的には、OD値が2以上という高い値を有する)上側遮光膜を備えた電気光学装置を製造することができる。

## 【 0 0 3 5 】

尚、第6工程において、上側遮光膜はゲート電極と同じ材料を含んで形成してもよい。また、前記第1コンタクトホール及び前記第2コンタクトホールは、同時に形成してもよい。前記第1コンタクトホール及び前記第2コンタクトホールは、一体的に形成してもよい。

## 【 0 0 3 6 】

本発明の電子機器によれば、上述した本発明の電気光学装置を具備してなるので、高品質な画像を表示可能な、投射型表示装置、テレビ、携帯電話、電子手帳、携帯オーディオ

10

20

30

40

50

プレーヤ、ワードプロセッサ、デジタルカメラ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、ワークステーション、テレビ電話、POS端末、タッチパネル等の各種電子機器を実現できる。

【0037】

本発明の作用及び他の利得は次に説明する実施するための形態から明らかにされる。

【図面の簡単な説明】

【0038】

【図1】本発明の実施形態に係る液晶装置の全体構成を示す平面図である。

【図2】図1のH-H'線断面図である。

【図3】本発明の実施形態に係る液晶装置の複数の画素部の等価回路図である。

10

【図4】本実施形態に係る液晶装置のゲート電極の平面形状を示す平面図である。

【図5】図4のA-A'線断面図である。

【図6】図4のB-B'線断面図である。

【図7】本実施形態に係る液晶装置の製造方法の各工程における図5及び図6に示す断面の構成を、順を追って示す工程断面図である。

【図8】本実施形態に係る液晶装置の製造方法の各工程における図5及び図6に示す断面の構成を、図7と共に順を追って示す工程断面図である。

【図9】電気光学装置を適用した電子機器の一例たるプロジェクタの構成を示す平面図である。

【発明を実施するための形態】

20

【0039】

以下図面を参照しながら、本発明に係る電気光学装置及びその製造方法、並びに電子機器の各実施形態を説明する。尚、本実施形態では、電気光学装置の一例として、駆動回路内蔵型のTFTアクティブマトリックス駆動方式の液晶装置を挙げる。

【0040】

先ず、本実施形態に係る液晶装置の全体構成について、図1及び図2を参照して説明する。ここに図1は、TFTアレ基板をその上に形成された各構成要素と共に対向基板の側からみた平面図であり、図2は、図1のH-H'線断面図である。

【0041】

図1及び図2において、本実施形態に係る液晶装置では、TFTアレ基板10及び対向基板20が対向配置されている。TFTアレ基板10は、例えば、石英基板、ガラス基板、シリコン基板等の透明基板からなり、対向基板20は、例えば、石英基板、ガラス基板等の透明基板からなる。TFTアレ基板10と対向基板20との間に液晶層50が封入されており、TFTアレ基板10と対向基板20とは、複数の画素100cが設けられた領域に対応する、画像表示領域10aの周囲に位置するシール領域に設けられたシール材52により相互に接着されている。

30

【0042】

シール材52は、両基板を貼り合わせるための、例えば紫外線硬化樹脂や熱硬化樹脂、又は紫外線・熱併用型硬化樹脂等からなり、製造プロセスにおいてTFTアレ基板10上に塗布された後、紫外線照射、加熱等により硬化させられたものである。シール材52中には、TFTアレ基板10と対向基板20との間隔（即ち、ギャップ）を所定値とするためのグラスファイバ或いはガラスビーズ等のギャップ材が散布されている。尚、ギャップ材を、シール材52に混入されるものに加えて若しくは代えて、画像表示領域10a又は画像表示領域10aの周辺に位置する周辺領域に、配置するようにしてもよい。

40

【0043】

図1において、シール材52が配置されたシール領域の内側に並行して、画像表示領域10aの額縁領域を規定する遮光性の額縁遮光膜53が、対向基板20側に設けられている。但し、このような額縁遮光膜53の一部又は全部は、TFTアレ基板10側に内蔵遮光膜として設けられてもよい。

【0044】

50



周辺領域のうち、シール材 5 2 が配置されたシール領域の外側に位置する領域には、データ線駆動回路 1 0 1 及び外部回路接続端子 1 0 2 が T F T アレイ基板 1 0 の一辺に沿って設けられている。この一辺に沿ったシール領域よりも内側に、サンプリング回路 7 が額縁遮光膜 5 3 に覆われるようにして設けられている。走査線駆動回路 1 0 4 は、この一辺に隣接する 2 辺に沿ったシール領域の内側に、額縁遮光膜 5 3 に覆われるようにして設けられている。

#### 【 0 0 4 5 】

T F T アレイ基板 1 0 上には、対向基板 2 0 の 4 つのコーナー部に対向する領域に、両基板間を上下導通材 1 0 7 で接続するための上下導通端子 1 0 6 が配置されている。これらにより、T F T アレイ基板 1 0 と対向基板 2 0 との間で電氣的な導通をとることができる。更に、外部回路接続端子 1 0 2 と、データ線駆動回路 1 0 1、走査線駆動回路 1 0 4、上下導通端子 1 0 6 等とを電氣的に接続するための引回配線 9 0 が形成されている。

10

#### 【 0 0 4 6 】

図 2 において、T F T アレイ基板 1 0 上には、駆動素子である画素スイッチング用の T F T や走査線、データ線等の配線が作り込まれた積層構造が形成される。この積層構造の詳細な構成については図 2 では図示を省略してあるが、この積層構造の上に、I T O 等の透明材料からなる画素電極 9 a が、画素毎に所定のパターンで島状に形成されている。

#### 【 0 0 4 7 】

画素電極 9 a は、後述する対向電極 2 1 に対向するように、T F T アレイ基板 1 0 上の画像表示領域 1 0 a に形成されている。T F T アレイ基板 1 0 における液晶層 5 0 の面する側の表面、即ち画素電極 9 a 上には、配向膜 1 6 が画素電極 9 a を覆うように形成されている。

20

#### 【 0 0 4 8 】

対向基板 2 0 における T F T アレイ基板 1 0 との対向面上に、遮光膜 2 3 が形成されている。遮光膜 2 3 は、例えば対向基板 2 0 における対向面上に平面的に見て、格子状に形成されている。対向基板 2 0 において、遮光膜 2 3 によって非開口領域が規定され、遮光膜 2 3 によって区切られた領域が、例えばプロジェクタ用のランプや直視用のバックライトから出射された光を透過させる開口領域となる。尚、遮光膜 2 3 をストライプ状に形成し、該遮光膜 2 3 と、T F T アレイ基板 1 0 側に設けられたデータ線等の各種構成要素とによって、非開口領域を規定するようにしてもよい。

30

#### 【 0 0 4 9 】

遮光膜 2 3 上に、I T O 等の透明材料からなる対向電極 2 1 が複数の画素電極 9 a と対向して形成されている。遮光膜 2 3 上に、画像表示領域 1 0 a においてカラー表示を行うために、開口領域及び非開口領域の一部を含む領域に、図 2 には図示しないカラーフィルタが形成されるようにしてもよい。対向基板 2 0 の対向面上における、対向電極 2 1 上には、配向膜 2 2 が形成されている。

#### 【 0 0 5 0 】

尚、図 1 及び図 2 に示した T F T アレイ基板 1 0 上には、これらのデータ線駆動回路 1 0 1、走査線駆動回路 1 0 4、サンプリング回路 7 等に加えて、複数のデータ線 6 a に所定電圧レベルのプリチャージ信号を画像信号に先行して各々供給するプリチャージ回路、製造途中や出荷時の当該液晶装置の品質、欠陥等を検査するための検査回路等を形成してもよい。

40

#### 【 0 0 5 1 】

次に、本実施形態に係る液晶装置の画素部の電氣的な構成について、図 3 を参照して説明する。ここに図 3 は、本実施形態に係る液晶装置の画像表示領域を構成するマトリックス状に形成された複数の画素における各種素子、配線等の等価回路図である。

#### 【 0 0 5 2 】

図 3 において、画像表示領域 1 0 a を構成するマトリックス状に形成された複数の画素の夫々には、画素電極 9 a、及び本発明に係る「トランジスター」の一例としての T F T 3 0 が形成されている。T F T 3 0 は、画素電極 9 a に電氣的に接続されており、液晶装

50

置の動作時に画素電極 9 a をスイッチング制御する。画像信号が供給されるデータ線 6 a は、T F T 3 0 のソースに電氣的に接続されている。データ線 6 a に書き込む画像信号 S 1、S 2、...、S n は、この順に線順次に供給しても構わないし、相隣接する複数のデータ線 6 a 同士に対して、グループ毎に供給するようにしてもよい。

【 0 0 5 3 】

T F T 3 0 のゲートに走査線 1 1 が電氣的に接続されており、液晶装置は、所定のタイミングで、走査線 1 1 にパルスの走査信号 G 1、G 2、...、G m を、この順に線順次で印加するように構成されている。画素電極 9 a は、T F T 3 0 のドレインに電氣的に接続されており、スイッチング素子である T F T 3 0 を一定期間だけそのスイッチを閉じることにより、データ線 6 a から供給される画像信号 S 1、S 2、...、S n が所定のタイミングで書き込まれる。画素電極 9 a を介して電気光学物質の一例としての液晶に書き込まれた所定レベルの画像信号 S 1、S 2、...、S n は、対向基板に形成された対向電極との間で一定期間保持される。

10

【 0 0 5 4 】

液晶層 5 0 ( 図 2 参照 ) を構成する液晶は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能とする。ノーマリーホワイトモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が減少し、ノーマリーブラックモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が増加され、全体として液晶装置からは画像信号に応じたコントラストをもつ光が出射される。

20

【 0 0 5 5 】

ここで保持された画像信号がリークすることを防ぐために、画素電極 9 a と対向電極 2 1 ( 図 2 参照 ) との間に形成される液晶容量と並列に蓄積容量 7 0 が付加されている。蓄積容量 7 0 は、画像信号の供給に応じて各画素電極 9 a の電位を一時的に保持する保持容量として機能する容量素子である。蓄積容量 7 0 の一方の電極は、画素電極 9 a と並列して T F T 3 0 のドレインに接続され、他方の電極は、定電位となるように、電位固定の容量線 3 0 0 に接続されている。蓄積容量 7 0 によれば、画素電極 9 a における電位保持特性が向上し、コントラスト向上やフリッカの低減といった表示特性の向上が可能となる。尚、蓄積容量 7 0 は、後述するように、T F T 3 0 へ入射する光を遮る内蔵遮光膜としても機能する。

30

【 0 0 5 6 】

次に、本実施形態に係る液晶装置のゲート電極の形状について図 4 乃至図 6 を参照して説明する。ここに、図 4 は、本実施形態に係る液晶装置のゲート電極の平面形状を示す平面図である。図 5 は、図 4 の A - A ' 線断面図であり、図 6 は、図 4 の B - B ' 線断面図である。

【 0 0 5 7 】

尚、図 4 乃至図 6 では、各層・各部材を図面上で認識可能な程度の大きさとするため、該各層・各部材ごとに縮尺を異ならしめてある。また、図 4 乃至図 6 では、説明の便宜上、導電性遮光膜 7 1 0 より上層側の構成要素の図示を省略している。

【 0 0 5 8 】

40

図 4 において、走査線 1 1 は X 方向に沿って延びており、ここでは図示しない、データ線 6 a は、走査線 1 1 と互いに交差するように、Y 方向に沿って延びている。走査線 1 1 及びデータ線 6 a が互いに交差する箇所の各々には画素スイッチング用の T F T 3 0 が設けられている。

【 0 0 5 9 】

走査線 1 1、データ線 6 a、導電性遮光膜 7 1 0 及び T F T 3 0 は、T F T アレイ基板 1 0 上で平面的に見て、画素電極 9 a ( 図示せず ) に対応する各画素の開口領域 ( 即ち、各画素において、表示に実際に寄与する光が透過又は反射される領域 ) を囲む非開口領域内に配置されている。即ち、これらの走査線 1 1、データ線 6 a、導電性遮光膜 7 1 0 及び T F T 3 0 は、表示の妨げとならないように、非開口領域内に配置されている。

50

## 【0060】

図4及び図6において、TF T 3 0は、半導体層1 a及びゲート電極3 1を含んで構成されている。

## 【0061】

半導体層1 aは、例えばポリシリコンからなり、Y方向に沿ったチャネル長を有するチャネル領域1 a'、データ線側L D D領域1 b及び画素電極側L D D領域1 c、並びにデータ線側ソース・ドレイン領域1 d及び画素電極側ソース・ドレイン領域1 eからなる。即ち、TF T 3 0はL D D構造を有している。ここで、データ線側ソース・ドレイン領域1 bは本発明に係る「第1ソース・ドレイン領域」の一例であり、画素電極側ソース・ドレイン領域1 eは本発明に係る「第2ソース・ドレイン領域」の一例である。また、画素電極側L D D領域1 cは、本発明に係る「接合領域」の一例である。

10

## 【0062】

データ線側ソース・ドレイン領域1 d及び画素電極側ソース・ドレイン領域1 eは、チャネル領域1 a'を基準として、Y方向に沿ってほぼミラー対称に形成されている。データ線側L D D領域1 bは、チャネル領域1 a'及びデータ線側ソース・ドレイン領域1 d間に形成されている。画素電極側L D D領域1 cは、チャネル領域1 a'及び画素電極側ソース・ドレイン領域1 e間に形成されている。

## 【0063】

データ線側L D D領域1 b及び画素電極側L D D領域1 cはそれぞれ、データ線側ソース・ドレイン領域1 d及び画素電極側ソース・ドレイン領域1 eよりも不純物の少ない低濃度な不純物領域として形成されている。このような不純物領域によれば、TF T 3 0の非動作時において、ソース・ドレイン領域に流れるオフ電流を低減し、且つTF T 3 0の動作時に流れるオン電流の低下を抑制できる。本実施形態では特に、TF T 3 0は、ゲート電極3 1をマスクとしてイオンブランテーション法などにより不純物を高濃度に打ち込むことにより形成された自己整合型のトランジスターである。

20

## 【0064】

図5及び図6に示すように、ゲート電極3 1は、半導体層1 aよりも上層側に配置され、例えばチタンナイトライド(T i N)、タングステンシリサイド(W S i)等の比較的O D値の高い遮光性の導電材料からなる。ゲート電極3 1は半導体層1 aに不純物を打ち込む際にマスクとして機能するため、図4に示すように、Y方向における長さはチャネル領域1 a'の長さと一致している。尚、ゲート電極3 1及び半導体層1 a間は、本発明に係る「ゲート絶縁膜」の一例としての絶縁膜2(図5及び図6参照)によって絶縁されている。

30

## 【0065】

図5及び図6に示すように、導電性遮光膜7 1 0は、TF T アレイ基板1 0上のTF T 3 0よりも、本発明に係る「上側絶縁膜」の一例としての層間絶縁膜4 1(図6参照)を介して上層側に配置されており、ゲート電極3 1と同じ材料、例えばチタンナイトライド(T i N)、タングステンシリサイド(W S i)等の比較的O D値の高い遮光性の導電材料からなる。

## 【0066】

図4に示すように、導電性遮光膜7 1 0は、画素電極側L D D領域1 cの両側に沿うように延設された延設部7 1 0 aを有している。言い換えれば、導電性遮光膜7 1 0は、ゲート電極3 1に重なりと共に画素電極側L D D領域1 cをその両側から部分的に囲むような状態(即ち、いわば逆U字形状)を有している。尚、導電性遮光膜7 1 0は本発明に係る「上側遮光膜」の一例である。また、図4及び図5に示すように、絶縁膜2及び下地絶縁膜1 2には、本発明に係る「第2コンタクトホール」の一例である溝8 1 0が形成されている。

40

## 【0067】

図6に示すように、導電性遮光膜7 1 0は、層間絶縁膜4 1に形成されたコンタクトホール8 2 0を介してゲート電極3 1に電氣的に接続されている。そのため、導電性遮光膜

50

710はデータ電極31と同電位が印加される。尚、コンタクトホール820は本発明に係る「第1コンタクトホール」の一例である。

【0068】

図4に示すように、本実施形態では特に、溝部810とコンタクトホール820とは一体的に形成されているため、溝部810とコンタクトホール820との間には隙間が生じない。従って、溝部810とコンタクトホール820を埋めるように形成された導電性遮光膜710は、半導体層1aに対して一体的に壁状の遮光膜として機能し、遮光性能をより一層向上させることができる。

【0069】

ここで、下地絶縁膜12は、本発明に係る「下側絶縁膜」の一例である。尚、下地絶縁膜12は、走査線11からTFT30を絶縁する機能の他、TFTアレイ基板10の全面に形成されることにより、TFTアレイ基板10の表面の研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用のTFT30の特性の劣化を防止する機能を有する。

【0070】

溝810は、絶縁膜2及び下地絶縁膜12を貫通して、走査線11に達するまで掘られており、溝810に形成された導電性遮光膜710は走査線11と電気的に接続されている。そのため、溝810に形成された導電性遮光膜710は、3次元的に見て、半導体層1aにおける画素電極側LDD領域1cに沿った、壁状の遮光体として形成されている。

【0071】

従って、画素電極側LDD領域1cに対して斜めに入射する入射光（即ち、図4におけるX方向或いはY方向に沿った成分を有する入射光）を、溝810に形成された導電性遮光膜710によって遮ることができる。つまり、画素電極側LDD領域1cの近傍に配置された壁状の遮光体として形成される溝810に形成された導電性遮光膜710によって、画素電極側LDD領域1cに対して斜めに入射する入射光に対する遮光性能を強化することができる。この結果、半導体層1aにおける光リーク電流を抑制し、画像表示におけるフリッカや画素ムラを低減することができる。

【0072】

尚、溝810を画素電極側LDD領域1cの片側（即ち、図5中の左側又は右側）のみに設けて、導電性遮光膜710を画素電極側LDD領域1cの片側のみに形成してもよい。この場合にも画素電極側LDD領域1cに対して斜めに入射する入射光に対する遮光性能を相応に強化することができる。但し、遮光性能を強化するという観点からは、本実施形態のように、画素電極側LDD領域1cの両側に導電性遮光膜710を形成することが望ましい。

【0073】

図5及び図6に示すように、走査線11は、半導体層1aよりも下地絶縁膜12を介して下層側に配置されており、例えばタングステン(W)、チタン(Ti)、チタンナイトライド(TiN)等の高融点金属材料等の遮光性の導電材料からなる。走査線11は、TFTアレイ基板10上で平面的に見て、X方向に沿うように、ストライプ状にパターンニングされた本線部11xと、該本線部11xからY方向に沿って延在する延在部11yとを有している。

【0074】

図4に示すように、走査線11は、TFT30のチャネル領域1a'、データ線側LDD領域1b及び画素電極側LDD領域1c、並びにデータ線側ソース・ドレイン領域1d及び画素電極側ソース・ドレイン領域1eに対向する領域を含むように形成されている。よって、走査線11によって、TFTアレイ基板10における裏面反射や、複板式のプロジェクタ等で他の液晶装置から発せられ合成光学系を突き抜けてくる光などの、戻り光に対してTFT30のチャネル領域1a'を殆ど或いは完全に遮光できる。即ち、走査線11は、走査信号を供給する配線として機能すると共に戻り光に対するTFT30の遮光膜として機能することが可能である。従って、液晶装置の動作時に、TFT30における光リーク電流は低減され、コントラスト比を向上させることができ、高品位の画像表示が可

10

20

30

40

50

能となる。

【0075】

また、図4に示すように、導電性遮光膜710は、画素電極側LDD領域1cを囲むように形成されている。このため、導電性遮光膜710、ゲート電極31及び走査線11によって、画素電極側LDD領域1cに向かう入射光の大部分を遮ることができる。

【0076】

ここで、本願発明者は、TFT30の動作時に、画素電極側LDD領域1cにおいて、データ線側LDD領域1bに比べて光リーク電流が相対的に発生しやすいと結論づけている。即ち、TFT30の動作時に、画素電極側LDD領域1cに光が照射された場合には、データ線側LDD領域1bに光が照射された場合よりも、TFT30における光リーク電流が発生しやすいと結論づけている。従って、上述の如く、導電性遮光膜710を形成することによって、光リーク電流が相対的に生じ易い画素電極側LDD領域1cに対する遮光性能を高めることができ、TFT30に流れる光リーク電流を効果的に低減できる。

10

【0077】

図6に示すように、導電性遮光膜710の上層側には層間絶縁膜42を介して、データ線側ソース・ドレイン領域1dと、コンタクトホール81を介して、電氣的に接続されている中継電極720と、画素電極側ソース・ドレイン領域1eと、コンタクトホール83を介して、電氣的に接続されている中継電極730とが形成されている。

【0078】

このような中継電極720及び730を設けることによって、該中継電極720及び730の上層側に配置される、例えばデータ線6aや画素電極9a等と、半導体層1aとの間における電気抵抗を低減したり、断線を防止することができる。

20

【0079】

以上説明したように、このような積層構造を有する液晶装置では、その製造時において、TFT30を形成する際に、半導体層1aに注入された不純物を活性化するためのアニール処理を完了した後に、導電性遮光膜710を形成することが可能である。そのため、導電性遮光膜710は製造時に高温に曝されることがなく、そのOD値も低下しない。その結果、良好な遮光性を有する導電性遮光膜710を備えるため、半導体層1aにおける光リーク電流の発生を効果的に抑制することができる。

【0080】

30

<製造方法>

次に、図7及び図8を参照しながら、上述した本実施形態の液晶装置の製造方法を説明する。図7及び図8は、製造方法の各工程における図5及び図6に示す断面の構成を、順を追って示す工程断面図である。

【0081】

図7(a)において、例えばシリコン基板、石英基板、ガラス基板等の基板10を用意する。ここで、好ましくはN<sub>2</sub>(窒素)等の不活性ガス雰囲気下、約850～1300、より好ましくは1000の高温で熱処理し、後に実施される高温プロセスにおいて基板10に生じる歪みが少なくなるように前処理しておく。

【0082】

40

続いて、このように処理された基板10の全面に、例えば、Ti、Cr、W、Ta、Mo及びPd等の金属や金属シリサイド等の金属合金膜を、スパッタリング法などにより、100～500nm程度の膜厚、好ましくは約200nmの膜厚の遮光層を形成した後、例えばフォトリソグラフィ法及びエッチング処理により、図4に示したようなパターンの走査線11を形成する。

【0083】

続いて、走査線11の上に、例えば、常圧又は減圧CVD法等により窒化シリコン膜、酸化シリコン膜等からなる下地絶縁層12を形成する。そして、下地絶縁層12の上に、半導体層1aとなるポリシリコン膜を固相成長させ、例えばフォトリソグラフィ法及びエッチング処理を施すことにより、図4に示した所定パターンを有する半導体層1aを形成

50

する。半導体層 1 a 上にはゲート絶縁膜となる絶縁膜 2 を形成する。

【0084】

絶縁膜 2 上には、チタンナイトライド (TiN)、タングステンシリサイド (WSi) 等の比較的 OD 値の高い遮光性の導電材料からゲート電極 3 1 となるべき導電層を形成する。当該導電層は、例えばフォトリソグラフィ法及びエッチング処理を施すことにより、図 4 に示した所定パターンを有するゲート電極 3 1 として形成される。

【0085】

続いて図 7 (b) に示すように、ゲート電極 3 1 上にレジスト膜 6 0 を形成し、当該レジスト膜 6 0 をマスクとして上層側から、例えばイオンプランテーション法によって不純物を打ち込む。TFT アレイ基板 1 0 上で平面的に見て、レジスト膜 6 0 に重なる領域には、レジスト膜 6 0 によって不純物が遮られ、データ線側ソース・ドレイン領域 1 d 及び画素電極側ソース・ドレイン領域 1 e に相当する領域とその他の領域との間に、打ち込まれる不純物の濃度差を形成する。

【0086】

続いて、図 7 (c) に示すように、レジスト膜 6 0 を除去した上で、ゲート電極 3 1 をマスクとして上層側から、例えばイオンプランテーション法によって不純物を打ち込むことによって、データ線側 LDD 領域 1 b、画素電極側 LDD 領域 1 c、データ線側ソース・ドレイン領域 1 d、画素電極側ソース・ドレイン領域 1 e 及びチャネル領域 1 a' を自己整合的に形成する。

【0087】

その後、不純物が打ち込まれた半導体層 1 a にアニール処理を施すことにより、半導体層 1 a に打ち込まれた不純物の活性化を行い、データ線側 LDD 領域 1 b、画素電極側 LDD 領域 1 c、データ線側ソース・ドレイン領域 1 d、画素電極側ソース・ドレイン領域 1 e 及びチャネル領域 1 a' を形成する。

【0088】

続いて、図 7 (d) に示すように、TFT 3 0 上に層間絶縁膜 4 1 を積層し、溝 8 1 0 及びコンタクトホール 8 2 0 を例えばフォトリソグラフィ法及びエッチング処理を施すことにより、開孔する。溝 8 1 0 は、その底部に走査線 1 1 の表面が露出するように深く形成される。また、コンタクトホール 8 2 0 は、その底部にゲート電極 3 1 の表面が露出するように深く形成される。

【0089】

続いて、図 8 (e) に示すように、上層側から溝 8 1 0 及びコンタクトホール 8 2 0 を埋めるように (即ち、少なくとも内壁を覆うように) 導電性遮光膜 7 1 0 になるべき導電膜を形成する。当該導電膜は、例えばチタンナイトライド (TiN)、タングステンシリサイド (WSi) 等の比較的 OD 値の高い遮光性の導電材料から形成される。当該導電膜は、例えばフォトリソグラフィ法及びエッチング処理を施すことにより、図 4 乃至図 6 に示した所定パターンを有する導電性遮光膜 7 1 0 として形成される。

【0090】

このように、導電性遮光膜 7 1 0 は半導体層 1 a に施されるアニール処理が完了した後形成されるため、高温に曝されることはない。そのため、例えばチタンナイトライド (TiN)、タングステンシリサイド (WSi) 等の遮光性材料の OD を低下させることができない。従って、遮光性に優れた導電性遮光膜 7 1 0 を形成することができ、半導体層 1 a における光リーク電流の発生を効果的に抑制することが可能となる。

【0091】

続いて図 8 (f) に示すように、導電性遮光膜 7 1 0 の上層側には層間絶縁膜 4 2 を形成し、当該層間絶縁膜 4 2 にコンタクトホール 8 1 及び 8 3 を開孔する。そして、コンタクトホール 8 1 及び 8 3 を埋めるように中継電極 7 2 0 及び 7 3 0 を形成することにより、本実施形態に係る液晶装置が完成する。

## 【 0 0 9 2 】

## &lt; 電子機器 &gt;

次に、図 9 を参照しながら、上述した液晶装置を電子機器の一例であるプロジェクタに適用した場合を説明する。上述した液晶装置は、プロジェクタのライトバルブとして用いられている。図 9 は、プロジェクタの構成例を示す平面図である。

## 【 0 0 9 3 】

図 9 に示すように、プロジェクタ 1 1 0 0 内部には、ハロゲンランプ等の白色光源からなるランプユニット 1 1 0 2 が設けられている。このランプユニット 1 1 0 2 から射出された投射光は、ライトガイド 1 1 0 4 内に配置された 4 枚のミラー 1 1 0 6 及び 2 枚のダイクロイックミラー 1 1 0 8 によって R G B の 3 原色に分離され、各原色に対応するライトバルブとしての液晶パネル 1 1 1 0 R、1 1 1 0 B および 1 1 1 0 G に入射される。

10

## 【 0 0 9 4 】

液晶パネル 1 1 1 0 R、1 1 1 0 B および 1 1 1 0 G の構成は、上述した液晶装置と同等の構成を有しており、画像信号処理回路から供給される R、G、B の原色信号でそれぞれ駆動されるものである。そして、これらの液晶パネルによって変調された光は、ダイクロイックプリズム 1 1 1 2 に 3 方向から入射される。このダイクロイックプリズム 1 1 1 2 においては、R および B の光が 9 0 度に屈折する一方、G の光が直進する。したがって、各色の画像が合成される結果、投射レンズ 1 1 1 4 を介して、スクリーン等にカラー画像が投写されることとなる。

## 【 0 0 9 5 】

20

ここで、各液晶パネル 1 1 1 0 R、1 1 1 0 B および 1 1 1 0 G による表示像について着目すると、液晶パネル 1 1 1 0 R、1 1 1 0 B による表示像は、液晶パネル 1 1 1 0 G による表示像に対して左右反転することが必要となる。

## 【 0 0 9 6 】

尚、液晶パネル 1 1 1 0 R、1 1 1 0 B および 1 1 1 0 G には、ダイクロイックミラー 1 1 0 8 によって、R、G、B の各原色に対応する光が入射するので、カラーフィルタを設ける必要はない。

## 【 0 0 9 7 】

尚、図 9 を参照して説明した電子機器の他にも、モバイル型のパーソナルコンピュータや、携帯電話、液晶テレビ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS 端末、タッチパネルを備えた装置等が挙げられる。そして、これらの各種電子機器に適用可能なのは言うまでもない。

30

## 【 0 0 9 8 】

本発明は、上述した実施形態に限られるものではなく、請求の範囲及び明細書全体から読み取れる発明の要旨或いは思想に反しない範囲で適宜変更可能であり、そのような変更を伴う電気光学装置用基板及び電気光学装置、並びに電子機器もまた本発明の技術的範囲に含まれるものである。

## 【 符号の説明 】

## 【 0 0 9 9 】

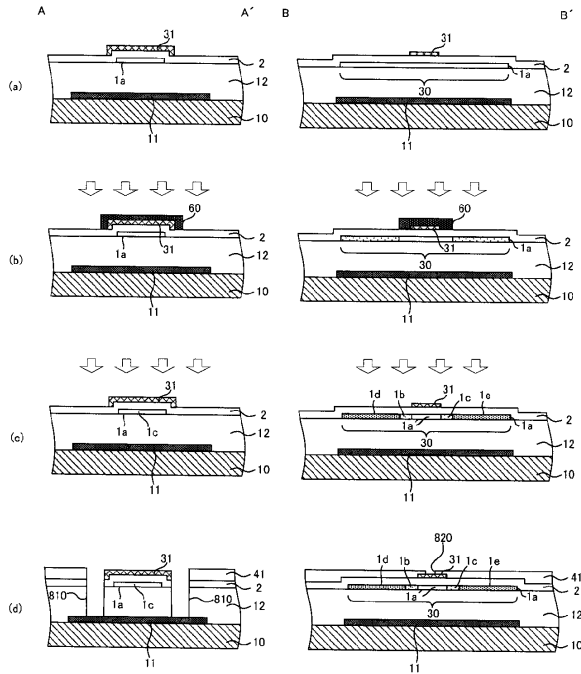
40

1 a ... 半導体層、1 a ' ... チャネル領域、1 b ... データ線側 L D D 領域、1 c ... 画素電極側 L D D 領域、1 d ... データ線側ソース・ドレイン領域、1 e ... 画素電極側ソース・ドレイン領域、2 ... 絶縁膜、1 1 ... 走査線、6 a ... データ線、9 a ... 画素電極、1 0 ... T F T アレイ基板、1 2 ... 下地絶縁膜、2 0 ... 対向基板、2 1 ... 対向電極、3 1 ... ゲート電極、4 1、4 2 ... 層間絶縁膜、5 0 ... 液晶層、7 1 0 ... 導電性遮光膜、8 1 0 ... 溝

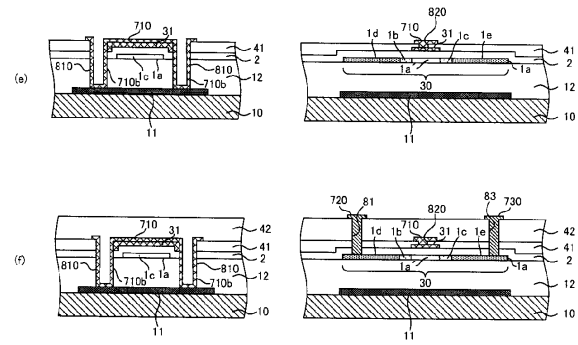




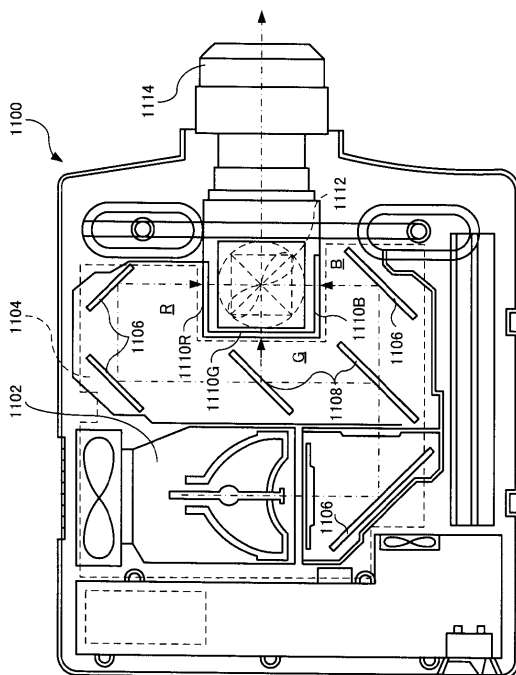
【図 7】



【図 8】



【図 9】



---

フロントページの続き

(56)参考文献 特開2009-063958(JP,A)  
特開2004-158518(JP,A)  
特開2001-356371(JP,A)  
特開2009-139417(JP,A)  
特開平09-043639(JP,A)

(58)調査した分野(Int.Cl., DB名)

G09F	9/30	-	9/46
H01L	27/32		
G02F	1/1343	-	1/1345
	1/135	-	1/1368