

(21)申請案號：099141600

(22)申請日：中華民國 99 (2010) 年 11 月 30 日

(51)Int. Cl. : **H01L33/26 (2010.01)**

(30)優先權：2010/01/18 日本 2010-008189

(71)申請人：住友電氣工業股份有限公司 (日本) SUMITOMO ELECTRIC INDUSTRIES, LTD.
(JP)

日本

(72)發明人：徳山慎司 TOKUYAMA, SHINJI (JP)；足立真寛 ADACHI, MASAHIRO (JP)；京野孝史 KYONO, TAKASHI (JP)；齋藤吉廣 SAITO, YOSHIHIRO (JP)

(74)代理人：陳長文

申請實體審查：有 申請專利範圍項數：20 項 圖式數：4 共 34 頁

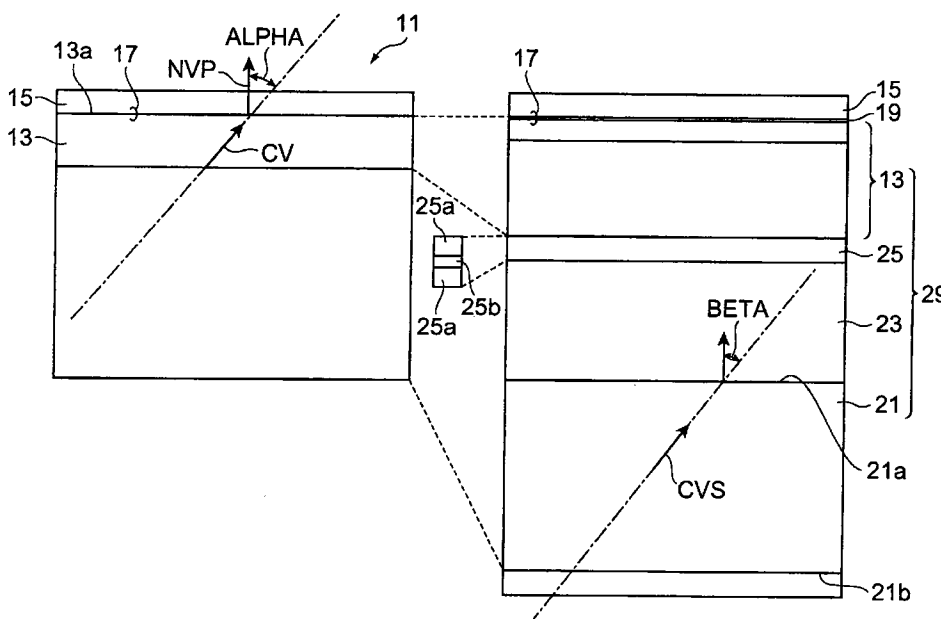
(54)名稱

半導體元件及製作半導體元件之方法

SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING SEMICONDUCTOR
DEVICE

(57)摘要

本發明提供一種半導體元件，其係於相對 c 面而傾斜之 p 型主面具有良好之歐姆接觸。p 型半導體區域 13 之主面 13a，係沿相對於該六方晶系 III 族氮化物之 c 軸(<0001>軸)傾斜之平面延伸。金屬層 15 係設置於 p 型半導體區域 13 之主面 13a 上。金屬層 15 與 p 型半導體區域 13 係以形成界面 17 之方式積層而構成非合金電極。六方晶系 III 族氮化物含有鎵作為 III 族構成元素，故含有六方晶系 III 族氮化物之主面 13a，相較六方晶系 III 族氮化物之 c 面而言更易被氧化。金屬層 15 與 p 型半導體區域 13 係以形成界面 17 之方式積層而構成非合金電極。避免形成用作電極之金屬層 15 後，因合金化引起之氧化物增加。



11：半導體元件

13 : p 型半導體區域

13a: 主面

15：金屬層

17：界面

19：氧化物層

21：支持基體

21a: 主面

21b: 背面

23 : n 型半導體區域

25：活性層

25a: 障壁層

25b：氮化鎵系半導體層

29：支持體

ALPHA：傾斜角

BETA：傾斜角

CV：c 軸向量

CVS：c 軸向量

NVP：法線向量

(21)申請案號：099141600

(22)申請日：中華民國 99 (2010) 年 11 月 30 日

(51)Int. Cl. : **H01L33/26 (2010.01)**

(30)優先權：2010/01/18 日本

2010-008189

(71)申請人：住友電氣工業股份有限公司 (日本) SUMITOMO ELECTRIC INDUSTRIES, LTD.
(JP)

日本

(72)發明人：德山慎司 TOKUYAMA, SHINJI (JP)；足立真寬 ADACHI, MASAHIRO (JP)；京野孝史 KYONO, TAKASHI (JP)；齋藤吉廣 SAITO, YOSHIHIRO (JP)

(74)代理人：陳長文

申請實體審查：有 申請專利範圍項數：20 項 圖式數：4 共 34 頁

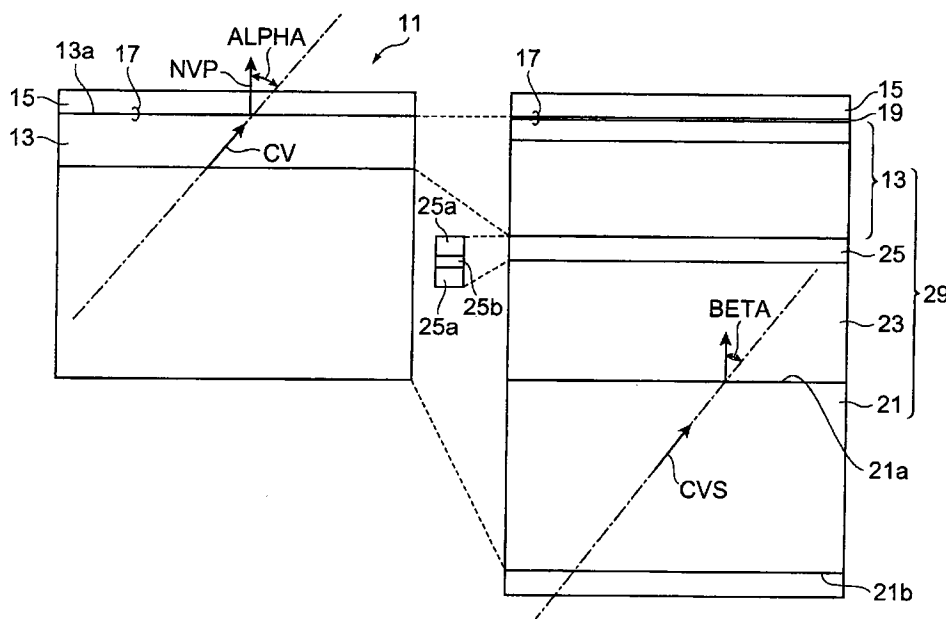
(54)名稱

半導體元件及製作半導體元件之方法

SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(57)摘要

本發明提供一種半導體元件，其係於相對 c 面而傾斜之 p 型主面具有良好之歐姆接觸。p 型半導體區域 13 之主面 13a，係沿相對於該六方晶系 III 族氮化物之 c 軸(<0001>軸)傾斜之平面延伸。金屬層 15 係設置於 p 型半導體區域 13 之主面 13a 上。金屬層 15 與 p 型半導體區域 13 係以形成界面 17 之方式積層而構成非合金電極。六方晶系 III 族氮化物含有鎳作為 III 族構成元素，故含有六方晶系 III 族氮化物之主面 13a，相較六方晶系 III 族氮化物之 c 面而言更易被氧化。金屬層 15 與 p 型半導體區域 13 係以形成界面 17 之方式積層而構成非合金電極。避免形成用作電極之金屬層 15 後，因合金化引起之氧化物增加。



11：半導體元件

13：p 型半導體區域

13a：主面

15：金屬層

17：界面

19：氧化物層

21：支持基體

21a：主面

21b：背面

23：n 型半導體區域

25：活性層

25a：障壁層

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種半導體元件、及製作半導體元件之方法。

【先前技術】

於專利文獻1中記載有獲得c面之向p型層之歐姆接觸。摻雜有p型雜質之 $\text{Ga}_x\text{Al}_{1-x}\text{N}$ 中使用含有Au、Ni等之金屬。於金屬層之堆積後，在氧氣環境中進行退火。藉此，利用氮化鎵系化合物半導體，而實現低驅動電壓化、高亮度化之發光元件。

於專利文獻2中記載有獲得c面之向p型層之歐姆接觸。於 p^+ 層之表面上形成鎳層並且於其上形成金層，之後藉由熱處理而使深度方向之元素分佈反轉。其結果為，以自表面側起元素按鎳、金之順序存在之方式而構成。

於專利文獻3中記載有向p型GaN接觸層上之電極之形成。於添加有Mg之GaN接觸層17上形成透光性電極之後，在至少含有氧氣之氣體中以攝氏500~600度之範圍進行熱處理，並同時進行p型低電阻化與電極之合金化處理。

專利文獻4所記載之方法係於藍寶石基板上經由AlN緩衝層而形成GaN層及添加有Mg之積層體，之後以攝氏300度之溫度對其進行加熱。於該加熱後在積層體上蒸鍍厚度為50 nm之金屬電極。

先前技術文獻

專利文獻

專利文獻1：日本專利特開平05-291621號公報

專利文獻2：日本專利特開平09-64337號公報

專利文獻3：日本專利特開平11-186605號公報

專利文獻4：日本專利特開2004-247323號公報

【發明內容】

發明所欲解決之問題

於專利文獻1及2之方法中，相對於c面GaN基板上之p型GaN而言帶來非常良好之結果。然而，根據發明者等人之見解，認為於無極性及半極性之GaN基板上之p型GaN上無法形成良好之歐姆電極，其原因在於非極性面之特有之較厚表面氧化膜之影響。氧化膜之影響不同係由於有極性之c面與非極性面之表面氧化膜(Ga-O鍵結)的狀態不同而引起。根據發明者等人之實驗，非極性面上在GaN-電極界面存在較厚之氧化膜，因此電氣特性不良。進而，該氧化膜由於c面與非極性面之氧吸附力之差異，因使電極合金化之氧退火而於非極性GaN-電極之界面形成較多之氧化物。

本發明係鑒於此種狀況研究而成者，其目的在於提供一種於相對於c面傾斜之p型主面具有良好之歐姆接觸之半導體元件，且其目的在於提供一種可於相對於c面傾斜之p型主面實現良好之歐姆接觸的製作半導體元件之方法。

解決問題之技術手段

本發明之一側面係具有非合金電極之半導體元件。該半導體元件包括：(a)p型半導體區域，其含有六方晶系III族氮化物，且具有一主面，該主面係沿相對於該六方晶系III

族氮化物之c軸傾斜之平面延伸，而不同於該六方晶系III族氮化物之c面；及(b)金屬層，其係設於上述p型半導體區域之上述主面上。上述六方晶系III族氮化物係含有鎵作為III族構成元素，上述金屬層與上述p型半導體區域係以形成界面之方式被積層，而構成非合金電極。

根據發明者等人之見解，含有六方晶系III族氮化物之支持體之傾斜主面較六方晶系III族氮化物之c面更易被氧化。因此，若於形成用作電極之金屬層後進行合金化，則六方晶系III族氮化物與電極之界面上氧化物增加。根據本發明之側面之半導體元件，金屬層與p型半導體區域係以形成界面之方式被積層，而構成非合金電極。因此，可避免形成用作電極之金屬層後之因合金化引起的氧化物增加。

本發明之另一側面係製作半導體元件之方法。該方法包含如下步驟：(a)準備包含p型半導體區域之支持體，該p型半導體區域具有含有六方晶系III族氮化物之主面；及(b)於上述p型半導體區域之上述主面上堆積金屬層，而形成非合金電極。上述六方晶系III族氮化物含有鎵作為III族構成元素，上述p型半導體區域之上述主面係沿相對於該六方晶系III族氮化物之c軸傾斜之平面延伸，而不同於該六方晶系III族氮化物之c面。

根據上述側面之方法，含有六方晶系III族氮化物之支持體主面雖較六方晶系III族氮化物之c面更易被氧化，但於含有六方晶系III族氮化物之p型半導體區域之主面上堆積

金屬層而形成非合金電極，故可避免形成用作電極之金屬層後之因合金化引起的氧化物增加。

本發明之另一側面之方法於堆積上述金屬層之前，可進而對上述支持體之上述p型半導體區域進行處理。上述處理係藉由對上述支持體應用酸清洗而進行。

根據上述側面之方法，形成金屬層之前p型半導體區域之表面會受到自然氧化之影響，藉由上述前處理可減小自然氧化之影響。上述處理例如係藉由於鹽酸、王水及氫氟酸之至少任一者中浸泡支持體而進行。

本發明之又一側面係非合金電極。該非合金電極包括：
(a)p型半導體區域，其含有六方晶系III族氮化物，且具有一主面，該主面係沿相對於該六方晶系III族氮化物之c軸傾斜之平面延伸，而不同於該六方晶系III族氮化物之c面；及(b)金屬層，其係設於上述p型半導體區域之上述主面上。上述六方晶系III族氮化物含有鎵作為III族構成元素，且上述金屬層與上述p型半導體區域係以形成界面之方式被積層，而構成非合金電極。

於上述側面中，上述金屬層可含有鉑(Pt)、鈀(Pd)及金(Au)之至少任一者、或該等之合金。根據上述側面，該等金屬層可提供良好之電氣特性。

於上述側面中，堆積上述金屬層之後，在含氧之環境中進行電極退火。可避免界面產生因電極退火引起之氧化物生成。

於上述側面中，上述p型半導體區域之上述主面之法線

向量與上述c軸所成之傾斜角，可位於10度以上且80度以下、或100度以上且170度以下之範圍。根據上述側面，當傾斜角未達10度或為170度以上時，p型半導體區域之主面相較半極性面而表現出極性面之性質。當傾斜角為80度以上且100度以下時，相較半極性面而表現出無極性面之性質。

於上述側面中，上述p型半導體區域之上述主面之法線向量與上述c軸所成之傾斜角，可位於63度以上且80度以下、或100度以上且117度以下之範圍。根據上述側面，當傾斜角位於上述範圍時，可製作藍色至綠色波長區域之高品質之活性層。例如，當活性層包含含銦之氮化鎵系半導體層(例如InGa_N等)時可進行In元素之摻入。又，當氮化鎵系半導體為InGa_N等時，In組成之波動較小。因此，於發光二極體中減小發光不均，雷射二極體中可減小因In組成之波動引起的臨限值電流增加。藉由非合金電極，可減小元件之串聯電阻。

於上述側面中，半導體元件進而包括含有六方晶系III族氮化物之支持基體。上述支持基體具有半極性主面，且上述p型半導體區域係設於上述支持基體之上述半極性主面上。根據該側面，對p型半導體區域提供半極性主面變得容易。又，於該側面中，上述支持基體之上述半極性主面之法線向量與上述支持基體之c軸所成之傾斜角，可位於10度以上且80度以下、或100度以上且170度以下之範圍。根據上述側面，當支持基體之傾斜角未達10度或為170度

以上時，p型半導體區域之主面相較半極性面而表現出極性面之性質。當上述傾斜角為80度以上且100度以下時，相較半極性面而表現出無極性面之性質。進而，上述支持基體之上述半極性主面之法線向量與上述支持基體之c軸所成之傾斜角可位於63度以上且80度以下或100度以上且117度以下之範圍。當支持基體之傾斜角為上述角度範圍時，對p型半導體區域之主面提供傾斜角為63度以上且80度以下或100度以上且117度以下之角度範圍之半極性面變得容易。

於上述側面中，支持體進而包括：n型半導體區域，其含有六方晶系III族氮化物；及活性層，其含有六方晶系III族氮化物。上述活性層係設於上述n型半導體區域與上述p型半導體區域之間。根據上述側面，可將具有良好之歐姆性之電極提供給發光元件。

於上述側面中，上述界面可含有厚度10 nm以下之氧化物層。根據上述側面，只要氧化物層之厚度為上述範圍，便可提供相對於半極性面之良好之歐姆接觸。

於上述側面中，上述氧化物層含有鎵作為構成元素。上述側面之半極性面易形成鎵氧化物。

於上述側面中，上述氧化物層不含有上述金屬層之構成元素之氧化物。上述側面之氧化物層並非於電極退火時形成者，故氧化物主要與半極性面之構成元素鍵結。

本發明之各側面之上述目的及其他目的、特徵以及優點，根據參照附圖而展開之本發明之較佳實施形態之以下

詳細敘述，當可容易地明瞭。

發明之效果

如以上所說明般，本發明一方面可提供一種於相對c面傾斜之p型主面具有良好歐姆接觸之半導體元件。又，本發明另一方面可提供一種於相對c面傾斜之p型主面能實現良好歐姆接觸之半導體元件之製作方法。

【實施方式】

本發明之見解可藉由參照例示之附圖並考慮以下之詳細敘述而容易地理解。繼而，一面參照附圖，一面說明本實施形態之非合金電極、具有非合金電極之半導體元件、製作非合金電極之方法及製作半導體元件之方法之實施形態。於可能之情形時對相同部分附上相同符號。

圖1係表示本實施形態之半導體元件之一例之圖式。半導體元件11具有非合金電極。半導體元件11包含p型半導體區域13、及金屬層15。p型半導體區域13含有六方晶系III族氮化物。六方晶系III族氮化物含有鎵作為III族構成元素，例如可含有氮化鎵系半導體。氮化鎵系半導體例如包含GaN、InGaN、AlGaN、InAlGaN。p型半導體區域13具有主面13a，主面13a係沿相對於該六方晶系III族氮化物之c軸(<0001>軸)傾斜之平面而延伸。作為此種主面13a例如有半極性面。於圖1中，c軸上方向係以c軸向量CV表示。金屬層15係設於p型半導體區域13之主面13a上。金屬層15與p型半導體區域13係以形成界面17之方式被積層，而構成非合金電極。

根據發明者等人之見解，六方晶系III族氮化物含有鎵作為III族構成元素，故含有六方晶系III族氮化物之半極性主面13a較六方晶系III族氮化物之c面更易被氧化。因此，若於形成用作電極之金屬層15之後進行合金化，則六方晶系III族氮化物與電極之界面上氧化物增加。根據本實施形態之半導體元件11，金屬層15與p型半導體區域13係以形成界面17之方式被積層，而構成非合金電極。因此，可避免形成用作電極之金屬層15後之因合金化而引起的氧化物增加。

於實施例中，金屬層15可含有鉑(Pt)、鈀(Pd)及金(Au)中之至少任一者，且可含有該等之合金。該等之金屬層可提供良好之電氣特性。金屬層15與p型半導體區域13為構成非合金電極，而於主面13a上堆積金屬層15之後，在含氧之環境中進行電極退火。界面上可避免該環境中之電極退火引起的氧化物生成。例如半極性面上構成之非合金電極界面上，可避免因氧環境中之電極退火引起的氧化物生成。

若參照圖1，顯示有表示主面13a之法線之法線向量NVP。該法線向量NVP與c軸向量VC所成之傾斜角ALPHA可位於10度以上且170度以下之範圍。根據上述側面，可對基板主面13a提供與有極性c面不同之極性之半導體面。當傾斜角APLHA未達10度或為170度以上時，p型半導體區域13之主面13a相較半極性面而表現出極性面之性質。當傾斜角為80度以上且100度以下時，相較半極性面而表現

出無極性面之性質。又，傾斜角 ALPHA 可位於 10 度以上且 80 度以下、或 100 度以上且 170 度以下之範圍。根據上述側面，可對基板主面 13a 提供半極性面。

傾斜角 ALPHA 可位於 63 度以上且 80 度以下或 100 度以上且 117 度以下之範圍。當傾斜角 ALPHA 位於上述範圍時，表面氧化膜較少，且可藉由電極材料及前處理而獲得良好之電氣特性。

界面 17 上可含有氧化物層 19。氧化物層 19 之厚度可為 10 nm 以下。只要氧化物層 19 之厚度為上述範圍，便可對半極性面與金屬層之非合金接觸提供良好之歐姆特性。又，根據發明者等人之觀察，確認氧化物層 19 於界面 17 上殘留有至少 0.5 nm 左右。主面 13a 易形成鎵氧化物，故氧化物層 19 含有鎵作為構成元素。另一方面，氧化物層 19 不含有金屬層 17 之構成元素之氧化物。氧化物層 19 並非於電極退火時形成者，故氧化物主要與主面 13a 之構成元素鍵結。

半導體元件 11 可進而包括具有含有六方晶系 III 族氮化物之主面之支持基體 21。支持基體 21 可含有 GaN、InGaN、AlGaN、InAlGaN、AlN 等。支持基體 21 具有主面 21a 及背面 21b。於主面 21a 表現出半極性之形態中，對 p 型半導體區域 13 之主面 13a 提供半極性變得容易。又，p 型半導體區域係設於支持基體 21 之主面 21a 上。支持基體 21 之主面 21a 之法線向量 NVS 與支持基體 21 之 c 軸向量 CVS(<0001> 軸之方向)所成之傾斜角 BETA，可位於 10 度以上且 170 度以下之範圍。當傾斜角 BETA 未達 10 度或為 170 度以上時，p 型

半導體區域13之主面13a表現出接近有極性之c面之性質，未表現出與有極性之c面不同的極性。當傾斜角BETA為80度以上且100度以下時，p型半導體區域13之主面13a相較半極性而表現出無極性面之性質。傾斜角BETA可位於10度以上且80度以下、或100度以上且170度以下之範圍。於該傾斜角下，主面21a表現出半極性。根據上述形態，可將具有良好之歐姆性之電極提供給發光元件。

半導體元件11進而包括：n型半導體區域23，其含有六方晶系III族氮化物；及活性層25，其含有六方晶系III族氮化物。活性層25係設於n型半導體區域23與p型半導體區域13之間。n型半導體區域23、活性層25及p型半導體區域13構成支持體29。n型半導體區域23、活性層25及p型半導體區域13係於支持基體13之主面13a上之法線向量NVS的方向上排列。

活性層25可含有障壁層25a，又，可含有含銦之氮化鎵系半導體層25b(例如井層)。井層25b例如可含有InGaN，且障壁層25a可含有InGaN或GaN。

當傾斜角BETA位於63度以上且80度以下或100度以上且117度以下之範圍時，對p型半導體區域13之主面13a提供63度以上且80度以下或100度以上且117度以下之角度範圍之半極性面變得容易。例如，當活性層25含有InGaN層時，In元素之摻入良好，因此可實現長波長之發光。又，當氮化鎵系半導體為InGaN等時，In組成之波動較小。因此，於發光二極體可減小發光不均，於雷射二極體中可減

少因In組成之波動引起的臨限值電流增加。於本實施例中，當忽略結晶中內包之應變之影響時，傾斜角BETA與傾斜角ALPHA實質上相等。

圖2係表示顯示本實施形態之製作半導體元件之方法之主要步驟之步驟流程的圖式。於下述說明中，為便於理解，作為製造步驟中出現之構件之參照符號係附上圖1中之對應構件之參照符號。於步驟S101中，準備支持體29。支持體29含有p型半導體區域13，p型半導體區域13具有主面13a作為支持體29最表面。主面13a可為含有例如六方晶系III族氮化物之半極性面。六方晶系III族氮化物含有鎵作為III族構成元素。作為其他III族構成元素，可含有銦、鋁等，且含有氮作為V族構成元素。p型半導體區域13之主面13a例如可含有Mg摻雜GaN。p型半導體區域13之主面13a係沿相對於該六方晶系III族氮化物之c軸傾斜之平面而延伸，因此p型半導體區域13之主面13a表現出半極性，於本實施例中將其稱為「半極性主面」。

於堆積用作p側之金屬層之前，在步驟S102中可進行支持體29之p型半導體區域13之前處理。於成長爐中成長p型半導體區域13而形成支持體29後，若將支持體(磊晶基板)29自成長爐中取出，則磊晶基板暴露於大氣中。磊晶基板之磊晶表面表現出與有極性之c面不同之極性，故存在因大氣中之氧而產生自然氧化之可能性。因此，於形成電極膜之前p型半導體區域13之表面13a受到自然氧化之影響，但藉由上述前處理可減小自然氧化之影響。上述前處

理係藉由於用於酸清洗之溶液、例如王水及氫氟酸等中浸泡支持體29而進行。

於步驟S103中，在p型半導體區域13之主面13a上堆積金屬層15，而形成非合金電極。藉由該等步驟，形成包含含有非合金電極之半導體元件之排列之基板生產物。

含有六方晶系III族氮化物之主面13a較六方晶系III族氮化物之c面更易被氧化，但根據該方法，係於含有六方晶系III族氮化物之p型半導體區域13之主面13a上堆積金屬層15而形成非合金電極，故可避免形成用作電極之金屬層15後之因合金化引起的氧化物增加。金屬層15可含有鉑(Pt)、鈀(Pd)及金(Au)之至少任一者、或該等之合金。該等之金屬層可提供良好之電氣特性。

又，於堆積金屬層15之後，在含氧之環境中進行電極退火。可避免電極退火中在界面17上氧化物重新生成。此種非合金電極之每單位面積之接觸電阻例如可為 $2 \times 10^{-4} (\Omega \cdot \text{cm}^2)$ 以上，且可為 $6 \times 10^{-3} (\Omega \cdot \text{cm}^2)$ 以下。p型半導體區域13之半極性主面13a之法線向量NV與c軸向量CV所成之傾斜角ALPHA例如可為10度以上且80度以下或100度以上且170度以下之範圍。

於步驟S104中，不進行氧環境中之電極退火而分離基板生產物，製作各個之半導體元件。藉由該等之步驟，可製作非合金電極，且可製作具有非合金電極之半導體元件。

一面參照製作發光元件作為半導體元件之步驟一面說明支持體29之製作之一例。於步驟S105中，準備III族氮化物

基板。作為III族氮化物基板21，例如可為GaN、AlGaN、InGaN、InAlGaN、AlN等。於下述說明之實施例中，基板21具有半極性主面。III族氮化物基板21含有半極性主面21a。半極性主面21a如業已說明般，具有相對於III族氮化物基板21之c軸向量CVS而以角度BETA傾斜之法線向量NVS。c軸之傾斜可為III族氮化物基板21之a軸之方向或m軸之方向。

於步驟S106中，在III族氮化物基板21之半極性主面21a上成長n型III族氮化物半導體區域23。n型III族氮化物半導體區域23可為n型披覆層等。n型披覆層可含有四元系、三元系及二元系之III族氮化物半導體，例如為Si摻雜GaN、AlGaN、InAlGaN、InAlN等。n型III族氮化物半導體區域23之主面表現出半極性。

於步驟S107中，在n型III族氮化物半導體區域23之主面上成長發光層。發光層含有活性層25，且於必要情形時可包含設於活性層25兩側之光導層。於步驟S108中，成長活性層23。活性層23可具有量子井構造。於步驟S109中，在n型III族氮化物半導體區域23之主面上成長障壁層25a，障壁層25a之表面表現出半極性。於步驟S110中在障壁層25a之主面上成長井層25b，井層25b之表面表現出半極性。於必要之情形時，重複障壁層25a之成長與井層25b之成長。所完成之發光層及活性層23之表面表現出半極性。於半極性之活性層中，相較於c面壓電電場之影響較低。

於步驟S111中，在發光層之半極性主面上成長p型III族

氮化物半導體區域13。p型III族氮化物半導體區域13可包含p型電子阻擋層、p型披覆層、p型接觸層等。於步驟S112中，在活性層25上成長p型電子阻擋層及/或p型披覆層。p型披覆層可含有四元系、三元系及二元系之III族氮化物半導體，例如為Mg摻雜GaN、AlGaN、InAlGaN、InAlN等。於步驟S113中，在成長p型電子阻擋層及/或p型披覆層之後，可包含p型接觸層。p型接觸層可含有四元系、三元系及二元系之III族氮化物半導體，例如為Mg摻雜GaN、AlGaN、InAlGaN、InAlN等。p型接觸層之p型摻雜劑濃度例如可為 $5 \times 10^{19} \text{ cm}^{-3}$ 以上，且 $5 \times 10^{20} \text{ cm}^{-3}$ 以下。

藉由該等步驟，完成磊晶基板之形成，提供支持體29。

本實施例發現：不使用退火製程，而使用例如Pt電極，可有效形成半極性p型GaN之歐姆電極。

首先，發明者等人使用於形成金屬層之後進行氧環境退火之方法，在p型半極性GaN層之上形成p型電極。然而，雖於p型GaN之半極性(2-0-21)面上形成Ni/Au金屬積層之後應用氧環境中之合金化步驟而形成p側電極，但該p側電極並未表現良好之歐姆特性。又，作為其他方法，藉由以高溫狀態下製作Pt電極之方法，而於半極性(2-0-21)p型GaN上形成Pt電極。該Pt電極亦未表現良好之歐姆特性。當使用該等技術而於有極性c面之p型GaN上形成電極時，形成良好之歐姆電極。如上述所說明般，即便將既存之兩種方法應用於半極性GaN，亦無法獲得良好之歐姆電極。

為考察該理由，使用X射線光電子分光分析裝置(XPS)而

進行c面 GaN表面及半極性 GaN表面之分析。其結果為，與c面 GaN面相比，半極性 GaN面之表面氧化膜較厚(Ga-O鍵結之密度較高)。而且，於上述兩種方法之製作中，在合金化處理後之 GaN/電極界面同樣亦觀察到氧化膜。另一方面，於如本實施形態之非合金 Pt電極中，確認並無如c面之較厚的氧化膜。

因此，發明者等人推測係由於在含氧之環境中進行熱處理，金屬電極與p型半導體結晶之界面被氧化，由此導致接觸電阻上升。半極性之氮化物表面之鍵結狀態(懸鍵)與c面表面之鍵結狀態不同，半極性之氮化物表面易與氧鍵結。因此，推測合金化中之氧到達氮化物-電極界面，於該界面上成長氧化物。

而且，發明者等人推進不使用退火之電極之開發。於該電極形成製程中，在常溫(例如攝氏15度~攝氏40度)下蒸鍍例如 Pt電極膜，並且不對該電極膜實施熱處理。該 Pt電極表現出良好之歐姆性，半導體元件之電氣特性(例如利用 TLM法測定之接觸電阻值及 PN二極體之 I-V特性等)亦優良。而且，XPS之測定結果中並未觀察到表示電極與p型半導體區域之界面之氧-鎳鍵結之信號。根據該結果，估計氧化膜為10 nm以下。又，根據發明者等人之見解，估計存在界面上殘留0.5 nm左右之氧化膜之可能性。即，常溫下形成 Pt電極，且於該電極與 III族氮化物半導體之界面上氧化膜為0.5 nm以上且10 nm以下則可形成良好之歐姆電極。同樣地之結果，不能進可獲得 Pt電極，亦可獲得 Pd

電極或Au電極、該等之合金電極。

於上述實施例中，在Pt電極之蒸鍍前，對c面及半極性面之p型Ga₂N結晶進行丙酮或2-丙醇等之超音波有機清洗後，進行鹽酸、王水、氟酸清洗。清洗時間係於溶液中5分鐘左右。藉由以此方式進行酸清洗，可獲得歐姆電極之更良好之特性。

(實施例1)藉由有機金屬氣相成長(MOCVD)法而製作圖3(a)所示之構造之磊晶基板。其構造係於m軸方向上c軸傾斜之半極性表面之n型Ga₂N基板上藉由MOCVD法而成長Ga₂N緩衝層(必要時)，之後成長厚度1 μm之Si摻雜n型之Ga₂N層、厚度0.4 μm之Mg摻雜p型之Ga₂N層、厚度50 nm之高濃度Mg摻雜p⁺型Ga₂N層。

於p型電極膜之蒸鍍前，藉由光微影而形成圓形之抗蝕劑。其後，於同一蒸鍍裝置內藉由電子束法及電阻加熱法而分別蒸鍍Pt膜(厚度50 nm)及Ni/Au膜(厚度5 nm/11 nm)。真空度為 1×10^{-6} Torr左右。

蒸鍍後利用丙酮對抗蝕劑進行剝離，形成具有環狀之空隙之Pt電極。於由空隙分離之內側電極與外側電極之間測定電阻，評估Pt電極之接觸電阻(c-TLM測定法)。將其結果示於圖3(b)。

測定結果 電阻值

Pt電極： $5 \times 10^{-3} \Omega \cdot \text{cm}^2$ ；

Ni/Au膜： $3 \times 10^{-2} \Omega \cdot \text{cm}^2$ 。

(實施例2)使用X射線光電子分光分析裝置(XPS)，進行

GaN-電極界面之分析。進行與實施例1相同之磊晶成長，成長c面磊晶基板(評估裝置A)及半極性磊晶基板(評估裝置B)。藉由電子束法對該等之磊晶基板(評估裝置A、B)之各個蒸鍍Pt電極，形成c面基板生產物(評估裝置C)及半極性基板生產物(評估裝置D)。又，藉由電子束法及電阻加熱法對該等之磊晶基板(評估裝置A、B)蒸鍍Ni/Au膜，形成c面基板生產物(評估裝置E)及半極性面基板生產物(評估裝置F)。

於上述全體評估裝置之製作中，係於蒸鍍前對磊晶基板進行上述有機清洗及酸清洗。又，對評估裝置E、F於加入少量氧之氮環境中進行1分鐘之退火處理。

評估裝置B之表面氧化膜與評估裝置A相比較厚(Ga-O鍵結之密度較高)。又，與評估裝置E相比，確認評估裝置F亦於GaN-電極界面有較厚之氧化膜。然而，評估裝置C及D中確認並無其等之氧化膜。

圖4(a)係表示半極性面上之非合金電極之Ga-O鍵結之鍵能之範圍之XPS信號的圖式，圖4(b)係表示半極性面上之合金電極之Ga-O鍵結之鍵能之範圍之XPS信號的圖式。

若參照圖4，則可如以下般加以理解。根據圖示之結果，可推測半極性基板上易產生表面氧化，難以獲得歐姆特性。然而，半極性基板上只要為未施加熱處理之非合金之電極，則可確認不產生氧化膜。又，藉由利用酸進行前處理，可獲得更良好之歐姆特性。

(實施例3)為確認半極性之角度之差異，準備自(20-21)

面以+5度、-5度、+10度、-10度之角度傾斜之(四種角度)半極性基板、及m面基板之非極性基板。使用該等GaN基板，與實施例2同樣地製作磊晶基板。與實施例2同樣地進行XPS之測定。根據該測定結果，可知當使用半極性及無極性之GaN基板而於磊晶基板上形成Pt非合金電極時，該非合金電極之界面較c面上之合金電極更良好。又，測定中並未出現上述角度範圍之電氣特性之較大差。因此，只要為具有與有極性c面不同之性質之非極性面(半極性、無極性)之主面的基板上之非合金電極，便可獲得良好之歐姆特性。

根據本實施形態，可提供一種於相對於c面傾斜之p型主面具有良好之歐姆接觸之半導體元件。又，根據本實施形態，可提供於相對於c面傾斜之p型主面能實現良好之歐姆接觸之製作半導體元件之方法。進而，根據本實施形態，可提供於相對於c面傾斜之p型主面能實現良好之歐姆接觸之非合金電極。

於較佳實施形態中圖式說明了本發明之原理，但業者當可確認本發明可不脫離此種原理而對配置及詳細內容進行變更。本發明並不限定於本實施形態所揭示之特定構成。又，於本實施形態係例示發光元件進行說明，但亦可適用於電晶體或二極體之類的電子裝置之p側電極。因此，對申請專利範圍及根據其精神範圍而獲得之所有修正及變更申請權利。

產業上之可利用性

一種於相對於c面傾斜之p型主面具有良好之歐姆接觸之半導體元件，且係一種於相對於c面傾斜之p型主面能實現良好之歐姆接觸之製作半導體元件之方法。

【圖式簡單說明】

圖1係表示本實施形態之半導體元件之一例之圖式。

圖2係表示本實施形態之製作半導體元件之方法之主要步驟之步驟流程的圖式。

圖3(a)、(b)係表示半極性p型GaN面之合金電極及非合金電極之特性之圖式。

圖4(a)、(b)係表示半極性p型GaN面之合金電極及非合金電極之XPS測定結果的圖式。

【主要元件符號說明】

11	半導體元件
13	p型半導體區域
13a	主面
15	金屬層
17	界面
19	氧化物層
21	支持基體
21a	主面
21b	背面
23	n型半導體區域
25	活性層
25a	障壁層

25b	氮化鎵系半導體層
29	支持體
ALPHA	傾斜角
BETA	傾斜角
CV	c軸向量
CVS	c軸向量
NVS	法線向量
NVP	法線向量
S101~S113	步驟

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：99141600

※申請日：99.11.30

※IPC 分類：H01L 33/26
(2010.01)

一、發明名稱：(中文/英文)

半導體元件及製作半導體元件之方法

SEMICONDUCTOR DEVICE AND METHOD FOR
MANUFACTURING SEMICONDUCTOR DEVICE

二、中文發明摘要：

本發明提供一種半導體元件，其係於相對c面而傾斜之p型主面具有良好之歐姆接觸。p型半導體區域13之主面13a，係沿相對於該六方晶系III族氮化物之c軸(<0001>軸)傾斜之平面延伸。金屬層15係設置於p型半導體區域13之主面13a上。金屬層15與p型半導體區域13係以形成界面17之方式積層而構成非合金電極。六方晶系III族氮化物含有鎵作為III族構成元素，故含有六方晶系III族氮化物之主面13a，相較六方晶系III族氮化物之c面而言更易被氧化。金屬層15與p型半導體區域13係以形成界面17之方式積層而構成非合金電極。避免形成用作電極之金屬層15後，因合金化引起之氧化物增加。

三、英文發明摘要：

A semiconductor device has a satisfactory ohmic contact on a p-type principal surface tilting from a c-plane. The principal surface 13a of a p-type semiconductor region 13 extends along a plane tilting from a c-axis (axis $\langle 0001 \rangle$) of hexagonal group-III nitride. A metal layer 15 is deposited on the principal surface 13a of the p-type semiconductor region 13. The metal layer 15 and the p-type semiconductor region 13 are separated by an interface 17 such that the metal layer functions as a non-alloy electrode. Since the hexagonal group-III nitride contains gallium as a group-III element, the principal surface 13a comprising the hexagonal group-III nitride is more susceptible to oxidation compared to the c-plane of the hexagonal group-III nitride. The interface 17 avoids an increase in amount of oxide after the formation of the metal layer 15 for the electrode.

七、申請專利範圍：

1. 一種半導體元件，其特徵在於，其係具有非合金電極者，且包括：

p型半導體區域，其含有六方晶系III族氮化物，且具有一主面，該主面係沿相對於該六方晶系III族氮化物之c軸傾斜之平面延伸，而不同於該六方晶系III族氮化物之c面；及

金屬層，其係設於上述p型半導體區域之上述主面上；且

上述六方晶系III族氮化物係含有鎵作為III族構成元素，

上述金屬層與上述p型半導體區域係以形成界面之方式被積層，而構成非合金電極。

2. 如請求項1之半導體元件，其中上述金屬層包含鉑(Pt)、鈀(Pd)及金(Au)中之至少任一者。
3. 如請求項1或2之半導體元件，其中上述p型半導體區域之上述主面之法線向量與上述c軸所成之傾斜角，係位於10度以上且80度以下、或100度以上且170度以下之範圍。
4. 如請求項1至3中任一項之半導體元件，其中上述p型半導體區域之上述主面之法線向量與上述c軸所成之傾斜角，係位於63度以上且80度以下、或100度以上且117度以下之範圍。
5. 如請求項1至4中任一項之半導體元件，其中更包括含有

六方晶系 III 族氮化物之支持基體，且

上述支持基體具有半極性主面，

上述 p 型半導體區域係設於上述支持基體之上述半極性主面上，並且上述主面具有半極性。

6. 如請求項 5 之半導體元件，其中上述支持基體之上述半極性主面與上述支持基體之 c 軸所成之傾斜角，係位於 63 度以上且 80 度以下、或 100 度以上且 117 度以下之範圍。
7. 如請求項 1 至 6 中任一項之半導體元件，其中更包括：
n 型半導體區域，其含有六方晶系 III 族氮化物；及
活性層，其含有六方晶系 III 族氮化物；且
上述活性層係設於上述 n 型半導體區域與上述 p 型半導體區域之間。
8. 如請求項 1 至 7 中任一項之半導體元件，其中上述界面含有厚度為 10 nm 以下之氧化物層。
9. 如請求項 8 之半導體元件，其中上述氧化物層含有鎵作為構成元素。
10. 如請求項 8 或 9 之半導體元件，其中上述氧化物層不含有上述金屬層之構成元素之氧化物。
11. 一種製作半導體元件之方法，其特徵在於包含如下步驟：

準備包含 p 型半導體區域之支持體，該 p 型半導體區域具有含有六方晶系 III 族氮化物之主面；及

於上述 p 型半導體區域之上述主面上堆積金屬層，而

形成非合金電極；且

上述六方晶系III族氮化物含有鎵作為III族構成元素，

上述p型半導體區域之上述主面係沿相對於該六方晶系III族氮化物之c軸傾斜之平面延伸，而不同於該六方晶系III族氮化物之c面。

12. 如請求項11之製作半導體元件之方法，其中上述金屬層包含鉑(Pt)、鈀(Pd)及金(Au)中之至少任一者。

13. 如請求項11或12之製作半導體元件之方法，其中於堆積上述金屬層之前，進而對上述支持體之上述p型半導體區域進行處理，且

上述處理係藉由對上述支持體應用酸清洗而進行。

14. 如請求項11至13中任一項之製作半導體元件之方法，其中上述p型半導體區域之上述主面之法線向量與上述c軸所成之傾斜角，係位於10度以上且80度以下、或100度以上且170度以下之範圍。

15. 如請求項11至14中任一項之製作半導體元件之方法，其中上述p型半導體區域之上述主面之法線向量與上述c軸所成之傾斜角，係位於63度以上且80度以下、或100度以上且117度以下之範圍。

16. 如請求項11至15中任一項之製作半導體元件之方法，其中於堆積上述金屬層之後，並不於含氧之環境中進行電極退火。

17. 如請求項11至16中任一項之製作半導體之方法，其中上述金屬層與上述p型半導體區域係以形成界面之方式而

積層，且

上述界面含厚度為10 nm以下之氧化物層。

18. 如請求項11至17中任一項之製作半導體元件之方法，其中上述支持體包含含有六方晶系III族氮化物之支持基體，

上述支持基體具有半極性主面，

上述p型半導體區域係設於上述支持基體之上述半極性主面上，並且上述主面具有半極性。

19. 如請求項18之製作半導體元件之方法，其中上述支持基體之上述半極性主面之法線向量與上述支持基體之上述六方晶系III族氮化物之c軸所成之傾斜角，係位於63度以上且80度以下、或100度以上且117度以下之範圍。

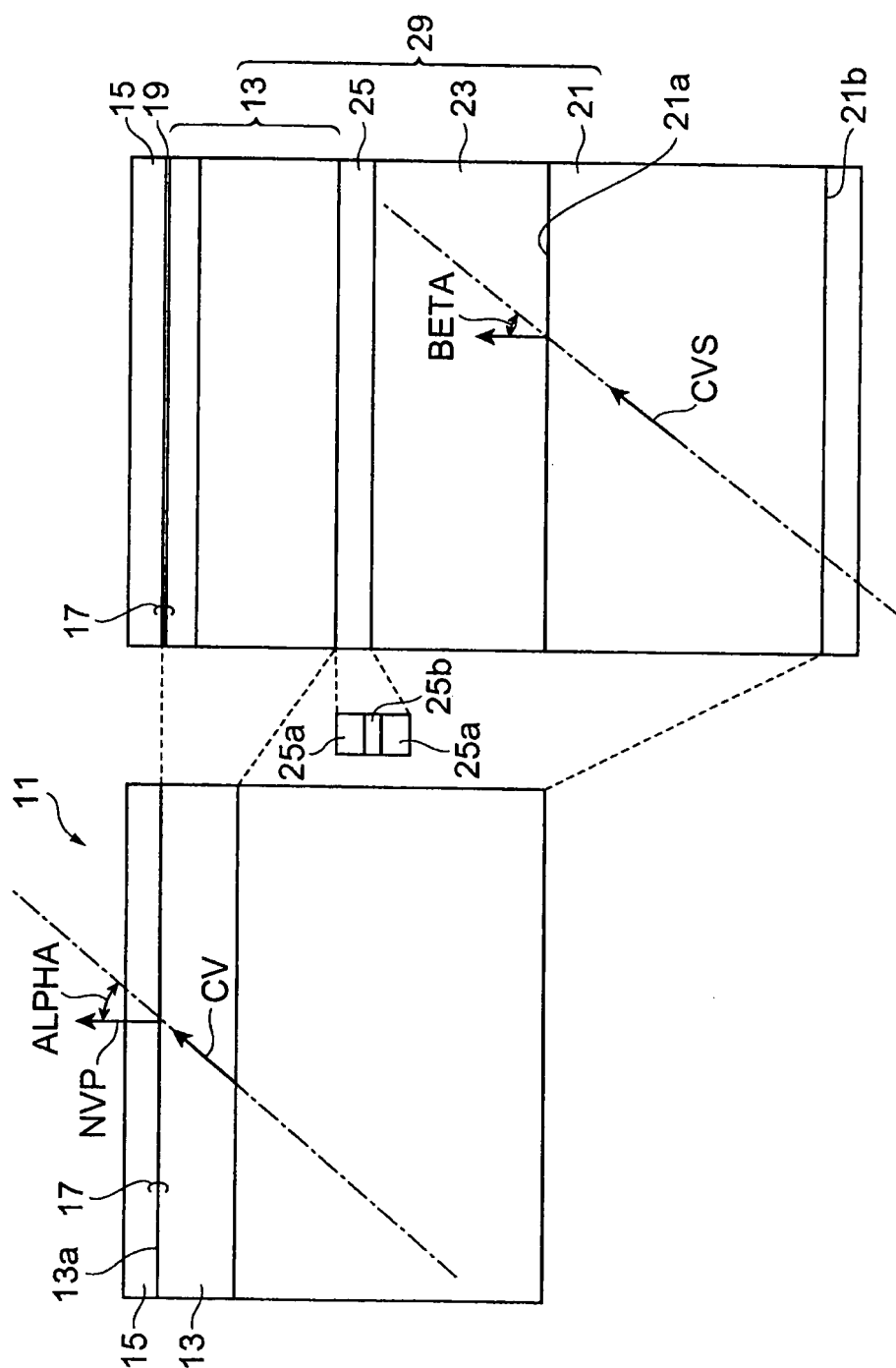
20. 如請求項18或19之製作半導體元件之方法，其中上述支持體更包括含有六方晶系III族氮化物之n型半導體區域、及含有六方晶系III族氮化物之活性層，

上述n型半導體區域係設於上述支持基體之上述半極性主面上，

上述活性層係設於上述支持基體之上述半極性主面上，且

上述活性層係設於上述n型半導體區域與上述p型半導體區域之間。

八、圖式：



一
回

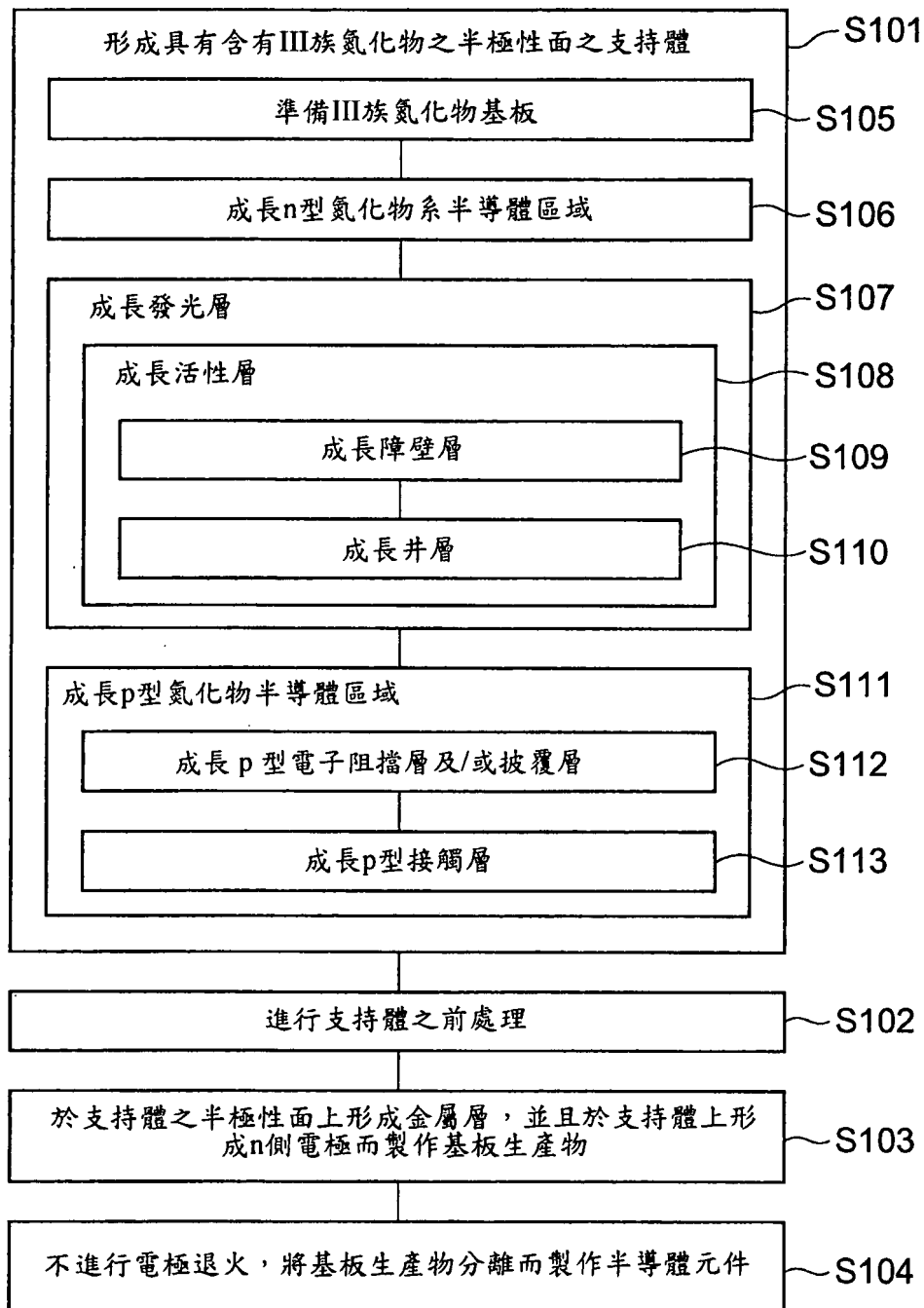
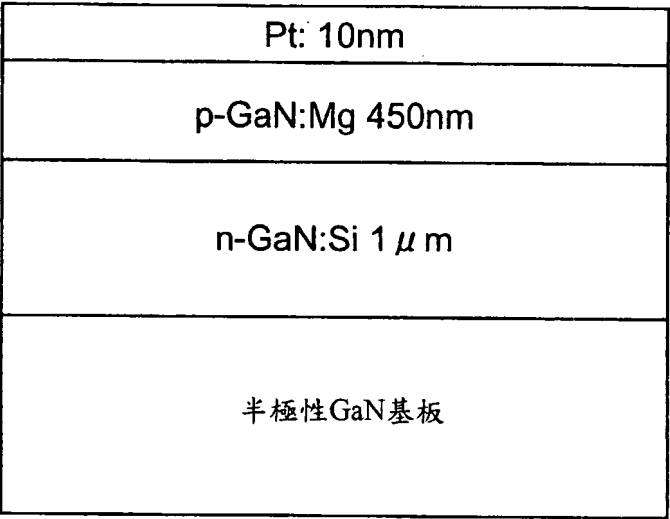


圖2

(a)



(b)

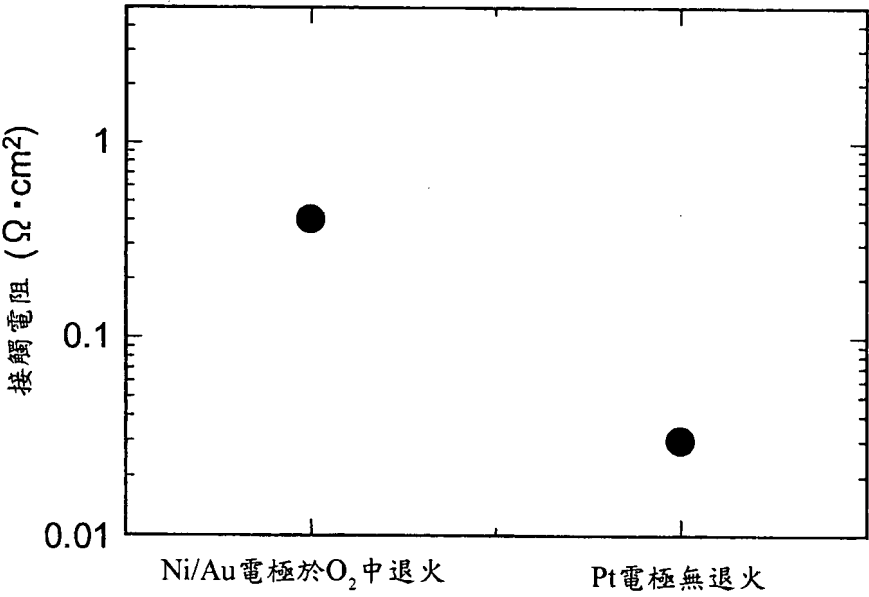
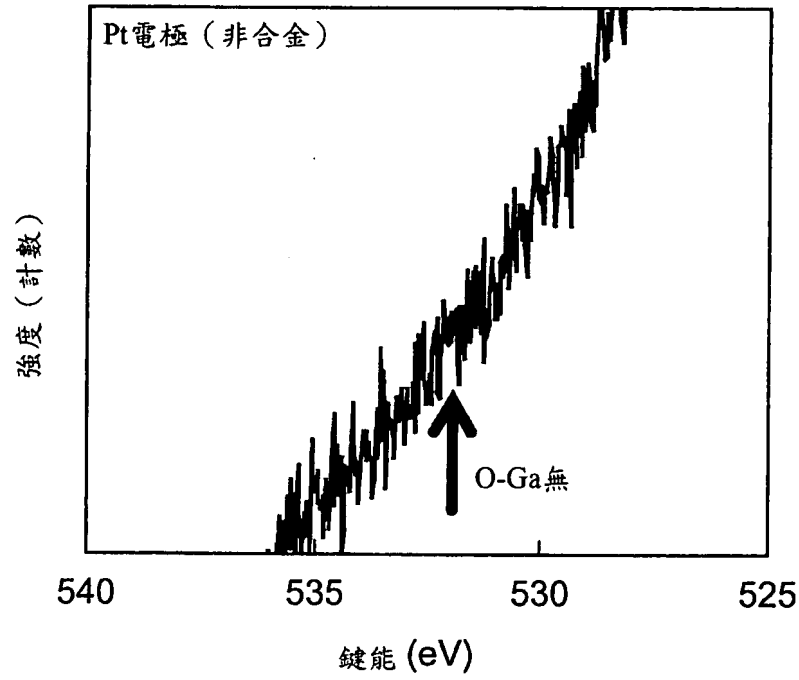


圖 3

(a)



(b)

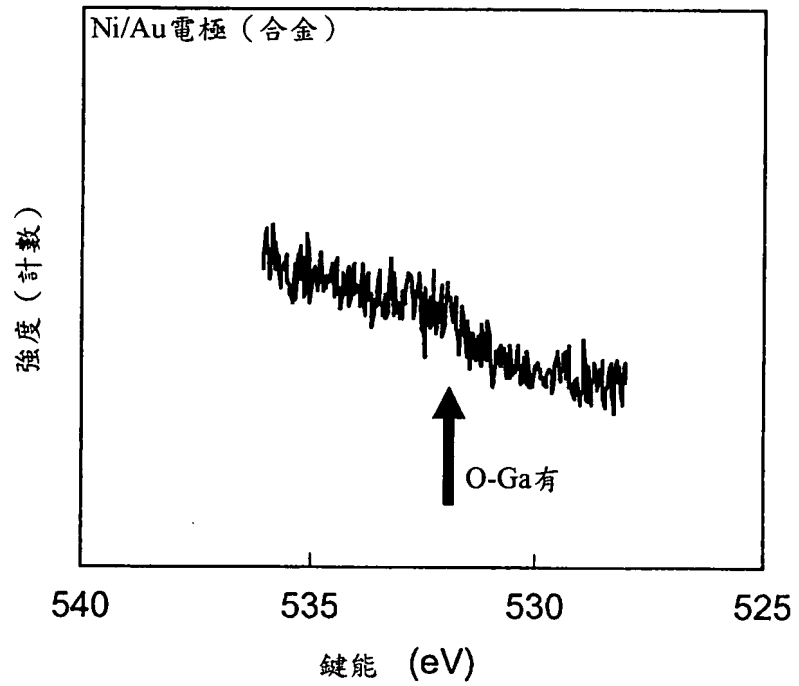


圖 4

四、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

11	半導體元件
13	p型半導體區域
13a	主面
15	金屬層
17	界面
19	氧化物層
21	支持基體
21a	主面
21b	背面
23	n型半導體區域
25	活性層
25a	障壁層
25b	氮化鎵系半導體層
29	支持體
ALPHA	傾斜角
BETA	傾斜角
CV	c軸向量
CVS	c軸向量
NVP	法線向量

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)