(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0095577
(43) 공개일자 2019년08월16일

(51) 국제특허분류(Int. Cl.)
H03M 1/44 (2006.01) *H03M 1/06* (2006.01)
(52) CPC특허분류
H03M 1/442 (2013.01)
H03M 1/06 (2013.01)
(21) 출원번호 10-2018-0007726
(22) 출원일자 2018년01월22일
심사청구일자 없음

(71) 출원인
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)
(72) 발명자
김철우
서울특별시 강남구 선릉로 221, 401동 1003호
박세진
서울특별시 성북구 인촌로 110-29, 401호
(뒷면에 계속)
(74) 대리인
심경식, 홍성욱

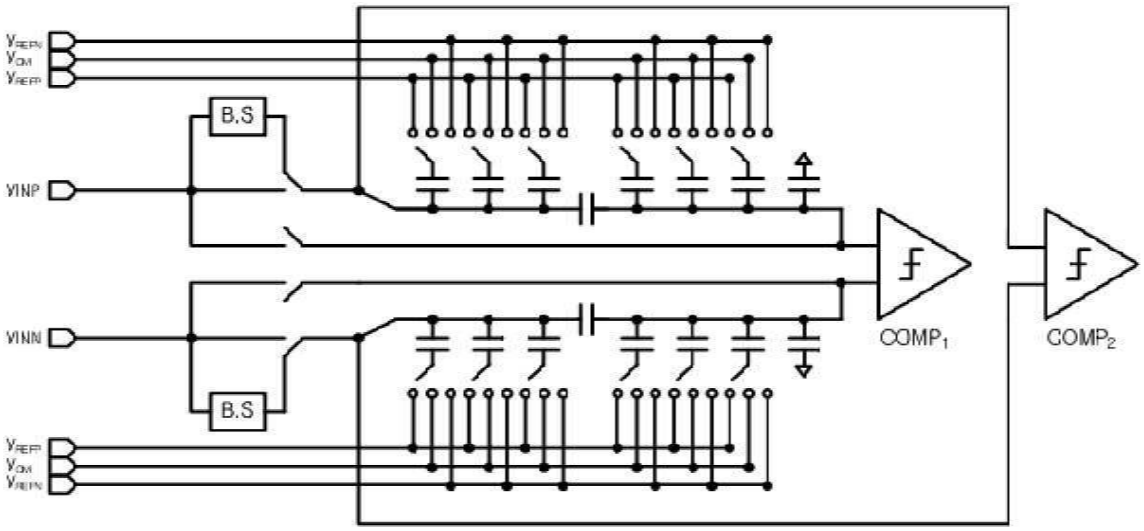
전체 청구항 수 : 총 1 항

(54) 발명의 명칭 **축차 비교형 아날로그 디지털 변환기**

(57) 요 약

본 발명은 축차 비교형 아날로그 디지털 변환기에 관한 것으로, 입력 신호를 샘플링하는 한 쌍의 부트 스트래핑 스위치, 상기 샘플링된 신호를 스위칭하는 다수의 차동 커패시터 어레이, 상기 다수의 차동 커패시터 어레이에서 스위칭된 차동 입력 신호의 크기를 비교하는 제1 비교기, 상기 한 쌍의 부트 스트래핑 스위치에서 샘플링된 신호의 크기를 비교하는 제2 비교기, 및 상기 제2 비교기의 결과 값과 상기 다수의 차동 커패시터 어레이 중 MSB 커패시터가 스위칭한 결과 값 모두의 극성이 바뀌는 경우에 상기 다수의 차동 커패시터 어레이의 스위칭 동작을 제한하도록 제어하는 제어부를 포함한다. 본 발명에 의하면, 두 개의 비교기를 사용하여 입력 신호의 범위를 인식하고, 입력 신호가 미리 설정된 윈도우 범위에 있을 경우, 스위칭 동작을 제한함으로써 전체 소모 전력을 감소시킬 수 있는 효과가 있다.

대 표 도 - 도1



(72) 발명자

정승민

서울특별시 강동구 양재대로 1340, 310동 903호

박윤수

서울특별시 성북구 보문로26길 49, 101호

최요한

서울특별시 성북구 화랑로37길 7, 201호

임채강

인천광역시 남동구 선수촌로 75, 106동 702호

송재근

서울특별시 동대문구 회기로19길 7, 16-27

이 발명을 지원한 국가연구개발사업

과제고유번호 2017092674

부처명 과학기술정보통신부

연구관리전문기관 한국연구재단

연구사업명 전략공모_전략과제

연구과제명 해상도, 전압 및 동작 속도 조절 가능한 자동차 센서용 아날로그 IP 연구

기 여 율 1/1

주관기관 고려대학교 산학협력단

연구기간 2017.12.01 ~ 2018.09.30

명 세 서

청구범위

청구항 1

입력 신호를 샘플링하는 한 쌍의 부트 스트래핑 스위치;

상기 샘플링된 신호를 스위칭하는 다수의 차동 커패시터 어레이;

상기 다수의 차동 커패시터 어레이에서 스위칭된 차동 입력 신호의 크기를 비교하는 제1 비교기;

상기 한 쌍의 부트 스트래핑 스위치에서 샘플링된 신호의 크기를 비교하는 제2 비교기; 및

상기 제2 비교기의 결과 값과 상기 다수의 차동 커패시터 어레이 중 MSB 커패시터가 스위칭한 결과 값 모두의 극성이 바뀌는 경우에 상기 다수의 차동 커패시터 어레이의 스위칭 동작을 제한하도록 제어하는 제어부;

를 포함하는, 축차 비교형 아날로그 디지털 변환기.

발명의 설명

기 술 분 야

[0001] 본 발명은 축차 비교형 아날로그 디지털 변환기에 관한 것이다.

배 경 기 술

[0002] 디지털 신호처리는 데이터 처리 속도가 빠르고, 환경 잡음에 둔감하기 때문에 아날로그 신호처리에 비해 상대적으로 유리하다. 그러나, 자연에 존재하는 대부분의 신호는 아날로그 형태로 존재하기 때문에, 집적회로에서 입력받은 아날로그 신호를 디지털 신호로 변환하는 과정이 필요하다.

[0003] 아날로그 디지털 변환기(ADC: Analog Digital Converter)는 샘플링 속도와 해상도에 따라 파이프라인 아날로그 디지털 변환기, 축차 비교형 아날로그 디지털 변환기, 플래시 아날로그 디지털 변환기, 델타 시그마 아날로그 디지털 변환기로 크게 분류할 수 있다.

[0004] 축차 비교형 아날로그 디지털 변환기는 비교기와 커패시터 디지털 아날로그 변환기를 사용하여 아날로그 신호를 디지털 신호로 변환해주는 장치로서, 전력 소모가 낮아 생체신호 측정용 또는 휴대용 장치에 널리 사용될 수 있다. 그러나, 커패시터 디지털 아날로그 변환기에 사용되는 커패시터의 충전/방전 시간과 해상도에 의해 야기되는 한계가 있다. 또한, 불필요한 스위칭 동작으로 인하여 전력소모가 발생하는 문제가 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 두 개의 비교기를 이용하여 차등 신호가 설정된 윈도우 범위에 포함되는 경우 스위칭 동작을 제한하는 축차 비교형 아날로그 디지털 변환기를 제공하는데 그 목적이 있다.

과제의 해결 수단

[0006] 상기의 목적을 달성하기 위해 본 발명의 일 실시예에 따른 축차 비교형 아날로그 디지털 변환기는 입력 신호를 샘플링하는 한 쌍의 부트 스트래핑 스위치, 상기 샘플링된 신호를 스위칭하는 다수의 차동 커패시터 어레이, 상기 다수의 차동 커패시터 어레이에서 스위칭된 차동 입력 신호의 크기를 비교하는 제1 비교기, 상기 한 쌍의 부트 스트래핑 스위치에서 샘플링된 신호의 크기를 비교하는 제2 비교기, 및 상기 제2 비교기의 결과 값과 상기 다수의 차동 커패시터 어레이 중 MSB 커패시터가 스위칭한 결과 값 모두의 극성이 바뀌는 경우에 상기 다수의 차동 커패시터 어레이의 스위칭 동작을 제한하도록 제어하는 제어부를 포함한다.

발명의 효과

[0007] 본 발명에 의하면, 두 개의 비교기를 사용하여 입력 신호의 범위를 인식하고, 입력 신호가 미리 설정된 윈도우 범위에 있을 경우, 스위칭 동작을 제한함으로써 전체 소모 전력을 감소시킬 수 있는 효과가 있다.

도면의 간단한 설명

[0008] 도 1은 본 발명의 일 실시예에 따른 축차 비교형 아날로그 디지털 변환기 구조를 7bit로 변환하는 경우의 블록도이다.

도 2는 본 발명의 일 실시예에 따른 축차 비교형 아날로그 디지털 변환기에서 사용되는 건너뜀 기술을 설명하기 위한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0009] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면을 참조하여 상세하게 설명하도록 한다. 그러나, 이는 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다.

[0010] 제1, 제2, A, B 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 및/또는 이라는 용어는 복수의 관련된 기재 항목들의 조합 또는 복수의 관련된 기재 항목들 중의 어느 항목을 포함한다.

[0011] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급될 때에는 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다.

[0012] 본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0013] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.

[0014] 명세서 및 청구범위 전체에서, 어떤 부분이 어떤 구성 요소를 포함한다고 할때, 이는 특별히 반대되는 기재가 없는 한 다른 구성 요소를 제외하는 것이 아니라 다른 구성 요소를 더 포함할 수 있다는 것을 의미한다.

[0016] 이하, 본 발명에 따른 바람직한 실시예를 첨부된 도면을 참조하여 상세하게 설명한다. 본 발명에서는 이중 비교기와 브릿지 커패시터 구조를 이용하여 입력 신호의 범위를 인식하는 방법에 대해서 기술한다.

[0017] 도 1은 본 발명의 일 실시예에 따른 축차 비교형 아날로그 디지털 변환기 구조를 7bit로 변환하는 경우의 블록도이다.

[0018] 도 1을 참조하면, 본 발명의 일 실시예에 따른 축차 비교형 아날로그 디지털 변환기는 두 개의 비교기(COMP1, COMP2), 부트 스트래핑 스위치 쌍(B,S), 및 다수의 차동 커패시터 어레이를 포함하여 구성될 수 있다. N 비트 축차 비교형 아날로그 디지털 변환기는 아날로그 신호를 N 비트로 변환할 수 있다. 이때, N은 자연수를 의미한다. 이하, 7bit 축차 비교형 아날로그 디지털 변환기에 대하여 구체적으로 설명하도록 한다.

[0019] 두 개의 비교기(COMP1, COMP2)는 차동 입력 신호의 크기를 비교하고, 부트 스트래핑 스위치 쌍(B,S)은 입력 신

호를 샘플링할 수 있다.

[0020] 다수의 차동 커패시터 어레이는 7bit 축차 비교형 아날로그 디지털 변환기에서는 6bit 차동 커패시터 어레이가 구비되어야 하며, 신호 비트수에 따라 차동 커패시터 어레이의 개수는 변경될 수 있다.

[0021] 본 발명에 따른 축차 비교형 아날로그 디지털 변환기는 동기식 모드를 따르기 때문에 외부에서 샘플링 속도 이상의 주파수를 가진 클록을 필요로 한다.

[0022] 도 2는 본 발명의 일 실시예에 따른 축차 비교형 아날로그 디지털 변환기에서 사용되는 건너뜀 기술을 설명하기 위한 도면이다.

[0023] 본 발명의 일 실시예에 따른 축차 비교형 아날로그 디지털 변환기에서 사용되는 건너뜀 기술은 지정된 범위에 대해서 건너뜀 기술을 적용하고, 그 외의 영역에 대해서는 일반 동작을 수행한다. 구체적으로, 두 개의 비교기를 이용하여 차등 신호가 설정된 윈도우 범위에 포함되는 경우 스위칭 동작을 제한하고, 다른 범위에 포함되는 경우 스위칭 동작을 수행하도록 제어할 수 있다.

[0024] 세 가지 케이스에 대하여 건너뜀 기술을 적용하고, 어떤 케이스에 건너뜀 기술이 적용되는지 구체적으로 설명하도록 한다.

[0025] 먼저, Case#1의 경우 샘플링 직후 비교기의 데이터와 MSB 커패시터가 스위칭 된 후 데이터의 부호 변화가 없음을 알 수 있다. Case#1에서 각각의 차동 신호가 두 번째 변환 때 두 가지로 나눠지는 이유는 브릿지 커패시터 구조(도 1 참조)를 사용했기 때문이다. Case#1에서 비교기1(COMP1)과 비교기2(COMP2)의 출력의 극성이 모두 바뀌지 않았으므로 Case#1은 제안한 축차비교형 아날로그 디지털 변환기가 정상동적하는 범위에 위치한다고 판독할 수 있다.

[0026] Case#2는 샘플링 후 비교기의 결과 값과 MSB 커패시터가 스위칭 한 후 결과 값 중 한가지의 극성이 바뀌는 경우에 해당한다. 이 경우에도 Case#1과 마찬가지로 제안된 축차 비교형 아날로그 디지털 변환기는 정상동작 범위에 있다.

[0027] Case#3은 샘플링 후 비교기의 결과 값과 MSB 커패시터가 스위칭 한 후 결과 값 모두의 극성이 바뀌는 경우에 해당하며, 이는 제안 축차 비교형 아날로그 디지털 변환기에 인가된 입력이 건너뜀 동작을 수행하도록 하는 입력 범위에 있다고 판단할 수 있다. 따라서, Case#3의 윈도우 범위에서는 스위칭 동작을 제안하고, 즉, 건너뜀 기술을 적용하여 전체 소모 전력을 감소시킬 수 있다.

[0028] 또한, 인가된 입력이 미리 정한 윈도우 범위 안에 있다고 판단한 경우, 도 1의 디지털 로직에서는 윈도우 범위보다 작은 범위의 커패시터를 스위칭하게 된다. 이런 경우 MSB 이하의 커패시터 스위칭 에너지를 획기적으로 줄일 수 있고, 이런 변환 과정은 입력 전압의 크기가 매우 작은 바이오 메디컬 분야에 적용될 수 있다.

[0030] 이상의 설명은 본 발명의 기술 사상을 예시적으로 설명한 것에 불과한 것으로, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 사람이라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

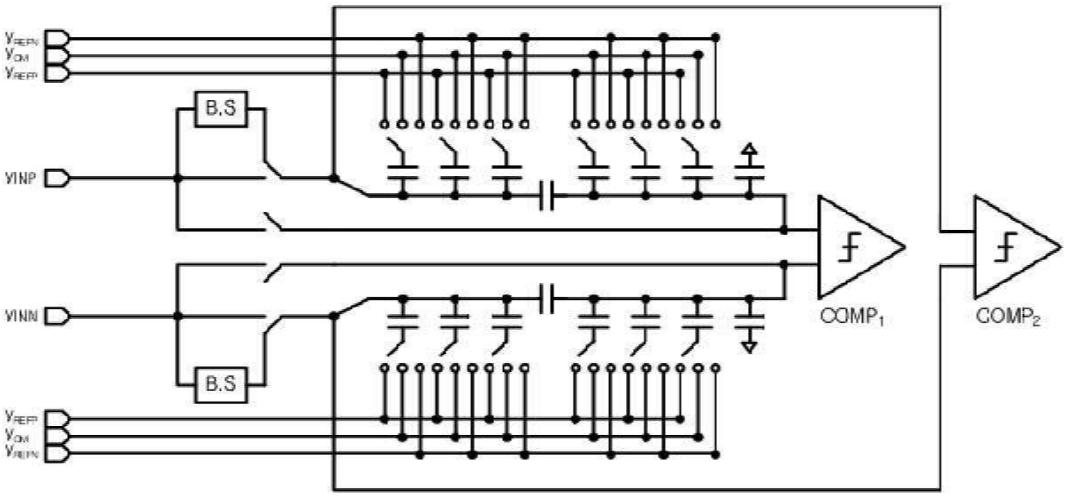
부호의 설명

[0031] B.S: 부트 스트래핑 스위치

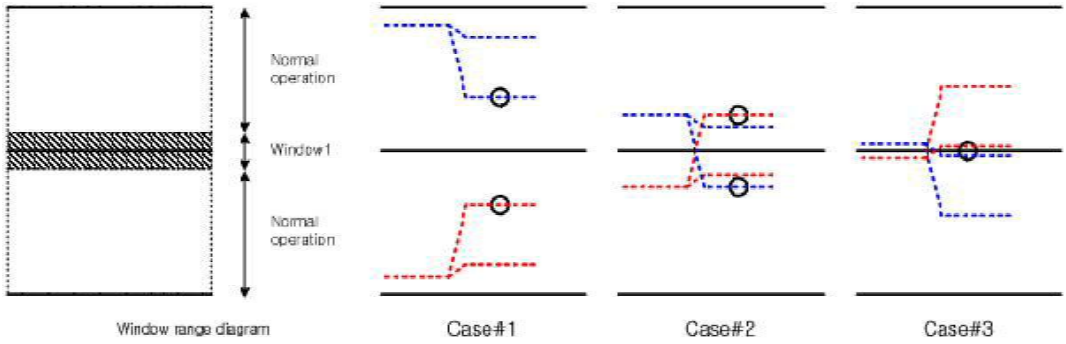
COMP1: 비교기1 COMP2: 비교기2

도면

도면1



도면2



Case#1 : 1→1,1 : normal operation
Case#2 : 1→1,0 : normal operation
Case#3 : 1→0,0 : switching-back algorithm, skip window1 applied.