

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2011 年 12 月 1 日(01.12.2011)

(10) 国際公開番号
WO 2011/148802 A1

- (51) 国際特許分類:
H01L 23/12 (2006.01) G01R 31/02 (2006.01)
- (21) 国際出願番号: PCT/JP2011/061140
- (22) 国際出願日: 2011 年 5 月 16 日(16.05.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-121067 2010 年 5 月 27 日(27.05.2010) JP
- (71) 出願人 (米国を除く全ての指定国について): 日本精機株式会社 (NIPPON SEIKI CO., LTD.)
[JP/JP]; 〒9408580 新潟県長岡市東蔵王 2 丁目 2 番 3 4 号 Niigata (JP).
- (72) 発明者: および
- (75) 発明者/出願人 (米国についてのみ): 松崎 英治 (MATSUZAKI, Eiji), 諸橋 太 (MOROHASHI, Futoshi).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

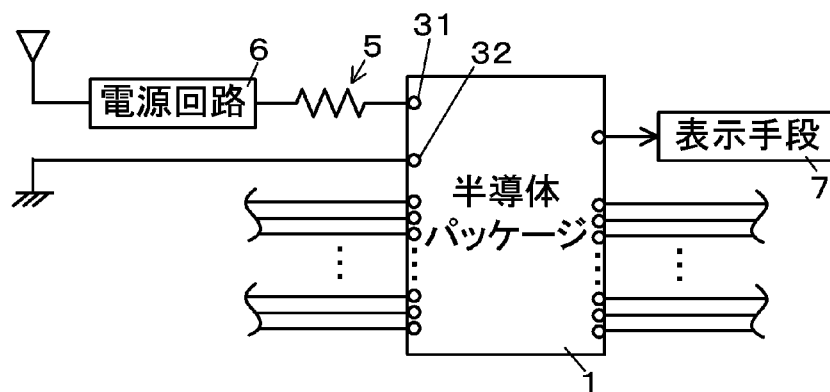
添付公開書類:

- 国際調査報告 (条約第 21 条(3))

(54) Title: CONTROL CIRCUIT

(54) 発明の名称: 制御回路

[図4]



- 1 SEMICONDUCTOR PACKAGE
6 POWER SUPPLY CIRCUIT
7 DISPLAY MEANS

(57) Abstract: Provided is a control circuit that is capable of operating even if a short circuit occurs between electrodes. The control circuit is equipped with a BGA semiconductor package (1) that is provided with various input ports having different connection priorities in an operating environment. The semiconductor package (1) is provided with: a first input port (31); and a second input port (32) that is adjacent to the first input port (31), the input polarity of which differs, and that has a higher connection priority than the first input port (31). The input impedance of the first input port (31) is increased with respect to the input impedance of the second input port (32).

(57) 要約:

[続葉有]

WO 2011/148802 A1



電極間の短絡が発生した場合であっても動作可能な制御回路を提供する。動作環境において接続優先順位の異なる各種入力ポートを設けてなるBGA型の半導体パッケージ1を備えた制御回路であって、半導体パッケージ1は、第1の入力ポート31と、この第1の入力ポート31と隣り合い、且つ入力極性が異なり、且つ第1の入力ポート31よりも接続優先順位が高い第2の入力ポート32とを設けてなり、第2の入力ポート32の入力インピーダンスに対して第1の入力ポート31の入力インピーダンスを大きくしている。

明 細 書

発明の名称： 制御回路

技術分野

[0001] 本発明は、複数の各種入力ポートを設けてなるBGA型の半導体パッケージを備えた制御回路に関する。

背景技術

[0002] 近年、半導体装置の小型・高機能化に伴い、半導体パッケージの小型化および外部接続端子数の多ピン化が進んでいる。このため、リードフレームタイプのパッケージと比較して基板面に対して実装する高さが低く、セラミックに比較して安価な合成樹脂材料で製造できるといった長所があり、BGA（ボールグリッドアレイ）型の半導体パッケージを回路基板に実装する場合がある。例えば、特許文献1に開示されている。

[0003] また、BGAタイプのパッケージの実装検査は接合部がパッケージと基板に挟まれた部分で、目視による検査が困難であるためX線検査装置が多用されている（例えば特許文献2）。

先行技術文献

特許文献

[0004] 特許文献1：特開平9－153565号公報

特許文献2：特開平10－170445号公報

発明の概要

発明が解決しようとする課題

[0005] しかしながら、X線検査装置を用いた検査においてはX線画像の画像認識によりはんだバンプのショート部の検出を行うため、パッケージのピン数が増加するにつれて画像認識の領域が増加する。また、パッケージの高機能化に伴いパッケージのはんだボールを有する反対の面に金属製の放熱板や他の電子部品を有するパッケージにおいては、金属性の放熱基板によりX線の透過状態が悪くなりはんだボールの接続状態の認識が難しいという課題があっ

た。

[0006] また、BGA型の半導体パッケージは、接合部がパッケージと基板に挟まれた部分であるため、耐湿コーティング剤を塗布できず、製品使用時において、水分などによる電極間の短絡が発生した場合や、余剰半田が振動にともなって移動することにより電極間の短絡が発生する虞がある。この場合、半導体パッケージの入力ポートが中間電位になるなどして、制御回路としての機能を持続できないといった不具合が生じてしまう可能性があり課題となっていた。

[0007] そこで本発明の目的は、上述した課題に着目し、電極間の短絡が発生した場合であっても動作可能な制御回路を提供することにある。

課題を解決するための手段

[0008] 本発明の制御回路は、動作環境において接続優先順位の異なる各種入力ポートを設けてなるBGA型の半導体パッケージを備えた制御回路であって、前記半導体パッケージは、第1の入力ポートと、この第1の入力ポートと隣り合い、且つ入力極性が異なり、且つ前記第1の入力ポートよりも接続優先順位が高い第2の入力ポートとを設けてなり、前記第2の入力ポートの入力インピーダンスに対して前記第1の入力ポートの入力インピーダンスを大きくすることを特徴とする。

[0009] また、前記半導体パッケージに接続される表示手段を備え、前記半導体パッケージは、前記入力ポートからの入力情報に基づいて前記表示手段を駆動制御してなることを特徴とする。

[0010] また、前記半導体パッケージは、前記第1の入力ポートと前記第2の入力ポートとが短絡しているか否かを判定する判定処理を行い、前記短絡状態の場合には、前記表示手段を用いて異常状態を報知してなることを特徴とする。

[0011] また、前記半導体パッケージの前記第2の入力ポートは、演算処理、または表示制御処理に関する入力を行い、前記第1の入力ポートは、少なくとも表示制御処理に関係ない入力を行い、抵抗素子を介して前記第1の入力ポー

トと電源接続または接地接続することによって入力インピーダンスを設定してなることを特徴とする。

発明の効果

- [0012] 本発明は、複数の各種入力ポートを設けてなるBGA型の半導体パッケージを備えた制御回路に関し、電極間の短絡が発生した場合であっても動作可能となる。

図面の簡単な説明

- [0013] [図1]本発明の実施の形態における半導体パッケージを示す斜視図。
[図2]同上半導体パッケージの側面図。
[図3]同上半導体パッケージの実装状態を示す側面図。
[図4]同上実施の形態における電氣的な構成を示す図。
[図5]同上実施の形態における表示手段の表示例を示す図。
[図6]同上実施の形態の別例を示す図。

発明を実施するための形態

- [0014] 以下、本発明が車載用の表示装置に適用された実施の形態について添付図面を用いて説明する。
- [0015] 図1から図3は、BGA型の半導体パッケージ1を示すものである。半導体パッケージ1は、筐体2、半田ボール3を備え、回路基板4に実装される。
- [0016] 図1は、本発明の実施の形態における半導体パッケージ1の例を示した斜視図であり、図2は、図1で示した半導体パッケージ1の側面図である。図1及び図2において、半導体パッケージ1は、筐体2における実装面上にそれぞれの外部電極端子をなす各半田ボール3がそれぞれ形成されており、BGA又はCSP等で形成されている。該各半田ボール3は、1mm以下のピッチでそれぞれ形成されており、例えば15mm角の実装面を有する筐体2において、該実装面上には100個以上の半田ボール3が形成されている。なお、本実施の形態においては、分かりやすいように半田ボール3の数を少なく示している。

- [0017] 図3は、図1及び図2で示した半導体パッケージ1を回路基板4上に実装した状態を示す側面図である。図3において、回路基板4上に形成された配線パターン（図示せず）における所定の位置に配置された各半田ボール3は、加熱されて熱溶融することによって回路基板4上にそれぞれ接続される。電極となる半田ボール3に電氣的に接続することで、半導体パッケージ1に電氣的に導通できる。例えば、リードなどによって外部と電氣的に接続するよりも、BGA型パッケージの方が省スペースである。
- [0018] 半導体パッケージ1は、図4に示すように、各半田ボール3に接続された各ポートを備え電気信号を入出力するように構成されている。この場合、半導体パッケージ1は、電源電極端子となる半田ボール3と接続されるとともに、接地状態であっても深刻な不具合を生じない、例えば、実際に使用しない第1の入力ポート（所謂、空きポート）31と、この第1の入力ポート31と隣り合い、接地接続することによってハードモードを設定する機能切り換え用の第2の入力ポート32とを設けている。
- [0019] なお、第2の入力ポート32は、接地状態でなくなると、後述する表示手段に正常な表示が行えなくなってしまうような、動作環境において第1の入力ポート31よりも優先順位の高いポートである。第2の入力ポート32として、正常な演算処理や表示出力を行うための入力ポート、例えば、半導体パッケージの動作周波数を選択するハードモード選択用ポートや、半導体パッケージ1をハードリセットするための入力ポートや、処理優先度の高い情報入力を行うポートなどを適用でき、これらよりも動作環境において優先順位が低い第1の入力ポート31として、上述した空きポートなど、少なくとも表示とは無関係なポートを適用できる。
- [0020] 半導体パッケージ1は、各ポートと配線を介して接続されなり、図4に示すように、電源電極や接地電極との接続、電気信号などを入出力できるように構成されている。また、第2の入力ポート32よりも接続優先順位の低い第1の入力ポート31は、抵抗素子51を介して電源回路6と接続されており、第2の入力ポート32よりも入力インピーダンスが高くなるように接続

されている。

[0021] これらの構成によって、複数の半田ボール 3 間、またはその近辺の配線間で短絡が生じた場合、特に、第 1、第 2 の入力ポート 3 1、3 2 の短絡が生じた場合には、抵抗素子 5 による入力インピーダンスの違いによって第 2 の入力ポート 3 2 の接地状態が維持されるため、半導体パッケージ 1 としての優先順位の高い機能を保持することができる。

[0022] なお、第 1 の入力ポート 3 1 は、電源回路 6 からの電力が供給されている。電源回路 6 は、車載バッテリーに接続され半導体パッケージや表示手段 7 などの電子部品（負荷）に電源電圧を供給するものである。この場合、サージカットなどの回路を経てバッテリーの電圧（通常 12 ～ 14 V）を、半導体パッケージ 1 などの電子部品が作動するための電源電圧（例えば、3.3 V）に降圧して供給している。

[0023] また、図 4 に示すように、半導体パッケージ 1 による演算処理によって、制御される表示手段 7 の表示を継続できるだけでなく、第 1 の入力ポート 3 1 を検査用ポートとして用いて、半導体パッケージ 1 が短絡の発生を判定できるように構成することもできる。この場合、前記判定の処理の結果、短絡状態であった場合には、図 5 に示すように、異常状態である旨の表示を表示手段 7 に出力させることによって、利用者に報知することが可能となる。

[0024] この場合、半導体パッケージ 1 が入力ポートを介して車両情報（入力情報）を入力し、この車両情報に基づいて表示手段 7 を制御するための駆動信号を生成している。表示手段 7 は、車両速度表示部 7 1、燃料や電力など車両駆動のためのエネルギーの残量表示部 7 2、異常状態を表示するためのマーク 7 3 と、報知内容を示す文字表示部 7 4 とを設けており、別途操作入力によって、表示画面を切り換えて表示することもできる。

[0025] 斯かる制御回路は、動作環境において接続優先順位の異なる各種入力ポートを設けてなる BGA 型の半導体パッケージ 1 を備えた制御回路であって、半導体パッケージ 1 は、第 1 の入力ポート 3 1 と、この第 1 の入力ポート 3 1 と隣り合い、且つ入力極性が異なり、且つ第 1 の入力ポート 3 1 よりも接

続優先順位が高い第2の入力ポート32とを設けてなり、第2の入力ポート32の入カインピーダンスに対して第1の入力ポート31の入カインピーダンスを大きくしている。

[0026] 従って、第1、第2の入力ポート間において短絡した場合であっても、優先順位の高い動作を維持できる構成となる。

[0027] また、半導体パッケージ1に接続される表示手段7を備え、半導体パッケージ1は、前記入力ポートからの入力情報に基づいて表示手段7を駆動制御してなり、前記半導体パッケージは、第1の入力ポート31と第2の入力ポート32とが短絡しているか否かを判定する判定処理を行い、前記短絡状態の場合には、表示手段7を用いて異常状態を報知してなることによって、利用者は、異常状態を認識することができる。

[0028] また、半導体パッケージ1の第2の入力ポート32は、演算処理、または表示制御処理に関する入力を行い、第1の入力ポート31は、少なくとも表示制御処理に関係ない入力を行い、抵抗素子5を介して第1の入力ポート31と電源接続または接地接続することによって入カインピーダンスを設定してなることによって、簡単な構成にて短絡による不具合を抑制できる。

[0029] また、上述した構成にてBGA型の半導体パッケージを用いることにより、振動や湿度などの過酷な使用環境である車両に搭載される表示装置であっても、回路基板との接続信頼性を高めることができる。

[0030] なお、本発明を上述した実施の形態の構成にて例に挙げて説明したが、本発明はこれに限定されるものではなく、他の構成においても、本発明の要旨を逸脱しない範囲において種々の改良、並びに設計の変更が可能なことは勿論である。

[0031] 例えば、図6に示すように、第1、第2の入力ポート31、32に異なる抵抗素子51、52を設けてインピーダンスの差を設定し、第1の入力ポート31は、表示機能的に優先順位の高い第2の入力ポートよりも高いインピーダンスにて接続されるように構成することもできる。なお、この場合、第1の入力ポート31に接続される抵抗素子51よりも第2の入力ポート32

に接続された抵抗素子 5 2の方が小さな抵抗値のものを適用する。

[0032] また、第 1、第 2 の入力ポートは、入力極性が異なる場合に、本件発明を適用でき、例えば、第 1、第 2 の入力ポートの接続する極性が上述した実施の形態と逆であってもよく、接続優先順位が低い方に大きな入力インピーダンスが設定されれば上述した実施の形態と同様の効果を得ることができる。

[0033] また、異常状態について表示手段 7 を用いて報知するものを例に挙げて説明したが、他用途のスピーカを兼用して音声にて表示機器の異常状態を報知することも考えられる。

産業上の利用可能性

[0034] 本発明は、BGA型の半導体パッケージを備えた制御機器に関し、例えば、自動車やオートバイ、あるいは農業機械や建設機械を備えた移動体に搭載される表示装置として適用できる。

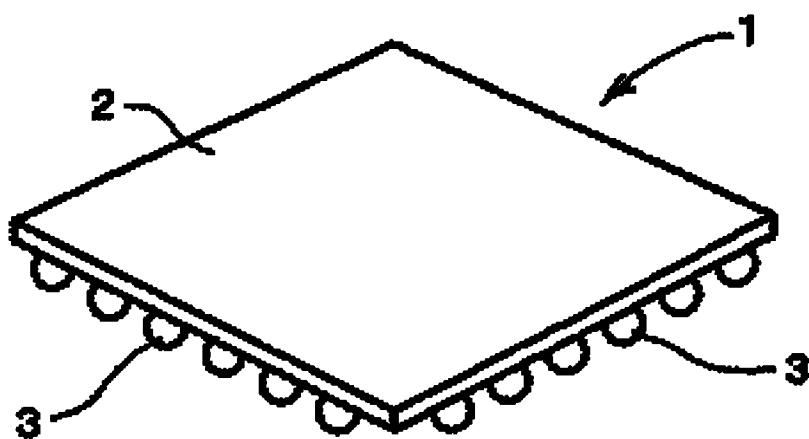
符号の説明

- [0035]
- 1 半導体パッケージ
 - 2 筐体
 - 3 半田ボール
 - 3 1 第 1 の入力ポート
 - 3 2 第 2 の入力ポート
 - 4 回路基板
 - 5 抵抗素子
 - 6 電源回路
 - 7 表示手段

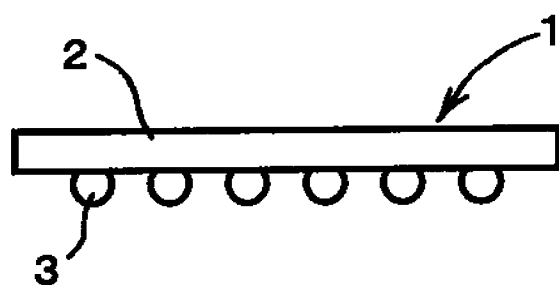
請求の範囲

- [請求項1] 動作環境において接続優先順位の異なる各種入力ポートを設けてなるBGA型の半導体パッケージを備えた制御回路であって、
- 前記半導体パッケージは、第1の入力ポートと、この第1の入力ポートと隣り合い、且つ入力極性が異なり、且つ前記第1の入力ポートよりも接続優先順位が高い第2の入力ポートとを設けてなり、前記第2の入力ポートの入力インピーダンスに対して前記第1の入力ポートの入力インピーダンスを大きくすることを特徴とする制御回路。
- [請求項2] 前記半導体パッケージに接続される表示手段を備え、
- 前記半導体パッケージは、前記入力ポートからの入力情報に基づいて前記表示手段を駆動制御してなることを特徴とする請求項1に記載の制御回路。
- [請求項3] 前記半導体パッケージは、前記第1の入力ポートと前記第2の入力ポートとが短絡しているか否かを判定する判定処理を行い、前記短絡状態の場合には、前記表示手段を用いて異常状態を報知してなることを特徴とする請求項1に記載の制御回路。
- [請求項4] 前記半導体パッケージの前記第2の入力ポートは、演算処理、または表示制御処理に関する入力を行い、前記第1の入力ポートは、少なくとも表示制御処理に関係ない入力を行い、抵抗素子を介して前記第1の入力ポートと電源接続または接地接続することによって入力インピーダンスを設定してなることを特徴とする請求項1に記載の制御回路。

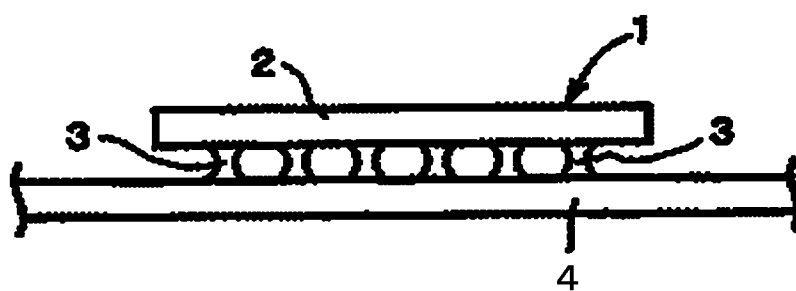
[図1]



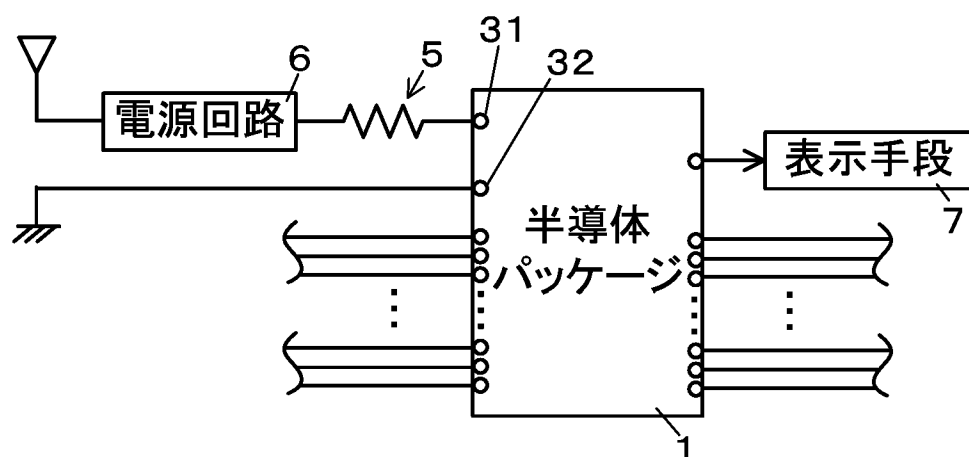
[図2]



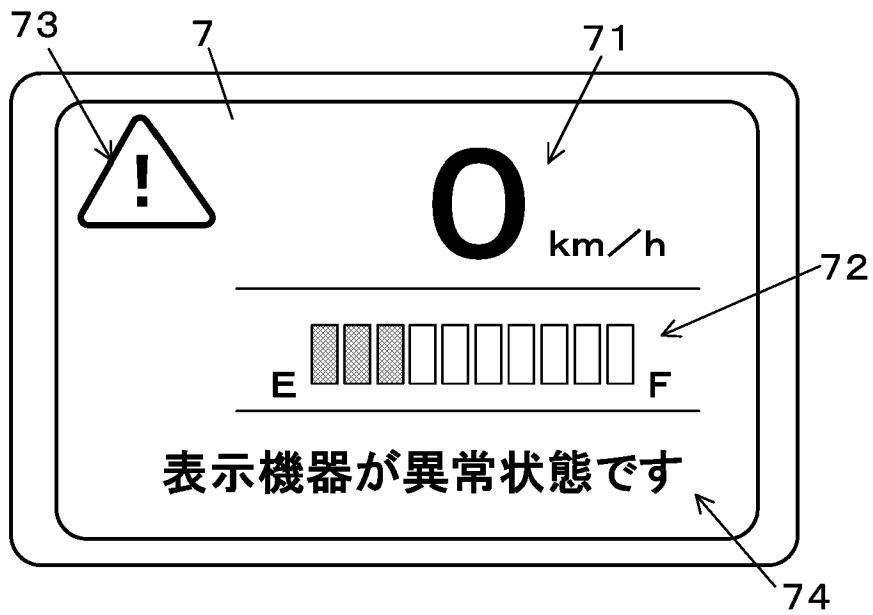
[図3]



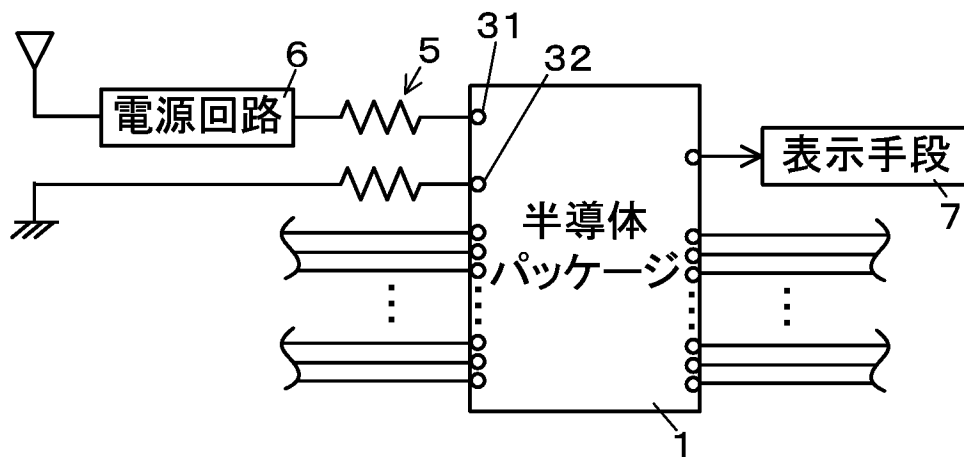
[図4]



[図5]



[図6]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/061140

A. CLASSIFICATION OF SUBJECT MATTER

H01L23/12 (2006.01) i, G01R31/02 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/12, G01R31/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2011

Kokai Jitsuyo Shinan Koho 1971-2011 Toroku Jitsuyo Shinan Koho 1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 4-60472 A (Fujitsu Ltd.), 26 February 1992 (26.02.1992), entire text; all drawings (Family: none)	1-4
A	JP 2007-19329 A (Toyota Motor Corp.), 25 January 2007 (25.01.2007), entire text; all drawings (Family: none)	1-4



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

03 August, 2011 (03.08.11)

Date of mailing of the international search report

16 August, 2011 (16.08.11)

Name and mailing address of the ISA/

Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C）） Int.Cl. H01L23/12(2006.01)i, G01R31/02(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（I P C）） Int.Cl. H01L23/12, G01R31/02			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1 9 2 2 - 1 9 9 6 年 日本国公開実用新案公報 1 9 7 1 - 2 0 1 1 年 日本国実用新案登録公報 1 9 9 6 - 2 0 1 1 年 日本国登録実用新案公報 1 9 9 4 - 2 0 1 1 年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
A	JP 4-60472 A（富士通株式会社）1992.02.26, 全文, 全図（ファミリーなし）	1 - 4	
A	JP 2007-19329 A（トヨタ自動車株式会社）2007.01.25, 全文, 全図（ファミリーなし）	1 - 4	
☐ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献			
国際調査を完了した日 0 3 . 0 8 . 2 0 1 1		国際調査報告の発送日 1 6 . 0 8 . 2 0 1 1	
国際調査機関の名称及びあて先 日本国特許庁（I S A / J P） 郵便番号 1 0 0 - 8 9 1 5 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 石野 忠志 電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 7 1	4 R 3 5 4 7