



(12) 发明专利申请

(10) 申请公布号 CN 104201115 A

(43) 申请公布日 2014. 12. 10

(21) 申请号 201410465346. 9

(22) 申请日 2014. 09. 12

(71) 申请人 苏州晶方半导体科技股份有限公司
地址 215021 江苏省苏州市苏州工业园区汀兰巷 29 号

(72) 发明人 王之奇 喻琼 王蔚

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227
代理人 应战 骆苏华

(51) Int. Cl.

H01L 21/56 (2006. 01)

H01L 21/60 (2006. 01)

H01L 23/31 (2006. 01)

H01L 23/48 (2006. 01)

G06K 9/00 (2006. 01)

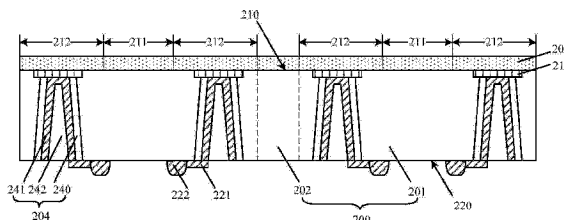
权利要求书3页 说明书17页 附图6页

(54) 发明名称

晶圆级指纹识别芯片封装结构及封装方法

(57) 摘要

一种晶圆级指纹识别芯片封装结构及封装方法,封装方法包括:提供衬底,所述衬底包括若干感应芯片区,所述衬底具有第一表面、以及与所述第一表面相对的第二表面,所述感应芯片区的第一表面包括感应区;在所述衬底的第一表面形成覆盖层;在所述衬底的感应芯片区内形成插塞结构,所述插塞结构的一端与所述感应区电连接,且所述衬底的第二表面暴露出所述插塞结构的另一端。所述形成方法能够简化指纹识别芯片的封装过程,降低对感应芯片的灵敏度的要求,使所述封装方法的应用更广泛。



1. 一种晶圆级指纹识别芯片封装方法,其特征在于,包括:
提供衬底,所述衬底包括若干感应芯片区,所述衬底具有第一表面、以及与所述第一表面相对的第二表面,所述感应芯片区的第一表面包括感应区;
在所述衬底的第一表面形成覆盖层;
在所述衬底的感应芯片区内形成插塞结构,所述插塞结构的一端与所述感应区电连接,且所述衬底的第二表面暴露出所述插塞结构的另一端。
2. 如权利要求 1 所述的晶圆级指纹识别芯片封装方法,其特征在于,所述覆盖层的莫氏硬度大于或等于 8H;所述覆盖层的介电常数大于或等于 7。
3. 如权利要求 1 所述的晶圆级指纹识别芯片封装方法,其特征在于,所述覆盖层的材料为无机纳米材料、聚合物材料、玻璃材料或陶瓷材料。
4. 如权利要求 3 所述的晶圆级指纹识别芯片封装方法,其特征在于,所述聚合物材料为环氧树脂、聚酰亚胺树脂、苯并环丁烯树脂、聚苯并恶唑树脂、聚对苯二甲酸丁二酯、聚碳酸酯、聚对苯二甲酸乙二醇酯、聚乙烯、聚丙烯、聚烯烃、聚氨酯、聚烯烃、聚醚砜、聚酰胺、聚亚氨酯、乙烯-醋酸乙烯共聚物或聚乙烯醇。
5. 如权利要求 4 所述的晶圆级指纹识别芯片封装方法,其特征在于,所述覆盖层的形成工艺为丝网印刷工艺、旋涂工艺或喷涂工艺。
6. 如权利要求 3 所述的晶圆级指纹识别芯片封装方法,其特征在于,所述无机纳米材料为氧化铝或氧化钴。
7. 如权利要求 6 所述的晶圆级指纹识别芯片封装方法,其特征在于,所述覆盖层的形成工艺为化学气相沉积工艺、物理气相沉积工艺、原子层沉积工艺、丝网印刷工艺、旋涂工艺或喷涂工艺。
8. 如权利要求 1 所述的晶圆级指纹识别芯片封装方法,其特征在于,所述插塞结构的形成工艺包括:在所述衬底的第二表面形成掩膜层,所述掩膜层暴露出需要形成插塞结构的对应位置和形状;以所述掩膜层为掩膜,刻蚀所述衬底,在衬底内形成通孔,所述通孔的顶部位于所述衬底的第二表面;在所述通孔内形成导电结构;在形成通孔之后,去除所述掩膜层。
9. 如权利要求 8 所述的晶圆级指纹识别芯片封装方法,其特征在于,所述插塞结构包括:位于所述通孔侧壁表面的绝缘层;位于所述绝缘层表面、以及通孔底部表面的导电层,位于所述通孔底部的导电层与所述感应区电连接;位于所述导电层表面的防焊层,所述防焊层填充满所述通孔。
10. 如权利要求 9 所述的晶圆级指纹识别芯片封装方法,其特征在于,还包括:在所述衬底第二表面形成布线层和金属凸块,所述布线层与所述导电层和金属凸块连接,且所述布线层和金属凸块位于感应芯片区内。
11. 如权利要求 8 所述的晶圆级指纹识别芯片封装方法,其特征在于,所述插塞结构包括:位于所述通孔侧壁表面的绝缘层;位于所述绝缘层表面、以及通孔底部表面的导电插塞,所述导电插塞填充满所述通孔。
12. 如权利要求 11 所述的晶圆级指纹识别芯片封装方法,其特征在于,还包括:在所述衬底第二表面暴露出的导电插塞顶部形成金属凸块。
13. 如权利要求 1 所述的晶圆级指纹识别芯片封装方法,其特征在于,所述感应芯片区

的第一表面还包括包围所述感应区的外围区。

14. 如权利要求 13 所述的晶圆级指纹识别芯片封装方法,其特征在于,位于所述外围区内的芯片电路和第一焊垫,所述芯片电路与所述感应区和所述第一焊垫电连接。

15. 如权利要求 14 所述的晶圆级指纹识别芯片封装方法,其特征在于,所述插塞结构的一端与所述第一焊垫连接。

16. 如权利要求 1 所述的晶圆级指纹识别芯片封装方法,其特征在于,还包括:

提供衬底,所述衬底包括若干感应芯片区,所述衬底具有第一表面、以及与所述第一表面相对的第二表面,所述感应芯片区的第一表面包括感应区;

在所述衬底的第一表面形成覆盖层;

在所述衬底的感应芯片区内形成插塞结构,所述插塞结构的一端与所述感应区电连接,且所述衬底的第二表面暴露出所述插塞结构的另一端;

对所述衬底和覆盖层进行切割,使若干感应芯片区相互分立,形成若干独立的感应芯片,所述感应芯片具有第一表面、以及与所述第一表面相对的第二表面,所述感应芯片的第一表面包括感应区,且所述感应芯片的第一表面具有覆盖层;

提供基板;

在所述基底表面耦合感应芯片,所述感应芯片的第二表面位于基板表面。

17. 如权利要求 1 或 16 所述的晶圆级指纹识别芯片封装方法,其特征在于,所述衬底还包括位于相邻感应芯片区之间的切割道区。

18. 如权利要求 17 所述的晶圆级指纹识别芯片封装方法,其特征在于,对所述衬底和覆盖层进行切割的工艺包括:在所述切割道区对所述衬底和覆盖层进行切割,使若干感应芯片区相互分立,形成若干独立的感应芯片。

19. 如权利要求 16 所述的晶圆级指纹识别芯片封装方法,其特征在于,在所述基底表面耦合感应芯片的方法包括:将所述衬底的第二表面暴露出的插塞结构的一端焊接于基板表面,使所述插塞结构与基板电连接。

20. 如权利要求 16 所述的晶圆级指纹识别芯片封装方法,其特征在于,所述感应芯片区的第一表面还包括包围所述感应区的外围区。

21. 如权利要求 20 所述的晶圆级指纹识别芯片封装方法,其特征在于,还包括:在形成所述覆盖层之前,在所述外围区内形成芯片电路和第一焊垫,所述芯片电路与所述感应区和所述第一焊垫电连接。

22. 如权利要求 21 所述的晶圆级指纹识别芯片封装方法,其特征在于,所述插塞结构的一端与所述第一焊垫连接。

23. 如权利要求 16 所述的晶圆级指纹识别芯片封装方法,其特征在于,所述基板具有第一表面,所述基板的第一表面具有若干第二焊垫,所述感应芯片耦合于所述基板的第一表面。

24. 如权利要求 23 所述的晶圆级指纹识别芯片封装方法,其特征在于,所述感应芯片第二表面暴露出的插塞结构与所述第二焊垫电连接。

25. 如权利要求 16 所述的晶圆级指纹识别芯片封装方法,其特征在于,所述基板的一端具有连接部,所述连接部用于使感应芯片与外部电路电连接。

26. 如权利要求 16 所述的晶圆级指纹识别芯片封装方法,其特征在于,还包括:

在所述基板表面形成保护环,所述保护环包围所述感应芯片和覆盖层。

27. 如权利要求 26 所述的晶圆级指纹识别芯片封装方法,其特征在于,还包括:
形成包围所述感应芯片、覆盖层和保护环的外壳,所述外壳暴露出感应区表面的覆盖层。

28. 如权利要求 16 所述的晶圆级指纹识别芯片封装方法,其特征在于,还包括:
形成包围所述感应芯片和覆盖层的外壳,所述外壳暴露出所述感应区表面的覆盖层。

29. 一种采用如权利要求 1 至 28 任一项方法所形成的晶圆级指纹识别芯片封装结构,其特征在于,包括:

衬底,所述衬底包括若干感应芯片区,所述衬底具有第一表面、以及与所述第一表面相对的第二表面,所述感应芯片区的第一表面包括感应区;

位于衬底第一表面的覆盖层;

位于所述衬底的感应芯片区内的插塞结构,所述插塞结构的一端与所述感应区电连接,且所述衬底的第二表面暴露出所述插塞结构的另一端。

30. 如权利要求 29 所述的晶圆级指纹识别芯片封装结构,其特征在于,还包括:

基板;

耦合于基板表面的感应芯片,所述感应芯片通过对所述衬底和覆盖层进行切割,使若干感应芯片区相互分立而形成,所述感应芯片具有第一表面、以及与所述第一表面相对的第二表面,所述感应芯片的第一表面包括感应区,所述感应芯片的第二表面位于基板表面;

位于所述感应芯片第一表面的覆盖层;

位于所述感应芯片内的插塞结构,所述插塞结构的一端与所述感应区电连接,所述感应芯片的第二表面暴露出所述插塞结构的另一端,且所述感应芯片第二表面所暴露出的插塞结构与所述基板连接。

晶圆级指纹识别芯片封装结构及封装方法

技术领域

[0001] 本发明涉及半导体制造技术领域,尤其涉及一种晶圆级指纹识别芯片封装结构及其封装方法。

背景技术

[0002] 随着现代社会的进步,个人身份识别以及个人信息安全的重要性逐步受到人们的关注。由于人体指纹具有唯一性和不变性,使得指纹识别技术具有安全性好,可靠性高,使用简单方便的特点,使得指纹识别技术被广泛应用于保护个人信息安全的各种领域。而随着科学技术的不断发展,各类电子产品的信息安全问题始终是技术发展的关注要点之一。尤其是对于移动终端,例如手机、笔记本电脑、平板的电脑、数码相机等,对于信息安全性的需求更为突出。

[0003] 现有的指纹识别器件的感测方式包括电容式(电场式)和电感式,指纹识别器件通过提取用户指纹,并将用户指纹转换为电信号输出,从而获取用户的指纹信息。具体的,如图1所示,图1是现有技术的一种指纹识别器件的剖面结构示意图,包括:基板100;耦合于基板100表面的指纹识别芯片101;覆盖于所述指纹识别芯片101表面的玻璃基板102。

[0004] 以电容式指纹识别芯片为例,所述指纹识别芯片101内具有一个或多个电容极板。由于用户手指的表皮或皮下层具有凸起的脊和凹陷的谷,当用户手指103接触所述玻璃基板102表面时,所述脊与谷到指纹识别芯片101的距离不同,因此,用户手指103脊或谷与电容极板之间的电容值不同,而指纹识别芯片101能够获取所述不同的电容值,并将其转化为相应的电信号输出,而指纹识别器件汇总所受到的电信号之后,能够获取用户的指纹信息。

[0005] 然而,在现有的指纹识别器件中,对指纹识别芯片的灵敏度要求较高,使得指纹识别器件的制造及应用受到限制。

发明内容

[0006] 本发明解决的问题是简化指纹识别芯片的封装方法,降低对感应芯片的灵敏度的要求,使所述封装方法的应用更广泛。

[0007] 为解决上述问题,本发明提供一种晶圆级指纹识别芯片封装方法,包括:提供衬底,所述衬底包括若干感应芯片区,所述衬底具有第一表面、以及与所述第一表面相对的第二表面,所述感应芯片区的第一表面包括感应区;在所述衬底的第一表面形成覆盖层;在所述衬底的感应芯片区内形成插塞结构,所述插塞结构的一端与所述感应区电连接,且所述衬底的第二表面暴露出所述插塞结构的另一端。

[0008] 可选的,所述覆盖层的莫氏硬度大于或等于8H;所述覆盖层的介电常数大于或等于7。

[0009] 可选的,所述覆盖层的材料为无机纳米材料、聚合物材料、玻璃材料或陶瓷材料。

[0010] 可选的,所述聚合物材料为环氧树脂、聚酰亚胺树脂、苯并环丁烯树脂、聚苯并恶

唑树脂、聚对苯二甲酸丁二酯、聚碳酸酯、聚对苯二甲酸乙二醇酯、聚乙烯、聚丙烯、聚烯烃、聚氨酯、聚烯烃、聚醚砜、聚酰胺、聚亚氨酯、乙烯-醋酸乙烯共聚物或聚乙烯醇。

[0011] 可选的,所述覆盖层的形成工艺为丝网印刷工艺、旋涂工艺或喷涂工艺。

[0012] 可选的,所述无机纳米材料为氧化铝或氧化钴。

[0013] 可选的,所述覆盖层的形成工艺为化学气相沉积工艺、物理气相沉积工艺、原子层沉积工艺、丝网印刷工艺、旋涂工艺或喷涂工艺。

[0014] 可选的,所述插塞结构的形成工艺包括:在所述衬底的第二表面形成掩膜层,所述掩膜层暴露出需要形成插塞结构的对应位置和形状;以所述掩膜层为掩膜,刻蚀所述衬底,在衬底内形成通孔,所述通孔的顶部位于所述衬底的第二表面;在所述通孔内形成导电结构;在形成通孔之后,去除所述掩膜层。

[0015] 可选的,所述插塞结构包括:位于所述通孔侧壁表面的绝缘层;位于所述绝缘层表面、以及通孔底部表面的导电层,位于所述通孔底部的导电层与所述感应区电连接;位于所述导电层表面的防焊层,所述防焊层填充所述通孔。

[0016] 可选的,还包括:在所述衬底第二表面形成布线层和金属凸块,所述布线层与所述导电层和金属凸块连接,且所述布线层和金属凸块位于感应芯片区内。

[0017] 可选的,所述插塞结构包括:位于所述通孔侧壁表面的绝缘层;位于所述绝缘层表面、以及通孔底部表面的导电插塞,所述导电插塞填充所述通孔。

[0018] 可选的,还包括:在所述衬底第二表面暴露出的导电插塞顶部形成金属凸块。

[0019] 可选的,所述感应芯片区的第一表面还包括包围所述感应区的外围区。

[0020] 可选的,位于所述外围区内的芯片电路和第一焊垫,所述芯片电路与所述感应区和所述第一焊垫电连接。

[0021] 可选的,所述插塞结构的一端与所述第一焊垫连接。

[0022] 可选的,还包括:提供衬底,所述衬底包括若干感应芯片区,所述衬底具有第一表面、以及与所述第一表面相对的第二表面,所述感应芯片区的第一表面包括感应区;在所述衬底的第一表面形成覆盖层;在所述衬底的感应芯片区内形成插塞结构,所述插塞结构的一端与所述感应区电连接,且所述衬底的第二表面暴露出所述插塞结构的另一端;对所述衬底和覆盖层进行切割,使若干感应芯片区相互分立,形成若干独立的感应芯片,所述感应芯片具有第一表面、以及与所述第一表面相对的第二表面,所述感应芯片的第一表面包括感应区,且所述感应芯片的第一表面具有覆盖层;提供基板;在所述基底表面耦合感应芯片,所述感应芯片的第二表面位于基板表面。

[0023] 可选的,所述衬底还包括位于相邻感应芯片区之间的切割道区。

[0024] 可选的,对所述衬底和覆盖层进行切割的工艺包括:在所述切割道区对所述衬底和覆盖层进行切割,使若干感应芯片区相互分立,形成若干独立的感应芯片。

[0025] 可选的,在所述基底表面耦合感应芯片的方法包括:将所述衬底的第二表面暴露出的插塞结构的一端焊接于基板表面,使所述插塞结构与基板电连接。

[0026] 可选的,所述感应芯片区的第一表面还包括包围所述感应区的外围区。

[0027] 可选的,还包括:在形成所述覆盖层之前,在所述外围区内形成芯片电路和第一焊垫,所述芯片电路与所述感应区和所述第一焊垫电连接。

[0028] 可选的,所述插塞结构的一端与所述第一焊垫连接。

[0029] 可选的,所述基板具有第一表面,所述基板的第一表面具有若干第二焊垫,所述感应芯片耦合于所述基板的第一表面。

[0030] 可选的,所述感应芯片第二表面暴露出的插塞结构与所述第二焊垫电连接。

[0031] 可选的,所述基板的一端具有连接部,所述连接部用于使感应芯片与外部电路电连接。

[0032] 可选的,还包括:在所述基板表面形成保护环,所述保护环包围所述感应芯片和覆盖层。

[0033] 可选的,还包括:形成包围所述感应芯片、覆盖层和保护环的外壳,所述外壳暴露出感应区表面的覆盖层。

[0034] 可选的,还包括:形成包围所述感应芯片和覆盖层的外壳,所述外壳暴露出所述感应区表面的覆盖层。

[0035] 相应的,本发明还提供一种采用上述任一项方法所形成的晶圆级指纹识别芯片封装结构,包括:衬底,所述衬底包括若干感应芯片区,所述衬底具有第一表面、以及与所述第一表面相对的第二表面,所述感应芯片区的第一表面包括感应区;位于衬底第一表面的覆盖层;位于所述衬底的感应芯片区内的插塞结构,所述插塞结构的一端与所述感应区电连接,且所述衬底的第二表面暴露出所述插塞结构的另一端。

[0036] 可选的,还包括:基板;耦合于基板表面的感应芯片,所述感应芯片通过对所述衬底和覆盖层进行切割,使若干感应芯片区相互分立而形成,所述感应芯片具有第一表面、以及与所述第一表面相对的第二表面,所述感应芯片的第一表面包括感应区,所述感应芯片的第二表面位于基板表面;位于所述感应芯片第一表面的覆盖层;位于所述感应芯片内的插塞结构,所述插塞结构的一端与所述感应区电连接,所述感应芯片的第二表面暴露出所述插塞结构的另一端,且所述感应芯片第二表面所暴露出的插塞结构与所述基板连接。

[0037] 与现有技术相比,本发明的技术方案具有以下优点:

[0038] 本发明的晶圆级指纹识别芯片封装方法中,所述衬底内具有若干感应芯片区,通过切割所述衬底,能够使所述若干感应芯片区相互分立,以形成独立的感应芯片。所述感应芯片区第一表面的感应区用于获取指纹信息,而形成于衬底第一表面的覆盖层用于替代传统的玻璃基板,直接与用户手指接触,并保护所述感应芯片。由于相较于传统的玻璃基板,所述覆盖层的厚度较薄,因此能够减小感应芯片的第一表面到覆盖层表面的距离,使感应芯片易于检测到用户指纹,相应地,降低了对感应芯片灵敏度的要求,使得指纹识别芯片的封装结构的应用更为广泛。

[0039] 而且,由于衬底内形成有插塞结构,且所述衬底的第二表面暴露出所述插塞结构,使所述插塞结构能够与外部电路电连接,通过所述插塞结构,即能够将感应芯片与外部电路耦合,因此,后续无需在感应芯片的第一表面形成额外的导电结构,从而能够在衬底的第一表面形成覆盖层,所述覆盖层用于保护感应区,且不会影响后续工艺的进行。所形成的晶圆级指纹识别芯片结构能够使指纹识别芯片的封装过程简化,而且能够减少对感应区的损伤,保证了感应区获取的指纹信息准确。

[0040] 进一步,在感应芯片的第一表面形成覆盖层以替代传统的玻璃基板,用于直接与用户手指接触,并保护所述感应芯片。由于相较于传统的玻璃基板,所述覆盖层的厚度较薄,因此能够减小感应芯片的第一表面到覆盖层表面的距离,使感应芯片易于检测到用户

指纹,相应地,降低了对感应芯片灵敏度的要求,使得指纹识别芯片的封装结构的应用更为广泛。

[0041] 而且,在切割形成独立的感应芯片之前,在衬底内形成插塞结构,所述衬底的第二表面暴露出所述插塞结构,使所述插塞结构能够与基底电连接,因此,在将感应芯片耦合于基底表面之后,无需在感应芯片的第一表面形成额外的导电结构,因此,在切割衬底之前,能够在衬底的第一表面形成覆盖层,所述覆盖层用于保护感应区,并且,在切割形成感应芯片的同时,切割所述覆盖层。因此,无需在将感应芯片耦合与衬底表面之后,再形成覆盖层,能够使指纹识别芯片的封装方法简化,而且减少对感应区的损伤,保证了感应区获取的指纹信息准确。此外,能够使所形成的封装结构简化,有利于缩小所形成的封装结构尺寸。

[0042] 进一步,所述覆盖层的莫氏硬度大于或等于 8H,所述覆盖层的硬度较高,即使位于感应区表面的覆盖层厚度较薄,所述覆盖层依旧具有足够的强度以保护所述感应区,当用户手指置于感应区上的覆盖层表面时,所述覆盖层不易发生变形或磨损,从而对用户指纹的提取结果更精确。

[0043] 进一步,所述覆盖层的介电常数为 7~9。所述覆盖层的介电常数较大,使所述覆盖层的电隔离性能更佳,则所述覆盖层对感应区的保护能力更佳,即使位于感应区表面的覆盖层厚度较薄,也能够使用户手指与感应区之间的电隔离能力较强,用户手指与感应区之间构成的电容值较大,处于能够被检测到的范围内。

[0044] 进一步,所述基板表面还具有包围所述感应芯片和覆盖层的保护环。所述保护环用于对所述感应芯片进行静电防护,避免感应区检测到的用户指纹数据精确度下降,或者能够消除感应芯片输出的信号噪声,使感应芯片检测到的数据、以及输出的信号更精确。

[0045] 本发明的晶圆级指纹识别芯片封装结构中,所述衬底的感应芯片区内具有插塞结构,所述插塞结构的一端与所述感应区电连接,且所述衬底的第二表面暴露出所述插塞结构的另一端,因此,通过所述插塞结构即能够实现所述感应区、与感应芯片区以外的外部电路之间电连接。而且,所述插塞结构位于所述衬底内,无需额外在所述感应芯片区与所述外部电路之间设置用于电连接的导电线,因此,后续以独立的感应芯片区形成封装结构时,有利于使所形成的封装结构尺寸缩小。此外,由于在后续形成封装结构时,无需在所述衬底的第一表面形成连接导电线,因此,能够在所述衬底的第一表面设置所述覆盖层,所述覆盖层能够直接与用户手指接触,用于保护所述感应区。所述晶圆级指纹识别芯片结构简单,后续易于以独立的感应芯片区构成封装结构。

[0046] 进一步,覆盖层位于感应芯片的第一表面,所述覆盖层用于替代传统的玻璃基板,能够直接与用户手指接触,用于保护所述感应芯片。而且,相较于传统的玻璃基板,所述覆盖层能够厚度较薄,采用所述覆盖层能够减小感应芯片的第一表面到覆盖层表面的距离,使感应芯片易于检测到用户指纹,相应地,所述封装结构降低了对感应芯片灵敏度的要求,使得指纹识别芯片的封装结构的应用更为广泛。此外,所述感应芯片内还具有插塞结构,所述插塞结构的一端与所述感应区电连接,所述感应芯片的第二表面暴露出所述插塞结构的另一端,因此通过所述感应芯片第二表面所暴露出的插塞结构,能够使所述感应芯片固定于所述基板表面,而且能够实现感应区和基板之间的电连接,所述封装结构简单、且易于组装,所述封装结构的制造成本降低,且产出率提高。

附图说明

[0047] 图 1 是现有技术的一种指纹识别器件的剖面结构示意图；

[0048] 图 2 至图 6 是本发明实施例的一种晶圆级指纹识别芯片封装过程的剖面结构示意图；

[0049] 图 7 至图 14 是本发明实施例的另一中晶圆级指纹识别芯片封装过程的剖面结构示意图。

具体实施方式

[0050] 如背景技术所述,在现有的指纹识别器件中,对指纹识别芯片的灵敏度要求较高,使得指纹识别器件的制造及应用受到限制。

[0051] 经过研究发现,请继续参考图 1,指纹识别芯片 101 表面覆盖有玻璃基板 102,所述玻璃基板 102 用于保护指纹识别芯片 101,而用户的手指 103 直接与所述玻璃基板 102 相接触,因此,为了保证所述玻璃基板 102 具有足够的保护能力,所述玻璃基板 102 的厚度较厚。然而,由于所述玻璃基板 102 的厚度较厚,因此要求指纹识别芯片 101 具有较高的灵敏度,以保证能够精确提取到用户指纹。然而,高灵敏度的指纹识别芯片制造难度较大、制造成本较高,继而造成指纹识别芯片的应用和推广受到限制。

[0052] 具体的,继续以电容式指纹识别器件为例,当用户手指置 103 于玻璃基板 102 表面时,用户手指 103、与指纹识别芯片 101 中的电容极板之间能够构成电容;其中,所述用户手指 103 和电容极板为电容的两极,所述玻璃基板 102 为电容两极之间的电介质。然而,由于所述玻璃基板 102 的厚度较厚,使得用户手指 103 与电容基板之间的电容值较大,而用户手指 103 的脊与谷之间的高度差异较小,因此,所述脊与电容极板之间的电容值、相对于所述谷与电容极板之间的电容值之间的差值极小,为了能够精确检测到所述电容值的差异,要求所述指纹识别芯片 101 具有较高的灵敏度。

[0053] 为了解决上述问题,本发明提出一种晶圆级指纹识别芯片封装结构及封装方法。其中,在封装方法中,在感应芯片的第一表面形成覆盖层以替代传统的玻璃基板,用于直接与用户手指接触,并保护所述感应芯片。由于相较于传统的玻璃基板,所述覆盖层的厚度较薄,因此能够减小感应芯片的第一表面到覆盖层表面的距离,使感应芯片易于检测到用户指纹,相应地,降低了对感应芯片灵敏度的要求,使得指纹识别芯片的封装结构的应用更为广泛。而且,在切割形成独立的感应芯片之前,在衬垫内形成插塞结构,所述衬底的第二表面暴露出所述插塞结构,使所述插塞结构能够与基底电连接,因此,在将感应芯片耦合与基底比表面之后,无需在感应芯片的第一表面形成额外的导电结构,因此,在切割衬底之前,能够在衬底的第一表面形成覆盖层,所述覆盖层用于保护感应区,并且,在切割形成感应芯片的同时,切割所述覆盖层。因此,无需在将感应芯片耦合与衬底表面之后,再形成覆盖层,能够使指纹识别芯片的封装方法简化,而且减少对感应区的损伤,保证了感应区获取的指纹信息准确。此外,能够使所形成的封装结构简化,有利于缩小所形成的封装结构尺寸。

[0054] 为使本发明的上述目的、特征和优点能够更为明显易懂,下面结合附图对本发明的具体实施例做详细的说明。

[0055] 图 2 至图 6 是本发明实施例的晶圆级指纹识别芯片封装过程的剖面结构示意图。

[0056] 请参考图 2,提供衬底 200,所述衬底 200 包括若干感应芯片区 201,所述衬底 200

具有第一表面 210、以及与所述第一表面 210 相对的第二表面 220，所述感应芯片区 201 的第一表面 210 包括感应区 211。

[0057] 所述衬底 200 为硅衬底、硅锗衬底、碳化硅衬底、绝缘体上硅 (SOI) 衬底、绝缘体上锗 (GOI) 衬底、硅衬底、硅锗衬底、碳化硅衬底、绝缘体上硅 (SOI) 衬底、绝缘体上锗 (GOI) 衬底；而且，所述衬底 200 为整片的晶圆。

[0058] 所述感应芯片区 201 用于形成感应芯片，后续通过切割所述衬底 200，能够使若干感应芯片区 201 相互独立，以形成独立的感应芯片。在本实施例中，所述感应芯片区 201 呈阵列排列，而且相邻的感应芯片区 201 之间还具有切割道区 202，通过对所述切割道区 202 进行切割，即能够使各感应芯片区 201 相互分立。

[0059] 在本实施例中，在所述衬底 200 的第一表面 210 形成感应区 211，所述感应区 211 用于检测和接收用户的指纹信息，因此，需要在所述感应区 211 内形成用于获取用户指纹信息的电容结构、或者电感结构；并且，后续需要在所述感应区 211 表面形成覆盖层，以所述覆盖层对所述感应区 211 进行保护。

[0060] 在本实施例中，在所述感应区 211 内形成电容结构以获取指纹信息。具体的，在所述感应区 211 内形成至少一个电容极板，当后续在所述衬底 200 的第一表面 210 形成覆盖层之后，且当用户手指置于覆盖层 203 表面时，所述电容极板、覆盖层 203 和用户手指能够构成电容结构，而所述感应区 211 能够获取电容极板到用户手指表面脊和谷之间的电容值差异，并将所述电容值差异通过芯片电路进行处理之后输出，以此获取用户指纹数据。

[0061] 在本实施例中，所述感应芯片区 201 的第一表面 211 还形成有包围所述感应区 211 的外围区 212，所述外围区 212 的表面形成有芯片电路和第一焊垫 213，所述芯片电路与所述感应区 211 和所述第一焊垫 213 电连接。所述第一焊垫 213 用于在封装过程中与基板实现电连接；所述芯片电路与感应区 211 内的电容结构或电感结构电连接，用于对感应区 211 获取的指纹信息进行处理并输出。

[0062] 请参考图 3，在所述衬底 200 的第一表面 210 形成覆盖层 203，所述覆盖层 203 的厚度小于 100 微米。

[0063] 所述覆盖层 203 用于保护感应区 211 表面。在本实施例中，所述感应区 211 内形成有至少一个电容极板，当用户手指置于所述覆盖层 203 表面时，所述电容极板、覆盖层 203 和用户手指能够构成电容结构，

[0064] 由于所述后续形成的插塞结构位于衬底 200 的感应芯片区 201 内，且贯穿所述衬底 200，用于使感应区 211 和芯片电路能够与外部电路电连接，因此，当后续以独立的感应芯片区 201 进行封装时，无需在所述感应芯片区 201 的第一表面 210 额外形成导电结构，从而能够在后续切割所述衬底 200 之前，在所述衬底 200 的第一表面 210 形成所述覆盖层 203，使所述覆盖层 203 能够连同所述衬底 200 一起进行切割，则后续仅需使切割形成的独立的感应芯片区 201 的第二表面 220 固定于基板表面，并使插塞结构与基板电连接，即能够形成封装结构，能够使指纹识别芯片的封装方法简化，而且所形成的封装结构简单，有利于缩小封装结构的尺寸。

[0065] 而且，由于后续进行封装工艺的过程中，无需在感应芯片区 201 的第一表面 210 形成额外的导电结构，因此所述覆盖层 203 除了形成于感应区 211 表面之外，还能够形成于外围区 212 表面，并且不会影响后续封装工艺的进行，因此，在衬底 200 表面形成覆盖层 203

之后,无需对所述覆盖层 203 进行刻蚀以图形化,不仅使得工艺制程简化,而且减少了对衬底 200 第一表面 210 的损伤,有利于保证感应区 211 获取的指纹信息准确。

[0066] 所述覆盖层 203 的材料为无机纳米材料、聚合物材料、玻璃材料或陶瓷材料,形成工艺为化学气相沉积工艺、物理气相沉积工艺、原子层沉积工艺、丝网印刷工艺、旋涂工艺或喷涂工艺。

[0067] 在一实施例中,所述覆盖层 203 的材料为聚合物材料,所述聚合物材料为环氧树脂、聚酰亚胺树脂、苯并环丁烯树脂、聚苯并恶唑树脂、聚对苯二甲酸丁二酯、聚碳酸酯、聚对苯二甲酸乙二醇酯、聚乙烯、聚丙烯、聚烯烃、聚氨酯、聚烯烃、聚醚砜、聚酰胺、聚亚氨酯、乙烯-醋酸乙烯共聚物或聚乙烯醇;所述覆盖层 203 的形成工艺为丝网印刷工艺、旋涂工艺或喷涂工艺。

[0068] 在另一实施例中,所述覆盖层 203 的材料为无机纳米材料,所述无机纳米材料为氧化铝或氧化钴;所述覆盖层 203 的形成工艺为化学气相沉积工艺、物理气相沉积工艺、原子层沉积工艺、丝网印刷工艺、旋涂工艺或喷涂工艺。

[0069] 在其它实施例中,所述覆盖层 203 的材料为玻璃材料或陶瓷材料,所述覆盖层 203 为硬质材料,则所述覆盖层 203 需要通过粘接层固定于衬底 200 的第一表面。所述粘接层具有粘性,所述粘接层能够为电容屏用胶。

[0070] 所述覆盖层 203 的莫氏硬度大于或等于 8H。所述覆盖层 203 的硬度较高,因此,即使所述覆盖层 203 的厚度较薄,所述覆盖层 203 也足以保护感应芯片区 201 的感应区 211,当用户手指在所述覆盖层 203 表面移动时,不会对感应芯片区 201 表面造成损伤。而且,由于所述覆盖层 203 的硬度较高,因此所述覆盖层 203 难以发生形变,即使用户手指按压于所述覆盖层 203 表面,所述覆盖层 203 的厚度也难以发生变化,从而保证了感应区 211 的检测结果精确度。

[0071] 所述覆盖层 203 的介电常数大于或等于 7。由于所述覆盖层 203 的介电常数较大,使得所述覆盖层 203 的电隔离能力较强,则所述覆盖层 203 对感应区 211 的保护能力较强。

[0072] 所述覆盖层 203 的厚度为 20 微米~200 微米。所述覆盖层 203 的厚度较薄,当用户手指置于所述覆盖层 203 表面时,所述手指到感应区 211 的距离减少,因此,所述感应区 211 更容易检测到用户手指的指纹,从而降低了对感应芯片区 201 高灵敏度的要求。

[0073] 由于覆盖层 203 的厚度较薄,而用户手指与电容极板之间的电容值与覆盖层 203 的厚度成反比,与覆盖层 203 的介电常数成正比,因此,当覆盖层 203 的厚度较薄,而介电常数较大时,能够使用户手指与电容极板之间的电容值在感应区 211 能够检测的范围内,避免电容值过大或过小而使感应区 211 的检测失效。

[0074] 而且,当覆盖层 203 的厚度在 20 微米~200 微米的范围内,而介电常数在大于或等于 7 的范围内时,使所述覆盖层 203 的厚度增大,则所述覆盖层 203 的介电常数也相应增大,能够使用户手指与电容极板之间的电容值较大,则所述电容值更易于被感应区 211 检测到。

[0075] 请参考图 4,在衬底 200 的感应芯片区 201 内形成通孔 250,所述通孔 250 的顶部位于所述衬底 200 的第二表面 220。

[0076] 所述通孔 250 内用于形成导电结构,即导电层或导电插塞,所述导电层或导电插塞用于沟槽插塞结构,所述插塞结构用于在封装过程中,实现感应芯片与基板之间的电连

接。

[0077] 所述通孔 250 的形成工艺包括：在所述衬底 200 的第二表面 220 形成掩膜层（未图示），所述掩膜层暴露出需要形成插塞结构的对应位置和形状；以所述掩膜层为掩膜，刻蚀所述衬底 200，在衬底 200 内形成通孔 250；在形成通孔 250 之后，去除所述掩膜层。

[0078] 在本实施例中，由于所述外围区 212 表面具有第一焊垫 213，且后续所需形成的插塞结构的一端位于所述第一焊垫 213 表面，因此，所述掩膜层暴露出与所述第一焊垫 213 位置对应的衬底 200 第二表面 220，且所述刻蚀衬底 200 的工艺进行至暴露出所述第一焊垫 213 表面为止。

[0079] 所述掩膜层能够为图形化的光刻胶层，还能够为图形化的硬掩膜，所述硬掩膜的材料为氧化硅、氮化硅、氮氧化硅中的一种或多种；所述刻蚀衬底 200 的工艺为各向异性的干法刻蚀工艺，刻蚀气体包括 SF_6 、 CH_4 、 CHF_3 、 CH_3F 中的一种或多种；所形成的通孔 250 侧壁垂直于衬底 200 表面，或者，所述通孔 250 的侧壁相对于衬底 200 表面倾斜，且所述通孔 250 的顶部尺寸大于底部尺寸。

[0080] 请参考图 5，在所述通孔 250（如图 4 所示）内形成插塞结构 204，所述插塞结构 204 的一端与所述感应区 211 电连接，且所述衬底 202 的第二表面 220 暴露出所述插塞结构 204 的另一端。

[0081] 所述插塞结构 204 形成于所述通孔 250 内，并且位于所述第一焊垫 213 表面，所述插塞结构 204 与所述第一焊垫 213 电连接，从而实现与所述感应区 211 的电连接。所述插塞结构 204 的一端表面与所述衬底 200 的第二表面 220 齐平，使所述插塞结构 204 能够与所述衬底 200 以外的外部电路之间实现电连接，从而使所述感应区 211 和芯片电路能够与外部电路电连接。

[0082] 在本实施例中，所述插塞结构 204 包括：位于所述衬底 200 内的通孔 250，所述通孔 250 的顶部位于所述衬底 200 的第二表面 220；位于所述通孔 250 侧壁表面的绝缘层 240；位于所述绝缘层 240 表面、以及通孔 250 底部表面的导电层 241，位于所述通孔 241 底部的导电层 241 与所述感应区 211 电连接；位于所述导电层 241 表面的防焊层 242，所述防焊层 242 填充满所述通孔。

[0083] 所述插塞结构 204 的形成方法包括：在所述通孔 250 的侧壁表面形成绝缘层 240；在所述衬底 200 的第二表面 220、所述绝缘层 240 表面、以及通孔 250 的底部表面沉积形成导电膜；在所述导电膜表面沉积形成防焊膜，所述防焊膜填充满所述通孔 250；对所述防焊膜和导电膜进行抛光，直至暴露出衬底 200 的第二表面 220 为止，在通孔 250 内形成导电层 241 和防焊层 242。

[0084] 所述绝缘层 240 的材料为氧化硅、氮化硅、氮氧化硅或高 K 介质材料，所述绝缘层 240 用于在导电层 241 和衬底 200 之间进行电隔离；所述导电层 241 的材料为金属，所述金属为铜、钨、铝、钛、氮化硅、钽、氮化钽中的一种或多种组合。在本实施例中，所述导电层 241 并未填充满所述通孔，因此，需要在所述导电层 241 表面形成防焊层 242，所述防焊层 242 填充满所述通孔，以构成稳定的插塞结构 204，所述防焊材料为聚合物材料或无机绝缘材料，所述聚合物材料能够为绝缘树脂，所述无机绝缘材料能够为氧化硅、氮化硅或氮氧化硅。

[0085] 在形成所述插塞结构 204 之后，还包括：在所述衬底 200 第二表面 220 形成布线层 221 和金属凸块 222，所述布线层 221 与所述导电层 241 和金属凸块 222 连接，且所述布线

层 221 和金属凸块 222 位于感应芯片区 201 内。所述布线层 221 和金属凸块 222 的材料为金属,例如铜、钨或铝,用于使插塞结构 204 能够与衬底 200 之外的外部电路电连接。

[0086] 在另一实施例中,请参考图 6,所述插塞结构 204 包括:位于所述衬底 200 内的通孔,所述通孔的顶部位于所述衬底 200 的第二表面 220;位于所述通孔侧壁表面的绝缘层 240;位于所述绝缘层 240 表面、以及通孔底部表面的导电插塞 243,所述导电插塞 243 填充所述通孔。

[0087] 所述绝缘层 240 的材料为氧化硅、氮化硅、氮氧化硅或高 K 介质材料,所述绝缘层 240 用于在导电插塞 243 和衬底 200 之间进行电隔离;所述导电插塞 243 的材料为金属,所述金属为铜、钨、铝、钛、氮化硅、钽、氮化钽中的一种或多种组合。

[0088] 在形成所述插塞结构 204 之后,还包括:在所述衬底 200 第二表面 220 暴露出的导电插塞 243 顶部形成金属凸块 223。所述金属凸块 223 用于使插塞结构 204 能够与衬底 200 之外的外部电路电连接。

[0089] 在其它实施例中,还能够在衬底内形成插塞结构之后,在衬底的第一表面形成覆盖层。

[0090] 相应的,本发明的实施例还提供一种采用上述方法形成的晶圆级指纹识别芯片封装结构,请继续参考图 5,包括:衬底 200,所述衬底 200 包括若干感应芯片区 201,所述衬底 200 具有第一表面 210、以及与所述第一表面 210 相对的第二表面 220,所述感应芯片区 201 的第一表面 210 包括感应区 211;位于衬底 200 第一表面 210 的覆盖层 203,所述覆盖层 203 的厚度小于 100 微米;位于所述衬底 200 的感应芯片区 201 内的插塞结构 204,所述插塞结构 204 的一端与所述感应区 211 电连接,且所述衬底 200 的第二表面 220 暴露出所述插塞结构 204 的另一端。

[0091] 以下将结合附图对所述晶圆级指纹识别芯片结构进行详细说明。

[0092] 所述衬底 200 为硅衬底、硅锗衬底、碳化硅衬底、绝缘体上硅(SOI)衬底、绝缘体上锗(GOI)衬底、硅衬底、硅锗衬底、碳化硅衬底、绝缘体上硅(SOI)衬底、绝缘体上锗(GOI)衬底,而且,所述衬底 200 为整片晶圆。

[0093] 所述感应芯片区 201 用于形成感应芯片,所述感应芯片用于封装,所述衬底 200 内的若干感应芯片区 201 呈阵列排列。本实施例中,所述衬底 200 还包括位于相邻感应芯片区 201 之间的切割道区 202,通过对所述切割道区 202 进行切割,能够使各感应芯片区 201 相互独立,形成感应芯片。

[0094] 位于所述感应芯片区 201 第一表面 210 的感应区 211 用于检测和接收用户的指纹信息,所述感应区 211 内具有用于获取用户指纹信息的电容结构、或者电感结构,而位于所述衬底 200 第一表面 210 的覆盖层 203 用于保护所述感应区 211。

[0095] 在本实施例中,所述感应区 211 内具有至少一个电容极板,当用户手指置于覆盖层 203 表面时,所述电容极板、覆盖层 203 和用户手指构成电容结构,而所述感应区 211 能够获取用户手指表面脊与谷与电容极板之间的电容值差异,并将所述电容值差异通过芯片电路进行处理之后输出,以此获取用户指纹数据。

[0096] 在本实施例中,所述感应芯片区 201 的第一表面 210 还包括包围所述感应区 211 的外围区 212,所述外围区 212 内具有芯片电路和第一焊垫 213,所述芯片电路与感应区 211 内的电容结构或电感结构电连接,用于对电容结构或电感结构输出的电信号进行处理。

[0097] 所述芯片电路与所述感应区 211 和所述第一焊垫 213 电连接,而所述插塞结构 204 的一端与所述第一焊垫 213 连接,从而实现所述插塞结构 204 与所述感应区 211 之间的电连接,又由于所述衬底 200 的第二表面 220 暴露出所述插塞结构 204,因此,通过所述插塞结构 204,能够使位于衬底 200 第一表面 210 的感应区 211 与衬底 200 以外的外部电路之间实现电连接。

[0098] 所述插塞结构 204 位于衬底 200 内,且在本实施例中,所述插塞结构 204 位于所述外围区 212 的对应区域内,而通过所述插塞结构 204 即能够实现感应区 211 与衬底 200 以外的外部电路之间的电连接,因此,在采用独立的感应芯片区 201 进行封装时,无需在所述感应芯片区 201 的第一表面 210 设置额外的导电结构,从而,能够在切割所述衬底 200 之前,在所述衬底 200 的第一表面 210 覆盖所述覆盖层 203,使所述覆盖层 203 连同所述衬底 200 一起进行切割。

[0099] 由于所述衬底 200 的第一表面 210 完全由所述覆盖层 203 覆盖,即所述覆盖层 203 除了位于感应区 211 表面之外,还能够位于外围区 212 和切割道区 202 表面,由于所述覆盖层 203 所覆盖的区域面积较大,使所述覆盖层 203 的形成工艺简单,且形成所述覆盖层 203 的工艺不会对所述感应芯片区 201 的第一表面 210 造成损伤,并且,后续由独立的感应芯片区 201 进行封装的工艺简单。

[0100] 此外,由于后续以独立的感应芯片区 201 构成封装结构时,无需在所述感应芯片区 201 的第一表面 210 设置额外的导电结构,因此,所述感应芯片区 201 的第一表面 210 平坦,即所述感应区 211 和外围区 212 的表面齐平,无需在所述外围区 212 形成额外的边缘凹槽,以形成于感应区 211 连接的导电结构,使得形成所述晶圆级指纹识别芯片结构的结构简单、且形成工艺简化。

[0101] 所述覆盖层 203 的材料为聚合物材料、无机纳米材料或陶瓷材料。在本实施例中,所述覆盖层 203 的材料为无机纳米材料,所述无机纳米材料包括氧化铝或氧化钴;所述覆盖层 203 能够以化学气相沉积工艺、物理气相沉积工艺、原子层沉积工艺、丝网印刷工艺、喷涂工艺或旋涂工艺形成。

[0102] 在另一实施例中,所述覆盖层 203 的材料为聚合物材料,所述聚合物材料为环氧树脂、聚酰亚胺树脂、苯并环丁烯树脂、聚苯并恶唑树脂、聚对苯二甲酸丁二酯、聚碳酸酯、聚对苯二甲酸乙二醇酯、聚乙烯、聚丙烯、聚烯烃、聚氨酯、聚烯烃、聚醚砜、聚酰胺、聚亚氨酯、乙烯-醋酸乙烯共聚物、聚乙烯醇或其他合适的聚合物材料;所述覆盖层 203 能够以丝网印刷工艺、喷涂工艺或旋涂工艺形成。

[0103] 所述覆盖层 203 的莫氏硬度大于或等于 8H。所述覆盖层 203 的硬度较高,因此,即使所述覆盖层 203 的厚度较薄,所述覆盖层 203 也足以保护感应芯片 201 的感应区 211,当用户手指在所述覆盖层 203 表面移动时,不会对感应芯片 201 表面造成损伤。而且,由于所述覆盖层 203 的硬度较高,因此所述覆盖层 203 难以发生形变,即使用户手指按压于所述覆盖层 203 表面,所述覆盖层 203 的厚度也难以发生变化,从而保证了感应区 211 的检测结果精确度。

[0104] 所述覆盖层 203 的介电常数大于或等于 7。由于所述覆盖层 203 的介电常数较大,使得所述覆盖层 203 的电隔离能力较强,则所述覆盖层 203 对感应区 211 的保护能力较强。

[0105] 所述覆盖层 203 的厚度为 20 微米~200 微米。所述覆盖层 203 的厚度较薄,当用

户手指置于所述覆盖层 203 表面时,所述手指到感应区 211 的距离减少,因此,所述感应区 211 更容易检测到用户手指的指纹,从而降低了对感应芯片 201 高灵敏度的要求。

[0106] 由于覆盖层 203 的厚度较薄,而用户手指与电容极板之间的电容值与覆盖层 203 的厚度成反比,与覆盖层 203 的介电常数成正比,因此,当覆盖层 203 的厚度较薄,而介电常数较大时,能够使用户手指与电容极板之间的电容值在感应区 211 能够检测的范围内,避免电容值过大或过小而使感应区 211 的检测失效。

[0107] 而且,当覆盖层 203 的厚度在 20 微米~200 微米的范围内,而介电常数在大于或等于 7 的范围内时,使所述覆盖层 203 的厚度增大,则所述覆盖层 203 的介电常数也相应增大,能够使用户手指与电容极板之间的电容值较大,则所述电容值更易于被感应区 211 检测到。

[0108] 在本实施例中,所述插塞结构 204 包括:位于所述衬底 200 内的通孔,所述通孔的顶部位于所述衬底 200 的第二表面 220;位于所述通孔侧壁表面的绝缘层 240;位于所述绝缘层 240 表面、以及通孔底部表面的导电层 241,位于所述通孔 241 底部的导电层 241 与所述感应区 211 电连接;位于所述导电层 241 表面的防焊层 242,所述防焊层 242 填充满所述通孔。

[0109] 所述绝缘层 240 的材料为氧化硅、氮化硅、氮氧化硅或高 K 介质材料,所述绝缘层 240 用于在导电层 241 和衬底 200 之间进行电隔离;所述导电层 241 的材料为金属,所述金属为铜、钨、铝、钛、氮化硅、钽、氮化钽中的一种或多种组合;在本实施例中,所述导电层 241 并未填充满所述通孔,因此,需要在所述导电层 241 表面形成防焊层 242,所述防焊层 242 填充满所述通孔,以构成稳定的插塞结构 204,所述防焊材料为聚合物材料或无机绝缘材料,所述聚合物材料能够为绝缘树脂,所述无机绝缘材料能够为氧化硅、氮化硅或氮氧化硅。

[0110] 所述晶圆级指纹识别芯片结构还包括:位于衬底 200 第二表面 220 的布线层 221 和金属凸块 222,所述布线层 221 与所述导电层 241 和金属凸块 222 连接,且所述布线层 221 和金属凸块 222 位于感应芯片区 201 内。所述布线层 221 和金属凸块 222 用于使插塞结构 204 能够与衬底 200 之外的外部电路电连接。

[0111] 在另一实施例中,请参考图 6,所述插塞结构 204 包括:位于所述衬底 200 内的通孔,所述通孔的顶部位于所述衬底 200 的第二表面 220;位于所述通孔侧壁表面的绝缘层 240;位于所述绝缘层 240 表面、以及通孔底部表面的导电插塞 243,所述导电插塞 243 填充满所述通孔。

[0112] 所述绝缘层 240 的材料为氧化硅、氮化硅、氮氧化硅或高 K 介质材料,所述绝缘层 240 用于在导电层 241 和衬底 200 之间进行电隔离;所述导电插塞 243 的材料为金属,所述金属为铜、钨、铝、钛、氮化硅、钽、氮化钽中的一种或多种组合。

[0113] 所述晶圆级指纹识别芯片结构还包括:位于所述衬底 200 第二表面 220 暴露出的导电插塞 243 顶部的金属凸块 223。所述金属凸块 223 用于使插塞结构 204 能够与衬底 200 之外的外部电路电连接。

[0114] 图 7 至图 14 是本发明实施例的晶圆级指纹识别芯片封装过程的剖面结构示意图。

[0115] 请参考图 7,提供衬底 200,所述衬底 200 包括若干感应芯片区 201,所述衬底 200 具有第一表面 310、以及与所述第一表面 310 相对的第二表面 320,所述感应芯片区 201 的

第一表面 310 包括感应区 311 ;在所述衬底 200 的感应芯片区 201 内形成插塞结构 303,所述插塞结构 303 的一端与所述感应区 311 电连接,且所述衬底 200 的第二表面 320 暴露出所述插塞结构 303 的另一端。在所述衬底 200 的第一表面 310 形成覆盖层 302,所述覆盖层 302 的厚度小于 100 微米。

[0116] 在本实施例中,所述感应芯片区 201 呈阵列排列而且,相邻的感应芯片区 201 之间还具有切割道区 202。

[0117] 在本实施例中,所述感应芯片区 201 的第一表面 311 还形成有包围所述感应区 311 的外围区 312,所述外围区 312 的表面形成有芯片电路和第一焊垫 313,所述芯片电路与所述感应区 311 和所述第一焊垫 313 电连接。

[0118] 在本实施例中,所述插塞结构 303 包括:位于所述感应芯片 301 内的通孔,所述通孔的顶部位于所述衬底 300 的第二表面 320 ;位于所述通孔侧壁表面的绝缘层 330 ;位于所述绝缘层 330 表面、以及通孔底部表面的导电层 331,位于所述通孔底部的导电层 331 与所述感应区 311 电连接 ;位于所述导电层 331 表面的防焊层 332,所述防焊层 332 填充满所述通孔。

[0119] 在本实施例中,在形成所述插塞结构 303 之后,还包括:在所述衬底第二表面形成布线层 321 和金属凸块 322,所述布线层 321 与所述导电层 341 和金属凸块 322 连接,且所述布线层 321 和金属凸块 322 位于感应芯片区 201 内。

[0120] 在另一实施例中,请参考图 11,所述插塞结构 303 包括:位于所述感应芯片 301 内的通孔,所述通孔的顶部位于所述感应芯片 301 的第二表面 320 ;位于所述通孔侧壁表面的绝缘层 330 ;位于所述绝缘层 330 表面、以及通孔底部表面的导电插塞 333,所述导电插塞 333 填充满所述通孔。

[0121] 所述衬底 200、插塞结构 303 和覆盖层 302 的材料、结构和形成工艺如图 2 至图 6 对应的实施例所述,在此不做赘述。

[0122] 请参考图 8,对所述衬底 200(如图 7 所示)和覆盖层 302 进行切割,使若干感应芯片区 201(如图 7 所示)相互分立,形成若干独立的感应芯片 301,所述感应芯片 301 具有第一表面、以及与所述第一表面 310 相对的第二表面 320,所述感应芯片 301 的第一表面 310 包括感应区 311,且所述感应芯片 301 的第一表面 310 具有覆盖层 302。

[0123] 对所述衬底 200 和覆盖层 302 进行切割的工艺包括:在所述切割道区 202(如图 7 所示)对所述衬底 200 和覆盖层 302 进行切割,使若干感应芯片区 201 相互分立,形成若干独立的感应芯片 301。

[0124] 由于所述衬底 200 的第一表面 310 形成有覆盖层 302,因此在对所述衬底 200 进行切割的同时,能够对所述覆盖层 302 进行切割,使所形成的每一片独立的感应芯片 301 的第一表面 310 具有覆盖层 302 覆盖,因此,后续仅需将所述感应芯片 301 与基板电连接,即能够形成封装结构,使得所述指纹识别芯片的封装结构的形成方法简化,而且所形成的封装结构简单,有利于使封装结构的尺寸缩小。

[0125] 请参考图 9,提供基板 300。

[0126] 所述基板 300 为硬性基板或软性基板,能够需要使用所述感应芯片 301 的器件或终端的需求,调整所述基板 300 为硬性基板或软性基板。在本实施例中,所述基板 300 为硬性基板,所述硬性基板为 PCB 基板、玻璃基板、金属基板、半导体基板或聚合物基板。

[0127] 所述基板 300 具有第一表面 330,所述基板 300 的第一表面 330 具有若干第二焊垫 331 以及布线层(未示出),所述布线层与所述第二焊垫 331 连接,而所述第二焊垫 331 用于与感应芯片 301 第一表面 310 的芯片电路连接,从而使所述感应芯片 301 耦合于所述基板 300 的第一表面 330。

[0128] 本实施例中,所述基板 300 的一端具有连接部 304,所述连接部 304 的材料包括导电材料,连接部 304 与所述布线层电连接,使所述感应芯片 301 表面的感应区 311 能够与外部电路或器件电连接,从而实现电信号的传输。

[0129] 请参考图 10,在所述基底 300 表面耦合感应芯片 301,所述感应芯片 301 的第二表面 320 位于基板 300 表面。

[0130] 由于所述感应芯片 301 的第二表面 320 暴露出所述插塞结构 303 的一端,因此,在所述基底 300 表面耦合感应芯片 301 的方法包括:将所述感应芯片 301 的第二表面 320 暴露出的插塞结构 303 的一端焊接于基板 300 表面,使所述插塞结构 303 与基板 300 电连接。

[0131] 在本实施例中,所述基板 300 的第一表面 330 具有第二焊垫 331,所述感应芯片 301 固定于所述基板 300 的第一表面 330,并且,使所述感应芯片 301 第二表面 320 暴露出的插塞结构 303 焊接于所述第二焊垫 331 表面,从而实现感应芯片 301 与基板 300 之间的电连接。

[0132] 在一实施例中,请参考图 12,在基板 300 表面耦合感应芯片 301 之后,在所述基板 300 表面形成保护环 305,所述保护环 305 包围所述感应芯片 301 和覆盖层 302。所述保护环 305 的材料为金属,且所述保护环 305 通过所述基板 300 接地,所述保护环 305 固定于基板 300 的第一表面 330。

[0133] 在该实施例中,所述保护环 305 位于所述感应芯片 301 和覆盖层 302 的周围,且部分保护环 305 还延伸至所述覆盖层 302 上方、并暴露出位于感应区 311 上的部分覆盖层 305 表面。在另一实施例中,保护环仅位于感应芯片 301 和覆盖层 302 的周围,且完全暴露出所述覆盖层 302 表面。

[0134] 所述保护环 305 的材料为金属,所述金属为铜、钨、铝、银或金。所述保护环 305 用于对所述感应芯片 301 进行静电防护;由于所述保护环 305 为金属,所述保护环 305 能够导电,当用户手指在接触覆盖层 302 时产生静电,则静电电荷会首先自所述保护环 305 传至基板 300,从而避免覆盖层 302 被过大的静电电压击穿,以此保护感应芯片 301,提高指纹检测的精确度,消除感应芯片输出的信号噪声,使感应芯片输出的信号更精确。

[0135] 在另一实施例中,请参考图 13,在形成所述保护环 305 之后,形成包围所述感应芯片 301、覆盖层 302 和保护环 305 的外壳 306,所述外壳 306 暴露出感应区 311 表面的覆盖层。所述外壳 306 能够为设置有所述指纹识别芯片的器件或终端的外壳,还能够为所述指纹识别芯片的封装结构的外壳。

[0136] 在另一实施例中,请参考图 14,在基板表 300 表面耦合感应芯片 301 之后,形成包围所述感应芯片 301 和覆盖层 302 的外壳 307,所述外壳 307 暴露出所述感应区 311 表面的覆盖层 302。所述外壳 307 用于保护所述感应芯片 301 和覆盖层 302,而且,由于本实施例中,所述感应芯片 301 通过所述插塞结构 303 固定于基板 300 表面,因此,所述感应芯片 301 能够无需以塑封材料进行固定,所述外壳 307 用于使所述感应芯片 301 与外部环境之间电隔离。

[0137] 在其它实施例中,还能够在基板 300 表面耦合感应芯片 301 之后,在感应芯片 301 与基板 300 之间填充绝缘材料,例如塑封材料,用于保护布线层 321、金属凸块 322 和第二焊垫 331,并且用于固定增强感应芯片 301 和基板 300 之间的结合强度。

[0138] 相应的,本发明实施例还提供一种晶圆级指纹识别芯片封装结构,请继续参考图 10,包括:基板 300;耦合于基板 300 表面的感应芯片 301,所述感应芯片 301 具有第一表面 310、以及与所述第一表面 310 相对的第二表面 320,所述感应芯片 301 的第一表面 310 包括感应区 311,所述感应芯片 301 的第二表面 320 位于基板 300 表面;位于所述感应芯片 301 第一表面 310 的覆盖层 302,所述覆盖层 302 的厚度小于 100 微米;位于所述感应芯片 301 内的插塞结构 303,所述插塞结构 303 的一端与所述感应区 311 电连接,所述感应芯片 301 的第二表面 320 暴露出所述插塞结构 303 的另一端,且所述感应芯片 301 第二表面 320 所暴露出的插塞结构 303 与所述基板 300 连接。

[0139] 以下将结合附图对所述晶圆级指纹识别芯片封装结构进行详细说明。

[0140] 位于所述感应芯片 301 第一表面 310 的感应区 311 用于检测和接收用户的指纹信息,所述感应区 311 内具有用于获取用户指纹信息的电容结构、或者电感结构,而位于所述感应芯片 301 第一表面 310 的覆盖层 302 用于保护所述感应区 311。

[0141] 在本实施例中,所述感应区 311 内具有至少一个电容极板,当用户手指置于覆盖层 302 表面时,所述电容极板、覆盖层 302 和用户手指构成电容结构,而所述感应区 311 能够获取用户手指表面脊与谷与电容极板之间的电容值差异,并将所述电容值差异通过芯片电路进行处理之后输出,以此获取用户指纹数据。

[0142] 在本实施例中,所述感应芯片 301 的第一表面 310 还包括包围所述感应区 311 的外围区 312,所述外围区 312 内具有芯片电路和第一焊垫 313,所述芯片电路与感应区 311 内的电容结构或电感结构电连接,用于对电容结构或电感结构输出的电信号进行处理。

[0143] 所述芯片电路与所述感应区 311 和所述第一焊垫 313 电连接,而所述插塞结构 303 的一端与所述第一焊垫 313 连接,从而实现所述插塞结构 303 与所述感应区 311 之间的电连接,又由于所述衬底 300 的第二表面 320 暴露出所述插塞结构 303,因此,通过所述插塞结构 303,能够使位于衬底 300 第一表面 310 的感应区 311 与衬底 300 以外的外部电路之间实现电连接。

[0144] 所述感应芯片 301 固定于所述基板 300 表面,使所述感应芯片 301 通过所述基板 300 能够与其它器件或电路电连接。在本实施例中,所述感应芯片 301 的第二表面 320 暴露出所述插塞结构 303 的一端,所述感应芯片 301 通过所述插塞结构 303 固定于所述基板 300 表面。

[0145] 所述基板 300 为硬性基板或软性基板,能够需要设置感应芯片 301 的器件或终端的需求,调整所述基板 300 为硬性基板或软性基板。在本实施例中,所述基板 300 为硬性基板,所述硬性基板为 PCB 基板、玻璃基板、金属基板、半导体基板或聚合物基板。

[0146] 所述基板 300 具有第一表面 330,所述基板 300 的第一表面 330 具有若干第二焊垫 331 以及布线层(未示出),所述布线层与所述第二焊垫 331 连接,而所述第二焊垫 331 用于与感应芯片 301 第一表面 310 的芯片电路连接,从而使所述感应芯片 301 耦合于所述基板 300 的第一表面 330。

[0147] 本实施例中,所述感应芯片 301 第二表面 320 暴露出的插塞结构 303 焊接于所述

第二焊垫 331 表面,使所述感应芯片 301 固定于基板 300 的第一表面 330,并且使位于所述感应芯片 301 第一表面 301 的感应区 311 通过所述插塞结构 303 与基板 300 表面的布线层电连接。

[0148] 本实施例中,所述基板 300 的一端具有连接部 304,所述连接部 304 的材料包括导电材料,连接部 304 与所述布线层电连接,使所述感应芯片 301 表面的感应区 311 能够与外部电路或器件电连接,从而实现电信号的传输。

[0149] 所述覆盖层 302 的材料为聚合物材料、无机纳米材料或陶瓷材料。在本实施例中,所述覆盖层 302 的材料为无机纳米材料,所述无机纳米材料包括氧化铝或氧化钴;所述覆盖层 302 能够以印刷工艺、喷涂工艺或旋涂工艺形成。

[0150] 在另一实施例中,所述覆盖层 302 的材料为聚合物材料,所述聚合物材料为环氧树脂、聚酰亚胺树脂、苯并环丁烯树脂、聚苯并恶唑树脂、聚对苯二甲酸丁二酯、聚碳酸酯、聚对苯二甲酸乙二醇酯、聚乙烯、聚丙烯、聚烯烃、聚氨酯、聚烯烃、聚醚砜、聚酰胺、聚亚氨酯、乙烯-醋酸乙烯共聚物、聚乙烯醇或其他合适的聚合物材料;所述覆盖层 302 能够以印刷工艺、喷涂工艺或旋涂工艺形成。

[0151] 所述覆盖层 302 的莫氏硬度大于或等于 8H。所述覆盖层 302 的硬度较高,因此,即使所述覆盖层 302 的厚度较薄,所述覆盖层 302 也足以保护感应芯片 301 的感应区 311,当用户手指在所述覆盖层 302 表面移动时,不会对感应芯片 301 表面造成损伤。而且,由于所述覆盖层 302 的硬度较高,因此所述覆盖层 302 难以发生形变,即使用户手指按压于所述覆盖层 302 表面,所述覆盖层 302 的厚度也难以发生变化,从而保证了感应区 311 的检测结果的精确度。

[0152] 所述覆盖层 302 的介电常数大于或等于 7。由于所述覆盖层 302 的介电常数较大,使得所述覆盖层 302 的电隔离能力较强,则所述覆盖层 302 对感应区 311 的保护能力较强。

[0153] 所述覆盖层 302 的厚度为 20 微米~200 微米。所述覆盖层 302 的厚度较薄,当用户手指置于所述覆盖层 302 表面时,所述手指到感应区 311 的距离减少,因此,所述感应区 311 更容易检测到用户手指的指纹,从而降低了对感应芯片 301 高灵敏度的要求。

[0154] 由于覆盖层 302 的厚度较薄,而用户手指与电容极板之间的电容值与覆盖层 302 的厚度成反比,与覆盖层 302 的介电常数成正比,因此,当覆盖层 302 的厚度较薄,而介电常数较大时,能够使用户手指与电容极板之间的电容值在感应区 311 能够检测的范围内,避免电容值过大或过小而使感应区 311 的检测失效。

[0155] 而且,当覆盖层 302 的厚度在 20 微米~200 微米的范围内,而介电常数在大于或等于 7 的范围内时,使所述覆盖层 302 的厚度增大,则所述覆盖层 302 的介电常数也相应增大,能够使用户手指与电容极板之间的电容值较大,则所述电容值更易于被感应区 311 检测到。

[0156] 所述插塞结构 303 位于感应芯片 301 内,且在本实施例中,所述插塞结构 303 位于所述外围区 312 的对应区域内,而通过所述插塞结构 303 即能够实现感应区 311 与基底 300 表面的布线层之间的电连接,因此,在所述感应芯片 301 进行封装时,无需在所述感应芯片 301 的第一表面 310 设置额外的导电结构,使得所述指纹识别芯片封装结构简单,有利于使所述封装结构的尺寸缩小。

[0157] 由于所述感应芯片 301 的第一表面 310 完全由所述覆盖层 302 覆盖,无需在所述

感应芯片 301 固定与基板 300 表面之后,再于感应芯片 301 的第一表面 310 覆盖所述覆盖层 302,避免形成覆盖层 302 的工艺对所述感应芯片 301 的第一表面 310 造成损伤。

[0158] 在本实施例中,所述插塞结构 303 包括:位于所述感应芯片 301 内的通孔,所述通孔的顶部位于所述衬底 300 的第二表面 320;位于所述通孔侧壁表面的绝缘层 330;位于所述绝缘层 330 表面、以及通孔底部表面的导电层 331,位于所述通孔底部的导电层 331 与所述感应区 311 电连接;位于所述导电层 331 表面的防焊层 332,所述防焊层 332 填充满所述通孔。

[0159] 所述绝缘层 330 的材料为氧化硅、氮化硅、氮氧化硅或高 K 介质材料,所述绝缘层 330 用于在导电层 331 和衬底 200 之间进行电隔离;所述导电层 331 的材料为金属,所述金属为铜、钨、铝、钛、氮化硅、钽、氮化钽中的一种或多种组合;在本实施例中,所述导电层 331 并未填充满所述通孔,因此,需要在所述导电层 331 表面形成防焊层 332,所述防焊层 332 填充满所述通孔,以构成稳定的插塞结构 303,所述防焊材料为聚合物材料或无机绝缘材料,所述聚合物材料能够为绝缘树脂,所述无机绝缘材料能够为氧化硅、氮化硅或氮氧化硅。

[0160] 所述指纹识别芯片封装结构还包括:位于感应芯片 301 第二表面 320 的布线层 321 和金属凸块 322,所述布线层 321 与所述导电层 331 和金属凸块 322 连接。所述布线层 321 和金属凸块 322 用于使插塞结构 303 能够与衬底 300 之外的外部电路电连接。

[0161] 在另一实施例中,请参考图 11,所述插塞结构 303 包括:位于所述感应芯片 301 内的通孔,所述通孔的顶部位于所述感应芯片 301 的第二表面 320;位于所述通孔侧壁表面的绝缘层 330;位于所述绝缘层 330 表面、以及通孔底部表面的导电插塞 333,所述导电插塞 333 填充满所述通孔。

[0162] 所述绝缘层 330 的材料为氧化硅、氮化硅、氮氧化硅或高 K 介质材料,所述绝缘层 330 用于在导电插塞 333 和感应芯片 301 之间进行电隔离;所述导电插塞 333 的材料为金属,所述金属为铜、钨、铝、钛、氮化硅、钽、氮化钽中的一种或多种组合。

[0163] 所述指纹识别芯片封装结构包括:位于所述感应芯片 301 的第二表面 320 暴露出的导电插塞 333 顶部的金属凸块 323。所述金属凸块 323 用于使插塞结构 303 能够与衬底 300 之外的外部电路电连接。

[0164] 在另一实施例中,请参考图 12,所述指纹识别芯片封装结构还包括:位于基板 300 表面的保护环 305,所述保护环 305 包围所述感应芯片 301 和覆盖层 302。

[0165] 所述保护环 305 的材料为金属,且所述保护环 305 通过所述基板 300 接地,所述保护环 305 固定于基板 300 的第一表面 330。

[0166] 在本实施例中,所述保护环 305 位于所述感应芯片 301 和覆盖层 302 的周围,且部分保护环 305 还延伸至所述覆盖层 302 上方、并暴露出位于感应区 311 上的部分覆盖层 305 表面。在另一实施例中,保护环仅位于感应芯片 301 和覆盖层 302 的周围,且完全暴露出所述覆盖层 302 表面。

[0167] 所述保护环 305 的材料为金属,所述金属为铜、钨、铝、银或金。所述保护环 305 用于对所述感应芯片 301 进行静电防护;由于所述保护环 305 为金属,所述保护环 305 能够导电,当用户手指在接触覆盖层 302 时产生静电,则静电电荷会首先自所述保护环 305 传至基板 300,从而避免覆盖层 302 被过大的静电电压击穿,以此保护感应芯片 301,提高指纹检测

的精确度,消除感应芯片输出的信号噪声,使感应芯片输出的信号更精确。

[0168] 在另一实施例中,请参考图 13,所述指纹识别芯片封装结构还包括:包围所述感应芯片 301、覆盖层 302 和保护环 305 的外壳 306,所述外壳 306 暴露出感应区 311 表面的覆盖层 302。所述外壳 306 能够为设置有所述指纹识别芯片的器件或终端的外壳,还能够为所述指纹识别芯片的封装结构的外壳。

[0169] 在另一实施例中,请参考图 14,所述指纹识别芯片封装结构还包括:包围所述感应芯片 301 和覆盖层 302 的外壳 307,所述外壳 307 暴露出所述感应区 311 表面的覆盖层 302。所述外壳 307 用于保护所述感应芯片 301 和覆盖层 302,而且,由于本实施例中,所述感应芯片 301 通过所述插塞结构 303 固定于基板 300 表面,因此,所述感应芯片 301 能够无需以塑封材料进行固定,所述外壳 307 用于使所述感应芯片 301 与外部环境之间电隔离。

[0170] 在其它实施例中,所述基板 300 表面还能够具有包围所述感应芯片 301 的塑封层,所述塑封层暴露出所述感应芯片 301 的感应区 311,所述塑封层用于保护所述感应芯片 301,并使感应芯片 301 与外部环境之间电隔离。

[0171] 虽然本发明披露如上,但本发明并非限于于此。任何本领域技术人员,在不脱离本发明的精神和范围内,均可作各种更动与修改,因此本发明的保护范围应当以权利要求所限定的范围为准。

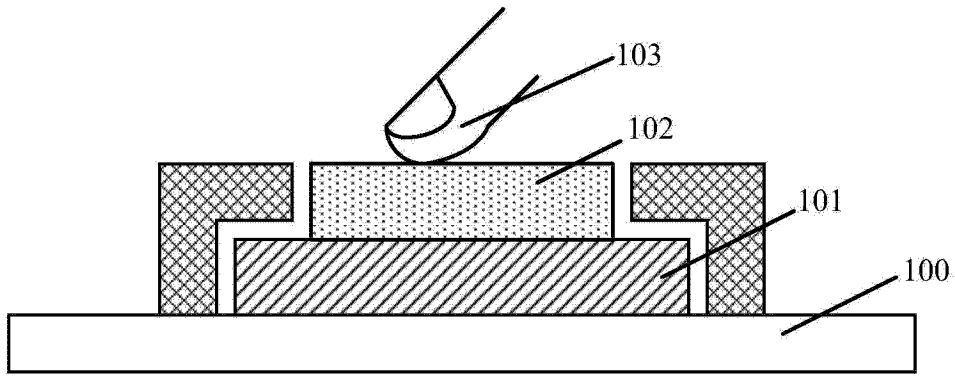


图 1

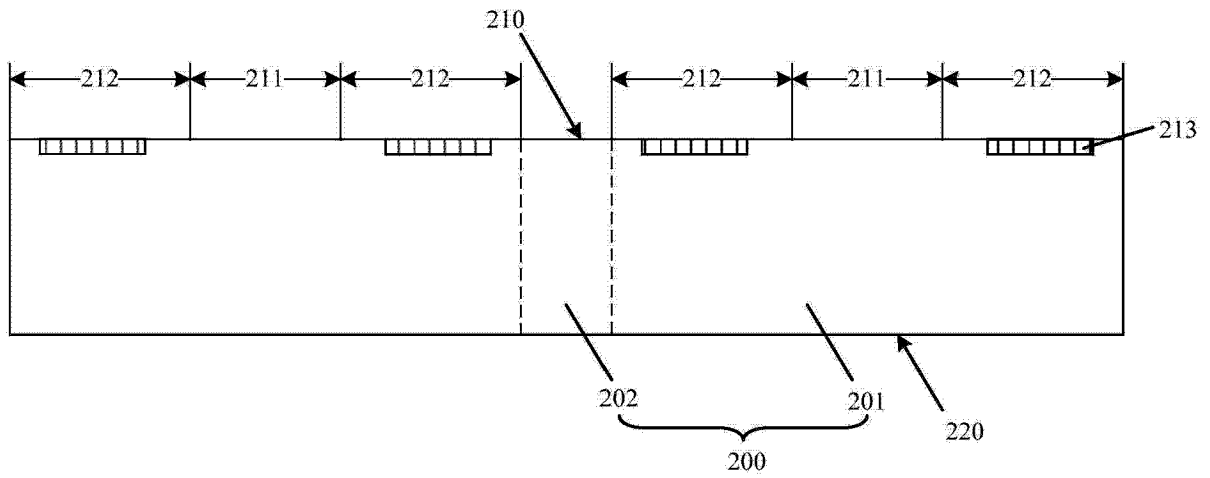


图 2

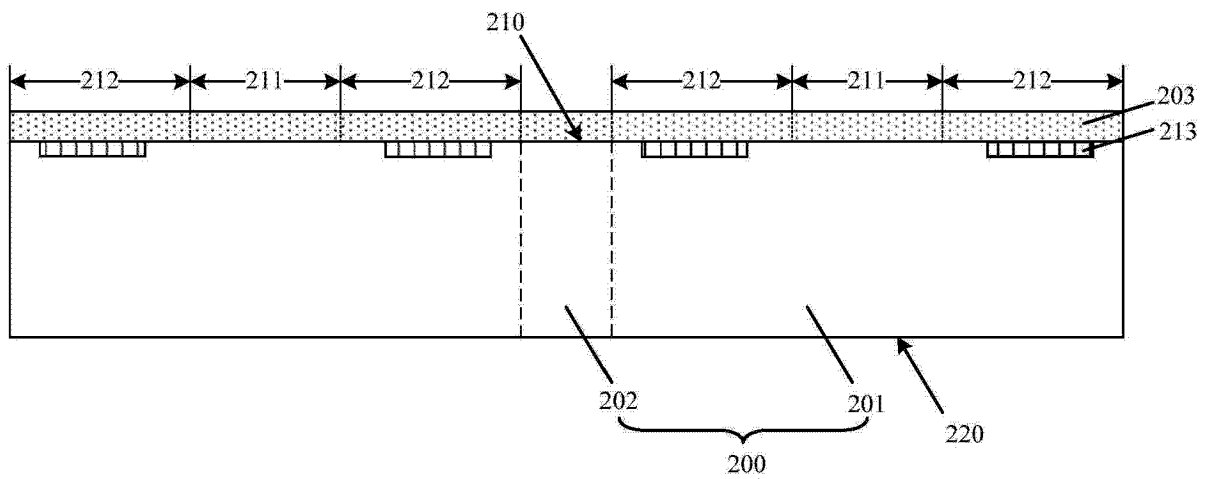


图 3

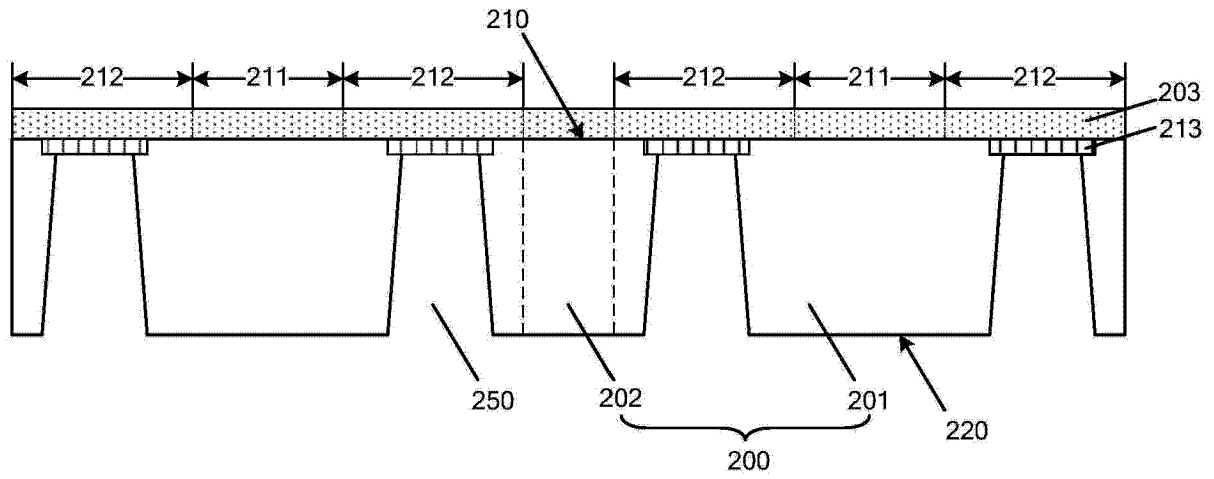


图 4

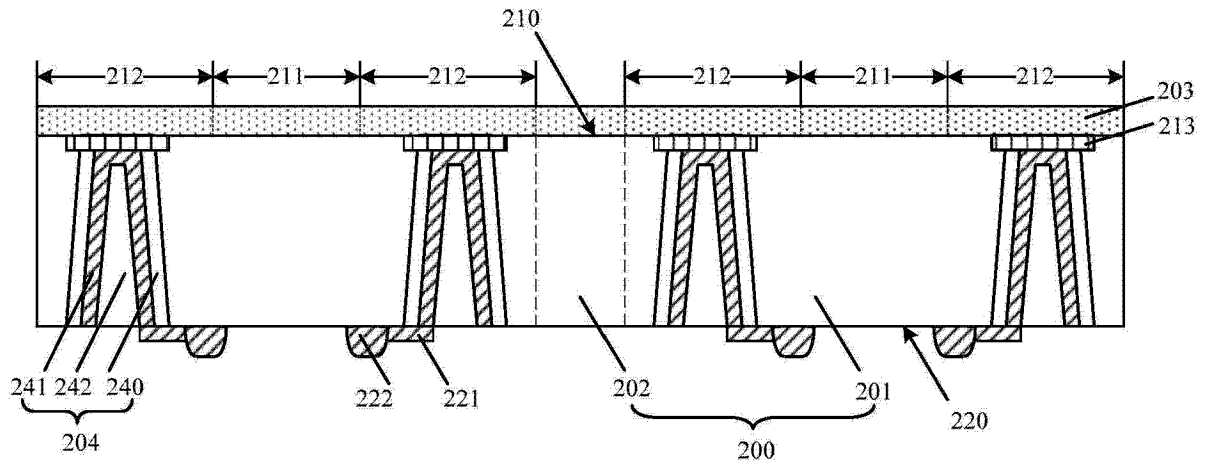


图 5

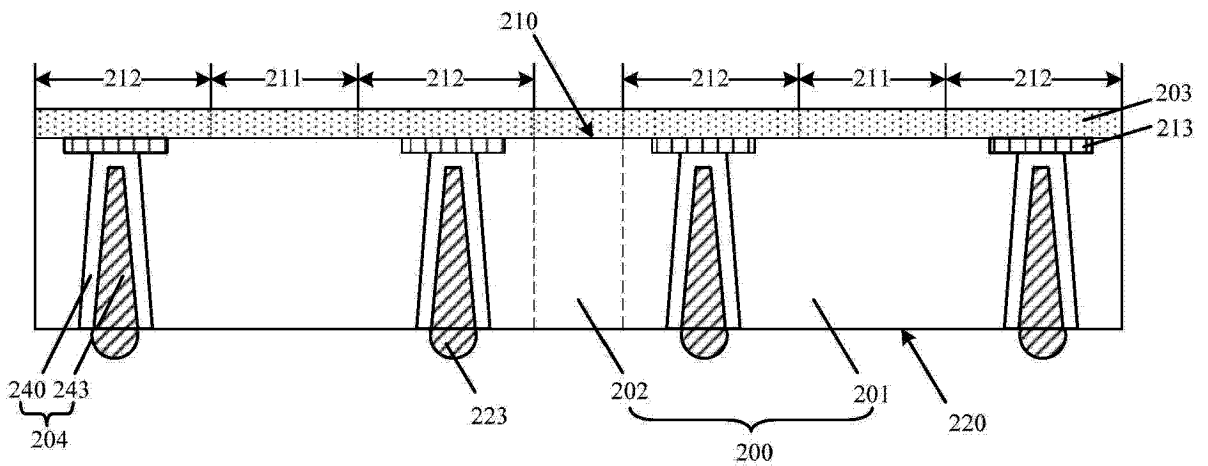


图 6

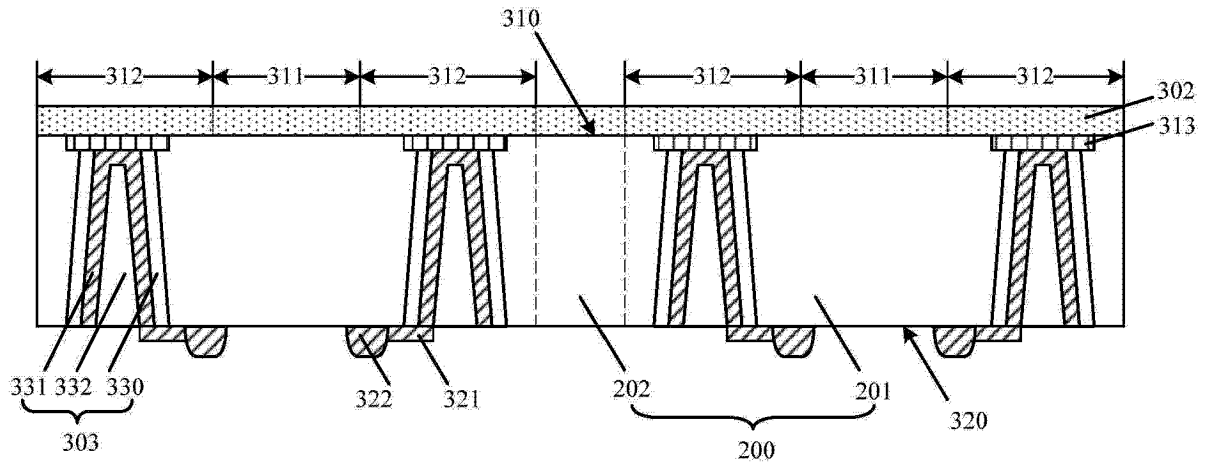


图 7

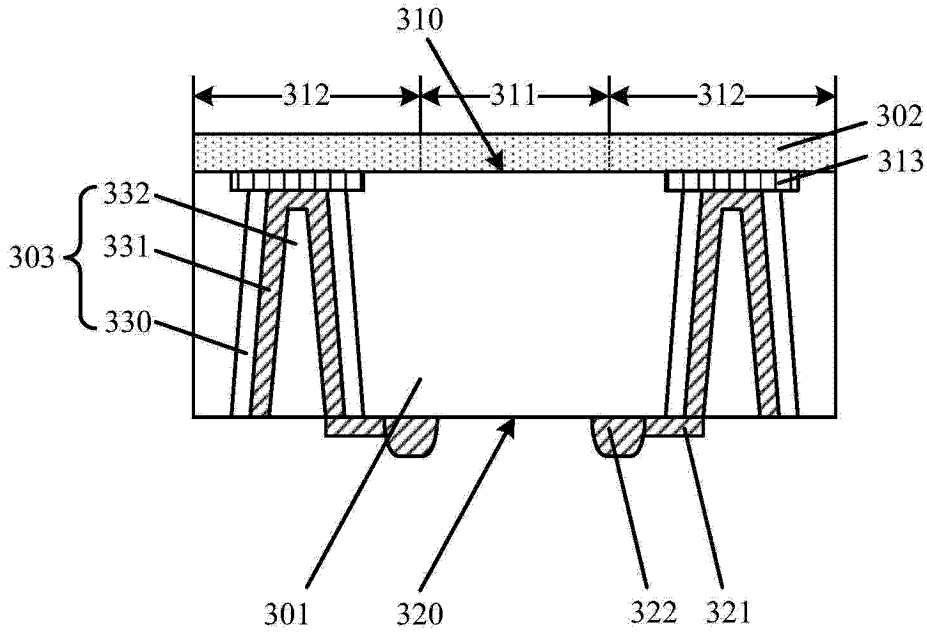


图 8

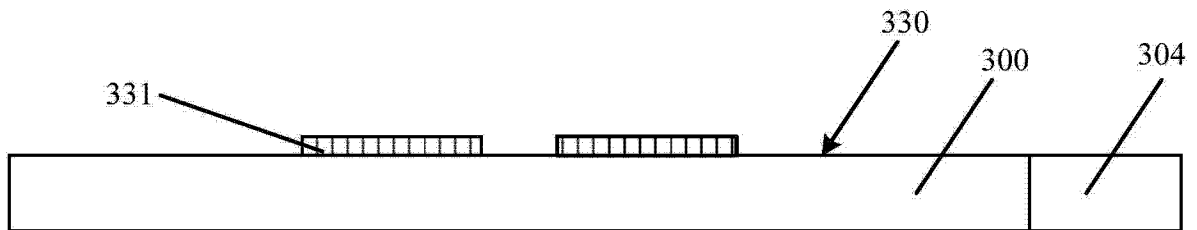


图 9

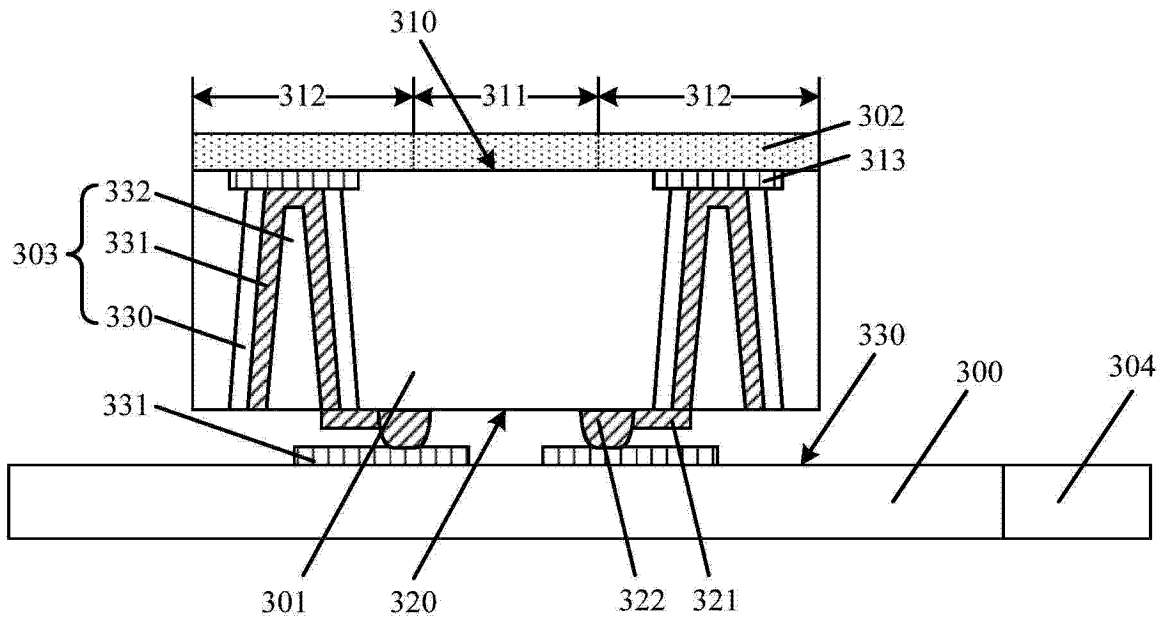


图 10

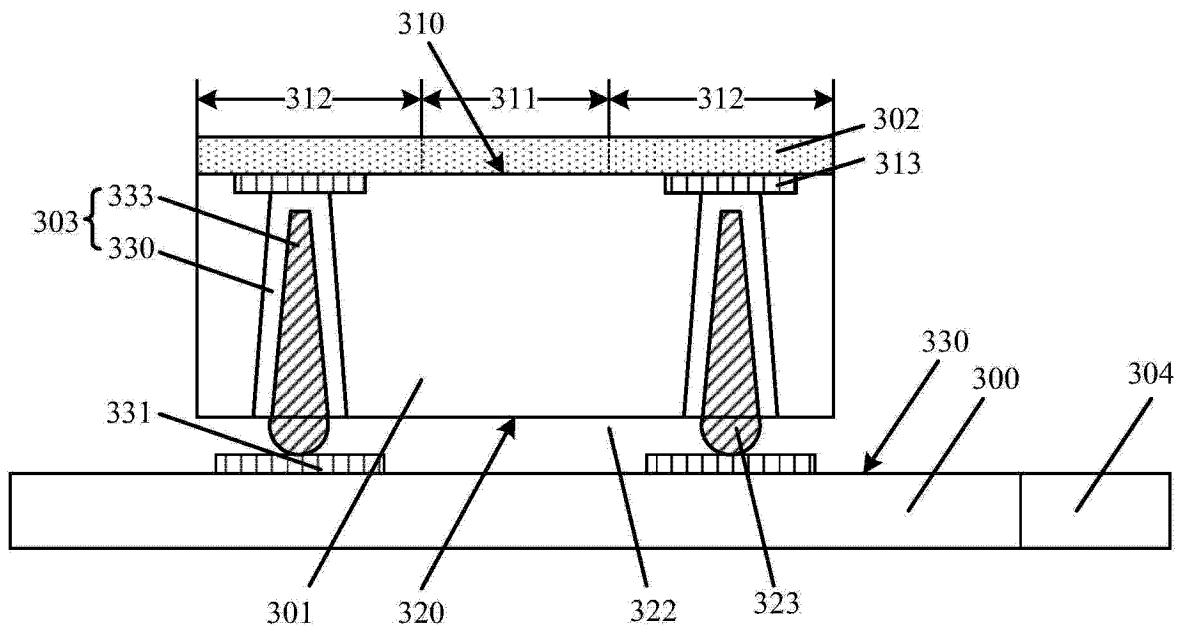


图 11

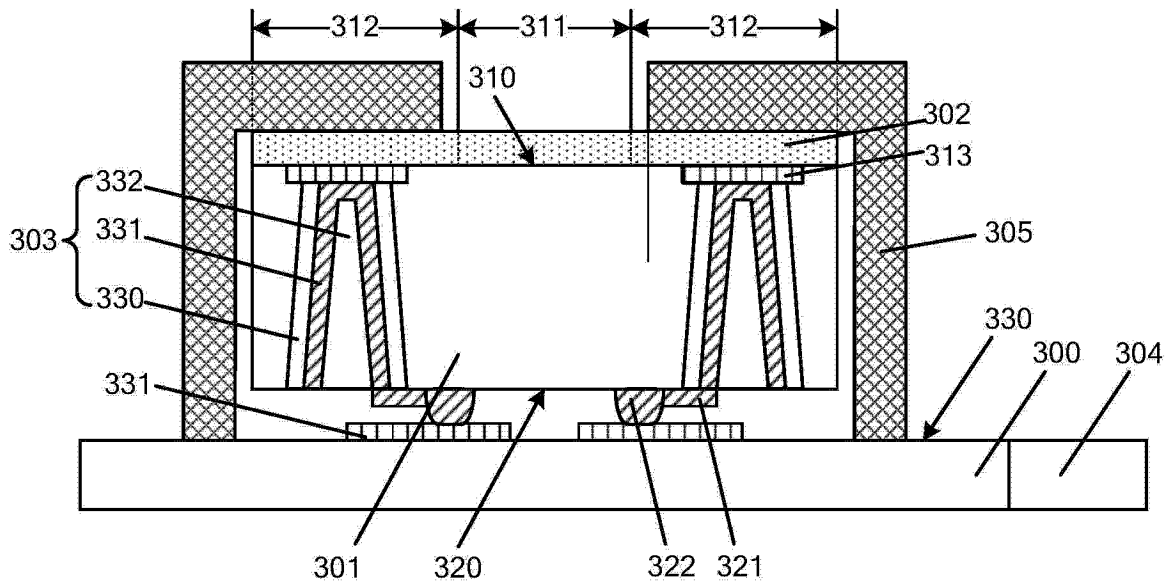


图 12

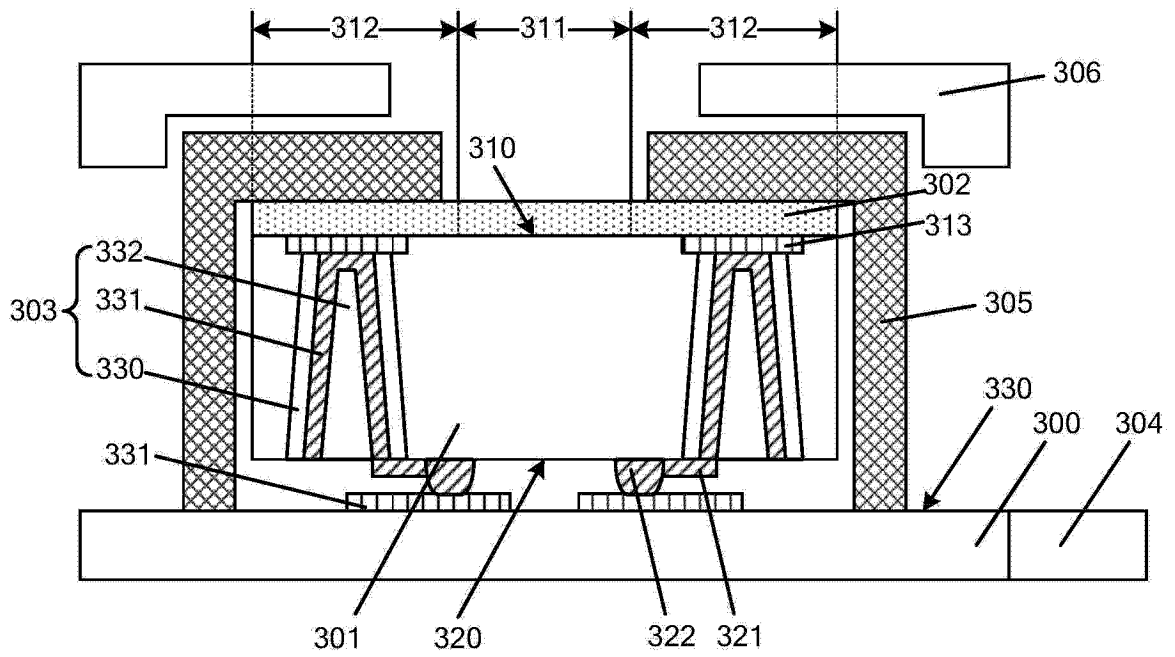


图 13

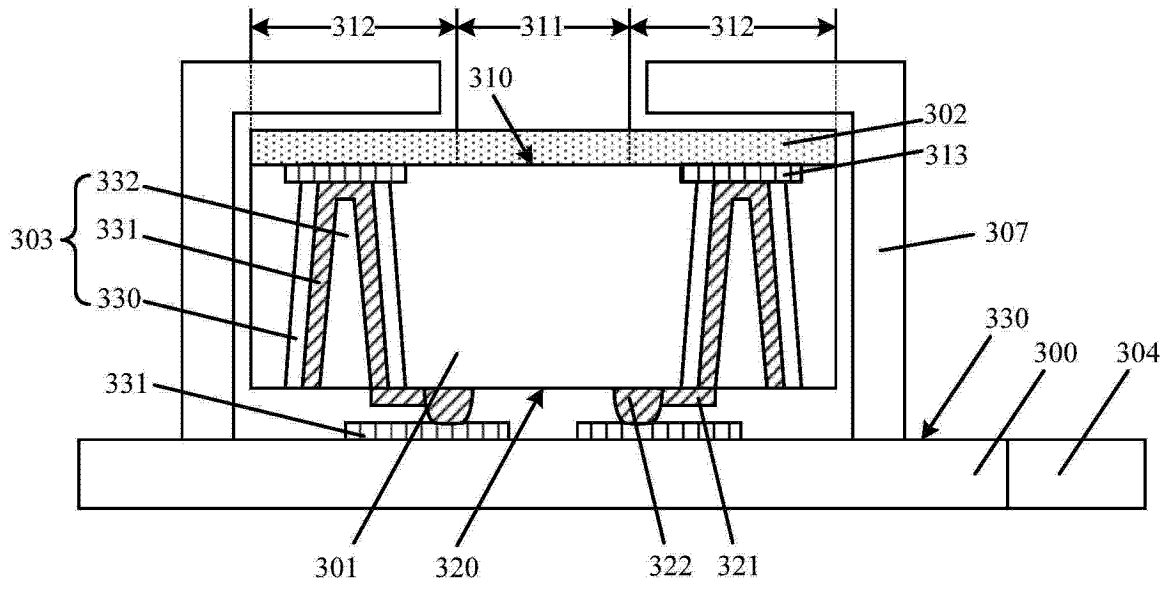


图 14