

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3572212号

(P3572212)

(45) 発行日 平成16年9月29日(2004.9.29)

(24) 登録日 平成16年7月2日(2004.7.2)

(51) Int.Cl.⁷

H04Q 3/42

H04M 19/00

F I

H04Q 3/42 104

H04M 19/00

請求項の数 8 (全 14 頁)

(21) 出願番号	特願平11-1368	(73) 特許権者	000005108
(22) 出願日	平成11年1月6日(1999.1.6)		株式会社日立製作所
(65) 公開番号	特開2000-201365(P2000-201365A)		東京都千代田区神田駿河台四丁目6番地
(43) 公開日	平成12年7月18日(2000.7.18)	(73) 特許権者	000233273
審査請求日	平成13年10月11日(2001.10.11)		日立原町電子工業株式会社
			茨城県日立市弁天町3丁目10番2号
		(74) 代理人	100078134
			弁理士 武 顕次郎
		(72) 発明者	田中 荘
			茨城県日立市幸町三丁目1番1号 株式会
			社 日立製作所 日立工場内
		(72) 発明者	三浦 雅人
			茨城県日立市弁天町三丁目10番2号 日
			立原町電子工業株式会社内
最終頁に続く			

(54) 【発明の名称】 サイリスタスイッチ駆動回路

(57) 【特許請求の範囲】

【請求項1】

フローティング電位に置かれたPゲートサイリスタスイッチと、
 電流入力回路および電流出力回路を備え、電流入力回路に入力した電流に等しい電流を電
 流出力回路から出力する第1のカレントミラー回路と、
 前記PゲートサイリスタスイッチのPゲート端子に前記Pゲートサイリスタをオン駆動す
 るオン駆動電流を第1のカレントミラー回路の電流入力回路を介して供給する定電流回路
 と、
 前記第1のカレントミラー回路の電流出力回路にその電流入力回路を接続し、電流出力回
 路を前記Pゲートサイリスタのカソード端子に接続した第2のカレントミラー回路とから 10
 なり、
 前記PゲートサイリスタスイッチのPゲート端子に供給する電流に等しい電流を前記Pゲ
 ートサイリスタのカソード端子から引き抜くことを特徴とするサイリスタスイッチ駆動回
 路。

【請求項2】

フローティング電位に置かれたPゲートサイリスタスイッチと、
 前記PゲートサイリスタのPゲート端子とカソード間に接続したnpn型トランジスタと
 、
 電流入力回路および電流出力回路を備え、電流入力回路に入力した電流に等しい電流を電
 流出力回路から出力する第1のカレントミラー回路と、

前記 $n p n$ トランジスタのベース端子に前記 P ゲートサイリスタをオフ駆動するオフ駆動電流を第 1 のカレントミラー回路の電流入力回路を介して供給する定電流回路と、
前記第 1 のカレントミラー回路の電流出力回路にその電流入力回路を接続し、電流出力回路を前記 P ゲートサイリスタのカソード端子に接続した第 2 のカレントミラー回路とからなり、

前記 $n p n$ トランジスタのベース端子に供給する電流に等しい電流を前記 P ゲートサイリスタのカソード端子から引き抜くことを特徴とするサイリスタスイッチ駆動回路。

【請求項 3】

フローティング電位に置かれた N ゲートサイリスタスイッチと、
電流入力回路および電流出力回路を備え、電流入力回路に入力した電流に等しい電流を電流出力回路から出力する第 1 のカレントミラー回路と、

前記 N ゲートサイリスタスイッチの N ゲート端子に前記 N ゲートサイリスタをオフ駆動するオフ駆動電流を第 1 のカレントミラー回路の電流入力回路を介して引き抜く定電流回路と、

前記第 1 のカレントミラー回路の電流出力回路にその電流入力回路を接続し、電流出力回路を前記 N ゲートサイリスタのアノードに接続した第 2 のカレントミラー回路とからなり、

前記 N ゲートサイリスタスイッチの N ゲート端子から引き抜く電流に等しい電流を前記 N ゲートサイリスタのアノード端子に供給することを特徴とするサイリスタスイッチ駆動回路。

【請求項 4】

フローティング電位に置かれた N ゲートサイリスタスイッチと、
前記 N ゲートサイリスタの N ゲート端子とアノード端子間に接続した $p n p$ 型トランジスタと、

電流入力回路および電流出力回路を備え、電流入力回路に入力した電流に等しい電流を電流出力回路から出力する第 1 のカレントミラー回路と、

前記 $p n p$ 型トランジスタのベース端子から前記 N ゲートサイリスタをオフ駆動するオフ駆動電流を第 1 のカレントミラー回路の電流入力回路を介して引き抜く定電流回路と、

前記第 1 のカレントミラー回路の電流出力回路にその電流入力回路を接続し、電流出力回路を前記 N ゲートサイリスタのアノード端子に接続した第 2 のカレントミラー回路とからなり、

前記 $p n p$ 型トランジスタのベース端子から引き抜く電流に等しい電流を前記 N ゲートサイリスタのアノード端子に供給することを特徴とするサイリスタスイッチ駆動回路。

【請求項 5】

フローティング電位に置かれた P ゲートサイリスタスイッチと、
前記 P ゲートサイリスタの P ゲート端子とカソード端子間に接続した $p n p$ 型トランジスタと、

電流入力回路および電流出力回路を備え、電流入力回路に入力した電流に等しい電流を電流出力回路から出力する第 1 のカレントミラー回路と、

前記 $p n p$ 型トランジスタのベース端子から前記 P ゲートサイリスタをオフ駆動するオフ駆動電流を第 1 のカレントミラー回路の電流入力回路を介して引き抜く定電流回路と、

前記第 1 のカレントミラー回路の電流出力回路にその電流入力回路を接続し、電流出力回路を前記 P ゲートサイリスタのカソード端子に接続した第 2 のカレントミラー回路とからなり、

前記 $p n p$ 型トランジスタのベース端子から引き抜く電流に等しい電流を前記 P ゲートサイリスタのカソード端子に供給することを特徴とするサイリスタスイッチ駆動回路。

【請求項 6】

フローティング電位に置かれた N ゲートサイリスタスイッチと、
前記 N ゲートサイリスタの N ゲート端子とアノード間に接続した $n p n$ 型トランジスタと、

10

20

30

40

50

電流入力回路および電流出力回路を備え、電流入力回路に入力した電流に等しい電流を電流出力回路から出力する第1のカレントミラー回路と、

前記npn型トランジスタのベース端子に前記Nゲートサイリスタをオフ駆動するオフ駆動電流を第1のカレントミラー回路の電流入力回路を介して供給する定電流回路と、

前記第1のカレントミラー回路の電流出力回路にその電流入力回路を接続し、電流出力回路を前記Nゲートサイリスタのアノード端子に接続した第2のカレントミラー回路とからなり、

前記npn型トランジスタのベース端子に供給する電流に等しい電流を前記Nゲートサイリスタのアノード端子から引き抜くことを特徴とするサイリスタスイッチ駆動回路。

【請求項7】

10

請求項1ないし請求項6の何れか1の記載において、

前記サイリスタスイッチは、一对の給電線を有する給電回路と該給電回路の電流を検出する電流検出器とからなる電話交換機の加入者回路の給電端に挿入したことを特徴とするサイリスタスイッチの駆動回路。

【請求項8】

一对の給電線を有する給電回路、該給電回路の給電電流を検出する電流検出器および前記それぞれの給電線の給電端に挿入した第1および第2のPゲートサイリスタスイッチからなる電話交換機の加入者回路と、

電流入力回路並びに第1および第2の電流出力回路を備え、電流入力回路に入力した電流に等しい電流を第1および第2の電流出力回路から出力する第1のカレントミラー回路と

20

、

前記第1のPゲートサイリスタスイッチのPゲート端子に前記Pゲートサイリスタをオン駆動するオン駆動電流を第1のカレントミラー回路の電流入力回路を介して供給するとともに、

前記第2のPゲートサイリスタスイッチのPゲート端子に前記第2のPゲートサイリスタをオン駆動するオン駆動電流を第1のカレントミラー回路の第1の電流出力回路を介して供給する定電流回路と、

前記第1のカレントミラー回路の第2の電流出力回路にその電流入力回路を接続し、第1の電流出力回路を前記第1のPゲートサイリスタのカソード端子に接続し、第2の電流出力回路を前記第2のPゲートサイリスタのカソード端子に接続した第2のカレントミラー回路とからなり、

30

前記第1のPゲートサイリスタスイッチのPゲート回路に供給する電流に等しい電流を前記第1のPゲートサイリスタのカソード端子から引き抜き、前記第2のPゲートサイリスタスイッチのPゲート回路に供給する電流に等しい電流を前記第2のPゲートサイリスタのカソード端子から引き抜くことを特徴とするサイリスタスイッチ駆動回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、サイリスタスイッチの駆動回路に係り、特に電話交換機の加入者回路等のフローティング電位に置かれたサイリスタスイッチにおいて、ゲート駆動電流によるアノード電流あるいはカソード電流の変動を防止したサイリスタスイッチの駆動回路に関する。

40

【0002】

【従来の技術】

電話交換機の加入者回路は、電話交換機の給電回路に接続した一对の給電線およびこの給電線に接続した電話機から構成される。そして、加入者回路における給電回路の給電端に挿入するスイッチ回路にはサイリスタスイッチからなるスイッチ回路が設けられる。

【0003】

また、給電回路の電位は、一对の給電線の電位が加入者回路の作動状態によって変動するようにフローティング状態に置かれ、このため前記サイリスタスイッチの電位もフローティング状態にある。

50

【 0 0 0 4 】

このように、フローティング状態にあるサイリスタスイッチのターンオン制御は、そのPゲートに駆動電流を供給して行い、ターンオフ制御はnpn型トランジスタのコレクタを前記Pゲートに接続し、エミッタをカソードに接続し、該トランジスタのベースにベース電流を供給することにより行うのが一般的である。

【 0 0 0 5 】

そして、このような加入者回路は、例えば加入者回路の静電容量を試験する容量試験回路、あるいは特開平9 - 69879号公報に示されるような加入者回路の絶縁抵抗および静電容量を試験する試験回路を備えている。

【 0 0 0 6 】

【 発明が解決しようとする課題 】

前記容量試験回路は、加入者回路を所定電圧で充電し、次いで前記静電容量を放電する。そしてこのときの放電電流を電圧に変換して積分した値によって前記静電容量を検出している。また、前記絶縁抵抗および静電容量を試験する試験回路では、加入者回路の静電容量を充電する際の充電電流を電圧に変換して積分した値によって前記絶縁抵抗および静電容量を検出している。

【 0 0 0 7 】

ところで、前記従来のサイリスタスイッチを用いた加入者回路では、フローティング電位にあるサイリスタのゲート電極にゲート駆動回路を介して駆動電流を供給すると、該駆動電流は前記サイリスタのゲート電極からカソード回路に流れ込むことになる。すなわち前記駆動電流は前記サイリスタスイッチのカソードを流れる主電流に加算されることになる。ここで、前記加入者回路の静電容量は100nF程度であり、該回路を流れる充電電流あるいは放電電流は100μA程度であり、一方、通常のサイリスタスイッチの駆動電流は300μA程度である。

【 0 0 0 8 】

したがって、前記静電容量の充電電流あるいは放電電流100μAに対して前記駆動電流300μAが加算されることになり、前記検出回路の検出精度は低下する。

【 0 0 0 9 】

前記サイリスタスイッチの代わりにリレースイッチあるいはフォトMOSトランジスタスイッチを用いることにより、前記充電電流あるいは放電電流に駆動電流が加算されることを回避することができる。しかしながら、この場合には加入者回路を正極性および負極性に切り替え接続するためのスイッチ回路を4個さらに外付け接続する必要がある。

【 0 0 1 0 】

本発明は、前記種々の問題点に鑑みてなされたもので、フローティング電位に置かれたサイリスタスイッチのゲート駆動電流が加算されることによるアノード電流あるいはカソード電流の変動を防止して、リレースイッチあるいはフォトMOSトランジスタスイッチを使用しない、小型軽量化したサイリスタスイッチの駆動回路を提供する。

【 0 0 1 1 】

【 課題を解決するための手段 】

本発明は、上記の課題を解決するために次のような手段を採用した。

【 0 0 1 2 】

フローティング電位に置かれたPゲートサイリスタスイッチと、電流入力回路および電流出力回路を備え、電流入力回路に入力した電流に等しい電流を電流出力回路から出力する第1のカレントミラー回路と、前記PゲートサイリスタスイッチのPゲート端子に前記Pゲートサイリスタをオン駆動するオン駆動電流を第1のカレントミラー回路の電流入力回路を介して供給する定電流回路と、前記第1のカレントミラー回路の電流出力回路にその電流入力回路を接続し、電流出力回路を前記Pゲートサイリスタのカソード端子に接続した第2のカレントミラー回路とからなり、

10

20

30

40

50

前記 P ゲートサイリスタスイッチの P ゲート端子に供給する電流に等しい電流を前記 P ゲートサイリスタのカソード端子から引き抜くことを特徴とする。

【 0 0 1 3 】

また、フローティング電位に置かれた P ゲートサイリスタスイッチと、
前記 P ゲートサイリスタの P ゲート端子とカソード間に接続した n p n 型トランジスタと、

電流入力回路および電流出力回路を備え、電流入力回路に入力した電流に等しい電流を電流出力回路から出力する第 1 のカレントミラー回路と、

前記 n p n 型トランジスタのベース端子に前記 P ゲートサイリスタをオフ駆動するオフ駆動電流を第 1 のカレントミラー回路の電流入力回路を介して供給する定電流回路と、

10

前記第 1 のカレントミラー回路の電流出力回路にその電流入力回路を接続し、電流出力回路を前記 P ゲートサイリスタのカソード端子に接続した第 2 のカレントミラー回路とからなり、

前記 n p n 型トランジスタのベース端子に供給する電流に等しい電流を前記 P ゲートサイリスタのカソード端子から引き抜くことを特徴とする。

【 0 0 1 4 】

また、フローティング電位に置かれた N ゲートサイリスタスイッチと、
電流入力回路および電流出力回路を備え、電流入力回路に入力した電流に等しい電流を電流出力回路から出力する第 1 のカレントミラー回路と、

前記 N ゲートサイリスタスイッチの N ゲート端子に前記 N ゲートサイリスタをオフ駆動するオフ駆動電流を第 1 のカレントミラー回路の電流入力回路を介して引き抜く定電流回路と、

20

前記第 1 のカレントミラー回路の電流出力回路にその電流入力回路を接続し、電流出力回路を前記 N ゲートサイリスタのアノードに接続した第 2 のカレントミラー回路とからなり、

前記 N ゲートサイリスタスイッチの N ゲート端子から引き抜く電流に等しい電流を前記 N ゲートサイリスタのアノード端子に供給することを特徴とする。

【 0 0 1 5 】

また、フローティング電位に置かれた N ゲートサイリスタスイッチと、
前記 N ゲートサイリスタの N ゲート端子とアノード端子間に接続した p n p 型トランジスタと、

30

電流入力回路および電流出力回路を備え、電流入力回路に入力した電流に等しい電流を電流出力回路から出力する第 1 のカレントミラー回路と、

前記 p n p 型トランジスタのベース端子から前記 N ゲートサイリスタをオフ駆動するオフ駆動電流を第 1 のカレントミラー回路の電流入力回路を介して引き抜く定電流回路と、

前記第 1 のカレントミラー回路の電流出力回路にその電流入力回路を接続し、電流出力回路を前記 N ゲートサイリスタのアノード端子に接続した第 2 のカレントミラー回路とからなり、

前記 p n p 型トランジスタのベース端子から引き抜く電流に等しい電流を前記 N ゲートサイリスタのアノード端子に供給することを特徴とする。

40

【 0 0 1 6 】

また、フローティング電位に置かれた P ゲートサイリスタスイッチと、
前記 P ゲートサイリスタの P ゲート端子とカソード端子間に接続した p n p 型トランジスタと、

電流入力回路および電流出力回路を備え、電流入力回路に入力した電流に等しい電流を電流出力回路から出力する第 1 のカレントミラー回路と、

前記 p n p 型トランジスタのベース端子から前記 P ゲートサイリスタをオフ駆動するオフ駆動電流を第 1 のカレントミラー回路の電流入力回路を介して引き抜く定電流回路と、

前記第 1 のカレントミラー回路の電流出力回路にその電流入力回路を接続し、電流出力回路を前記 P ゲートサイリスタのカソード端子に接続した第 2 のカレントミラー回路とから

50

なり、

前記 pnp 型トランジスタのベース端子から引き抜く電流に等しい電流を前記 P ゲートサイリスタのカソード端子に供給することを特徴とする。

【0017】

また、フローティング電位に置かれた N ゲートサイリスタスイッチと、

前記 N ゲートサイリスタの N ゲート端子とアノード間に接続した npn 型トランジスタと、

電流入力回路および電流出力回路を備え、電流入力回路に入力した電流に等しい電流を電流出力回路から出力する第 1 のカレントミラー回路と、

前記 npn 型トランジスタのベース端子に前記 N ゲートサイリスタをオフ駆動するオフ駆動電流を第 1 のカレントミラー回路の電流入力回路を介して供給する定電流回路と、 10

前記第 1 のカレントミラー回路の電流出力回路にその電流入力回路を接続し、電流出力回路を前記 N ゲートサイリスタのアノード端子に接続した第 2 のカレントミラー回路とからなり、

前記 npn 型トランジスタのベース端子に供給する電流に等しい電流を前記 N ゲートサイリスタのアノード端子から引き抜くことを特徴とする。

【0018】

また、前記サイリスタスイッチの駆動回路において、

前記サイリスタスイッチは、一对の給電線を有する給電回路と該給電回路の電流を検出する電流検出器とからなる電話交換機の加入者回路の給電端に挿入したことを特徴とする。 20

【0019】

また、一对の給電線を有する給電回路、該給電回路の給電電流を検出する電流検出器および前記それぞれの給電線の給電端に挿入した第 1 および第 2 の P ゲートサイリスタスイッチからなる電話交換機の加入者回路と、

電流入力回路並びに第 1 および第 2 の電流出力回路を備え、電流入力回路に入力した電流に等しい電流を第 1 および第 2 の電流出力回路から出力する第 1 のカレントミラー回路と、

前記第 1 の P ゲートサイリスタスイッチの P ゲート端子に前記 P ゲートサイリスタをオン駆動するオン駆動電流を第 1 のカレントミラー回路の電流入力回路を介して供給するとともに、 30

前記第 2 の P ゲートサイリスタスイッチの P ゲート端子に前記第 2 の P ゲートサイリスタをオン駆動するオン駆動電流を第 1 のカレントミラー回路の第 1 の電流出力回路を介して供給する定電流回路と、

前記第 1 のカレントミラー回路の第 2 の電流出力回路にその電流入力回路を接続し、第 1 の電流出力回路を前記第 1 の P ゲートサイリスタのカソード端子に接続し、第 2 の電流出力回路を前記第 2 の P ゲートサイリスタのカソード端子に接続した第 2 のカレントミラー回路とからなり、

前記第 1 の P ゲートサイリスタスイッチの P ゲート回路に供給する電流に等しい電流を前記第 1 の P ゲートサイリスタのカソード端子から引き抜き、前記第 2 の P ゲートサイリスタスイッチの P ゲート回路に供給する電流に等しい電流を前記第 2 の P ゲートサイリスタのカ 40

ソード端子から引き抜くことを特徴とする。

【0020】

【発明の実施の形態】

以下に、本発明の第 1 の実施形態を図 1 を用いて説明する。図 1 は本実施形態に係るサイリスタスイッチ駆動回路を示す図である。

【0021】

図において、1 は正電源、2 は負電源、3 は電源スイッチ、4 は定電流回路であり、定電流 i_1 を発生する。5 は第 1 のカレントミラー回路、5 a は該カレントミラー回路の電流入力回路、5 b は前記カレントミラー回路の電流出力回路である。カレントミラー回路 5 は電流入力回路 5 a に定電流 i_1 の供給を受け、電流出力回路 5 b に前記定電流 i_1 に等 50

しい出力電流 i_2 を出力する。6 は第 2 のカレントミラー回路、6 a は該カレントミラー回路の電流入力回路、6 b は前記カレントミラー回路の電流出力回路である。カレントミラー回路 6 は電流入力回路 6 a に定電流 i_1 に等しい定電流 i_2 の供給を受け、電流出力回路 6 b に前記定電流 i_2 に等しい出力電流 i_3 を出力する。

【0022】

71 は P ゲートサイリスタスイッチ、G はゲート端子、R1 はゲート抵抗、A は前記 P ゲートサイリスタスイッチのアノード端子、K は前記 P ゲートサイリスタスイッチのカソード端子である。

【0023】

電源スイッチ 3 を投入すると定電流回路 4 が作動し、定電流 i_1 を第 1 のカレントミラー回路 5 の電流入力回路 5 a を介して P ゲートサイリスタ 71 のゲート端子 G に供給し、P ゲートサイリスタ 71 をターンオンする。

10

【0024】

前記第 1 のカレントミラー回路 5 は、その電流出力回路 5 b に前記定電流 i_1 に等しい定電流 i_2 を出力し、該定電流 i_2 を第 2 のカレントミラー回路 6 の電流入力回路 6 a に供給する。

【0025】

前記第 2 のカレントミラー回路 6 は、その電流出力回路 6 b に前記定電流 i_2 に等しい定電流 i_3 を発生し、該定電流 i_3 を前記 P ゲートサイリスタ 7 のカソード端子から引き抜く。

20

【0026】

すなわち、P ゲートサイリスタ 71 のゲート電極に供給したゲート電流と等しい電流が、第 2 のカレントミラー回路 6 により P ゲートサイリスタ 71 のカソード端子から引き抜かれるので前記 P ゲートサイリスタのアノード電流とカソード電流は一致させることができ、前記検出用の充電電流および放電電流へゲート駆動電流が加算されることによる影響をなくすることができる。

【0027】

次に、本発明の第 2 の実施形態を図 2 を用いて説明する。図 2 は本実施形態に係るサイリスタスイッチ駆動回路を示す図である。

【0028】

30

図において、72 は P ゲートサイリスタスイッチ、G はゲート端子、T1 はゲート端子 G とカソード端子間に接続した npn トランジスタ、A は前記 P ゲートサイリスタスイッチのアノード端子、K は前記 P ゲートサイリスタスイッチのカソード端子である。なお、図において図 1 に示される部分と同一部分については同一符号を付してその説明を省略する。

【0029】

電源スイッチ 3 を投入すると定電流回路 4 が作動し、定電流 i_1 を第 1 のカレントミラー回路 5 の電流入力回路 5 a を介して前記 npn トランジスタのベース端子に供給して該トランジスタをオンにし、これにより P ゲートサイリスタ 72 のゲートを駆動して該サイリスタをターンオフする。

40

【0030】

前記第 1 のカレントミラー回路 5 は、その電流出力回路 5 b に前記定電流 i_1 に等しい定電流 i_2 を出力し、該定電流 i_2 を第 2 のカレントミラー回路 6 の電流入力回路 6 a に供給する。

【0031】

前記第 2 のカレントミラー回路 6 は、その電流出力回路 6 b に前記定電流 i_2 に等しい定電流 i_3 を発生し、該定電流 i_3 を前記 P ゲートサイリスタ 7 のカソード端子から引き抜く。

【0032】

すなわち、npn トランジスタのベース端子に供給したベース電流と等しい電流が、第 2

50

のカレントミラー回路 6 により P ゲートサイリスタ 7 2 のカソード端子から引き抜かれるので前記 P ゲートサイリスタのアノード電流とカソード電流は一致させることができ、前記検出用の充電電流および放電電流へゲート駆動電流が加算されることによる影響をなくすることができる。

【 0 0 3 3 】

次に、本発明の第 3 の実施形態を図 3 を用いて説明する。図 3 は本実施形態に係るサイリスタスイッチ駆動回路を示す図である。

【 0 0 3 4 】

図において、7 3 は N ゲートサイリスタスイッチ、G はゲート端子、R 2 はゲート抵抗、A は前記 N ゲートサイリスタスイッチのアノード端子、K は前記 N ゲートサイリスタスイッチのカソード端子である。なお、図において図 1 に示される部分と同一部分については同一符号を付してその説明を省略する。

10

【 0 0 3 5 】

電源スイッチ 3 を投入すると定電流回路 4 が作動し、定電流 i_1 を第 1 のカレントミラー回路 5 の電流入力回路 5 a を介して N ゲートサイリスタのゲート電流を引き抜き該サイリスタをターンオンする。

【 0 0 3 6 】

前記第 1 のカレントミラー回路 5 は、その電流出力回路 5 b に前記定電流 i_1 に等しい定電流 i_2 を出力し、該定電流 i_2 を第 2 のカレントミラー回路 6 の電流入力回路 6 a に供給する。

20

【 0 0 3 7 】

前記第 2 のカレントミラー回路 6 は、その電流出力回路 6 b に前記定電流 i_2 に等しい定電流 i_3 を発生し、該定電流 i_3 を前記 P ゲートサイリスタ 7 のアノード端子に供給する。

【 0 0 3 8 】

すなわち、N ゲートサイリスタ 7 3 のゲート端子から引く抜いた電流に等しい電流が、第 2 のカレントミラー回路 6 により N ゲートサイリスタ 7 のアノード端子に供給されるので前記 N ゲートサイリスタのアノード電流とカソード電流は一致させることができ、前記検出用の充電電流および放電電流へゲート駆動電流が加算されることによる影響をなくすることができる。

30

【 0 0 3 9 】

次に、本発明の第 4 の実施形態を図 4 を用いて説明する。図 4 は本実施形態に係るサイリスタスイッチ駆動回路を示す図である。

【 0 0 4 0 】

図において、7 4 は N ゲートサイリスタスイッチ、G はゲート端子、T 2 はアノード端子 A とゲート端子間に接続した p n p 型トランジスタ、A は前記 P ゲートサイリスタスイッチのアノード端子、K は前記 P ゲートサイリスタスイッチのカソード端子である。なお、図において図 1 に示される部分と同一部分については同一符号を付してその説明を省略する。

【 0 0 4 1 】

電源スイッチ 3 を投入すると定電流回路 4 が作動し、定電流 i_1 を第 1 のカレントミラー回路 5 の電流入力回路 5 a を介して前記 p n p 型トランジスタのベース端子から引き抜き該トランジスタをオンにし、これにより N ゲートサイリスタ 7 4 のゲートを駆動して該サイリスタをターンオフする。

40

【 0 0 4 2 】

前記第 1 のカレントミラー回路 5 は、その電流出力回路 5 b に前記定電流 i_1 に等しい定電流 i_2 を出力し、該定電流 i_2 を第 2 のカレントミラー回路 6 の電流入力回路 6 a に供給する。

【 0 0 4 3 】

前記第 2 のカレントミラー回路 6 は、その電流出力回路 6 b に前記定電流 i_2 に等しい定

50

電流 i_3 を発生し、該定電流 i_3 を前記 N ゲートサイリスタ 7 のアノード端子に供給する。

【0044】

すなわち、pnp 型トランジスタのベース端子から引き抜いたベース電流と等しい電流が、第 2 のカレントミラー回路 6 により N ゲートサイリスタ 7 4 のアノード端子に供給されるので前記 P ゲートサイリスタのアノード電流とカソード電流は一致させることができ、前記検出用の充電電流および放電電流へゲート駆動電流が加算されることによる影響をなくすることができる。

【0045】

次に、本発明の第 5 の実施形態を図 5 を用いて説明する。図 5 は本実施形態に係るサイリスタスイッチ駆動回路を示す図である。 10

【0046】

図において、75 は P ゲートサイリスタスイッチ、G はゲート端子、T3 はゲート端子 G とカソード端子 K と間に接続した pnp 型トランジスタ、A は前記 P ゲートサイリスタスイッチのアノード端子、K は前記 P ゲートサイリスタスイッチのカソード端子である。なお、図において図 1 に示される部分と同一部分については同一符号を付してその説明を省略する。

【0047】

電源スイッチ 3 を投入すると定電流回路 4 が作動し、定電流 i_1 を第 1 のカレントミラー回路 5 の電流入力回路 5a を介して前記 pnp 型トランジスタのベース端子から引き抜き 20
該トランジスタをオンにし、これにより P ゲートサイリスタ 7 4 のゲートを駆動して該サイリスタをターンオフする。

【0048】

前記第 1 のカレントミラー回路 5 は、その電流出力回路 5b に前記定電流 i_1 に等しい定電流 i_2 を出力し、該定電流 i_2 を第 2 のカレントミラー回路 6 の電流入力回路 6a に供給する。

【0049】

前記第 2 のカレントミラー回路 6 は、その電流出力回路 6b に前記定電流 i_2 に等しい定電流 i_3 を発生し、該定電流 i_3 を前記 P ゲートサイリスタ 7 5 のアノード端子に供給する。 30

【0050】

すなわち、pnp 型トランジスタのベース端子から引き抜いたベース電流と等しい電流が、第 2 のカレントミラー回路 6 により P ゲートサイリスタ 7 5 のアノード端子に供給されるので前記 P ゲートサイリスタのアノード電流とカソード電流は一致させることができ、前記検出用の充電電流および放電電流へゲート駆動電流が加算されることによる影響をなくすることができる。

【0051】

次に、本発明の第 6 の実施形態を図 6 を用いて説明する。図 6 は本実施形態に係るサイリスタスイッチ駆動回路を示す図である。

【0052】 40

図において、76 は N ゲートサイリスタスイッチ、G はゲート端子、T4 はアノード端子 A とゲート端子間に接続した npn 型トランジスタ、A は前記 N ゲートサイリスタスイッチのアノード端子、K は前記 N ゲートサイリスタスイッチのカソード端子である。

【0053】

電源スイッチ 3 を投入すると定電流回路 4 が作動し、定電流 i_1 を第 1 のカレントミラー回路 5 の電流入力回路 5a を介して前記 npn 型トランジスタのベース端子に供給し該トランジスタをオンにし、これにより N ゲートサイリスタ 7 6 のゲートを駆動して該サイリスタをターンオフする。

【0054】

前記第 1 のカレントミラー回路 5 は、その電流出力回路 5b に前記定電流 i_1 に等しい定 50

電流 i_2 を出力し、該定電流 i_2 を第 2 のカレントミラー回路 6 の電流入力回路 6 a に供給する。

【0055】

前記第 2 のカレントミラー回路 6 は、その電流出力回路 6 b に前記定電流 i_2 に等しい定電流 i_3 を発生し、該定電流 i_3 を前記 N ゲートサイリスタ 7 6 のアノード端子から引き抜く。

【0056】

すなわち、npn 型トランジスタのベース端子に供給したベース電流と等しい電流が、第 2 のカレントミラー回路 6 により N ゲートサイリスタ 7 6 のアノード端子から引き抜かれるので前記 P ゲートサイリスタのアノード電流とカソード電流は一致させることができ、前記検出用の充電電流および放電電流へゲート駆動電流が加算されることによる影響をなくすることができる。

10

【0057】

次に、本発明の第 7 の実施形態を図 7 を用いて説明する。図 7 は本実施形態に係るサイリスタスイッチ駆動回路を示す図である。

【0058】

図において、1 は正電源、2 は負電源、3 は電源スイッチ、4 は定電流回路であり、定電流 i_1 を発生する。5 1 は第 1 のカレントミラー回路、5 1 a は該カレントミラー回路の電流入力回路、5 1 b は前記カレントミラー回路の第 1 の電流出力回路、5 1 c は前記カレントミラー回路の第 2 の電流出力回路である。カレントミラー回路 5 1 は電流入力回路 5 1 a に定電流 i_1 の供給を受け、第 1 の電流出力回路 5 1 b および第 2 の電流出力回路 5 1 c に前記定電流 i_1 に等しい出力電流 i_2 および i_3 をそれぞれ出力する。6 1 は第 2 のカレントミラー回路、6 1 a は該カレントミラー回路の電流入力回路、6 1 b は前記カレントミラー回路の第 1 の電流出力回路、6 1 c は前記カレントミラー回路の第 2 の電流出力回路である。カレントミラー回路 6 1 は電流入力回路 6 1 a に定電流 i_1 に等しい定電流 i_3 の供給を受け、第 1 の電流出力回路 6 1 b および第 2 の電流出力回路 6 1 c に前記定電流 i_3 に等しい出力電流 i_4 および i_5 をそれぞれ出力する。

20

【0059】

7 7 は給電回路の B 線に挿入した P ゲートサイリスタスイッチ、7 8 は給電回路の A 線に挿入した P ゲートサイリスタスイッチ、G はゲート端子、R 3 および R 4 はゲート抵抗、A は前記 P ゲートサイリスタスイッチのアノード端子、K は前記 P ゲートサイリスタスイッチのカソード端子である。

30

【0060】

電源スイッチ 3 を投入すると定電流回路 4 が作動し、定電流 i_1 を第 1 のカレントミラー回路 5 1 の電流入力回路 5 1 a を介して P ゲートサイリスタ 7 7 のゲート端子 G に供給し、P ゲートサイリスタ 7 7 をターンオンする。

【0061】

前記第 1 のカレントミラー回路 5 1 は、その第 1 の電流出力回路 5 b に前記定電流 i_1 に等しい定電流 i_2 を出力し、該電流を P ゲートサイリスタ 7 8 のゲート端子 G に供給し、P ゲートサイリスタ 7 8 をターンオンする。また前記第 1 のカレントミラー回路 5 1 は、その第 2 の電流出力回路 5 c に前記定電流 i_1 に等しい定電流 i_3 を出力し、該定電流 i_3 を第 2 のカレントミラー回路 6 1 の電流入力回路 6 1 a に供給する。

40

【0062】

前記第 2 のカレントミラー回路 6 1 は、その第 1 の電流出力回路 6 1 b に前記定電流 i_3 に等しい定電流 i_4 を発生し、該定電流 i_4 を前記 P ゲートサイリスタ 7 のカソード端子から引き抜く。また、前記第 2 のカレントミラー回路 6 1 は、その第 2 の電流出力回路 6 1 c に前記定電流 i_3 に等しい定電流 i_5 を発生し、該定電流 i_5 を前記 P ゲートサイリスタ 7 8 のカソード端子から引き抜く。

【0063】

すなわち、P ゲートサイリスタ 7 7 および 7 8 のゲート電極に供給したゲート電流と等し

50

い電流が、第2のカレントミラー回路61によりPゲートサイリスタ77および78のカソード端子からそれぞれ引き抜かれるので前記それぞれのPゲートサイリスタのアノード電流とカソード電流は一致させることができ、前記検出用の充電電流および放電電流へゲート駆動電流が加算されることによる影響をなくすることができる。

【0064】

【発明の効果】

以上説明したように、本発明によれば、フローティング電位に置かれたサイリスタスイッチのゲート駆動電流が加算されることによるアノード電流あるいはカソード電流の変動を防止できる。また、リレースイッチあるいはフォトMOSトランジスタスイッチを使用しないので、小型軽量化したサイリスタスイッチの駆動回路を得ることができる。

10

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係るサイリスタスイッチ駆動回路を示す図である。

【図2】本発明の第2の実施形態に係るサイリスタスイッチ駆動回路を示す図である。

【図3】本発明の第3の実施形態に係るサイリスタスイッチ駆動回路を示す図である。

【図4】本発明の第4の実施形態に係るサイリスタスイッチ駆動回路を示す図である。

【図5】本発明の第5の実施形態に係るサイリスタスイッチ駆動回路を示す図である。

【図6】本発明の第6の実施形態に係るサイリスタスイッチ駆動回路を示す図である。

【図7】本発明の第7の実施形態に係るサイリスタスイッチ駆動回路を示す図である。

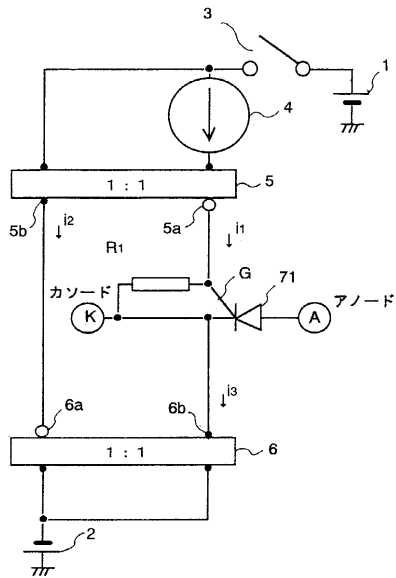
【符号の説明】

- 1 正電源
- 2 負電源
- 3 電源スイッチ
- 4 定電流回路
- 5, 51 第1のカレントミラー回路
- 6, 61 第2のカレントミラー回路
- 71, 75 Pゲートサイリスタスイッチ
- 72, 73, 74 Nゲートサイリスタスイッチ
- T1, T4 npn型トランジスタ
- T2, T3 pnp型トランジスタ

20

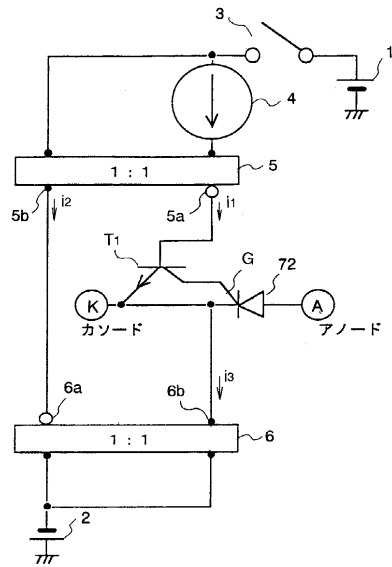
【図 1】

【図 1】



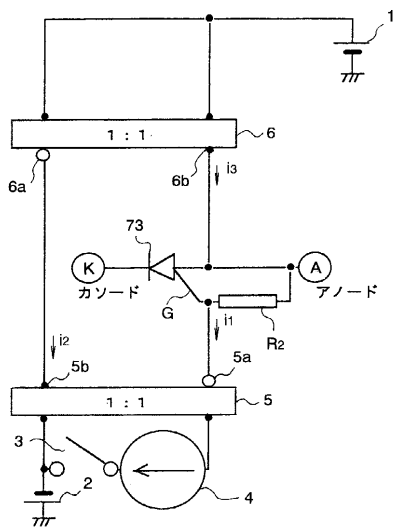
【図 2】

【図 2】



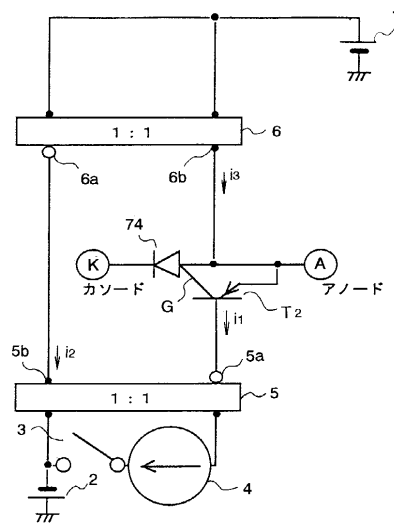
【図 3】

【図 3】



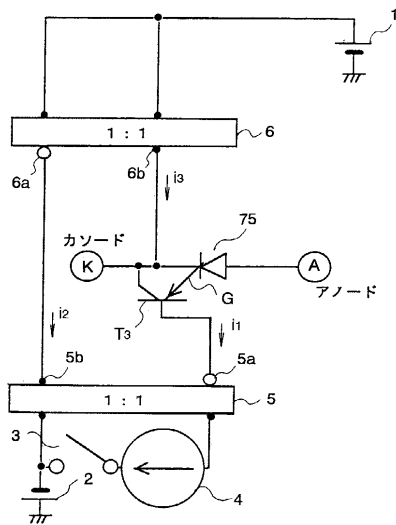
【図 4】

【図 4】



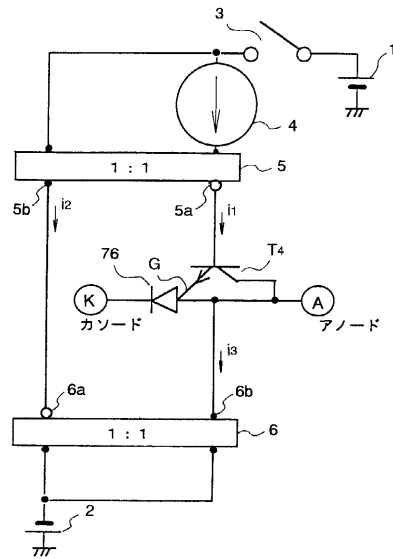
【図5】

【図5】



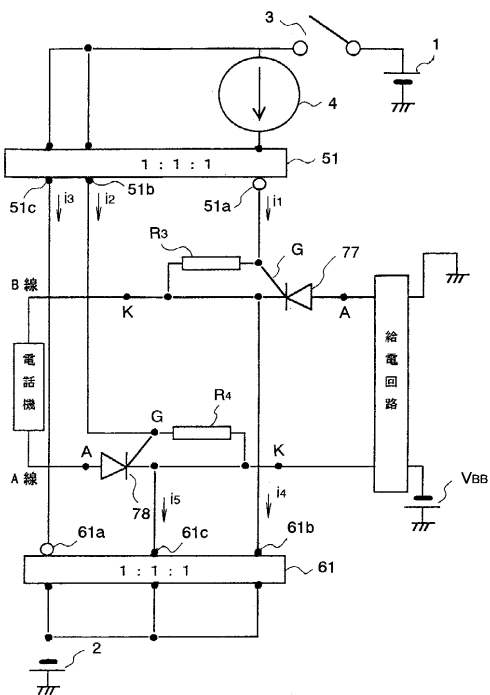
【図6】

【図6】



【図7】

【図7】



フロントページの続き

審査官 河合 弘明

(56)参考文献 特開平08-195841(JP,A)
特開平09-069879(JP,A)

(58)調査した分野(Int.Cl.⁷, DB名)

H03K	17/00	-17/70
H04M	3/02	- 3/06
H04M	19/00	-19/08
H04Q	1/54	- 1/56
H04Q	3/42	
H04Q	3/70	- 3/74