



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0089104
(43) 공개일자 2008년10월06일

(51) Int. Cl.

G09G 3/28 (2006.01) H01J 17/49 (2006.01)

G09G 3/20 (2006.01)

(21) 출원번호 10-2007-0032107

(22) 출원일자 2007년03월31일

심사청구일자 2007년03월31일

(71) 출원인

세종대학교산학협력단

서울 광진구 군자동 98 세종대학교

(72) 발명자

김준엽

서울특별시 송파구 거여2동 291번지 동아아파트
209동 903호

(74) 대리인

특허법인명문

전체 청구항 수 : 총 10 항

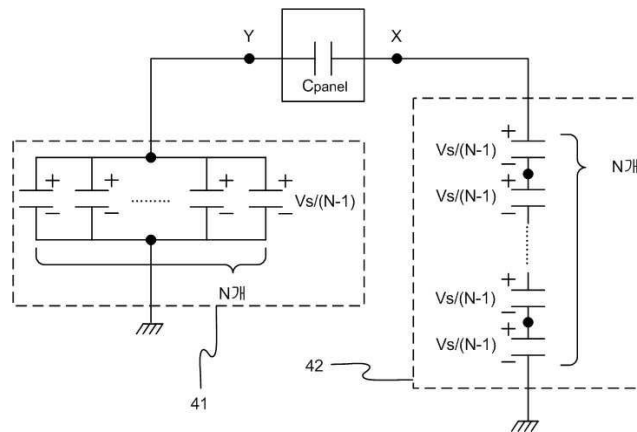
(54) 플라즈마 디스플레이 패널의 구동 장치 및 방법

(57) 요약

본 발명은 제 1 전극과 제 2 전극 사이에 용량성 부하가 형성되는 플라즈마 디스플레이 패널의 서스테인 방전에 필요한 펄스 파형의 전압을 공급하기 위한 구동 장치에 관한 것으로서, 적절한 스위칭 수단을 개재하여 병렬 및 직렬로 연결이 가능한 구조를 갖도록 구성된 N(N은 2보다 크거나 같은 정수)개의 커패시터를 포함하여 이루어지고, 상기 서스테인 방전에 필요한 펄스 파형의 전압은, 상기 N개의 커패시터를 병렬로 연결함으로써 상기 N개의 커패시터에 충전된 제 1 전압과 실질적으로 동일한 전압, 및 상기 N개의 커패시터를 직렬로 연결함으로써 상기 N개의 커패시터에 충전된 상기 제 1 전압의 총합의 크기를 갖는 전압과 실질적으로 동일한 전압으로 이루어지는 것을 특징한다.

본 발명에 따르면, 저전압 구동이 가능하고, 종래 기술과 같이 충방전 에너지의 회수를 위한 별도의 에너지 회수 회로를 필요로 하지 않으며, 전류 병목 현상을 해소할 수 있으며, 고속 서스테인 구동에 유리하고 고효율의 어드레싱 구동에도 적용가능하다.

대표도 - 도4a



특허청구의 범위

청구항 1

제 1 전극과 제 2 전극 사이에 용량성 부하가 형성되는 플라즈마 디스플레이 패널의 서스테인 방전에 필요한 펄스 파형의 전압을 공급하기 위한 구동 장치에 있어서,

적절한 스위칭 수단을 개재하여 병렬 및 직렬로 연결이 가능한 구조를 갖도록 구성된 N (N 은 2보다 크거나 같은 정수)개의 커패시터를 포함하여 이루어지고,

상기 서스테인 방전에 필요한 펄스 파형의 전압은, 상기 N 개의 커패시터를 병렬로 연결함으로써 상기 N 개의 커패시터에 충전된 제 1 전압과 실질적으로 동일한 전압, 및 상기 N 개의 커패시터를 직렬로 연결함으로써 상기 N 개의 커패시터에 충전된 상기 제 1 전압의 총합의 크기를 갖는 전압과 실질적으로 동일한 전압으로 이루어지는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동 장치.

청구항 2

제 1 항에 있어서,

상기 N 개의 커패시터의 한쪽 단자에는, N 개의 대응 제 1 스위치를 각각 개재하여 상기 제 1 전압이 공급되고, N 개의 대응 제 2 스위치를 각각 개재하여 상기 용량성 부하의 일단에 연결되고,

상기 N 개의 커패시터 중 첫번째 커패시터의 다른쪽 단자는 기저전압이 직접 공급되고, i (i 는 2보다 크거나 같고 N 보다 작거나 같은 정수)번째 커패시터의 다른쪽 단자는, $N-1$ 개의 대응 제 3 스위치를 각각 개재하여 $i-1$ 번째 커패시터의 상기 한쪽 단자에 연결됨과 동시에 $N-1$ 개의 대응 제 4 스위치를 각각 개재하여 기저 전압이 공급되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동 장치.

청구항 3

제 2 항에 있어서,

상기 N 개의 대응 제 1 스위치 및 상기 $N-1$ 개의 제 4 스위치를 모두 턴온시킴과 동시에 상기 N 개의 대응 제 2 스위치 및 상기 $N-1$ 개의 제 3 스위치를 모두 턴오프시킴으로써 상기 N 개의 커패시터에 각각 상기 제 1 전압이 충전되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

청구항 4

제 2 항에 있어서,

상기 N 개의 커패시터에 각각 상기 제 1 전압이 충전된 상태에서, 상기 N 개의 대응 제 2 스위치 중 N 번째 스위치 및 상기 $N-1$ 개의 제 3 스위치를 턴온시킴과 동시에 나머지 스위치들을 모두 턴오프시킴으로써 상기 N 개의 커패시터에 미리 충전된 전압의 합의 크기를 갖는 전압이 상기 용량성 부하의 상기 일단에 공급되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

청구항 5

제 3 항에 있어서,

상기 N 개의 커패시터에 각각 상기 제 1 전압이 충전된 상태에서, 상기 N 개의 대응 제 1 스위치를 턴오프시키고 상기 N 개의 대응 제 2 스위치 및 상기 $N-1$ 개의 대응 제 4 스위치를 턴온시킴으로써 상기 제 1 전압이 상기 용량성 부하의 상기 일단에 공급되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

청구항 6

제 5 항에 있어서,

상기 제 1 전압이 상기 용량성 부하의 상기 일단에 공급되는 동안, 상기 용량성 부하의 타단에는 상기 N 개의 커패시터에 각각 충전된 전압의 합의 크기를 갖는 전압이 인가되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치

청구항 7

제 4 항에 있어서,

상기 N개의 커패시터에 각각 충전된 전압의 합의 크기를 갖는 전압이 상기 용량성 부하의 상기 일단에 공급되는 동안, 상기 용량성 부하의 타단에는 상기 제 1 전압과 실질적으로 동일한 전압이 인가되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

청구항 8

제 3 항에 있어서,

상기 N은 3보다 크거나 같은 정수인 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

청구항 9

제 8 항에 있어서,

상기 제 1 전압은, 상기 N개의 커패시터에 각각 충전된 전압의 합과 상기 제 1 전압의 차이가 서스테인 방전에 필요한 전압과 실질적으로 동일하도록 설정되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

청구항 10

제 1 전극과 제 2 전극 사이에 용량성 부하가 형성되는 플라즈마 디스플레이 패널의 서스테인 방전에 필요한 펄스 파형의 전압을 공급하기 위한 방법에 있어서,

적절한 스위칭 수단을 개재하여 병렬 및 직렬로 연결이 가능한 구조를 갖도록 구성된 N(N은 2보다 크거나 같은 정수)개의 커패시터를 제 1 전압으로 충전하는 단계;

상기 N개의 커패시터를 병렬로 연결함으로써 상기 N개의 커패시터에 충전된 상기 제 1 전압과 실질적으로 동일한 전압을 상기 용량성 부하의 일단에 공급하는 단계; 및

상기 N개의 커패시터를 직렬로 연결함으로써 상기 N개의 커패시터에 충전된 상기 제 1 전압의 총합의 크기를 갖는 전압과 실질적으로 동일한 전압을 상기 용량성 부하의 상기 일단에 공급하는 단계를 포함하여 이루어지는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동 방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <8> 본 발명은 플라즈마 디스플레이 패널의 구동장치 및 그 구동방법에 관한 것으로, 특히 종래의 에너지 회수회로를 필요로 하지 않고 패널에 서스테인 펄스 파형의 전압을 공급할 수 있는 플라즈마 디스플레이 패널의 구동 장치 및 그 구동 방법에 관한 것이다.
- <9> 플라즈마 디스플레이 패널(Plasma Display Pane: 이하 'PDP'라고도 함)은 가스 방전에 의해 발생하는 자외선이 형광체를 여기시킬 때 가시광선이 발생하는 현상을 이용한 표시장치이다. PDP는 음극선관(CRT)에 비하여 두께가 얇고 가벼우며, 고선명 대형 화면의 구현이 가능하다는 등의 장점이 있다. 일반적으로 PDP는 매트릭스 형태로 배열된 다수의 방전셀들로 구성되며, 하나의 방전셀은 화면의 한 서브픽셀에 해당한다.
- <10> 도 1은 종래의 3전극 교류 면방전형 플라즈마 디스플레이 패널의 구조를 나타내는 분해 사시도이다. 도 1을 참조하면, 각 방전셀은 상부기관(1)상에 형성된 스캔 전극(Y) 및 서스테인 전극(X), 하부기관(9)상에 형성된 어드레스 전극(A)을 구비한다. 스캔 전극(Y)과 서스테인 전극(X)은 통상 투명한 인듐-틴-옥사이드(Indium-Tin-Oxide: 이하 'ITO'라고도 함)로 이루어지며, 이들의 높은 저항 특성으로 인한 전압강하를 줄이기 위하여 이들 위에는 Ag, Cu, Cr 등의 금속 중 적어도 어느 하나로 이루어진 버스전극(3)이 각각 형성된다.
- <11> 스캔 전극(Y)과 서스테인 전극(X)이 나란히 형성된 상부기관(1)에는 상부 유전체층(4)과 보호막(5)이 적층된다.

보호막(5)은 플라즈마 방전시 발생된 스퍼터링에 의한 상부 유전체층(4)의 손상을 방지함과 동시에 2차 전자의 방출효율을 높이기 위하여 통상 산화 마그네슘(MgO)으로 이루어진다.

<12> 어드레스 전극(A)이 형성된 하부기판(9) 상에는 하부 유전체층(8) 및 격벽(6)이 형성되며, 하부 유전체층(8)과 격벽(6) 표면에는 형광체(7)가 도포된다. 어드레스 전극(A)은 스캔 전극(Y) 및 서스테인 전극(X)과 수직인 방향으로 형성되며, 격벽(6)은 어드레스 전극(A)과 평행한 방향으로 형성되어 방전에 의해 생성된 자외선 및 가시광이 인접한 방전셀에 누설되는 것을 방지한다. 형광체(7)는 플라즈마 방전 시 발생된 자외선에 의하여 여기되어 적색(R), 녹색(G) 또는 청색(B) 중 어느 하나의 가시광선을 발생하게 된다. 상부 기판(1) 및 하부 기판(9)과 격벽(6)에 의해 마련된 방전 공간에는 가스 방전을 위한 NetXe 및 페닝 가스 등이 봉입된다.

<13> 상술한 구조의 PDP는 어드레스 전극(A)과 스캔 전극(Y) 간의 대향 방전에 의해 방전셀이 선택된 후 스캔 전극(Y)과 서스테인 전극(X) 간의 면방전에 의해 상기 선택된 방전셀의 방전이 유지되게 한다. 이러한 방전셀에서는 서스테인 방전 시 발생되는 자외선에 의해 형광체(7)를 발광시킴으로써 가시광을 셀 외부로 방출시킨다. 이 결과, 방전셀들은 방전이 유지되는 기간을 조정하여 계조를 구현하게 되고, 그 방전셀들이 매트릭스 형태로 배열된 PDP는 화상을 표시할 수 있게 된다.

<14> 도 2는 도 1에 도시된 종래 기술에 따른 3전극 교류 면방전형 PDP의 구동장치, 전체적인 전극라인 및 방전셀의 배치구조를 도시한 평면도이다. 도 2를 참조하면, 종래의 3전극 교류 면방전형 PDP의 구동장치는 $m \times n$ 개의 방전셀(20)이 스캔 전극라인들(Y1 내지 Ym), 서스테인 전극라인들(X1 내지 Xm) 및 어드레스 전극라인들(A1 내지 An)에 연결되도록 매트릭스 형태로 배치된 PDP(21)와, 스캔 전극 라인들(Y1 내지 Ym)을 구동하기 위한 스캔 구동회로(22)와, 서스테인 전극라인들(X1 내지 Xm)을 구동하기 위한 서스테인 구동회로(23)와, 어드레스 전극라인들(A1 내지 An)을 구동하기 위한 어드레스 구동회로(24)와, 외부로부터의 표시 데이터(D), 수평 동기 신호(H), 수직 동기 신호(V), 클럭신호 등을 기초로 하여 각 구동회로에 제어신호를 공급하는 제어 회로(25)를 포함한다.

<15> 스캔 구동회로(22)는, 스캔 전극라인들(Y1 내지 Ym)에 전 방전셀의 초기 상태를 균일하게 하기 위한 리셋 펄스, 방전셀을 선택하기 위한 스캔(또는 어드레스) 펄스 및 방전 횟수에 따라 계조를 구현하는 서스테인 펄스를 순차적으로 공급하여 방전셀(20)들이 라인 단위로 순차적으로 주사되게 함과 아울러 $m \times n$ 개의 방전셀(20)들 각각에서의 방전을 지속되게 한다. 서스테인 구동 회로(23)는 서스테인 전극라인들(X1 내지 Xm) 모두에 스캔 전극라인들(Y1 내지 Ym)에 공급되는 서스테인 펄스와 교번하는 서스테인 펄스를 공급하여 선택된 셀에 대하여 서스테인 방전을 일으킨다. 어드레스 구동 회로(24)는 스캔 전극라인들(Y1 내지 Ym)에 공급되는 스캔 펄스에 동기화된 어드레스 펄스를 공급하여 방전될 셀을 선택하는 역할을 한다.

<16> 도 3a는 종래의 스캔 구동 회로(22)나 서스테인 구동 회로(23)에서 패널 커패시터(Cpanel)에 서스테인 방전에 필요한 파형의 전압을 공급하기 위해 채택되고 있는 에너지 회수 회로를 포함하는 서스테인 구동 회로를 개략적으로 도시한 도면이다.

<17> 도 3a를 참조하면, 종래 기술에 의한 서스테인 구동 회로는 패널 커패시터(Cpanel)에 그 일측 단자가 접속된 인덕터(L); 제 101 및 제 102 스위치(S101, S102)(본 명세서에서는 사용되는 스위치들을 단순한 스위치의 형태로 도시되고 있기도 하나, 달리 정의하는 경우를 제외하고는 도 3a에 도시된 바와 같은 바디 다이오드를 포함하는 트랜지스터를 간략하게 표현하고 있음에 유의한다)와 역전류를 방지하기 위한 제 101 및 제 102 다이오드(D101, D102), 및 상기 제 101 및 제 102 스위치에 공통 접속된 에너지 회수용 커패시터(Cs)로 이루어진 에너지 회수 회로(30)를 포함한다. 또한 에너지 회수 회로(30) 내의 인덕터(L)의 상기 일측 단자와 상기 패널 커패시터(Cpanel)에 공통 접속된 제 103 및 제 104 스위치(S103, S104)를 구비한다. 패널 커패시터(Cpanel)는 스캔 전극(Y)과 서스테인 전극(X) 등의 패널의 타 구조물 사이에 형성되는 등가적인 용량성 부하를 나타낸다. 제 103 스위치(S103) 및 제 104 스위치(S104)에는 서스테인 방전에 필요한 전압의 크기를 갖는 전압(Vs) 및 기저전압(V_{GBD})이 각각 인가되도록 구성되어 상기 패널 커패시터(Cpanel)에 서스테인 방전에 필요한 펄스 파형의 전압을 제공한다.

<18> 도 3a에 도시된 바와 같은 종래의 에너지 회수 회로(30)를 포함하는 서스테인 구동회로의 동작은 크게 4개의 단계로 이루어진다.

<19> 먼저, 패널 커패시터(Cpanel)의 전압은 0V이고, 에너지 회수용 커패시터(Cs)에는 $V_s/2$ 의 전압이 충전되어 있다고 가정한다. 제 1 상태에서 제 101 스위치(S101)가 턴온되고 제 102 내지 제 104 스위치(S102, S103, S104)가 턴오프되면, 에너지 회수용 커패시터(Cs)로부터 제 101 스위치(S101), 제 101 다이오드(D101) 및 인덕터(L)로 이어지는 에너지 공급 경로가 형성된다. 이 때, 인덕터(L)와 패널 커패시터(Cpanel)는 직렬 공진회로를 형성하

는데, 에너지 회수용 커패시터(Cpanel)에 $V_s/2$ 의 전압이 충전되어 있기 때문에, 상기 직렬 공진회로의 인덕터(L)의 충/방전에 의해 패널 커패시터(Cpanel)에 출력되는 전압은 에너지 회수용 커패시터(Cs)의 전압의 2배인 V_s 까지 상승하게 된다.

- <20> 제 2 상태에서는 제 101 스위치(S101)와 제 103 스위치(S103)가 턴온되고 제 102 스위치(S102) 및 제 104 스위치(S104)가 턴오프된다. 이에 따라 패널 커패시터의 전압은 서스테인 방전에 필요한 전압인 V_s 가 된다. 제 1 상태가 끝나는 순간에, 즉 LC 공진에 의하여 패널 커패시터의 전압의 값이 V_s 와 동일한 값이 되는 순간에 패널 커패시터(Cpanel)에는 도시생략한 전압 공급원으로부터 V_s 의 크기를 갖는 전압이 인가된 후 일정 시간 동안 유지된다.
- <21> 이후, 제 3 상태에서는 제 102 스위치(S102)가 턴온되고, 제 101 스위치, 제 103 스위치 및 제 104 스위치(S101, S103, S104)는 턴오프된다. 이에 따라 패널 커패시터(Cpanel)에 저장되어 있던 에너지가 에너지 회수용 커패시터(Cs)로 방전되면서 에너지가 회수되고 패널 커패시터의 전압은 강하한다. 제 3 상태에서는 패널 커패시터(Cpanel)에서 인덕터(L), 제 102 다이오드(D102) 및 에너지 회수용 커패시터(Cs)로 이어지는 에너지 회수 경로가 형성된다.
- <22> 마지막으로 제 4 상태에서는 제 102 스위치(S102)와 제 104 스위치(S104)가 턴온되고 제 101 스위치(S101) 및 제 103 스위치(S103)가 턴오프된다. 이에 따라 패널 커패시터의 전압은 기저 전압(V_{GND}) 레벨이 된다. 제 3 상태가 끝나는 순간에, 즉 LC 공진에 의하여 패널 커패시터의 전압의 값이 기저 전압(V_{GND})과 동일한 값이 되는 순간에 패널 커패시터(Cpanel)에는 기저 전압 공급원(도시하지 않음)으로부터의 기저 전압(V_{GND})이 인가된 후 일정 시간 동안 유지된다.
- <23> 실제 스캔 전극라인들(Y_1 내지 Y_m)이나 서스테인 전극라인들(X_1 내지 X_m)에 공급되는 서스테인 펄스는 상기한 바와 같은 4 단계의 과정을 주기적으로 반복되면서 얻어지게 되며, 따라서 에너지 회수 회로에 의하여 서스테인 기간 동안의 소비전력을 줄일 수 있게 된다.
- <24> 그러나 상술한 종래 기술과 같이 서스테인 방전에 필요한 펄스 파형의 전압을 패널 커패시터에 공급하기 위해서는, 일반적으로 160 내지 200V 정도의 높은 전압인 V_s (서스테인 방전에 필요한 전압)를 패널에 출력시켜야 하므로, 구동회로를 구성하는 각 소자가 높은 내압이 요구되어 제조 비용을 상승시키는 요인이 되었다. 따라서, 구동회로가 구비하는 각 소자의 내압을 낮게 하여, 회로 구성의 간소화 및 제조 비용의 저감화를 도모하는 기술이 제안되고 있다. 예를 들면, 한쪽 전극에는 정극성의 전압을 인가하고, 다른 쪽 전극에는 부극성의 전압을 인가함으로써 전극사이의 전위차를 이용하여 전극 사이의 방전을 행하는 구동회로가 제안되었다. 이 회로는 TERES(Technology of Reciprocal Sustainer) 회로라 일컬어지고 있다.
- <25> 도 3b는 종래 기술에 따른 TERES 회로의 구성을 개략적으로 도시한 도면이다.
- <26> 도 3b에 도시된 바와 같은 TERES 회로는, $V_s/2$ 의 전압을 공급하는 전압원을 사용하고, 제 201 커패시터(C201)의 한쪽 단자에는 제 201 스위치(S201) 및 제 202 스위치(S202)를 개재하여 $V_s/2$ 및 기저전압이 공급되고, 상기 제 201 커패시터(C201)의 다른 쪽 단자는 제 203 스위치(S203)을 개재하여 기저전압이 공급되도록 구성된 점을 제외하고는 도 3a에 도시된 종래 기술과 동일하다.
- <27> 도 3b에 도시된 회로는 그 동작에 있어서 도 3a에 도시된 회로의 동작 중 에너지 회수 회로(30)의 동작, 즉 제 1 및 제 3 상태에서의 동작은 거의 동일하므로, 이하에서는 그 차이점에 대해서만 설명한다. 먼저, 제 2 상태에서 제 201 스위치(S201), 제 203 스위치(S203) 및 제 103 스위치(S103)만을 턴온시키는 경우 $V_s/2$ 의 크기를 갖는 전압이 패널에 공급됨과 동시에 제 201 커패시터(C201)에도 $V_s/2$ 의 전압이 충전되고, 제 3 상태에서 에너지 회수 회로에 의한 에너지 회수 동작 중에 제 201 커패시터(C201)의 전압은 $V_s/2$ 의 전압으로 유지된다. 그리고 제 4 상태에서는 제 202 스위치(S202)와 제 104 스위치(S104)만을 턴온시키면 제 201 커패시터(C201)에 충전되어 있던 전압이 극성을 바꾸어, 즉 $-V_s/2$ 의 크기를 갖는 전압이 패널에 공급된다. 따라서, 도 3b에 도시된 회로의 경우에는 패널에 $-V_s/2$ 및 $V_s/2$ 로 이루어진 서스테인 펄스 파형의 전압이 공급될 수 있어서, 도 3a에 도시된 회로의 경우보다 구동회로를 이루는 각 소자의 내압을 대략 1/2로 감소시킬 수 있다는 장점이 있다.
- <28> 그러나, 도 3b에 도시된 바와 같은 종래 기술에 따른 구동회로에 의하더라도, 구동회로를 이루는 각 소자의 내압을 더 이상 감소시키기에는 한계가 있으며, 여전히 인덕터를 포함하는 에너지 회수 회로가 사용되어 플라즈마 디스플레이 패널의 고속 구동에는 부적합할 뿐만 아니라 에너지 효율 면에 있어서도 개선의 여지가 많다는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- <29> 본 발명은 상술한 바와 같은 문제점을 해결하기 위해 안출된 것으로서, 기존의 패널의 구조를 그대로 유지하면서도 고효율을 달성할 수 있고 저전압 구동이 가능하여 구동 회로를 이루는 소자의 내압을 종래 기술보다 더욱 저감시킬 수 있는 플라즈마 디스플레이 패널의 구동장치 및 구동방법을 제공하는 것을 목적으로 한다.
- <30> 또한, 본 발명은 충방전 에너지의 회수를 위한 별도의 에너지 회수회로를 필요로 하지 않고, 전류 병목 현상을 해소할 수 있으며, 고속 서스테인 구동에 유리하고 고효율의 어드레싱 구동에 적용가능한 플라즈마 디스플레이 패널의 구동장치 및 구동방법을 제공하는 것을 목적으로 한다.

발명의 구성 및 작용

- <31> 상술한 목적을 달성하기 위한 본 발명의 제 1 특징에 따른 플라즈마 디스플레이 패널의 구동장치는, 제 1 전극과 제 2 전극 사이에 용량성 부하가 형성되는 플라즈마 디스플레이 패널의 서스테인 방전에 필요한 펄스 파형의 전압을 공급하고, 적절한 스위칭 수단을 개재하여 병렬 및 직렬로 연결이 가능한 구조를 갖도록 구성된 N(N은 2보다 크거나 같은 정수)개의 커패시터를 포함하여 이루어지고, 상기 서스테인 방전에 필요한 펄스 파형의 전압은, 상기 N개의 커패시터를 병렬로 연결함으로써 상기 N개의 커패시터에 충전된 제 1 전압과 실질적으로 동일한 전압, 및 상기 N개의 커패시터를 직렬로 연결함으로써 상기 N개의 커패시터에 충전된 상기 제 1 전압의 총합의 크기를 갖는 전압과 실질적으로 동일한 전압으로 이루어지는 것을 특징으로 한다.
- <32> 여기서, 상기 N개의 커패시터의 한쪽 단자에는, N개의 대응 제 1 스위치를 각각 개재하여 상기 제 1 전압이 공급되고, N개의 대응 제 2 스위치를 각각 개재하여 상기 용량성 부하의 일단에 연결되고, 상기 N개의 커패시터 중 첫번째 커패시터의 다른쪽 단자는 기저전압이 직접 공급되고, i (i 는 2보다 크거나 같고 N보다 작거나 같은 정수)번째 커패시터의 다른쪽 단자는, N-1개의 대응 제 3 스위치를 각각 개재하여 $i-1$ 번째 커패시터의 상기 한쪽 단자에 연결됨과 동시에 N-1개의 대응 제 4 스위치를 각각 개재하여 기저 전압이 공급될 수 있다.
- <33> 바람직하게는, 상기 N개의 대응 제 1 스위치 및 상기 N-1개의 제 4 스위치를 모두 턴온시킴과 동시에 상기 N개의 대응 제 2스위치 및 상기 N-1개의 제 3 스위치를 모두 턴오프시킴으로써 상기 N개의 커패시터에 각각 상기 제 1 전압이 충전될 수 있다.
- <34> 여기서, 상기 N개의 커패시터에 각각 상기 제 1 전압이 충전된 상태에서, 상기 N개의 대응 제 2 스위치 중 N번째 스위치 및 상기 N-1개의 제 3 스위치를 턴온시킴과 동시에 나머지 스위치들을 모두 턴오프시킴으로써 상기 N개의 커패시터에 미리 충전된 전압의 합의 크기를 갖는 전압이 상기 용량성 부하의 상기 일단에 공급되는 것이 바람직하다.
- <35> 또한, 상기 N개의 커패시터에 각각 상기 제 1 전압이 충전된 상태에서, 상기 N개의 대응 제 1 스위치를 턴오프시키고 상기 N개의 대응 제 2 스위치 및 상기 N-1개의 대응 제 4 스위치를 턴온시킴으로써 상기 제 1 전압이 상기 용량성 부하의 상기 일단에 공급되는 것이 바람직하다.
- <36> 한편, 상기 제 1 전압이 상기 용량성 부하의 상기 일단에 공급되는 동안, 상기 용량성 부하의 타단에는 상기 N개의 커패시터에 각각 충전된 전압의 합의 크기를 갖는 전압이 인가될 수 있고, 상기 N개의 커패시터에 각각 충전된 전압의 합의 크기를 갖는 전압이 상기 용량성 부하의 상기 일단에 공급되는 동안, 상기 용량성 부하의 타단에는 상기 제 1 전압과 실질적으로 동일한 전압이 인가될 수 있다.
- <37> 또한, 상기 N은 3보다 크거나 같은 정수인 것이 바람직하고, 상기 제 1 전압은, 상기 N개의 커패시터에 각각 충전된 전압의 합과 상기 제 1 전압의 차이가 서스테인 방전에 필요한 전압과 실질적으로 동일하도록 설정되는 것이 바람직하다.
- <38> 또한, 상술한 목적을 달성하기 위한 본 발명의 제 2 특징에 따른 플라즈마 디스플레이 패널의 구동방법은, 적절한 스위칭 수단을 개재하여 병렬 및 직렬로 연결이 가능한 구조를 갖도록 구성된 N(N은 2보다 크거나 같은 정수)개의 커패시터를 제 1 전압으로 충전하는 단계; 상기 N개의 커패시터를 병렬로 연결함으로써 상기 N개의 커패시터에 충전된 상기 제 1 전압과 실질적으로 동일한 전압을 상기 용량성 부하의 일단에 공급하는 단계; 및 상기 N개의 커패시터를 직렬로 연결함으로써 상기 N개의 커패시터에 충전된 상기 제 1 전압의 총합의 크기를 갖는 전압과 실질적으로 동일한 전압을 상기 용량성 부하의 상기 일단에 공급하는 단계를 포함하여 이루어지는 것을 특징으로 한다.
- <39> 이하 도면을 참조하여 본 발명의 바람직한 실시예에 대해 설명한다.

- <40> 도 4a 및 도 4b는 본 발명에 따른 플라즈마 디스플레이 패널의 구동 장치, 특히 패널에 서스테인 방전에 필요한 펄스 파형의 전압을 공급하기 위한 서스테인 구동회로를 개념적으로 나타낸 도면이다.
- <41> 본 발명에 따른 플라즈마 디스플레이 패널의 구동장치는 기본적으로 병렬 및 직렬로 연결이 가능한 구조를 갖도록 구성된 N개의 커패시터가 용량성 부하인 패널 커패시터(Cpanel)의 양단에 각각 연결되고, 상기 N개의 커패시터에는 각각 $V_s/(N-1)$ 의 전압이 충전되도록 구성되어 있다. 본 발명자는 이러한 방식을 전하 회수 간접 구동 방식(Charge Restoring Indirect Driving Method)라고 명명하였다.
- <42> 먼저 XY 방전의 경우 도 4a에 도시된 바와 같이 각각 $V_s/(N-1)$ 의 전압이 충전된 N(여기서 N은 2보다 크거나 같은 정수임)개의 커패시터가 병렬로 연결된 제 1 회로(41)에 의해 스캔 전극(Y)에 $V_s/(N-1)$ 의 전압이 공급됨과 동시에, 각각 $V_s/(N-1)$ 의 전압이 충전된 N개의 커패시터가 직렬로 연결된 제 2 회로(42)에 의해 서스테인 전극(X)에 $V_sN/(N-1)$ 의 크기를 갖는 전압이 인가되어, 용량성 부하인 패널 커패시터(C_p)에 인가되는 전압(V_p)은 $[V_s/(N-1)] - [V_sN/(N-1)] = -V_s$ 가 되어 서스테인 방전에 필요한 크기의 전압이 용량성 부하에 인가되도록 구성된다.
- <43> 또한, YX 방전의 경우에는 도 4a에 도시된 바와 정반대로 구성된다. 즉 도 4b에 도시된 바와 같이, 각각 $V_s/(N-1)$ 의 전압이 충전된 N개의 커패시터가 병렬로 연결된 제 3 회로(43)에 의해 스캔 전극(Y)에 $V_sN/(N-1)$ 의 전압이 공급됨과 동시에, 각각 $V_s/(N-1)$ 의 전압이 충전된 N개의 커패시터가 직렬로 연결된 제 4 회로(44)에 의해 서스테인 전극(X)에 $V_s/(N-1)$ 의 크기를 갖는 전압이 인가되어, 용량성 부하인 패널 커패시터(C_p)에 인가되는 전압(V_p)은 $[V_sN/(N-1)] - [V_s/(N-1)] = V_s$ 가 되어 서스테인 방전에 필요한 크기의 전압이 용량성 부하에 인가되도록 구성된다.
- <44> 따라서, 상기 도 4a 및 도 4b에 도시된 바와 같이, 제 1 회로(41) 및 제 3 회로(43) 그리고 제 2 회로(42) 및 제 4 회로(44)가 각각 소정의 타이밍에 서로 변환되도록 적절한 스위칭 수단을 구성할 수 있다면, $V_s/(N-1)$ 의 저전압만을 이용하여 서스테인 펄스 파형의 전압이 용량성 부하에 공급될 수 있으므로, 서스테인 구간에서 고효율 구동에 유용하고, 고효율의 어드레싱 구동에도 사용할 수 있게 된다.
- <45> 또한, 상기 도 4a 및 도 4b에 도시된 바와 같이 구동된다면, 서스테인 방전 시 패널에 유입되는 에너지를 조절하여 최적화할 수 있으며, 이 에너지의 일부를 종래 기술과 같은 에너지 회수 회로의 도움없이 N개의 커패시터가 병렬로 연결된 전극(즉, $V_s/(N-1)$ 의 낮은 전압이 인가되는 전극) 쪽에서 회수하였다가 다음 반주기에서 직렬 연결을 반대로 하여 구동할 때 재사용할 수 있기 때문에 에너지 이용의 효율이 높다는 장점이 있다.
- <46> 도 5a는 본 발명에 따른 플라즈마 디스플레이 장치의 구체적인 일 실시예를 도시한다.
- <47> 도 5a에 도시된 실시예는 설명의 편의상 $N=2$ 인 경우의 커패시터와 필요한 스위치들의 배치에 대해 예시하고 있고, 이 경우에는 필요로 하는 전압원이 $V_s/(2-1)$ 이 되어 V_s 의 전압[이하에서는 편의상 제 1 전압(V_1)이라 한다]이 이용되어 저전압 구동 효과를 얻을 수는 없으나, 종래 기술에서와 같은 인덕터를 포함하는 에너지 회수 회로가 따로 구비될 필요는 없다. 그러나, N이 3이상인 경우에는 저전압 구동 효과도 얻을 수 있다.
- <48> 도 5a를 참조하면, 제 1 전압(V_1)을 공급하는 전압원(도시생략)이 각각 제 51 스위치 및 제 52 스위치(S_{51} , S_{52})를 개재하여 각각 제 51 커패시터 및 제 52 커패시터(C_{51} , C_{52})의 한쪽 단자에 연결되고, 상기 제 51 스위치 및 제 52 스위치(S_{51} , S_{52})와 상기 제 51 커패시터 및 제 52 커패시터(C_{51} , C_{52})의 상호 접속단(n_{51} , n_{52})은 제 55 스위치 및 제 56 스위치(S_{55} , S_{56})를 각각 개재하여 서스테인 전극(X)에 연결된다. 또한 제 51 커패시터(C_{51}), 제 51 스위치(S_{51}) 및 제 55 스위치(S_{55})의 상호 접속단(n_{51})은 제 54 스위치(S_{54})를 개재하여 제 52 커패시터(C_{52})의 다른쪽 단자(n_{53})에 연결되고, 제 51 커패시터(C_{51})의 다른쪽 단자는 기저전압원(도시 생략)에 연결된다. 제 54 스위치(S_{54}) 및 제 52 커패시터(C_{52})의 상호 접속단(n_{52})은 제 53 스위치(S_{53})를 개재하여 기저 전압원에 연결된다.
- <49> 한편 스캔 전극(Y)에 연결된 복수의 커패시터 및 복수의 스위치들은 서스테인 전극(X)에 연결된 경우와 동일한 방식으로 연결되어 있으므로, 이하에서는 편의상 그 구성에 대한 자세한 설명은 생략하며, 다만 사용의 편의를 위하여 서스테인 전극(X)에 연결된 커패시터들 및 스위치들과 대응되도록 각각 C_{51}' , C_{52}' , S_{51}' , ... 등으로 표시하기로 한다.
- <50> 도 5b는 도 5a에 도시된 구동회로의 각 스위치의 스위칭 시퀀스의 일례를 나타내는 도면이다.
- <51> 도 5b를 참조하면, 먼저 초기화 기간(I)에서는 서스테인 전극(X) 및 스캔 전극(Y) 측의 제 51 스위치(S_{51} ,

S51'), 제 52 스위치(S52, S52') 및 제 53 스위치(S53, S53')만을 턴온시켜, 모든 커패시터(C51, C52, C51', C52')를 V1의 전압으로 충전시킨다.

<52> 다음에 XY 방전 구간(Ⅱ)에는 서스테인 전극(X) 및 스캔 전극(Y) 측의 제 51 스위치(S51, S51')와 제 52 스위치(S52, S52')를 턴오프시킨다. 또한, 서스테인 전극(X) 측의 제 53 스위치(S53)를 턴오프시키고 제 54 스위치(S54) 및 제 55 스위치(S55)를 턴온시키면, 서스테인 전극(X) 측의 제 51 커패시터 및 제 52 커패시터(C51, C52)가 직렬로 연결되어 서스테인 전극(X)에는 제 51 커패시터 및 제 52 커패시터(C51, C52)에 충전된 전압의 합(2V1)의 값을 갖는 전압이 인가된다. 이와 동시에 스캔 전극(Y) 측의 제 53 스위치(S53')은 턴온된 상태로 유지시키고 제 55 스위치 및 제 56 스위치(S55' S56')를 턴온시킴으로써 스캔 전극(Y) 측의 제 51 커패시터 및 제 52 커패시터(S51', S52')는 병렬로 연결되어 제 51 커패시터 및 제 52 커패시터(S51', S52')에 충전되어 있던 전압(V1)이 스캔 전극(Y)에 인가된다. 따라서 서스테인 전극(X)과 스캔 전극(Y) 사이의 전압차($2V1-V1=V1$)에 의해 패널에 XY 방전이 발생된다.

<53> 이어서 Cx 충전 구간(Ⅲ)에서는 서스테인 전극(X) 측의 제 51 내지 제 53 스위치(S51, S52, S53)만을 턴온시키고 다른 스위치들은 모두 턴온시키게 되면, XY 방전 구간(Ⅱ)에서 패널로 에너지를 공급한 서스테인 전극(X) 측의 커패시터들이 다시 V1의 전압으로 충전된다. 한편 XY 방전 구간(ⅡII)에서 병렬로 연결되었던 스캔 전극(Y) 측의 커패시터(C51', C52')에는 XY 방전 구간(Ⅱ)에서의 XY 방전 시 유입된 전하 때문에 Cx 충전 구간(Ⅲ)에서는 V1의 전압보다 약간 증가할 수도 있다. 이하에서는 이 증가분을 α 라고 표현한다.

<54> 다음에 YX 방전 구간(Ⅳ)에서는, XY 방전 구간(Ⅱ)에서와 반대로, 서스테인 전극(X) 측의 제 53 스위치(S53)를 턴온시킨 상태에서 제 55 스위치 및 제 56 스위치(S55, S56)를 턴온시켜 서스테인 전극(X) 측의 커패시터들(C51, C52)이 병렬로 연결되어 Cx 충전 구간(Ⅲ)에서 미리 충전된 전압(V1)이 서스테인 전극(X)에 인가되도록 한다. 이와 동시에 스캔 전극(X) 측에서는 제 54 스위치 및 제 55 스위치(S54', S55')만을 턴온시켜 스캔 전극(X) 측의 커패시터(C51', C52')들을 직렬로 연결시킴으로써 스캔 전극(X) 측의 커패시터(C51', C52')에 충전된 전압의 합의 크기($2V1+\alpha$)의 전압이 스캔 전극(X)에 인가된다. 따라서 서스테인 전극(X)과 스캔 전극(Y) 사이의 전압차($V1-(2V1+\alpha)=-V1-\alpha$)에 의해 패널에 YX 방전이 발생된다.

<55> 이어서 Cy 충전 구간(Ⅴ)에서는 스캔 전극(Y) 측의 제 51 내지 제 53 스위치(S51', S52', S53')들만을 턴온시키면, YX 방전 구간(Ⅳ)에서 에너지를 공급하였던 스캔 전극(Y) 측 커패시터들(C52', C53')에 다시 V1의 전압이 충전된다.

<56> 따라서, 상술한 바와 같은 XY 방전 구간(Ⅱ) 내지 Cy 충전 구간(Ⅴ)을 원하는 만큼 반복하면 서스테인 방전을 각 계조별로 필요한 횟수만큼 유지시킬 수 있다.

<57> 도 6은 본 발명에 따라 N개의 임의의 커패시터가 사용되는 경우의 바람직한 실시예를 개략적으로 설명하기 위한 도면이다. 도면에서는 서스테인 전극(X) 측의 구성만을 도시하였으나, 스캔 전극(Y) 측의 구성도 이와 동일하다.

<58> 본 발명에 따른 구동장치는, N(N은 2보다 크거나 같은 정수)개의 커패시터(C1 내지 CN)(61)를 포함하여 이루어진다. 상기 N개의 커패시터(60)의 각각의 한쪽 단자는 N개의 대응 제 1 스위치(S11, S12, S13, ..., S1N)(61)를 각각 개재하여 $V_s/(N-1)$ 의 전압이 공급되는 전압원(도시생략)에 연결됨과 동시에, 또한 N개의 대응 제 2 스위치(S21, S22, S23, ..., S2N)(62)를 각각 개재하여 서스테인 전극(X)에 연결된다.

<59> 한편, 상기 N개의 커패시터의 다른 쪽 단자들은, 상기 N개의 커패시터 중 첫번째 커패시터(C1)의 다른쪽 단자는 접지되고, i(i는 2보다 크거나 같고 N보다 작거나 같은 정수)번째 커패시터(C2, C3, ..., CN)의 다른쪽 단자는, N-1개의 대응 제 3 스위치(S32, S33, ..., S3N)(63)를 각각 개재하여 i-1번째 커패시터의 상기 한쪽 단자에 연결됨과 동시에, N-1개의 대응 제 4 스위치(S41, S42, S43, ..., S4N)(64)를 각각 개재하여 접지되도록 구성된다.

<60> 이와 같이 구성되는 경우에, N개의 대응 제 1 스위치(61) 및 N-1개의 제 4 스위치(64)를 모두 턴온시킴과 동시에 N개의 대응 제 2 스위치(62) 및 N-1개의 제 3 스위치(63)를 모두 턴오프시키게 되면, N개의 커패시터(60)에는 각각 $V_s/(N-1)$ 의 전압이 충전된다.

<61> N개의 커패시터(60)가 각각 $V_s/(N-1)$ 의 전압이 충전된 상태에서, N개의 대응 제 2 스위치(62) 중 N번째 스위치(S2N) 및 N-1개의 제 3 스위치(63) 모두를 턴온시킴과 동시에 나머지 스위치들을 턴오프시키면, N개의 커패시터(60)에 각각 미리 충전된 전압[$V_s/(N-1)$]의 합의 크기를 갖는 전압[$V_sN/(N-1)$]이 서스테인 전극(X)에 인가될 수

있다.

- <62> 한편, N개의 커패시터(60)가 각각 $V_s/(N-1)$ 의 전압이 충전된 상태에서, N-1개의 대응 제 4 스위치(64) 및 N개의 대응 제 2 스위치(62)만을 턴온시키면, N개의 커패시터(60)에 충전된 전압인 $V_s/(N-1)$ 의 전압이 서스테인 전극(X)에 인가될 수 있다.
- <63> 본 발명에 따른 플라즈마 디스플레이 패널의 구동 장치 및 방법에 있어서 저전압 및 고효율의 구동을 위한 커패시터의 갯수(N) 또는 각 커패시터의 용량, 그리고 $V_s/(n-1)$ 의 최적의 전압 등은, 상술한 바와 같이 XY 방전이나 YX 방전 후의 전압 증가분(α)이나 여러 다른 요인들에 따라 조절될 수 있음은 자명하다.
- <64> 이상 본 발명의 바람직한 실시예에 대해 설명하였으나, 본 발명에 의한 플라즈마 디스플레이 패널의 구동 장치 및 방법은 본 발명의 기술적 사상의 범위 안에서 다양한 형태의 변형 및 응용이 가능하다. 즉, 상기 실시예에서는 N개의 커패시터와 각각의 스위치의 배치에 대한 특정예에 대해 설명하고 있으나, 적절한 스위칭 수단을 개재하여 병렬 및 직렬로 연결이 가능하기만 하면 어떠한 구조를 가지더라도 본 발명에 의한 목적 및 효과를 달성할 수 있다는 점은 자명하다. 결국, 상기 실시예와 도면들은 본 발명의 내용을 상세히 설명하기 위한 목적일 뿐, 발명의 기술적 사상의 범위를 한정하고자 하는 것이 아니므로, 본 발명의 권리범위는 후술하는 청구범위 뿐만 아니라 그와 균등한 범위를 포함하여 판단되어야 한다.

발명의 효과

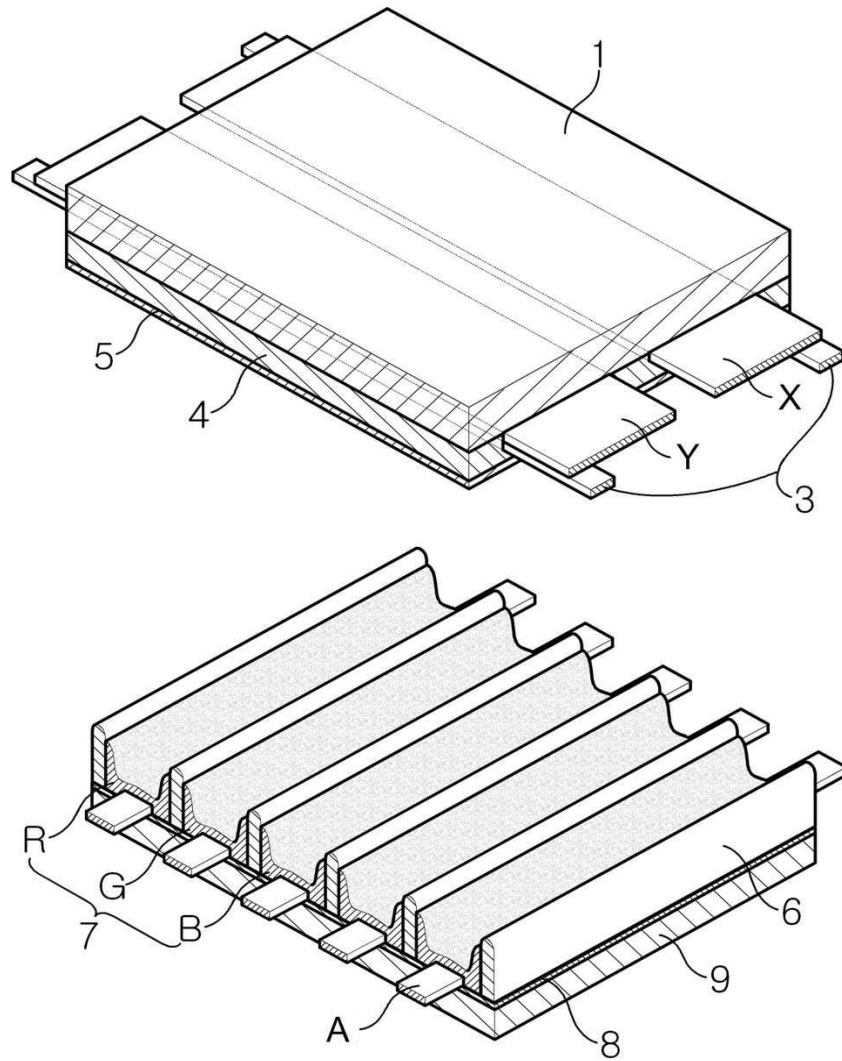
- <65> 본 발명에 따르면, 종래의 패널의 구조를 그대로 유지하면서도 고효율을 달성할 수 있고, 또한 저전압 구동이 가능하여 구동 회로를 이루는 소자의 내압을 저감시켜 패널의 제조 비용을 감소시킬 수 있는 효과가 있다. .
- <66> 또한, 본 발명에 따르면 종래 기술과 같이 충방전 에너지의 회수를 위한 별도의 에너지 회수회로를 필요로 하지 않고, 전류 병목 현상을 해소할 수 있으며, 고속 서스테인 구동에 유리하고 고효율의 어드레싱 구동에도 적용가능하다는 장점도 있다.

도면의 간단한 설명

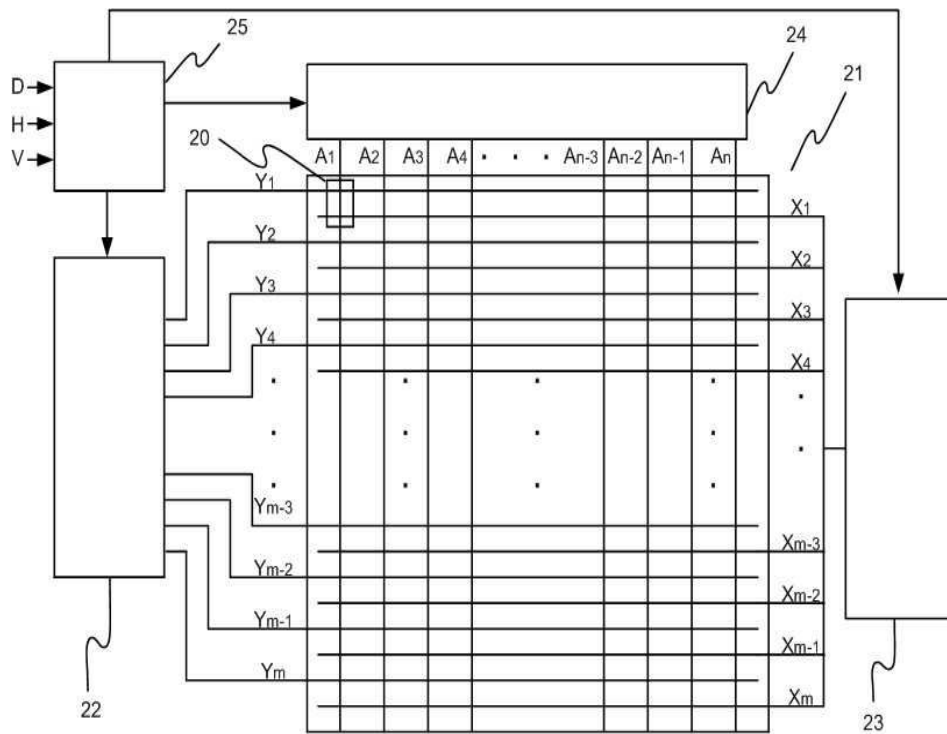
- <1> 도 1은 종래의 3전극 교류 면방전형 플라즈마 디스플레이 패널의 구조를 나타내는 분해 사시도이다.
- <2> 도 2는 도 1에 도시된 종래 기술에 따른 3전극 교류 면방전형 PDP의 구동장치, 전체적인 전극라인 및 방전셀의 배치구조를 도시한 평면도이다.
- <3> 도 3a는 종래의 기술에 따른 에너지 회수 회로를 포함하는 서스테인 구동 회로를 개략적으로 도시한 도면이다.
- <4> 도 3b는 종래 기술에 따른 TERES 회로의 구성을 개략적으로 도시한 도면이다.
- <5> 도 4a 및 도 4b는 본 발명에 따른 플라즈마 디스플레이 패널의 구동 장치, 특히 패널에 서스테인 방전에 필요한 펄스 파형의 전압을 공급하기 위한 서스테인 구동회로를 개념적으로 나타낸 도면이다.
- <6> 도 5a는 본 발명에 따른 플라즈마 디스플레이 장치의 구체적인 일 실시예를 도시하며, 도 5b는 도 5a에 도시된 구동회로의 각 스위치의 스위칭 시퀀스의 일례를 나타내는 도면이다.
- <7> 도 6은 본 발명에 따라 N개의 임의의 커패시터가 사용되는 경우의 바람직한 실시예를 개략적으로 설명하기 위한 도면이다.

도면

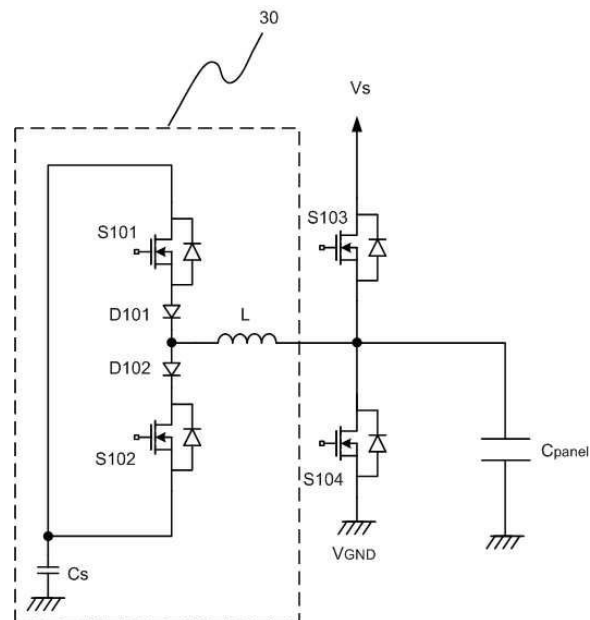
도면1



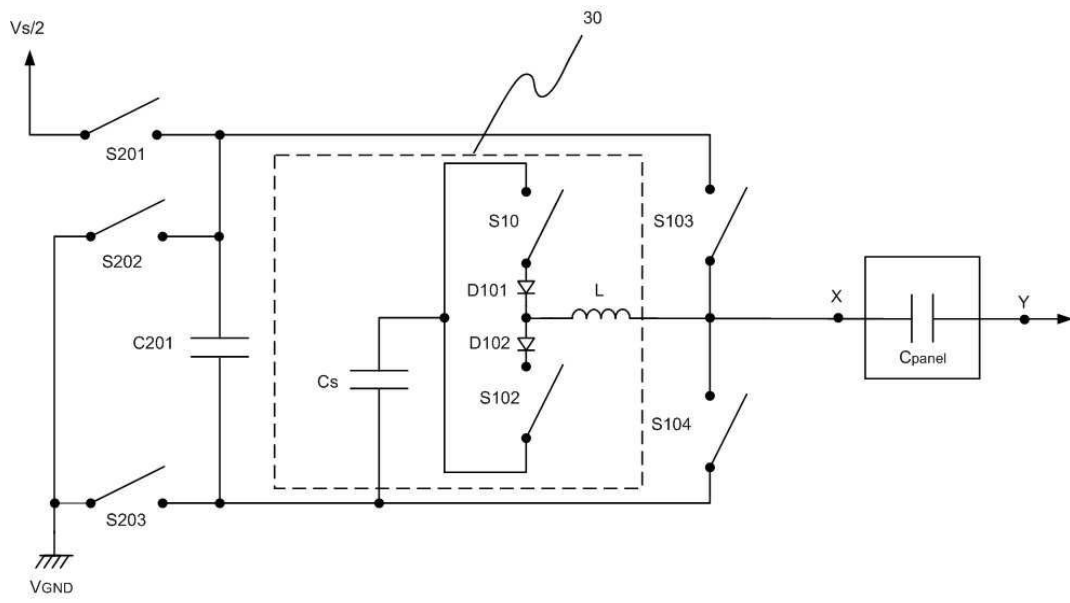
도면2



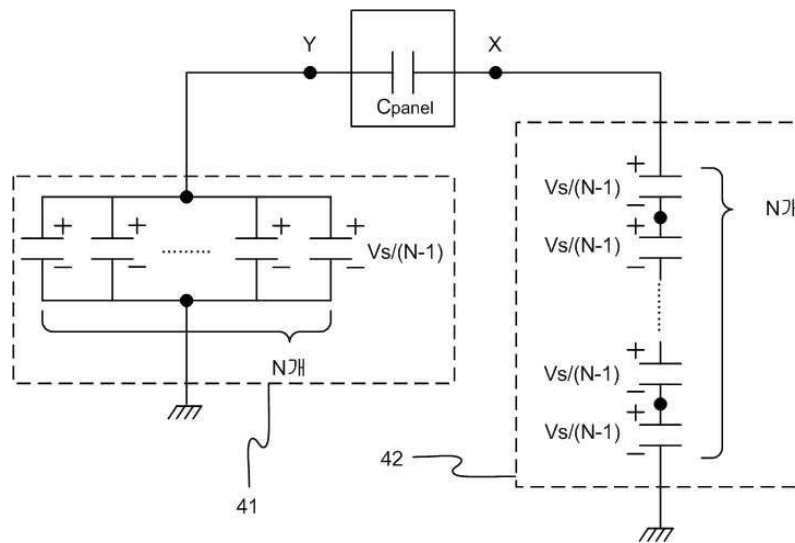
도면3a



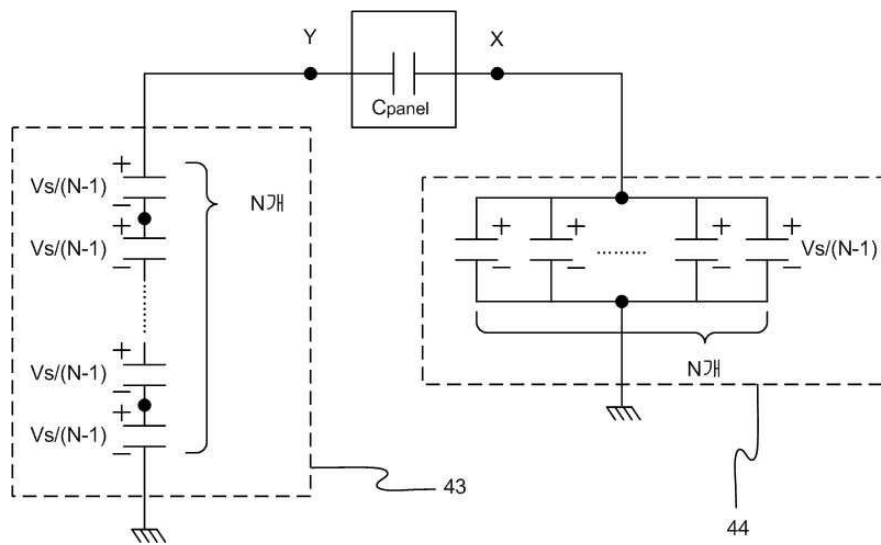
도면3b



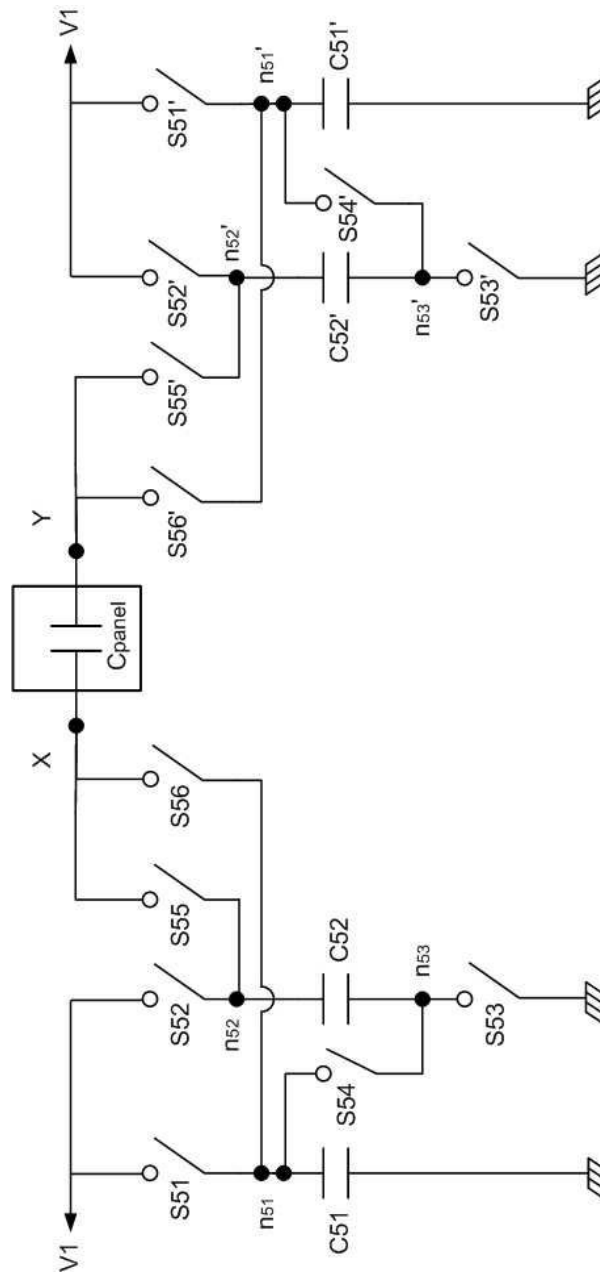
도면4a



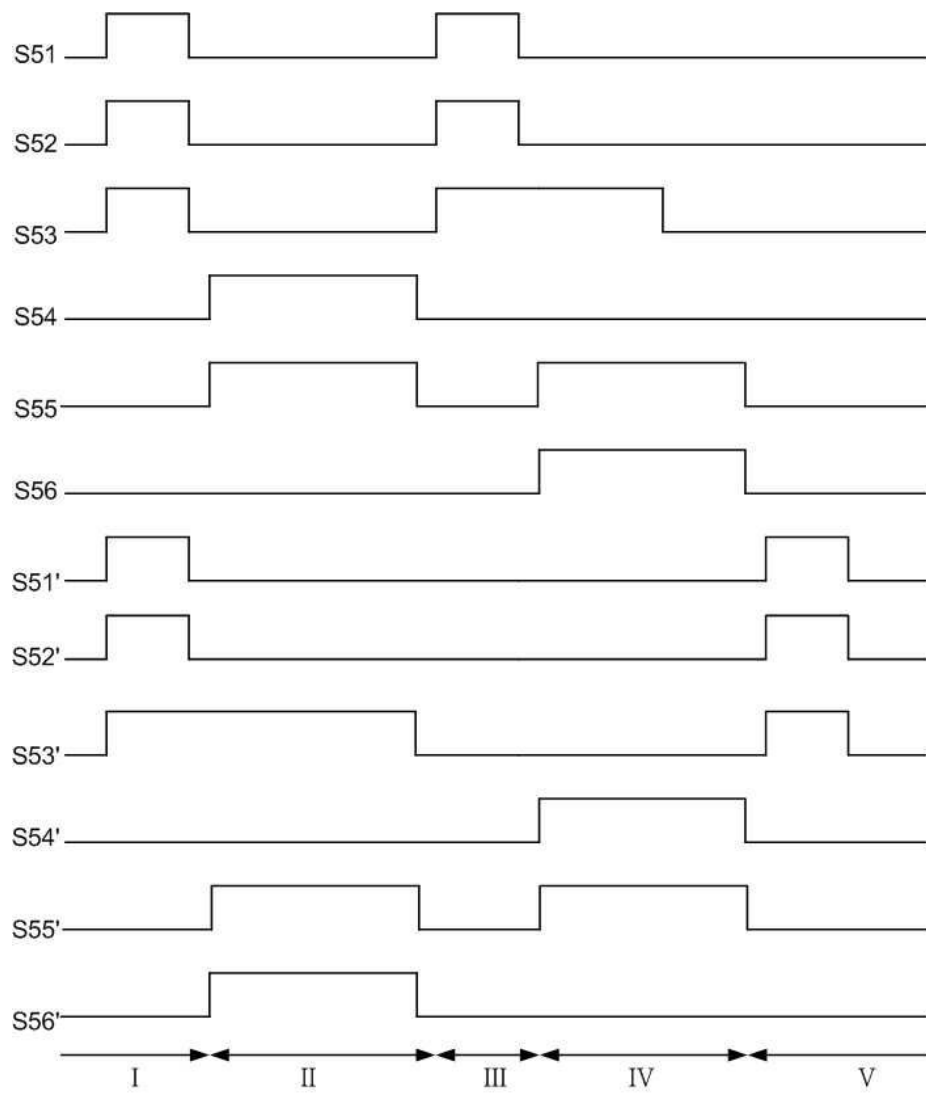
도면4b



도면5a



도면5b



도면6

