

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第4622423号
(P4622423)

(45) 発行日 平成23年2月2日(2011.2.2)

(24) 登録日 平成22年11月12日(2010.11.12)

(51) Int.Cl.
H03K 7/08 (2006.01)

F I
H03K 7/08 E

請求項の数 19 (全 21 頁)

(21) 出願番号	特願2004-283909 (P2004-283909)	(73) 特許権者	390020248
(22) 出願日	平成16年9月29日 (2004. 9. 29)		日本テキサス・インスツルメンツ株式会社
(65) 公開番号	特開2006-101112 (P2006-101112A)		東京都新宿区西新宿六丁目2 4 番 1 号
(43) 公開日	平成18年4月13日 (2006. 4. 13)	(72) 発明者	安田 彰
審査請求日	平成19年9月28日 (2007. 9. 28)		東京都多摩市永山4-4-9-109
		(72) 発明者	木村 隆
			東京都新宿区西新宿六丁目2 4 番 1 号 日
			本テキサス・インスツルメンツ株式会社内
		審査官	宮島 郁美
		最終頁に続く	

(54) 【発明の名称】 パルス幅変調信号発生回路

(57) 【特許請求の範囲】

【請求項 1】

入力信号に応答してパルス幅変調信号を発生するパルス幅変調信号発生回路であって、
第1のクロック信号に応答してPN符号を発生するPN符号発生器と、
第2のクロック信号と上記PN符号との排他的論理和演算を行って演算結果を出力する
論理回路と、

上記論理回路の出力信号に応答して三角波信号又は鋸波信号を発生して基準信号として
出力する基準信号発生器と、

入力信号とフィードバック信号とを加算して加算信号を出力する加算器と、
上記加算信号を入力するフィルタ回路と、
上記フィルタ回路の出力信号と上記基準信号とを比較して比較信号を出力する比較器と
、

上記比較信号を入力して上記フィードバック信号を上記加算器に出力するフィードバッ
ク回路と、

を含む、パルス幅変調信号発生回路。

【請求項 2】

入力信号に応答してパルス幅変調信号を発生するパルス幅変調信号発生回路であって、
第1のクロック信号に応答してPN符号を発生するPN符号発生器と、
第2のクロック信号と上記PN符号との排他的論理和演算を行って演算結果を基準信号
として出力する論理回路と、

入力信号と上記基準信号とフィードバック信号とを加算して加算信号を出力する加算器と、

上記加算信号を入力するフィルタ回路と、

上記フィルタ回路の出力信号と基準値とを比較して比較信号を出力する比較器と、

上記比較信号を入力して上記フィードバック信号を上記加算器に出力するフィードバック回路と、

を含む、パルス幅変調信号発生回路。

【請求項 3】

請求項 1 又は 2 に記載のパルス幅変調信号発生回路であって、

クロック信号を発生するクロック発生器と、

上記クロック信号を分周して上記第 1 のクロック信号を出力する分周器と、

を更に含み、

上記クロック信号が上記第 2 のクロック信号である、パルス幅変調信号発生回路。

【請求項 4】

請求項 1 又は 2 に記載のパルス幅変調信号発生回路であって、

クロック信号を発生するクロック発生器と、

上記クロック信号を分周して上記第 1 のクロック信号を出力する第 1 の分周器と、

上記クロック信号を分周して上記第 2 のクロック信号を出力する第 2 の分周器と、

を更に含む、パルス幅変調信号発生回路。

【請求項 5】

請求項 1 又は 2 に記載のパルス幅変調信号発生回路であって、

クロック信号を発生するクロック発生器と、

信号源から供給される信号に応じて上記クロック信号を周波数変調又は位相変調して出力する変調器と、

上記変調器の出力信号を分周して上記第 1 のクロック信号を出力する分周器と、

を更に含み、

上記第 2 のクロック信号が上記分周器の出力信号である、パルス幅変調信号発生回路。

【請求項 6】

請求項 1 乃至 5 の何れかに記載のパルス幅変調信号発生回路であって、

上記比較信号を入力して出力信号を出力する出力段を更に含み、

上記フィードバック回路が上記出力段の出力信号を入力して上記フィードバック信号を上記加算器に出力する、パルス幅変調信号発生回路。

【請求項 7】

請求項 2 乃至 6 の何れかに記載のパルス幅変調信号発生回路であって、

上記フィルタ回路が積分回路である、パルス幅変調信号発生回路。

【請求項 8】

入力信号に応答してパルス幅変調信号を発生するパルス幅変調信号発生回路であって、

クロック信号を発生するクロック発生器と、

上記クロック信号を分周して第 1 のクロック信号として出力する第 1 の分周器と、

上記クロック信号を分周して第 2 のクロック信号として出力する第 2 の分周器と、

上記第 1 のクロック信号に応答して P N 符号を発生する P N 符号発生器と、

上記 P N 符号の位相をシフトする第 1 の位相シフタと、

上記第 2 のクロック信号の位相をシフトする第 2 の位相シフタと、

上記 P N 符号と上記第 2 のクロック信号との排他的論理和演算を行って演算結果を出力する第 1 の論理回路と、

上記第 1 の位相シフタの出力信号と上記第 2 の位相シフタの出力信号との排他的論理和演算を行って演算結果を出力する第 2 の論理回路と、

上記第 1 の論理回路の出力信号と上記第 2 の論理回路の出力信号との論理和演算を行って演算結果を出力する第 3 の論理回路と、

上記第 3 の論理回路の出力信号に応じて三角波信号又は鋸波信号を発生して基準信号

10

20

30

40

50

として出力する基準信号発生器と、

入力信号とフィードバック信号とを加算して加算信号を出力する加算器と、

上記加算信号を入力するフィルタ回路と、

上記フィルタ回路の出力信号と上記基準信号とを比較して比較信号を出力する比較器と

、
上記比較信号を入力して上記フィードバック信号を上記加算器に出力するフィードバック回路と、

を含む、パルス幅変調信号発生回路。

【請求項 9】

入力信号に応答してパルス幅変調信号を発生するパルス幅変調信号発生回路であって、
クロック信号を発生するクロック発生器と、

上記クロック信号を分周して第 1 のクロック信号として出力する第 1 の分周器と、

上記クロック信号を分周して第 2 のクロック信号として出力する第 2 の分周器と、

上記第 1 のクロック信号に응答して PN 符号を発生する PN 符号発生器と、

上記 PN 符号の位相をシフトする第 1 の位相シフタと、

上記第 2 のクロック信号の位相をシフトする第 2 の位相シフタと、

上記 PN 符号と上記第 2 のクロック信号との排他的論理和演算を行って演算結果を出力する第 1 の論理回路と、

上記第 1 の位相シフタの出力信号と上記第 2 の位相シフタの出力信号との排他的論理和演算を行って演算結果を出力する第 2 の論理回路と、

上記第 1 の論理回路の出力信号と上記第 2 の論理回路の出力信号との論理和演算を行って演算結果を基準信号として出力する第 3 の論理回路と、

入力信号と上記基準信号とフィードバック信号とを加算して加算信号を出力する加算器と、

上記加算信号を入力するフィルタ回路と、

上記フィルタ回路の出力信号と基準値とを比較して比較信号を出力する比較器と、

上記比較信号を入力して上記フィードバック信号を上記加算器に出力するフィードバック回路と、

を含む、パルス幅変調信号発生回路。

【請求項 10】

請求項 9 に記載のパルス幅変調信号発生回路であって、

上記フィルタ回路が積分回路である、パルス幅変調信号発生回路。

【請求項 11】

請求項 8 乃至 10 の何れかに記載のパルス幅変調信号発生回路であって、

上記比較信号を入力して出力信号を出力する出力段を更に含み、

上記フィードバック回路が上記出力段の出力信号を入力して上記フィードバック信号を上記加算器に出力する、パルス幅変調信号発生回路。

【請求項 12】

入力信号に응答してパルス幅変調信号を発生するパルス幅変調信号発生回路であって、

第 1 のクロック信号に응答して PN 符号を発生する PN 符号発生器と、

第 2 のクロック信号と上記 PN 符号との排他的論理和演算を行って演算結果を基準信号として出力する論理回路と、

フィードバック信号に係数を乗算して出力する第 1 の乗算器 A と、

上記基準信号に係数を乗算して出力する第 1 の乗算器 B と、

入力信号に係数を乗算して出力する第 1 の乗算器 C と、

上記第 1 の乗算器 A の出力信号と上記第 1 の乗算器 B の出力信号と上記第 1 の乗算器 C の出力信号とを加算して出力する第 1 の加算器と、

上記第 1 の加算器の出力信号を入力する第 1 のフィルタ回路と、

上記フィードバック信号に係数を乗算して出力する第 2 の乗算器 A と、

上記基準信号に係数を乗算して出力する第 2 の乗算器 B と、

10

20

30

40

50

上記入力信号に係数を乗算して出力する第2の乗算器Cと、
上記第1のフィルタ回路の出力信号と上記第2の乗算器Aの出力信号と上記第2の乗算器Bの出力信号と上記第2の乗算器Cの出力信号とを加算して出力する第2の加算器と、
上記第2の加算器の出力信号を入力する第2のフィルタ回路と、
上記フィードバック信号に係数を乗算して出力する第nの乗算器Aと、
上記基準信号に係数を乗算して出力する第nの乗算器Bと、
上記入力信号に係数を乗算して出力する第nの乗算器Cと、
第n-1のフィルタ回路の出力信号と上記第nの乗算器Aの出力信号と上記第nの乗算器Bの出力信号と上記第nの乗算器Cの出力信号とを加算して出力する第nの加算器と、
上記第nの加算器の出力信号を入力する第nのフィルタ回路と、
上記第nのフィルタ回路の出力信号と基準値とを比較して比較信号を出力する比較器と

10

上記比較信号を入力して上記フィードバック信号を上記第1乃至第nの加算器Aに出力するフィードバック回路と、
を含む、パルス幅変調信号発生回路。

【請求項13】

請求項12に記載のパルス幅変調信号発生回路であって、
上記比較信号を入力して出力信号を出力する出力段を更に含み、
上記フィードバック回路が上記出力段の出力信号を入力して上記フィードバック信号を上記加算器に出力する、パルス幅変調信号発生回路。

20

【請求項14】

入力信号にตอบสนองしてパルス幅変調信号を発生するパルス幅変調信号発生回路であって、
第1のクロック信号にตอบสนองしてPN符号を発声するPN符号発生器と、
第2のクロック信号と上記PN符号との排他的論理和演算を行って演算結果を基準信号として出力する論理回路と、

入力信号と上記基準信号と第1のフィードバック信号とを加算して第1の加算信号を出力する第1の加算器と、

上記入力信号の反転信号と上記基準信号と第2のフィードバック信号又は上記入力信号と上記基準信号の反転信号と第2のフィードバック信号とを加算して第2の加算信号を出力する第2の加算器と、

30

上記第1の加算信号を入力する第1のフィルタ回路と、

上記第2の加算信号を入力する第2のフィルタ回路と、

上記第1のフィルタ回路の出力信号と第1の基準値とを比較して第1の比較信号を出力する第1の比較器と、

上記第2のフィルタ回路の出力信号と第2の基準値とを比較して第2の比較信号を出力する第2の比較器と、

上記第1の比較信号を入力して上記第1のフィードバック信号を上記第1の加算器に出力する第1のフィードバック回路と、

上記第2の比較信号を入力して上記第2のフィードバック信号を上記第2の加算器に出力する第2のフィードバック回路と、

40

を含む、パルス幅変調信号発生回路。

【請求項15】

請求項14に記載のパルス幅変調信号発生回路であって、

上記第1の比較信号を入力して第1の出力信号を出力する第1の出力段と、

上記第2の比較信号を入力して第2の出力信号を出力する第2の出力段と、

を更に含み、

上記第1のフィードバック回路が上記第1の出力信号を入力して上記第1のフィードバック信号を上記第1の加算器に出力し、上記第2のフィードバック回路が上記第2の出力信号を入力して上記第2のフィードバック信号を上記第2の加算器に出力する、

パルス幅変調信号発生回路。

50

【請求項 1 6】

請求項 1 4 又は 1 5 に記載のパルス幅変調信号発生回路であって、
上記第 1 及び第 2 のフィルタ回路が積分回路である、パルス幅変調信号発生回路。

【請求項 1 7】

請求項 1 2 乃至 1 6 の何れかに記載のパルス幅変調信号発生回路であって、
クロック信号を発生するクロック発生器と、
上記クロック信号を分周して上記第 1 のクロック信号を出力する分周器と、
を更に含み、
上記クロック信号が上記第 2 のクロック信号である、パルス幅変調信号発生回路。

【請求項 1 8】

請求項 1 2 乃至 1 6 の何れかに記載のパルス幅変調信号発生回路であって、
クロック信号を発生するクロック発生器と、
上記クロック信号を分周して上記第 1 のクロック信号を出力する第 1 の分周器と、
上記クロック信号を分周して上記第 2 のクロック信号を出力する第 2 の分周器と、
を更に含む、パルス幅変調信号発生回路。

【請求項 1 9】

請求項 1 2 乃至 1 6 の何れかに記載のパルス幅変調信号発生回路であって、
クロック信号を発生するクロック発生器と、
信号源から供給される信号に応じて上記クロック信号を周波数変調又は位相変調して出力する変調器と、
上記変調回路の出力信号を分周して上記第 1 のクロック信号を出力する分周器と、
を更に含み、
上記第 2 のクロック信号が上記変調器の出力信号である、パルス幅変調信号発生回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、スペクトル拡散波形の発生、およびスペクトル拡散波形を用いた信号変換等の信号処理の方法および装置に関するものである。

【背景技術】

【0002】

従来、図 2 1 に示すようなパルス幅変調器（PWM 変調器）（またはこれを用いた D 級増幅器）が知られている。この PWM 変調器は、入力信号源と、この入力信号源からの入力信号と比較するための三角波（または鋸歯状波）をキャリアとして発生する三角波発生器と、入力信号と三角波を比較してパルス幅変調信号（PWM 変調信号）する比較器とで構成されている。三角波発生器には、周波数が周期的に変化する三角波を発生するものや、図 2 2 に示すように周波数が非周期的に変化する三角波（図 2 2（a）は鋸歯状波、図 2 2（b）は三角波を示す）を発生するものが知られている。図 2 3 に示すように、このような三角波と比較する PWM 変調器は、図 2 3（a）に示す入力信号を受けて図 2 3（b）に示すように周期が変化する方形波を発生する。

【0003】

図 2 3（c）と（d）とは、従来の PWM 変調器の出力である PWM 変調信号の周波数スペクトルを示す図であり、対比のため、図 2 3（c）には、周期が固定の三角波を使用した PWM 変調器（従来例 1）のもの、そして図 2 3（d）には、周期が周期的または非周期的に変化する三角波を使用した図 2 1 の PWM 変調器（従来例 2）のものを示している。図示のように、従来例 1 の三角波が固定の周期の場合には、信号のスペクトルがベースバンドに現れ、そして三角波であるキャリアの離散したスペクトル（三角波の基本波成分およびその高調波周波数に大きなピークをもつ）が三角波周波数であるサンプリング周波数 f_s を中心として現れる。すなわち、このような三角波に起因する高調波は、通常、PWM 変調器あるいはこれを使用した D 級増幅器に後置される LC フィルタによって除去されるが、フィルタで除去できなかった高調波成分は、負荷に伝達されることになる。一方

10

20

30

40

50

、図 2 3 (d) に示す周波数スペクトル図では、同様に、信号スペクトルがベースバンドに現れるとともに、キャリアであるノイズが、スペクトル拡散されることによって D C から高い周波数の広い範囲にわたって分散することにより、図 2 3 (c) と比べキャリア・ノイズのピークがかなり低下していることが分かる。これにより、D 級増幅器と負荷を接続する配線から輻射される三角波の高調波成分が、機器の小型化が進むことによって別の回路ブロックに影響を与える、という問題に対処している。

【0004】

しかし、図 2 1 の P W M 変調器においては、キャリア・ノイズがスペクトル拡散により広い範囲にわたって分散するが、図 2 3 (d) から分かるように、信号が存在するベースバンドにも一様に分散している。尚、サンプリング周波数 f_s 近辺には、キャリア・ノイズの周波数スペクトル分布にノッチ（すなわちスペクトル成分が低下した部分）が現れている。

10

【発明の開示】

【発明が解決しようとする課題】

【0005】

したがって、本発明の目的は、周波数スペクトル分布を整形した周波数スペクトル拡散波形を発生する方法および回路を提供することである。

本発明の別の目的は、このような周波数スペクトル拡散波形を使用して信号変換を行う方法および回路を提供することである。

【0006】

20

本発明の別の目的は、上記のような信号変換方法を用いた伝送の方法および装置を提供することである。

本発明の別の目的は、周波数スペクトル拡散波形を使用して信号のノイズシェーピングを行う方法および回路を提供することである。

【0007】

本発明の別の目的は、上記のような周波数スペクトル分布を整形した周波数スペクトル拡散波形を基準波として使用する P W M コントローラを提供することである。

本発明のさらに別の目的は、上記のような P W M コントローラを備えた D 級増幅器を提供することである。

【課題を解決するための手段】

30

【0008】

本発明による、波形発生方法は、スペクトルが拡散した波形を発生するステップと、前記スペクトル拡散波形の周波数スペクトル分布を整形するステップと、を備える。前記周波数スペクトル分布整形ステップは、前記スペクトル拡散波形が、少なくとも 1 つの帯域にスペクトル成分減少部分をもつ周波数スペクトル分布を有するように整形するようにできる。前記スペクトル拡散波形は、周波数が非周期的または周期的に変化するものとしてできる。また、前記スペクトル拡散波形発生ステップは、クロックを発生するステップと、該クロックから生じるクロックを受けて、周波数が非周期的に変化する P N 符号を発生するステップと、を含み、前記周波数スペクトル分布整形ステップは、前記クロックと前記 P N 符号と論理演算して前記スペクトル拡散波形を発生するステップ、を含むようにできる。また、前記スペクトル拡散波形を発生するステップは、さらに、前記クロックを分周して分周クロックを発生するステップ、を含み、前記 P N 符号を発生するステップは、前記分周クロックを、前記のクロックから生じるクロックとして使用するようにすることができる。前記論理演算するステップは、E X - O R 演算を実行するようにできる。

40

【0009】

また、本発明による信号変換方法は、信号を、該信号により基準波をパルス幅変調することによってパルス幅変調信号を発生するステップであって、前記基準波が、周波数が非周期的または周期的に変化し、かつ少なくとも 1 つの帯域にスペクトル成分減少部分をもつ周波数スペクトル分布を有する、前記のステップ、を備える。前記少なくとも 1 つの帯

50

域は、ベースバンドを含むようにできる。また、前記パルス幅変調ステップは、前記基準波を発生するステップを含み、該基準波を発生するステップは、クロックを発生するステップと、該クロックから生じるクロックを受けて、周波数が非周期的に変化するPN符号を発生するステップと、前記クロックと前記PN符号と論理演算して前記基準波を発生するステップと、を含むようにできる。前記基準波を発生するステップは、さらに、前記クロックを分周して分周クロックを発生するステップ、を含み、前記PN符号を発生するステップは、前記分周クロックを、前記のクロックから生じるクロックとして使用するようにできる。前記論理演算するステップは、EX-OR演算を実行するようにできる。

【0010】

本発明による伝送方法は、送信側において、上述の信号変換方法によって信号を変換してパルス幅変調信号を発生するステップと、前記パルス幅変調信号を、伝送路を介して伝送するステップと、受信側において、前記伝送路から受けた前記変調信号を処理するステップと、を備える。前記伝送路は、有線の伝送路とすることができる。前記伝送路は、同一の回路基板上にあるものとすることができる。

【0011】

さらに、本発明による、ノイズシェーピング方法は、上述の信号変換方法を使用して、信号に含まれるノイズの周波数スペクトル分布を整形すること、を特徴とする。前記少なくとも1つの帯域は、ベースバンドを含み、これによって、ベースバンドにおけるノイズ成分を低減するようにできる。

【0012】

また、本発明による波形発生器は、スペクトルが拡散した波形を発生するスペクトル拡散波形発生回路と、前記スペクトル拡散波形の周波数スペクトル分布を整形する周波数スペクトル分布整形回路と、を備える。前記周波数スペクトル分布整形回路は、前記スペクトル拡散波形が、少なくとも1つの帯域にスペクトル成分減少部分をもつ周波数スペクトル分布を有するように整形することができる。前記スペクトル拡散波形は、周波数が非周期的または周期的に変化するものとできる。前記スペクトル拡散波形発生回路は、クロック発生器と、該クロック発生器から生じるクロックを受けて前記PN符号を発生するPN符号発生器と、を備え、前記周波数スペクトル分布整形回路は、前記クロック発生器が発生するクロックと前記PN符号とを受けてそれらの論理演算を行うことにより前記スペクトル分布整形したスペクトル拡散波形を発生する論理回路を備えたものとできる。前記スペクトル拡散波形発生回路は、前記クロック発生器が発生するクロックを分周する分周器を含み、前記PN符号発生器は、前記分周クロックから前記PN符号を発生するようにできる。前記論理回路は、EX-ORゲートとすることができる。さらに、本発明の波形発生器は、前記論理回路が発生する前記スペクトル拡散波形を積分する積分器を備え、これによりアナログ形態の波形を発生するようにできる。

【0013】

本発明による信号変換回路は、信号を、該信号により基準波をパルス幅変調することによってパルス幅変調信号を発生するパルス幅変調器であって、前記基準波が、周波数が非周期的または周期的に変化し、かつ少なくとも1つの帯域にスペクトル成分減少部分をもつ周波数スペクトル分布を有する、前記のパルス幅変調器、を備える。前記少なくとも1つの帯域は、ベースバンドを含むようにできる。前記パルス幅変調器は、基準波発生器を含み、該基準波発生器は、周波数が非周期的に変化するPN符号を発生するPN符号発生器と、前記PN符号の周波数スペクトル分布を整形して前記基準波を発生する周波数スペクトル分布整形回路と、を含むようにできる。

【0014】

本発明による伝送装置は、上述の信号変換装置によって信号を変換してパルス幅変調信号を発生する送信器と、前記パルス幅変調信号を伝送路を介して受ける受信器であって、前記受けたパルス幅変調信号を処理する受信器と、を備える。前記伝送路は、有線の伝送路とすることができる。前記伝送路は、同一の回路基板上にあるものとすることができる。

【0015】

さらに、本発明によるノイズシェーピング回路は、上述の信号変換回路を使用して、信号に含まれるノイズの周波数スペクトル分布を整形すること、を特徴とする。前記少なくとも1つの帯域は、ベースバンドを含み、これによって、ベースバンドにおけるノイズ成分を低減するようにできる。

【0016】

さらにまた、本発明によるPWMコントローラは、入力信号との比較のため、周波数が非周期的または周期的に変化する基準波であって、少なくとも1つの帯域にスペクトル成分減少部分をもつ周波数スペクトル分布を有した前記の基準波を使用すること、を特徴とする。前記少なくとも1つの帯域は、ベースバンドを含むようにできる。前記PWMコントローラは、前記入力信号を受けるための入力端子と、前記基準波を発生する基準波発生器であって、周波数が非周期的または周期的に変化する波形を発生する波形発生回路と、前記波形の周波数スペクトル分布を、少なくとも1つの帯域にスペクトル成分減少部分を有するように整形して基準波を発生する周波数スペクトル分布整形回路と、を備え、前記基準波を、前記入力端子で受けた前記入力信号でPWM変調することにより、前記入力信号のスペクトルが拡散しかつ前記少なくとも1つの帯域にスペクトル成分減少部分を有するPWM変調出力信号を発生するパルス幅変調器と、を備えるようにできる。前記入力信号は、第1と第2の差動の入力信号であり、前記パルス幅変調器は、第1と第2のパルス幅変調器部を備え、前記第1パルス幅変調器部は、前記第1差動入力信号を受け、第1の差動のPWM変調出力信号を発生し、前記第2パルス幅変調器部は、前記第2差動入力信号を受け、第2の差動のPWM変調出力信号を発生し、前記第1と第2の差動PWM変調出力信号が、差動出力信号を構成するようにできる。あるいはまた、前記波形発生回路は、クロック発生器と、該クロック発生器から生ずるクロックを受けて、PN符号を発生するPN符号発生器と、を備え、前記周波数スペクトル分布整形回路は、前記クロック発生器が発生するクロックと前記PN符号とを受けてそれらの論理演算を行うことにより前記基準波を発生する論理回路、を備えるようにできる。前記波形発生回路は、前記クロック発生器が発生するクロックを分周する分周器を含み、前記PN符号発生器が受ける前記クロック発生器からのクロックは、前記分周器が発生するクロックとすることができる。前記論理回路は、EX-ORゲートとすることができる。また、本発明のPWMコントローラは、前記論理回路が発生する前記基準波を積分する積分器を備え、これによりアナログ形態の基準波を発生するようにできる。前記基準波は、周波数が変化する周波数範囲を有するようにできる。前記パルス幅変調器は、入力と出力を有するフィルタと、2つの入力を有する比較器と、を備え、前記フィルタは、前記入力に前記入力信号を受け、前記出力に、前記入力信号をフィルタ処理をした後の前記入力信号を発生し、前記比較器は、前記入力の内の一方に前記フィルタからの前記フィルタ処理された入力信号を受け、他方の入力に、前記基準波を受けるようにできる。前記パルス幅変調器は、フィードバック回路を有し、該フィードバック回路は、入力が前記パルス幅変調器内の第1の点に結合され、出力が前記パルス幅変調器内の第2の点に結合されてフィードバック信号を供給するようにできる。さらに、PWMコントローラは、前記PWM変調信号を受ける出力段を含むようにできる。前記フィードバック回路の前記入力は、前記比較器の出力または前記出力段の出力に結合されたものとできる。前記フィードバック回路は、加算器を有し、該加算器は、2つの入力と1つの出力を有し、該入力の一方が前記入力信号を受け、他方の入力が前記フィードバック信号を受け、前記出力が、前記フィルタの入力に結合されたものとできる。前記パルス幅変調器は、2つの入力と1つの出力を有する加算器と、入力と出力を有するフィルタと、1つの入力を有する比較器と、を備え、前記加算器は、前記入力の一方に前記入力信号を受け、前記入力の他方に前記基準波を受け、前記フィルタは、前記入力が前記加算器の前記出力に結合され、前記比較器は、前記入力が前記フィルタの前記出力に結合され、前記フィルタからの出力をしきい値と比較することにより前記パルス幅変調信号を発生するようにできる。前記パルス幅変調器は、フィードバック回路を有し、該フィードバック回路は、入力が前記パルス幅変調器内の第1の点に結合され、出力が前記パ

10

20

30

40

50

ルス幅変調器内の第2の点に結合されてフィードバック信号を供給するようにできる。さらに、前記PWMコントローラは、前記PWM変調信号を受ける出力段を含むことができる。あるいはまた、前記フィードバック回路の前記入力、前記比較器の出力または前記出力段の出力に結合されたものとできる。前記フィードバック回路は、加算器を有し、該加算器は、前記入力信号と前記基準波に対し前記フィードバック信号を加算するようにできる。前記フィルタは、積分器とすることができる。前記パルス幅変調器の前記加算器および前記フィルタは、複数の加算器／フィルタ段を備え、該加算器／フィルタ段の各々は、入力として、前記入力信号と前記基準波とを受けようようにできる。前記パルス幅変調器は、フィードバック回路を備え、前記フィードバック回路は、入力が前記パルス幅変調器内の第1の点に結合され、出力が各前記加算器／フィルタ段の入力に結合されてフィードバック信号を供給するようにできる。さらに、本発明のPWMコントローラは、前記複数の加算器／フィルタ段の各々に供給する前記入力信号の比率を定める第1の組の係数回路と、前記複数の加算器／フィルタ段の各々に供給する前記基準波の比率を定める第2の組の係数回路と、前記複数の加算器／フィルタ段の各々に供給する前記フィードバック信号の比率を定める第2の組の係数回路と、を備えることができる。

10

【0017】

さらに、本発明によるD級増幅器は、上述のPWMコントローラを備える。

【発明の効果】**【0018】**

本発明によれば、周波数スペクトル分布を整形した周波数スペクトル拡散波形を発生することができる。これにより、ノイズの周波数スペクトル分布を拡散させるとともに、ノイズの周波数スペクトルにおいて、ベースバンドのような希望する帯域にスペクトル成分低下部分またはノッチを形成することができる。これにより、不要な輻射成分を低減するために従来必要であったフィルタ等を不要とすることができ、機器の小型化、低コスト化を実現することが可能となる。また、本発明によれば、このような周波数スペクトル拡散波形を使用したPWM変調またはD級増幅のような信号変換を行うことができる。さらに、本発明によれば、上記のような信号変換方法を用いて伝送を行うことができる。

20

【発明を実施するための最良の形態】**【0019】**

以下、本発明の種々の実施形態について、図面を参照して詳細に説明する。

30

図1は、本発明の1実施形態による波形発生器Xを示している。この波形発生器Xは、スペクトル拡散波形発生回路1と、周波数スペクトル分布整形回路2とを備えている。スペクトル拡散波形発生回路1は、周波数スペクトルが拡散した波形を発生する回路であり、これは、周波数が、例えば一定の周波数範囲内で、非周期的または周期的に変化する波形を発生する。周波数スペクトル拡散波形は、実質上、広い範囲にわたって分布した周波数スペクトル成分を有している。これにより、特定の周波数または周波数帯域に周波数スペクトル成分が集中するのを回避することができる。周波数が非周期的に変化する波形を発生する回路の例としては、PN符号発生器がある（周波数が周期的に変化する波形を発生する回路の例としては、マルチバイブレータ等の発振器回路がある）。この発生されたスペクトル拡散波形を受ける周波数スペクトル分布整形回路2は、スペクトル拡散波形の周波数スペクトル成分の分布を整形するよう動作する。例えば、スペクトル拡散波形の周波数スペクトル分布を整形することによって、少なくとも1つの帯域にスペクトル成分減少部分またはノッチをもつようにすることができる。このスペクトル成分減少部分またはノッチを、信号が存在する帯域に形成した場合には、その帯域における信号への周波数スペクトル拡散波形の影響を低減または実質上除去することができる。例えば、図23(d)に示すように、信号帯域がベースバンドの場合、このベースバンドにおけるノイズ成分を低減させることができる。また、信号帯域がベースバンド以外の周波数帯域の場合、この周波数帯域に、他の信号が存在する場合、このような他の信号への影響を低減または実質上除去することができる。通常、一定周期の方形波の場合、その周期 T_c で決まる周波数 $1/T_c$ にその大きなスペクトル成分を有し、 $1/T_c$ の整数倍にも大きな成分を持つが、この大

40

50

きなスペクトル成分が、AM放送をはじめ、各種無線通信システムの搬送波周波数や中間周波数と一致もしくは隣接した場合には、これらのシステムに大きな影響を与え好ましくない。本発明によれば、このような影響を低減または実質上除去することができる。

【0020】

次に、図2を参照して、本発明の1実施形態による信号変換回路Yを説明する。この信号変換回路Yは、図1の波形発生器Xを利用したものである。図示のように、信号変換回路Yは、基準波発生器3と、パルス幅変調器（PWM変調器）4と、入力信号を受ける入力端子5と、基準波発生器3からの基準波を受ける入力端子6とを備えている。パルス幅変調器4は、入力端子5に受けた入力信号で、入力端子6に受けた基準波をパルス幅変調することにより、出力端子7にパルス幅変調信号出力を発生する。詳細には、基準波発生器3は、図1の波形発生器Xと同じものであって、スペクトル拡散波形発生回路1と周波数スペクトル分布整形回路2とを備えており、したがって発生器3が発生する基準波は、スペクトル拡散波形でしかもその周波数スペクトル分布が調整されたものである。このような基準波を入力信号との比較信号として使用することにより、PWM変調器4が発生するPWM変調信号出力は、ベースバンドに信号のスペクトル成分を含み、しかも、基準波の周波数スペクトルが、広い範囲にわたって分散するとともに、ベースバンドにおいてノッチを有する。これにより、周波数スペクトル拡散と、ベースバンドにおけるノイズ低減の双方を同時に実現することができる。

10

【0021】

図2のこの信号変換回路Yにおいては、上記のように、ベースバンドにおけるノイズ低減も生じさせるため、本発明による周波数スペクトル分布整形は、ノイズシェーピングとしての機能も備えている。したがって、図2の信号変換回路Yは、ノイズシェーピング回路としても使用することができる。

20

【0022】

次に、図3を参照して、本発明の1実施形態の伝送装置Zを説明する。この伝送装置Zは、図示のように、送信器8と、受信器9とを備えており、これらは、互いに伝送路で結合されている。送信器8は、内部に信号変換回路80を備え、これは、図2に示したのと同じ回路構造のものであり、送信すべき信号をパルス幅変調することによってPWM変調信号に変換する。このような信号変換された信号を伝送路を介して受ける受信器9は、PWM変調信号を復調して希望する信号処理を行う信号処理回路90を備えている。本発明のこの伝送装置Zによれば、伝送路で伝送するPWM変調信号は、上記のように、周波数スペクトルが拡散しているため、周囲の回路に与える影響を低減することができる。しかも、PWM変調信号は、周波数スペクトル分布を整形できるため、選択した帯域における周波数スペクトル成分をさらに低減したものとすることができ、これにより、周囲の回路が特に影響を受ける帯域におけるノイズ・レベルをさらに低減することができる。この伝送装置は、例えば、ICチップ、基板、ボードのような同一の回路基板内において実施することにより、近接した回路への影響を最小限にすることができる。

30

【0023】

次に、図4を参照して、図2の基準波発生器3の1実施形態の基準波発生器Aについて説明する。尚、図2の要素と対応する要素には、同じ参照番号に“A”を付してある。図示のように、基準波発生器Aは、PN符号発生器1Aと、スペクトル分布整形回路2Aとしての変換器20Aおよび信号源22Aとを備えている。さらに、必要に応じて、基準波発生器Aは、積分器24Aを備えることもできる。詳細には、PN符号発生器1Aは、周知の回路構成のものであって、周期が擬似的にランダムに変化する方形波であるPN符号を発生する。このPN符号は、周波数スペクトルが拡散していて白色である。一方、信号源22Aは、このPN符号の周波数スペクトルを整形するのに使用する信号を発生する。これらPN符号と信号源22Aの信号を2つの入力にそれぞれ受ける変換器20Aは、変換の結果を出力に発生する。この出力は方形波である。次の積分器24Aは、方形波を積分することによって三角波または鋸歯状波に変換する回路であり、これは、PWM変調器が基準波として方形波ではなく三角波または鋸歯状波を使用する場合に設けることができ

40

50

る。

【0024】

次に、図5を参照して、図4の基準波発生器をさらに具体化した1実施形態の基準波発生器Bについて説明する。尚、図4の要素と対応する要素には、同じ参照番号に“B”を付してある。図示のように、基準波発生器Bは、PN符号発生器1Bとしてクロック発生器10BとPN符号発生器12Bとを備え、そしてスペクトル分布整形回路2Bとして排他的論理和（EX-OR）ゲート20Bを備えている。詳細には、クロック発生器10Bは、PN符号の基準周期を定めるクロックを発生する回路である。PN符号発生器12Bは、このクロックを受け、このクロック周期の整数倍の周期の方形波をランダムに発生することによりPN符号を形成する。PN符号は、ランダム信号であって、そのスペクトルは、周波数によらずほぼ一定の値をとる白色雑音となり、したがって高周波成分は白色雑音となり、その周波数あたりの電力は低くなる。これにより、ラジオなどRF信号を用いるシステムに対する影響を最小限度に抑えることができる。EX-ORゲート20Bは、このPN符号を一方の入力に受け、他方の入力にクロック発生器10Bからのクロックを受け、そしてこれらの排他的論理和演算を行った結果を出力する。ここで、クロック発生器10Bは、スペクトル分布整形回路2Bの一部としても機能している。

10

【0025】

図6は、図5の基準波発生器Bを変形した1実施形態の基準波発生器Cであり、図5の要素と対応する要素には同じ番号に“C”を付している。図6の基準波発生器Cは、図5のものと同一ように、クロック発生器10CとPN符号発生器12CとEX-ORゲート20Cとを備えているが、異なっている点は、分周器14C（分周比M1）をクロック発生器10CとPN符号発生器12Cとの間に接続している点である。分周器14Cは、クロック発生器からのクロックをM1分の1に分周してそしてその結果をPN符号発生器12Cに供給する。この分周は、PN符号の基準周期を大きく、したがって基準周波数を低くするように機能する。したがって、EX-ORゲート20Cは、図5のものと比べ、PN符号の基準周期よりも短い周期のクロック（したがって、高い周波数のクロック）を受けることになる。分周器14Cは、基準波のスペクトルを、周波数軸方向に圧縮する機能を有し、分周比M1が高くなるにつれ、周波数スペクトル分布が低周波数側へと圧縮される。本発明のこの実施形態でも、直流付近および低周波領域にノッチを持った特性が実現でき、直流付近でのノイズ・レベルをさらに低減することができる。このため、この基準波発生器を用いたPWM変調器で構成されるD級増幅器においては、その入力信号周波数成分に対しては、雑音を付加することなく、高いSNRを維持することが可能となる一方、高周波成分は白色雑音となり、その周波数あたりの電力は低くなる。このため、ラジオなどRF信号を用いるシステムに対する影響を最小限度に抑えることが可能となる。

20

30

【0026】

次に、図7および図8を参照して、図5および図6の基準波発生器BおよびCの動作について説明する。図7(a)は、PN符号発生器12BまたはPN符号発生器12Cが発生するPN符号を示しており、図7(b)は、クロック発生器10Bまたはクロック発生器10Cが発生するクロックを示しており、そして図7(c)は、PN符号とクロックの排他的論理和結果の基準波を示している。排他的論理和演算は、PN符号の周期をクロックの周期で細分化するように機能し、これによって、PN符号の周波数スペクトル分布を、クロック周波数だけ、周波数軸上でシフトさせるように作用する。

40

【0027】

図8は、上記のようにして発生した基準波を使用してPWM変調した場合のPWM変調信号出力の周波数スペクトルを示している。すなわち、図8(a)は、図7(c)に示したEX-ORゲートが発生する基準波を示し、図8(b)は、入力信号（図では正弦波）を示し、そして図8(c)は、入力信号を基準波によるPWM変調信号出力の周波数スペクトルを示している。図8(c)から分かるように、基準波であるキャリアの周波数スペクトル分布は、高周波数側にシフトしている。そのシフト量は、図23(c)と比較すれば分かるように、クロックの周波数に相当する周波数 f_s である。このシフトの結果、直

50

流付近にノッチが位置するようになっており、ベースバンドにおけるノイズ成分が低減している。これにより、本発明のPWM変調を用いるD級増幅器においては、その入力信号周波数成分に対しては雑音を実質上付加することがなく、高いSNRを維持することが可能となる一方で、高周波成分は白色雑音となり、その周波数あたりの電力は低くなる。このため、ラジオなどRF信号を用いるシステムに対する影響を最小限度に抑えることが可能となる。

【0028】

次に、図9を参照して、別の実施形態の基準波発生器Dについて説明する。尚、図6の要素と対応する要素には同じ番号に“D”を付してある。この基準波発生器Dが図6の基準波発生器と異なっている点は、周波数スペクトル分布整形回路2Cの一部として、クロック発生器10Dの出力とEX-ORゲート20Dの一方の入力との間に分周器22Dを更に設けた点である。その他の点、すなわち、クロック発生器10Dと分周器14DとPN符号発生器12Dとを備えている点は、同じである。詳細には、分周器22Dは、クロック発生器10DからのクロックをM2分の1に分周してその分周出力をEX-ORゲート20Dの入力に供給する。この分周器22Dは、基準波の周波数スペクトル分布を周波数軸上でスライドさせるように機能する。この実施形態では、分周比M1およびM2の設定により、PN符号発生器のクロック周波数(基準周期を構成)と出力される基準波の周波数を任意の比に設定することができる。この比を変化させることにより、基準波におけるノッチの位置を制御することができる。

【0029】

ここで、図9Aの基準波の周波数スペクトル図を参照して、図9の回路の動作について説明する。図9Aの(a)には、分周比M1=1, M2=1の場合、すなわち図5の基準波発生器Bと等価の場合の周波数スペクトル分布を示している(これは、図8(c)の示したものと同一である)。この状態で、次に分周比M1=2にしたとき、図9Aの(b)に示すように、周波数スペクトル分布が、上述のように周波数軸方向で1/2に圧縮されていることが分かる。この状態で、次に分周比M2=2にしたとき、図9Aの(c)に示すように、周波数スペクトル分布が周波数軸上でfsだけシフトする。このように、図9の実施形態では、ノッチの位置をより細かく決定することができる。

【0030】

次に、図10を参照して、さらに別の実施形態の基準波発生器Eについて説明する。尚、図9の要素と対応する要素には同じ番号に“E”を付してある。この基準波発生器Eが図9のものとは異なっているのは、2つの位相シフタ16Eおよび26Eと、別のEX-ORゲート24EとORゲート28Eとを追加している点であり、その他の点、すなわちクロック発生器10E、分周器14E、PN符号発生器12E、分周器22EおよびEX-ORゲート20Eを備えている点は同じである。詳細には、この実施形態では、位相シフタ16Eおよび26Eは、PN符号発生器の出力と分周器22Eの出力のそれぞれを位相シフトさせ、その結果の出力間の排他的論理和をEX-ORゲート24Eでとり、そしてこの排他的論理和出力をEX-ORゲート20Eの排他的論理和出力とOR演算して基準波を形成する。すなわち、位相シフトにより、位相が回転した信号を作り、この信号を利用して、周波数変換の際に発生する負方向(例えば $f_1 - f_2$)もしくは正方向(例えば $f_1 + f_2$)への周波数変換による成分をキャンセルすることができる。周知のように、例えば f_1 と f_2 の周波数の信号を乗算すると、 $f_1 + f_2$ と $f_1 - f_2$ の二つの周波数の信号が生じ、そして通常の平衡変調器では、90度位相をシフトさせた信号を用いて $f_1 + f_2$ もしくは $f_1 - f_2$ のいずれか一方を取り出すことができる。本実施形態においては、位相シフタ16Eおよび26EとEX-ORゲート24Eを用いて、片方のみ($f_1 - f_2$)または($f_1 + f_2$)の成分を取り出してOR演算に使用することにより、雑音成分をより一層低減することができる。したがって、この実施形態では、分周比M1およびM2により設定したノッチにおけるノイズをさらに低減することができる。

【0031】

次に、図11を参照して、さらに別の実施形態の基準波発生器Fについて説明する。尚

、図6の要素と対応する要素には同じ番号に“F”を付してある。この基準波発生器Fが図6のものと異なっているのは、変調器16Fと信号源18Fを追加して点である。その他の点、すなわち、クロック発生器10F、分周器14F、PN符号発生器12FおよびEX-ORゲート20Fを備えた点は同じである。詳細には、変調器16Fは、信号源18Fからの信号によりクロック発生器10Fからのクロックを周波数変調または位相変調を行う(周波数変調または位相変調は周波数成分を分散させる作用をもつ)。これにより、分周器したがってPN符号発生器へ入力されるクロックの周波数が変動する。このような構成とすることにより、スペクトル拡散の度合いがさらに高まり、これによって、ノイズのピーク・レベルをさらに低減することができる。

【0032】

10

図5、図6、及び図9～図11の基準波発生器では、方形波を出力として発生するが、三角波にする必要がある場合には、図4に示したように、積分器をさらに備えるようにすることができる。但し、積分器のみの使用では、三角波の振幅は、方形波の周期に依存して変化するものとなる。

【0033】

次に、図12を参照して、一定の振幅の三角波の形態の基準波を発生する1実施形態の基準波発生器Gについて説明する。尚、図4および図5の要素と対応する要素には“G”を付してある。図示のように、基準波発生器Gは、図5、図6、図9、図10、図11に示した各基準波発生器からの方形波の基準波を受ける三角波発生器24Gとゲイン・コントローラ26Gを備えている。ゲイン・コントローラ26Gは、受けた方形波の周期に依

20

存したゲインを発生する。このゲインを受ける三角波発生器24Gは、内部に積分器を備え、そしてコントローラ26Gからのゲインに応じて方形波を積分することにより、一定の振幅の三角波を発生する。

【0034】

図13(a)は、三角波発生器24Gが受ける方形波の基準波の波形図であり、そして図13(b)は、この方形波から発生する一定の振幅の三角波を示している。このように、図12の基準波発生器Gが発生する一定の振幅の三角波は、PWM変調のための三角波として使用するのに適している。

【0035】

次に、図14を参照して、図2の信号変換回路をより具体化した1実施形態のPWMコントローラHについて説明する。尚、図14においては、図2と対応する要素には、同じ番号に記号“H”を付してある。PWMコントローラHは、スピーカ、モータ等の任意の負荷を駆動するため、入力信号をパルス幅変調された形態の信号に変換するものである。図示のように、このPWMコントローラHは、入力信号を受ける入力端子5Hと、前述のように発生された基準波を受ける入力端子6Hと、加算器40Hと、フィルタ(H(s))42Hと、2入力をもつ比較器44Hと、パルス幅変調信号出力を発生する出力端子7Hと、フィードバック回路(G(s))46Hを備えている。詳細には、入力端子5Hに接続した入力をもつ加算器40Hは、他方の入力がフィードバック回路46Hの出力に結合され、そして出力に、入力信号とフィードバック信号の加算結果を発生する。この加算器出力を受けるフィルタ42Hは、適当なフィルタ処理(伝達関数はH(s))を施した後の信号を出力に発生する。フィルタ出力を非反転入力に受ける比較器44Hは、反転入力に入力端子6Hで受けた基準波を受け、そしてフィルタ出力を基準波と比較することによりパルス幅変調した信号を出力端子7Hに発生する。この出力端子7Hのパルス幅変調信号は、さらにフィードバック回路46Hの入力に結合されて、フィードバック信号を出力に発生する(伝達関数はG(s))。尚、入力端子6Hに受ける基準波は、三角波や鋸歯状波であることが好ましい。このような構成のPWMコントローラHにおいては、入力信号を、周波数スペクトルが拡散ししかもノイズ成分の周波数スペクトルがベースバンドにノッチをもつ基準波でPWM変調するため、その結果のパルス幅変調信号も、図8(c)に示したように、ノイズ成分の周波数スペクトルが拡散し、またベースバンドにおけるノイズ成分が少なくなっている。このようなPWM変調信号を使用することにより、周囲

30

40

50

の回路やシステムへの影響を低減ないしは除去すると共に、信号帯域内のノイズを低減することができる。また、本実施形態においては、フィルタ42Hに十分な利得をもたせることにより、出力における歪みなどによるPWM変調信号出力の誤差をフィードバックによって抑圧することができる。

【0036】

次に、図15を参照して、別の実施形態のPWMコントローラIについて説明する。尚、図15においては、図2または図14と対応する要素には、同じ番号に記号“I”を付してある。図示のPWMコントローラIが図14のものと異なっている点は、出力段48Iをさらに設けている点である。その他の点、すなわち、入力信号を受ける入力端子5Iと、基準波を受ける入力端子6Iと、加算器40Iと、フィルタ($H(s)$)42Iと、2入力をもつ比較器44Iと、パルス幅変調信号出力を発生する出力端子7Iと、フィードバック回路($G(s)$)46Iを備えている点は、同じである。この実施形態においては、フィードバック回路46Iの入力が比較器44Iではなく出力段46Iの出力に結合することにより、出力段における歪み等によるPWM変調信号の誤差を抑圧することができる。その他の動作および利点は、図14の実施形態と同様である。

【0037】

次に、図16を参照して、別の実施形態のPWMコントローラJについて説明する。尚、図16においては、図2または図14と対応する要素には、同じ番号に記号“J”を付してある。図示のPWMコントローラJが、図14のものと異なっている点は、入力信号を基準波と直接比較するのではなく、入力信号および基準波と、フィードバック信号を合成しフィルタ処理した後、その信号の符号を判定してPWM変調信号に変換する点である。このため、フィルタ出力を単にしきい値（例えばゼロの値）と比較する比較器44Jに変更し、これに伴い入力端子6Jを加算器40Jの入力に結合して基準値を入力信号およびフィードバック信号と加算するようにしている。その他の点、すなわち、入力信号を受ける入力端子5Jと、基準波を受ける入力端子6Jと、フィルタ($H(s)$)42Jと、パルス幅変調信号出力を発生する出力端子7Jと、フィードバック経路46Jを備えている点は、同じである。尚、フィードバック経路46Jは、単に結線としたが、図14に示したような回路とすることもできる。図16に示したこの実施形態においては、図14および図15の実施形態におけるような三角波形の基準波が不要となり、方形波形の基準波を入力端子6Jに直接供給することができる。このため、図5および図6に示したようなデジタル回路の基準波発生器を使用することができるため、機器の小型化、低コスト化に貢献することが可能となる。

【0038】

次に、図17を参照して、さらに別の実施形態のPWMコントローラKについて説明する。尚、図17においては、図2または図16と対応する要素には、同じ番号に記号“K”を付してある。図示のPWMコントローラKが、図16のものと異なっている点は、フィルタ42Jを積分器42Kで構成した点のみである。その他の点、すなわち、入力信号を受ける入力端子5Kと、基準波を受ける入力端子6Kと、加算器40Kと、比較器44K、パルス幅変調信号出力を発生する出力端子7Kと、フィードバック経路46Kを備えている点は、同じである。この実施形態においては、フィルタを構成する積分器は、演算増幅器等で容易に実現でき、しかも大きな直流利得を得ることができる。このように積分器を使用すれば、フィードバック・ループのループ・ゲインを大きくすることができ、これによりPWM変調信号出力をより精度の高いものとすることができる。尚、方形波の基準波は、積分器により三角波に変換されるため、比較器に三角波を入力したのと等価の動作となる。

【0039】

次に、図18を参照して、さらに別の実施形態のPWMコントローラLについて説明する。尚、図18においては、図2または図16と対応する要素には、同じ番号に記号“L”を付してある。図示のPWMコントローラLが、図16のものと異なっている点は、フィルタ42Jを多段にしたこと、すなわち、多段のフィルタ42L-1～nを設け、これ

に伴い、各フィルタ段へ供給する入力に係数を乗算する係数回路群 ($a_1 \sim a_n$, $b_1 \sim b_n$, $c_1 \sim c_n$) の複数の組 $41L-1 \sim 3$ を設け、また、多数の加算器 $40L-1 \sim n$ を設けた点である。その他の点、すなわち、入力信号を受ける入力端子 $5L$ と、基準波を受ける入力端子 $6L$ と、比較器 $44L$ 、パルス幅変調信号出力を発生する出力端子 $7L$ と、フィードバック経路 $46L$ を備えている点は、同じである。詳細には、多段のフィルタ $42L-1 \sim n$ の各々は、伝達関数 $H_1(s) \sim H_n(s)$ を有している。また、各フィルタ段の入力に結合した加算器には、各組の係数回路群 $41L-1 \sim 3$ に含まれるこの加算器に対応する係数回路 (a_i , b_i , c_i) が、フィードバック信号に a_i ($i=1 \sim n$) の係数を乗算して供給し、基準波に b_i ($i=1 \sim n$) の係数を乗算して供給し、そして入力信号に c_i ($i=1 \sim n$) の係数を乗算して供給する。この本実施形態の PWM 10
Mコントローラにおいては、フィルタを多段構成にすることにより、ループ・ゲインを図16および図17の実施形態と比べ大きくすることができ、これにより、信号帯域内のノイズや歪みを低減することができる。この結果、高精度のD級増幅器をこのPWMコントローラを使用して構成することができる。尚、本実施形態では、複数のフィルタを縦続接続しているため、1段の場合と比べ位相特性が劣化して、ループの安定性が低くなるという問題がある。しかし、本実施形態では、係数回路 ($a_1 \sim a_n$) によりフィードバック・ループの安定性を改善するようにフィードバック・ループの極を任意に設定できるため、安定なD級増幅器を実現することができる。

【0040】

今度は、図19を参照して、図14の実施形態をより具体化した差動構成のPWMコントローラMについて説明する。尚、図19においては、図2と対応する要素には、同じ番号に記号“M”を付してある。図示のPWMコントローラMは、図2のものと異なり、1対のPWM変調器 $4Mp$ および $4Mn$ を差動構成で設けている。したがって、入力信号を1対のPWM変調器 $4Mp$ および $4Mn$ に対し互いに逆相で供給するため、入力端子 $5M$ は、正側のPWM変調器 $4Mp$ の非反転入力にそのまま結合されると共に、負側のPWM変調器 $4Mn$ の非反転入力にはインバータ $50M$ を介して結合している。また、基準波は、1対のPWM変調器 $4Mp$ および $4Mn$ に対し同相で供給するため、入力端子 $6M$ は、PWM変調器 $4Mp$ および $4Mn$ の双方の反転入力に対し同じように直接接続している。1対のPWM変調器 $4Mp$ および $4Mn$ は、各出力にPWM変調差動出力を発生する。この実施形態においては、正側の出力端子 $7Mp$ と負側の出力端子 $7Mn$ との差動出力間には、逆相で供給した信号成分が差信号として現れるが、同相で供給した基準波の成分は、実質上キャンセルされて現れない。したがって、本実施形態のPWMコントローラでは、入力信号成分以外の成分、すなわちスペクトル拡散によるノイズを大幅に低減することができ、これにより高精度の例えばD級増幅器を構成することができる。 20
30

【0041】

次に、図20を参照して、図19の実施形態をより具体化した1実施形態のPWMコントローラNについて説明する。尚、図20においては、図19と対応する要素には、同じ番号に記号“N”を付してある。図示のPWMコントローラNは、図16のPWMコントローラJを図19の実施形態にしたがって差動構成にしたものに相当している。詳細には、正側のPWM変調器 $4Mp$ に相当する回路として、入力端子 $5N$ からの入力信号と入力端子 $6N$ からの基準波とフィードバック信号とを受ける加算器 $40Np$ と、フィルタ ($H(s)$) $42Np$ と、比較器 $44Np$ 、パルス幅変調信号差動出力を発生する出力端子 $7Np$ と、フィードバック回路 $46Np$ を備えている。同様に、負側のPWM変調器 $4Mn$ に相当する回路として、入力端子 $5N$ からの入力信号と入力端子 $6N$ からの基準波とフィードバック信号とを受ける加算器 $40Nn$ と、フィルタ ($H(s)$) $42Nn$ と、比較器 $44Nn$ 、パルス幅変調信号差動出力を発生する出力端子 $7Nn$ と、フィードバック回路 $46Nn$ を備えている。尚、負側の加算器 $40Nn$ には、入力信号は、インバータ $50N$ を介して供給される。この実施形態のPWMコントローラNにおいては、図16の実施形態と同様に、フィルタに十分な利得を与えることによって、出力における歪み等のPWM変調信号の誤差をフィードバックによって抑圧することができる。尚、図20のコントロ 40
50

ーラの正側および負側のPWM変調器は、図17、図18に示したような回路構成に変更することもできる。

【0042】

当業者には理解されるように、上述の種々の実施形態のPWMコントローラは、D級増幅器以外に、例えばDC-DCコンバータ、AC-ACコンバータ、モータ・ドライバ等に使用することができる。

【図面の簡単な説明】

【0043】

【図1】図1は、本発明の1実施形態による波形発生器を示すブロック図。

【図2】図2は、本発明の1実施形態による信号変換回路を示すブロック図。

10

【図3】図3は、本発明の1実施形態の伝送装置を示すブロック図。

【図4】図4は、図2の基準波発生器をより具体化した1実施形態の基準波発生器を示すブロック図。

【図5】図5は、図4の基準波発生器をさらに具体化した1実施形態の基準波発生器を示すブロック図。

【図6】図6は、図5の基準波発生器を変形した1実施形態の基準波発生器を示すブロック図。

【図7】図7は、図5および図6の基準波発生器の動作を説明するための波形図。

【図8】図8は、図5および図6の基準波発生器の動作を説明するための波形図および周波数スペクトル図。

20

【図9】図9は、別の実施形態の基準波発生器Dを示すブロック図。

【図9A】図9Aは、図9の基準波発生器の動作を説明するための周波数スペクトル図。

【図10】図10は、さらに別の実施形態の基準波発生器を示すブロック図。

【図11】図11は、さらに別の実施形態の基準波発生器を示すブロック図。

【図12】図12は、一定の振幅の三角波の形態の基準波を発生する1実施形態の基準波発生器を示すブロック図。

【図13】図13は、図12の基準波発生器の動作を説明するための波形図。

【図14】図14は、図2の信号変換回路をより具体化した1実施形態のPWMコントローラを示す回路図。

【図15】図15は、別の実施形態のPWMコントローラを示す回路図。

30

【図16】図16は、別の実施形態のPWMコントローラを示す回路図。

【図17】図17は、別の実施形態のPWMコントローラを示す回路図。

【図18】図18は、別の実施形態のPWMコントローラを示す回路図。

【図19】図19は、図14の実施形態をより具体化した差動構成のPWMコントローラを示す回路図。

【図20】図20は、図19の実施形態をより具体化した1実施形態のPWMコントローラを示す回路図。

【図21】図21は、従来のパルス幅変調器を示す回路図。

【図22】図22は、従来のパルス幅変調器において使用される三角波を示す波形図。

【図23】図23は、従来のパルス幅変調器についての波形と、周波数が固定の三角波を使用した従来のPWM変調器での周波数スペクトルと、周波数が変化する三角波を使用した従来のPWM変調器での周波数スペクトルを示す図。

40

【符号の説明】

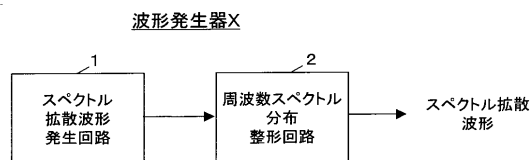
【0044】

- 1 スペクトル拡散波形発生回路
- 2 周波数スペクトル分布整形回路
- 3 基準波発生器
- 4 パルス幅変調器
- 5 入力信号の入力端子
- 6 基準波の入力端子

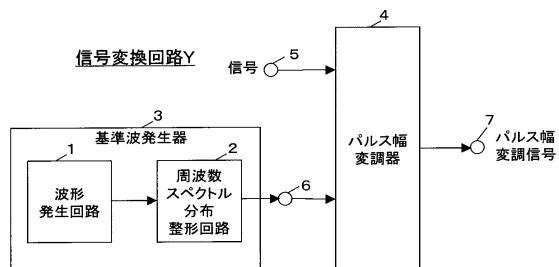
50

- 7 出力端子
- 8 送信器
- 9 受信器

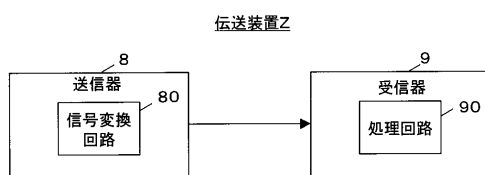
【図 1】



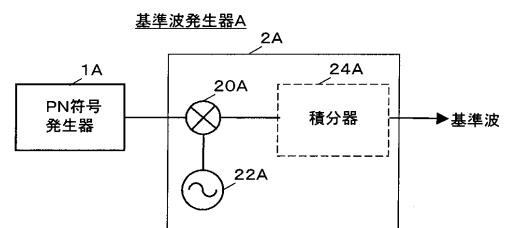
【図 2】



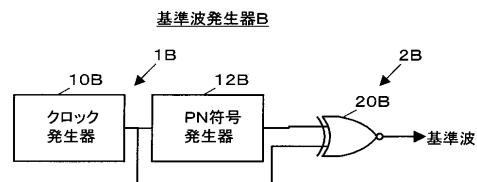
【図 3】



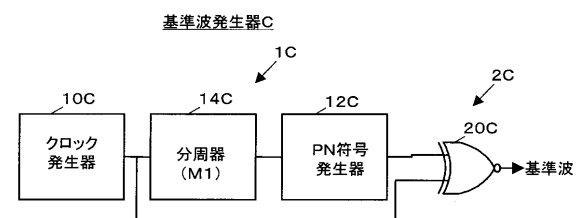
【図 4】



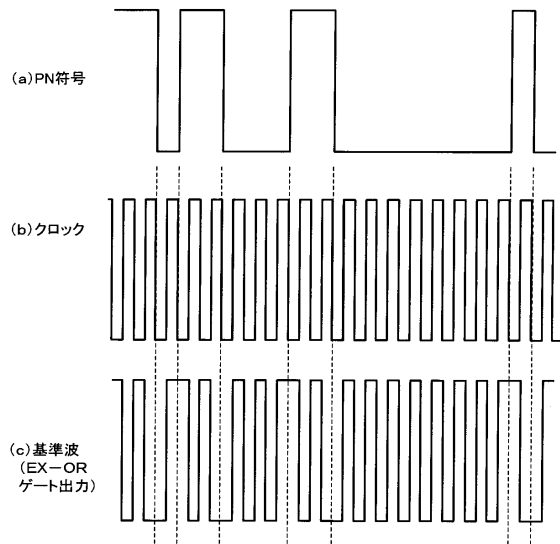
【図 5】



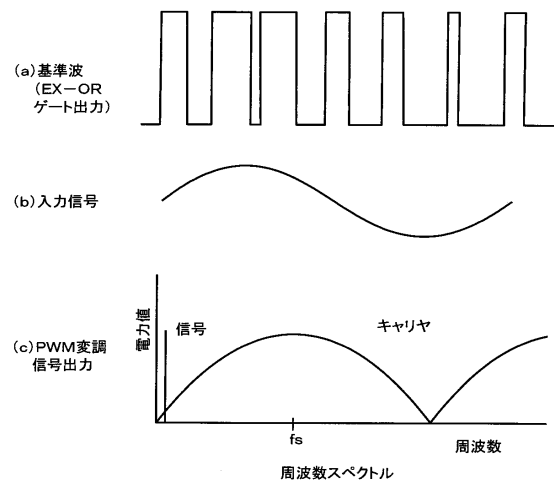
【図 6】



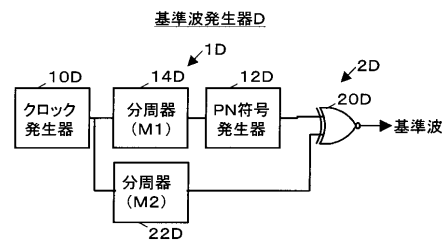
【図 7】



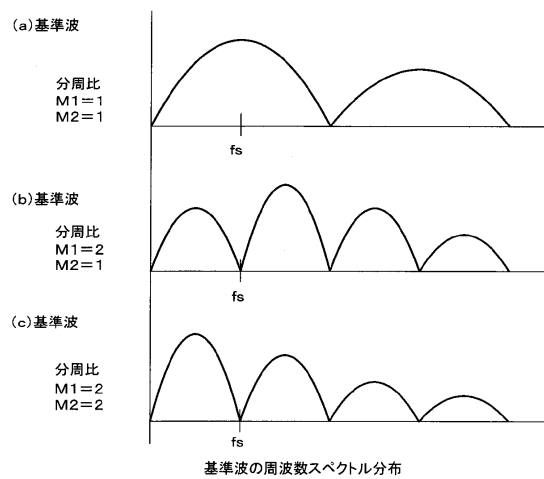
【図 8】



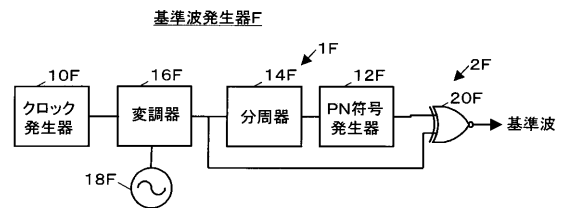
【図 9】



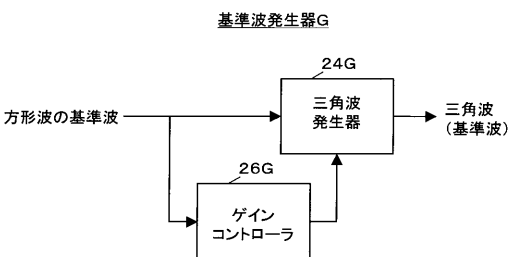
【図 9 A】



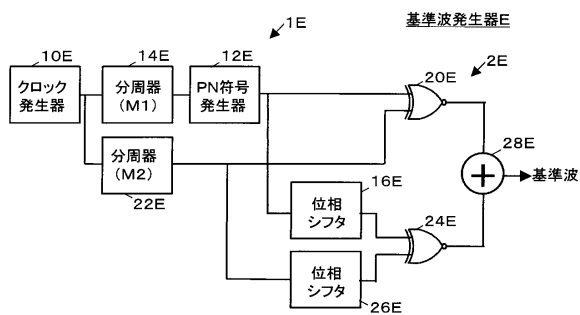
【図 1 1】



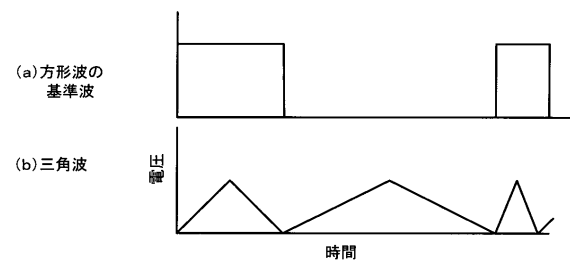
【図 1 2】



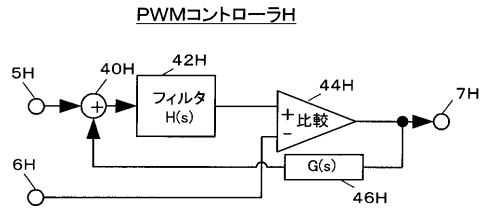
【図 1 0】



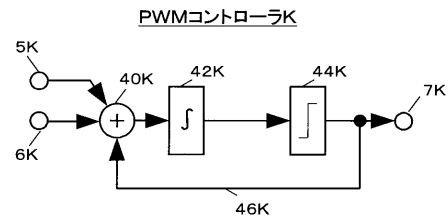
【図 1 3】



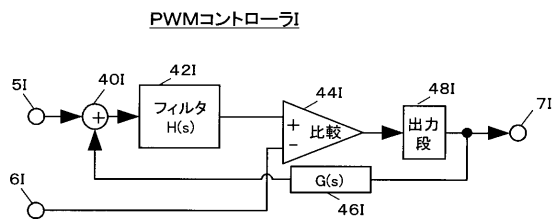
【図 14】



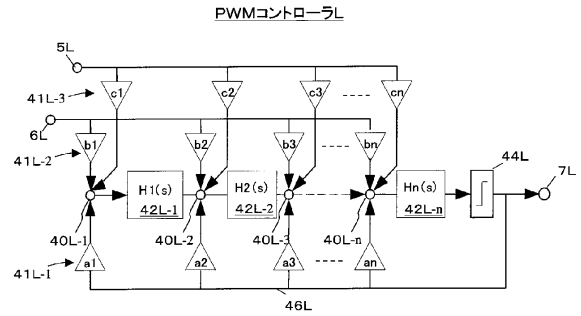
【図 17】



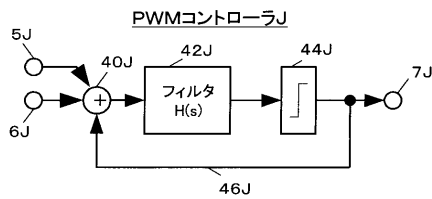
【図 15】



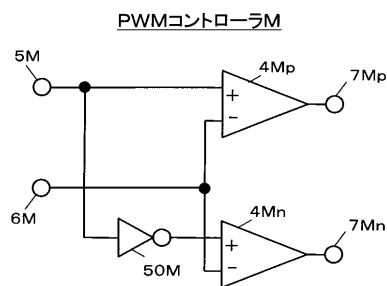
【図 18】



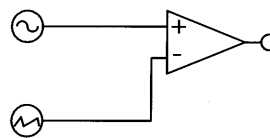
【図 16】



【図 19】

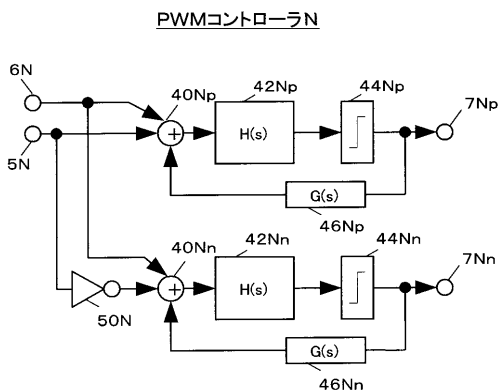


【図 21】

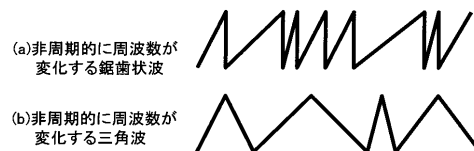


(従来のPWM変調器)

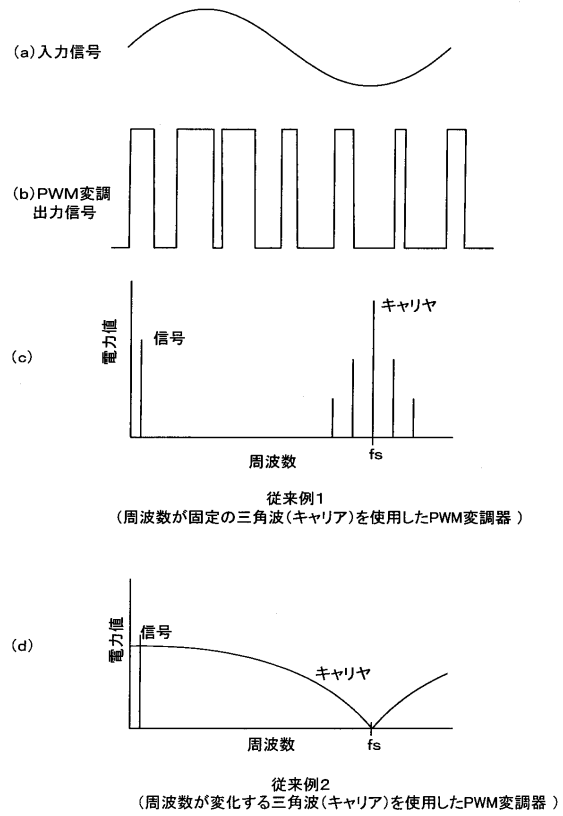
【図 20】



【図 22】



【図 23】



フロントページの続き

- (56)参考文献 特開平02-177606 (JP, A)
特開平07-264849 (JP, A)
特開平09-261087 (JP, A)
特開2002-325460 (JP, A)
特開平11-015550 (JP, A)
特開2004-266780 (JP, A)
特表2006-508607 (JP, A)
特開2002-252970 (JP, A)
特開2000-197358 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
H03K4/00-11/00