

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-59773

(P2009-59773A)

(43) 公開日 平成21年3月19日(2009.3.19)

(51) Int.Cl.	F 1	テーマコード (参考)
H 0 1 S 5/02 (2006.01)	H 0 1 S 5/02	5 F 1 7 3
H 0 1 S 5/323 (2006.01)	H 0 1 S 5/323 6 1 0	

審査請求 未請求 請求項の数 4 O L (全 9 頁)

(21) 出願番号	特願2007-223977 (P2007-223977)	(71) 出願人	000005821
(22) 出願日	平成19年8月30日 (2007. 8. 30)		パナソニック株式会社
			大阪府門真市大字門真1006番地
		(74) 代理人	100077931
			弁理士 前田 弘
		(74) 代理人	100110939
			弁理士 竹内 宏
		(74) 代理人	100110940
			弁理士 嶋田 高久
		(74) 代理人	100113262
			弁理士 竹内 祐二
		(74) 代理人	100115059
			弁理士 今江 克実
		(74) 代理人	100115691
			弁理士 藤田 篤史

最終頁に続く

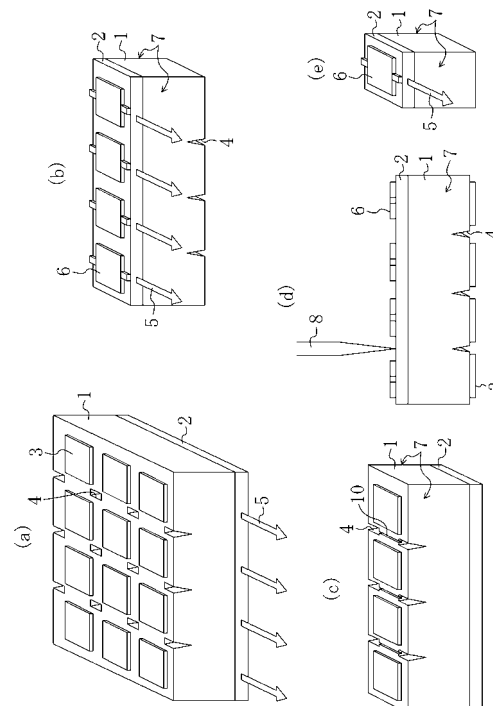
(54) 【発明の名称】 半導体レーザ装置の製造方法

(57) 【要約】

【課題】 チップ形状の歩留りに優れた半導体レーザ装置の製造方法を提供する。

【解決手段】 基板1上に発光領域2を備えた複数のチップを製造する半導体レーザ装置の製造方法は、発光領域が形成された側の第1の主面と対向する第2の主面上に、レーザ出射方向5と平行な方向に、第1の溝4を破線状に形成する工程と、レーザ出射方向5と垂直な方向に劈開することにより、該劈開面を共振器面とする複数のレーザアレイを形成する工程と、第2の主面上に、破線状に形成された第1の溝4に連続するように第2の溝10を形成する工程と、第1の主面側から、レーザアレイを第2の溝10に沿って劈開することにより、複数のチップを形成する工程とを備える。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

基板上に複数のエピタキシャル層によって構成される発光領域を備えた複数のチップを製造する半導体レーザ装置の製造方法であって、

前記基板における前記発光領域が形成された側の第 1 の主面と対向する第 2 の主面上に、前記発光領域からのレーザ出射方向と平行な方向に、第 1 の溝を破線状に形成する工程と、

前記レーザ出射方向と垂直な方向に、前記発光領域を含む前記基板を劈開することにより、該劈開面を共振器面とする複数のレーザアレイを形成する工程と、

前記基板における前記第 2 の主面上に、前記破線状に形成された第 1 の溝に連続するように第 2 の溝を形成する工程と、

前記第 1 の主面側から、前記レーザアレイを前記第 2 の溝に沿って劈開することにより、前記複数のチップを形成する工程とを備える、半導体レーザ装置の製造方法。

【請求項 2】

請求項 1 に記載の半導体レーザ装置の製造方法において、

前記発光領域は、III 族窒化物半導体材料で構成されている、半導体レーザ装置の製造方法。

【請求項 3】

請求項 2 に記載の半導体レーザ装置の製造方法において、

前記第 2 の溝を形成する工程は、レーザスクライブによって形成する、半導体レーザ装置の製造方法。

【請求項 4】

請求項 3 に記載の半導体レーザ装置の製造方法において、

前記第 2 の溝の底と前記発光領域までの距離は、 $30\text{ }\mu\text{m}$ 以上である、半導体レーザ装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体レーザ装置の製造方法、特にレーザウエハからレーザチップを分離する方法に関する。

【背景技術】

【0002】

半導体レーザ装置の製造においては、通常、半導体基板上に発光領域となるエピタキシャル層の形成、表面及び裏面への電極パターンの形成、一次劈開によるアレイ化、共振器面（一次劈開面）への保護膜の形成を順に行った後、二次劈開によりチップの分離が行われる。

【0003】

以下に、従来の半導体レーザ装置の製造方法について、図 4（a）～（e）を参照しながら説明する。

【0004】

まず、図 4（a）に示すように、例えば厚さ $100\text{ }\mu\text{m}$ の GaN よりなる基板 101 における表面側に発光領域となるエピタキシャル層 102 が形成されており、該エピタキシャル層 102 の表面には表面電極パターン 106（後述図 4（b）参照）が形成されており、基板 101 における表面側に対向する裏面側に裏面電極パターン 103 が形成されている。このような構造を有する半導体ウエハにおいて、基板 101 における裏面電極パターン 103 間に、レーザ光出射方向 105 と平行になるように、例えば深さ $2\text{ }\mu\text{m}$ の素子分離溝 104 を形成する。

【0005】

次に、図 4（b）に示すように、レーザ共振器を形成するため、半導体ウエハをレーザ光出射方向 105 と垂直方向に、予め形成しておいたスクライブ溝に沿って一次劈開する

10

20

30

40

50

ことにより、劈開により形成された共振器面 107 を有するレーザアレイを形成する(例えば共振器長 600 μm)。

【0006】

次に、図 4 (c) に示すように、レーザアレイの共振器面 107 に図示しない保護膜を形成した後、ブレード 108 をレーザアレイの表面側から素子分離溝 104 に対応する位置に押し当てて、レーザチップに分離する。このようにすると、理想的には、素子分離溝 104 から分離が起きて、図 4 (d) に示すように、正常にレーザチップが形成されることになる。

【0007】

しかしながら、現実的には、図 4 (e) に示すように、形成した素子分離溝 104 以外の箇所からチップが割れる等の異常に起因した分離が生じる。これは、半導体ウエハをアレイ化した後に共振器面 107 に保護膜を形成する工程の際に、アレイが折れる恐れがあることを考慮して、素子分離溝 104 の形成時には深い溝を形成することができないために、上記図 4 (e) に示すような素子分離溝 104 以外のところからチップが割れるといった問題が生じるのである。

【特許文献 1】特開平 5-75216 号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

上記の問題に鑑みて、共振器面 107 に図示しない保護膜を形成した後に、素子分離溝となる素子分離溝 104 を形成する方法も考えれるが、この点、図 5 (a) に示すように、共振器面 107 に到達する深い素子分離溝 104 (例えば深さ 50 μm) を形成した場合には、図 5 (b) に示すように、共振器面 107 に形成した保護膜に剥がれ 5 A が生じるという問題がある一方で、図 6 (a) に示すように、共振器面 107 に到達しない深い素子分離溝 104 (例えば深さ 50 μm 、長さは共振器長 600 μm に対して 560 μm) を形成した場合には、図 6 (b) に示すように、チップ端の欠け 6 A が生じるという問題が発生する。特に、結晶構造が六方晶である窒化ガリウム系材料を用いた青紫レーザでは、劈開面である共振器面 107 に対して 30° をなす方向に割れやすく、チップ端の欠け 6 A が 50 μm を超えることも多い。

【0009】

前記に鑑み、本発明の目的は、チップ形状の歩留りに優れた半導体レーザ装置の製造方法を提供することである。

【課題を解決するための手段】

【0010】

前記の目的を達成するために、本発明の一形態に係る半導体レーザ装置の製造方法は、基板上に複数のエピタキシャル層によって構成される発光領域を備えた複数のチップを製造する半導体レーザ装置の製造方法であって、基板における発光領域が形成された側の第 1 の主面と対向する第 2 の主面上に、発光領域からのレーザ出射方向と平行な方向に、第 1 の溝を破線状に形成する工程と、レーザ出射方向と垂直な方向に、発光領域を含む基板を劈開することにより、該劈開面を共振器面とする複数のレーザアレイを形成する工程と、基板における第 2 の主面上に、破線状に形成された第 1 の溝に連続するように第 2 の溝を形成する工程と、第 1 の主面側から、レーザアレイを第 2 の溝に沿って劈開することにより、複数のチップを形成する工程とを備える。

【0011】

本発明の一形態に係る半導体レーザ装置の製造方法において、発光領域は、III 族窒化物半導体材料で構成されていることが好ましい。

【0012】

本発明の一形態に係る半導体レーザ装置の製造方法において、第 2 の溝を形成する工程は、レーザスクライブによって形成することが好ましい。

【0013】

本発明の一形態に係る半導体レーザ装置の製造方法において、第2の溝の底と発光領域までの距離は、 $30\text{ }\mu\text{m}$ 以上であることが好ましい。

【発明の効果】

【0014】

本発明の一形態に係る半導体レーザ装置の製造方法によると、チップ形状の歩留りを向上することができる。特に、結晶構造が六方晶であるIII族窒化物半導体で構成される青紫レーザにおいては、劈開によって形成された共振器面と垂直な方向には劈開面がないため、矩形チップの形成が困難であることから、本発明に大きな効果が期待される。また、素子分離用のスクライプ溝をレーザスクライプで形成すると、深い溝の形成が容易であるため、チップ形状の歩留りを容易に向上することができる。ただし、レーザスクライプで形成するスクライプ溝が深く、スクライプ溝の底が発光領域に近づきすぎると発光層にダメージを与えるため、素子分離用のスクライプ溝の底と発光層との距離を $30\text{ }\mu\text{m}$ 以上とすることにより、信頼性を保持しながらチップ形状の歩留りの向上が可能となる。

【発明を実施するための最良の形態】

【0015】

以下、本発明の各実施形態について図面を参照しながら説明する。

【0016】

（第1の実施形態）

以下に、本発明の第1の実施形態に係る半導体レーザ装置の製造方法について、図1（a）～（e）を参照しながら説明する。

【0017】

まず、図1（a）に示すように、例えば厚さ $100\text{ }\mu\text{m}$ のn型GaAsよりなる基板1における表面側に発光領域となる複数層のエピタキシャル層2が形成されている。ここで、エピタキシャル層2は、MOVPE法で成長させたGaInPよりなる量子井戸活性層及びAlGaInPよりなるクラッド層を含むIII-V族化合物半導体で構成されている。エピタキシャル層2の表面には表面電極パターン6（後述図1（b）参照）が形成されており、基板1における表面（第1の主面）側に対向する裏面（第2の主面）側に裏面電極パターン3が形成されている。このような構造を有する半導体ウエハにおいて、基板1における裏面電極パターン3間に、レーザ光出射方向5と平行になるように、例えばエッチングにより、V字形の素子分離溝4を破線状（断続的）に形成する。ここで、素子分離溝4は、例えば幅 $10\text{ }\mu\text{m}$ 、深さ $5\text{ }\mu\text{m}$ 、長さ $40\text{ }\mu\text{m}$ 、ピッチ $600\text{ }\mu\text{m}$ である。素子分離溝24の幅は、狭すぎると深い溝を形成することが困難である一方で、広すぎると素子分離のためのガイドの役割の効果が低減するため、 $10\sim 20\text{ }\mu\text{m}$ であることが好ましい。

【0018】

次に、図1（b）に示すように、レーザ共振器を形成するため、半導体ウエハのエピタキシャル層側のエッジに一次劈開用のスクライプ溝（図示せず）を形成した後に、半導体ウエハを裏面側からスクライプ溝に相当する箇所にブレードを押し当てて、レーザ光出射方向5と垂直方向に一次劈開することにより、劈開により形成された共振器面7を有するレーザアレイを形成する（例えば共振器長 $600\text{ }\mu\text{m}$ ）。なお、同図に示す表面電極パターン6は、 $200\text{ }\mu\text{m}$ ピッチで形成されている。また、図示していないが、その後、共振器面7の一方の面には、例えば反射率10%の保護膜を形成し、他方の面には、反射率90%の保護膜を形成する。

【0019】

次に、図1（c）に示すように、例えばダイヤモンドスクライプにより、レーザ光出射方向5と平行に、素子分離溝4同士が連続するように、長さ $560\text{ }\mu\text{m}$ のスクライプ溝10を形成する。また、スクライプ溝10の深さは約 $2\text{ }\mu\text{m}$ である。

【0020】

次に、図1（d）に示すように、エピタキシャル層におけるスクライプ溝10に相当する箇所にブレード8を押し当てて、レーザチップに分離する。ここでは、共振器面7の近

10

20

30

40

50

傍には、深い素子分離溝 4 が形成されているため、レーザチップを安定して製造することができる。すなわち、レーザアレイを形成する前に素子分離溝 4 を形成しているが、破線状に断続的に形成されているため、従来のように、保護膜形成工程においてアレイが折れるなどの破損の恐れを防止することができる。また、保護膜形成工程後にスクライプ溝 10 を形成しているが、スクライプ溝 10 の深さは素子分離溝 4 の深さよりも浅いものとするので、たとえチップ端の欠けが生じて、チップ表面への影響をなくし、実装時の自動認識に支障を与えることを防止できる。

【0021】

(第 2 の実施形態)

以下に、本発明の第 2 の実施形態に係る半導体レーザ装置の製造方法について、図 2 (a) ~ (e) を参照しながら説明する。

【0022】

まず、図 2 (a) に示すように、例えば厚さ $100\text{ }\mu\text{m}$ の n 型 GaN よりなる基板 21 における表面側に発光領域となる複数層のエピタキシャル層 22 が形成されている。ここで、エピタキシャル層 22 は、MOVPE 法で成長させた InGaIn よりなる量子井戸活性層及び AlGaIn よりなるクラッド層を含む III 族化合物半導体で構成されている。エピタキシャル層 22 の表面には表面電極パターン 26 (後述図 2 (b) 参照) が形成されており、基板 21 における表面 (第 1 の主面) 側に対向する裏面 (第 2 の主面) 側に裏面電極パターン 23 が形成されている。このような構造を有する半導体ウエハにおいて、基板 21 における裏面電極パターン 23 間に、レーザ光出射方向 25 と平行になるように、例えばドライエッチングにより、素子分離溝 24 を破線状 (断続的) に形成する。ここで、素子分離溝 24 は、例えば幅 $10\text{ }\mu\text{m}$ 、深さ $10\text{ }\mu\text{m}$ 、長さ $600\text{ }\mu\text{m}$ 、ピッチ $600\text{ }\mu\text{m}$ である。

【0023】

ここで、素子分離溝 24 の幅は、狭すぎると深い溝を形成することが困難である一方で、広すぎると素子分離のためのガイドの役割の効果が低減するため、 $10\sim 20\text{ }\mu\text{m}$ であることが好ましい。また、本実施形態の III 族窒化物半導体レーザの場合、結晶構造が六方晶であるため、矩形の整形が困難であることから、素子分離溝 24 の深さは $10\text{ }\mu\text{m}$ 以上であることが望ましい。

【0024】

次に、図 2 (b) に示すように、レーザ共振器を形成するため、半導体ウエハのエピタキシャル層側のエッジに一次劈開用のスクライプ溝 (図示せず) を形成した後に、半導体ウエハを裏面側からスクライプ溝に相当する箇所にブレードを押し当てて、レーザ光出射方向 25 と垂直方向に一次劈開することにより、劈開により形成された共振器面 27 を有するレーザアレイを形成する (例えば共振器長 $600\text{ }\mu\text{m}$)。なお、同図に示す表面電極パターン 26 は、 $200\text{ }\mu\text{m}$ ピッチで形成されている。また、図示していないが、その後、共振器面 27 の一方の面には、例えば反射率 10% の保護膜を形成し、他方の面には、反射率 90% の保護膜を形成する。

【0025】

次に、図 2 (c) に示すように、例えばレーザスクライプにより、レーザ光出射方向 25 と平行に、素子分離溝 24 同士が連続するように、長さ $570\text{ }\mu\text{m}$ のスクライプ溝 30 を形成する。また、スクライプ溝 30 の深さは約 $50\text{ }\mu\text{m}$ である。ここではレーザスクライプで形成したが、スクライプ溝 30 の形成に用いるレーザパワーを大きくするに従って深い溝を形成することが可能である。

【0026】

次に、図 2 (d) に示すように、エピタキシャル層におけるスクライプ溝 30 に相当する箇所にブレード 28 を押し当てて、レーザチップに分離する。ここでは、共振器面 27 の近傍には、 $50\text{ }\mu\text{m}$ と深い素子分離溝 24 が形成されているため、結晶構造が六方晶の GaN 系材料の III 族窒化物半導体を用いた青紫レーザであっても、レーザチップを安定して製造することができる。なお、第 1 の実施形態と同様に、レーザアレイを形成する前

に素子分離溝 2 4 を形成しているが、破線状に断続的に形成されているため、従来のように、保護膜形成工程においてアレイが折れるなどの破損の恐れを防止することができる。

【0027】

図 3 (a) は、本実施形態におけるチップ形状の歩留りの一例を説明するためのアレイ数と歩留り (%) との関係図を示している。

【0028】

図 3 (a) に示すように、従来の歩留りが平均 87% であったのに対して、本実施形態の半導体レーザ装置の製造方法を用いた場合には、平均歩留りが 99% まで向上することができた。

【0029】

また、図 3 (b) は、スクライプ溝 30 の底から発光領域となるエピタキシャル層 22 までの距離と動作電流変化率との関係図を示している。

【0030】

スクライプ溝 30 が深いほど素子分離は安定することが期待できるが、スクライプ溝 30 の底が発光領域に近づきすぎると活性層にダメージを与え、レーザチップの信頼性に影響する可能性があることから、本実施形態の青紫レーザにおいて、素子分離用のスクライプ溝 30 の深さを変えて作製したレーザチップを用いて、70℃で 65mW、CW APC 通電試験を実施し、150h 通電後の動作電流変化率 ΔI_{op} を評価した。

【0031】

図 3 (b) に示すように、スクライプ溝 30 の底から発光領域までの距離が、30 μm 以下になる ΔI_{op} が上昇することが分かった。従って、スクライプ溝 30 の底から発光領域までの距離を 30 μm よりも大きくとることにより、信頼性を高く保持したままレーザチップの形状の歩留りを向上させることができる。なお、このスクライプ溝の底から発光領域までの距離については、第 1 の実施形態に対しても同様に言えることである。

【産業上の利用可能性】

【0032】

本発明の半導体レーザ装置の製造方法は、DVD 用光源、又はブルーレイディスク用光源などの製造にとって有用である。

【図面の簡単な説明】

【0033】

【図 1】 (a) ~ (e) は、本発明の第 1 の実施形態に係る半導体レーザ装置の製造方法を説明するための図である。

【図 2】 (a) ~ (e) は、本発明の第 2 の実施形態に係る半導体レーザ装置の製造方法を説明するための図である。

【図 3】 (a) は、本発明の第 2 の実施形態に係る半導体レーザ装置の製造方法におけるチップ形状の歩留りとアレイ数との関係図であり、(b) は、本発明の第 2 の実施形態に係る半導体レーザ装置の製造方法におけるスクライプ溝と発光領域までの距離と動作電流変化率との関係図である。

【図 4】 (a) ~ (e) は、従来の半導体レーザ装置の製造方法とその課題を説明するための図である。

【図 5】 (a) 及び (b) は、従来の半導体レーザ装置の製造方法とその課題を説明するための図である。

【図 6】 (a) 及び (b) は、従来の半導体レーザ装置の製造方法とその課題を説明するための図である。

【符号の説明】

【0034】

- 1, 21, 101 基板
- 2, 22, 102 発光領域
- 3, 23, 103 裏面電極パターン
- 4, 24, 104 素子分離溝

10

20

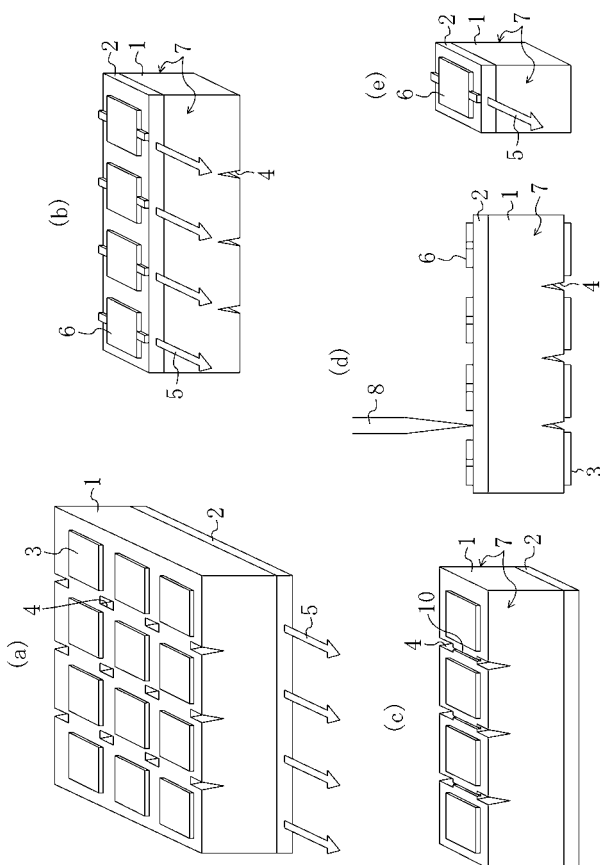
30

40

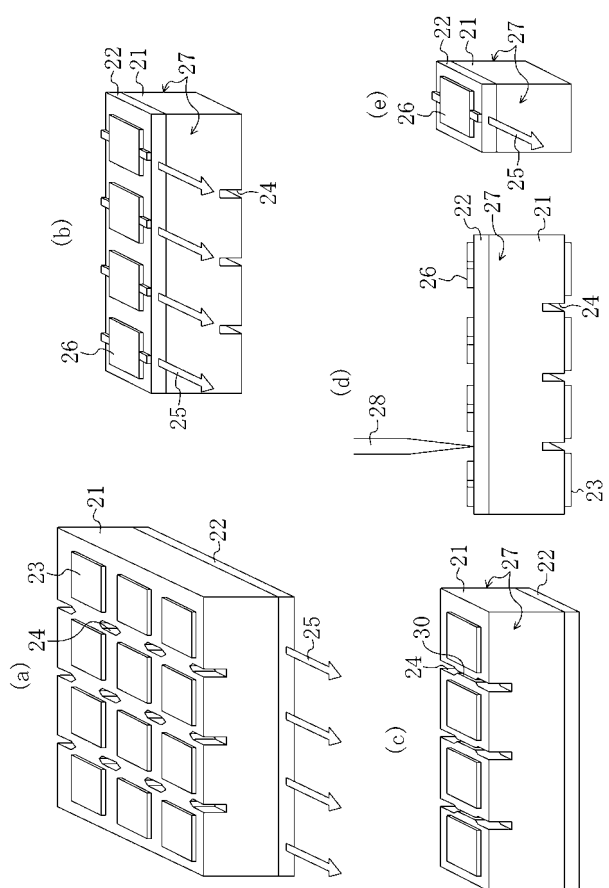
50

- 5, 25, 105 レーザ出射方向
 6, 26, 106 表面電極パターン
 7, 27, 107 共振器面
 8, 28, 108 ブレード
 10, 30 スクライブ溝

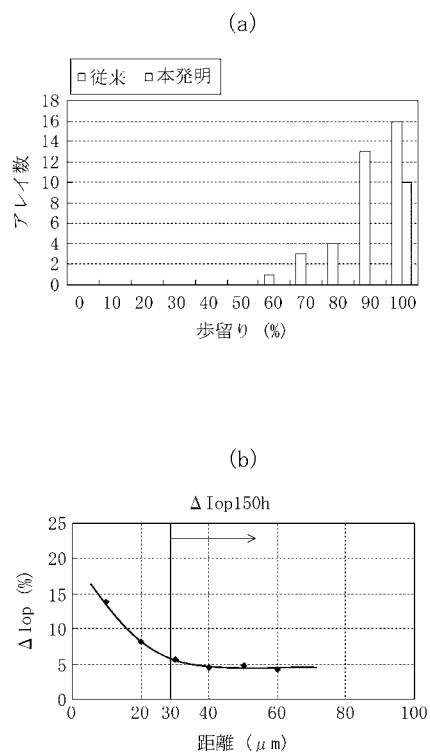
【図 1】



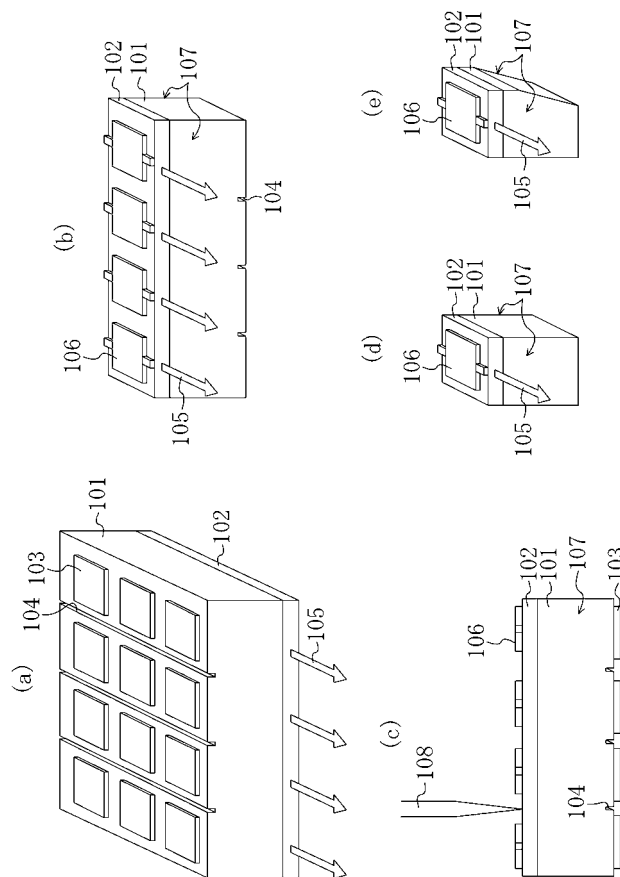
【図 2】



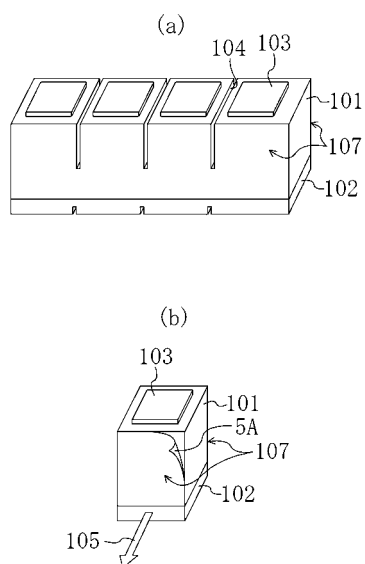
【図 3】



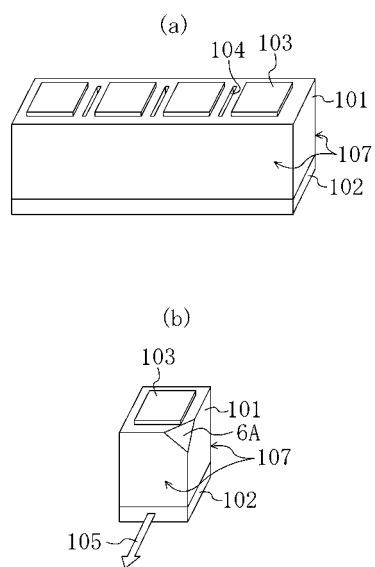
【図 4】



【図 5】



【図 6】



フロントページの続き

(74)代理人 100117581

弁理士 二宮 克也

(74)代理人 100117710

弁理士 原田 智雄

(74)代理人 100121728

弁理士 井関 勝守

(74)代理人 100124671

弁理士 関 啓

(74)代理人 100131060

弁理士 杉浦 靖也

(72)発明者 杉浦 勝己

大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

Fターム(参考) 5F173 AH08 AH22 AP05 AP83 AP93 AR92