



(12) 发明专利申请

(10) 申请公布号 CN 115862547 A

(43) 申请公布日 2023.03.28

(21) 申请号 202211731202.4

B23C 5/20 (2006.01)

(22) 申请日 2018.10.26

(30) 优先权数据

2017-209327 2017.10.30 JP

(62) 分案原申请数据

201880053936.7 2018.10.26

(71) 申请人 索尼半导体解决方案公司

地址 日本神奈川

(72) 发明人 豊村直史

(74) 专利代理机构 北京康信知识产权代理有限

责任公司 11240

专利代理人 余刚

(51) Int.Cl.

G09G 3/3233 (2016.01)

G09G 3/325 (2016.01)

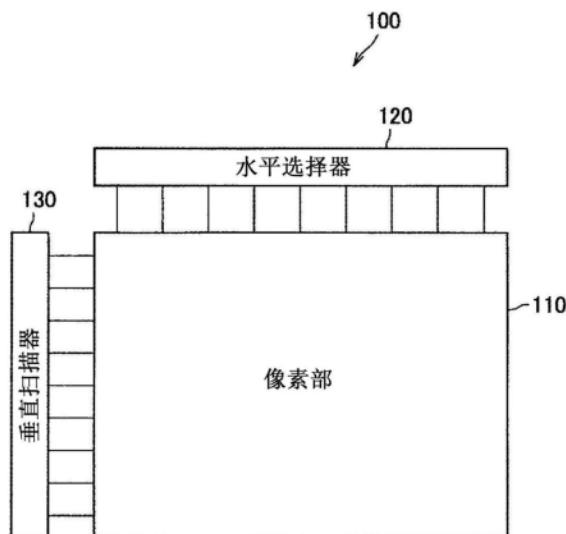
权利要求书1页 说明书16页 附图21页

(54) 发明名称

像素电路、显示设备以及电子装置

(57) 摘要

本申请涉及像素电路、显示设备以及电子装置。提供了一种像素电路，包括：发光元件；驱动晶体管，驱动晶体管的源极连接至发光元件的阳极；采样晶体管，采样晶体管的源极连接至驱动晶体管的栅极并且对待写入驱动晶体管的信号电压进行采样；以及重置晶体管，重置晶体管在预定定时将发光元件的阳极重置到预定电位。重置晶体管在将信号电压写入至驱动晶体管之前从导通切换为截止，在切换之后将信号电压写入至驱动晶体管时从截止切换为导通，并且在写入之后发光元件发光的时段之前从导通切换为截止。



1.一种像素电路,包括:

发光元件;

电容器;

采样晶体管,被配置为从信号线提供数据电压到所述电容器;

驱动晶体管,被配置为根据存储在所述电容器中的电压从第一电压线提供驱动电流到所述发光元件;

开关晶体管,电连接到所述发光元件的阳极电极;

其中,所述开关晶体管被配置为在所述采样晶体管从信号线提供所述数据电压到所述电容器时从截止切换到导通。

2.根据权利要求1所述的像素电路,

其中,所述开关晶体管电连接在所述发光元件的所述阳极电极与第二电压线之间。

3.根据权利要求1所述的像素电路,

其中,所述开关晶体管被配置为在所述发光元件发光之前从导通切换为截止。

4.根据权利要求1所述的像素电路,还包括:

发光控制晶体管,所述发光控制晶体管串联地电连接到所述发光元件和所述驱动晶体管。

5.根据权利要求4所述的像素电路,

其中,所述发光控制晶体管是P-沟道晶体管。

6.根据权利要求1所述的像素电路,

其中,所述开关晶体管是P-沟道晶体管。

7.根据权利要求1所述的像素电路,

其中,所述驱动晶体管是P-沟道晶体管。

8.根据权利要求1所述的像素电路,

其中,所述驱动晶体管是N-沟道晶体管。

9.一种显示设备,包括:

像素阵列部分,所述像素阵列部分中布置有像素电路,所述像素电路中的每一个均为根据权利要求1所述的像素电路;以及

驱动电路,被配置为驱动所述像素阵列部分。

10.一种电子装置,包括:

根据权利要求9所述的显示设备。

## 像素电路、显示设备以及电子装置

- [0001] 本申请是申请号为201880053936.7的中国专利申请的分案申请。
- [0002] 相关申请的引证
- [0003] 该申请要求于2017年10月30日提交的日本优先权专利申请JP2017-209327的权益，其全部内容通过引证并入本文。

### 技术领域

- [0004] 本公开涉及一种像素电路、显示设备、用于驱动像素电路的方法、以及电子装置。

### 背景技术

- [0005] 近几年，在显示设备的领域，主要使用其中像素以矩阵的形式布置的平面（平板型）显示设备，每个像素均包含发光部。平面显示设备中的一个使用所谓的电流驱动电光元件，例如，有机电致发光（EL）元件，其发射亮度取决于在发光部中流动的电流值而变化。
- [0006] 在以有机EL显示设备为代表的平面显示设备中，在一些情况下驱动电光元件的驱动晶体管的晶体管特性（例如，阈值电压）由于工艺的波动等而被引起在像素之间变化。例如，PTL1公开了显示设备的技术，其中在对驱动晶体管的特性进行校正操作中，驱动晶体管的栅极节点的初始化电压的写入时间可以缩短。

- [0007] [引用列表]
- [0008] [专利文献]
- [0009] [专利文献1]
- [0010] JP 2015-34861A

### 发明内容

- [0011] [技术问题]
- [0012] 在对驱动晶体管的特性进行校正操作时，当驱动信号以改进对比度（黑灰度中的亮度）时，出现称为水平串扰的现象，其中在白色显示部分中引起亮度差异，并且当驱动信号以改进水平串扰使，对比度反而劣化。
- [0013] 因此，本公开提出了新颖的改进的并且能够同时改进对比度和水平串扰的像素电路、显示设备、用于驱动像素电路的方法、以及电子装置。此外，期望减少像素电路中的功率消耗。
- [0014] [问题的解决方案]
- [0015] 根据本公开的实施方式，提供一种像素电路，包括：发光元件；驱动晶体管，驱动晶体管的源极连接至发光元件的阳极；采样晶体管，采样晶体管的源极连接至驱动晶体管的栅极并且对待写入驱动晶体管的信号电压进行采样；以及重置晶体管，重置晶体管在预定定时将发光元件的阳极重置到预定电位。重置晶体管将信号电压写入至驱动晶体管之前从导通切换为截止，在切换之后将信号电压写入至驱动晶体管时从截止切换为导通，并且在写入之后发光元件发光的时段之前从导通切换为截止。

[0016] 此外,根据本公开的实施方式,提供一种显示设备,包括:其中布置有像素电路的像素阵列部分,像素电路中的每一个为以上像素电路;以及驱动像素阵列部分的驱动电路。

[0017] 此外,根据本公开的实施方式,提供一种包括以上显示设备的电子装置。

[0018] 此外,根据本公开的实施方式,提供一种控制像素电路的方法,像素电路包括发光元件;驱动晶体管,驱动晶体管的源极连接至发光元件的阳极;采样晶体管,采样晶体管的源极连接至驱动晶体管的栅极,对待写入至驱动晶体管的信号电压进行采样;以及重置晶体管,在预定定时将发光元件的阳极重置为预定电位,方法包括:在信号电压写入至驱动晶体管之前重置晶体管从导通切换为截止;在信号电压写入至驱动晶体管时重置晶体管从截止切换为导通;以及在写入之后发光元件发光的时段之前重置晶体管从导通切换为截止。

[0019] [发明的有利效果]

[0020] 根据如以上所描述的本公开的实施方式,可提供新颖的改进的并且能够同时改进对比度和水平串扰的像素电路、显示设备、驱动像素电路的方法、以及电子装置。此外,在实施方式中,提供减少流经像素电路的穿透电流(penetrative current)减少功率消耗。

[0021] 注意,上述效果不一定是限制性的。利用或代替上述效果,可以实现本说明书中描述的任何一种效果或可以从本说明书中理解的其他效果。

## 附图说明

[0022] [图1]图1是示出根据本公开的实施方式的显示设备100的配置实例的说明性示图。

[0023] [图2]图2是示出根据实施方式的显示设备100的更详细的配置实例的说明性示图。

[0024] [图3]图3是示出根据实施方式的显示设备100的更详细的配置实例的说明性示图。

[0025] [图4]图4是示出从图3中提取的像素电路的说明性示图。

[0026] [图5]图5是示出用于驱动根据实施方式的显示设备100的方法的比较例的说明性示图。

[0027] [图6]图6是示出用于驱动根据实施方式的显示设备100的方法的比较例的说明性示图。

[0028] [图7]图7是示出用于驱动根据实施方式的显示设备100的方法的比较例的说明性示图。

[0029] [图8]图8是示出用于驱动根据实施方式的显示设备100的方法的比较例的说明性示图。

[0030] [图9]图9是用于描述水平串扰的说明性示图。

[0031] [图10]图10是示出在考虑水平串扰时使用的像素电路的说明性示图。

[0032] [图11]图11是示出用于驱动根据实施方式的显示设备100的方法的比较例的说明性示图。

[0033] [图12]图12是示出用于驱动根据实施方式的显示设备100的方法的比较例的说明性示图。

[0034] [图13]图13是示出用于驱动根据本公开的实施方式的显示设备100的方法的比较

例的说明性示图。

- [0035] [图14]图14是示出用于驱动根据实施方式的显示设备100的方法的说明性示图。
- [0036] [图15]图15是示出用于驱动根据实施方式的显示设备100的方法的说明性示图。
- [0037] [图16]图16是示出在根据实施方式的显示设备100的像素部110中形成的像素电路的变型的说明性示图。
- [0038] [图17]图17是示出驱动在图16中示出的像素电路的信号的进程的说明性示图。
- [0039] [图18]图18是示出在根据实施方式的显示设备100的像素部110中形成的像素电路的变型的说明性示图。
- [0040] [图19]图19是示出驱动在图18中示出的像素电路的信号的进程的说明性示图。
- [0041] [图20]图20是示出在根据实施方式的显示设备100的像素部110中形成的像素电路的变型的说明性示图。
- [0042] [图21]图21是示出驱动在图20中示出的像素电路的信号的进程的说明性示图。
- [0043] [图22]图22是示出使用根据本公开的实施方式的N型晶体管的像素电路的说明性示图。
- [0044] [图23]图23是根据本公开的实施方式的与图22的像素电路一起使用的说明性时序图。
- [0045] [图24]图24是与图22的电路一起使用的示例性时序图。
- [0046] [图25]图25是用于图22的像素电路的另一示例性时序图。

## 具体实施方式

[0047] 在下文中,将参照附图详细描述本公开的优选实施方式。注意,在本说明书和附图中,具有基本相同的功能和结构的结构元件用相同的标号表示,并且省略对这些结构元件的重复说明。

- [0048] 注意,将按照以下顺序进行说明。
- [0049] 1. 本公开的实施方式
- [0050] 1.1. 关于显示设备的总体描述,用于驱动显示设备的方法,以及本公开的电子装置
- [0051] 1.2. 配置实例与操作实例
- [0052] 1.3 变型
- [0053] 2. 总结
- [0054] <1. 本公开的实施方式>
- [0055] 1.1. 关于显示设备的总体描述,用于驱动显示设备的方法,以及本公开的电子装置
- [0056] 本公开的实施方式的显示设备是其中布置有像素电路的平面(平板型)显示设备,每个像素电路均包括驱动发光部的驱动晶体管、采样晶体管、以及保持电容。平面显示设备的实例包括有机EL显示设备、液晶显示设备、等离子体显示设备等。在这些显示设备中,有机EL显示设备利用有机材料的电致发光并且利用有机薄膜在经历电场时发光的现象将有机EL元件用作像素的发光元件(电光元件)。
- [0057] 将有机EL元件用作像素的发光部的有机EL显示设备具有以下特征。即,由于有机

EL元件可以在10V或更少的施加电压被驱动,有机EL显示设备具有低功率消耗。由于有机EL元件是自发光元件,因此有机EL显示设备实现较高的图像可视性并且由于相比于液晶显示设备其不需要发光部件(诸如,背光)因此重量和厚度也容易减小,其也是平面显示设备。此外,由于有机EL元件的响应速度非常高,大约几微妙,有机EL显示设备中不会出现显示移动图像时的残留图像。

[0058] 有机EL元件是自发光元件,并且也是电流驱动电光元件。除了有机EL元件之外,电流驱动电光元件的实例包括无机EL元件、LED元件、半导体激光元件等。

[0059] 平面显示设备(诸如,有机EL显示设备)可以用作包含显示部的各种电子装置的任意一种的显示部(显示设备)。各种电子装置的实例包括电视系统、诸如头戴式显示器的移动信息装置、数码相机、摄像机、游戏机、笔记本式个人计算机、或电子书阅读器、诸如个人数字助理(PDA)或移动电话的移动通信装置等。

[0060] 在本公开的实施方式的显示设备、用于驱动显示设备的方法和电子装置中,驱动部可以驱动晶体管的栅极节点进入浮置状态并且然后源极节点进入浮置状态的方式配置。此外,驱动部可以驱动晶体管的源极节点保持为浮置状态时采样晶体管进行写入信号电压的方式配置。初始化电压可在与信号电压的定时不同的定时处提供给信号线,并且通过采样晶体管进行采样而从信号线写入至驱动晶体管的栅极节点。

[0061] 在根据本公开的实施方式的包括上述优选配置的显示设备、用于驱动显示设备的方法和电子设备中,像素电路可被配置为形成在半导体(诸如,硅)。此外,驱动晶体管可包含P-沟道晶体管。出于以下原因,P-沟道晶体管而不是N-沟道晶体管用作驱动晶体管。

[0062] 在晶体管未形成于绝缘体(诸如,玻璃基板)上但形成在半导体(诸如,硅)的情况下,晶体管具有四个端子,即,源极/栅极/漏极/背栅极(基极),而不是三个端子,即,源极/栅极/漏极。然后,在N-沟道晶体管用作驱动晶体管的情况下,背栅极(基极)电压为0V,这不利地影响校正像素之间的驱动晶体管的阈值电压的变化的操作等。

[0063] 此外,与具有轻掺杂漏极(LDD)区的N-沟道晶体管相比,不具有LDD区的P-沟道晶体管中晶体管的特性变化更小,这在使像素更精细方面是有利的从而实现显示设备更高的清晰度。根据这种原因,在假定半导体(诸如,硅)上形成的情况下,优选将P沟道晶体管而不是N沟道晶体管用作驱动晶体管。

[0064] 在本公开的实施方式的包括上述优选配置的显示设备、用于驱动显示设备的方法和电子装置中,同样采样晶体管可包括P-沟道晶体管。

[0065] 可替换地,在本公开的实施方式的包括上述优选配置的显示设备、用于驱动显示设备的方法和电子装置中,像素电路可包括控制发光部的发光/不发光的发光控制晶体管。在这种情况下,同样发光控制晶体管可包括P-沟道晶体管。

[0066] 可替换地,在本公开的实施方式的包括上述优选配置的显示设备、用于驱动显示设备的方法和电子装置中,保持电容可连接在驱动晶体管的栅极节点与源极节点之间。此外,像素电路可包括连在驱动晶体管的源极节点与固定电位的节点之间的辅助电容。

[0067] 可替换地,在本公开的实施方式的包括上述优选配置的显示设备、用于驱动显示设备的方法和电子装置中,像素电路可包括连接在驱动晶体管的漏极节点与发光部的阴极节点之间的开关晶体管。在这种情况下,同样开关晶体管可包括P-沟道晶体管。此外,驱动部可以在发光部的非发光时段中使开关晶体管进入导通状态的方式配置。

[0068] 可替换地,在本公开的实施方式的包括上述优选配置的显示设备、用于驱动显示设备的方法和电子装置中,驱动部可以这样的方式配置,即用于驱动开关晶体管的信号在通过采样晶体管的初始化电压的采样定时之前进入激活状态;然后,在用于驱动发光控制晶体管的信号进入激活状态之后,用于驱动开关晶体管的信号进入非激活状态。在这种情况下,驱动部可以在用于驱动发光控制晶体管的信号进入非激活状态之前完成由采样晶体管对初始化电压的采样的方式配置。

[0069] 1.2. 配置实例与操作实例

[0070] 现在,将描述根据本公开的实施方式的显示设备的配置实例。图1是示出根据本公开的实施方式的显示设备100的配置实例的说明性示图。下面通过使用图1描述根据本公开的实施方式的显示设备100的配置实例。

[0071] 像素部110具有其中像素以矩阵的形式布置的配置,每个像素设置有有机EL元件或另一自发光元件。在像素部110中,对于以矩阵的形式布置的像素,扫描线以行为单位沿水平方向设置,并且针对相应列设置信号线以便与扫描线成直角相交。

[0072] 水平选择器120依次传送预定采样脉冲,并且利用该采样脉冲顺序地锁存图像数据,从而向信号线分配图像数据。此外,水平选择器120对分配到每个信号线的图像数据进行模数转换处理,从而生成以时分方式指示连接到每个信号线的每个像素的发射亮度的驱动信号。水平选择器120将驱动信号输出到相应信号线。

[0073] 垂直扫描器130响应于水平选择器120对信号线的驱动而生成像素的驱动信号,并且将其输出到扫描线SCN。因此,显示设备100通过垂直扫描器130依次驱动布置在像素部110中的像素,使得像素在水平选择器120设置的相应信号线的信号电平处发光,并且在像素部110上显示期望图像。

[0074] 图2是示出根据本公开的实施方式的显示设备100的更详细的配置实例的说明性示图。下面通过使用图2描述根据本公开的实施方式的显示设备100的配置实例。

[0075] 在像素部110中,显示红色的像素111R、显示绿色的像素111G、以及显示蓝色的像素111B以矩阵的形式布置。

[0076] 垂直扫描器130包括自动调零扫描器131、驱动扫描器132、以及写入扫描器133。信号从每个扫描器提供到像素部110中以矩阵形式布置的像素,从而进行设置在每个像素中的TFT的开/关操作。

[0077] 图3是示出根据本公开的实施方式的显示设备100的更详细的配置实例的说明性示图。下面通过使用图3描述根据本公开的实施方式的显示设备100的配置实例。

[0078] 图3示出像素部110中以矩阵形式布置的像素中的一个的像素电路。像素电路包括晶体管T1至T4、电容器C1和C2、以及有机EL元件EL。图4是示出从图3中提取的像素电路的说明性示图。

[0079] 晶体管T1是控制有机EL元件EL的发光的发光控制晶体管。晶体管T1连接在电源电压VCCP的电源极节点与晶体管T2的源极节点(源电极)之间,并且由从驱动扫描器132输出的发光控制信号驱动以控制有机EL元件EL的发光/不发光。

[0080] 晶体管T2是通过使与电容器C2的保持电压相对应的驱动电流流入有机EL元件EL而驱动有机EL元件EL的驱动晶体管。

[0081] 晶体管T3对从写入扫描器133提供的信号电压Vsig进行采样,从而将信号电压

Vsig写入晶体管T2的栅极节点(栅电极)。

[0082] 晶体管T4是连接在晶体管T2的漏极节点(漏电极)与电流放电目标节点(例如,电源VSS)之间的重置晶体管。晶体管T4由来自自动调零扫描器131的驱动信号驱动以进行控制从而防止有机EL元件EL在有机EL元件EL的非发光时段发光。晶体管T1至T4均可包括P-沟道晶体管。

[0083] 电容器C2连接在晶体管T2的栅极节点与源极节点之间,并且保持通过晶体管T3进行采样而写入的信号电压Vsig。电容C1连接在晶体管T2的源极节点与固定电位的节点(例如,电源电压VCCP的电源极节点)之间。电容C1具有写入信号电压时抑制晶体管T2的源极电压的波动、并且将晶体管T2的栅极-源极电压Vgs设置为晶体管T2的阈值电压Vth的功能。

[0084] 在这类显示设备100中,像素部110、水平选择器120、垂直扫描器130等通过使用多晶硅TFT共同形成在包括玻璃基板等的透明绝缘基板上。问题在于,多晶硅TFT必然涉及阈值电压和迁移率的变化,并且这种变化使得在使用有机EL元件的显示设备中图像质量劣化。

[0085] 因此,例如,可以为像素电路配置图4所示的电路配置,并且校正驱动晶体管的阈值电压和迁移率的变化。

[0086] 关于用于驱动具有以上配置的显示设备100的方法,首先,在本公开的实施方式的技术(即,根据实施方式的驱动方法)之前的技术中对根据比较例的驱动方法进行了描述。图5是示出用于驱动根据本公开的实施方式的显示设备100的方法的比较例的说明性示图。图5示出了水平同步信号XVD、信号电压Vsig、来自驱动扫描器132的信号DS、来自写入扫描器133的信号WS、以及来自自动调零扫描器131的信号AZ的时间进程。图5还示出了晶体管T2的源极电位Source和栅极电位Gate以及有机EL元件EL的阳极电位Anode的时间进程。

[0087] 在时间t1,信号WS和AZ由高变低,并且发光时段结束。为了防止在后面描述的Vth校正时段期间中电流流入有机EL元件EL并且防止有机EL元件EL发光而使AZ由高转换为低。此外,信号AZ变低以导通晶体管T4从而在后面描述的Vth校正时段提高对比度。在从时间t1到时间t2的时间,信号WS再次变高,并且信号电压Vsig下降至预定电压Vofs。在时间t2,信号WS变低,并且用于校正晶体管T2的阈值电压的准备时段开始。此处,晶体管T2的栅极电位下降至Vofs。

[0088] 在时间t3,信号DS变高,使得Vth校正时段开始。在Vth校正时段中,晶体管T2的栅极-源极电压Vgs被设为晶体管T2的阈值电压Vth。此外,在时间t4,在Vth校正时段期间,信号AZ由低变高。

[0089] 此后,在时间t5,信号WS由高变低,并且信号电压Vsig至晶体管T2的写入时段开始。在该写入时段,晶体管T2的栅极电位变为Vsig。在时间t6,信号WS由低变高,并且信号电压Vsig至晶体管T2的写入时段结束。然后,在时间t7,信号DS变低,并且晶体管T1导通,因此,有机EL元件EL发光的发光时段开始。在发光时段中,晶体管T2的源极电位变为电源电压VCCP。

[0090] 图6是示出用于驱动根据本公开的实施方式的显示设备100的方法的比较例的说明性示图。图6示出了水平同步信号XVD、信号电压Vsig、来自驱动扫描器132的信号DS、来自写入扫描器133的信号WS、以及来自自动调零扫描器131的信号AZ的时间进程。图6还示出了晶体管T2的源极电位Source和栅极电位Gate以及有机EL元件EL的阳极电位Anode的时间进

程。

[0091] 相比于图5所示的驱动方法,在图6所示的驱动方法中,信号AZ由低变高的时间不是Vth校正时段,而是在信号电压Vsigt写入时段之后。即,在时间t4,信号WS由高变低,并且信号电压Vsigt到晶体管T2的写入时段开始,并且在时间t5,信号WS由低变高,并且信号电压Vsigt到晶体管T2的写入时段结束,并且然后在时间t6,信号AZ由低变高。

[0092] 因此,信号AZ由低变高的时间差异对视频信号的Vth校正或写入没有影响。然而,已发现信号AZ由低变高的时间差异使对比度劣化,并且引起水平串扰现象。具体地,在如图5所示的Vth校正时段中,当信号AZ由低变高时,对比度劣化,换言之,黑色亮度增加,然而水平串扰现象得到改进。另一方面,在如图6所示的信号电压Vsigt写入时段之后,当信号AZ由低变高时,水平串扰劣化,然而对比度得到改进。将描述这种现象出现的原因。

[0093] 在Vth校正之后,当写入视频信号时,与黑色电位相对应的信号电压Vsigt被写入至晶体管T2的栅极节点。 $Vg' = VCCP$ ,其中 $Vg'$ 是Vth校正之后写入视频信号后栅极节点的电位,并且VCCP是与黑色电位相对应的信号电压Vsigt。此处,晶体管T2的栅极节点的电位波动 $\Delta Vg$ 由以下式表示

$$[0094] \Delta Vg = Vg' - Vg = VCCP - Vg,$$

[0095] 其中 $Vg$ 是在校正之后写入视频信号之前栅极节点的电位。

[0096] 另一方面,经由电容器C2连接的晶体管T2的源极节点的电位波动 $\Delta Vs$ 由以下式表示

$$[0097] \Delta Vs = \Delta Vg * Cs / (Cs + Csub + Cp_s) = (VCCP - Vg) * Cs / (Cs + Csub + Cp_s) \dots \text{(式1)},$$

[0098] 其中,Csub是电容器C1的电容,Cs是电容器C2的电容,并且Cp\_s是当晶体管T1截止时在晶体管T2的源极节点中产生的寄生电容。

[0099] 此处, $Cs / (Cs + Csub + Cp_s) < 1$ ,因此,晶体管T2的源极节点的电位波动 $\Delta Vs$ 小于栅极节点的电位波动 $\Delta Vg$ 。即,在晶体管T2的栅极节点上升到电压VCCP时,晶体管T2的栅极-源极电压Vgs变小。

[0100] 现在,将考虑晶体管T2的 $Vg'$ 与栅极-源极电位之间的相关性。在Vth校正之后写入视频信号之前晶体管T2的栅极节点、源极节点、以及栅极-源极电位分别由 $Vg$ 、 $Vs$ 、及 $Vgs$ 表示,并且在写入视频信号之后晶体管T2的栅极节点、源极节点、及栅极-源极电位分别由 $Vg'$ 、 $Vs'$ 、及 $Vgs'$ 表示。此处, $Vgs = Vs - Vg$ 并且 $Vgs' = Vs' - Vg'$ 。此外,在写入视频信号之后晶体管T2的源极节点电位 $Vs'$ 为

$$[0101] Vs' = Vs + (Vg' - Vg) * (Cs / (Cs + Csub + Cp_s)).$$

[0102] 此处,当 $(Cs / (Cs + Csub + Cp_s)) = (X)$ 时,

$$[0103] Vgs' = Vs + (Vg' - Vg) * (X) - Vg' = Vs - ((1 - X)Vg' + Vg(X)) \dots \text{(式2)}$$

[0104] 当将 $Vgs$ 与 $Vgs'$ 相比时,根据 $Vg < Vg'$ , $Vgs > Vgs'$ 。此外,由于 $Vg'$ 较大,换言之,由于写入视频信号之后栅极节点的电位较高,因此晶体管T2的栅极-源极电位 $Vgs'$ 较小。

[0105] 根据以上描述,将描述显示设备100的驱动与对比度之间的相关性。首先,描述了在Vth校正时段中信号AZ由低变高的情况。图7是示出用于驱动根据本公开的实施方式的显示设备100的方法的比较例的说明性示图。图7示出了在Vth校正时段中信号AZ由低变高的情况的实例。

[0106] 在Vth校正之后,在写入Vsigt之前,信号AZ从低向高转变,此时,信号AZ的波动经由

来自自动调零扫描器131的信号线(AZ栅极线)与晶体管T2的栅极节点之间存在的寄生电容Cp(栅极-AZ)进入晶体管T2的栅极节点。由于信号AZ的波动而引起的晶体管T2的栅极电位的电位波动 $\Delta Vg(AZ)$ 由以下式表示

[0107]  $\Delta Vg(AZ) = \Delta V(AZ) * Cp(Gate-AZ) / (Cp(Gate-AZ) + ((1/Cs) + (1/Csub)) + Cp_g) \dots$   
(式3)

[0108] 此处,  $\Delta V(AZ)$ 是信号AZ的可变幅度,并且Cp\_g是在晶体管T3截止时在晶体管T2的栅极节点中产生的寄生电容。

[0109] 此后,将黑色信号写入晶体管T2的栅极节点,并且晶体管T2的栅极节点的电位上升到VCCP。

[0110] 图8是示出用于驱动根据本公开的实施方式的显示设备100的方法的比较例的说明性示图。图8示出了在写入Vsigt之后信号AZ由低变高的情况的实例。在这种情况下,在黑色信号写入到晶体管T2的栅极节点并且晶体管T2的栅极节点的电位变为VCCP之后,AZ脉冲变高,因此,晶体管T2的栅极节点的电位进一步上升。示出了在这种情况下,晶体管T2的栅极节点达到的电位高于在Vth校正时段中信号AZ由低变高的情况。

[0111] 根据式2,由于晶体管T2的栅极节点达到的电位较高,晶体管T2的栅极-源极电压Vgs较小。即,与在Vth校正时段中信号AZ由低变高的情况相比,晶体管T2的栅极-源极电压Vgs较小并且在写入Vsigt之后信号AZ由低变高的情况下黑色亮度较低。即,在写入Vsigt之后信号AZ由低变高的情况下,对比度提高的更多。

[0112] 接下来,考虑到水平串扰。图9是用于描述水平串扰的说明性示图。如同图9中的线(A)一样,就在暗处显示白线来说存在问题,然而当与线(B)一样在白色背景中显示视频(诸如,黑色窗口)时,白色背景部分中出现亮度差异。该现象为水平串扰。

[0113] 此外,图10是示出在考虑水平串扰时使用的像素电路的说明性示图,并且示出在信号线与节点之间引起的寄生电容。

[0114] 图11和图12是各自示出用于驱动根据本公开的实施方式的显示设备100的方法的比较例的说明性示图。图11和图12各自示出在Vth校正时段之后信号AZ由低变高的情况的实例。此外,图11示出晶体管T2的栅极节点和源极节点、以及图9中示出的线(A)的区域中的有机EL元件EL的阳极节点的电位方面的改变。图12示出晶体管T2的栅极节点和源极节点以及图9中示出的线(B)的区域中的有机EL元件EL的阳极节点的电位方面的改变。

[0115] 在将信号WS写入栅极节点之前,AZ栅极线的电位处于低状态。当信号WS在视频信号写入时从高向低转变的时候,负耦合经由来自写入扫描器133的信号线(WS栅极线)与AZ栅极线之间产生的寄生电容Cp(WS-AZ)进入AZ栅极线,并且信号AZ的电位下降。

[0116] 另一方面,在视频信号写入时,晶体管T2的栅极节点的电位转变到Vsigt。栅极节点的这种波动使得正耦合经由在栅极节点与AZ栅极线之间产生的寄生电容Cp(栅极-AZ)进入AZ栅极线。当然这种耦合的量根据视频信号而变化,但是与线(A)相比在图9中示出的线(B)中电压上升的量更大。即,在线(B)中AZ栅极线的电位下降更小,因为来自WS栅极线的负耦合进行了弥补。

[0117] 即,在线(A)中,在信号写入时晶体管T2的栅极节点的电位上升,因此AZ栅极线的电位下降大。另一方面,在线(B)中,在信号写入时晶体管T2的栅极节点的电位上升,因此AZ栅极线的电位下降小。

[0118] AZ栅极线的电位下降使得晶体管T4的工作点降低,并且有机EL元件EL的阳极节点的电位也下降。由于晶体管T4是P-沟道晶体管,因此晶体管T4导通时有机EL元件EL的阳极电位为晶体管T4导通时AZ栅极线的电位与晶体管T4的阈值电压的总和。即,当晶体管T4导通时AZ栅极线的电位下降的时候,有机EL元件EL的阳极电位相应下降。

[0119] 因此,由于AZ栅极线的电位在线(B)中比在线(A)中下降更多,因此有机EL元件EL的阳极电位在线(A)中比在线(B)中下降更多。

[0120] 此后,在开始发光时,有机EL元件EL的阳极电位上升至有机EL元件EL的发光电位。阳极电位的这种波动经由在晶体管T2的栅极节点与有机EL元件EL的阳极之间产生的寄生电容C<sub>p</sub>(栅极-阳极)将正耦合施加到栅极,并且晶体管T2的栅极节点的电位上升。此时,晶体管T2的栅极-源极电压V<sub>gs</sub>变得更小。在发光之前,在阳极电位较低的白线(A)中,阳极电位中这种上升的量更大。即,晶体管T2的栅极-源极电压V<sub>gs</sub>在白线(A)中比在黑线(B)中更小,这就引起串扰。

[0121] 图13是示出用于驱动根据本公开的实施方式的显示设备100的方法的比较例的说明性示图。图13示出了在V<sub>th</sub>校正时段中信号AZ由低变高的情况的实例。此外,图13示出晶体管T2的栅极节点和源极节点和图9中示出的线(A)的区域中的有机EL元件EL的阳极节点的电位方面的改变。

[0122] 在V<sub>th</sub>校正时段中信号AZ由低变高的情况下,机制与使用图11和图12描述的机制类似一直到AZ栅极线的波动为止。然而,在V<sub>th</sub>校正时段中信号AZ由低变高的情况下,由于此后信号WS由高变低,晶体管T4处于截止状态并且因此对有机EL元件EL的阳极节点的工作点有影响。因此,在V<sub>th</sub>校正时段中信号AZ由低变高的情况下,阳极节点的电位在线(A)与线(B)之间不会改变,并且同样此后在发光时,晶体管T2的栅极-源极电压V<sub>gs</sub>中线(A)与线(B)之间不会出现差异。因此,在V<sub>th</sub>校正时段中信号AZ由低变高的情况下,不会发生水平串扰。

[0123] 如上所述,信号AZ由低变高的时间上的差异使对比度劣化,并且引起水平串扰现象。因此,根据本实施方式的显示设备100改变了信号AZ的转变时间,从而实现在对比度和水平串扰的抑制两方面上的改进。

[0124] 图14是示出用于驱动根据本公开的实施方式的显示设备100的方法的说明性示图。图14示出了水平同步信号XVD、信号电压V<sub>sig</sub>、来自驱动扫描器132的信号DS、来自写入扫描器133的信号WS、以及来自自动调零扫描器131的信号AZ的时间进程。

[0125] 根据本公开的实施方式的显示设备100具有以下特征:在图14中示出的信号的时间进程中,信号AZ由低向高转变两次,即,在V<sub>th</sub>校正时段期间和在视频信号写入时段之后。即,在V<sub>th</sub>校正时段期间由低向高转变之后,在视频信号写入时段期间信号AZ由高返回到低。然后,在视频信号写入时段之后,信号AZ由低向高转变。通过使信号AZ以这种方式转变,根据本公开的实施方式的显示设备100可实现对比度和水平串扰的抑制两方面上的改进。将描述其原理。

[0126] 图15是示出用于驱动根据本公开的实施方式的显示设备100的方法的说明性示图。图15示出了水平同步信号XVD、信号电压V<sub>sig</sub>、来自驱动扫描器132的信号DS、来自写入扫描器133的信号WS、以及来自自动调零扫描器131的信号AZ的时间进程。此外,图15示出晶体管T2的栅极节点和源极节点和图9中示出的线(A)的区域中的有机EL元件EL的阳极节点的电位方面的改变。

[0127] 根据本公开的实施方式的显示设备100使得信号AZ在Vth校正时段期间由低向高转变。因此,如上所述,即使当视频信号写入时信号WS由高变为低的时候,晶体管T4处于截止状态并且因此对有机EL元件EL的阳极节点的工作点没有影响。

[0128] 然后,根据本公开的实施方式的显示设备100使得信号AZ在视频信号写入时段期间由高向低转变。此时,晶体管T2的栅极节点在视频信号电压处接地,并且对晶体管T2的工作点没有影响。

[0129] 然后,根据本公开的实施方式的显示设备100使得信号AZ在视频信号写入时段结束之后的发光时段之前由低向高转变。因此,如上所述,视频信号被写入至晶体管T2的栅极节点。上面已描述在晶体管T2的栅极节点变为电压VCCP之后,信号AZ由低向高的转变使得晶体管T2的栅极节点进一步上升。由于晶体管T2的栅极节点达到的电位越高,因此晶体管T2的栅极-源极电压Vgs越小,从而使信号AZ以这种方式转变使得对比度得到改进。

[0130] 1.3. 变型

[0131] 根据本公开的实施方式的技术可类似应用于具有用于消光的P-沟道晶体管连接至自发光元件的阳极的配置的任何像素电路。

[0132] 图16是示出在根据本公开的实施方式的显示设备100的像素部110中形成的像素电路的变型的说明性示图。在图16中示出的像素电路包括晶体管T11至T16、电容器(寄生电容)Cs、Ca、和Cp、以及有机EL元件EL。

[0133] 图17是示出驱动在图16中示出的像素电路的信号的进程的说明性示图。WS表示提供给晶体管T13的栅极的信号,DS表示提供给晶体管T11的栅极的信号,AZ1表示提供给晶体管T14的栅极的信号,AZ2表示提供给晶体管T15的栅极的信号,以及AZ3表示提供给晶体管T16的栅极的信号。

[0134] 如图4所示的晶体管T4,晶体管T14进行控制以防止有机EL元件EL在有机EL元件EL的非发光时段中发光。因此,控制驱动晶体管T14的时间提供了对比度和水平串扰的预防得到改进的两种效果。

[0135] 即,如图17所示,通过在Vth校正时段中将信号AZ1由低变为高,晶体管T14截止一次,通过在信号写入时段中将信号AZ1由高变为低,晶体管T14导通,并且在信号写入时段之后通过将信号AZ1由低变为高,晶体管T14截止。通过以这种方式控制信号AZ1,根据本公开的实施方式的显示设备100提供了即使在图16中示出的配置用作像素电路的情况下对比度和预防得到改进的两种效果。

[0136] 图18是示出在根据本公开的实施方式的显示设备100的像素部110中形成的像素电路的变型的说明性示图。图18中示出的像素电路包括晶体管T21至T25、电容器Cs、以及有机EL元件EL。

[0137] 图19是示出驱动在图18中示出的像素电路的信号的进程的说明性示图。WS表示提供给晶体管T23的栅极的信号,DS表示提供给晶体管T21的栅极的信号,AZ1表示提供给晶体管T24的栅极的信号,以及AZ2表示提供给晶体管T25的栅极的信号。

[0138] 如图4所示的晶体管T4等,晶体管T24进行控制以防止有机EL元件EL在有机EL元件EL的非发光时段中发光。因此,控制驱动晶体管T24的定时提供了对比度和水平串扰的预防得到改进的两种效果。

[0139] 即,如图19所示,通过在Vth校正时段中将信号AZ1由低变为高晶体管T24,截止一

次,通过在信号写入时段中将信号AZ1由高变为低,晶体管T24导通,并且在信号写入时段之后通过将信号AZ1由低变为高,晶体管T24截止。通过以这种方式控制信号AZ1,根据本公开的实施方式的显示设备100提供了即使在图18中示出的配置用作像素电路的情况下对比度和预防得到改进的两种效果。

[0140] 图20是示出在根据本公开的实施方式的显示设备100的像素部110中形成的像素电路的变型的说明性示图。图20中示出的像素电路包括晶体管T31至T34、电容器C31、以及有机EL元件EL。晶体管T31是控制有机EL元件EL的发光的发光控制晶体管。晶体管T32是通过使与电容器C31的保持电压相对应的驱动电流流入有机EL元件EL而驱动有机EL元件EL的驱动晶体管。晶体管T33对由写入扫描器133提供的信号电压Vsig进行采样。晶体管T34是连接在晶体管T31的漏极节点(漏电极)与电流放电目标节点之间的重置晶体管。信号线AZ连接至晶体管T34的栅极。晶体管T31至T34均可包括P-沟道晶体管。

[0141] 此外,图20中示出的像素电路包括晶体管T35至T37。信号线DS以在与晶体管T31相同的定时切换通/断的方式连接至晶体管T35的栅极。信号线WS以在与晶体管T33相同的定时切换通/断的方式连接至晶体管T36的栅极。晶体管T37是初始化晶体管,并且信号线INI连接至其栅极。晶体管T35至T37均可包括P-沟道晶体管。

[0142] 图21是示出提供给图20中示出的像素电路的信号的时序图的说明性示图。发光时段结束时,信号DS由低变为高,并且晶体管T31和T35截止。此外,信号INI在发光时段结束时由高变为低,并且晶体管T37由截止变为导通。此外,信号AZ在发光时段结束时由高变为低,并且晶体管T34由截止变为导通。

[0143] 在以下初始化时段期间,信号INI由低变为高,并且晶体管T37由导通变为截止。另外,在初始化时段期间,信号AZ由低变为高,并且晶体管T34由导通变为截止。信号INI和信号AZ在与图21中相同的定时切换,但本公开不限于该实例。

[0144] 然后,在初始化时段结束时,信号WS由高变为低,并且晶体管T33和T36由截止变为导通。

[0145] 在以下信号写入和Vth校正时段期间,首先信号AZ由高变为低,并且晶体管T34由截止变为导通。此后,同样在信号写入和Vth校正时段期间,信号WS由低变为高,并且晶体管T33和T36由导通变为截止。

[0146] 然后,在信号写入和Vth校正时段结束时,信号DS由高变为低,晶体管T31和T35由截止变为导通,并且有机EL元件EL发光。此后,在发光时段,信号AZ由低变为高,并且晶体管T34由导通变为截止。

[0147] 即,如图21所示,通过在信号写入和Vth校正时段中将信号AZ由高变为低而使晶体管T34导通,并且此后通过将信号AZ由低变为高而使晶体管T34截止。通过以这种方式控制信号AZ,根据本公开的实施方式的显示设备100提供了即使在图20中示出的配置用作像素电路的情况下对比度和预防得到改进的两种效果。

[0148] 尽管前面描述了本公开的实施方式优选应用于P型晶体管,但本公开并不受这样的限制。事实上,本公开的实施方式可被同样地应用于包括N型晶体管的像素电路。在应用于包括N型晶体管的像素电路的情况下,如将参考图22描述的,实施方式减少穿透(penetration)电流。换言之,在应用于N型晶体管的本发明的实施方式中,穿透电流减少。这减少了像素电路的功率消耗。在图23中示出了根据本公开的实施方式的阐述图22的像素

电路的操作的信号图。

[0149] 参考图22和图23,示出了像素电路的扫描时段。扫描时段包括三个阶段:重置阶段、数据写阶段以及发射阶段。在以定时T210为开始的重置阶段期间,连接至采样晶体管T40的栅极的写入扫描线在短时间段内由低变高。这意味着采样晶体管T40导通并且将信号线Vdata呈现给电容器C。这意味着信号Vdata(在这种情况下为Vofs)的值写入电容器C。在实施方式中,Vofs是小于驱动晶体管T41的阈值的黑色信号(black signal)。这意味着驱动晶体管T41被迫截止。此外,在写入扫描线变高的同时,自动调零扫描线由低移动到高。由于自动调零扫描线连接至重置晶体管T42的栅极,重置晶体管T42置于导通状态。这防止电流流动到发光元件D22的阳极。自动调零扫描线然后在定时T211处降为低,这意味着重置晶体管T42变为不导通。

[0150] 在定时T212处,在重置阶段期满时,写阶段开始。当写入扫描线变高时,写阶段开始。当写入扫描线连接至采样晶体管T40的栅极时,采样晶体管T40开始导通。由于采样晶体管T40的源极连接至Vdata线并且采样晶体管T40的漏极连接至电容器C(其本身连接在驱动晶体管T41的栅极与漏极之间),电容器C开始充电。然而,由于采样晶体管T40的源极处于浮置状态(由于重置晶体管T42未导通),存储在电容器C中的电压不稳定或不固定。然而,将会注意到,尽管不稳定,但当Vdata线上的电压Vsigt超过驱动晶体管T41的阈值电压时电容器C两端的电压将超过驱动晶体管T41的阈值电压。这意味着驱动晶体管T41将开始导通。因此,理想的是将自动调零电路由低切换为高以使重置晶体管T42导通。这将使得存储在电容器C中的电压稳定。然而,如将阐述的,发明人已认识到通过将自动调零线设置为高,将会产生不期望的穿透电流。

[0151] 在定时T213处,自动调零扫描线将由低变为高。这意味着重置晶体管T42开始导通。因此,采样晶体管T40的源极处的电压被固定在稳定电压(在这种情况下,稳定电压为Vss)。这意味着电容器C存储与Vsigt精确相关的电压。换言之,电容器C存储电压Vsigt-Vss。

[0152] 正如所指出的那样,在重置晶体管T42通过自动调零扫描线导通同时电容器C两端的电压超过阈值电压的期间,穿透电流将流经驱动晶体管T41并且流经重置晶体管T42。这意味着在此期间,自动调零扫描线应在一最短时间为高,以便使从像素电路损失的电力的量最小化。换言之,为了减少由于穿透电流而引起的像素电路中损失的电力的量,期望在导通驱动晶体管T41时而不是在驱动晶体管T41导通之前或之后在写阶段期间导通采样晶体管T40。

[0153] 在定时T214处,写入扫描线由高变为低。这阻止采样晶体管T40导通。因此,停止Vdata线的值写入到电容器C。这意味着与Vsigt相关的稳定电压存储在电容器C中。

[0154] 在定时T215处,自动调零扫描线由高降为低。这意味着重置晶体管T42停止导通并且存储在电容器C中的电压透过元件D22发光(emitted)。这是发射时段(emission period)。

[0155] 应注意,尽管图22中未示出发光控制晶体管,但发光控制晶体管可放置于从电源电压VCCP到有机EL元件EL的电流路径内,例如,电压VCCP与由连接到驱动晶体管的栅极的驱动信号驱动的驱动晶体管T36之间,或者驱动晶体管T41和有机EL元件EL之间。发光控制信号将在时段T213与T214之间以及发射时段期间导通发光控制晶体管。

[0156] 此外,从上可知,重置晶体管T42在预定定时将发光元件的阳极重置为预定电位,

[0157] 其中,重置晶体管T42:在将信号电压Vdata写入至驱动晶体管T41之前从导通切换为截止,在切换之后将信号电压Vdata写入至驱动晶体管T41时从截止切换为导通,并且在写入之后发光元件D22发光的时段之前从导通切换为截止。通过进行这种切换,包括n型晶体管的像素电路减少穿透电流并且因此减少像素电路中的功率消耗。

[0158] 在图24和图25中示出了可应用于图22的像素电路的另外两个时序图。这两个时序图强调与图23的符合本公开的实施方式的时序图相关联的优点。

[0159] 参考图22和图24,重置时段在定时T210处开始。在定时T240处,写入信号在短时间段内变高。这就导通了采样晶体管T40。因此将Vofs(为黑色电平信号)呈现给电容器C,该电容器开始对Vofs充电。同样,在定时T210处,自动调零扫描线变高从而导通重置晶体管T42。这就使得电压Vss-Vofs能呈现给发光元件D22的阳极。

[0160] 在定时T211处,Vdata上的电压增至Vsigt。在定时T212处,重置时段结束并且写入时段开始。这意味着写入扫描线变高并且采样晶体管T40开始导通。因此,将Vsigt施加到电容器C。在短时间段之后,电容器C两端的电压将超过驱动晶体管T41的阈值电压。如技术人员将意识到的,对电容器C充电使电容器C两端的电压超过重置晶体管T42的阈值电压所花费的时间相对于写入时段的持续时间非常短。此外,Vsig的值将始终超过采样晶体管T40的阈值电压。

[0161] 一旦电容器C两端的电压超过阈值电压,采样晶体管T40将导通。由于自动调零线仍为高,重置晶体管T42将导通。这意味着在整个写入时段内,穿透电流将流经驱动晶体管T41和重置晶体管T42。与图23的本公开的实施方式的时序图相比,这增加了图22的像素电路中的功率消耗。

[0162] 其他定时事件与图23中描述的相同并且在本文中为了简便起见将不再描述。

[0163] 参考图22和图25,示出了强调图23的时序图的优点的另一时序图。

[0164] 图25的时序图与图24的时序图的不同之处在于:在步骤T211处自动调零线被切换为低。这使穿透电流在写入时段期间停止流经晶体管T38。然而,该时序引起另一问题。具体地,在写入时段期间(在定时T212处开始),采样晶体管T40的栅极变高是指电容器C在驱动晶体管T41的栅极处开始充电至电压Vsigt。然而,由于在写入时段期间自动调零线低,电容器C(连接到驱动晶体管T41的漏极)的另一侧未处于稳定电压处(即,其处于“浮置”状态的左侧)。这意味着存储在电容器C中的电压不精确从而在发射时段期间施加到发光元件D22的电压不准确。这降低了输出的质量。

[0165] 因此,根据本公开的实施方式,通过将图23的时序图应用于图22的像素电路,生成减少功率消耗的高质量图像。

[0166] 尽管前面已参考作为场效应晶体管的晶体管进行描述,但本公开不受这样的限制。本公开的实施方式可应用于任何种类的晶体管类开关。

[0167] 尽管前述已应用于包含阳极连接至驱动晶体管T41的发光元件D22的像素电路,但本公开不受这样的限制。发光元件D22的阴极可替代地连接至驱动晶体管T41。当然,可设置或调整其他电压电平以便使发光元件D22正确地工作,但这在技术人员的知识范围以内。

[0168] 尽管前述已参考特定电路设计进行描述,技术人员将会理解,设想具有相似功能的其他电路布局。例如,图22中示出了单独的电容器C。然而,技术人员将会理解,可以调整场效应晶体管的物理参数(诸如,驱动晶体管T41的物理参数)以提供驱动晶体管T41内所需

要的电容。

[0169] <2. 总结>

[0170] 根据如上所述的本公开的实施方式，提供了一种显示设备，该显示设备包括像素电路，在该像素电路中针对自发光元件的阳极设置了进行控制以防止自发光元件在非发光时段发光的晶体管并且提供了对比度和水平串扰的预防得到改进的两种效果。

[0171] 此外，也可以类似地提供一种包括根据本公开的实施方式的显示设备的电子装置。包括根据本公开的实施方式的显示设备的电子装置提供了对比度和水平串扰的预防得到改进的两种效果。这种电子装置的实例包括电视、移动电话（诸如，智能电话）、平板电脑类移动终端、个人计算机、便携式游戏机、便携式音乐播放器、数字静态照相机、数字视频摄像机、手表类移动终端、可穿戴装置等。

[0172] 本领域技术人员应理解，只要在所附技术方案或其等同物的范围内，根据设计需求和其他因素可以做出各种变形、组合、子组合以及更改。

[0173] 此外，本说明书中描述的效果仅仅是说明性的或示例性的效果，并不是限制性的。即，具有或代替上述效果，根据本公开的技术可以实现本领域技术人员从本说明书的描述中清楚的其他效果。

[0174] 此外，本技术还可被配置为如下。

[0175] (1) 一种像素电路，包括：

[0176] 发光元件；

[0177] 驱动晶体管，驱动晶体管的源极连接至发光元件的阳极；

[0178] 采样晶体管，采样晶体管的源极连接至驱动晶体管的栅极并且采样晶体管对待写入驱动晶体管的信号电压进行采样；以及

[0179] 重置晶体管，重置晶体管在预定定时将发光元件的阳极重置到预定电位，

[0180] 其中，重置晶体管在将信号电压写入至驱动晶体管之前从导通切换为截止，在切换之后，在将信号电压写入至驱动晶体管时，从截止切换为导通，并且在写入之后，发光元件发光的时段从导通切换为截止

[0181] (2) 根据(1)所述的像素电路，

[0182] 其中，在采样晶体管从截止切换为导通之后，在将信号电压写入至驱动晶体管时，重置晶体管从截止切换为导通。

[0183] (3) 根据(1)或(2)所述的像素电路，

[0184] 其中，在信号电压到驱动晶体管的写入结束之后重置晶体管从导通切换为截止并且采样晶体管从导通切换为截止。

[0185] (4) 根据(1)至(3)中任一项所述的像素电路，还包括：

[0186] 发光控制晶体管，发光控制晶体管的源极连接至驱动晶体管的漏极并且在发光元件发光的时段中发光控制晶体管从截止切换为导通。

[0187] (5) 根据(4)所述的像素电路，

[0188] 其中，发光控制晶体管是P-沟道晶体管。

[0189] (6) 根据(1)至(5)中任一项所述的像素电路，

[0190] 其中，重置晶体管是P-沟道晶体管。

[0191] (7) 根据(1)至(6)中任一项所述的像素电路，

- [0192] 其中，驱动晶体管是P-沟道晶体管。
- [0193] (8) 根据(1)至(6)中任一项所述的像素电路，
- [0194] 其中，驱动晶体管是N-沟道晶体管。
- [0195] (9) 一种显示设备，包括：
- [0196] 像素阵列部分，像素阵列部分中布置有像素电路，像素电路中的每一个均为根据(1)至(7)中任一项所述的像素电路；以及
- [0197] 驱动电路，驱动像素阵列部分。
- [0198] (10) 一种电子装置，包括：
- [0199] 根据9所述的显示设备。
- [0200] (11) 一种用于控制像素电路的方法，
- [0201] 像素电路包括：
- [0202] 发光元件，
- [0203] 驱动晶体管，驱动晶体管的源极连接至发光元件的阳极，
- [0204] 采样晶体管，采样晶体管的源极连接至驱动晶体管的栅极并且采样晶体管对待写入驱动晶体管的信号电压进行采样；以及
- [0205] 重置晶体管，重置晶体管在预定定时将发光元件的阳极重置到预定电位，
- [0206] 方法包括：
- [0207] 在将信号电压写入至驱动晶体管之前，重置晶体管从导通切换为截止；
- [0208] 在将信号电压写入至驱动晶体管时，重置晶体管从截止切换为导通；以及
- [0209] 在写入之后，在发光元件发光的时段之前，重置晶体管从导通切换为截止。
- [0210] [参考标号列表]
- [0211] 100显示设备
- [0212] 110像素部
- [0213] 111B像素
- [0214] 111G像素
- [0215] 111R像素
- [0216] 120水平选择器
- [0217] 130垂直扫描器
- [0218] 131自动调零扫描器
- [0219] 132驱动扫描器
- [0220] 133写入扫描器
- [0221] C1电容器
- [0222] C2电容器
- [0223] Cp寄生电容器
- [0224] Cs电容器
- [0225] DS信号
- [0226] EL有机EL元件
- [0227] Gate栅极电位
- [0228] SCN扫描线

- [0229] T1晶体管
- [0230] T2晶体管
- [0231] T3晶体管
- [0232] T4晶体管
- [0233] D22发光元件
- [0234] T40采样晶体管
- [0235] T41驱动晶体管
- [0236] T42重置晶体管。

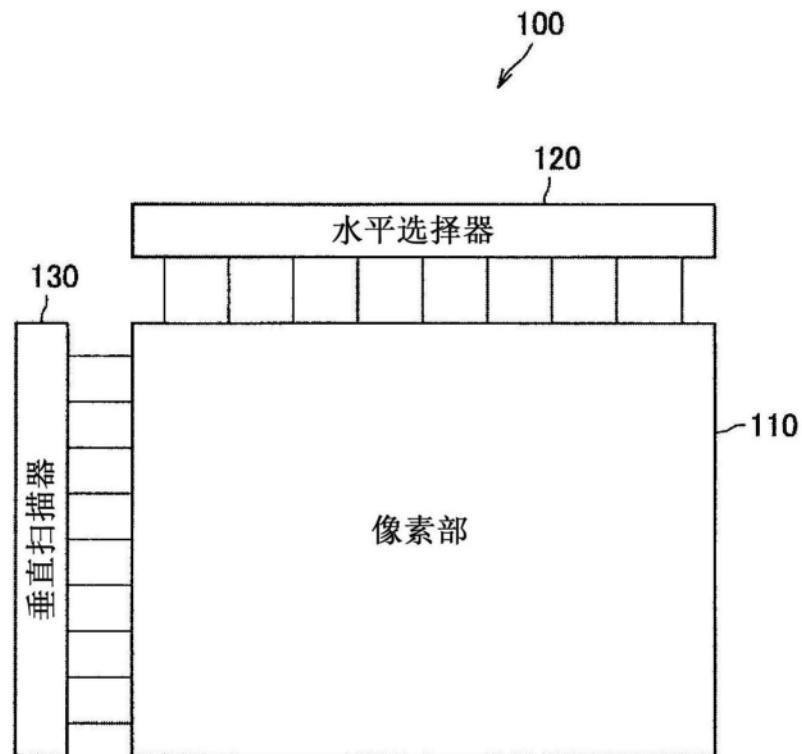


图1

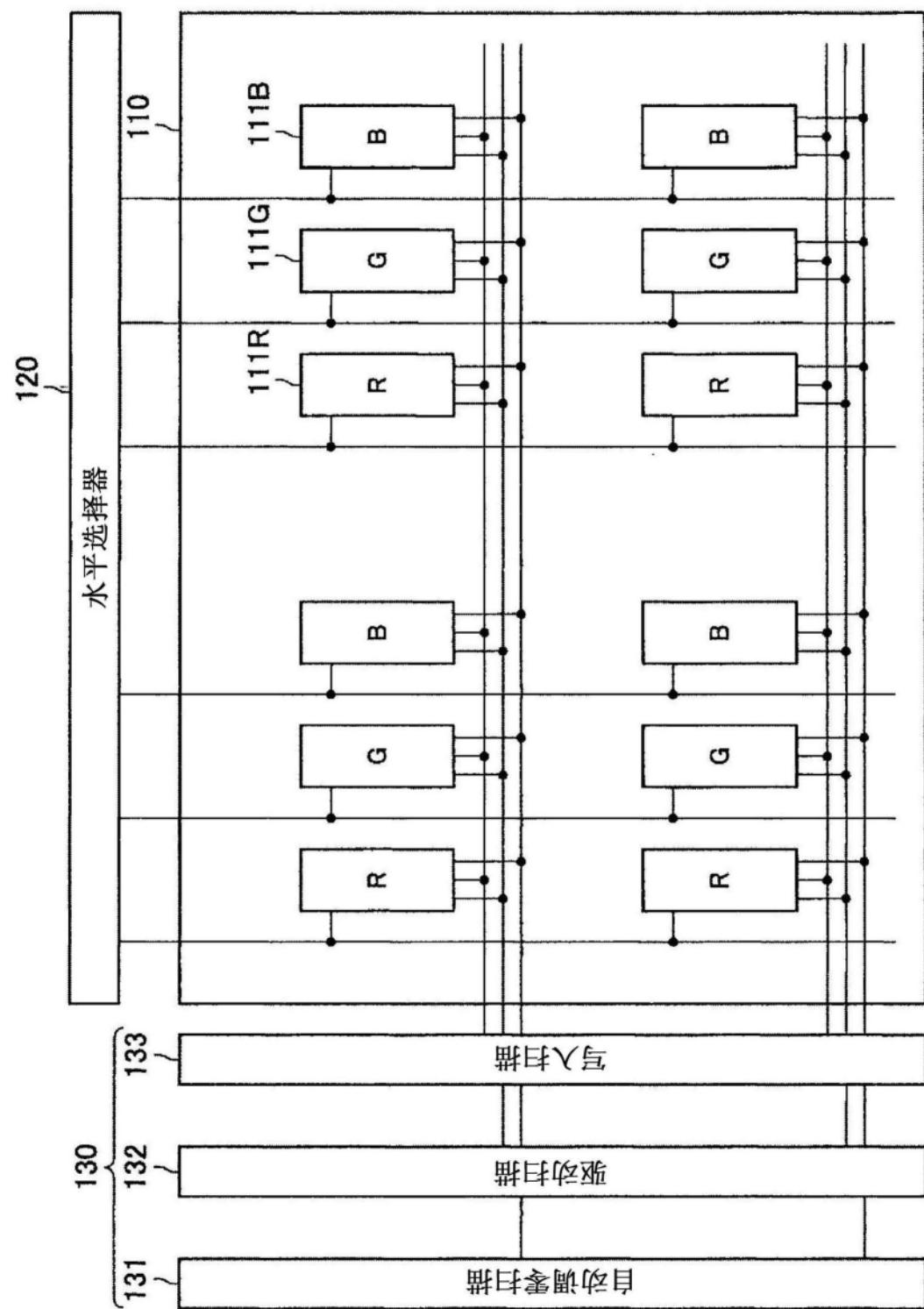


图2

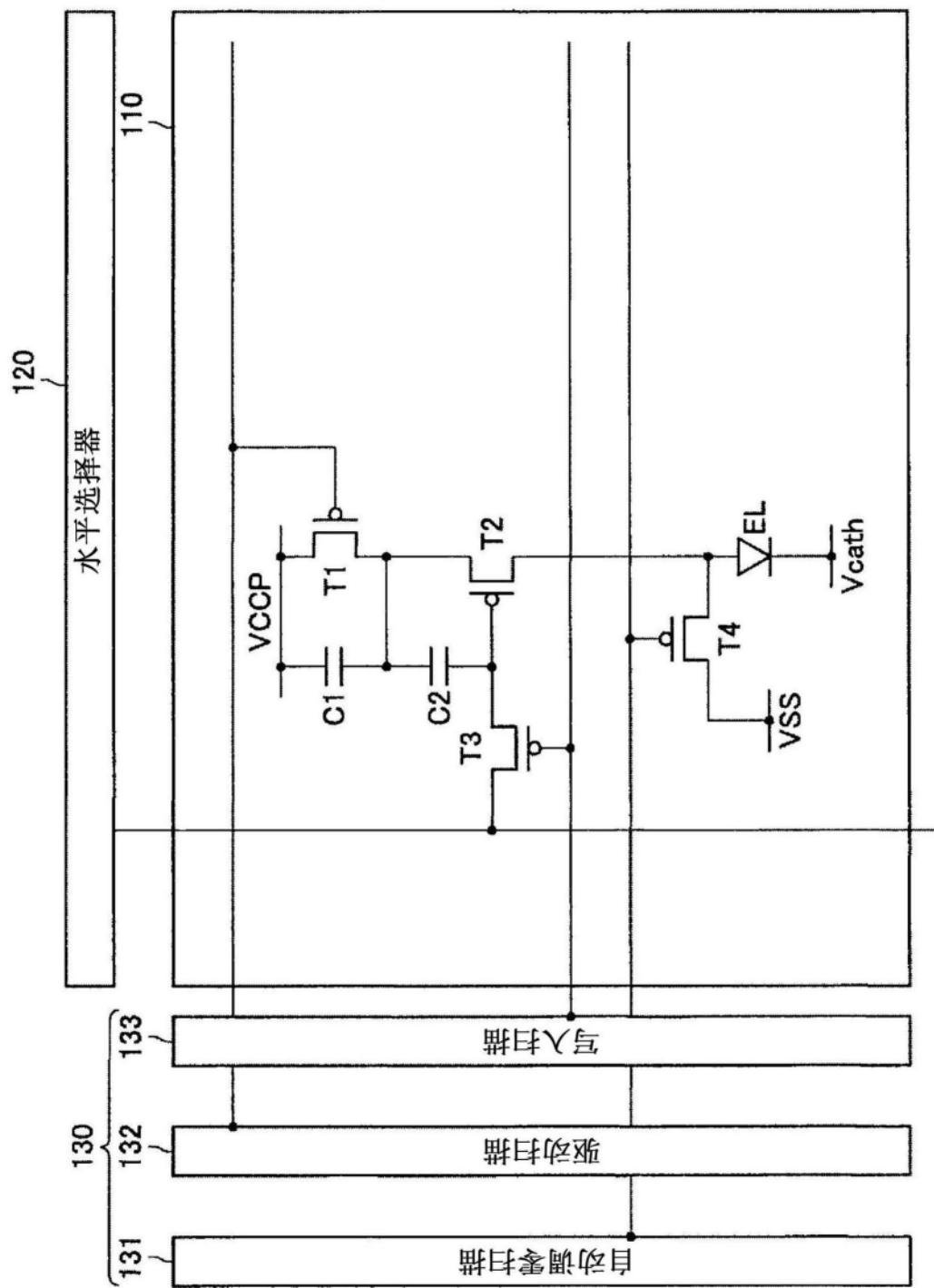


图3

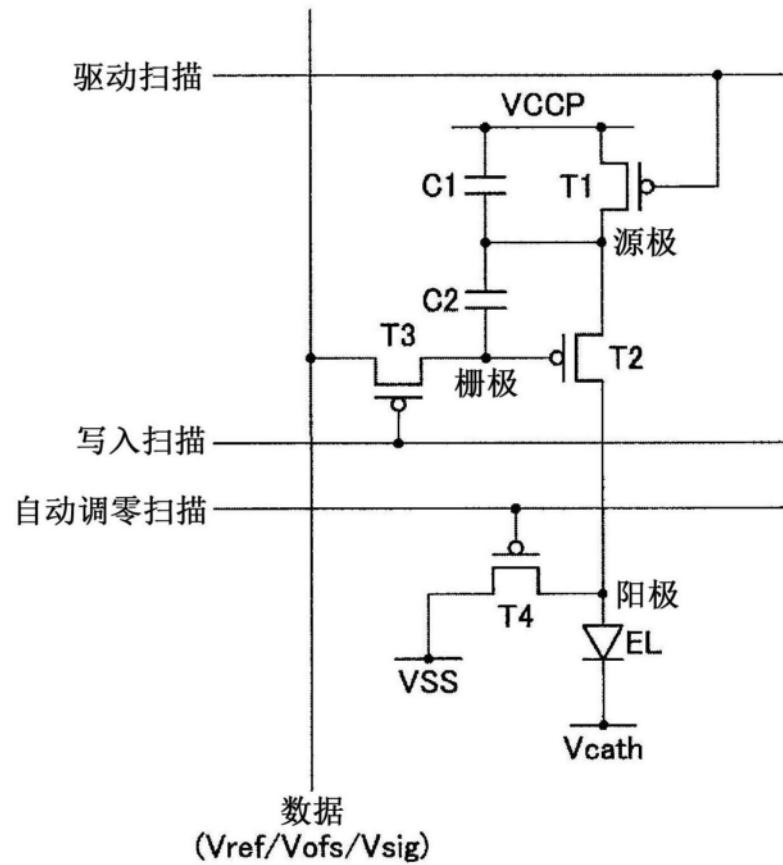


图4

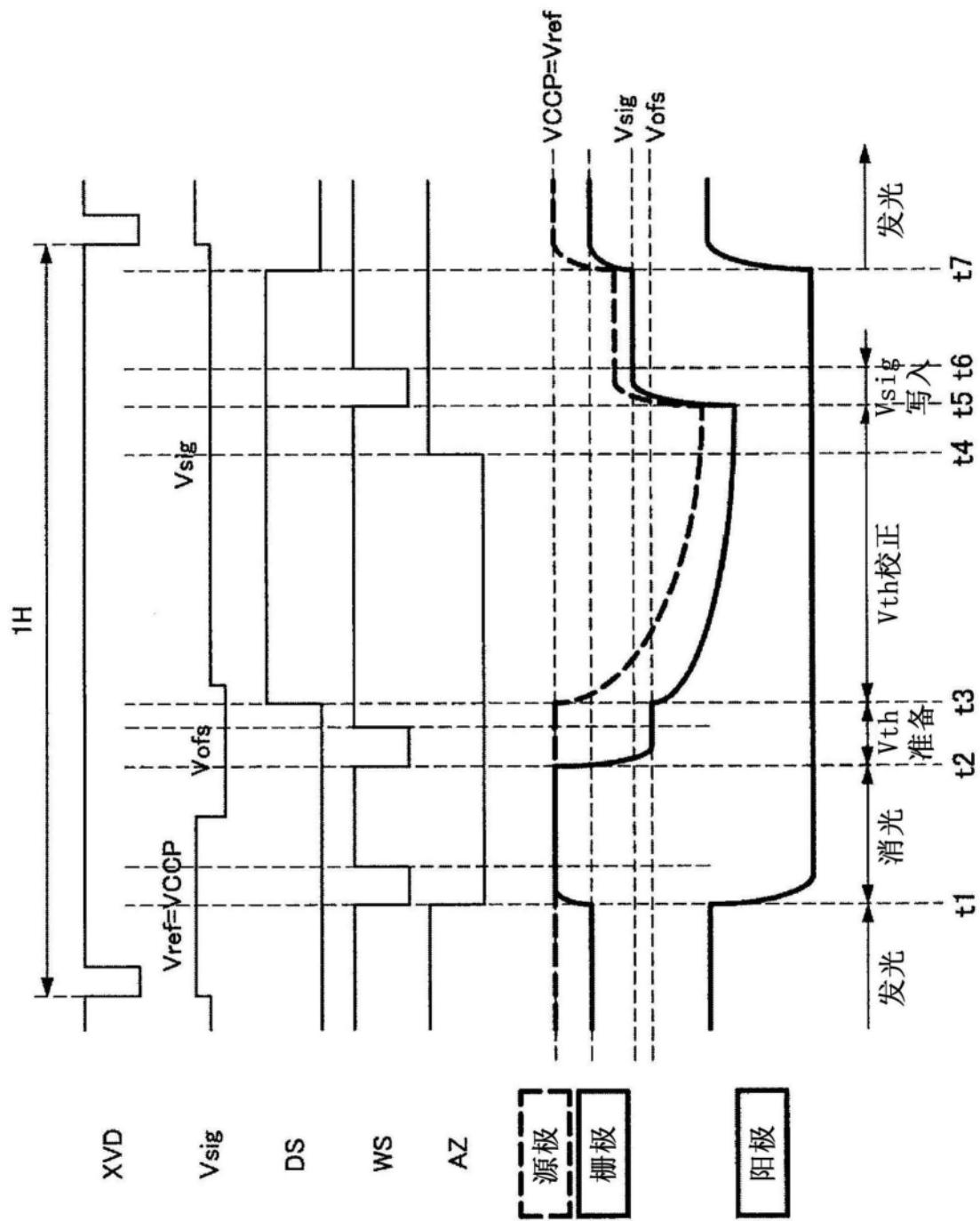


图5

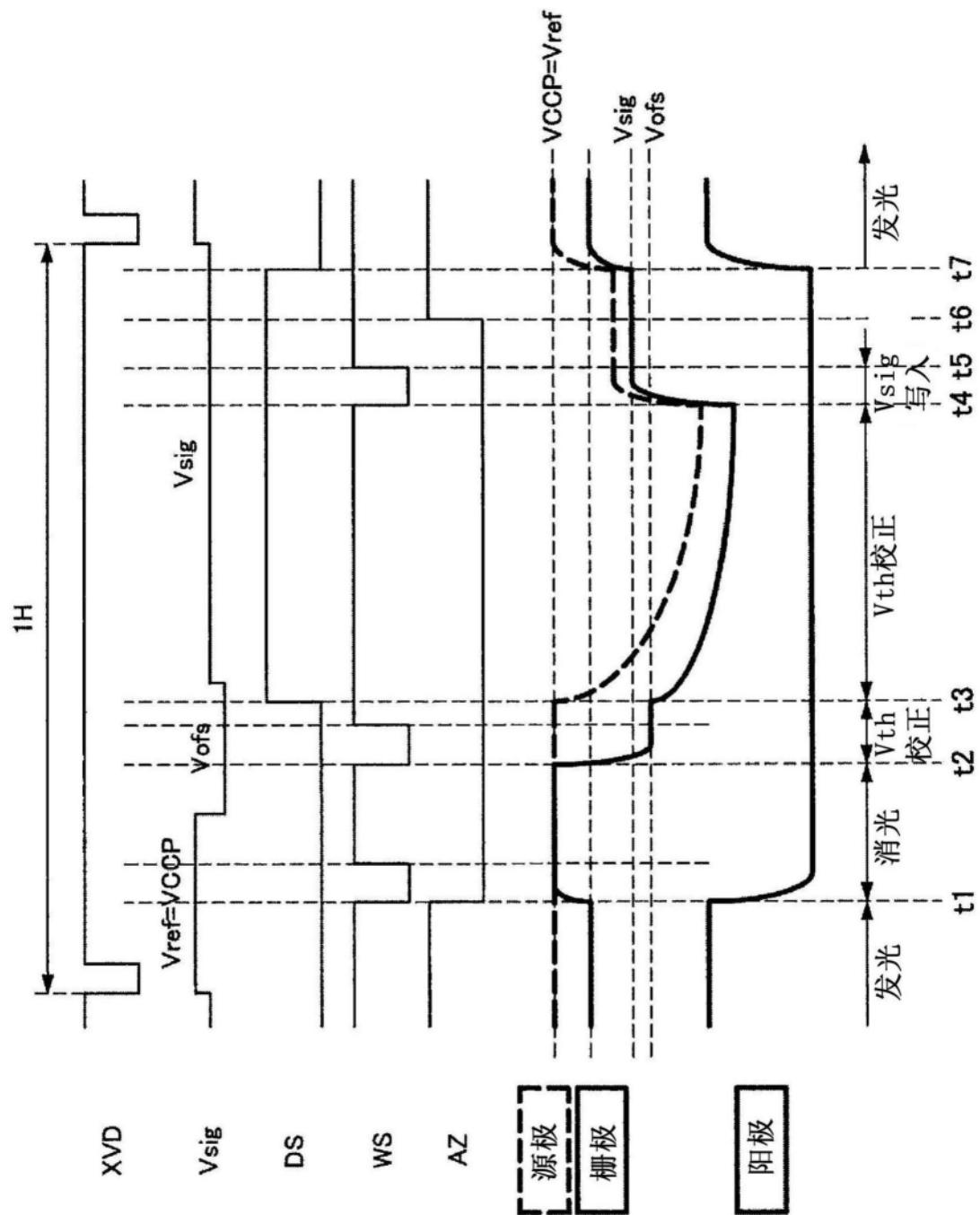


图6

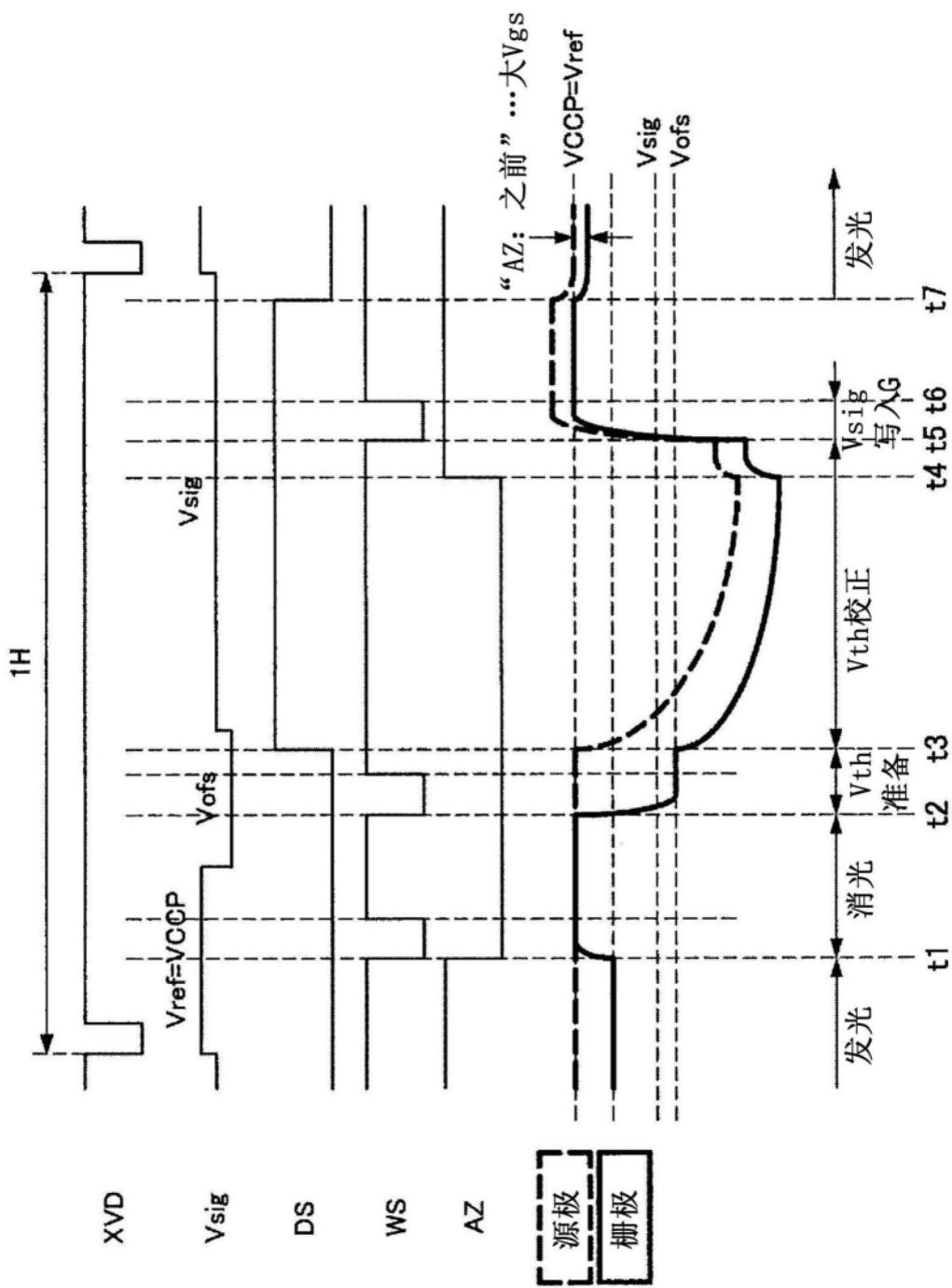


图7

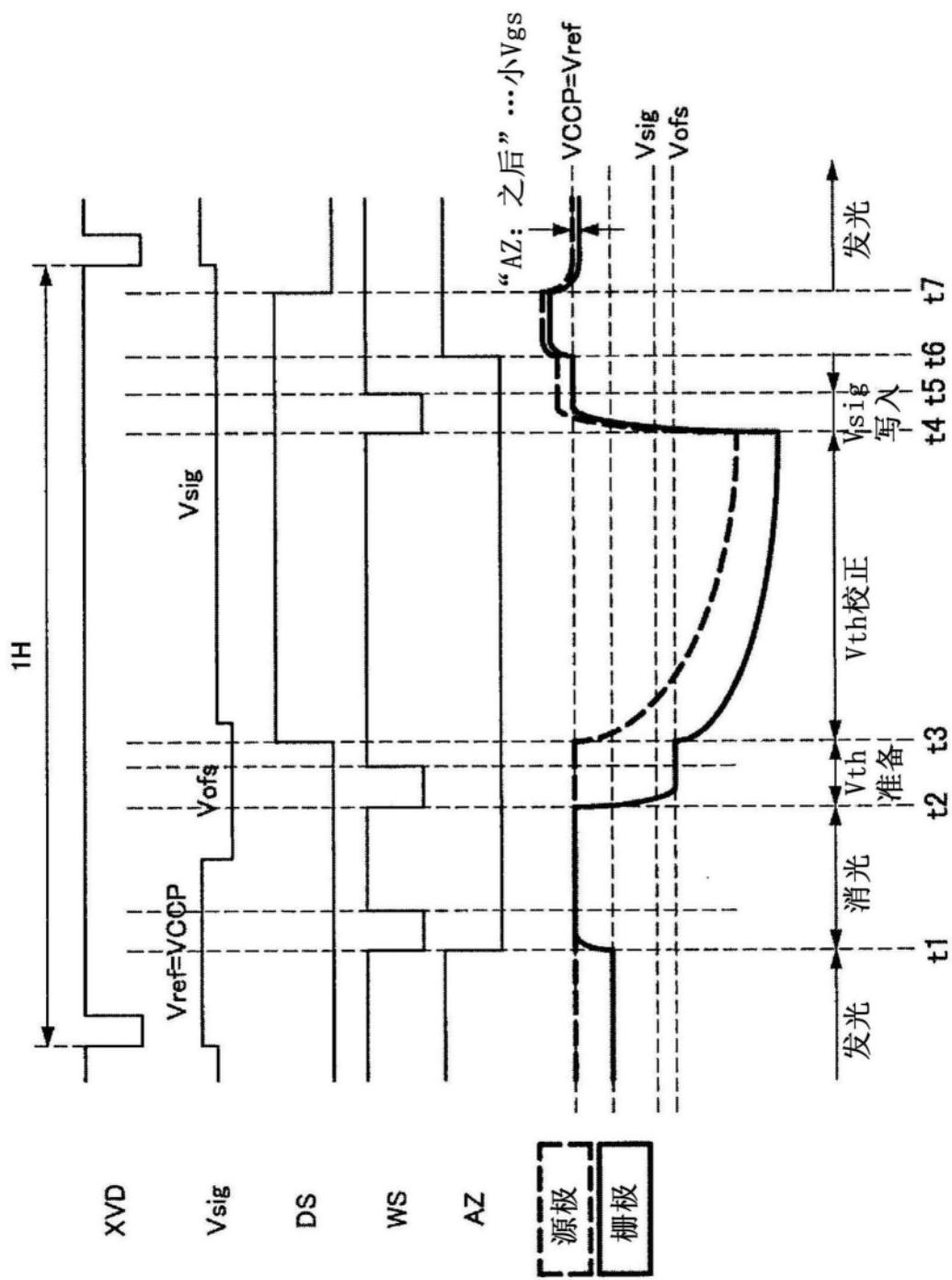


图8

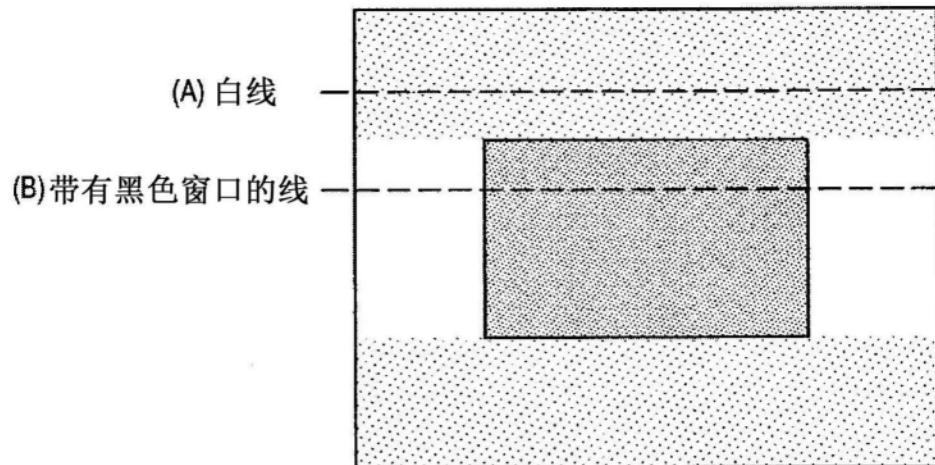


图9

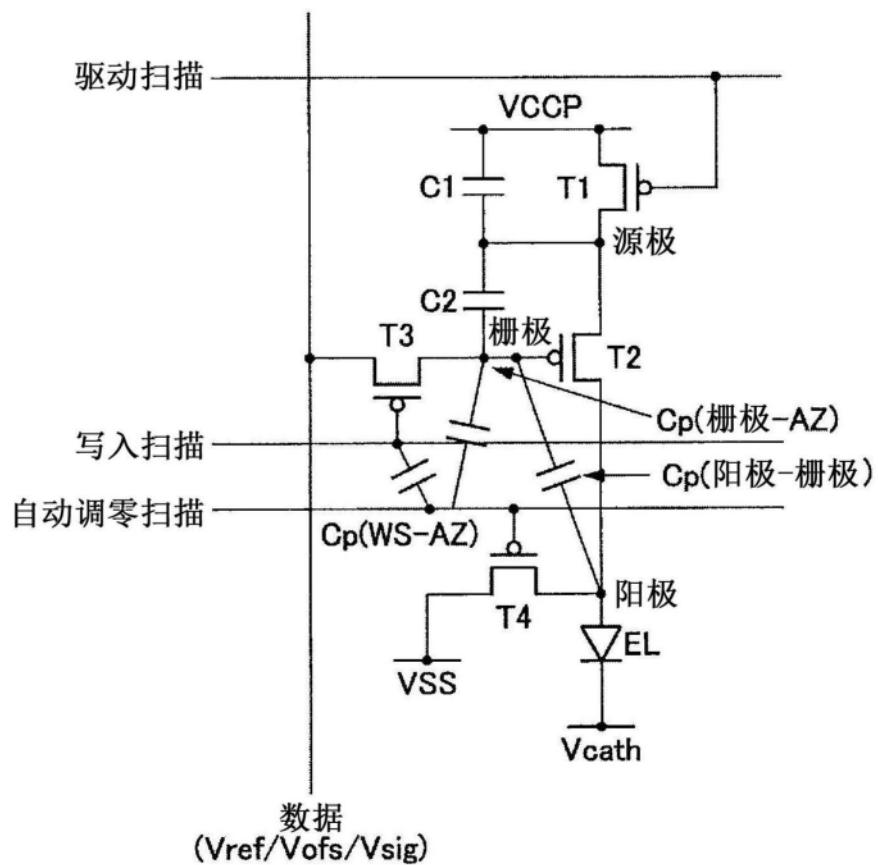


图10

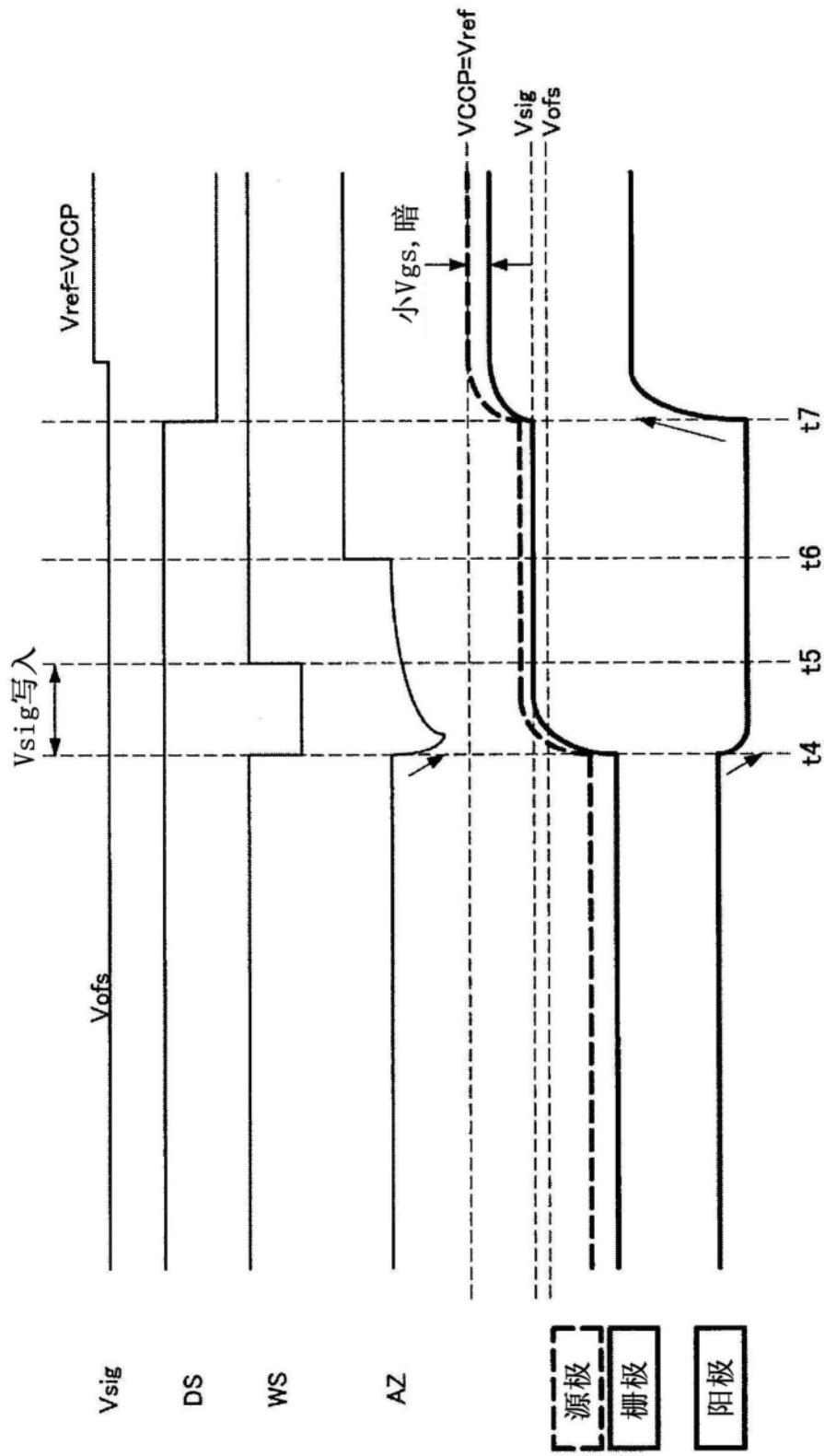


图11

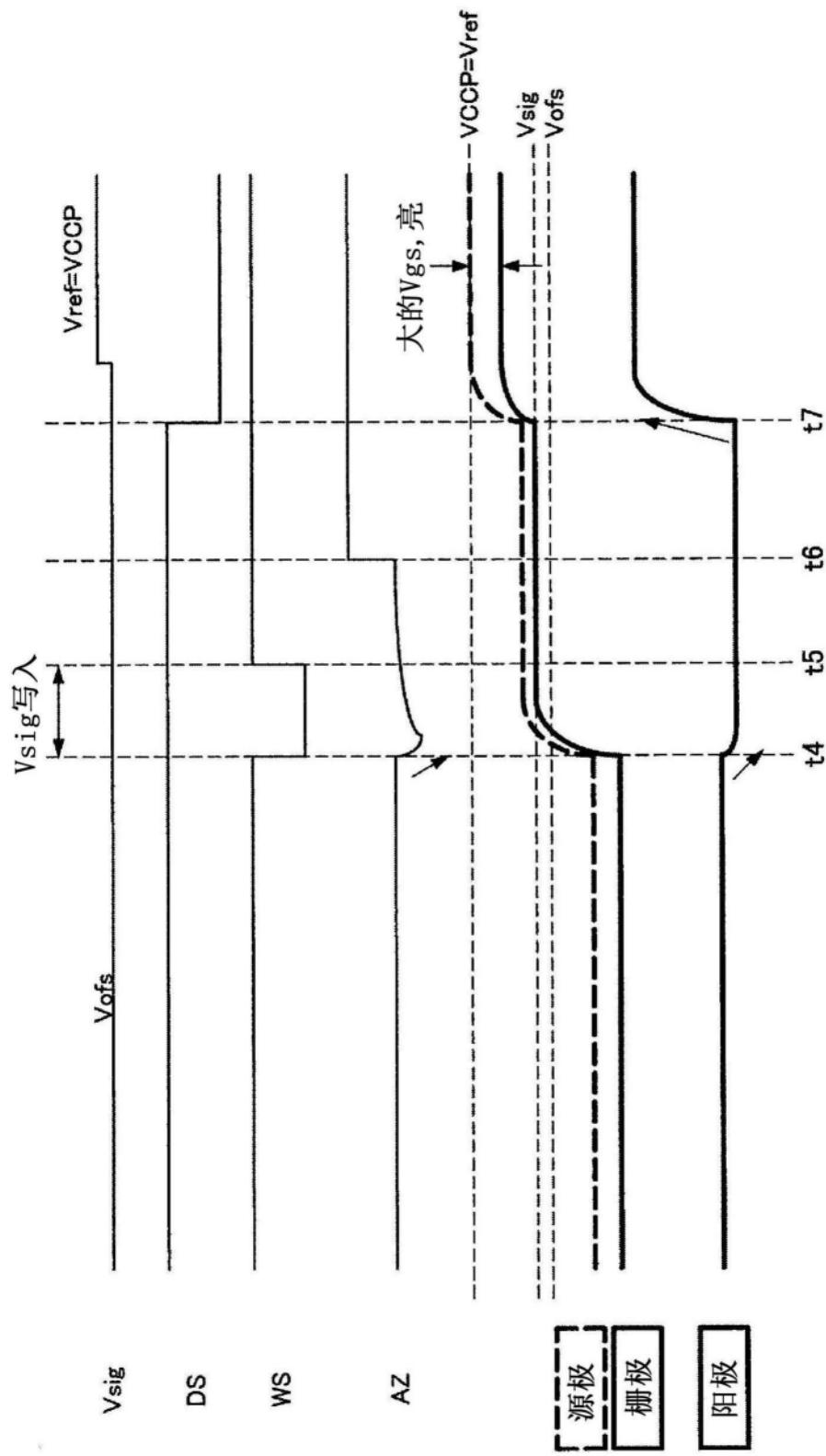


图12

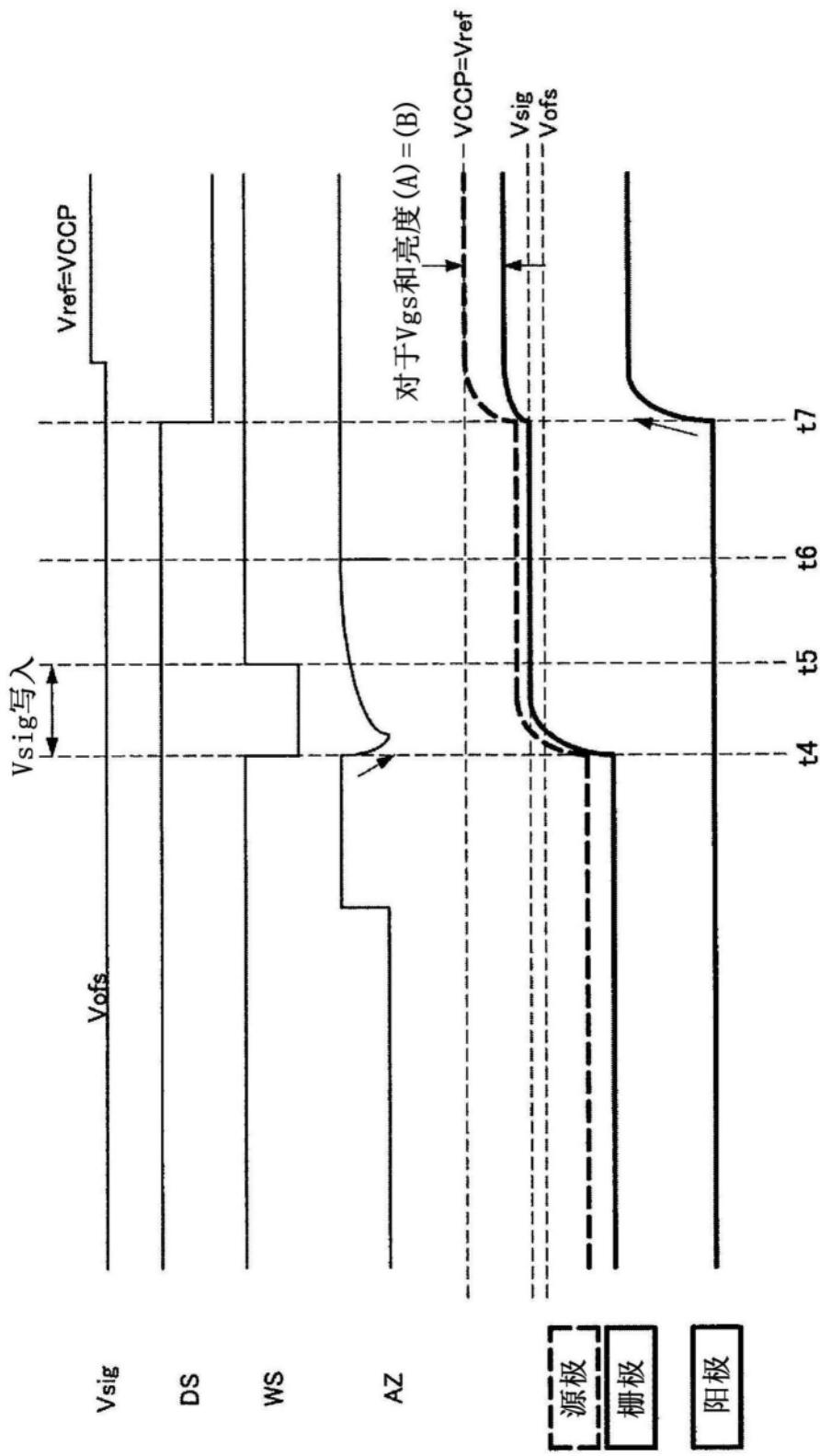


图13

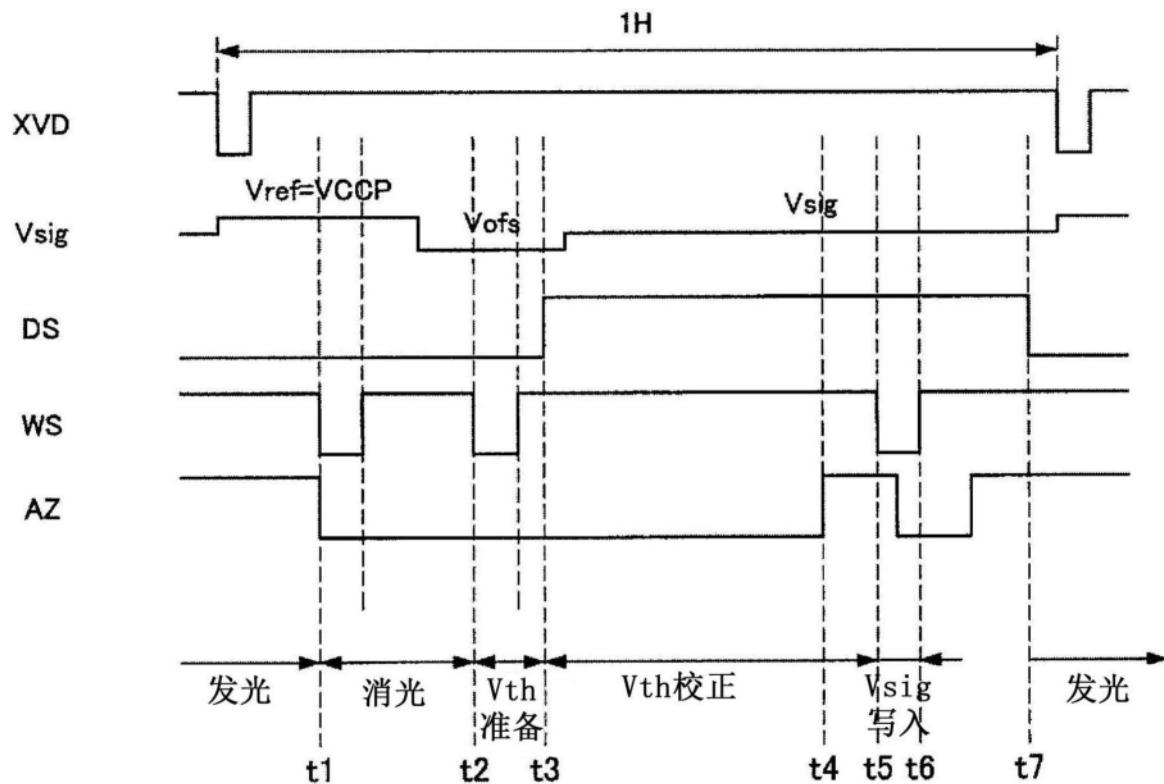


图14

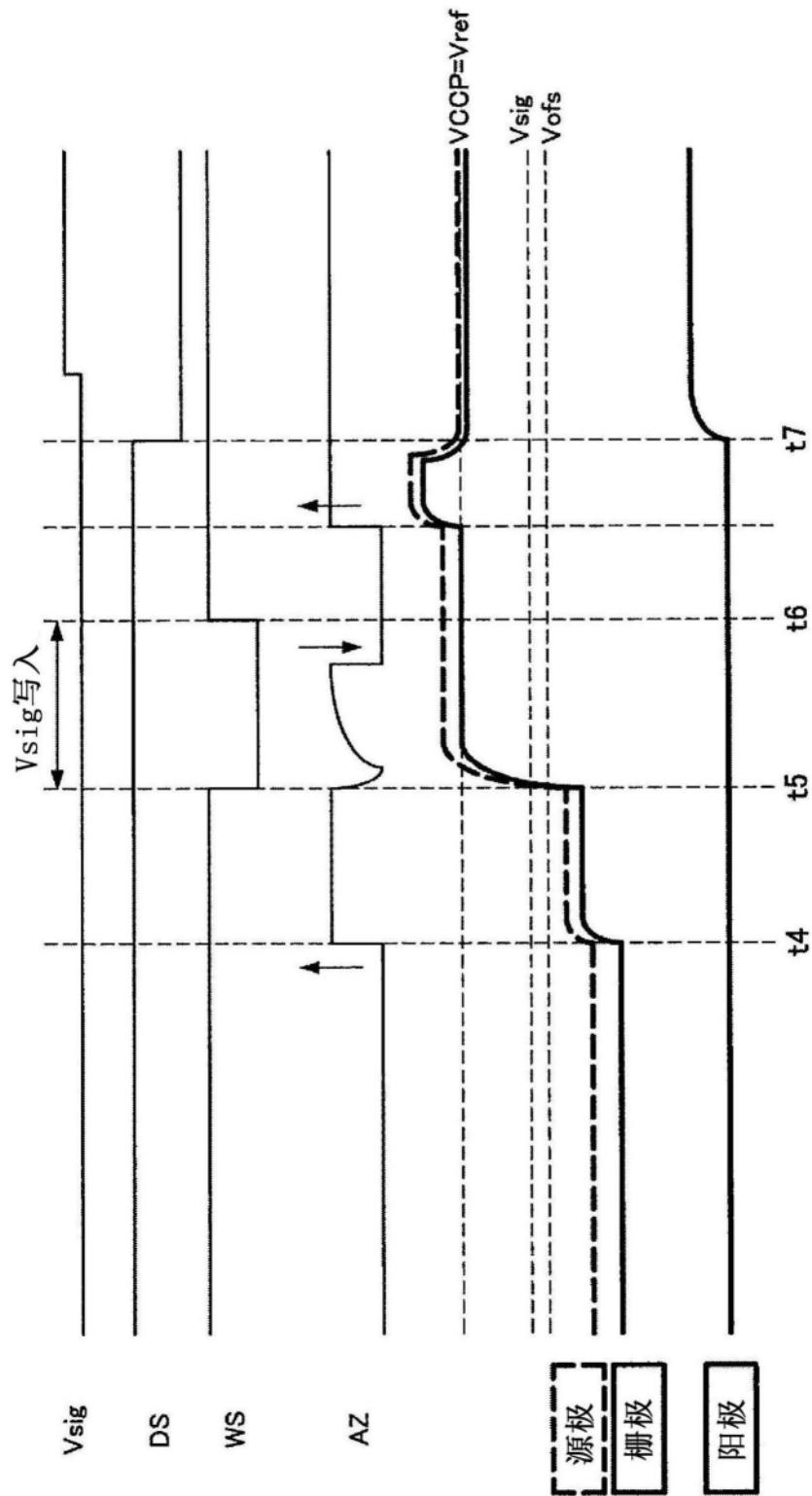


图15

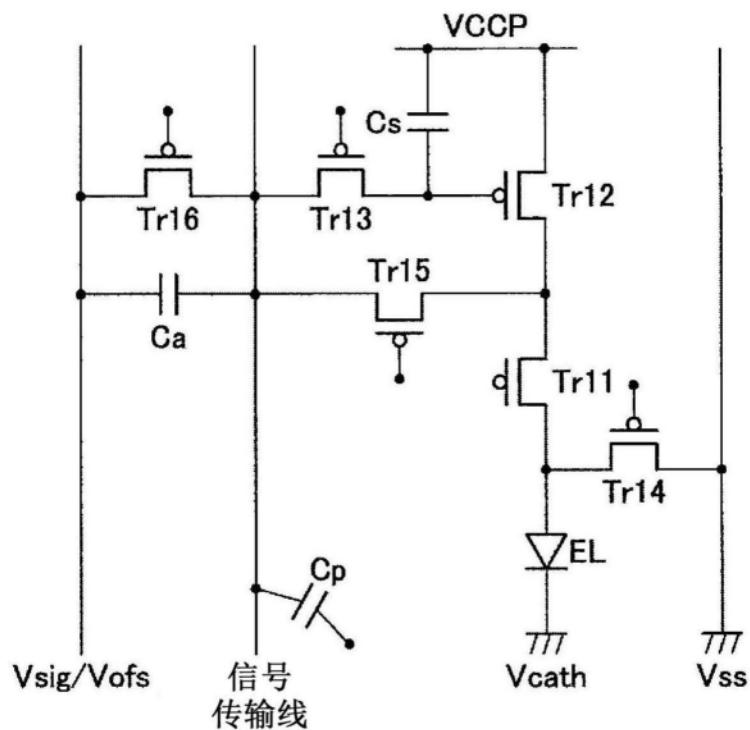


图16

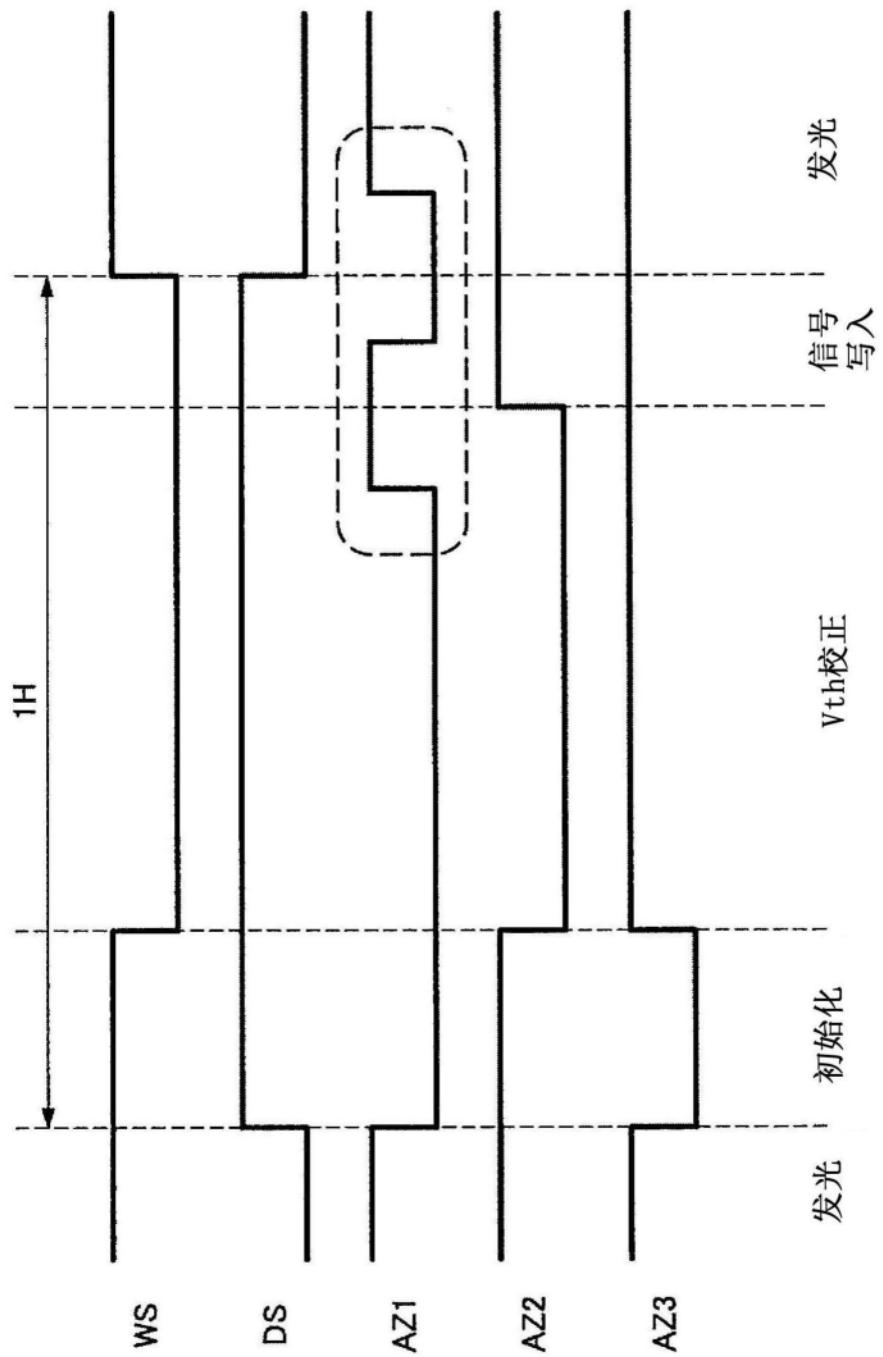


图17

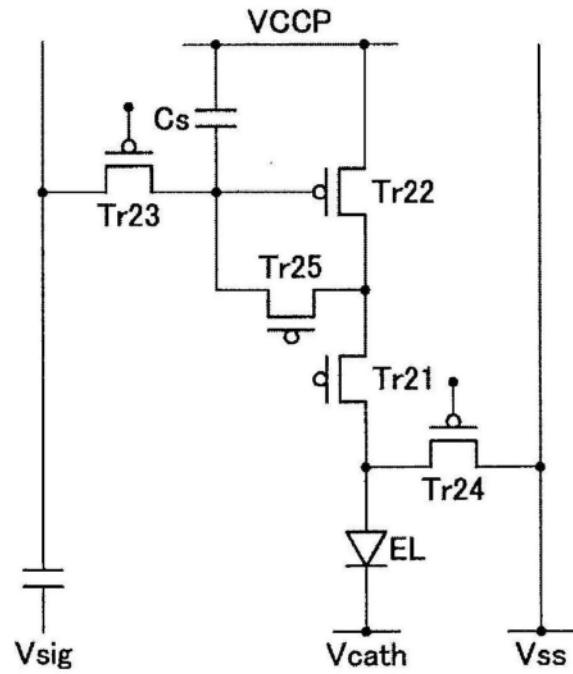


图18

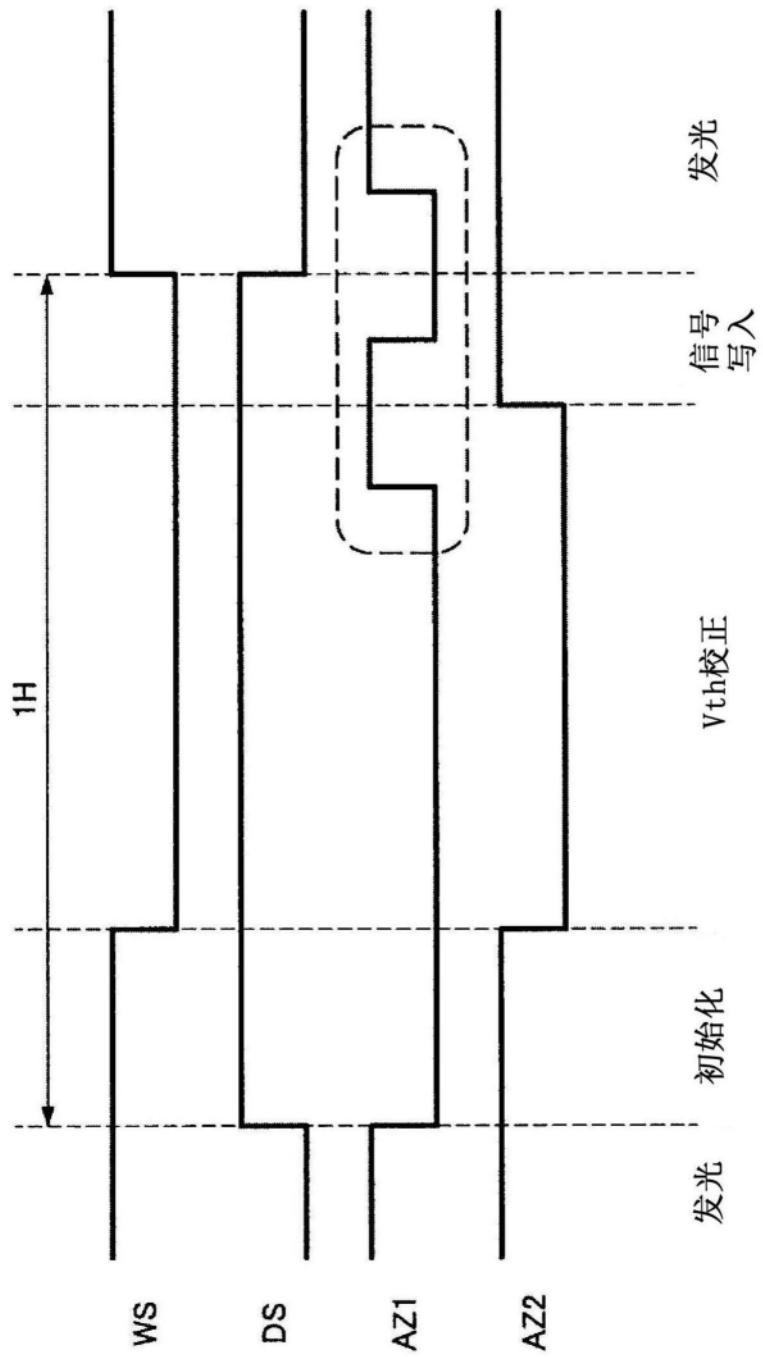


图19

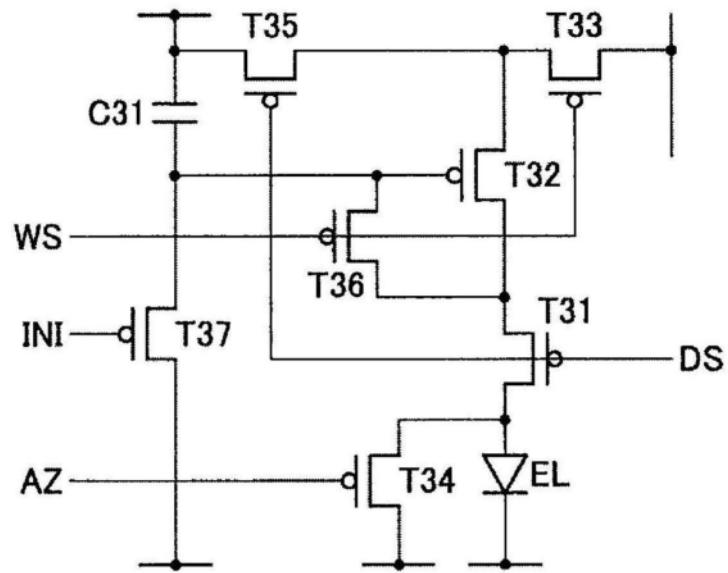


图20

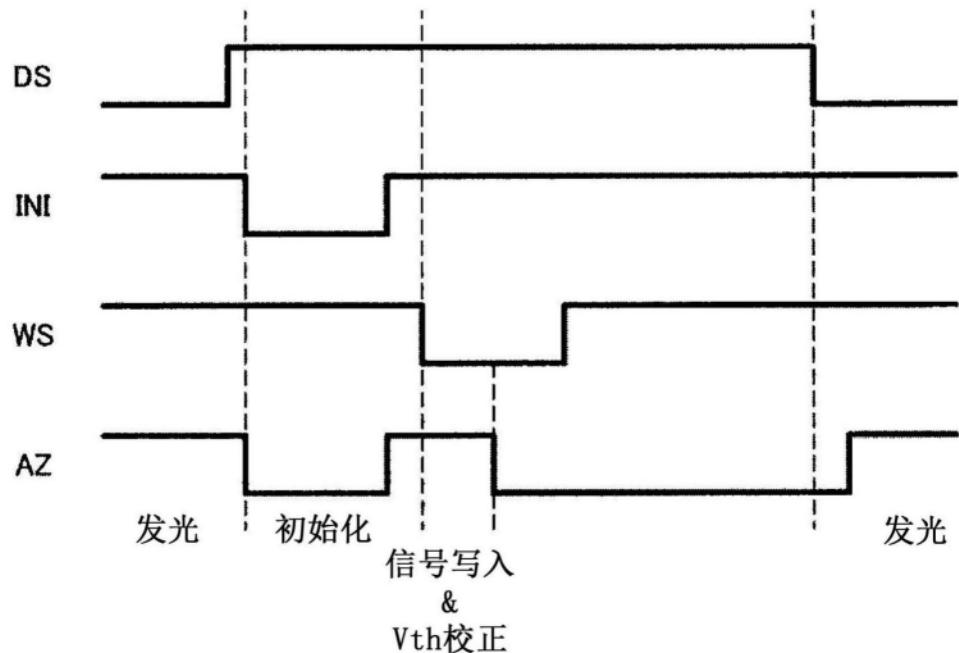


图21

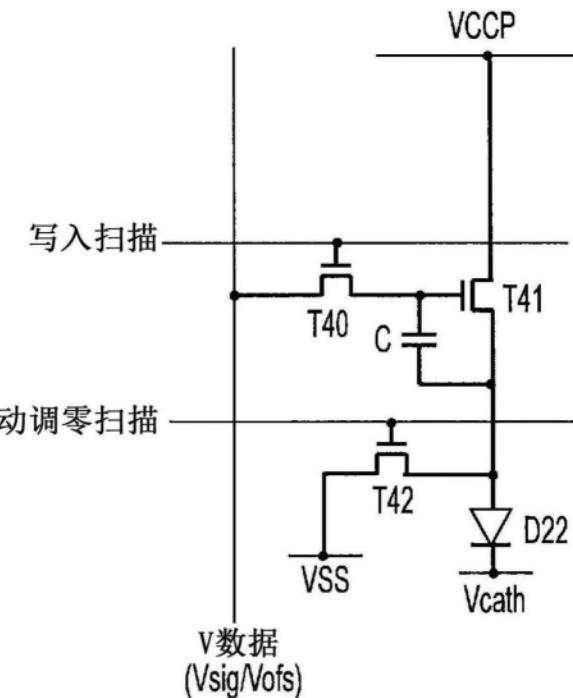


图22

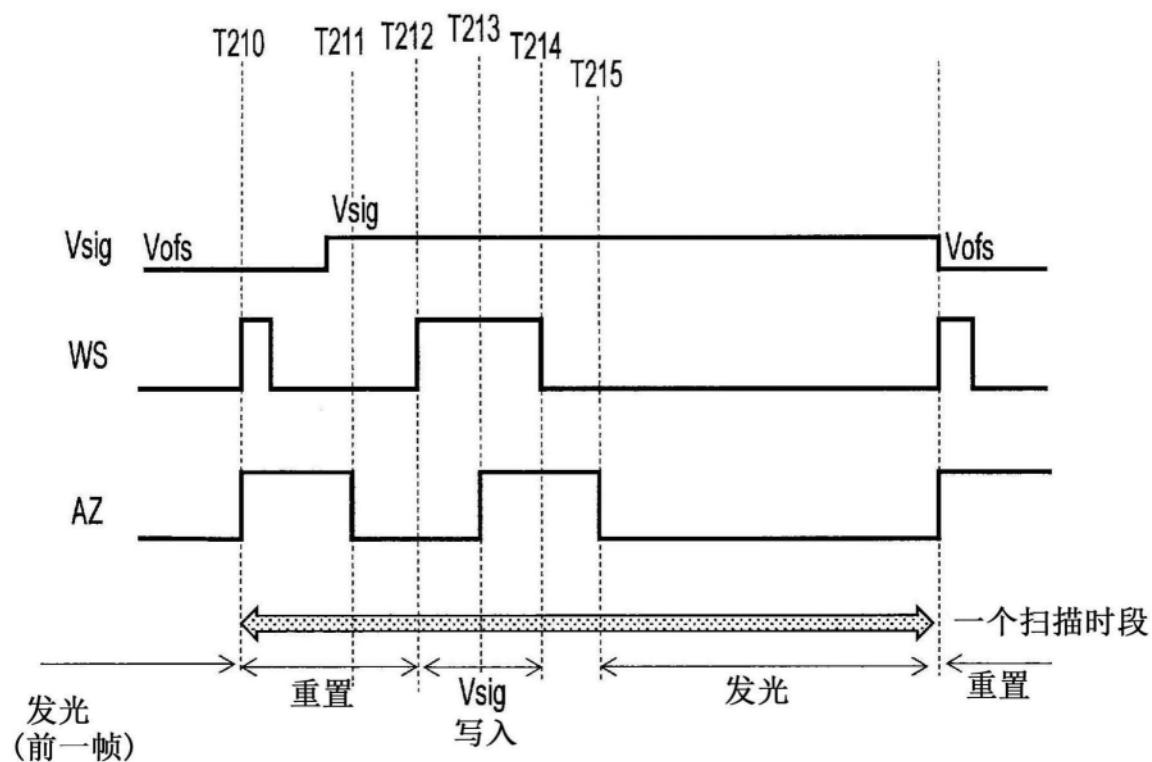


图23

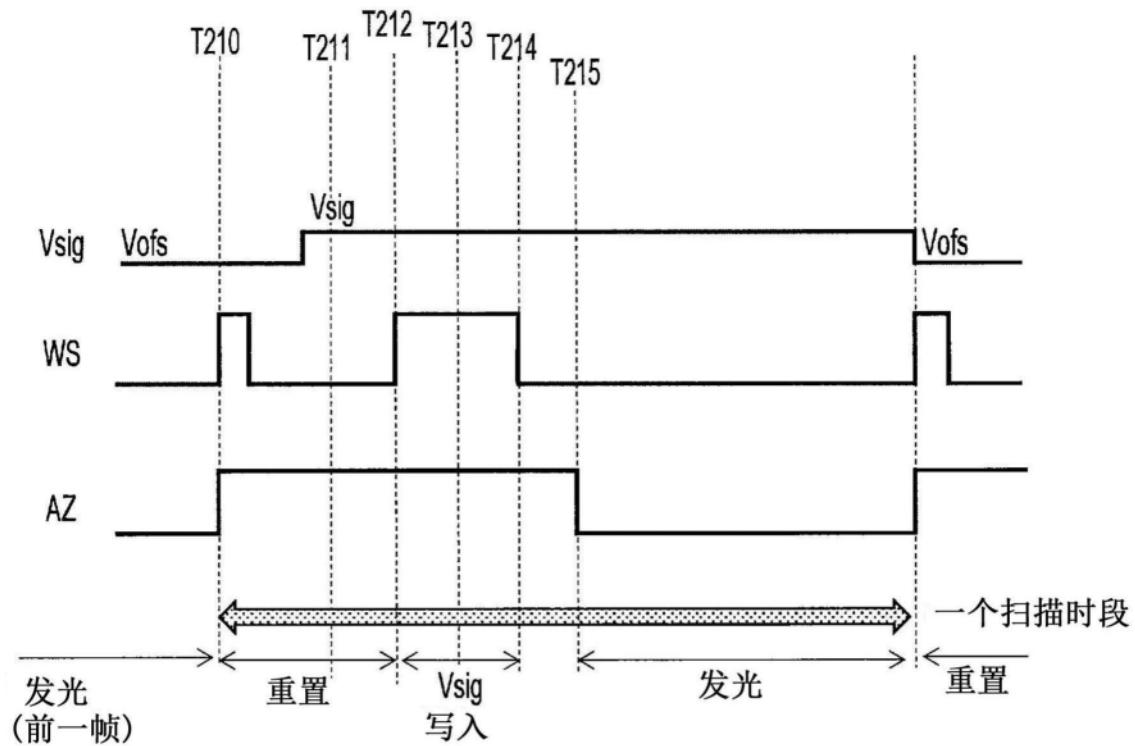


图24

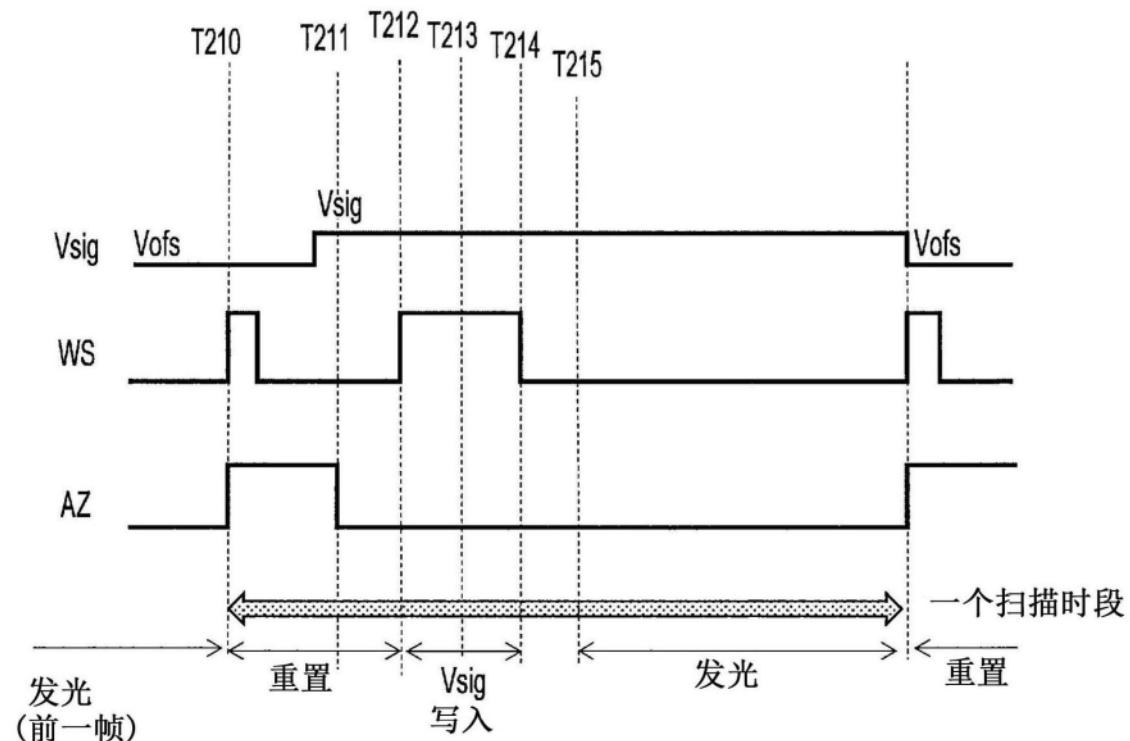


图25