

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷
H01L 21/76



[12] 发明专利说明书

[21] ZL 专利号 98122941.7

[45] 授权公告日 2004 年 12 月 8 日

[11] 授权公告号 CN 1179408C

[22] 申请日 1998. 11. 27 [21] 申请号 98122941.7
 [30] 优先权
 [32] 1997. 12. 22 [33] US [31] 995585
 [71] 专利权人 国际商业机器公司
 地址 美国纽约州
 [72] 发明人 D·K·萨达纳 J·P·德索萨
 审查员 张莉_1

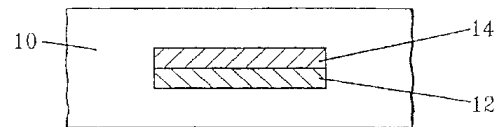
[74] 专利代理机构 中国专利代理(香港)有限公司
 代理人 邹光新 王忠忠

权利要求书 4 页 说明书 9 页 附图 2 页

[54] 发明名称 制造掩埋氧化区域的方法和绝缘体上的硅材料

[57] 摘要

提供了一种在半导体衬底内制备缺陷引入掩埋氧化(DIBOX)区域的方法,其中包括产生稳定的缺陷区的第一低能量注入步骤;产生与稳定的缺陷区邻接的非晶层的第二低能量注入步骤;氧化并可选地退火。这里还提供了包括具有所述 DIBOX 的所述半导体衬底的绝缘体上硅(SOI)材料。



ISSN 1008-4274

1. 一种在半导体衬底中制造掩埋氧化区域的方法, 包括:
 - (a) 在半导体衬底内产生稳定的掩埋损伤区域;
 - (b) 与所述稳定的掩埋损伤区域邻接形成非晶层;
 - 5 (c) 在使氧有效地扩散到所述半导体衬底, 并引起(1)在其中形成连续掩埋氧化区或(2)形成可用于产生连续掩埋氧化区的一个中间结构的条件下, 氧化在步骤(b)制得的结构。
2. 根据权利要求1的方法, 还包含(d)对步骤(c)中产生的中间结构进行退火, 而使在所述半导体衬底中形成所述连续掩埋氧化
10 区。
3. 根据权利要求1的方法, 其中所述半导体衬底包括选自硅、锗、Si/Ge合金、GeAs以及其它4-4、3-5或2-6的二元或三元化合物组成的组中的半导体材料。
4. 根据权利要求1的方法, 其中所述半导体衬底裸露或含有至少
15 一个电介质帽盖层。
5. 根据权利要求1的方法, 其中步骤(a)包含使用能量为30到400keV的第一离子, 在200℃到700℃的温度注入所述半导体衬底的表面100到200分钟。
6. 根据权利要求5的方法, 其中在170到200keV能量下, 在550
20 ℃到575℃的温度下注入所述第一离子150到180分钟。
7. 根据权利要求5的方法, 其中所述第一离子是从由氧、氮、碳、锗、铋、铈、磷和砷组成的组中选出的。
8. 根据权利要求5的方法, 其中以 5×10^{16} 到 $6 \times 10^{17} \text{ cm}^{-2}$ 的剂量注入所述第一离子。
- 25 9. 根据权利要求8的方法, 其中第一离子的剂量范围是从 2×10^{17}

到 $5 \times 10^{17} \text{cm}^{-2}$ 。

10. 根据权利要求 5 的方法，其中第一离子注入到 1000 到 4000Å 的深度。

11. 根据权利要求 10 的方法，其中第一离子注入到 3000 到 4000Å 5 的深度。

12. 根据权利要求 1 的方法，其中步骤 (b) 的执行是通过使用能量为 50 到 200keV 的第二离子，在 -269℃ 到 300℃ 的温度下注入所述半导体衬底的所述表面 5 秒到 20 分钟。

13. 根据权利要求 12 的方法，其中在 170 到 200 keV 能量下，在 10 25℃ 到 200℃ 的温度下注入所述第二离子 30 秒到 5 分钟。

14. 根据权利要求 12 的方法，其中所述第二离子是从由氧、氮、碳、锆、铌、铯、磷和砷组成的组中选出的。

15. 根据权利要求 12 的方法，其中以 1×10^{14} 到 $1 \times 10^{16} \text{cm}^{-2}$ 的剂量注入所述第二离子。

16. 根据权利要求 15 的方法，其中第二离子的剂量范围是从 3×10^{14} 到 $2 \times 10^{15} \text{cm}^{-2}$ 。

17. 根据权利要求 12 的方法，其中第二离子注入到 1000 到 4000Å 的深度。

18. 根据权利要求 16 的方法，其中第二离子注入到 3000 到 4000Å 20 的深度。

19. 根据权利要求 1 的方法，其中所述 (b) 是在具有单个温度的单个步骤或具有多个温度的多个步骤中执行的，其中多个温度的范围是从 -269℃ 到 300℃。

20. 根据权利要求 1 的方法，其中在混有 5 到 100% 氧气的惰性气 25 体气氛中进行所述步骤 (c)。

21. 根据权利要求 20 的方法, 其中在混有 10 到 40%氧气的 Ar 中进行所述步骤 (c)。
22. 根据权利要求 1 的方法, 其中在 1300℃到 1375℃的温度下进行步骤 (c) 1 到 24 小时。
- 5 23. 根据权利要求 22 的方法, 其中在 1320℃到 1350℃的温度下进行步骤 (c) 5 到 15 小时。
24. 根据权利要求 2 的方法, 其中步骤 (d) 在惰性气体气氛或 10 到 40%氧气与惰性气体的混合物中、在 1250℃到 1350℃的温度下进行 1 到 24 小时。
- 10 25. 根据权利要求 24 的方法, 其中在 1320℃到 1350℃的温度下进行步骤 (d) 5 到 15 小时。
26. 根据权利要求 1 的方法, 其中在步骤 (a) 和 (b) 中都注入氧离子。
27. 根据权利要求 1 的方法, 其中形成厚度 800 到 2000Å 的掩埋氧化区。
- 15 28. 根据权利要求 27 的方法, 其中掩埋氧化区具有 1000 到 1500Å 的厚度。
29. 根据权利要求 2 的方法, 其中步骤 (c) 和 (d) 组合成一个加热周期。
- 20 30. 根据权利要求 29 的方法, 其中所述一个加热周期包括以下步骤:
- (a) 从室温开始加热结构, 使用 3℃到 10℃/min 的直线上升速率, 加热到 1300℃到 1375℃的温度;
- (b) 在 1300℃到 1375℃的温度氧化所述结构 1 到 24 小时;
- 25 (c) 从 1250℃到 1350℃的温度退火所述结构 1 到 24 小时; 和

(d) 以 0.10 到 5°C/min 的速率从所述退火温度将所述结构冷却到室温。

31. 根据权利要求 1 的方法，其中所述半导体衬底已构图或未构图。

5 32. 一种绝缘体上的硅材料，包含其中形成了连续掩埋氧化区的半导体衬底，其中所述的连续掩埋氧化区具有可变但可控的连续厚度，该厚度通常在 800 到 2000Å 的范围内，并且所述材料具有小于 $1 \times 10^5 \text{cm}^{-2}$ 的腐蚀凹坑密度，小于 200Å 的顶部或底部 Si/掩埋氧化物粗糙度，小于 5Åcm^{-2} 的 HF 缺陷密度，以及小于 5Å 均方根的表面粗糙度，
10 所述连续掩埋氧化区是通过 (a) 在所述半导体衬底内产生稳定的掩埋损伤区域；(b) 与所述稳定的掩埋损伤区域邻接形成非晶层；以及 (c) 在使氧有效地扩散到所述半导体衬底、并引起所述连续掩埋氧化区的形成的或引起中间结构的形成的条件下，氧化步骤 (b) 制得的结构而获得的。

15 33. 根据权利要求 32 的绝缘体上的硅材料，其中所述半导体衬底是硅、锗、Si/Ge 合金、GeAs 以及其它 4-4、3-5 或 2-6 的二元或三元化合物。

20 34. 根据权利要求 32 的绝缘体上的硅材料，其中所述材料具有一个每厘米大于 5 兆伏的掩埋氧化物击穿电场，一个大于 30 伏的掩埋氧化物微击穿电压，一个在给定电压下小于 1 纳安培的掩埋氧化物漏电流，以及一个小于 2cm^{-2} 的掩埋氧化物缺陷密度。

35. 根据权利要求 32 的绝缘体上的硅材料，其中对所述连续掩埋氧化区进行图形化，以形成至少两个相隔一定距离的连续掩埋氧化区。

制造掩埋氧化区域的方法 和绝缘体上的硅材料

5 本发明涉及制造高生产率绝缘体上硅(SOI)材料,特别是在半导体衬底内制造缺陷引入的掩埋氧化物(DIBOX)区域的方法。与现有技术
的BOX区域相比,由本发明的方法制备的DIBOX区域改善了结构特
性和电特性。此外,与现有技术的方法相比,本发明的方法制备的BOX
10 区域具有较大的厚度。因此,本发明的方法节约了注入时间并最终节
约了SOI晶片成本。

在半导体制造中,现已开发了几个工艺制备薄掩埋氧化物
(BOX)区域设置于其中的SOI器件。在制备BOX区域的现有技术中使
用的一个这种工艺称做SIMOX(注氧隔离)。在该工艺中,使用高离子
15 剂量($>4 \times 10^{17} \text{cm}^{-2}$)的第一氧注入后接高温退火($>1300^\circ\text{C}$)制备BOX
区。除了在该领域中的目前的优势外,大多数的现有技术SIMOX工艺
制备电特性劣于热产生氧化区的BOX区。此外,现有技术的SIMOX
工艺经常产生含掩埋在BOX内的硅岛的BOX区域。一般地,使用现有
技术的SIMOX工艺制备的BOX区域具有厚约 1000\AA 或 2000\AA 的分离区
20 域。这些厚度由注入氧的剂量确定,对于 1000\AA 厚的BOX剂量在约 $4-5$
 $\times 10^{17} \text{cm}^{-2}$ 的范围内,对于 2000\AA 厚的BOX剂量在约 $8-10 \times 10^{17} \text{cm}^{-2}$
的范围内。使用现有技术的SIMOX工艺不能得到较薄连续的BOX区域。
此外,使用高离子剂量在半导体衬底内产生BOX区域的现有技术并不
经济,通常为四到六倍体材料硅的成本。由于所述高成本使得不希望
使用现有技术的SOI材料。

25 鉴于在半导体材料内制备BOX区域的现有SIMOX工艺的以上缺
点,需要提供一种在SOI材料内产生BOX区域的新颖的改进方法。具
体地,需要提供一种新方法,其中可以在半导体衬底内生成连续的具
有较宽厚度范围的BOX区域。

本发明的一个目的是提供一种含有缺陷引入的掩埋氧化物(BOX)
30 区域的半导体材料的制备方法。

本发明的另一目的是提供一种方法,由此可以克服以上提到的现
有技术SIMOX工艺的所有问题。

本发明的又一目的是提供一种使用约 $3 \times 10^{17} \text{cm}^{-2}$ 以下的氧剂量制

备连续的 BOX 区域的方法。

本发明的再一目的是提供一种制备 BOX 区域的方法，该区域显示出优异的结构特性和电特性。

5 本发明的还一目的是提供一种 SOI 材料内的 BOX 区域，比使用常规方法制备的 BOX 区域具有更宽的厚度范围。

利用本发明的方法可以获得这些及其它目的和优点，其中使用比上文现有技术中提到的更低的离子剂量在半导体材料内形成缺陷引入的掩埋氧化区。

具体地，本发明的方法包括以下步骤：

- 10 (a) 在半导体衬底内产生稳定的掩埋损伤区域；
(b) 靠近所述稳定的掩埋损伤区域形成非晶层；
(c) 氧化步骤 (b) 制得的结构；以及
(d) 任选地，退火步骤 (c) 得到的氧化结构。

15 根据本发明的优选实施例，使用在约 200℃ 以上的高温进行低剂量离子注入步骤（在 $5 \times 10^{16} \text{cm}^{-2}$ 以上的数量级），通过将氧离子注入到半导体衬底内进行步骤 (a)，半导体衬底是裸露的或含有如电介质帽盖层等的帽盖层。

20 本发明的步骤 (b) 包括使用步骤 (a) 中的相同或不同能量和离子进行的更低离子剂量注入步骤。本发明的步骤 (b) 在约 300℃ 以下的温度进行。本发明的该步骤中使用的离子剂量通常由约 2×10^{14} 到约 $4 \times 10^{15} \text{cm}^{-2}$ 。

该低温/低剂量离子注入步骤可以用单个温度的单个步骤或范围从约低温到约 300℃ 以下的多温度的多步骤进行。

25 氧化步骤的步骤 (c) 通常在如混有氧气的 N_2 或 Ar 惰性气氛中，在约 1300℃ 以上的温度进行。在一些情况下，特别是当在步骤 (a) 和 (b) 中注入类似的离子时，该步骤可以形成连续的 BOX 区域。

30 本发明任选的步骤是退火步骤，通常在含有惰性气体和氧气的混合气体的环境在约 1300℃ 以上的温度进行约 5 到约 20 小时。当以上的氧化步骤没有形成具有需要的结构特性和电特性的 BOX 区域时，进行可选的退火步骤。通常，在步骤 (a) 和 (b) 中注入如氧离子等的类似离子，氧化后形成 BOX 区域。

术语“高的结构特性”在本发明表示具有少量或没有腐蚀凹坑密

度（少于 $1 \times 10^5 \text{cm}^{-2}$ ）的结构；少量或没有顶部或底部 Si/掩埋氧化物粗糙度（由 TEM 光谱观察少于 200\AA ）的结构；低 HF 缺陷密度（小于 5cm^2 ）的结构；低表面粗糙度（ 5\AA 均方根（Rms））的结构；和如果有的话，硅以低密度（少于 $1 \times 10^5 \text{cm}^{-2}$ ）和小尺寸（高度小于 500\AA ）在掩埋的氧化区内沉积。使用光学、原子力扫描和/或透射显微镜可以确定结构特性。

术语“高的电特性”在本发明表示 BOX 击穿电场高（每厘米大于 5 兆伏）的结构；BOX 的微击穿电压高（大于 30 伏）的结构；在给定电压下 BOX 漏电流低（小于 1 纳安培）的结构；以及 BOX 缺陷密度低（小于 2cm^2 ）。

本发明的另一方案涉及通过本发明的方法在半导体衬底内形成具有连续的 BOX 区域的 SOI 材料。由本发明形成的 BOX 区域具有可变但可控的连续的厚度，通常的范围在约 800 到约 2000\AA 的范围，通过改变第一离子注入步骤由此基本剂量从约 $2 \times 10^{17} \text{cm}^{-2}$ 到约 6×10^{17} 。利用现有技术的 SIMOX 工艺不能得到 BOX 厚度的这种可变、连续的范围。

图 1 (a) - (d) 为本发明的不同工艺步骤之后半导体衬底的剖面图。

图 2 为示出了室温注入产生的损伤如何增强了在高温退火期间硅内的氧扩散并在离子注入区内产生附加氧化物的曲线图。

图 3 为在例 1 中处理的一个晶片的 TEM 的图示。

下面参考附图更详细地介绍提供在半导体衬底内制备 DIBOX 的方法的本发明，其中类似的参考数字用于图中类似和对应的元件。

参考图 1 (a)，示出了半导体衬底 10，内含使用本发明的步骤 (a) 和 (b) 在半导体衬底的表面内形成的稳定的掩埋损伤区 12 和非晶区域 14。现在介绍本发明的这两个步骤以及其它方面和实施例。应该强调的是可以使用图 1 (a) 示出的覆盖结构以及含有半导体衬底表面上如电介质帽盖层等不同掩模材料的构图的 SOI 结构限定出 SOI 区域。为清楚起见，出现在半导体衬底 10 的表面上的掩模材料或介质帽盖层在图中未示出。

在本发明中使用的半导体衬底 10 包括在形成 SOI 器件中通常使用的常规半导体材料。这种半导体材料的例子包括硅 (Si)、锗 (Ge)、

Si/Ge 合金、砷化镓 (GaAs) 以及其它 4-4、3-5、2-6 二元或三元化合物, 但不仅限于此。用于半导体衬底 10 最优选的半导体材料是 Si。

5 可以使用现有的半导体衬底, 或在使用之前清洗除去衬底内或衬底上的任何污物。在本发明中可以使用本领域中公知的任何清洗方法除去所述污物。

接下来, 用第一剂量的第一离子辐射半导体衬底 10; 第一剂量即基本剂量, 它足以将所述第一离子注入到半导体衬底 10 内。根据本发明的该步骤, 利用 SIMOX 或其它等效的注入机将离子注入到半导体衬底 10 内。通过该步骤注入的离子能够在半导体衬底 10 内产生稳定的缺陷区域 12。在本发明中使用的这种离子的例子为氧、氮、碳、锗、铋、锑、磷、砷等。本发明中最优选使用的第一离子是氧。

15 如上所述, 利用高温度/低剂量的 SIMOX 离子注入步骤注入第一离子。因此, 利用具有从约 5 到约 60 毫安的束电流并在从约 30 到约 400keV 能量下操作的离子注入装置注入第一离子。优选地, 在从约 170 到约 200 keV 能量下注入第一离子。第一注入离子的剂量即浓度从约 5×10^{16} 到约 $6 \times 10^{17} \text{cm}^{-2}$, 更优选地第一离子的剂量从约 2×10^{17} 到约 $5 \times 10^{17} \text{cm}^{-2}$ 。

20 该第一离子注入步骤或基本离子注入步骤在约 200℃ 到约 700℃ 的温度下进行约 100 到约 200 分钟。最好本发明的步骤 (a) 在从约 550℃ 到约 575℃ 的温度下进行约 150 到约 180 分钟。

使用以上定义的参数, 将形成损伤区 12 使用的第一离子注入到约 1000 到约 4000Å 的深度。最好将形成损伤区 12 使用的第一离子注入到约 3000 到约 4000Å 的深度。

25 使用低温/低剂量的离子注入步骤辐照含损伤区 12 的半导体衬底 10 的表面, 产生连接到损伤区 12 的邻接非晶区 14。在半导体衬底 10 内产生非晶区 14 使用的第二注入离子可以与产生损伤区 12 使用的第一离子相同或不同。形成非晶区 14 使用的第二注入离子最优选氧。应该注意虽然图 1 (a) 示出了邻接的非晶区浅于损伤区, 但本发明也计划使非晶区 14 与损伤区具有相同或更深的深度。

30 在形成非晶区 14 中使用的注入能量为约 50 到约 200 keV。最好通过使用能量从约 170 到约 200 keV 的能量注入所述第二离子形成非

晶区 14。在形成非晶区 14 中使用的第二离子的剂量从约 1×10^{14} 到约 $1 \times 10^{16} \text{cm}^{-2}$ ，最好从约 3×10^{14} 到约 $2 \times 10^{15} \text{cm}^{-2}$ 。

与本发明在高温下进行的第一步骤不同，本发明的步骤 (b) 在低得多的温度下进行 (小于 300°C)。具体地，通过在约 -269°C 到约 300°C 的温度注入第二离子约 5 秒到约 20 分钟形成非晶区 14。最好在约 25°C 到约 150°C 的温度注入第二离子约 30 秒到约 5 分钟进行低温/低剂量离子注入步骤。

使用以上定义的条件，将形成非晶区 14 使用的第二离子注入到约 1000 到 4000\AA 的深度。最好将形成非晶区 14 使用的第二离子注入到约 3000 到约 4000\AA 的深度。

在半导体衬底 10 内产生损伤区 12 和非晶区 14 之后，接着在使氧扩散到半导体衬底 10 内的条件下对半导体材料进行氧化。在适当条件下，形成连续的 BOX 区域 16，如图所示 1 (b)。

通过修改氧化条件也可以产生包括邻接并连接到 BOX 区域 16 的高缺陷的硅 18 的薄层的中间结构如图 1 (c) 所示。这种结构在以 SOI 为基础需要减小浮体效应的集成电路中非常需要。当形成该中间结构时或当基本离子注入的剂量小于 $4 \times 10^{17} \text{cm}^{-2}$ 时，通常需要进行进一步的步骤即退火。

根据本发明，在混有氧气的情性气氛中进行氧化。通常，情性气氛包括氮气、氩气、氦气或它们的混合物，其中混有约 5 到约 100% 的氧气。在氧化步骤期间，本发明中最优选的气氛使用混有约 10 到约 40% 氧气的氩气 (Ar)。

在约 1300°C 到约 1375°C 的温度下进行约 1 到约 24 小时的氧化步骤。最好，在约 1320°C 到约 1350°C 的温度下进行约 5 到约 12 小时的氧化步骤。氧化步骤之后，在退火之前可以用 HF 除去或不除去形成的表面氧化物。

当形成图 1 (c) 所示的中间结构时，接着在能有效地改善以前形成的掩埋氧化区域的条件下，在如氮气、氩气等的情性气氛中退火。也可以在混有约 0.2 到约 5% 氧的情性气体气氛中进行退火步骤。图 1 (d) 示出了退火后含新的掩埋氧化区 20 的产品。通过在约 1250°C 到约 1350°C 的温度下退火约 1 到约 24 小时形成掩埋氧化区 20。更优选地，在约 1320°C 到约 1350°C 的温度下退火约 5 到约 15 小时。

除单独的氧化和退火步骤之外，本发明也计划将这两个工艺组合到一个加热周期内。当进行本发明的该实施例时，对含有损伤区 12 和非晶区 14 的结构进行下面的处理：首先，从室温开始加热结构，使用约 2 到约 10°C/min 的直线上升速率，加热到约 1300°C 到约 1375°C 的温度。该初始加热通常在混有氧的惰性气体气氛中进行。当初始加热步骤中存在氧时，其含量通常在 0.1 到约 10%。在初始加热步骤中可以包括不同的保持温度或所谓的‘高温保温周期’。当需要这种高温保温周期时，通常在约 1000°C 持续约 5 到约 120 分钟的时间周期。所述高温保温周期之后，以约 1°C 到约 5°C/min 的直线上升速率从 1000°C 加热到需要的氧化温度（约 1300°C 到约 1375°C）。

此后，如上所述进行氧化和退火，随后在含 0.1 到 5% 氧的惰性气体气氛中以约 0.1°C 到约 5°C/min 的冷却速率冷却到室温。在加热周期的冷却部分中使用不同的保持温度或高温保温周期。此外，可以在冷却周期期间改变冷却速率。例如，在从约 900°C 到约 1100°C 的温度下，冷却速率可以变为 0.1°C 到约 10°C/min，直到得到约 600°C 到约 800°C 的温度读数。此后，冷却速率变换为在 3°C 到约 10°C/min 范围内的另一速率。

应该注意在高氧含量下进行的以上介绍的退火步骤期间，产生两个邻接的稳定的掩埋区域。具体地，由原始的多晶硅、显微双晶和堆垛缺陷组成的高缺陷区在非晶区内形成。可以相信该含缺陷的层可以增强氧到硅内的扩散，并在退火步骤期间与首先产生的缺陷产生层结合，在半导体衬底内形成掩埋的氧化区。

在本发明中形成的 DIBOX 结构可以用于形成高性能的 SOI 器件或电路。含有本发明的 DIBOX 的这种器件或电路的例子包括微处理器、如 DRAM 或 SRAM 等的存储单元、ASIC 以及更大和更复杂的电路。由于对本领域中的技术人员来说这些器件已公知，没有必要详细地介绍相同的部分是如何制备的。

利用本发明的方法形成的 BOX 区域 16 或 20 通常的厚度从约 800 到约 2000Å。最好由本发明制备的 BOX 的厚度为约 1000Å 到约 1500Å。通过简单地重复本发明的步骤，可以在半导体材料内产生具有不同厚度的任何数量的 BOX 区域。

应该注意，如果非晶区不是由第二次注入形成，那么对于 3×10^{17}

5 cm^{-2} 以下的离子剂量, BOX 区域不连续。而且, 由原子力显微镜观察这些样品有明显的表面粗糙度 ($>15\text{\AA}$ Rms)。这种表面粗糙度与现代的高密度集成电路是不兼容的。相反, 通过使用以上列出顺序的注入和退火, 即与氧化和退火结合的基本剂量注入和室温注入, 可以形成高连续性的 BOX 结构, 同时不会产生限制样品使用范围降低使用价值的表面粗糙度。在步骤 (a) 和 (b) 中注入氧的情况下, 在氧化步骤之后直接形成连续的 BOX 区域。

10 此外, 如图 2 所示, 本发明的方法, 即室温注入和高温退火, 增强了氧在硅内的扩散。具体地, 图 2 中的圆圈表示理论上在离子剂量的基础上可以形成多少掩埋氧化物。图 2 中的方块表示通过本发明方法的一个实施例产生多少实际的掩埋氧化物。在给定基本剂量下厚度的差异得到由本发明产生的额外热掩埋氧化区。由此, 本发明的方法不仅提高了 BOX 的电特性和结构特性, 也节约了注入时间和 SOI 晶片成本。

15 给出下面的例子是为了说明本发明的范围。由于给出这些例子仅为说明的目的, 因此本发明的实施并不局限于此。

例 1

在该例中, 使用本发明的方法产生不同的 DIBOX 区域。具体地, 使用下面的条件和步骤在三个 Si 晶片内产生 DIBOX 区域:

20 晶片 1

(a) 基本注入离子 O^+ ; 注入能量 185keV; 注入剂量 $2 \times 10^{17} \text{cm}^{-2}$; 注入温度 570℃, 束电流 50-55mA;

(b) 室温注入离子 O^+ ; 注入能量 185keV; 注入温度室温; 束电流 10-30mA;

25 (c) 氧化: 以 4.5℃/min 的直线上升速率从 200℃上升到 1000℃, 气氛 Ar 和 2% O_2 ; 在 1000℃高温保温, 30 分钟, 气氛 100% O_2 ; 以 2.6℃/min 的直线上升速率从 1000℃上升到 1320℃, 气氛 60%Ar 和 40% O_2 ; 保持 12 小时;

30 (d) 从 (c) 继续退火: 温度 1320℃, 保持 10 小时, 气氛 Ar 和 2.25% O_2 ; 以 1℃/min 的直线下降速率下降到 1000℃, 以 3℃/min 的直线下降速率从 1000℃降到 800℃; 以 4.5℃/min 的直线下降速率从 800℃降到 200℃。

晶片 2

(a) 基本注入离子 O^+ ; 注入能量 200keV; 注入剂量 $3 \times 10^{17} \text{ cm}^{-2}$; 注入温度 570℃, 束电流 50-55mA;

5 (b) 室温注入离子 O^+ ; 注入能量 200keV; 注入温度室温; 束电流 10-30mA;

(c) 氧化: 以 4.5℃/min 的直线上升速率从 200℃上升到 1000℃, 气氛 Ar 和 2% O_2 ; 在 1000℃高温保温, 30 分钟, 气氛 100% O_2 ; 以 2.6℃/min 的直线上升速率从 1000℃上升到 1320℃, 气氛 75%Ar 和 25% O_2 ; 保持 12 小时;

10 (d) 从 (c) 继续退火: 温度 1320℃, 保持 10 小时, 气氛 Ar 和 2.25% O_2 ; 以 1℃/min 的直线下降速率下降到 1000℃, 以 3℃/min 的直线下降速率从 1000℃降到 800℃; 以 4.5℃/min 的直线下降速率从 800℃降到 200℃。

晶片 3

15 (a) 基本注入离子 O^+ ; 注入能量 185keV; 注入剂量 $4.5 \times 10^{17} \text{ cm}^{-2}$; 注入温度 570℃, 束电流 50-55mA;

(b) 室温注入离子 O^+ ; 注入能量 185keV; 注入温度室温; 束电流 10-30mA;

20 (c) 氧化: 以 4.5℃/min 的直线上升速率从 200℃上升到 1000℃, 气氛 Ar 和 2% O_2 ; 在 1000℃高温保温, 30 分钟, 气氛 100% O_2 ; 以 2.6℃/min 的直线上升速率从 1000℃上升到 1320℃, 气氛 60%Ar 和 40% O_2 ; 保持 12 小时;

25 (d) 从 (c) 继续退火: 温度 1320℃, 保持 10 小时, 气氛 Ar 和 2.25% O_2 ; 以 1℃/min 的直线下降速率下降到 1000℃, 以 3℃/min 的直线下降速率从 1000℃降到 800℃; 以 4.5℃/min 的直线下降速率从 800℃降到 200℃。

进行以上步骤之后, 对每个晶片拍下 TEM 照片。一个晶片的一个 TEM 的图示显示在图 3 中。在图 3 中, 10 代表 Si 衬底, 16 代表 BOX 区域; 30 代表由掩蔽 Si 衬底 10 形成的 SOI 区域。

30 对于晶片 1, 利用本发明的方法产生 1000Å 厚的掩埋氧化区。在晶片 2 中, BOX 区域的厚度为 1100Å, 而晶片 3 中 BOX 区域的厚度为 1700Å。

以上例子清楚地显示出本发明的方法能够制备不同厚度的 BOX 区域。

虽然相对于优选实施例具体显示并介绍了本发明，显然本领域中的技术人员可以做出以上和其它改变，而不脱离本发明的精神和范围。

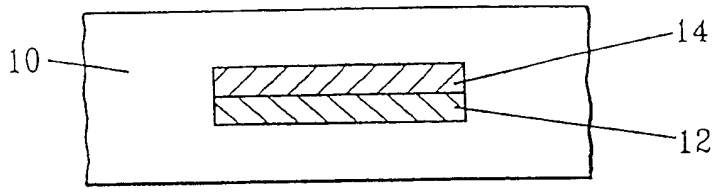


图 1a

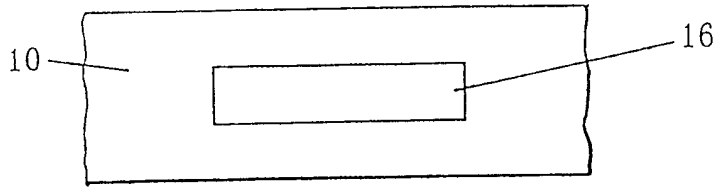


图 1b

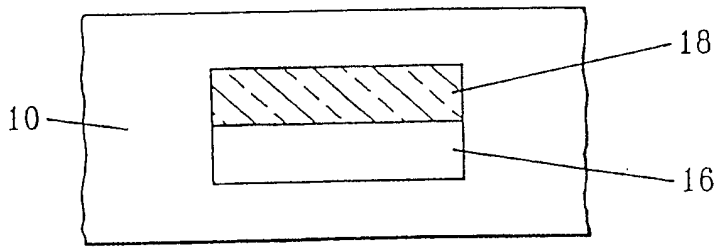


图 1c

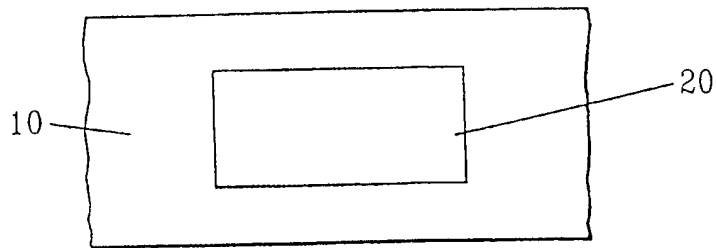


图 1d

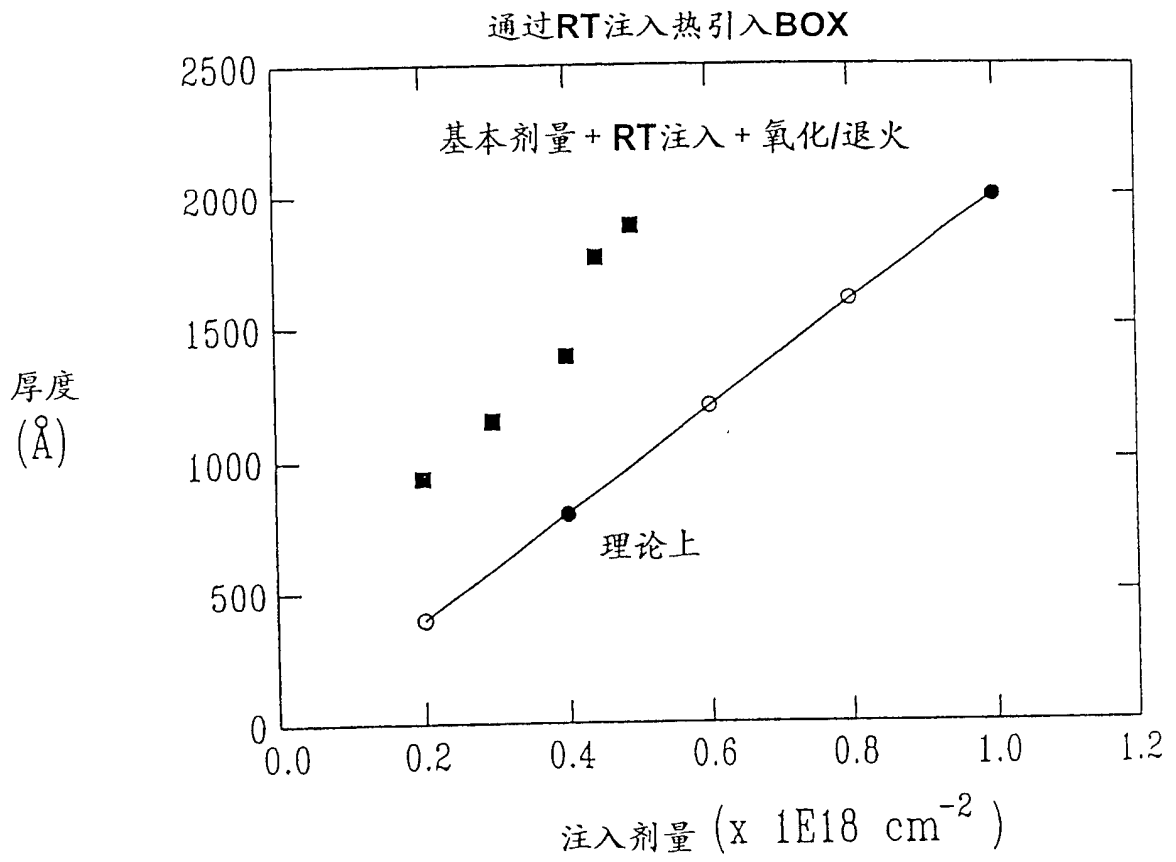


图 2

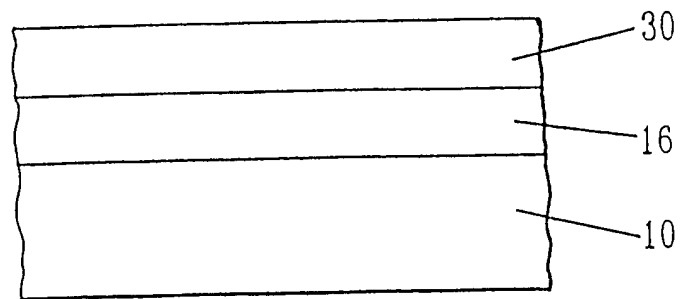


图 3