



(12)发明专利

(10)授权公告号 CN 103811586 B

(45)授权公告日 2017.01.18

(21)申请号 201310559224.1

(22)申请日 2013.11.12

(65)同一申请的已公布的文献号
申请公布号 CN 103811586 A

(43)申请公布日 2014.05.21

(30)优先权数据
2012-249457 2012.11.13 JP

(73)专利权人 三菱电机株式会社
地址 日本东京都

(72)发明人 山口晴央 竹村亮太

(74)专利代理机构 北京天昊联合知识产权代理
有限公司 11112
代理人 何立波 张天舒

(51)Int.Cl.

H01L 31/18(2006.01)

H01L 31/107(2006.01)

H01L 31/0352(2006.01)

(56)对比文件

CN 1633699 A,2005.06.29,

CN 101436621 A,2009.05.20,

审查员 赵世欣

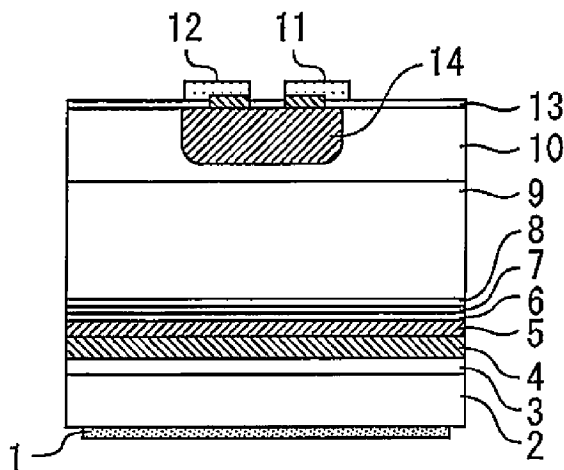
权利要求书1页 说明书6页 附图2页

(54)发明名称

雪崩光电二极管及其制造方法

(57)摘要

在n型InP衬底(2)上,使i型AlInAs雪崩倍增层(4)生长。在i型AlInAs雪崩倍增层(4)上,使p型AlInAs电场衰减层(5)生长。以覆盖p型AlInAs电场衰减层(5)的上表面的方式,使过渡层(6、7、8)生长。在用过渡层(6、7、8)覆盖p型AlInAs电场衰减层(5)的上表面之后进行升温,在过渡层(6、7、8)上,在比p型AlInAs电场衰减层(5)的生长温度更高的温度下使n-型InGaAs光吸收层(9)生长。过渡层(6、7、8)的生长温度是比n-型InGaAs光吸收层(9)的生长温度更低的温度。过渡层(6、7、8)由InGaAsP构成,在处于比p型AlInAs电场衰减层(5)的生长温度更高的温度时比p型AlInAs电场衰减层(5)更难以产生表面缺陷。从而提供抑制生长中的升温导致的热损伤而具有良好的晶体生长界面的雪崩光电二极管及其制造方法。



1. 一种雪崩光电二极管的制造方法,其特征在于,具备:
在半导体衬底上,使倍增层生长的工序;
在所述倍增层上,在第1温度下使电场衰减层生长的工序;
以覆盖所述电场衰减层的上表面的方式,在第2温度下使过渡层生长的工序;
在用所述过渡层覆盖所述电场衰减层的上表面之后进行升温,在所述过渡层上在比所述第1温度更高的第3温度下使光吸收层生长的工序,
其中,所述第2温度是比所述第3温度更低的温度,
所述过渡层由在处于比所述第1温度更高的温度时比所述电场衰减层难以产生表面缺陷的半导体材料构成,
所述过渡层为InGaAsP层,
至所述过渡层完全覆盖所述电场衰减层的上表面为止,将所述第2温度设为与所述第1温度相同的温度,在所述过渡层覆盖所述电场衰减层的上表面之后,开始所述第2温度的升温。
2. 如权利要求1所述的雪崩光电二极管的制造方法,其特征在于,所述过渡层由带隙的大小以越从所述电场衰减层侧向所述光吸收层侧靠近越接近所述光吸收层的带隙大小的方式变化的1个或多个半导体层构成。
3. 如权利要求1所述的雪崩光电二极管的制造方法,其特征在于,所述电场衰减层由使用碳作为掺杂剂的AlInAs构成。
4. 如权利要求1所述的雪崩光电二极管的制造方法,其特征在于,
所述光吸收层为InGaAs层。
5. 如权利要求1所述的雪崩光电二极管的制造方法,其特征在于,所述第1温度为550℃以上且600℃以下的温度范围内的温度。
6. 如权利要求1所述的雪崩光电二极管的制造方法,其特征在于,所述第3温度为600℃以上且660℃以下的温度范围内的温度。
7. 如权利要求1所述的雪崩光电二极管的制造方法,其特征在于,所述过渡层的组成由 $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ 定义,并且在 $0.024 \leq x \leq 0.483$ 且 $0.053 \leq y \leq 0.928$ 的范围内。
8. 如权利要求1所述的雪崩光电二极管的制造方法,
所述过渡层包括在所述电场衰减层上生长的第1过渡层、和在所述第1过渡层上生长的第2过渡层,
在所述第2温度下使所述过渡层生长的工序包括:
将所述第2温度设为与所述第1温度相同的温度,使用所述第1过渡层完全覆盖所述电场衰减层的上表面的工序;以及
在使用所述第1过渡层完全覆盖所述电场衰减层的上表面之后,使所述第2温度比所述第1温度高,在所述第1过渡层上使第2过渡层生长的工序。

雪崩光电二极管及其制造方法

技术领域

[0001] 本发明涉及雪崩光电二极管及其制造方法。

背景技术

[0002] 以往,例如,如日本特开2004-31707号公报所公开的那样,已知具备雪崩倍增层、由p型半导体构成的电场缓冲层以及p型半导体的光吸收层的雪崩光电二极管。在该现有技术中,通过使用p型半导体的电场缓冲层,并且进一步在电场缓冲层和光吸收层之间插入带隙倾斜层来谋求特性改善。关于具体的材料构成,有如下记载:p型半导体的光吸收层为InGaAsP混合晶,带隙倾斜层为InGaAsP混合晶或InGaAlAs混合晶,雪崩倍增层及p型半导体的电场缓冲层的至少1层为InP或InAlAs混合晶。

[0003] 专利文献1:日本特开2004-31707号公报

[0004] 专利文献2:日本特表2005-516414号公报。

发明内容

[0005] 在雪崩光电二极管中,一般进行的是在电场衰减层应用掺杂的半导体层,而有时以获得必要的载流子浓度为目的,在低温下进行电场衰减层的晶体生长。另一方面,为了获得良好的结晶性,希望使光吸收层在相对高温下生长。在电场衰减层生长后光吸收层生长的情况下,由于光吸收层和电场衰减层的生长温度不同,所以需要在生长中进行升温,由于该生长中的升温,电场衰减层的表面会受到热损伤。由于该热损伤,存在着在与其后生长的光吸收层的界面产生缺陷这一问题。

[0006] 本发明是为了解决上述那样的课题而做出的,其目的在于:提供抑制生长中的升温导致的热损伤而具有良好的晶体生长界面的雪崩光电二极管及其制造方法。

[0007] 本发明所涉及的雪崩光电二极管的制造方法的特征在于,具备:

[0008] 在半导体衬底上,使倍增层生长的工序;

[0009] 在所述倍增层上,使电场衰减层生长的工序;

[0010] 以覆盖所述电场衰减层的上表面的方式,使过渡层生长的工序;

[0011] 在用所述过渡层覆盖所述电场衰减层的上表面后进行升温,在所述过渡层上在比所述电场衰减层的生长温度更高的温度下使光吸收层生长的工序,

[0012] 所述过渡层的生长温度为比所述光吸收层的生长温度更低的温度,

[0013] 所述过渡层由在处于比所述电场衰减层的生长温度更高的温度时比所述电场衰减层更难以产生表面缺陷的半导体材料构成。

[0014] 本发明所涉及的雪崩光电二极管的特征在于,具备:

[0015] 半导体衬底;

[0016] 在所述半导体衬底上生长的倍增层;

[0017] 在所述倍增层上生长的电场衰减层;

[0018] 以覆盖所述电场衰减层的上表面的方式生长的过渡层;

- [0019] 在所述过渡层上生长的光吸收层，
- [0020] 所述过渡层的带隙为所述过渡层和所述光吸收层的中间，
- [0021] 所述过渡层由在比所述光吸收层的生长温度更低的温度下生长的半导体材料构成，
- [0022] 所述过渡层由在处于所述光吸收层的生长温度时比所述电场衰减层更难以产生表面缺陷的半导体材料构成。
- [0023] 依据本发明，能够提供抑制生长中的升温导致的热损伤而具有良好的晶体生长界面的雪崩光电二极管及其制造方法。

附图说明

- [0024] 图1是示出本发明的实施方式所涉及的雪崩光电二极管的结构截面图。
- [0025] 图2是示出作为比较例示出的电场衰减层、吸收层接合部的传导带及价电子带中的能量分布的图。
- [0026] 图3是用于说明本发明的实施方式的作用效果的图，是示出在电场衰减层、吸收层接合部插入过渡层的情况下的传导带及价电子带中的能量分布的图。
- [0027] 图4是示出作为比较例示出的使用碳掺杂AlInAs电场衰减层的雪崩光电二极管生长顺序的图。
- [0028] 图5是示出本发明的实施方式所涉及的雪崩光电二极管生长顺序的图，是追加了过渡层的使用碳掺杂AlInAs电场衰减层的雪崩光电二极管生长顺序的图。
- [0029] 图6是本发明的实施方式所涉及的雪崩光电二极管的制造方法的流程图。
- [0030] 附图标记说明
- [0031] 1:n电极;2:n型InP衬底;3:n型InP缓冲层;4:i型AlInAs雪崩倍增层;5:p型AlInAs电场衰减层;6:n-型InGaAsP第1过渡层;7:n-型InGaAsP第2过渡层;8:n-型InGaAsP第3过渡层;9:n-型InGaAs光吸收层;10:n-型InP窗层;11:p型InGaAs接触层;12:p电极;13:SiNx表面保护防反射膜;14:p型导电区域;20:雪崩光电二极管。

具体实施方式

- [0032] 实施方式的装置的结构。
- [0033] 图1是示出本发明的实施方式所涉及的雪崩光电二极管20的结构截面图。雪崩光电二极管20具备n型InP衬底2。在n型InP衬底2上，生长n型InP缓冲层3及i型AlInAs雪崩倍增层4。n型InP缓冲层3的载流子浓度为 $1\sim 5\times 10^{18}\text{cm}^{-3}$ ，厚度为 $0.1\sim 1\mu\text{m}$ 。i型AlInAs雪崩倍增层4的厚度为 $0.1\sim 0.5\mu\text{m}$ 。
- [0034] 在i型AlInAs雪崩倍增层4上，生长p型AlInAs电场衰减层5。p型AlInAs电场衰减层5是载流子浓度 $0.5\sim 1\times 10^{18}\text{cm}^{-3}$ 的基于碳掺杂的p型AlInAs电场衰减层，厚度为 $0.05\sim 0.15\mu\text{m}$ 。在本实施方式中，作为p型AlInAs电场衰减层5，使用了低扩散的碳掺杂的AlInAs。由此，能够抑制p型掺杂剂从p型AlInAs电场衰减层5扩散。
- [0035] 在p型AlInAs电场衰减层5的上表面，以覆盖该上表面整体的方式生长n-型InGaAsP第1过渡层6、n-型InGaAsP第2过渡层7及n-型InGaAsP第3过渡层8。以下，将这3个过渡层统称为“第1、2、3过渡层6、7、8”。n-型InGaAsP第1过渡层6是载流子浓度 $1\sim 5\times 10^{15}\text{cm}^{-3}$

的n型 $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ ($x=0.024, y=0.053$)的半导体层,厚度为 $0.01\sim 0.03\mu\text{m}$ 。n型InGaAsP第2过渡层7是载流子浓度 $1\sim 5\times 10^{15}\text{cm}^{-3}$ 的n型 $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ ($x=0.179, y=0.391$)的半导体层,厚度为 $0.01\sim 0.03\mu\text{m}$ 。n型InGaAsP第3过渡层8是载流子浓度 $1\sim 5\times 10^{15}\text{cm}^{-3}$ 的n型 $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ ($x=0.301, y=0.652$)的半导体层,厚度为 $0.01\sim 0.03\mu\text{m}$ 。

[0036] 这些第1、2、3过渡层6、7、8的带隙为p型AlInAs电场衰减层5的带隙和n型InGaAs光吸收层9的带隙的中间。另外,第1、2、3过渡层6、7、8的材料全都是n型InGaAsP,是在比n型InGaAs光吸收层9的生长温度更低的温度下生长的半导体材料。另外,第1、2、3过渡层6、7、8由处于n型InGaAs光吸收层9的生长温度时比p型AlInAs电场衰减层5更难以产生表面缺陷的半导体材料构成。

[0037] 在n型InGaAsP第3过渡层8上,生长n型InGaAs光吸收层9。n型InGaAs光吸收层9是载流子浓度 $1\sim 5\times 10^{15}\text{cm}^{-3}$ 的n型InGaAs光吸收层,厚度为 $1\sim 2\mu\text{m}$ 。

[0038] 在n型InGaAs光吸收层9上,形成有n型InP窗层10、p型InGaAs接触层11、p电极12、 SiN_x 表面保护防反射膜13。窗层10是载流子浓度 $0.01\sim 0.1\times 10^{15}\text{cm}^{-3}$ 的n型InP窗层,厚度为 $0.5\sim 1\mu\text{m}$ 。接触层11是载流子浓度 $1\sim 5\times 10^{18}\text{cm}^{-3}$ 的p型InGaAs接触层,厚度为 $0.1\sim 0.5\mu\text{m}$ 。

[0039] 实施方式的装置的动作。

[0040] 本实施方式所涉及的雪崩光电二极管20是光通信用的雪崩光电二极管,实现了高速响应。设为以n电极1侧为正极,p电极12侧为负极的方式从外部施加反向偏置电压的状态。在该状态下,使想要检测的光从p电极12侧入射至p型导电区域14。

[0041] 在此,作为光通信波段的 $1.3\mu\text{m}$ 段或者 $1.5\mu\text{m}$ 段的近红外区域的光入射至雪崩光电二极管20。于是,光在p型InGaAs光吸收层9中吸收而产生电子-空穴对,电子向n电极1侧移动,空穴向p电极12侧移动。当反向偏置电压足够高时,在i型AlInAs雪崩倍增层4中,电子离子化而生成新的电子-空穴对,新生成的电子与空穴共同引起进一步的离子化。由此,引起电子、空穴雪崩式倍增的雪崩倍增。

[0042] 以下,使用图2及图3,对雪崩光电二极管20的作用效果进行说明。图2是示出作为比较例示出的电场衰减层、吸收层接合部的传导带及价电子带中的能量分布的图。图3是用于说明本发明的实施方式的作用效果的图,是示出在电场衰减层、吸收层接合部插入过渡层的情况下的传导带及价电子带中的能量分布的图。

[0043] 如图2所示,在AlInAs和InGaAs接合部,传导带能量差为 0.70eV ,价电子带能量差为 0.50eV ,形成了非常大的差。相对于此,如图3所示,在插入一层 $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ ($x=0.272, y=0.590$)过渡层的情况下,传导带和价电子带的能级处于AlInAs和InGaAs之间,所以通过隔着这样的InGaAsP过渡层,导带的不连续量与直接对AlInAs电场衰减层和InGaAs吸收层进行层接合的情况相比变小。其结果是,具有抑制在光照射的情况下发生的载流子堆积的影响、能够实现更高速的光响应的效果。

[0044] 尤其是,在本实施方式所涉及的雪崩光电二极管20中,对3个过渡层调节其组成并插入。能够通过改变In、Ga、As、P的组成而比较自由地改变InGaAsP过渡层的带隙,过渡层的数量越多越能够减少堆积的影响。另外,当增大InGaAsP的带隙时,价电子带的能级位于比AlInAs的价电子带更靠下。在该情况下,具有防止光吸收层中产生的空穴到达AlInAs倍增层的效果,与暗电流的抑制相关的情况也成为可能。

[0045] 实施方式的制造方法。

[0046] 以下,使用图4~6,对本发明的实施方式所涉及的雪崩光电二极管20的制造方法进行说明。图4是示出作为比较例示出的使用碳掺杂AlInAs电场衰减层的雪崩光电二极管生长顺序的图。图5是示出本发明的实施方式所涉及的雪崩光电二极管生长顺序的图,是示出追加了过渡层的使用碳掺杂AlInAs电场衰减层的雪崩光电二极管生长顺序的图。图6是本发明的实施方式所涉及的雪崩光电二极管的制造方法的流程图。

[0047] 各半导体层的生长方法能够在n型InP衬底2上,使用有机金属气相生长法(MOVPE: Metal Organic Vapor Phase Epitaxy)、分子束外延生长法(MBE: Molecular Beam Epitaxy)等实现。本实施方式使用MOVPE法,并按照以下的工序顺序制作。

[0048] (步骤S100)

[0049] 在本实施方式中,使用MOVPE法,在生长温度630℃的基础上,在设置于腔内的n型InP衬底2上,使载流子浓度 $1\sim 5\times 10^{18}\text{cm}^{-3}$ 的n型InP缓冲层3生长至厚度0.1~1 μm 。其后,实施使i型AlInAs雪崩倍增层4生长的工序(步骤S100)。

[0050] (步骤S102)

[0051] 其后将生长温度降温至580℃。图5图示从该时间点开始的顺序。在i型AlInAs雪崩倍增层4上,实施使p型AlInAs电场衰减层5生长的工序。p型AlInAs电场衰减层5的生长温度为550℃以上且600℃以下的温度范围内的温度。p型AlInAs电场衰减层5由使用碳作为掺杂剂的AlInAs构成。本工序使用低扩散的碳,并为了获得必要的载流子浓度而进行低温下的生长。此外,第1、2、3过渡层6、7、8的组成由 $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ 定义,并优选为 $0.024\leq x\leq 0.483$ 且 $0.053\leq y\leq 0.928$ 的范围内。另外,第1、2、3过渡层6、7、8也可以是含有In、Ga、As、P及Al的组成。

[0052] (步骤S104)

[0053] 以覆盖p型AlInAs电场衰减层5的上表面的方式,实施使第1、2、3过渡层6、7、8(即,n型InGaAsP第1过渡层6、n型InGaAsP第2过渡层7及n型InGaAsP第3过渡层8)依次生长的工序。在此,第1、2、3过渡层6、7、8的生长温度是与n型InGaAs光吸收层9的生长温度相比的低温。在本实施方式中,使用与p型AlInAs电场衰减层5相同程度的温度域。由此,在p型AlInAs电场衰减层5露出期间,能够防止p型AlInAs电场衰减层5的热损伤。此外,尽管图5中p型AlInAs电场衰减层5和第1、2、3过渡层6、7、8的生长温度大体上固定,但本发明不限于此。只要通过用n型InGaAsP第1过渡层6完全覆盖p型AlInAs电场衰减层5而能够确保热损伤的抑制,则其后也可以使n型InGaAsP第2过渡层7、n型InGaAsP第3过渡层8在更高温度下生长。

[0054] (步骤S106)

[0055] 在本实施方式中,在p型AlInAs电场衰减层5的上表面被用全部3个过渡层覆盖之后(即,用作为最上层的n型InGaAsP第3过渡层8覆盖之后)进行升温。然而,如上述步骤S104所述,本发明不限于此,只要通过用n型InGaAsP第1过渡层6完全覆盖p型AlInAs电场衰减层5而能够确保热损伤的抑制,则也可以在用n型InGaAsP第1过渡层6覆盖p型AlInAs电场衰减层5之后进行升温。

[0056] (步骤S108)

[0057] 接着,实施使n型InGaAs光吸收层9生长的工序。在本实施方式中,将生长温度升

温至630℃后使n型InGaAs光吸收层9生长,在比p型AlInAs电场衰减层5的生长温度更高的温度下生长。在本实施方式中,使n型InGaAs光吸收层9在过渡层之中位于最上的n型InGaAsP第3过渡层8上生长。n型InGaAs光吸收层9的生长温度为600℃以上且660℃以下的温度范围内的温度。这样,在本工序中,为了获得良好的结晶性,对n型InGaAs光吸收层9进行在高温下生长。

[0058] 图5是追加了过渡层的使用碳掺杂AlInAs电场衰减层的雪崩光电二极管生长顺序。由于InGaAsP能在相对AlGaInAs的较低温下生长,所以在与碳掺杂AlInAs电场衰减层大体上相等的生长温度下能获得良好的结晶性。由于在低温下生长的InGaAsP过渡层完全覆盖AlInAs电场衰减层的表面,所以在雪崩光电二极管构造的生长中升温至InGaAs光吸收层的生长温度时,能保护AlInAs电场衰减层的表面。在此,如果使用AlGaInAs的过渡层在低温下生长,则由于氧的混入等使获得AlGaInAs的良好的结晶性非常困难,因此需要控制晶体生长。通过将InGaAsP用于过渡层而使与需要低温生长的碳掺杂AlInAs衰减层的连续生长成为可能,具有容易进行生长的控制这一优点。

[0059] (步骤S110)

[0060] 接着,实施进行窗层及接触层的生长的工序。

[0061] (步骤S112)

[0062] 接着,实施形成p型导电区域的工序。设置SiO_x膜并挖通直径25μm的圆形,以此作为掩模,在未施加掩模的圆形部分通过Zn选择性扩散手法形成p型导电区域14。接着,在p型导电区域14上以仅留下宽度5μm的同心圆形的方式蚀刻除去p型InGaAs接触层11。

[0063] (步骤S114)

[0064] 进一步蒸镀形成SiN_x表面保护防反射膜13。

[0065] (步骤S116)

[0066] 接着,实施电极形成工序。除掉处于p型InGaAs接触层11的上部的SiN_x表面保护防反射膜13。然后,在p型InGaAs接触层11上用AuZn形成p电极12。最后,在n型InP衬底2中,对与层叠有n型InP缓冲层3的表面相反的表面进行研磨,用AuGeNi形成n电极1。

[0067] 依据以上说明的制造方法,抑制生长中的升温导致的热损伤而能够制造具有良好的晶体生长界面的雪崩光电二极管20。

[0068] 在此,使用图4的比较例的图,对本实施方式的效果进行说明。图4是作为比较例示出的使用碳掺杂AlInAs电场衰减层的雪崩光电二极管生长顺序。如果如以往那样保持露出在低温下生长的AlInAs电场衰减层的状态进行升温,则在AlInAs的最外的表面附近产生由热损伤导致的缺陷,从而难以与紧接其之后生长的InGaAs光吸收层形成良好的界面。在该界面不很好的情况下,担心对以暗电流为代表的器件特性的影响。依据本实施方式,如图5所示,由于p型AlInAs电场衰减层5未露出,所以能够抑制热损伤。

[0069] 在将AlInAs用于电子倍增层的雪崩光电二极管20中,一般将用Zn、Mg、Be等掺杂成p型的InP、AlInAs层等应用于电场衰减层。而且,为了抑制p型掺杂剂从电场衰减层向倍增层、光吸收层扩散,存在着使用低扩散的碳掺杂的AlInAs的技术。在将碳掺杂的AlInAs用于电场衰减层的情况下,为了获得必要的p型载流子浓度,在低温下进行晶体生长。相对于此,为了获得良好的结晶性,光吸收层InGaAs需要在较高温下生长。因此,在电场衰减层生长后光吸收层生长的情况下,由于光吸收层和电场衰减层的生长温度不同,所以需要在生长中

进行升温,由该生长中的升温导致电场衰减层的最外的表面受到热损伤,从而存在着在与其后生长的光吸收层的界面产生缺陷的问题。

[0070] 而且,如使用图2、3说明的那样,InGaAs光吸收层与碳掺杂AlInAs电场衰减层的带隙差较大,当作为雪崩光电二极管20动作时,也存在由入射光产生的载流子的移动受到阻碍的问题。

[0071] 关于这方面,依据本实施方式,能够良好地获得由使用碳作为掺杂剂而引起的扩散抑制效果,能够在不受生长中的升温导致的损伤的情况下实现良好的晶体生长界面,与此同时也能够同时获得能进行高速响应的效果。

[0072] 实施方式的变形例.

[0073] 在本实施方式中,对在电场衰减层进行碳掺杂的AlInAs进行了说明,但也可以使用通过在AlInAs中掺杂碳以外的Zn、Mg、Be等而成为p型的材料。另外,电场衰减层的材料只要是与InP晶格匹配且带隙相似的材料,则InGaAsP、AlGaInAs都可以。

[0074] 在本实施方式中,对n-型InGaAsP过渡层为3层的情况进行了说明,但也可以进一步增加数量并使带隙以阶梯形阶梯式变化。由此,价电子带的不连续量变得更小,能够实现更高速的光响应。另外,也可以设为不使带隙以阶梯形阶梯式变化、而是使带隙连续地变化的层。另外,过渡层不必限定于InGaAsP,只要带隙位于AlInAs和InGaAs的中间附近,则也可以是由例如Al、Ga、In、As、P等组成构成的过渡层。

[0075] 在本实施方式中,对通过Zn选择热扩散手法形成p型导电区域14的情况进行了说明,但本发明不限于此,只要是赋予p导电类型的原子即可。

[0076] 另外,在本实施方式中,对使想要检测的光从p电极12侧入射至p型导电区域14的表面入射型构造进行了说明,但相反地,也可以是使光从n型InP衬底2侧入射的背面入射型构造。

[0077] 在本实施方式中,倍增层是i型AlInAs雪崩倍增层4,但本发明不限于此。只要是与InP晶格匹配且电子的离子化率比空穴的离子化率大的半导体即可,可以是InGaAsP、AlInAs/AlGaInAs超晶格、AlInAs/InGaAsP超晶格构造。而且,本实施方式对电子的离子化率较高的倍增层进行了说明,但即使是空穴的离子化率较高的倍增层,通过将第1导电类型从n型更换为p型,将第2导电类型从p型更换为n型,也具有与实施方式同样的效果。

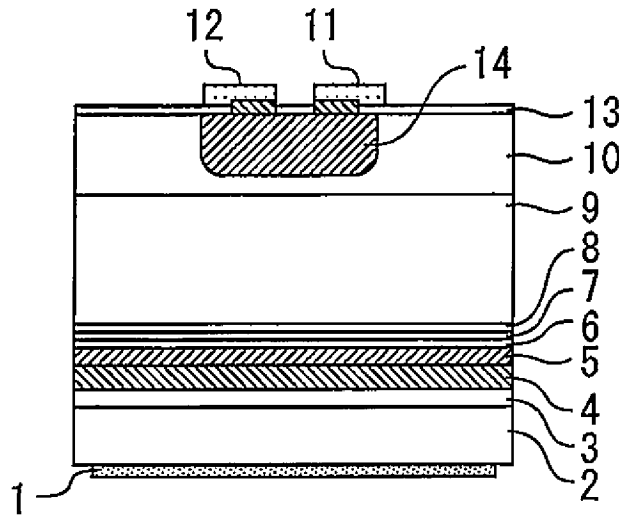


图 1

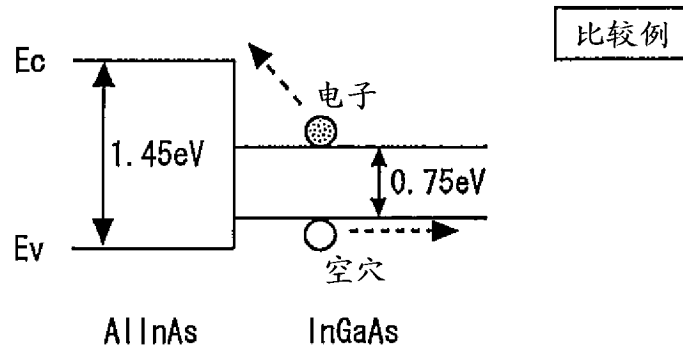


图 2

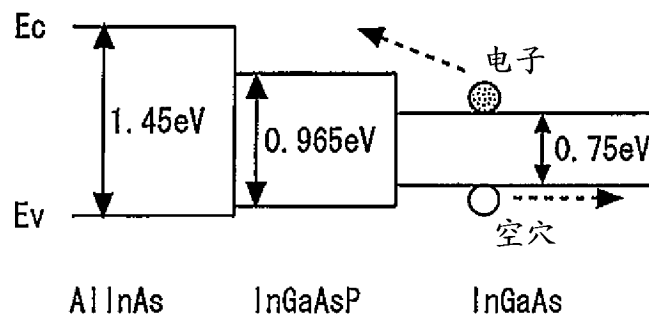


图 3

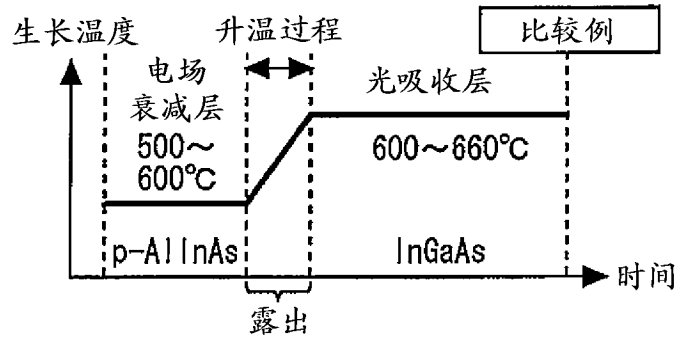


图 4

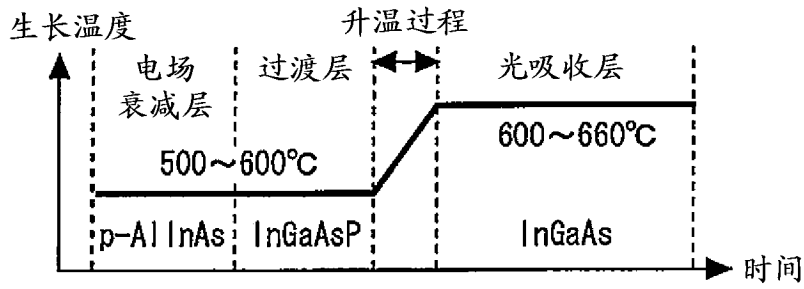


图 5

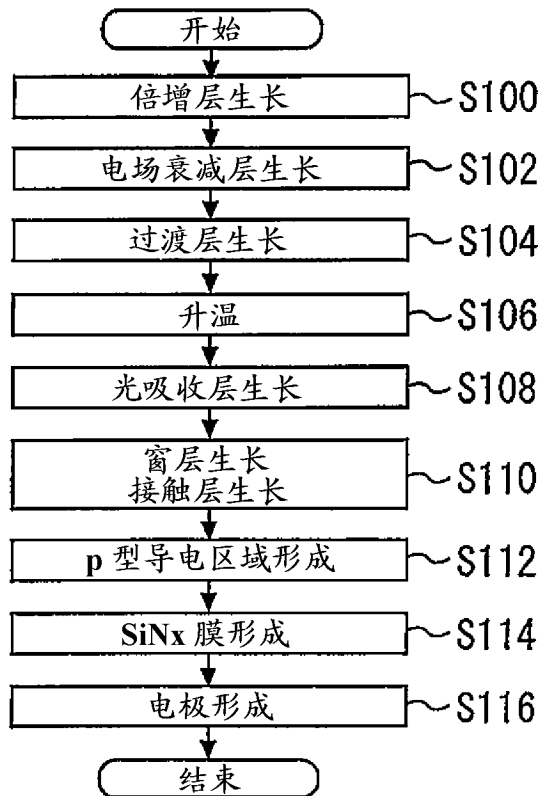


图 6