(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年5月4日(04.05.2023)

WIPO | PCT

(10) 国際公開番号
WO 2023/074344 A1

(51) 国際特許分類:
H01L 23/48 (2006.01) *H01L 25/07* (2006.01)
H02M 7/48 (2007.01) *H01L 25/18* (2023.01)

(21) 国際出願番号： PCT/JP2022/037822

(22) 国際出願日： 2022年10月11日(11.10.2022)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2021-174748 2021年10月26日(26.10.2021) JP

(71) 出願人: ローム株式会社 (**ROHM CO., LTD.**) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町２１番地 Kyoto (JP).

(72) 発明者: 林口 匡司 (**HAYASHIGUCHI Masashi**); 〒6158585 京都府京都市右京区西院溝崎町２１番地 ローム株式会社内 Kyoto (JP).

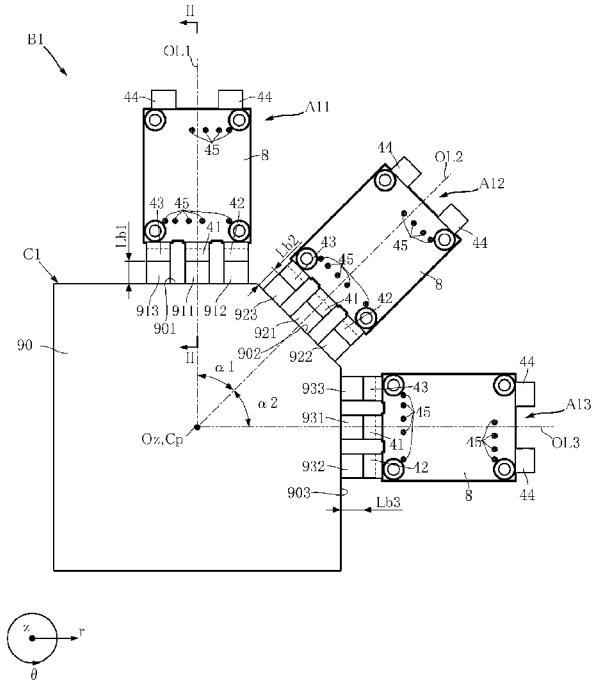
(74) 代理人: 臼井 尚, 外 (**USUI Takashi** et al.); 〒5430014 大阪府大阪市天王寺区玉造元町２番３２－１３０１ Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG,

(54) **Title:** POWER CONVERSION DEVICE

(54) 発明の名称： 電力変換装置

FIG.1



(57) **Abstract:** This power conversion device is equipped with a first semiconductor module, a second semiconductor module, a third semiconductor module and a capacitor module. When viewed from the z-direction, a first center line of the first semiconductor module, a second center line of the second semiconductor module, and a third center line of the third semiconductor module intersect a capacitor main body section. A first angle, which is the angle formed between the first center line and the second center line, and a second angle, which is the angle formed between the second center line and the third center line, are identical to one another. The lengths of a first busbar, a second busbar and a third busbar are also identical to one another.

(57) 要約：電力変換装置は、第１半導体モジュール、第２半導体モジュール、第３半導体モジュール、およびコンデンサモジュールを備える。ｚ方向に見て、前記第１半導体モジュールの第１中心線、前記第２半導体モジュールの第２中心線、および前記第３半導体モジュールの第３中心線が、コンデンサ本体部と交差する。前記第１中心線と前記第２中心線とがなす角度である第１角度と、前記第２中心線と前記第３中心線とがなす角度である第２角度とは、互いに等しい。第１バスバー、第２バスバーおよび第３バスバーの長さは、互いに等しい。

WO 2023/074344 A1

［続葉有］

SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

明　細　書

発明の名称 ： 電力変換装置

技術分野

[0001]　本開示は、電力変換装置に関する。

背景技術

[0002]　従来、ＭＯＳＦＥＴ（Metal Oxide Semiconductor Field Effect Transistor）やＩＧＢＴ（Insulated Gate Bipolar Transistor）などの電力用スイッチング素子を備える半導体モジュールが知られている。このような半導体モジュールは、産業機器から家電や情報端末、自動車用機器まで種々の電子機器に搭載される。特許文献１には、従来の半導体モジュール（パワーモジュール）が開示されている。

先行技術文献

特許文献

[0003] 特許文献1：特開２０１５－２２０３８２号公報

発明の概要

発明が解決しようとする課題

[0004]　複数の半導体モジュールの入力端子がコンデンサモジュールに接続された構成の電力変換装置においては、コンデンサモジュールからそれぞれの半導体モジュールへの導通経路におけるインダクタンスに、ばらつきがあることは好ましくない。

[0005]　本開示は、上記事情に鑑みて考え出されたものであり、コンデンサモジュールと複数の半導体モジュールとの間のインダクタンスをより均一化することが可能な電力変換装置を提供することを一の課題とする。

課題を解決するための手段

[0006]　本開示の電力変換装置は、スイッチング機能を有する半導体素子および入力端子を、各々が有する第１半導体モジュール、第２半導体モジュールおよび第３半導体モジュールと、前記第１半導体モジュール、前記第２半導体モ

ジュールおよび前記第３半導体モジュールの前記入力端子に接続されたコンデンサモジュールと、を備える。前記コンデンサモジュールは、コンデンサ本体部と、前記コンデンサ本体部から突出する第１バスバー、第２バスバー、および第３バスバーと、を有する。前記第１バスバーに前記第１半導体モジュールの前記入力端子が接続され、前記第２バスバーに前記第２半導体モジュールの前記入力端子が接続され、前記第３バスバーに前記第３半導体モジュールの前記入力端子が接続される。前記コンデンサ本体部に交差する中心軸についての円筒座標系の軸方向に見て、前記第１半導体モジュールの第１中心線、前記第２半導体モジュールの第２中心線、および前記第３半導体モジュールの第３中心線が、前記コンデンサ本体部と交差する。前記第１中心線と前記第２中心線とがなす角度である第１角度と、前記第２中心線と前記第３中心線とがなす角度である第２角度とは、互いに等しい。前記第１バスバー、前記第２バスバーおよび前記第３バスバーの長さが、互いに等しい。

発明の効果

[0007] 本開示の半導体モジュールによれば、コンデンサモジュールと複数の半導体モジュールとの間のインダクタンスをより均一化することが可能な電力変換装置を提供することができる。

図面の簡単な説明

[0008] [図1]図１は、第１実施形態に係る電力変換装置を示す平面図である。

[図2]図２は、図１のＩＩ－ＩＩ線に沿う要部拡大断面図である。

[図3]図３は、第１実施形態に係る半導体モジュールの斜視図である。

[図4]図４は、図３の斜視図において、封止樹脂、樹脂部および樹脂充填部を省略した図である。

[図5]図５は、図４の斜視図において、導通部材を省略した図である。

[図6]図６は、第１実施形態に係る半導体モジュールを示す平面図である。

[図7]図７は、図６の平面図において、封止樹脂、樹脂部および樹脂充填部を想像線で示した図である。

[図8]図８は、図７の一部を拡大した部分拡大図であって、封止樹脂、樹脂部および樹脂充填部の想像線を省略している。

[図9]図９は、図８の一部を拡大した部分拡大図である。

[図10]図１０は、図７の平面図において、導通部材の一部を想像線で示した図である。

[図11]図１１は、第１実施形態に係る半導体モジュールを示す正面図である。

[図12]図１２は、第１実施形態に係る半導体モジュールを示す底面図である。

[図13]図１３は、第１実施形態に係る半導体モジュールを示す左側面図である。

[図14]図１４は、第１実施形態に係る半導体モジュールを示す右側面図である。

[図15]図１５は、図７のＸＶ－ＸＶ線に沿う断面図である。

[図16]図１６は、図７のＸＶＩ－ＸＶＩ線に沿う断面図である。

[図17]図１７は、図１６の一部を拡大した部分拡大図である。

[図18]図１８は、図７のＸＶＩＩＩ－ＸＶＩＩＩ線に沿う断面図である。

[図19]図１９は、図７のＸＩＸ－ＸＩＸ線に沿う断面図である。

[図20]図２０は、図７のＸＸ－ＸＸ線に沿う断面図である。

[図21]図２１は、図７のＸＸＩ－ＸＸＩ線に沿う断面図である。

[図22]図２２は、第１実施形態に係る半導体モジュールの回路構成例である。

[図23]図２３は、第１実施形態に係る電力変換装置の第１変形例を示す平面図である。

[図24]図２４は、第１実施形態に係る電力変換装置の第２変形例を示す平面図である。

[図25]図２５は、第２実施形態に係る電力変換装置の示す平面図である。

[図26]図２６は、第３実施形態に係る電力変換装置の示す平面図である。

発明を実施するための形態

[0009] 本開示の半導体モジュールの好ましい実施の形態について、図面を参照して、以下に説明する。以下の説明において、同一あるいは類似の構成要素については、同じ符号を付して、重複する説明を省略する。

[0010] 第１実施形態：

図１および図２は、本開示の第１実施形態に係る電力変換装置を示している。本実施形態の電力変換装置Ｂ１は、第１半導体モジュールＡ１１、第２半導体モジュールＡ１２、第３半導体モジュールＡ１３およびコンデンサモジュールＣ１を備える。本開示の電力変換装置の機能や用途は何ら限定されず、本実施形態の電力変換装置Ｂ１は、いわゆるインバータとして構成されている。

[0011] これらの図においては、ｚ方向が、「軸方向」の一例であり、ｘ方向が「径方向」の一例であり、θ方向が「周方向」の一例である。

[0012] コンデンサモジュールＣ１：

コンデンサモジュールＣ１は、たとえば第１半導体モジュールＡ１１、第２半導体モジュールＡ１２、第３半導体モジュールＡ１３への電力供給回路に設けられる平滑コンデンサとして機能する。本実施形態のコンデンサモジュールＣ１は、コンデンサ本体部９０、複数の第１バスバー９１１，９１２，９１３、複数の第２バスバー９２１，９２２，９２３および複数の第３バスバー９３１，９３２，９３３を有する。

[0013] コンデンサ本体部９０は、コンデンサモジュールＣ１のコンデンサとしての機能を果たす部位である。コンデンサ本体部９０の具体的構成は何ら限定されない。コンデンサ本体部９０は、たとえばコンデンサ素子（図示略）および配線導体（図示略）を適宜有する。コンデンサ素子の種類や構造は何ら限定されず、従来公知の種々のコンデンサ素子を用いることができる。図中の中心点Ｏｚは、ｚ方向に見た場合のコンデンサ本体部９０の中心である。なお、中心点Ｏｚは、ｚ方向に見た場合のコンデンサ本体部９０の幾何中心であってもよいし、重心であってもよい。

[0014] 本実施形態のコンデンサ本体部９０は、第１面９０１、第２面９０２および第３面９０３を有する。第１面９０１は、後述の中心線ＯＬ１に直交する面である。第２面９０２は、後述の中心線ＯＬ２に直交する面である。第３面９０３は、後述の中心線ＯＬ３に直交する面である。第１面９０１、第２面９０２および第３面９０３がなす角度は、何ら限定されない。図示された例においては、第１面９０１と第２面９０２とがなす角度は、４５°である。また、第２面９０２と第３面９０３とがなす角度は、４５°である。図示された例においては、第１面９０１、第２面９０２および第３面９０３は、ｚ方向に見た場合、中心点Ｏｚを通りｒ方向に延びる半径に直交する。また、第１面９０１、第２面９０２および第３面９０３は、互いに隣り合っている。

[0015] 複数の第１バスバー９１１，９１２，９１３、複数の第２バスバー９２１，９２２，９２３および複数の第３バスバー９３１，９３２，９３３は、第１半導体モジュールＡ１１、第２半導体モジュールＡ１２、第３半導体モジュールＡ１３が個別に接続されるものであり、各々がコンデンサ素子に導通している。

[0016] 第１バスバー９１１，９１２，９１３は、ｚ方向に見て、第１面９０１からｒ方向に突出している。第１バスバー９１１，９１２，９１３は、ｚ方向に見て、第１バスバー９１１を挟んで第１バスバー９１２および第１バスバー９１３がθ方向の両側に離れて配置されている。

[0017] 第２バスバー９２１，９２２，９２３は、ｚ方向に見て、第２面９０２からｒ方向に突出している。第２バスバー９２１，９２２，９２３は、ｚ方向に見て、第２バスバー９２１を挟んで第２バスバー９２２および第２バスバー９２３がθ方向の両側に離れて配置されている。

[0018] 第３バスバー９３１，９３２，９３３は、ｚ方向に見て、第３面９０３からｒ方向に突出している。第３バスバー９３１，９３２，９３３は、ｚ方向に見て、第３バスバー９３１を挟んで第３バスバー９３２および第３バスバー９３３がθ方向の両側に離れて配置されている。

[0019] 第１半導体モジュールＡ１１、第２半導体モジュールＡ１２、第３半導体モジュールＡ１３の各々は、複数の４１，４２，４３、複数の出力端子４４、複数の制御端子４５および封止樹脂８を備える。複数の４１，４２，４３、複数の出力端子４４、複数の制御端子４５および封止樹脂８の具体的な構成例は、後述する。複数の４１，４２，４３は、封止樹脂８からｒ方向の一方側に突出している。複数の出力端子４４は、封止樹脂８からｒ方向の他方側に突出している。複数の制御端子４５は、封止樹脂８からｚ方向に突出している。

[0020] 第１半導体モジュールＡ１１の入力端子４１は、第１バスバー９１１に接続されており、入力端子４２は、第１バスバー９１２に接続されており、入力端子４３は、第１バスバー９１３に接続されている。第２半導体モジュールＡ１２の入力端子４１は、第２バスバー９２１に接続されており、入力端子４２は、第２バスバー９２２に接続されており、入力端子４３は、第２バスバー９２３に接続されている。第３半導体モジュールＡ１３の入力端子４１は、第３バスバー９３１に接続されており、入力端子４２は、第３バスバー９３２に接続されており、入力端子４３は、第３バスバー９３３に接続されている。なお、これらの入力端子とバスバーとの接続手法は、何ら限定されず、ボルト等を用いた締結、接合材、溶接等を用いた接合、係合、嵌合等の従来公知の種々の手法を用いることができる。

[0021] 中心線ＯＬ１は、ｚ方向に見た場合の第１半導体モジュールＡ１１の中心線である。中心線ＯＬ１は、たとえば第１半導体モジュールＡ１１の封止樹脂８の幾何中心または重心を通り、入力端子４１，４２，４３が突出する方向に延びる線である。中心線ＯＬ２は、ｚ方向に見た場合の第２半導体モジュールＡ１２の中心線である。中心線ＯＬ２は、たとえば第２半導体モジュールＡ１２の封止樹脂８の幾何中心または重心を通り、入力端子４１，４２，４３が突出する方向に延びる線である。中心線ＯＬ３は、ｚ方向に見た場合の第３半導体モジュールＡ１３の中心線である。中心線ＯＬ２は、たとえば第３半導体モジュールＡ１３の封止樹脂８の幾何中心または重心を通り、

入力端子４１，４２，４３が突出する方向に延びる線である。

[0022] 図中の第１角度α１は、ｚ方向に見た場合に、中心線ＯＬ１と中心線ＯＬ２とがなす角度である。第２角度α２は、ｚ方向に見た場合に、中心線ＯＬ２と中心線ＯＬ３とがなす角度である。第１角度α１と第２角度α２とは互いに等しい。図示された例においては、第１角度α１と第２角度α２とは、４５°である。この場合、第１半導体モジュールＡ１１、第２半導体モジュールＡ１２、第３半導体モジュールＡ１３は、コンデンサ本体部９０に対して偏った配置（ｚ方向に見て線対称または点対称ではない配置）となっている。

[0023] 中心線ＯＬ１、中心線ＯＬ２および中心線ＯＬ３は、ｚ方向に見て、ｒ方向に平行であり、ｚ方向に対して直交する平面に含まれる。なお、中心線ＯＬ１、中心線ＯＬ２および中心線ＯＬ３は、ｚ方向に対して直交する平面に対して傾いていてもよい。

[0024] 中心線ＯＬ１、中心線ＯＬ２および中心線ＯＬ３は、コンデンサ本体部９０と交差している。図示された例においては、中心線ＯＬ１、中心線ＯＬ２および中心線ＯＬ３は、交差点Ｃｐにおいて互いに交差している。交差点Ｃｐは、ｚ方向に見てコンデンサ本体部９０に含まれている。さらに、図示された例においては、交差点Ｃｐは、中心点Ｏｚと一致している。

[0025] 第１バスバー９１１，９１２，９１３の長さＬｂ１と、第２バスバー９２１，９２２，９２３の長さＬｂ２と、第３バスバー９３１，９３２，９３３の長さＬｂ３は、互いに等しい。ここで、図２に示すように、長さＬｂ１は、コンデンサ本体部９０から突出する第１バスバー９１１，９１２，９１３のうち、入力端子４１，４２，４３と重ならない部分のｒ方向における長さとして定義されている。ただし、長さＬｂ１は、コンデンサ本体部９０から突出する第１バスバー９１１，９１２，９１３の長さとして定義されてもよい。また、長さＬｂ１は、コンデンサ本体部９０から突出する第１バスバー９１１，９１２，９１３と封止樹脂８から突出する入力端子４１，４２，４３との結合体のｒ方向における長さ（コンデンサ本体部９０と封止樹脂８と

のｒ方向における距離）として定義されてもよい。これらの定義は、長さＬｂ２および長さＬｂ３についても同様である。

[0026] 半導体モジュールＡ１：

図３～図２２は、電力変換装置Ｂ１に用いられる半導体モジュールＡ１の構成例を示している。半導体モジュールＡ１は、第１半導体モジュールＡ１１、第２半導体モジュールＡ１２、第３半導体モジュールＡ１３の各々に相当する。本実施形態においては、第１半導体モジュールＡ１１、第２半導体モジュールＡ１２、第３半導体モジュールＡ１３の各々の構成が、以降に説明する半導体モジュールＡ１と共通する場合を例に説明するが、第１半導体モジュールＡ１１、第２半導体モジュールＡ１２、第３半導体モジュールＡ１３の各々の構成が、互いに異なっていてもよい。また、第１半導体モジュールＡ１１、第２半導体モジュールＡ１２、第３半導体モジュールＡ１３の具体的構成は何ら限定されず、以降に説明する構成は、あくまで例示に過ぎない。

[0027] 半導体モジュールＡ１は、複数の半導体素子１０、導電基板２、支持基板３、複数の入力端子４１～４３、複数の出力端子４４、複数の制御端子４５、制御端子支持体５、導通部材６、第１導電性接合材７１、第２導電性接合材７２、複数のワイヤ７３１～７３５、封止樹脂８、樹脂部８７および樹脂充填部８８を備えている。

[0028] 図３は、半導体モジュールＡ１を示す斜視図である。図４は、図３の斜視図において、封止樹脂８、樹脂部８７および樹脂充填部８８を省略した図である。図５は、図４の斜視図において、導通部材６を省略した図である。図６は、半導体モジュールＡ１を示す平面図である。図７は、図６の平面図において、封止樹脂８、樹脂部８７および樹脂充填部８８を想像線で示した図である。図８は、図７の一部を拡大した部分拡大図である。図８においては、封止樹脂８、樹脂部８７および樹脂充填部８８の想像線を省略している。図９は、図８の一部を拡大した部分拡大図である。図１０は、図７の平面図において、導通部材６の一部（後述の第２導通部材６２）を想像線で示した

図である。図１１は、半導体モジュールＡ１を示す正面図である。図１２は、半導体モジュールＡ１を示す底面図である。図１３は、半導体モジュールＡ１を示す左側面図である。図１４は、半導体モジュールＡ１を示す右側面図である。図１５は、図７のＸＶ－ＸＶ線に沿う断面図である。図１６は、図７のＸＶＩ－ＸＶＩ線に沿う断面図である。図１７は、図１６の一部を拡大した部分拡大図である。図１８は、図７のＸＶＩＩＩ－ＸＶＩＩＩ線に沿う断面図である。図１９は、図７のＸＩＸ－ＸＩＸ線に沿う断面図である。図２０は、図７のＸＸ－ＸＸ線に沿う断面図である。図２１は、図７のＸＸＩ－ＸＸI線に沿う断面図である。なお、図４、図５、図９、図１６、図２０においては、複数のワイヤ７３１～７３５を省略している。図２２は、半導体モジュールＡ１の回路構成例である。図２２の回路図においては、複数の第１半導体素子１０Ａ（後述）および複数の第２半導体素子１０Ｂ（後述）のうちのそれぞれ１つずつのみを記載し、その他の第１半導体素子１０Ａおよびその他の第２半導体素子１０Ｂを省略している。

[0029] 説明の便宜上、互いに直交する３つの方向を、ｘ方向、ｙ方向、ｚ方向とする。ｚ方向は、半導体モジュールＡ１の厚さ方向である。ｘ方向は、半導体モジュールＡ１の平面図（図６参照）における左右方向である。ｙ方向は、半導体モジュールＡ１の平面図（図６参照）における上下方向である。ｘ方向の一方をｘ１方向、ｘ方向の他方をｘ２方向とする。同様に、ｙ方向の一方をｙ１方向、ｙ方向の他方をｙ２方向とし、ｚ方向の一方をｚ１方向、ｚ方向の他方をｚ２方向とする。以下の説明において、「平面視」とは、ｚ方向に見たときをいう。また、ｚ１方向を下、ｚ２方向を上という場合がある。また、電力変換装置Ｂ１においては、ｘ方向が「径方向」に沿った方向とされ、ｙ方向が「周方向」に沿った方向とされる。なお、「周方向に沿った方向」とは、周方向に沿った円周の接線方向を含む概念である。また、また、ｘ方向が、「第１方向」の一例であり、ｙ方向が、「第２方向」の一例である。また、ｘ２方向が「第１方向の一方側」の一例であり、ｘ１方向が「第１方向の他方側」の一例であり、ｙ２方向が「第２方向の一方側」の一

例であり、ｙ１方向が「第２方向の他方側」の一例であり、ｚ２方向が「厚さ方向の一方側」の一例であり、ｚ１方向が「厚さ方向の他方側」の一例である。

[0030] 複数の半導体素子１０はそれぞれ、半導体モジュールＡ１の機能中枢である。各半導体素子１０の構成材料は、たとえばＳｉＣ（炭化ケイ素）を主とする半導体材料である。この半導体材料は、ＳｉＣに限定されず、Ｓｉ（シリコン）、ＧａＡｓ（ヒ化ガリウム）あるいはＧａＮ（窒化ガリウム）などであってもよい。各半導体素子１０は、たとえばＭＯＳＦＥＴ（Metal-Oxide-Semiconductor Field-Effect Transistor）で構成されたスイッチング機能部Ｑ１（図２２参照）を有する。スイッチング機能部Ｑ１は、ＭＯＳＦＥＴに限定されず、ＭＩＳＦＥＴ（Metal-Insulator-Semiconductor FET）を含む電界効果トランジスタや、ＩＧＢＴのようなバイポーラトランジスタなど、他のトランジスタであってもよい。各半導体素子１０は、いずれも同一素子である。各半導体素子１０は、たとえばｎチャネル型のＭＯＳＦＥＴであるが、ｐチャネル型のＭＯＳＦＥＴであってもよい。

[0031] 各半導体素子１０は、図１７に示すように、素子主面１０１および素子裏面１０２を有する。各半導体素子１０において、素子主面１０１と素子裏面１０２とはｚ方向に離間する。素子主面１０１は、ｚ２方向を向き、素子裏面１０２は、ｚ１方向を向く。

[0032] 複数の半導体素子１０は、複数の第１半導体素子１０Ａおよび複数の第２半導体素子１０Ｂを含む。本実施形態では、半導体モジュールＡ１は、３つの第１半導体素子１０Ａと３つの第２半導体素子１０Ｂとを備えているが、第１半導体素子１０Ａの数および第２半導体素子１０Ｂの数は、本構成に限定されず、半導体モジュールＡ１に要求される性能に応じて適宜変更される。図１０の例では、第１半導体素子１０Ａおよび第２半導体素子１０Ｂがそれぞれ３個ずつ配置される。第１半導体素子１０Ａおよび第２半導体素子１０Ｂの数は、それぞれ１個または２個でもよく、それぞれ４個以上でもよい。第１半導体素子１０Ａの数と第２半導体素子１０Ｂの数とは、等しくても

よく、異なってもよい。第１半導体素子１０Ａおよび第２半導体素子１０Ｂの数は、半導体モジュールＡ１が取り扱う電流容量によって決定される。

[0033] 半導体モジュールＡ１は、図２２に示すように、たとえばハーフブリッジ型のスイッチング回路として構成される。この場合、複数の第１半導体素子１０Ａは、半導体モジュールＡ１の上アーム回路を構成し、複数の第２半導体素子１０Ｂは、下アーム回路を構成する。上アーム回路において、複数の第１半導体素子１０Ａは互いに並列に接続され、下アーム回路において、複数の第２半導体素子１０Ｂは互いに並列に接続される。各第１半導体素子１０Ａと各第２半導体素子１０Ｂとは、直列に接続され、ブリッジ層を構成する。

[0034] 複数の第１半導体素子１０Ａはそれぞれ、図１０および図１８などに示すように、導電基板２に搭載されている。図１０に示す例では、複数の第１半導体素子１０Ａは、たとえばｙ方向に並んでおり、互いに離間している。各第１半導体素子１０Ａは、第２導電性接合材７２を介して、導電基板２（後述の第１導電部２Ａ）に導通接合されている。各第１半導体素子１０Ａは、第１導電部２Ａに接合された際、素子裏面１０２が第１導電部２Ａに対向する。

[0035] 複数の第２半導体素子１０Ｂはそれぞれ、図１０および図１９などに示すように、導電基板２に搭載されている。図１０に示す例では、複数の第２半導体素子１０Ｂは、たとえばｙ方向に並んでおり、互いに離間している。各第２半導体素子１０Ｂは、第２導電性接合材７２を介して、導電基板２（後述の第２導電部２Ｂ）に導通接合されている。各第２半導体素子１０Ｂは、第２導電部２Ｂに接合された際、素子裏面１０２が第２導電部２Ｂに対向する。図１０から理解されるように、ｘ方向に見て、複数の第１半導体素子１０Ａと複数の第２半導体素子１０Ｂとは、重なっているが、重なっていなくてもよい。

[0036] 複数の半導体素子１０（複数の第１半導体素子１０Ａおよび複数の第２半導体素子１０Ｂ）はそれぞれ、第１主面電極１１、第２主面電極１２および

裏面電極１５を有する。以下で説明する第１主面電極１１、第２主面電極１２および裏面電極１５の構成は、各半導体素子１０において共通する。第１主面電極１１および第２主面電極１２は、素子主面１０１に設けられている。第１主面電極１１および第２主面電極１２は、図示しない絶縁膜により絶縁されている。裏面電極１５は、素子裏面１０２に設けられている。

[0037] 第１主面電極１１は、たとえばゲート電極であって、半導体素子１０を駆動させるための駆動信号（たとえばゲート電圧）が入力される。各半導体素子１０において、第２主面電極１２は、たとえばソース電極であって、ソース電流が流れる。裏面電極１５は、たとえばドレイン電極であって、ドレイン電流が流れる。裏面電極１５は、素子裏面１０２の全域（あるいは略全域）を覆っている。裏面電極１５は、たとえばＡｇめっきにより構成される。

[0038] 各半導体素子１０は、上記スイッチング機能部Ｑ１により、第１主面電極１１（ゲート電極）に駆動信号（ゲート電圧）が入力されると、この駆動信号に応じて、導通状態と遮断状態とが切り替わる。この導通状態と遮断状態とが切り替わる動作をスイッチング動作という。導通状態では、裏面電極１５（ドレイン電極）から第２主面電極１２（ソース電極）に電流が流れ、遮断状態では、この電流が流れない。つまり、各半導体素子１０は、スイッチング機能部Ｑ１により、スイッチング動作を行う。半導体モジュールＡ１は、複数の半導体素子１０のスイッチング機能部Ｑ１により、１つの入力端子４１と２つの入力端子４２，４３との間に入力される第１電源電圧（直流電圧）をたとえば第２電源電圧（交流電圧）に変換して、出力端子４４から第２電源電圧を出力する。入力端子４１～４３と出力端子４４とは、いずれも電源電圧を取り扱う電源端子である。入力端子４１～４３は、第１電源電圧が入力される第１電源端子である。出力端子４４は、第２電源電圧を出力する第２電源端子である。

[0039] 複数の半導体素子１０のうちのいくつか（図１０に示す例では２つ）は、上記スイッチング機能部Ｑ１の他に、ダイオード機能部Ｄ１（図２２参照）をさらに有する。半導体モジュールＡ１においては、複数の第１半導体素子

１０Ａのうちの１つ（図１０の最もｙ２方向側に配置された第１半導体素子１０Ａ）と複数の第２半導体素子１０Ｂのうちの１つ（図１０の最もｙ１方向側に配置された第２半導体素子１０Ｂ）とが、スイッチング機能部Ｑ１の他、ダイオード機能部Ｄ１を含んでいる。ダイオード機能部Ｄ１について、その機能や役割は特に限定されないが、たとえば温度検出用ダイオードが挙げられる。なお、図２２に示すダイオードＤ２は、たとえばスイッチング機能部Ｑ１の寄生ダイオード成分である。

[0040] ダイオード機能部Ｄ１を有する当該半導体素子１０は、図１０に示すように、第１主面電極１１、第２主面電極１２、裏面電極１５の他に、第３主面電極１３、第４主面電極１４および第５主面電極１６をさらに有する。以下で説明する第３主面電極１３、第４主面電極１４および第５主面電極１６の各構成は、ダイオード機能部Ｄ１を有する各半導体素子１０において共通する。第３主面電極１３、第４主面電極１４および第５主面電極１６は、素子主面１０１に形成されている。第３主面電極１３および第４主面電極１４は、ダイオード機能部Ｄ１を有する半導体素子１０において、ダイオード機能部Ｄ１に導通する。第５主面電極１６は、たとえばソースセンス電極であって、スイッチング機能部Ｑ１におけるソース電流が流れる。

[0041] 各第１半導体素子１０Ａは、図９に示すように、平面視において、第１辺１９１、第２辺１９２、第３辺１９３および第４辺１９４を有する。図９では、ｙ方向に並ぶ複数の第１半導体素子１０Ａのうちのｙ方向中央に配置された第１半導体素子１０Ａを示しているが、その他の第１半導体素子１０Ａも同様に、第１辺１９１、第２辺１９２、第３辺１９３および第４辺１９４を有する。第１辺１９１と第２辺１９２とはそれぞれ、ｙ方向に延びる。第１辺１９１は、平面視におけるｘ２方向側の端縁であり、第２辺１９２は、平面視におけるｘ１方向側の端縁である。第３辺１９３と第４辺１９４とはそれぞれ、ｘ方向に延びる。第３辺１９３は、平面視におけるｙ２方向側の端縁であり、第４辺１９４は、平面視におけるｙ１方向側の端縁である。各第１半導体素子１０Ａが平面視矩形状であることから、第１辺１９１、第２

辺１９２、第３辺１９３および第４辺１９４によって形成される四隅は、平面視において直角（あるいは略直角）である。当該四隅は、図９に示すように、平面視において、導通部材６（後述の第１導通部材６１および第２導通部材６２）に重ならない。第３辺１９３および第４辺１９４の長さは、第１辺１９１および第２辺１９２の長さよりも大きい。

[0042] 導電基板２は、リードフレームとも呼ばれる。導電基板２は、複数の半導体素子１０を支持する。導電基板２は、支持基板３上に第１導電性接合材７１を介して接合されている。導電基板２は、たとえば平面視矩形状である。導電基板２は、導通部材６とともに、複数の半導体素子１０によってスイッチングされる主回路電流の経路を構成する。

[0043] 導電基板２は、第１導電部２Ａおよび第２導電部２Ｂを含む。第１導電部２Ａおよび第２導電部２Ｂはそれぞれ、金属製の板状部材である。この金属は、たとえばＣｕ（銅）あるいはＣｕ合金である。第１導電部２Ａおよび第２導電部２Ｂは、複数の入力端子４１～４３および複数の出力端子４４とともに、複数の半導体素子１０への導通経路を構成している。第１導電部２Ａおよび第２導電部２Ｂはそれぞれが、図１５～図２０に示すように、第１導電性接合材７１を介して支持基板３上に接合されている。第１導電部２Ａには、第２導電性接合材７２を介して複数の第１半導体素子１０Ａがそれぞれ接合されている。第２導電部２Ｂには、第２導電性接合材７２を介して複数の第２半導体素子１０Ｂがそれぞれ接合されている。第１導電部２Ａおよび第２導電部２Ｂは、図５、図１０、図１５および図１６に示すように、ｘ方向に離間する。これらの図に示す例では、第１導電部２Ａは、第２導電部２Ｂよりもｘ２方向に位置する。第１導電部２Ａおよび第２導電部２Ｂはそれぞれ、たとえば平面視矩形状である。第１導電部２Ａおよび第２導電部２Ｂは、ｘ方向に見て重なる。第１導電部２Ａおよび第２導電部２Ｂはそれぞれ、たとえばｘ方向の寸法が１５ｍｍ～２５ｍｍ（好ましくは２０ｍｍ程度）であり、たとえばｙ方向の寸法が３０ｍｍ～４０ｍｍ（好ましくは３５ｍｍ程度）であり、ｚ方向の寸法が１．５ｍｍ～３．０ｍｍ（好ましくは２．０

ｍｍ程度）である。

[0044] 導電基板２は、主面２０１および裏面２０２を有する。主面２０１および裏面２０２は、図１５、図１６および図１８～図２０に示すように、ｚ方向に離間する。主面２０１は、ｚ２方向を向き、裏面２０２は、ｚ１方向を向く。主面２０１は、第１導電部２Ａの上面と第２導電部２Ｂの上面とを合わせたものである。裏面２０２は、第１導電部２Ａの下面と第２導電部２Ｂの下面とを合わせたものである。裏面２０２は、支持基板３に対向するように支持基板３に接合されている。図７、図１０および図１５に示すように、主面２０１には、複数の凹部２０１ａが形成されている。各凹部２０１ａは、主面２０１からｚ方向に窪んだ部分である。各凹部２０１ａの窪み度合い（深さ）は、たとえば０μｍを超えて１００μｍ以下である。各凹部２０１ａは、たとえば後述するモールド成形時に形成される。複数の凹部２０１ａには、第１導電部２Ａにおける主面２０１に形成されたものと第２導電部２Ｂにおける主面２０１に形成されたものとがある。第１導電部２Ａの主面２０１に形成された２つの凹部２０１ａは、ｙ方向に離間しており、ｙ方向に見て重なる。第２導電部２Ｂの主面２０１に形成された２つの凹部２０１ａは、ｙ方向に離間しており、ｙ方向に見て重なる。

[0045] 導電基板２（第１導電部２Ａおよび第２導電部２Ｂのそれぞれ）は、互いに積層された基材２１、主面接合層２２および裏面接合層２３を含む。基材２１は、金属製の板状部材である。この金属は、ＣｕあるいはＣｕ合金である。主面接合層２２は、基材２１の上面に形成されている。主面接合層２２は、導電基板２のｚ２方向側の表層である。主面接合層２２の上面は、導電基板２の主面２０１に相当する。主面接合層２２は、たとえばＡｇめっきである。裏面接合層２３は、基材２１の下面に形成されている。裏面接合層２３は、導電基板２のｚ１方向側の表層である。裏面接合層２３の下面は、導電基板２の裏面２０２に相当する。裏面接合層２３は、主面接合層２２と同様にたとえばＡｇめっきである。

[0046] 支持基板３は、導電基板２を支持する。支持基板３は、たとえばＤＢＣ（D

irect Bonded Copper）基板で構成される。支持基板３は、絶縁層３１、第１金属層３２、第１接合層３２１および第２金属層３３を含む。

[0047] 絶縁層３１は、たとえば熱伝導性の優れたセラミックスである。このようなセラミックスとしては、たとえばＡｌＮ（窒化アルミニウム）がある。絶縁層３１は、セラミックスに限定されず、絶縁樹脂シートなどであってもよい。絶縁層３１は、たとえば平面視矩形状である。

[0048] 第１金属層３２は、絶縁層３１の上面（ｚ２方向を向く面）に形成されている。第１金属層３２の構成材料は、たとえばＣｕを含む。当該構成材料はＣｕではなくＡｌを含んでいてもよい。第１金属層３２は、第１部３２Ａおよび第２部３２Ｂを含む。第１部３２Ａおよび第２部３２Ｂは、ｘ方向に離間する。第１部３２Ａは、第２部３２Ｂのｘ２方向側に位置する。第１部３２Ａは、第１導電部２Ａが接合され、第１導電部２Ａを支持する。第２部３２Ｂは、第２導電部２Ｂが接合され、第２導電部２Ｂを支持する。第１部３２Ａおよび第２部３２Ｂはそれぞれ、たとえば平面視矩形状である。

[0049] 第１接合層３２１は、第１金属層３２（第１部３２Ａおよび第２部３２Ｂの各々）の上面に形成されている。第１接合層３２１は、たとえばＡｇめっきである。第１接合層３２１は、第１導電性接合材７１との固相拡散による接合を良好にするために設けられる。

[0050] 第２金属層３３は、絶縁層３１の下面（ｚ１方向を向く面）に形成されている。第２金属層３３の構成材料は、第１金属層３２の構成材料と同じである。第２金属層３３の下面（後述の底面３０２）は、図１２に示す例では、たとえば封止樹脂８から露出する。当該下面は、封止樹脂８から露出せず、封止樹脂８に覆われていてもよい。第２金属層３３は、平面視において、第１部３２Ａおよび第２部３２Ｂの双方に重なる。

[0051] 支持基板３は、図１５～図２０に示すように、支持面３０１および底面３０２を有する。支持面３０１と底面３０２とは、ｚ方向に離間する。支持面３０１は、ｚ２方向を向き、底面３０２は、ｚ１方向を向く。底面３０２は、図１２に示すように、封止樹脂８から露出する。支持面３０１は、第１接

合層３２１の上面であり、第１部３２Ａの上面と第２部３２Ｂの上面とをあわせたものである。支持面３０１は、導電基板２に対向し、導電基板２が接合されている。底面３０２は、第２金属層３３の下面である。底面３０２には、図示しない放熱部材（たとえばヒートシンク）などが取り付け可能である。支持基板３のｚ方向の寸法（支持面３０１から底面３０２までのｚ方向に沿う距離）は、たとえば０．７ｍｍ～２．０ｍｍである。

[0052] 複数の入力端子４１～４３および複数の出力端子４４はそれぞれ、板状の金属板からなる。この金属板の構成材料は、たとえばＣｕまたはＣｕ合金である。図３～図７、図１０および図１２に示す例では、半導体モジュールＡ１は、３つの入力端子４１～４３および２つの出力端子４４を備えている。

[0053] ３つの入力端子４１～４３との間には、電源電圧が印加される。本実施形態では、入力端子４１は正極（Ｐ端子）であり、２つの入力端子４２，４３はそれぞれ負極（Ｎ端子）である。なお、これに代えて、入力端子４１が負極（Ｎ端子）で２つの入力端子４２，４３がそれぞれ正極（Ｐ端子）であってもよい。この場合には、端子の極性を変更したことに合わせて、パッケージ内部の配線を適宜変更すればよい。３つの入力端子４１～４３および２つの出力端子４４はそれぞれ、封止樹脂８に覆われた部分と封止樹脂８の樹脂側面から露出した部分とを含む。

[0054] 入力端子４１は、図１６に示すように、第１導電部２Ａと一体的に形成されている。本構成と異なり、入力端子４１は、第１導電部２Ａと分離され、第１導電部２Ａに導通接合されていてもよい。入力端子４１は、図１０などに示すように、複数の第１半導体素子１０Ａおよび第１導電部２Ａ（導電基板２）に対して、ｘ２方向側に位置する。入力端子４１は、第１導電部２Ａに導通し、かつ、第１導電部２Ａを介して、各第１半導体素子１０Ａの裏面電極１５（ドレイン電極）に導通する。入力端子４１が、「第１入力端子」の一例である。

[0055] 入力端子４１は、入力側接合面４１１および入力側側面４１２を有する。入力側接合面４１１は、ｚ２方向を向き、ｘ２方向側に延びている。入力側

側面４１２は、ｚ方向に見て入力側接合面４１１の周縁に位置しており、入力側接合面４１１と交差する方向を向く。本実施形態では、入力側側面４１２は、先端面４１３および一対の側方面４１４を含む。先端面４１３は、入力端子４１のｘ２方向側端に位置し、ｘ２方向を向く。一対の側方面４１４は、入力端子４１のｙ方向両端に位置し、ｙ１方向およびｙ２方向を向く。入力側側面４１２において、先端面４１３および一対の側方面４１４のうち少なくともいずれか一つは、入力側加工痕を有する。当該入力側加工痕は、後述するリードフレームの切断加工により形成される。

[0056] ２つの入力端子４２，４３はそれぞれ、図１０に示すように、第１導電部２Ａから離間している。２つの入力端子４２，４３はそれぞれ、第２導通部材６２が接合されている。２つの入力端子４２，４３はそれぞれ、図１０などに示すように、複数の第１半導体素子１０Ａおよび第１導電部２Ａ（導電基板２）に対して、ｘ２方向側に位置する。２つの入力端子４２，４３はそれぞれ、第２導通部材６２に導通し、かつ、第２導通部材６２を介して、各第２半導体素子１０Ｂの第２主面電極１２（ソース電極）に導通する。入力端子４２が、「第２入力端子」の一例であり、入力端子４３が、「第３入力端子」の一例である。

[0057] 入力端子４２，４３は、入力側接合面４２１，４３１および入力側側面４２２，４３２を有する。入力側接合面４２１，４３１は、ｚ２方向を向き、ｘ２方向側に延びている。入力側側面４２２，４３２は、ｚ方向に見て入力側接合面４２１，４３１の周縁に位置しており、入力側接合面４２１，４３１と交差する方向を向く。本実施形態では、入力側側面４２２は、先端面４２３および一対の側方面４２４を含む。先端面４２３は、入力端子４２のｘ２方向側端に位置し、ｘ２方向を向く。一対の側方面４２４は、入力端子４２のｙ方向両端に位置し、ｙ１方向およびｙ２方向を向く。入力側側面４２２において、先端面４２３および一対の側方面４２４のうち少なくともいずれか一つは、入力側加工痕を有する。当該入力側加工痕は、後述するリードフレームの切断加工により形成される。入力側側面４３２は、先端面４３３

および一対の側方面４３４を含む。先端面４３３は、入力端子４３のｘ２方向側端に位置し、ｘ２方向を向く。一対の側方面４３４は、入力端子４３のｙ方向両端に位置し、ｙ１方向およびｙ２方向を向く。入力側側面４３２において、先端面４３３および一対の側方面４３４のうち少なくともいずれか一つは、入力側加工痕を有する。

[0058] 図３～図７、図１０および図１２などに示すように、３つの入力端子４１～４３はそれぞれ、半導体モジュールＡ１において、封止樹脂８からｘ２方向に突き出ている。３つの入力端子４１～４３は互いに離間している。２つの入力端子４２，４３は、ｙ方向において入力端子４１を挟んで互いに反対側に位置する。入力端子４２は、入力端子４１のｙ２方向側に位置し、入力端子４３は、入力端子４１のｙ１方向側に位置する。３つの入力端子４１～４３は、ｙ方向に見て互いに重なる。

[0059] ２つの出力端子４４はそれぞれ、図１０および図１６から理解されるように、第２導電部２Ｂと一体的に形成されている。本構成と異なり、出力端子４４は、第２導電部２Ｂと分離され、第２導電部２Ｂに導通接合されていてもよい。２つの出力端子４４はそれぞれ、図１０などに示すように、複数の第２半導体素子１０Ｂおよび第２導電部２Ｂ（導電基板２）に対して、ｘ１方向側に位置する。各出力端子４４は、第２導電部２Ｂに導通し、かつ、第２導電部２Ｂを介して、各第２半導体素子１０Ｂの裏面電極１５（ドレイン電極）に導通する。上記２つの出力端子４４は、「第１出力端子」と「第２出力端子」の一例である。

[0060] 出力端子４４は、出力側接合面４４１および出力側側面４４２を有する。出力側接合面４４１は、ｚ２方向を向き、ｘ１方向側に延びている。出力側側面４４２は、ｚ方向に見て出力側接合面４４１の周縁に位置しており、出力側接合面４４１と交差する方向を向く。本実施形態では、出力側側面４４２は、先端面４４３および一対の側方面４４４を含む。先端面４４３は、出力端子４４のｘ１方向側端に位置し、ｘ１方向を向く。一対の側方面４４４は、出力端子４４のｙ方向両端に位置し、ｙ１方向およびｙ２方向を向く。

出力側側面４４２において、先端面４４３および一対の側方面４４４のうち少なくともいずれか一つは、出力側加工痕を有する。なお、出力端子４４の数は、２つに限定されず、たとえば１つであってもよいし、３つ以上であってもよい。たとえば、出力端子４４が１つである場合、第２導電部２Ｂのｙ方向における中央部分に繋がっていることが望ましい。

[0061] 複数の制御端子４５はそれぞれ、各半導体素子１０を制御するためのピン状の端子である。複数の制御端子４５は、複数の第１制御端子４６Ａ～４６Ｅおよび複数の第２制御端子４７Ａ～４７Ｄを含む。複数の第１制御端子４６Ａ～４６Ｅは、各第１半導体素子１０Ａの制御に用いられる。複数の第２制御端子４７Ａ～４７Ｄは、各第２半導体素子１０Ｂの制御に用いられる。

[0062] 複数の第１制御端子４６Ａ～４６Ｅは、ｙ方向に間隔を隔てて配置されている。各第１制御端子４６Ａ～４６Ｅは、図１０および図１６などに示すように、制御端子支持体５（後述の第１支持部５Ａ）を介して、第１導電部２Ａに支持される。各第１制御端子４６Ａ～４６Ｅは、図７および図１０に示すように、ｘ方向において、複数の第１半導体素子１０Ａと３つの入力端子４１～４３との間に位置する。

[0063] 第１制御端子４６Ａは、複数の第１半導体素子１０Ａの駆動信号入力用の端子（ゲート端子）である。第１制御端子４６Ａには、複数の第１半導体素子１０Ａを駆動させるための駆動信号が入力される（たとえばゲート電圧が印加される）。

[0064] 第１制御端子４６Ｂは、複数の第１半導体素子１０Ａのソース信号検出用の端子（ソースセンス端子）である。第１制御端子４６Ｂから、複数の第１半導体素子１０Ａの各第２主面電極１２（ソース電極）に印加される電圧（ソース電流に対応した電圧）が検出される。

[0065] 第１制御端子４６Ｃおよび第１制御端子４６Ｄは、ダイオード機能部Ｄ１に導通する端子である。第１制御端子４６Ｃには、ダイオード機能部Ｄ１を有する第１半導体素子１０Ａの第３主面電極１３に導通し、第１制御端子４６Ｄには、ダイオード機能部Ｄ１を有する第１半導体素子１０Ａの第４主面

電極１４に導通する。

[0066] 第１制御端子４６Ｅは、複数の第１半導体素子１０Ａのドレイン信号検出用の端子（ドレインセンス端子）である。第１制御端子４６Ｅから、複数の第１半導体素子１０Ａの各裏面電極１５（ドレイン電極）に印加される電圧（ドレイン電流に対応した電圧）が検出される。

[0067] 複数の第２制御端子４７Ａ～４７Ｄは、ｙ方向に間隔を隔てて配置されている。各第２制御端子４７Ａ～４７Ｄは、図７および図２０などに示すように、制御端子支持体５（後述の第２支持部５Ｂ）を介して、第２導電部２Ｂに支持される。各第２制御端子４７Ａ～４７Ｄは、図７および図１０に示すように、ｘ方向において、複数の第２半導体素子１０Ｂと２つの出力端子４４との間に位置する。

[0068] 複数の制御端子４５（複数の第１制御端子４６Ａ～４６Ｅおよび複数の第２制御端子４７Ａ～４７Ｄ）はそれぞれ、ホルダ４５１および金属ピン４５２を含む。

[0069] ホルダ４５１は、導電性材料からなる。ホルダ４５１は、図１７に示すように、導電性接合材４５９を介して、制御端子支持体５（後述の第１金属層５２）に接合されている。ホルダ４５１は、筒状部、上端鍔部および下端鍔部を含む。上端鍔部は、筒状部の上方に繋がり、下端鍔部は、筒状部の下方に繋がる。ホルダ４５１のうちの少なくとも上端鍔部および筒状部に、金属ピン４５２が挿通されている。上端鍔部の上面は、封止樹脂８（後述の第２突出部８５２）から露出し、樹脂部８７に覆われている。

[0070] 金属ピン４５２は、ｚ方向に延びる棒状部材である。金属ピン４５２は、ホルダ４５１に圧入されることで支持されている。金属ピン４５２は、少なくともホルダ４５１を介して、制御端子支持体５（後述の第１金属層５２）に導通する。図１７に示す例のように、金属ピン４５２の下端（ｚ１方向側の端部）がホルダ４５１の挿通孔内で導電性接合材４５９に接している場合には、金属ピン４５２は、導電性接合材４５９を介して、制御端子支持体５に導通する。

[0071] 制御端子支持体５は、複数の制御端子４５を支持する。制御端子支持体５は、主面２０１（導電基板２）と複数の制御端子４５との間に介在する。

[0072] 制御端子支持体５は、第１支持部５Ａおよび第２支持部５Ｂを含む。第１支持部５Ａは、導電基板２の第１導電部２Ａ上に配置され、複数の制御端子４５のうちの複数の第１制御端子４６Ａ～４６Ｅを支持する。第１支持部５Ａは、図１７に示すように、接合材５９を介して、第１導電部２Ａに接合されている。接合材５９は、導電性でも絶縁性でもよいが、たとえばはんだが用いられる。第２支持部５Ｂは、導電基板２の第２導電部２Ｂ上に配置され、複数の制御端子４５のうちの複数の第２制御端子４７Ａ～４７Ｄを支持する。第２支持部５Ｂは、接合材５９を介して、第２導電部２Ｂに接合されている。

[0073] 制御端子支持体５（第１支持部５Ａおよび第２支持部５Ｂのそれぞれ）は、たとえばＤＢＣ基板で構成される。制御端子支持体５は、互いに積層された絶縁層５１、第１金属層５２および第２金属層５３を有する。

[0074] 絶縁層５１は、たとえばセラミックスからなる。絶縁層５１は、たとえば平面視矩形状である。

[0075] 第１金属層５２は、図１７などに示すように、絶縁層５１の上面に形成されている。各制御端子４５は、第１金属層５２上に立設されている。第１金属層５２は、たとえばＣｕまたはＣｕ合金である。図１０などに示すように、第１金属層５２は、第１部５２１、第２部５２２、第３部５２３、第４部５２４および第５部５２５を含む。第１部５２１、第２部５２２、第３部５２３、第４部５２４および第５部５２５は、互いに離間し、絶縁されている。

[0076] 第１部５２１は、複数のワイヤ７３１が接合され、各ワイヤ７３１を介して、各半導体素子１０の第１主面電極１１（ゲート電極）に導通する。図１０に示すように、第１支持部５Ａの第１部５２１には、第１制御端子４６Ａが接合されており、第２支持部５Ｂの第１部５２１には、第２制御端子４７Ａが接合されている。

[0077] 第２部５２２は、複数のワイヤ７３２が接合され、各ワイヤ７３２を介して、各半導体素子１０の第２主面電極１２（ソース電極）に導通する。図１０に示すように、第１支持部５Ａの第２部５２２には、第１制御端子４６Ｂが接合されており、第２支持部５Ｂの第２部５２２には、第２制御端子４７Ｂが接合されている。

[0078] 第３部５２３は、ワイヤ７３３が接合され、ワイヤ７３３を介して、ダイオード機能部Ｄ１を有する半導体素子１０の第３主面電極１３に導通する。図１０に示すように、第１支持部５Ａの第３部５２３には、第１制御端子４６Ｃが接合されており、第２支持部５Ｂの第３部５２３には、第２制御端子４７Ｃが接合されている。

[0079] 第４部５２４は、ワイヤ７３４が接合され、ワイヤ７３４を介して、ダイオード機能部Ｄ１を有する半導体素子１０の第４主面電極１４に導通する。図１０に示すように、第１支持部５Ａの第４部５２４には、第１制御端子４６Ｄが接合されており、第２支持部５Ｂの第４部５２４には、第２制御端子４７Ｄが接合されている。

[0080] 第１支持部５Ａの第５部５２５は、ワイヤ７３５が接合され、ワイヤ７３５を介して、第１導電部２Ａに導通する。第２支持部５Ｂの第５部５２５は、他の構成部位とは導通していない。図１０に示すように、第１支持部５Ａの第５部５２５には、第１制御端子４６Ｅが接合されている。

[0081] 第２金属層５３は、図１７などに示すように、絶縁層５１の下面に形成されている。第１支持部５Ａの第２金属層５３は、図１７に示すように、接合材５９を介して、第１導電部２Ａに接合される。第２支持部５Ｂの第２金属層５３は、接合材５９を介して、第２導電部２Ｂに接合される。

[0082] 導通部材６は、導電基板２とともに、複数の半導体素子１０によってスイッチングされる主回路電流の経路を構成する。導通部材６は、主面２０１（導電基板２）からｚ２方向に離間し、かつ、平面視において主面２０１に重なる。本実施形態では、導通部材６は、金属製の板材により構成される。当該金属は、たとえばＣｕまたはＣｕ合金である。具体的には、導通部材６は

、折り曲げられた金属製の板材である。これに限らず、金属製の箔材によって導通部材６を構成してもよい。本実施形態では、導通部材６は、複数の第１導通部材６１および第２導通部材６２を含む。主回路電流は、第１主回路電流と第２主回路電流とを含む。第１主回路電流は、入力端子４１と出力端子４４との間を経路とする電流である。第２主回路電流は、出力端子４４と入力端子４２，４３との間を経路とする電流である。

[0083] 複数の第１導通部材６１はそれぞれ、各第１半導体素子１０Ａの第２主面電極１２（ソース電極）と第２導電部２Ｂとに接合され、各第１半導体素子１０Ａの第２主面電極１２と第２導電部２Ｂとを導通させる。各第１導通部材６１と各第１半導体素子１０Ａの第２主面電極１２（図１０参照）と、および、各第１導通部材６１と第２導電部２Ｂとは、それぞれ、導電性接合材６９を介して接合される。導電性接合材６９は、たとえばはんだ、金属ペースト材、あるいは、焼結金属などである。各第１導通部材６１は、図１０に示すように、平面視においてｘ方向に沿って延びる帯状である。

[0084] 本実施形態では、図８等に示すように、各第１導通部材６１において、各第１半導体素子１０Ａと第２導電部２Ｂとを繋ぐ矩形の部分には、開口６１ｈが形成される。開口６１ｈは、平面視において矩形の中央部に形成されることが好ましく、たとえばｚ方向に貫通する貫通孔である。開口６１ｈは、封止樹脂を形成するために流動性の樹脂材料を注入する際に、各第１導通部材６１の付近において上側（ｚ２方向側）と下側（ｚ１方向側）との間で樹脂材料を流動しやすくするために形成される。開口６１ｈの平面形状は真円であってもよく、楕円形、矩形などの他の形状であってもよい。第１導通部材６１の形状は、本構成に限定されず、たとえば開口６１ｈが形成されていなくてもよい。

[0085] 本実施形態では、複数の第１導通部材６１は、第１半導体素子１０Ａの数に対応して３個設けられている。変形例として、複数の第１半導体素子１０Ａの数に依存せず、複数の第１半導体素子１０Ａに対して共通する１個の第１導通部材６１を使用してもよい。

[0086] 第２導通部材６２は、各第２半導体素子１０Ｂの第２主面電極１２と各入力端子４２，４３とを導通させる。第２導通部材６２は、ｘ方向の最大寸法がたとえば２５ｍｍ～４０ｍｍ（好ましくは３２ｍｍ程度）であり、ｙ方向の最大寸法がたとえば３０ｍｍ～４５ｍｍ（好ましくは３８ｍｍ程度）である。第２導通部材６２は、図８に示すように、第１配線部６２１、第２配線部６２２、第３配線部６２３および第４配線部６２４を含む。

[0087] 第１配線部６２１は、入力端子４２に接続される。第１配線部６２１と入力端子４２とは、導電性接合材６９により接合される。第１配線部６２１は、平面視において、ｘ方向に延びる帯状の部位である。

[0088] 第２配線部６２２は、入力端子４３に接続される。第２配線部６２２と入力端子４３とは、導電性接合材６９により接合される。第２配線部６２２は、平面視において、ｘ方向に延びる帯状の部位である。第１配線部６２１と第２配線部６２２とは、ｙ方向に離間しており、平行（あるいは略平行）に配置されている。第２配線部６２２は、第１配線部６２１に対して、ｙ１方向に位置する。

[0089] 第３配線部６２３は、第１配線部６２１および第２配線部６２２の双方に繋がる。第３配線部６２３は、平面視においてｙ方向に延びる帯状の部位である。第３配線部６２３は、図８から理解されるように、平面視において複数の第２半導体素子１０Ｂに重なる。第３配線部６２３は、図１９に示すように、各第２半導体素子１０Ｂに接続される。第３配線部６２３は、複数の凹状領域６２３ａを有する。各凹状領域６２３ａは、図１９に示すように、第３配線部６２３の他の部位よりもｚ１方向に突き出ている。第３配線部６２３のうち各凹状領域６２３ａは、各第２半導体素子１０Ｂに接合されている。第３配線部６２３の各凹状領域６２３ａと各第２半導体素子１０Ｂの第２主面電極１２（図１０参照）とは、導電性接合材６９を介して接合される。

[0090] 第４配線部６２４は、第１配線部６２１および第２配線部６２２の双方に繋がる。また、第４配線部６２４は、第３配線部６２３に繋がる。第４配線

部６２４は、第３配線部６２３よりもｘ２方向側に位置する。第４配線部６２４は、図８から理解されるように、平面視において、複数の第１半導体素子１０Ａに重なる。第４配線部６２４は、第１帯状部６２５および複数の第２帯状部６２６を含む。

[0091] 第１帯状部６２５は、ｘ方向において第３配線部６２３と離間し、第４配線部６２４のうち、平面視において帯状の部位である。第１帯状部６２５は、第１配線部６２１および第２配線部６２２の双方に繋がる。第１帯状部６２５は、平面視において複数の第１半導体素子１０Ａに重なる。第１帯状部６２５は、複数の凸状領域６２５ａを有する。各凸状領域６２５ａは、図１８に示すように、第１帯状部６２５の他の部位よりもｚ２方向に突き出ている。各凸状領域６２５ａは、図８に示すように、平面視において各第１半導体素子１０Ａに重なる。第１帯状部６２５が複数の凸状領域６２５ａを有することから、図１８に示すように、各第１半導体素子１０Ａ上に各第１導通部材６１を接合する領域を設けている。これにより、第１帯状部６２５が各第１導通部材６１に接触することを抑制している。

[0092] 複数の第２帯状部６２６はそれぞれ、第１帯状部６２５と第３配線部６２３とに繋がる。各第２帯状部６２６は、平面視においてｘ方向に延びる帯状である。複数の第２帯状部６２６は、ｙ方向に離間しており、平行（あるいは略平行）に配置されている。複数の第２帯状部６２６はそれぞれ、平面視において、第１帯状部６２５のうちのｙ方向に隣接する２つの第１半導体素子１０Ａの間に一端が繋がり、第３配線部６２３のうちのｙ方向に隣接する２つの第２半導体素子１０Ｂの間に他端が繋がる。

[0093] 第１帯状部６２５は、第１端縁６２７および第２端縁６２８を有する。第１端縁６２７は、図９に示すように、平面視において第１辺１９１よりもｘ１方向に位置し、かつ、ｙ方向において少なくとも第３辺１９３から第４辺１９４まで延びている。これにより、平面視において、各第１半導体素子１０Ａのｘ２方向側の２つの角１７１，１７２がそれぞれ、第２導通部材６２に重ならない。当該２つの角は、第１辺１９１と第３辺１９３とがなす角１

７１、および、第１辺１９１と第４辺１９４とがなす角１７２である。したがって、各第１半導体素子１０Ａにおいては、平面視において（詳細には図９に示すように視た場合において。以下同じ。）、当該各角１７１，１７２を挟む２辺それぞれの一部が見えている。第２端縁６２８は、図９に示すように、平面視において、第２辺１９２よりもｘ２方向に位置し、かつ、ｙ方向において少なくとも第３辺１９３から１９４まで延びている。これにより、平面視において、各第１半導体素子１０Ａのｘ１方向側の２つの角１７３，１７４がそれぞれ、第２導通部材６２に重ならない。当該２つの角は、第２辺１９２と第３辺１９３とがなす角１７３、および、第２辺１９２と第４辺１９４とがなす角１７４である。したがって、各第１半導体素子１０Ａにおいては、平面視において、当該各角１７３，１７４を挟む２辺それぞれの一部が見えている。

[0094] 上記各角１７１，１７２，１７３，１７４において、当該各角１７１，１７２，１７３，１７４を挟む２辺については、平面視において０μｍを超えて２００μｍ以下の長さで見えていればよい。また、平面視において、各角１７１，１７２，１７３，１７４を挟む２辺において見える部分の長さは、それぞれ５μｍ以上１５０μｍ以下であることが好ましい。各角１７１，１７２，１７３，１７４を挟む２辺において見える部分の長さが２μｍ以上の場合、第１半導体素子１０Ａの角を検出でき、上記２辺において見える部分の長さが５μｍ以上の場合、確実に第１半導体素子１０Ａの角を検出できる。なお、上記２辺において見える部分の長さが２００μｍを超える場合には、第１導通部材６１と第１半導体素子１０Ａとの接合面積が必要以上に小さくなるので、好ましくない。上記２辺において見える部分の長さの上限が１５０μｍ以下であれば、第１導通部材６１と第１半導体素子１０Ａとの接合面積が小さくなりすぎることが避けられるので、好ましい。

[0095] 図８に示すように、導通部材６（第１導通部材６１および第２導通部材６２）は、第１部６０１を有する。第１部６０１は、平面視において、半導体素子１０（複数の第１半導体素子１０Ａおよび複数の第２半導体素子１０Ｂ

のいずれか）と重なる領域である。第２導通部材６２においては、第４配線部６２４の一部（平面視において複数の第１半導体素子１０Ａに重なる領域）および第３配線部６２３の一部（平面視において複数の第２半導体素子１０Ｂに重なる領域）が、第１部６０１を構成する。

[0096] 図８、図１０に示すように、第１半導体素子１０Ａ（ダイオード機能部Ｄ１を有する第１半導体素子１０Ａ）の主面電極１１，１３，１４，１６は、第１半導体素子１０Ａのｘ２方向側の端に、ｙ方向に沿って並んで配置されている。平面視において、第１導通部材６１および第２導通部材６２は、第１半導体素子１０Ａの主面電極１１，１３，１４，１６およびｘ２方向側の角１７１，１７２のいずれとも重ならない。また、平面視において、第１導通部材６１および第２導通部材６２は、第１半導体素子１０Ａのｘ１方向側（主面電極が配置される側とは反対側）における角１７３，１７４のうち少なくとも１個に重ならない。これらにより、平面視において、第１半導体素子１０Ａの４個の角１７１，１７２，１７３，１７４のうち少なくとも３個の角が見えている。このことにより、第１半導体素子１０Ａ、第１導通部材６１および第２導通部材６２が導電基板２に装着された状態において、半導体素子１０Ａが正しく装着されたかどうかを、自動外観検査によって検査することができる。平面視において、第１半導体素子１０Ａの４個の角１７１，１７２，１７３，１７４がすべて見えていてもよい。なお、上記した第１半導体素子１０Ａの主面電極１１，１３，１４，１６は、「一方側主面電極」の一例である。

[0097] なお、図８に示すように、各第２半導体素子１０Ｂについても、第１半導体素子１０Ａと同様に平面視矩形状であり、第１半導体素子１０Ａの４つの角１７１，１７２，１７３，１７４に対応する４つの角１８１，１８２，１８３，１８４を有する。上述した、各第１半導体素子１０Ａの４つの角１７１，１７２，１７３，１７４と第１導通部材６１および第２導通部材６２との平面視における関係は、各第２半導体素子１０Ｂの４つの角１８１，１８２，１８３，１８４と第２導通部材６２との平面視における関係においても

同じである。

[0098] 第２導通部材６２は、図７に示すように、第１部６２Ａおよび第２部６２Ｂを含む。第１部６２Ａは、平面視において導電基板２の主面２０１（第１導電部２Ａあるいは第２導電部２Ｂの主面２０１）と重なり、かつ平面視において複数の半導体素子１０のいずれとも重ならない。第２部６２Ｂは、平面視において主面２０１と重なり、かつ平面視において複数の半導体素子１０のいずれかと重なっている。図７において、第１部６２Ａには右上がりのハッチングを付しており、第２部６２Ｂには右下がりのハッチングを付している。第１部６２Ａは、開口６３を有する。開口６３は、図７および図１５などに示すように、平面視に見て部分的に切除された部位である。本実施形態では、開口６３は、平面視において第１導電部２Ａ（導電基板２）の主面２０１に重なり、かつ、平面視において複数の半導体素子１０に重ならない位置にある。開口６３は、たとえばｚ方向に貫通する貫通孔である。開口６３は、第１配線部６２１に形成されたものと第２配線部６２２に形成されたものとがある。開口６３は、平面視において、導電基板２の四隅のうち少なくとも２つの角部近傍に設けられており、たとえば、第１配線部６２１および第２配線部６２２のそれぞれにおいて、ｘ２方向側寄りに設けられている。なお、開口６３の平面形状は限定されず、本実施形態のように孔であってもよく、本実施形態とは異なり切り欠きであってもよい。開口６３は、たとえば電鋳などによって製作されてもよい。この場合には、第２導通部材６２は、除去された部位からなる開口６３ではなく、金属が電着されなかった部位からなる開口６３を有する。

[0099] 第２導通部材６２において、平面視において各第１半導体素子１０Ａに重なる矩形の部分には、開口６２５ｈが形成される。本実施形態において、開口６２５ｈは、平面視において各第１半導体素子１０Ａの中央部に重なって形成されることが好ましい。開口６２５ｈは、たとえば上記第１帯状部６２５（第４配線部６２４）の各凸状領域６２５ａに形成された貫通孔である（図８参照）。開口６２５ｈは、第１導通部材６１と第１半導体素子１０Ａと

を接合する際に、その接合の状況を上側から光学的に確認するために使用される。

[0100] 第２導通部材６２において、平面視において各第２半導体素子１０Ｂに重なる矩形の部分には、開口６２３ｈが形成される。本実施形態において、開口６２３ｈは、平面視において第２半導体素子１０Ｂの中央部に重なって形成されることが好ましい。開口６２３ｈは、たとえば上記第３配線部６２３の各凹状領域６２３ａに形成された貫通孔である。開口６２３ｈは、導電基板２に対して第２導通部材６２を位置決めする際に使用される。上記２種類の開口６２３ｈ，６２５ｈの平面形状は真円であってもよく、楕円形、矩形などの他の形状であってもよい。

[0101] 第２導通部材６２の形状は、本構成に限定されず、たとえば第４配線部６２４を含んでいなくてもよい。ただし、第２導通部材６２に流れる電流によるインダクタンス値を低減させる上で、第２導通部材６２に第４配線部６２４を設けることが好ましい。

[0102] 第１導電性接合材７１は、導電基板２と支持基板３との間に介在し、導電基板２と支持基板３とを導通接合させる。第１導電性接合材７１は、第１導電部２Ａを第１部３２Ａに導通接合させるものと、第２導電部２Ｂを第２部３２Ｂに導通接合させるものとがある。第１導電性接合材７１は、図１７に示すように、互いに積層された第１基層７１１、第１層７１２および第２層７１３を有する。

[0103] 図１７に示すように、第１導電性接合材７１の側面と支持基板３の最上層である第１金属層３２の側面とは、面一であることが最も好ましい。平面視において第１金属層３２の側面が第１導電性接合材７１の側面よりもわずかに内側に位置することが好ましい。つまり、平面視において、第１金属層３２の側面は、第１導電性接合材７１の側面より外側にはみ出さないように接合される。平面視において第１金属層３２の側面が第１導電性接合材７１の側面よりも外側にはみ出す場合には、第１金属層３２と第２金属層３３との間の沿面距離が小さくなるため、好ましくない。なお、平面視において、第

１金属層３２の側面は、導電基板２が有する基材２１の側面よりは外側に配置されている。

[0104] 第１基層７１１は金属製であり、当該金属はたとえばＡｌあるいはＡｌ合金である。第１基層７１１は、シート材である。第１基層７１１の構成材料であるＡｌ（アルミニウム）のヤング率は、７０．３ＧＰａである。

[0105] 第１層７１２は、第１基層７１１の上面に形成されている。第１層７１２は、第１基層７１１と導電基板２（第１導電部２Ａおよび第２導電部２Ｂのそれぞれ）との間に介在する。第１層７１２は、たとえばＡｇめっきである。第１層７１２は、たとえば金属の固相拡散により、第１導電部２Ａおよび第２導電部２Ｂの各裏面接合層２３に接合されている。即ち、第１層７１２と第１導電部２Ａおよび第２導電部２Ｂの各裏面接合層２３とが、固相拡散接合によって接合されている。これにより、第１層７１２と各裏面接合層２３とが、接合界面で互いに直接接した状態で接合されている。なお、本開示において、「ＡとＢとが、固相拡散接合によって接合されている」とは、固相拡散接合が施された結果、ＡとＢとが、接合界面において直接接する状態で互いに固定されている態様を意味し、ＡとＢとによって固相拡散接合層が構成されていると言える。理想的な条件で固相拡散接合が施された場合、接合界面は、金属元素の拡散によって明瞭には存在しない場合がありうる。一方、ＡとＢとの表層に酸化皮膜等の介在物が存在したり、ＡとＢとの間に空隙が存在したりする場合、接合界面にこれらの介在物や空隙が存在する場合がありうる。

[0106] 第２層７１３は、第１基層７１１の下面に形成されている。第２層７１３は、第１基層７１１と支持基板３（第１部３２Ａおよび第２部３２Ｂのそれぞれ）との間に介在する。第２層７１３は、たとえばＡｇめっきである。第２層７１３は、たとえば金属の固相拡散により、第１部３２Ａ上および第２部３２Ｂ上のそれぞれに形成された第１接合層３２１に接合されている。即ち、第２層７１３と第１接合層３２１とが、固相拡散接合によって接合されており、接合界面で互いに直接接した状態で接合されている。第１層７１２

および第２層７１３の構成材料であるＡｇ（銀）のヤング率は、８２．７ＧＰａである。

[0107] 第１導電性接合材７１において、第１基層７１１の構成材料と第１層７１２および第２層７１３の各構成材料とが上記したものであることから、第１基層７１１のヤング率は、第１層７１２および第２層７１３のヤング率よりも小さい。第１基層７１１の厚さ（ｚ方向寸法）は、第１層７１２および第２層７１３の各厚さよりも大きい。

[0108] 第１導電性接合材７１において、ＡｌあるいはＡｌ合金である第１基層７１１の端面には、Ａｇめっきが形成されておらず、第１基層７１１の端面が露出している。ただし、第１基層７１１の端面にはＡｇめっきが形成されていてもよい。第１導電性接合材７１の製造コストを削減するという観点からは、大面積のシート材の両面にＡｇめっきを形成した後に、Ａｇめっき付シート材を切断することによって第１導電性接合材７１を製作することが好ましい。この観点からは、第１基層７１１の端面にはＡｇめっきが形成されていないほうが好ましい。

[0109] 第２導電性接合材７２は、導電基板２と各半導体素子１０との間に介在し、導電基板２と各半導体素子１０とを導通接合させる。第２導電性接合材７２は、各第１半導体素子１０Ａを第１導電部２Ａに導通接合させるものと、各第２半導体素子１０Ｂを第２導電部２Ｂに導通接合させるものとがある。第２導電性接合材７２は、図１７に示すように、互いに積層された第２基層７２１、第３層７２２および第４層７２３を含む。

[0110] 第２基層７２１は金属製であり、当該金属はたとえばＡｌあるいはＡｌ合金である。第２基層７２１は、シート材である。

[0111] 第３層７２２は、第２基層７２１の上面に形成されている。第３層７２２は、第２基層７２１と各半導体素子１０との間に介在する。第３層７２２は、たとえばＡｇめっきである。第３層７２２は、たとえば金属の固相拡散により、各半導体素子１０の裏面電極１５に接合されている。即ち、第３層７２２と裏面電極１５とが、固相拡散接合によって接合されており、接合界面

で互いに直接接した状態で接合されている。

[0112] 第４層７２３は、第２基層７２１の下面に形成されている。第４層７２３は、第２基層７２１と導電基板２（第１導電部２Ａおよび第２導電部２Ｂのそれぞれ）との間に介在する。第４層７２３は、たとえばＡｇめっきである。第４層７２３は、たとえば金属の固相拡散により、第１導電部２Ａおよび第２導電部２Ｂの各主面接合層２２に接合されている。即ち、第４層７２３と各主面接合層２２とが、固相拡散接合によって接合されており、接合界面で互いに直接接した状態で接合されている。

[0113] 第２導電性接合材７２において、第２基層７２１の構成材料と第３層７２２および第４層７２３の各構成材料とが上記したものであることから、第２基層７２１のヤング率は、第３層７２２および第４層７２３のヤング率よりも小さい。第２基層７２１の厚さ（ｚ方向寸法）は、第３層７２２および第４層７２３の各厚さよりも大きい。

[0114] 第２導電性接合材７２において、ＡｌあるいはＡｌ合金である第２基層７２１の端面には、Ａｇめっきが形成されておらず、第２基層７２１の端面が露出している。ただし、第２基層７２１の端面にはＡｇめっきが形成されていてもよい。第２導電性接合材７２の製造コストを削減するという観点からは、大面積のシート材の両面にＡｇめっきを形成した後に、Ａｇめっき付シート材を切断することによって第２導電性接合材７２を製作することが好ましい。この観点からは、第２基層７２１の端面にはＡｇめっきが形成されていないほうが好ましい。

[0115] 複数のワイヤ７３１～７３５はそれぞれ、互いに離間する２つの部位間を導通させるものである。複数のワイヤ７３１～７３５はそれぞれ、たとえばボンディングワイヤである。複数のワイヤ７３１～７３５の各構成材料は、たとえばＡｕ（金）、ＡｌあるいはＣｕのいずれかを含む。

[0116] 複数のワイヤ７３１はそれぞれ、図１０に示すように、各半導体素子１０の第１主面電極１１（ゲート電極）と各制御端子支持体５の第１部５２１（第１金属層５２）とに接合され、これらを導通させる。図１０に示すように

、複数のワイヤ７３１は、複数の第１ワイヤ７３１ａおよび複数の第２ワイヤ７３１ｂを含む。複数の第１ワイヤ７３１ａはそれぞれ、各第１半導体素子１０Ａの第１主面電極１１（ゲート電極）と第１支持部５Ａの第１部５２１（第１金属層５２）とに接続される。これにより、第１制御端子４６Ａは、各第１ワイヤ７３１ａを介して、各第１半導体素子１０Ａの第１主面電極１１（ゲート電極）に導通する。複数の第２ワイヤ７３１ｂはそれぞれ、各第２半導体素子１０Ｂの第１主面電極１１（ゲート電極）と第２支持部５Ｂの第１部５２１（第１金属層５２）とに接続される。これにより、第２制御端子４７Ａは、各第２ワイヤ７３１ｂを介して、各第２半導体素子１０Ｂの第１主面電極１１（ゲート電極）に導通する。

[0117] 複数のワイヤ７３２はそれぞれ、図１０に示すように、各半導体素子１０の第２主面電極１２（ソース電極）と各制御端子支持体５の第２部５２２（第１金属層５２）とに接合され、これらを導通させる。ただし、ダイオード機能部Ｄ１を有する各半導体素子１０においては、各ワイヤ７３２は、第２主面電極１２（ソース電極）の代わりに、第５主面電極１６（ソースセンス電極）に接合されている。

[0118] 複数のワイヤ７３３はそれぞれ、図１０に示すように、ダイオード機能部Ｄ１を有する各半導体素子１０の第３主面電極１３と各制御端子支持体５の第３部５２３（第１金属層５２）とに接合され、これらを導通させる。

[0119] 複数のワイヤ７３４はそれぞれ、図１０に示すように、ダイオード機能部Ｄ１を有する各半導体素子１０の第４主面電極１４と各制御端子支持体５の第４部５２４（第１金属層５２）とに接合され、これらを導通させる。

[0120] ワイヤ７３５は、図１０に示すように、第１導電部２Ａ（導電基板２）における主面２０１と第１支持部５Ａ（制御端子支持体５）の第５部５２５（第１金属層５２）とに接合され、これらを導通させる。

[0121] 封止樹脂８は、複数の半導体素子１０、導電基板２、支持基板３（底面３０２を除く）、複数の入力端子４１～４３の一部ずつ、複数の出力端子４４の一部ずつ、複数の制御端子４５の一部ずつ、制御端子支持体５、導通部材

６および複数のワイヤ７３１～７３５をそれぞれ覆っている。封止樹脂８は、たとえば黒色のエポキシ樹脂で構成される。封止樹脂８は、たとえば後述するモールド成形により形成される。封止樹脂８は、たとえばｘ方向の寸法が３５ｍｍ～６０ｍｍ程度であり、たとえばｙ方向の寸法が３５ｍｍ～５０ｍｍ程度であり、たとえばｚ方向の寸法が４ｍｍ～１５ｍｍ程度である。これらの寸法は、各方向に沿う最大部分の大きさである。封止樹脂８は、樹脂主面８１、樹脂裏面８２および複数の樹脂側面８３１～８３４を有する。

[0122] 樹脂主面８１と樹脂裏面８２とは、図１１、図１３および図１４などに示すように、ｚ方向に離間する。樹脂主面８１は、ｚ２方向を向き、樹脂裏面８２は、ｚ１方向を向く。樹脂主面８１から複数の制御端子４５（複数の第１制御端子４６Ａ～４６Ｅおよび複数の第２制御端子４７Ａ～４７Ｄ）が突き出ている。樹脂裏面８２は、図１２に示すように、平面視において支持基板３の底面３０２（第２金属層３３の下面）を囲む枠状である。支持基板３の底面３０２は、樹脂裏面８２から露出し、たとえば樹脂裏面８２と面一である。複数の樹脂側面８３１～８３４はそれぞれ、樹脂主面８１および樹脂裏面８２の双方に繋がり、かつ、ｚ方向においてこれらに挟まれている。図６などに示すように、樹脂側面８３１と樹脂側面８３２とはｘ方向に離間する。樹脂側面８３１はｘ１方向を向き、樹脂側面８３２は、ｘ２方向を向く。樹脂側面８３１から２つの出力端子４４が突き出ており、樹脂側面８３２から３つの入力端子４１～４３が突き出ている。図６などに示すように、樹脂側面８３３と樹脂側面８３４とは、ｙ方向に離間する。樹脂側面８３３は、ｙ１方向を向き、樹脂側面８３４は、ｙ２方向を向く。

[0123] 樹脂側面８３２には、図６に示すように、複数の凹部８３２ａが形成されている。各凹部８３２ａは、平面視においてｘ方向に窪んだ部位である。複数の凹部８３２ａは、平面視において、入力端子４１と入力端子４２との間に形成されたものと、入力端子４１と入力端子４３との間に形成されたものとがある。複数の凹部８３２ａは、入力端子４１と入力端子４２との樹脂側面８３２に沿う沿面距離、および、入力端子４１と入力端子４３との樹脂側

面８３２に沿う沿面距離を大きくするために設けられている。

[0124] 封止樹脂８は、図１５および図１６などに示すように、複数の第１突出部８５１、複数の第２突出部８５２および樹脂空隙部８６を有する。

[0125] 複数の第１突出部８５１はそれぞれ、樹脂主面８１からｚ方向に突出している。複数の第１突出部８５１は、平面視において封止樹脂８の四隅付近に配置されている。各第１突出部８５１の先端（ｚ２方向の端部）には、第１突出端面８５１ａが形成されている。複数の第１突出部８５１における各第１突出端面８５１ａは、樹脂主面８１と平行（あるいは略平行）であり、かつ、同一平面（ｘ－ｙ平面）上にある。各第１突出部８５１は、たとえば有底中空の円錐台状である。複数の第１突出部８５１は、半導体モジュールＡ１によって生成された電源を利用する機器において、その機器が有する制御用の回路基板などに半導体モジュールＡ１が搭載される際に、スペーサーとして利用される。複数の第１突出部８５１は、それぞれ、凹部８５１ｂと、当該凹部８５１ｂに形成された内壁面８５１ｃとを有する。各第１突出部８５１の形状は柱状であればよく、円柱状であることが好ましい。凹部８５１ｂの形状は円柱状であって、平面視において内壁面８５１ｃは単一の真円状であることが好ましい。各第１突出部８５１が「突出部」の一例であり、各第１突出端面８５１ａが「突出端面」の一例である。

[0126] 半導体モジュールＡ１は、制御用の回路基板などに対して、ねじ止めなどの方法によって機械的に固定される場合がある。この場合には、複数の第１突出部８５１における凹部８５１ｂの内壁面８５１ｃに、めねじのねじ山を形成することができる。複数の第１突出部８５１における凹部８５１ｂにインサートナットを埋め込んでもよい。

[0127] 複数の第２突出部８５２は、図１６などに示すように、樹脂主面８１からｚ方向に突出している。複数の第２突出部８５２は、平面視において複数の制御端子４５に重なる。複数の制御端子４５の各金属ピン４５２は、各第２突出部８５２から突き出ている。各第２突出部８５２の上端面から、ホルダ４５１の一部（上端鍔部の上面）が露出している。各第２突出部８５２は、

円錐台状である。各第２突出部８５２上に樹脂部８７が配置されている。

[0128] 樹脂空隙部８６は、図１５に示すように、ｚ方向において、樹脂主面８１から、導電基板２の主面２０１に形成された凹部２０１ａに通じる。樹脂空隙部８６は、樹脂主面８１から凹部２０１ａにｚ方向に向かうにつれて断面積が小さくなるテーパー状に形成されている。樹脂空隙部８６において主面２０１と接する樹脂空隙部端縁８６１と、凹部２０１ａにおいて主面２０１と接する凹部端縁２０１ｂとは、互いに一致する。樹脂空隙部８６は、後述するモールド成形時に形成され、当該モールド成形時に封止樹脂８が形成されない部分である。

[0129] 樹脂部８７は、封止樹脂８の第２突出部８５２上に設けられている。樹脂部８７は、各制御端子４５において、封止樹脂８から露出するホルダ４５１の一部（上端鍔部の上面）と、金属ピン４５２の一部とを覆う。樹脂部８７は、たとえば封止樹脂８と同様にエポキシ樹脂からなるが、封止樹脂８と異なる材料であってもよい。

[0130] 樹脂充填部８８は、樹脂空隙部８６を埋めるように、樹脂空隙部８６に充填されている。樹脂充填部８８は、たとえば封止樹脂８と同様にエポキシ樹脂からなるが、封止樹脂８と異なる材料であってもよい。

[0131] 半導体モジュールＡ１は、制御用の回路基板などに実装される。ここで、各金属ピン４５２は、半導体モジュールＡ１が実装される回路基板のピン穴に挿入されて、ピン穴周辺の端子に接続される。入力端子４１、４２，４３は、それぞれｚ方向の一方側（ｚ２方向）に向く入力側接合面４１１，４２１，４３１を有する。各出力端子４４は、ｚ方向の一方側（ｚ２方向側）に向く出力側接合面４４１を有する。入力側接合面４１１，４２１，４３１および出力側接合面４４１は、たとえばはんだを使用して、半導体モジュールＡ１が実装される回路基板の端子に接続される。

[0132] 本実施形態の半導体モジュールＡ１において、入力端子４１から出力端子４４までの電流の経路について以下に説明する。入力端子４１、第１導電部２Ａ、各第１半導体素子１０Ａ、第１導通部材６１、第２導電部２Ｂ、各出

力端子４４という経路で、第１主回路電流が流れる。各第１半導体素子１０Ａの第２主面電極１２と第２導電部２Ｂとの間に、各第１導通部材６１を経由して、ｘ方向に沿って第１主回路電流が流れる。第２導電部２Ｂにおいて、各第１導通部材６１が接合された部分と各出力端子４４との間に、ｘ方向およびｘ方向からわずかに傾いた方向に沿って第１主回路電流が流れる。

[0133] 出力端子４４から入力端子４２および入力端子４３までの電流の経路について以下に説明する。出力端子４４、第２導電部２Ｂ、各第２半導体素子１０Ｂ、第２導通部材６２、入力端子４２および入力端子４３という経路で、第２主回路電流が流れる。第２主回路電流の経路は第２導通部材６２が有しており、ｙ方向に延びる第３配線部６２３と、第３配線部６２３の両端に繋がりｘ２方向に延びる第１配線部６２１および第２配線部６２２の双方とに、第２主回路電流が流れる。さらに、第２主回路電流は、第１配線部６２１と第２配線部６２２との間に配置されｘ方向に延びる２個の第２帯状部６２６と、第１配線部６２１と第２配線部６２２との間に配置されｙ方向に延びる第１帯状部６２５とを経路にして、第１配線部６２１と第２配線部６２２に流れる。

[0134] 入力端子４２および入力端子４３と各第２半導体素子１０Ｂの第２主面電極１２との間に、各第２導通部材６２に含まれる第１配線部６２１および第２配線部６２２と第３配線部６２３、２個の第２帯状部６２６および第１帯状部６２５とを経由して、第２主回路電流が流れる。第１配線部６２１、第２配線部６２２および２個の第２帯状部６２６においては、ｘ方向に沿って第２主回路電流が流れる。第１主回路電流が流れる方向と第２主回路電流が流れる方向とは逆である。

[0135] 第１導通部材６１において第１主回路電流が流れる方向と、第２導通部材６２に含まれる第１配線部６２１および第２配線部６２２および２個の第２帯状部６２６において第２主回路電流が流れる方向とは、いずれもｘ方向である。

[0136] 次に、電力変換装置Ｂ１の作用効果について説明する。

[0137] 電力変換装置Ｂ１においては、中心線ＯＬ１，ＯＬ２，ＯＬ３が、ｚ方向に見てコンデンサ本体部９０に交差する。そして、第１角度α１と第２角度α２とが同じ角度とされており、長さＬｂ１と長さＬｂ２とが互いに等しい。これにより、コンデンサ本体部９０に対する第１半導体モジュールＡ１１、第２半導体モジュールＡ１２および第３半導体モジュールＡ１３の距離がより均一化される。また、隣り合う第１半導体モジュールＡ１１、第２半導体モジュールＡ１２および第３半導体モジュールＡ１３とコンデンサモジュールＣ１との導通経路の位置関係がより均一化され、いずれかの導通経路から他の導通経路に意図しない影響が及ぶことを抑制可能である。したがって、電力変換装置Ｂ１によれば、コンデンサモジュールＣ１と複数の第１半導体モジュールＡ１１、第２半導体モジュールＡ１２および第３半導体モジュールＡ１３との間のインダクタンスをより均一化することができる。また、電力変換装置Ｂ１をよりコンパクトに配置することができる。

[0138] 中心線ＯＬ１および中心線ＯＬ２は、ｚ方向に見てコンデンサ本体部９０に含まれる交差点Ｃｐで交差している。これにより、第１半導体モジュールＡ１１、第２半導体モジュールＡ１２および第３半導体モジュールＡ１３からコンデンサ本体部９０への距離等のばらつきをさらに抑制することができる。

[0139] 交差点Ｃｐは、ｚ方向に見て中心点Ｏｚと重なる。これにより、第１半導体モジュールＡ１１、第２半導体モジュールＡ１２および第３半導体モジュールＡ１３とコンデンサ本体部９０との位置関係をよりバランス良くコンパクトに設定することができる。

[0140] 第１角度α１および第２角度α２を４５°とする構成は、第１半導体モジュールＡ１１、第２半導体モジュールＡ１２および第３半導体モジュールＡ１３を相互に均一な位置に配置しつつ、第１半導体モジュールＡ１１、第２半導体モジュールＡ１２および第３半導体モジュールＡ１３をコンデンサ本体部９０に対して偏った位置にまとめて配置するのに適している。

[0141] 半導体モジュールＡ１は、導電基板２、複数の入力端子４１～４３、出力

端子４４および導通部材６を備えている。導電基板２は、複数の第１半導体素子１０Ａが接合された第１導電部２Ａおよび複数の第２半導体素子１０Ｂが接合された第２導電部２Ｂを含む。入力端子４１は、第１導電部２Ａに繋がり、第１導電部２Ａを介して複数の第１半導体素子１０Ａに導通する。入力端子４２および入力端子４３は、第２導通部材６２（導通部材６）を介して複数の第２半導体素子１０Ｂに導通する。出力端子４４は、第２導電部２Ｂに繋がり、第２導電部２Ｂを介して複数の第２半導体素子１０Ｂに導通する。導通部材６は、各第１半導体素子１０Ａと第２導電部２Ｂとを導通する第１導通部材６１と、各第２半導体素子１０Ｂと各入力端子４２，４３とを導通する第２導通部材６２とを含む。複数の入力端子４１～４３は、導電基板２に対してｘ２方向側に配置され、出力端子４４は、導電基板２に対してｘ１方向に配置されている。そして、２つの入力端子４２，４３は、入力端子４１を挟んで、ｙ方向において互いに反対側に配置されている。半導体モジュールＡ１とは異なる構成の半導体モジュールにおいて、入力端子４３を備えず、入力端子４１と入力端子４２とがｙ方向に並んで配置された場合、入力端子４１から各第１半導体素子１０Ａを介して出力端子４４に流れる電流の経路のばらつきが生じつつ、出力端子４４から各第２半導体素子１０Ｂを介して各入力端子４２に流れる電流の経路のばらつきが生じる可能性がある。そこで、半導体モジュールＡ１では２つの入力端子４２，４３を備え、２つの入力端子４２，４３で入力端子４１を挟むことで、入力端子４１から各第１半導体素子１０Ａを介して出力端子４４に流れる電流の経路のばらつきを低減するとともに、出力端子４４から各第２半導体素子１０Ｂを介して各入力端子４２，４３に流れる電流の経路のばらつきを低減することが可能となる。これにより、半導体モジュールＡ１の寄生インダクタンス成分を低減できる。つまり、半導体モジュールＡ１は、寄生インダクタンス成分を低減する上で、好ましいパッケージ構造をなす。

[0142] 半導体モジュールＡ１は、上アーム電流経路と下アーム電流経路とが、平面視において重なる。上アーム電流経路は、入力端子４１から第１導電部２

Ａ、各第１半導体素子１０Ａ、各第１導通部材６１および第２導電部２Ｂを介して、各出力端子４４に流れる電流の経路であって、本実施形態では、図７から理解されるように、ｘ２方向側からｘ１方向側に沿う。下アーム電流経路は、出力端子４４から各第２半導体素子１０Ｂおよび第２導通部材６２を介して、入力端子４２に流れる電流の経路であって、本実施形態では、図７から理解されるように、ｘ１方向側からｘ２方向側に沿う。この構成によると、上アーム電流経路に沿う電流によって生じる磁界と、下アーム電流経路に沿う電流によって生じる磁界とが、互いに打ち消し合うため、寄生インダクタンス成分を低減することができる。特に、半導体モジュールＡ１では、導通部材６（複数の第１導通部材６１および第２導通部材６２のそれぞれ）を金属製の板材で構成することで、上アーム電流経路と下アーム電流経路とが、平面視において重なる領域を適度に確保できる。つまり、半導体モジュールＡ１は、寄生インダクタンス成分を低減する上で、好ましいパッケージ構造をなす。

[0143] 半導体モジュールＡ１では、下アーム電流経路を構成する第２導通部材６２は、第１配線部６２１、第２配線部６２２、第３配線部６２３および第４配線部６２４を含む。第１配線部６２１および第２配線部６２２は、入力端子４１を挟んでｙ方向において互いに反対側に配置された入力端子４２，４３にそれぞれ接続されるとともに、ｘ方向に延びている。第３配線部６２３は、第１配線部６２１および第２配線部６２２の双方に繋がってｙ方向に延びており、複数の第２半導体素子１０Ｂそれぞれに接続されている。第４配線部６２４は、第１配線部６２１および第２配線部６２２の双方に繋がり、平面視において複数の第１半導体素子１０Ａと重なる。上記第１配線部６２１、第２配線部６２２、第３配線部６２３および第４配線部６２４を含んで構成された第２導通部材６２は、主面２０１（導電基板２）からｚ方向に離間して配置されており、平面視において主面２０１の広い範囲と重なっている。このような構成によれば、出力端子４４から各第２半導体素子１０Ｂを介して各入力端子４２，４３に流れる電流の経路のばらつきが適切に低減さ

れ、寄生インダクタンス成分を低減するのに適している。

[0144] 複数の第１半導体素子１０Ａと複数の第２半導体素子１０Ｂとは、ｘ方向に見て互いに重なっている。このような構成によれば、複数の第１半導体素子１０Ａおよび複数の第２半導体素子１０Ｂが配置される導電基板２（第１導電部２Ａおよび第２導電部２Ｂ）のｙ方向の寸法が大きくなるのを抑制することができ、半導体モジュールＡ１の小型化を図ることができる。

[0145] 第２導通部材６２の第４配線部６２４は、第１帯状部６２５および複数の第２帯状部６２６を有する。第１帯状部６２５は、第１配線部６２１および第２配線部６２２の双方に繋がってｙ方向に延びており、平面視において複数の第１半導体素子１０Ａと重なる部分である。複数の第２帯状部６２６はそれぞれ、第１帯状部６２５と第３配線部６２３とに繋がり、平面視においてｘ方向に延びる帯状である。複数の第２帯状部６２６は、ｙ方向に離間しており、平行（あるいは略平行）に配置されている。複数の第２帯状部６２６はそれぞれ、平面視において、第１帯状部６２５のうちのｙ方向に隣接する２つの第１半導体素子１０Ａの間に一端が繋がり、第３配線部６２３のうちのｙ方向に隣接する２つの第２半導体素子１０Ｂの間に他端が繋がる。このような構成によれば、第４配線部６２４（第２導通部材６２）の平面視におけるサイズをより大きく確保することができる。このことは、寄生インダクタンス成分を低減する上でより好ましい。

[0146] 第１帯状部６２５は、他の部位よりもｚ２方向に突き出た複数の凸状領域６２５ａを有する。各凸状領域６２５ａは、平面視において各第１半導体素子１０Ａに重なる。第１帯状部６２５が複数の凸状領域６２５ａを有する構成によれば、第１半導体素子１０Ａ上に接合された第１導通部材６１に第１帯状部６２５が不当に接触するのを回避することができる。

[0147] 第３配線部６２３は、他の部位よりもｚ１方向に突き出た複数の凹状領域６２３ａを有する。各凹状領域６２３ａは、複数の第２半導体素子１０Ｂのいずれかと接合されている。このような構成によれば、第３配線部６２３（第２導通部材６２）と複数の第２半導体素子１０Ｂとを適切に導通させつつ

、第３配線部６２３（第２導通部材６２）の平面視におけるサイズを大きく確保することができる。

[0148] 半導体モジュールＡ１においては、上記構成の導通部材６（第１導通部材６１および第２導通部材６２）を具備することに加え、複数の第１半導体素子１０Ａおよび複数の第２半導体素子１０Ｂを制御するための複数の第１制御端子４６Ａ～４６Ｅおよび複数の第２制御端子４７Ａ～４７Ｄを備える。複数の第１制御端子４６Ａ～４６Ｅおよび複数の第２制御端子４７Ａ～４７Ｄは、各々、導電基板２の主面２０１上においてｚ方向に沿って延びるように配置されている。このような構成の半導体モジュールＡ１は、平面視における小型化が可能であるので、寄生インダクタンス成分の低減を図りつつ平面視における小型化を図るのに適する。

[0149] 複数の第１制御端子４６Ａ～４６Ｅは、第１導電部２Ａに支持されており、複数の第１半導体素子１０Ａよりもｘ２方向側に配置される。複数の第２制御端子４７Ａ～４７Ｄは、第２導電部２Ｂに支持されており、複数の第２半導体素子１０Ｂよりもｘ１方向側に配置される。複数の第１制御端子４６Ａ～４６Ｅおよび複数の第２制御端子４７Ａ～４７Ｄは、それぞれ、ｙ方向に間隔を隔てて配置されている。これにより、複数の第１制御端子４６Ａ～４６Ｅおよび複数の第２制御端子４７Ａ～４７Ｄは、上アーム回路を構成する複数の第１半導体素子１０Ａおよび下アーム回路を構成する複数の第２半導体素子１０Ｂそれぞれに対応した領域に適切に配置される。係る構成の半導体モジュールＡ１は、寄生インダクタンス成分の低減を図りつつ小型化を図る上で、より好ましい。

[0150] 第１半導体素子１０Ａおよび第２半導体素子１０Ｂは、それぞれｚ２方向を向く第１主面電極１１（ゲート電極）を有する。第１制御端子４６Ａは、各第１ワイヤ７３１ａを介して、各第１半導体素子１０Ａの第１主面電極１１（ゲート電極）に接続されている。第２制御端子４７Ａは、各第２ワイヤ７３１ｂを介して、各第２半導体素子１０Ｂの第１主面電極１１（ゲート電極）に接続されている。これにより、スイッチング機能を有する第１半導体

素子１０Ａ（第２半導体素子１０Ｂ）を駆動させるための駆動信号は、第１制御端子４６Ａ（第２制御端子４７Ａ）、第１ワイヤ７３１ａ（第２ワイヤ７３１ｂ）を介して第１主面電極１１に適宜入力させることができる。

[0151] 半導体モジュールＡ１が回路基板に実装される際、各金属ピン４５２は、半導体モジュールＡ１が実装される回路基板のピン穴に挿入されて、ピン穴周辺の端子に接続される。入力端子４１、４２，４３は、それぞれｚ方向の一方側（ｚ２方向）に向く入力側接合面４１１，４２１，４３１を有する。各出力端子４４は、ｚ方向の一方側（ｚ２方向側）に向く出力側接合面４４１を有する。入力側接合面４１１，４２１，４３１および出力側接合面４４１は、たとえばはんだを使用して、半導体モジュールＡ１が実装される回路基板の端子に接続される。上述した構成により、入力端子４１～４３および出力端子４４が接続される電力系回路基板と、各金属ピン４５２が接続される制御系回路基板とを、ｚ方向に離して配置することができる。これらにより、第１に、半導体モジュールＡ１における信号端子の配置に関する自由度が向上する。第２に、半導体モジュールＡ１における信号配線の引き回しおよびその長さに関する自由度が向上する。第３に、半導体モジュールＡ１を使用する際に、使用者による回路基板の配置に関する自由度が向上する。

[0152] 半導体モジュールＡ１では、各制御端子４５が、樹脂主面８１から突出し、ｚ方向に沿って延びている。半導体モジュールＡ１と異なる構成において、各制御端子４５がｚ方向に直交する平面（ｘ－ｙ平面）に沿って延びるように配置される場合がある。この構成では、平面視における小型化に限度がある。そこで、半導体モジュールＡ１のように、各制御端子４５をｚ方向に沿って延びるように配置することで、半導体モジュールＡ１の平面視における小型化が可能である。つまり、半導体モジュールＡ１は、平面視における小型化を図る上で好ましいパッケージ構造をなす。

[0153] 本実施形態の半導体モジュールＡ１では、各制御端子４５と主面２０１（導電基板２）との間には、制御端子支持体５が介在する。制御端子支持体５は絶縁層５１を有し、各制御端子４５は、制御端子支持体５を介して導電基

板２に支持されている。このような制御端子支持体５を具備する構成によれば、導電基板２との間で絶縁を確保しつつ、制御端子４５を導電基板２上に適切に支持させることができる。

[0154] 制御端子支持体５は、互いに積層された絶縁層５１、第１金属層５２および第２金属層５３を有する積層構造体である。制御端子４５は、導電性接合材４５９を介して、制御端子支持体５の上面に形成された第１金属層５２に接合される。このような構成によれば、制御端子支持体５として既製の積層構造体（たとえばＤＢＣ基板など）を利用しつつ、制御端子４５を制御端子支持体５（第１金属層５２）に導通接合することが可能である。

[0155] 半導体素子１０は、ｚ２方向を向く素子主面１０１、およびｚ１方向を向く素子裏面１０２を有する。素子主面１０１には第１主面電極１１（ゲート電極）が配置されている。各半導体素子１０の第１主面電極１１と第１金属層５２（第１部５２１）とは、導電性のワイヤ７３１により接続される。これにより、スイッチング機能を有する半導体素子１０を駆動させるための駆動信号は、制御端子４５、第１金属層５２、ワイヤ７３１を介して第１主面電極１１に適宜入力させることができる。

[0156] 各制御端子４５は、ホルダ４５１および金属ピン４５２を含む。ホルダ４５１は、導電性材料からなり、筒状部を含んで構成される。金属ピン４５２は、ｚ方向に延びる棒状部材であり、ホルダ４５１に圧入されている。また、ホルダ４５１の一部（上端鍔部の上面）は、封止樹脂８から露出している。このような構成によれば、封止樹脂８の形成（モールド成形）により、ホルダ４５１はその一部（上端面）を除いて封止樹脂８に覆われとともに、ホルダ４５１の上端面は封止樹脂８から露出する。これにより、封止樹脂８の形成後に金属ピン４５２をホルダ４５１に挿し込むことが可能である。したがって、制御端子４５が上記のホルダ４５１および金属ピン４５２を含む構成によれば、モールド成形で用いる金型９１が複雑になるのを回避することができ、半導体モジュールＡ１を効率よく製造するのに適する。

[0157] 本実施形態の半導体モジュールＡ１は、封止樹脂８に接合された樹脂部８

７を具備する。樹脂部８７は、封止樹脂８から露出するホルダ４５１の一部（上端鍔部の上面）と、金属ピン４５２の一部とを覆う。このような構成によれば、ホルダ４５１と金属ピン４５２の接続部への異物の侵入を防止することができる。上記構成の半導体モジュールＡ１は、耐久性および信頼性を向上させる上で好ましい。

[0158] 封止樹脂８は、樹脂主面８１から突出する複数の第２突出部８５２を有する。複数の第２突出部８５２は、平面視において複数の制御端子４５を取り囲む。複数の制御端子４５の各金属ピン４５２は、各第２突出部８５２から突き出ている。各第２突出部８５２上に樹脂部８７が配置されている。このような構成によれば、互いに隣接する制御端子４５の樹脂主面８１に沿う沿面距離を大きくすることができる。隣接する制御端子４５の耐電圧を高める上で好ましい。

[0159] 導電基板２は、ｘ方向に互いに離間する第１導電部２Ａおよび第２導電部２Ｂを含む。第１導電部２Ａは、第２導電部２Ｂよりもｘ２方向に位置する。複数の半導体素子１０は、第１導電部２Ａに接合された第１半導体素子１０Ａと、第２導電部２Ｂに接合された第２半導体素子１０Ｂと、を含む。複数の制御端子４５は、第１制御端子４６Ａ～４６Ｅおよび第２制御端子４７Ａ～４７Ｄを含む。第１制御端子４６Ａ～４６Ｅは、第１導電部２Ａに支持されており、ｘ方向において第１半導体素子１０Ａと入力端子４１，４２等との間に位置する。第２制御端子４７Ａ～４７Ｄは、ｘ方向において第２半導体素子１０Ｂと出力端子４４との間に位置する。このような構成によれば、複数の制御端子４５（第１制御端子４６Ａ～４６Ｅおよび第２制御端子４７Ａ～４７Ｄ）は、上アーム回路を構成する第１半導体素子１０Ａおよび下アーム回路を構成する第２半導体素子１０Ｂそれぞれに対応した領域に適切に配置される。係る構成は、半導体モジュールＡ１の小型化を図る上でより好ましい。

[0160] 封止樹脂８は、樹脂主面８１から突出する複数の第１突出部８５１を有する。各第１突出部８５１の先端には、第１突出端面８５１ａが形成されてい

る。複数の第１突出部８５１における各第１突出端面８５１ａは、樹脂主面８１と平行（あるいは略平行）であり、かつ、同一平面（ｘ－ｙ平面）上にある。このような構成によれば、半導体モジュールＡ１によって生成された電源を利用する機器において、半導体モジュールＡ１が搭載される制御用の回路基板の表面と樹脂主面８１との間に所定の隙間を確保することができる。これにより、上記制御用の回路基板において半導体モジュールＡ１との対向面に種々の機能部品が実装された場合でも、当該機能部品が封止樹脂８に不当に接触することが回避される。

[0161] 半導体モジュールＡ１では、各半導体素子１０が接合された導電基板２を備えている。この構成によると、各半導体素子１０の通電によって発生する熱が導電基板２に伝達され、導電基板２で各半導体素子１０から伝達された熱が拡散される。したがって、半導体モジュールＡ１は、各半導体素子１０の熱の放熱性を向上させる上で好ましいパッケージ構造をなす。

[0162] 半導体モジュールＡ１では、導電基板２と支持基板３とが第１導電性接合材７１を介して接合されている。第１導電性接合材７１は、第１層７１２および第２層７１３を含む。第１層７１２は、導電基板２と金属の固相拡散により接合され、接合界面で互いに直接接した状態で接合されている。第２層７１３は、支持基板３と金属の固相拡散により接合され、接合界面で互いに直接接した状態で接合されている。この構成によると、導電基板２と支持基板３とが、たとえばはんだなどの接合材により接合された場合よりも、導電基板２と支持基板３との接合強度を高めることができる。したがって、半導体モジュールＡ１は、導電基板２と支持基板３との剥離を抑制する上で好ましいパッケージ構造をなす。

[0163] 半導体モジュールＡ１では、各半導体素子１０と導電基板２とが第２導電性接合材７２を介して接合されている。第２導電性接合材７２は、第３層７２２および第４層７２３を含む。第３層７２２は、各半導体素子１０（裏面電極１５）と金属の固相拡散により接合され、接合界面で互いに直接接した状態で接合されている。第４層７２３は、導電基板２と金属の固相拡散によ

り接合され、接合界面で互いに直接接した状態で接合されている。この構成によると、各半導体素子１０と導電基板２とが、たとえばはんだなどの接合材により接合された場合よりも、各半導体素子１０と導電基板２との接合強度を高めることができる。したがって、半導体モジュールＡ１は、各半導体素子１０と導電基板２との剥離を抑制する上で好ましいパッケージ構造をなす。

[0164] 本実施形態の半導体モジュールＡ１では、第１導電性接合材７１における第１基層７１１のヤング率は、第１層７１２および第２層７１３の各々の構成材料のヤング率よりも小である。このような構成によれば、第１導電性接合材７１を導電基板２と支持基板３とに固相拡散により接合する際、相対的に軟らかい第１基層７１１によって応力が緩和され、接合境界部の平滑化を図ることができる。これにより、第１層７１２と導電基板２、および第２層７１３と支持基板３は、固相拡散によってより強固に接合される。

[0165] また、本実施形態では第１基層７１１の厚さが第１層７１２および第２層７１３の各々の厚さよりも大である。これにより、固相拡散による接合の際、第１層７１２と導電基板２（裏面接合層２３）の境界部、および第２層７１３と支持基板３（第１接合層３２１）の境界部のそれぞれに作用する押圧力がより均一となる。したがって、第１層７１２と導電基板２、および第２層７１３と支持基板３は、それぞれより強固な導通接合状態となり得る。

[0166] 第１層７１２および第２層７１３の各々の構成材料は、銀を含む。このような構成によれば、第１導電性接合材７１を用いた固相拡散による接合の際、第１層７１２および第２層７１３の酸化が抑制され、良好な固相拡散接合が可能となる。また、第１層７１２および第２層７１３と接合される裏面接合層２３および第１接合層３２１の各々についても銀を含むため、より良好な固相拡散接合が可能となる。

[0167] 本実施形態では、第２導電性接合材７２における第２基層７２１のヤング率は、第３層７２２および第４層７２３の各々の構成材料のヤング率よりも小である。このような構成によれば、第２導電性接合材７２を半導体素子１

０（裏面電極１５）と導電基板２とに固相拡散により接合する際、相対的に軟らかい第２基層７２１によって応力が緩和され、接合境界部の平滑化を図ることができる。これにより、第３層７２２と半導体素子１０（裏面電極１５）、および第４層７２３と導電基板２は、固相拡散によってより強固に接合される。

[0168] また、本実施形態では第２基層７２１の厚さが第３層７２２および第４層７２３の各々の厚さよりも大である。これにより、固相拡散による接合の際、第３層７２２と半導体素子１０（裏面電極１５）の境界部、および第４層７２３と導電基板２（主面接合層２２）の境界部のそれぞれに作用する押圧力がより均一となる。したがって、第３層７２２と半導体素子１０（裏面電極１５）、および第４層７２３と導電基板２は、それぞれより強固な導通接合状態となり得る。

[0169] 第３層７２２および第４層７２３の各々の構成材料は、銀を含む。このような構成によれば、第２導電性接合材７２を用いた固相拡散による接合の際、第３層７２２および第４層７２３の酸化が抑制され、良好な固相拡散接合が可能となる。また、第３層７２２および第４層７２３と接合される裏面電極１５および主面接合層２２の各々についても銀を含むため、より良好な固相拡散接合が可能となる。

[0170] 第１導電性接合材７１は、ＡＩを含むシート材からなる第１基層７１１の表面（両面）にＡｇめっき層である第１層７１２および第２層７１３が積層された構成である。また、第２導電性接合材７２についても、ＡＩを含むシート材からなる第２基層７２１の表面（両面）にＡｇめっき層である第３層７２２および第４層７２３が積層された構成である。このような構成によれば、第１導電性接合材７１や第２導電性接合材７２を容易に準備することができる。

[0171] 本実施形態において、導通部材６（第１導通部材６１および第２導通部材６２）は、金属製の板材により構成されている。これにより、第２導通部材６２に開口６３を容易に形成することができる。また、金属板材からなる導

通部材６（第１導通部材６１および第２導通部材６２）については、種々な形状やサイズへの対応が容易であり、他の部位との接合面積を十分に確保することで他の部位との接合部の信頼性が高められる。

[0172] 封止樹脂８には、樹脂主面８１から凹部２０１ａに通じる樹脂空隙部８６が形成されている。樹脂空隙部８６はテーパー状であり、樹脂主面８１から凹部２０１ａに向かうにつれて断面積が小さくなる。このような樹脂空隙部８６は、モールド成形時（封止樹脂８の形成時）に形成されたものである。モールド形成後において、導電基板２の主面２０１のうち凹部２０１ａの表面は、封止樹脂８から露出する。また、本実施形態では、樹脂空隙部８６を埋めるようにして、当該樹脂空隙部８６に樹脂充填部８８が充填されている。このような構成によれば、封止樹脂８から露出する凹部２０１ａへの異物（水分を含む）の侵入を防止することができる。上記構成の半導体モジュールＡ１は、耐久性および信頼性を向上させる上で好ましい。

[0173] 本実施形態では、第２導通部材６２（導通部材６）に形成された各開口６３は、ｚ方向に貫通する貫通孔である。このような構成によれば、主回路電流の経路を構成する第２導通部材６２（導通部材６）において、開口６３の形成による電流経路の偏りは抑制される。

[0174] 半導体モジュールＡ１は、導通部材６を備えている。導通部材６は、各半導体素子１０によってスイッチングされる主回路電流の経路を構成する。導通部材６は、各第１半導体素子１０Ａに接続された各第１導通部材６１と、各第２半導体素子１０Ｂに接続された第２導通部材６２とを含む。導通部材６（各第１導通部材６１および第２導通部材６２のそれぞれ）は、金属製の板材により構成される。上記主回路電流は、比較的な大きな値であることがある。この場合、主回路電流の経路である導通部材６における寄生抵抗成分を抑制することは、半導体モジュールＡ１の消費電力の低減する上で好ましい。そこで、半導体モジュールＡ１では、上述の通り、導通部材６をボンディングワイヤではなく金属製の板材で構成することで、導通部材６における寄生抵抗成分を抑制している。つまり、半導体モジュールＡ１は、寄生抵抗

成分の抑制を図る上で好ましいパッケージ構造をなす。

[0175] 半導体モジュールＡ１では、各第１半導体素子１０Ａは、平面視において矩形状であり、平面視における第１半導体素子１０Ａの四隅は、第２導通部材６２に重ならない。この構成によると、半導体モジュールＡ１の製造工程において、封止樹脂８を形成する工程の前に、各第１半導体素子１０Ａが適切に接合されているか否かの外観検査が可能である。つまり、半導体モジュールＡ１は、製造途中（たとえば図４３に示す状態）において各第１半導体素子１０Ａの接合状態の外観検査を行うことできるため、各第１半導体素子１０Ａが適切に接合されているか否かを判断できる。たとえばレーザ測距法により、第１半導体素子１０Ａの四隅における距離を測定し、測定した四隅における距離差が小さければ、第１半導体素子１０Ａが適切に接合されていると判断することができる。したがって、半導体モジュールＡ１は、製造途中において外観検査を実施できるため、信頼性の向上を図る上で好ましいパッケージ構造をなす。なお、外観検査を行う際、平面視における第１半導体素子１０Ａの四隅のうち少なくとも３つの角部が確認できればよいため、当該３つの角部が第２導通部材６２に重ならないように構成されていればよい。また、図７に示すように、各第２半導体素子１０Ｂにおいても同様に、平面視における各第２半導体素子１０Ｂの四隅が第２導通部材６２に重ならないため、半導体モジュールＡ１の製造工程において、封止樹脂８を形成する工程の前に、各第２半導体素子１０Ｂが適切に接合されているか否かの外観検査が可能である。外観検査は、撮像および画像処理を使用する自動外観検査であってもよい。

[0176] 第２導通部材６２は、第１配線部６２１、第２配線部６２２、第３配線部６２３および第４配線部６２４を含む。第１配線部６２１および第２配線部６２２は、入力端子４１を挟んでｙ方向において互いに反対側に配置された入力端子４２，４３にそれぞれ接続されるとともに、ｘ方向に延びている。第３配線部６２３は、第１配線部６２１および第２配線部６２２の双方に繋がってｙ方向に延びており、複数の第２半導体素子１０Ｂそれぞれに接続さ

れている。第４配線部６２４は、第１配線部６２１および第２配線部６２２の双方に繋がる。第４配線部６２４は、第３配線部６２３に対してｘ２方向側に位置し、平面視において複数の第１半導体素子１０Ａと重なる。上記第１配線部６２１、第２配線部６２２、第３配線部６２３および第４配線部６２４を含んで構成された第２導通部材６２は、平面視において主面２０１の広い範囲と重なっており、平面視におけるサイズが比較的大きい。このように第２導通部材６２の平面視におけるサイズを大きくすることは、主回路電流の経路を構成する第２導通部材６２（導通部材６）の寄生抵抗成分を抑制する上で、より好ましい。

[0177] 各第１半導体素子１０Ａは、平面視において、第１辺１９１、第２辺１９２、第３辺１９３および第４辺１９４を有する。第１辺１９１と第２辺１９２とはそれぞれ、ｙ方向に延びる。第１辺１９１は、平面視におけるｘ２方向側の端縁であり、第２辺１９２は、平面視におけるｘ１方向側の端縁である。第３辺１９３と第４辺１９４とはそれぞれ、ｘ方向に延びる。第３辺１９３は、平面視におけるｙ２方向側の端縁であり、第４辺１９４は、平面視におけるｙ１方向側の端縁である。各第１半導体素子１０Ａが平面視矩形状であることから、第１辺１９１、第２辺１９２、第３辺１９３および第４辺１９４によって形成される四隅は、平面視において直角（あるいは略直角）である。一方、第２導通部材６２の第４配線部６２４（第１帯状部６２５）は、第１端縁６２７および第２端縁６２８を有する。第１端縁６２７は、第４配線部６２４においてｘ２方向に位置する端縁であり、平面視において第１辺１９１よりもｘ１方向に位置する。第１端縁６２７はまた、ｙ方向において少なくとも第３辺１９３から第４辺１９４まで延びている。これにより、平面視において、各第１半導体素子１０Ａのｘ２方向側の２つの角１７１，１７２がそれぞれ、第２導通部材６２に重ならない。第２端縁６２８は、第４配線部６２４（第１帯状部６２５）においてｘ１方向に位置する端縁であり、平面視において第２辺１９２よりもｘ２方向に位置する。第２端縁６２８はまた、ｙ方向において少なくとも第３辺１９３から第４辺１９４まで

延びている。これにより、平面視において、各第１半導体素子１０Ａのｘ１方向側の２つの角１７３，１７４がそれぞれ、第２導通部材６２に重ならない。このような構成では、平面視において第４配線部６２４のうち各第１半導体素子１０Ａと重なる領域を確保することで第２導通部材６２の平面視におけるサイズを大きくしつつ、平面視における第１半導体素子１０Ａの四隅が、第２導通部材６２に重ならない。したがって、第２導通部材６２（導通部材６）の寄生抵抗成分を効果的に抑制するとともに、半導体モジュールＡ１の製造途中において各第１半導体素子１０Ａの接合状態の外観検査を行うことができる。

[0178] 第４配線部６２４（第１帯状部６２５）は、他の部位よりもｚ２方向に突き出た複数の凸状領域６２５ａを有する。各凸状領域６２５ａは、平面視において各第１半導体素子１０Ａに重なる。第４配線部６２４が複数の凸状領域６２５ａを有する構成によれば、第１半導体素子１０Ａ上に接合された第１導通部材６１に第４配線部６２４が不当に接触するのを回避することができる。

[0179] 第３配線部６２３は、他の部位よりもｚ１方向に突き出た複数の凹状領域６２３ａを有する。各凹状領域６２３ａは、複数の第２半導体素子１０Ｂのいずれかと接合されている。このような構成によれば、第３配線部６２３（第２導通部材６２）と複数の第２半導体素子１０Ｂとを適切に導通させつつ、第３配線部６２３（第２導通部材６２）の平面視におけるサイズを大きく確保することができる。

[0180] 複数の第１半導体素子１０Ａと複数の第２半導体素子１０Ｂとは、ｘ方向に見て互いに重なっている。このような構成によれば、複数の第１半導体素子１０Ａおよび複数の第２半導体素子１０Ｂが配置される導電基板２（第１導電部２Ａおよび第２導電部２Ｂ）のｙ方向の寸法が大きくなるのを抑制することができ、半導体モジュールＡ１の小型化を図ることができる。

[0181] 半導体モジュールＡ１は、導電基板２、２つの入力端子４１，４２（または２つの入力端子４１，４３）、出力端子４４および導通部材６を備えてい

る。導電基板２は、平面視において、ｘ方向に並んだ第１導電部２Ａおよび第２導電部２Ｂを含む。第１導電部２Ａには、複数の第１半導体素子１０Ａが電気的に接合されている。また、第２導電部２Ｂには、複数の第２半導体素子１０Ｂが電気的に接合されている。複数の第１半導体素子１０Ａおよび複数の第２半導体素子１０Ｂはそれぞれ、ｙ方向に沿って間隔を隔てて配置されている。２つの入力端子４１，４２（または２つの入力端子４１，４３）は、第１導電部２Ａに対して、ｘ２方向に位置する。入力端子４１は、正極であり、第１導電部２Ａに繋がる。入力端子４２（または入力端子４３）は、負極である。出力端子４４は、第２導電部２Ｂに対してｘ１方向に位置する。導通部材６は、複数の第１半導体素子１０Ａと第２導電部２Ｂとに接続された第１導通部材６１、および、複数の第２半導体素子１０Ｂと入力端子４２（または入力端子４３）に接続された第２導通部材６２とを含む。この構成によると、複数の半導体素子１０（複数の第１半導体素子１０Ａおよび複数の第２半導体素子１０Ｂ）によってスイッチングされる主回路電流の経路が平面視においてｘ方向に沿うように構成されるとともに、半導体モジュールＡ１の平面構造における対称軸（図７の補助線Ｌ１参照）が平面視においてｙ方向に沿うように構成される。つまり、上記対称軸と、上記主回路電流の経路とが直交する。これにより、２つの入力端子４１，４２（または２つの入力端子４１，４３）から入力され、出力端子４４から出力される主回路電流において、複数の第１半導体素子１０Ａおよび複数の第２半導体素子１０Ｂへの電流経路の差を小さくできる。つまり、半導体モジュールＡ１における寄生インダクタンス成分のばらつきや電流ばらつきを抑制できる。したがって、半導体モジュールＡ１は、主回路電流の経路における寄生インダクタンス成分の均等化および各半導体素子１０への電流量の均等化を図る上で、好ましいパッケージ構造をなす。

[0182] 各第１半導体素子１０Ａと各第２半導体素子１０Ｂとは、ｘ方向に離間している。各第１半導体素子１０Ａと各第２半導体素子１０Ｂとは、それぞれｙ方向に沿って並ぶ。したがって、各半導体素子１０が並ぶ方向と、第１主

回路電流または第２主回路電流が流れる方向とは、直交する。これにより、本実施形態のように複数のスイッチング素子を並列に接続して用いる場合において、３つの第１半導体素子１０Ａの間で第１主回路電流の電流経路の長さの差が生じることが抑制される。これにより、主回路電流の経路である導通部材６における寄生抵抗成分を抑制することができる。

[0183] 第１主回路電流が流れる領域と、第２主回路電流が流れる領域とは、平面視において重なるように構成されている。即ち、第２主回路電流を流すために出力端子４４と負極端子である入力端子４２および入力端子４３とを接続する第２導通部材６２を、第１主回路電流が流れる領域（第１導電部２Ａ、第１導通部材６１、第２導電部２Ｂ）の上方に配置している。第１主回路電流が流れる方向と第２主回路電流が流れる方向とは逆である。したがって、上述した配置により、第１主回路電流によって生ずる磁界と第２主回路電流によって生ずる磁界とを打ち消しあうことができるので、インダクタンスを低減できる。

[0184] 本実施形態の半導体モジュールＡ１は、２つの入力端子４２，４３を備える。これら入力端子４２，４３は、いずれも負極であり、ｙ方向において入力端子４１を挟んでいる。また、２つの入力端子４２，４３には、第２導通部材６２が接続されている。このような構成によれば、出力端子４４から各第２半導体素子１０Ｂおよび第２導通部材６２を介して各入力端子４２，４３に流れる電流の経路のばらつきを、より低減することが可能である。

[0185] 半導体モジュールＡ１では、第２導通部材６２は、第１配線部６２１、第２配線部６２２、第３配線部６２３および第４配線部６２４を含む。第１配線部６２１および第２配線部６２２は、入力端子４１を挟んでｙ方向において互いに反対側に配置された入力端子４２，４３にそれぞれ接続されるとともに、ｘ方向に延びている。第３配線部６２３は、第１配線部６２１および第２配線部６２２の双方に繋がってｙ方向に延びており、複数の第２半導体素子１０Ｂそれぞれに接続されている。第４配線部６２４は、第４配線部６２４は、第３配線部６２３に対してｘ２方向側に位置し、第１配線部６２１

、第２配線部６２２および第３配線部６２３のいずれにも繋がっている。上記第１配線部６２１、第２配線部６２２、第３配線部６２３および第４配線部６２４を含んで構成された第２導通部材６２は、平面視において主面２０１の広い範囲と重なっており、平面視におけるサイズを大きく確保することができる。このような構成によれば、出力端子４４から各第２半導体素子１０Ｂおよび第２導通部材６２を介して各入力端子４２，４３に流れる電流の経路のばらつきが適切に低減される。したがって、本実施形態の半導体モジュールＡ１は、主回路電流の経路（第２導通部材６２）における寄生インダクタンス成分の均等化および各第２半導体素子１０Ｂへの電流量の均等化を図る上で、より好ましい。

[0186] 第４配線部６２４は、第１配線部６２１および第２配線部６２２の双方に繋がり、平面視において複数の第１半導体素子１０Ａと重なる。また、第４配線部６２４（第１帯状部６２５）は、他の部位よりもｚ２方向に突き出た複数の凸状領域６２５ａを有する。各凸状領域６２５ａは、平面視において各第１半導体素子１０Ａに重なる。このような構成によれば、第４配線部６２４（第２導通部材６２）の平面視におけるサイズを大きく確保しつつ、第１半導体素子１０Ａ上に接合された第１導通部材６１に第４配線部６２４が不当に接触するのを回避することができる。

[0187] 複数の第１半導体素子１０Ａと複数の第２半導体素子１０Ｂとは、ｘ方向に見て互いに重なっている。このような構成によれば、複数の第１半導体素子１０Ａおよび複数の第２半導体素子１０Ｂが配置される導電基板２（第１導電部２Ａおよび第２導電部２Ｂ）のｙ方向の寸法が大きくなるのを抑制することができ、半導体モジュールＡ１の小型化を図ることができる。

[0188] 図２３～図２６は、本発明の他の実施形態を示している。なお、これらの図において、上記実施形態と同一または類似の要素には、上記実施形態と同一の符号を付している。また、各変形例および各実施形態における各部の構成は、技術的な矛盾を生じない範囲において相互に適宜組み合わせ可能である。

[0189] 第１実施形態　第１変形例：

図２３は、電力変換装置Ｂ１の第１変形例を示している。本変形例の電力変換装置Ｂ１１は、上述の交差点Ｃｐと中心点Ｏｚとの位置関係が、半導体モジュールＡ１と異なっている。

[0190] 本変形例の交差点Ｃｐは、ｚ方向に見て中心点Ｏｚから離れている。ただし、交差点Ｃｐは、ｚ方向に見てコンデンサ本体部９０に含まれている。

[0191] このような変形例によっても、コンデンサモジュールＣ１１と複数の複数の第１半導体モジュールＡ１１、第２半導体モジュールＡ１２、第３半導体モジュールＡ１３との間のインダクタンスをより均一化することができる。また、本変形例から理解されるように、本開示に係る電力変換装置は、中心点Ｏｚと交差点Ｃｐとが一致する構成に限定されない。

[0192] 第１実施形態　第２変形例：

図２４は、電力変換装置Ｂ１の第２変形例を示している。本変形例の電力変換装置Ｂ１２においては、中心線ＯＬ１，ＯＬ２，ＯＬ３のすべてが、上述の交差点Ｃｐに例示される一点で交差する関係ではない。

[0193] 本変形例では、ｚ方向に見て、中心線ＯＬ１と中心線ＯＬ２とが、交差点Ｃｐ１で交差しており、中心線ＯＬ２と中心線ＯＬ３とが交差点Ｃｐ２で交差しており、中心線ＯＬ３と中心線ＯＬ１とが交差点Ｃｐ３で交差している。交差点Ｃｐ１、交差点Ｃｐ２および交差点Ｃｐ３は、ｚ方向に見て互いに離れて位置している。ただし、交差点Ｃｐ１、交差点Ｃｐ２および交差点Ｃｐ３は、いずれもｚ方向に見てコンデンサ本体部９０に重なっている。

[0194] このような変形例によっても、コンデンサモジュールＣ１２と複数の複数の第１半導体モジュールＡ１１、第２半導体モジュールＡ１２、第３半導体モジュールＡ１３との間のインダクタンスをより均一化することができる。また、本変形例から理解されるように、本開示に係る電力変換装置は、中心線ＯＬ１，ＯＬ２，ＯＬ３が一点で交差する構成に限定されない。

[0195] 第２実施形態：

図２５は、第２実施形態に係る電力変換装置を示している。本実施形態の

電力変換装置Ｂ２を示している。本実施形態の電力変換装置Ｂ２は、第１角度α１および第２角度α２の大きさが、上述の実施形態と異なっている。

[0196] 本実施形態においては、第１角度α１および第２角度α２は、９０°に設定されている。すなわち、電力変換装置Ｂ２が備えるコンデンサモジュールＣ２では、第１面９０１、第２面９０２および第３面９０３の相対角度が異なっており、隣り合うもの同士がなす角度が９０°に設定されている。これにより、第１バスバー９１１，９１２，９１３、第２バスバー９２１，９２２，９２３および第３バスバー９３１，９３２，９３３が、互いになす角度が９０°ずつに設定されている。

[0197] 第１角度α１および第２角度α２がこのように設定されていても、第１半導体モジュールＡ１１、第２半導体モジュールＡ１２、第３半導体モジュールＡ１３が、コンデンサ本体部９０に対して偏った配置（ｚ方向に見て線対称または点対称ではない配置）となっている。

[0198] 本実施形態によっても、コンデンサモジュールＣ２と複数の複数の第１半導体モジュールＡ１１、第２半導体モジュールＡ１２、第３半導体モジュールＡ１３との間のインダクタンスをより均一化することができる。また、本実施形態から理解されるように、第１角度α１および第２角度α２の大きさは、何ら限定されず、４５°および９０°以外の任意の角度を選択可能である。

[0199] 第３実施形態：

図２６は、第３実施形態に係る電力変換装置を示している。本実施形態の電力変換装置Ｂ３は、第１半導体モジュールＡ１１、第２半導体モジュールＡ１２、第３半導体モジュールＡ１３、第４半導体モジュールＡ１４、第５半導体モジュールＡ１５および第６半導体モジュールＡ１６とコンデンサモジュールＣ３とを備えている。

[0200] 第１半導体モジュールＡ１１、第２半導体モジュールＡ１２、第３半導体モジュールＡ１３、第４半導体モジュールＡ１４、第５半導体モジュールＡ１５および第６半導体モジュールＡ１６は、たとえば、各々が上述の半導体

モジュールＡ１として説明した構成が採用されている。ただし、第１半導体モジュールＡ１１、第２半導体モジュールＡ１２、第３半導体モジュールＡ１３、第４半導体モジュールＡ１４、第５半導体モジュールＡ１５および第６半導体モジュールＡ１６は、半導体モジュールＡ１とは異なる構成であってもよいし、第１半導体モジュールＡ１１、第２半導体モジュールＡ１２、第３半導体モジュールＡ１３、第４半導体モジュールＡ１４、第５半導体モジュールＡ１５および第６半導体モジュールＡ１６のいずれかまたはすべてが互いに異なる構成であってもよい。

[0201] コンデンサモジュールＣ３のコンデンサ本体部９０は、第１面９０１、第２面９０２、第３面９０３、第４面９０４、第５面９０５および第６面９０６を有する。第１面９０１は、中心線ＯＬ１に直交する面である。第２面９０２は、中心線ＯＬ２に直交する面である。第３面９０３は、中心線ＯＬ３に直交する面である。第４面９０４は、後述の中心線ＯＬ４に直交する面である。第５面９０５は、後述の中心線ＯＬ５に直交する面である。第６面９０６は、後述の中心線ＯＬ６に直交する面である。

[0202] 第１面９０１、第２面９０２、第３面９０３、第４面９０４、第５面９０５および第６面９０６がなす角度は、何ら限定されない。図示された例においては、第１面９０１と第２面９０２とがなす角度は、４５°である。また、第２面９０２と第３面９０３とがなす角度は、４５°である。また、第３面９０３と第４面９０４とがなす角度は、４５°である。また第４面９０４と第５面９０５とがなす角度は、４５°である。また、第５面９０５と第６面９０６とがなす角度は、４５°である。

[0203] 図示された例においては、第１面９０１、第２面９０２、第３面９０３、第４面９０４、第５面９０５および第６面９０６は、ｚ方向に見た場合、中心点Ｏｚを通りｒ方向に延びる半径に直交する。また、第１面９０１、第２面９０２、第３面９０３、第４面９０４、第５面９０５および第６面９０６は、互いに隣り合っている。

[0204] 第１バスバー９１１，９１２，９１３は、第１面９０１から突出している

。第２バスバー９２１，９２２，９２３は、第２面９０２から突出している
。第３バスバー９３１，９３２，９３３は、第３面９０３から突出している
。第４バスバー９４１，９４２，９４３は、第４面９０４から突出している
。第５バスバー９５１，９５２，９５３は、第５面９０５から突出している
。第６バスバー９６１，９６２，９６３は、第６面９０６から突出している
。

[0205] 第１半導体モジュールＡ１１の入力端子４１は、第１バスバー９１１に接続されており、入力端子４２は、第１バスバー９１２に接続されており、入力端子４３は、第１バスバー９１３に接続されている。第２半導体モジュールＡ１２の入力端子４１は、第２バスバー９２１に接続されており、入力端子４２は、第２バスバー９２２に接続されており、入力端子４３は、第２バスバー９２３に接続されている。第３半導体モジュールＡ１３の入力端子４１は、第３バスバー９３１に接続されており、入力端子４２は、第３バスバー９３２に接続されており、入力端子４３は、第３バスバー９３３に接続されている。第４半導体モジュールＡ１４の入力端子４１は、第４バスバー９４１に接続されており、入力端子４２は、第４バスバー９４２に接続されており、入力端子４３は、第４バスバー９４３に接続されている。第５半導体モジュールＡ１５の入力端子４１は、第５バスバー９５１に接続されており、入力端子４２は、第５バスバー９５２に接続されており、入力端子４３は、第５バスバー９５３に接続されている。第６半導体モジュールＡ１６の入力端子４１は、第６バスバー９６１に接続されており、入力端子４２は、第６バスバー９６２に接続されており、入力端子４３は、第６バスバー９６３に接続されている。

[0206] 中心線ＯＬ４，ＯＬ５，ＯＬ６は、第４半導体モジュールＡ１４、第５半導体モジュールＡ１５および第６半導体モジュールＡ１６の中心線であり、第１半導体モジュールＡ１１、第２半導体モジュールＡ１２、第３半導体モジュールＡ１３の中心線ＯＬ１，ＯＬ２，ＯＬ３と同様に定義される。

[0207] 図示された例においては、中心線ＯＬ１～ＯＬ６は、交差点Ｃｐで互いに

交差している。図示された例においては、交差点Ｃｐは、コンデンサ本体部９０の中心点Ｏｚと一致している。ただし、上述のように、交差点Ｃｐと中心点Ｏｚとが互いに一致する構成に限定されず、また、中心線ＯＬ１～ＯＬ６が一点で交差する構成に限定されない。

[0208] 第４バスバー９４１，９４２，９４３の長さＬｂ４、第５バスバー９５１，９５２，９５３の長さＬｂ５および第６バスバー９６１，９６２，９６３の長さＬｂ６は、長さＬｂ１，Ｌｂ２，Ｌｂ３と同様に定義される。長さＬｂ１～Ｌｂ６は、互いに同じ長さである。

[0209] 本実施形態によっても、コンデンサモジュールＣ３と複数の第１半導体モジュールＡ１１、第２半導体モジュールＡ１２、第３半導体モジュールＡ１３、第４半導体モジュールＡ１４、第５半導体モジュールＡ１５および第６半導体モジュールＡ１６との間のインダクタンスをより均一化することができる。また、本実施形態から理解されるように、本開示の電力変換装置が備える半導体モジュールの個数は、何ら限定されない。

[0210] 本発明に係る電力変換装置は、上述した実施形態に限定されるものではない。本発明に係る電力変換装置の各部の具体的な構成は、種々に設計変更自在である。

[0211] 本開示は、以下の付記に記載された実施形態を含む。

[0212] 付記Ｂ１．

スイッチング機能を有する半導体素子および入力端子を、各々が有する第１半導体モジュール、第２半導体モジュールおよび第３半導体モジュールと、

前記第１半導体モジュール、前記第２半導体モジュールおよび前記第３半導体モジュールの前記入力端子に接続されたコンデンサモジュールと、を備え、

前記コンデンサモジュールは、コンデンサ本体部と、前記コンデンサ本体部から突出する第１バスバー、第２バスバー、および第３バスバーと、を有し、

前記第１バスバーに前記第１半導体モジュールの前記入力端子が接続され、

前記第２バスバーに前記第２半導体モジュールの前記入力端子が接続され、

前記第３バスバーに前記第３半導体モジュールの前記入力端子が接続され、

前記コンデンサ本体部に交差する中心軸についての円筒座標系の軸方向に見て、前記第１半導体モジュールの第１中心線、前記第２半導体モジュールの第２中心線、および前記第３半導体モジュールの第３中心線が、前記コンデンサ本体部と交差し、

前記第１中心線と前記第２中心線とがなす角度である第１角度と、前記第２中心線と前記第３中心線とがなす角度である第２角度とは、互いに等しく、

前記第１バスバー、前記第２バスバーおよび前記第３バスバーの長さが、互いに等しい、電力変換装置。

付記Ｂ２．

前記第１中心線、前記第２中心線および前記第３中心線は、前記円筒座標系の径方向に対して平行である、付記Ｂ１に記載の電力変換装置。

付記Ｂ３．

前記第１半導体モジュールの前記入力端子は、前記第１中心線に沿って延びており、

前記第２半導体モジュールの前記入力端子は、前記第２中心線に沿って延びており、

前記第３半導体モジュールの前記入力端子は、前記第３中心線に沿って延びている、付記Ｂ２に記載の電力変換装置。

付記Ｂ４．

前記第１中心線、前記第２中心線および前記第３中心線は、前記軸方向に見て、前記コンデンサ本体部に含まれる交差点で互いに交差する、付記Ｂ２

または３に記載の電力変換装置。

付記Ｂ５．

前記交差点は、前記軸方向に見て、前記コンデンサ本体部の中心点と重なる、付記Ｂ４に記載の電力変換装置。

付記Ｂ６．

前記コンデンサ本体部は、前記第１中心線に直交し且つ前記第１バスバーが突出する第１面と、前記第２中心線に直交し且つ前記第２バスバーが突出する第２面と、前記第３中心線に直交し且つ前記第３バスバーが突出する第３面と、を有する、付記Ｂ２ないし５のいずれかに記載の電力変換装置。

付記Ｂ７．

前記第１半導体モジュール、前記第２半導体モジュールおよび前記第３半導体モジュールの各々は、前記軸方向に見て、前記径方向の同じ側に突出し、且つ前記円筒座標系の周方向に並んだ第１入力端子、第２入力端子および第３入力端子を有し、

前記第２入力端子および前記第３入力端子は、前記第１入力端子を挟んで、前記周方向の一方側および他方側に配置されており、

前記第１入力端子は、正極および負極の一方の極であり、

前記第２入力端子および前記第３入力端子は、正極および負極の他方の極である、付記Ｂ２ないし６のいずれかに記載の電力変換装置。

付記Ｂ８．

前記第１半導体モジュール、前記第２半導体モジュールおよび前記第３半導体モジュールの各々は、前記軸方向に見て、前記入力端子とは反対側に突出する出力端子を有する、付記Ｂ２ないし７のいずれかに記載の電力変換装置。

付記Ｂ９．

前記第１半導体モジュール、前記第２半導体モジュールおよび前記第３半導体モジュールのスイッチング機能が組み合わされたインバータとして構成されている、付記Ｂ２ないし８のいずれかに記載の電力変換装置。

付記Ｂ１０．

前記第１角度および前記第２角度は、４５°である、付記Ｂ２ないし９のいずれかに記載の電力変換装置。

付記Ｂ１１．

前記第１角度および前記第２角度は、９０°である、付記Ｂ２ないし１０のいずれかに記載の電力変換装置。

付記Ｂ１２．

スイッチング機能を有する半導体素子および入力端子を、各々が有する第４半導体モジュール、第５半導体モジュールおよび第６半導体モジュールをさらに備え、

前記コンデンサモジュールは、前記コンデンサ本体部から突出する第４バスバー、第５バスバー、および第６バスバーと、を有し、

前記第４バスバーに前記第４半導体モジュールの前記入力端子が接続され、

前記第５バスバーに前記第５半導体モジュールの前記入力端子が接続され、

前記第６バスバーに前記第６半導体モジュールの前記入力端子が接続され、

前記軸方向に見て、前記第４半導体モジュールの第４中心線、前記第５半導体モジュールの第５中心線、および前記第６半導体モジュールの第６中心線が、前記コンデンサ本体部と交差し、

前記第３中心線と前記第４中心線とがなす角度である第３角度と、前記第４中心線と前記第５中心線とがなす角度である第４角度と、前記第５中心線と前記第６中心線とがなす角度である第５角度とは、前記第１角度および前記第２角度に等しく、

前記第１バスバー、前記第２バスバー、前記第３バスバー、前記第４バスバー、前記第５バスバーおよび前記第６バスバーの長さが、互いに等しい、付記Ｂ２ないし９のいずれかに記載の電力変換装置。

付記Ｂ１３．

前記第１中心線、前記第２中心線、前記第３中心線、前記第４中心線、前記第５中心線および前記第６中心線は、前記軸方向に見て、前記コンデンサ本体部に含まれる交差点で互いに交差する、付記Ｂ１２に記載の電力変換装置。

付記Ｂ１４．

前記交差点は、前記軸方向に見て、前記コンデンサ本体部の中心点と重なる、付記Ｂ１３に記載の電力変換装置。

付記Ｂ１５．

前記第１角度、前記第２角度、前記第３角度、前記第４角度および前記第５角度は、４５°である、付記Ｂ１４に記載の電力変換装置。

付記Ｂ１６．

前記第４半導体モジュール、前記第５半導体モジュールおよび前記第６半導体モジュールの各々は、前記軸方向に見て、前記径方向の同じ側に突出し、且つ前記円筒座標系の周方向に並んだ第１入力端子、第２入力端子および第３入力端子を有し、

前記第２入力端子および前記第３入力端子は、前記第１入力端子を挟んで、前記周方向の一方側および他方側に配置されており、

前記第１入力端子は、正極および負極の一方の極であり、

前記第２入力端子および前記第３入力端子は、正極および負極の他方の極である、付記Ｂ１２ないし１５のいずれかに記載の電力変換装置。

付記Ｂ１７．

前記第４半導体モジュール、前記第５半導体モジュールおよび前記第６半導体モジュールのスイッチング機能が組み合わされたインバータとして構成されている、付記Ｂ１２ないし１６のいずれかに記載の電力変換装置。

[0213] 付記Ａ１．

厚さ方向の一方側を向く主面、および前記主面とは反対側を向く裏面を有する導電基板と、

前記主面に電気的に接合され、スイッチング機能を有する半導体素子と、

前記半導体素子によってスイッチングされる主回路電流の経路を構成する導通部材と、

前記導電基板に対し、前記厚さ方向に対して直角である第１方向の一方側に配置された第１入力端子、第２入力端子、および第３入力端子と、

前記導電基板に対して前記第１方向の他方側に配置された出力端子と、を備え、

前記導電基板は、第１導電部および第２導電部を含み、

前記半導体素子は、前記第１導電部に電気的に接合された第１半導体素子と、前記第２導電部に電気的に接合された第２半導体素子と、を含み、

前記第２入力端子および前記第３入力端子は、前記第１入力端子を挟んで、前記厚さ方向および前記第１方向の双方に直角である第２方向の一方側および他方側に配置されており、

前記第１入力端子は正極と負極とのうちの一方の極であり、かつ前記第１導電部に電気的に接続されており、

前記第２入力端子および前記第３入力端子は正極と負極とのうちの他方の極である、半導体モジュール。

付記Ａ２．

前記第１入力端子は、前記第１導電部に電気的に接続されており、

前記出力端子は、前記第２導電部に電気的に接続されており、

前記導通部材は、前記第１半導体素子と前記第２導電部とに接続された第１導通部材と、前記第２半導体素子と前記第２入力端子および前記第３入力端子とに接続され、かつ前記厚さ方向に見て前記第１半導体素子と重なる第２導通部材と、を含む、付記Ａ１に記載の半導体モジュール。

付記Ａ３．

前記第１導電部および前記第２導電部は、前記第１方向一方側および前記第１方向他方側に配置されており、

前記第２導通部材は、前記第２入力端子に接続され、かつ前記第１方向に

延びる第１配線部と、前記第３入力端子に接続され、かつ前記第１方向に延びる第２配線部と、前記第１配線部および前記第２配線部の双方に繋がり、かつ前記第２方向に延びており、前記第２半導体素子に接続される第３配線部と、前記第１配線部および前記第２配線部の双方に繋がり、かつ前記第３配線部に対して前記第１方向一方側に位置し、前記厚さ方向に見て前記第１半導体素子と重なる第４配線部と、を含む、付記Ａ２に記載の半導体モジュール。

付記Ａ４．

前記第１半導体素子および前記第２半導体素子は、前記厚さ方向一方側を向くソース電極および前記厚さ方向他方側を向くドレイン電極をそれぞれ有しており、

前記第１導通部材は、前記第１半導体素子の前記ソース電極に接続されており、

前記第１導電部は、前記第１半導体素子の前記ドレイン電極に接続されており、

前記第３配線部は、前記第２半導体素子の前記ソース電極に接続されており、

前記第２導電部は、前記第２半導体素子の前記ドレイン電極に接続されている、付記Ａ３に記載の半導体モジュール。

付記Ａ５．

前記第１半導体素子と前記第２半導体素子とは、前記第１方向に見て互いに重なる、付記Ａ４に記載の半導体モジュール。

付記Ａ６．

前記第４配線部は、第１帯状部および第２帯状部を有し、

前記第１帯状部は、前記第１方向において前記第３配線部と離間し、かつ前記第１配線部および前記第２配線部の双方に繋がって前記第２方向に延びており、前記厚さ方向に見て前記第１半導体素子と重なっており、

前記第２帯状部は、前記厚さ方向に見て、一端が前記第１帯状部に対して

互いに隣接する前記第１半導体素子の間に繋がり、かつ他端が前記第３配線部に対して互いに隣接する前記第２半導体素子の間において繋がる、付記Ａ５に記載の半導体モジュール。

付記Ａ７．

前記第１帯状部は、前記厚さ方向に見て前記第１半導体素子と重なり、他の部位よりも前記厚さ方向一方側に突き出た凸状領域を有する、付記Ａ６に記載の半導体モジュール。

付記Ａ８．

前記第３配線部は、他の部位よりも前記厚さ方向他方側に突き出た凹状領域を有し、

前記凹状領域は、前記第２半導体素子と接合されている、付記Ａ３ないし７のいずれかに記載の半導体モジュール。

付記Ａ９．

前記第１半導体素子および前記第２半導体素子を制御するための第１制御端子および第２制御端子を備え、

前記第１制御端子および前記第２制御端子は、各々、前記主面上に配置され、かつ前記厚さ方向に沿って延びる、付記Ａ３ないし８のいずれかに記載の半導体モジュール。

付記Ａ１０．

前記第１制御端子は、前記第１導電部に支持され、かつ前記第１半導体素子よりも前記第１方向一方側に配置されており、

前記第２制御端子は、前記第２導電部に支持され、かつ前記第２半導体素子よりも前記第１方向他方側に配置されている、付記Ａ９に記載の半導体モジュール。

付記Ａ１１．

前記第１半導体素子および前記第２半導体素子は、前記厚さ方向一方側を向くゲート電極をそれぞれ有しており、

前記第１制御端子は、導電性の第１ワイヤを介して前記第１半導体素子の

前記ゲート電極に接続されており、

前記第２制御端子は、導電性の第２ワイヤを介して前記第２半導体素子の前記ゲート電極に接続されている、付記Ａ１０に記載の半導体モジュール。

付記Ａ１２．

前記第１入力端子、前記第２入力端子および前記第３入力端子は、前記第２方向に見て互いに重なる、付記Ａ１ないし１１のいずれかに記載の半導体モジュール。

付記Ａ１３．

前記導通部材は、金属製の板材により構成される、付記Ａ１ないし１２のいずれかに記載の半導体モジュール。

付記Ａ１４．

前記第１入力端子、前記第２入力端子、および前記第３入力端子は、それぞれ、前記第１方向の一方側に向かって延び、かつ前記厚さ方向の一方側に向く入力側接合面を含み、

前記出力端子は、前記第１方向の他方側に向かって延び、かつ、前記厚さ方向の一方側に向く出力側接合面を含む、付記Ａ１ないし１３のいずれかに記載の半導体モジュール。

付記Ａ１５．

前記第１入力端子、前記第２入力端子、および前記第３入力端子は、それぞれ、前記厚さ方向に見て前記入力側接合面の周縁に位置し、かつ当該入力側接合面と交差する方向を向く入力側側面と、当該入力側側面に形成された入力側加工痕と、を有し、

前記出力端子は、前記厚さ方向に見て前記出力側接合面の周縁に位置し、かつ当該出力側接合面と交差する方向を向く出力側側面と、当該出力側側面に形成された出力側加工痕と、を有する、付記Ａ１ないし１４のいずれかに記載の半導体モジュール。

付記Ａ１６．

前記導電基板の少なくとも一部と、前記半導体素子と、前記導通部材と、

を覆う封止樹脂をさらに備える、付記Ａ１ないし１５のいずれかに記載の半導体モジュール。

付記Ａ１７．

前記第２方向に間隔を隔てて配置された複数の前記第１半導体素子と、

前記第２方向に間隔を隔てて配置された複数の前記第２半導体素子と、を備える、付記Ａ３ないし１２のいずれかに記載の半導体モジュール。

付記Ａ１８．

厚さ方向の一方側を向く主面、および前記主面とは反対側を向く裏面を有する導電基板と、

前記主面に電気的に接合され、スイッチング機能を有する半導体素子と、

前記半導体素子によってスイッチングされる主回路電流の経路を構成し、前記主面から前記厚さ方向の一方側に離間する導通部材と、

前記導電基板に対し、前記厚さ方向に対して直角である第１方向の一方側に配置された第１入力端子、第２入力端子、および第３入力端子と、

前記導電基板に対して前記第１方向の他方側に配置された出力端子と、を備え、

前記導電基板は、前記厚さ方向に見て互いに離間する第１導電部および第２導電部を含み、

前記半導体素子は、前記第１導電部に電気的に接合された複数の第１半導体素子と、前記第２導電部に電気的に接合された複数の第２半導体素子と、を含み、

前記第２入力端子および前記第３入力端子は、前記第１入力端子を挟んで、前記厚さ方向および前記第１方向の双方に直角である第２方向の一方側および他方側に配置されており、

前記第１入力端子は、前記第１導電部に繋がっており、

前記出力端子は、前記第２導電部に繋がっており、

前記導通部材は、前記複数の第１半導体素子と前記第２導電部とに接続された第１導通部材と、前記複数の第２半導体素子と前記第２入力端子および

前記第３入力端子とに接続され、かつ前記厚さ方向に見て前記第１半導体素子と重なる第２導通部材と、を含む、半導体モジュール。

付記Ａ１９．

前記第１導電部および前記第２導電部は、前記第１方向一方側および前記第１方向他方側に配置されており、

前記複数の第１半導体素子および前記複数の第２半導体素子は、それぞれ、前記第２方向に沿って間隔を隔てて配置されており、

前記第２導通部材は、前記第２入力端子に接続され、かつ前記第１方向に延びる第１配線部と、前記第３入力端子に接続され、かつ前記第１方向に延びる第２配線部と、前記第１配線部および前記第２配線部の双方に繋がり、かつ前記第２方向に延びており、前記複数の第２半導体素子それぞれに接続される第３配線部と、前記第１配線部および前記第２配線部の双方に繋がり、かつ前記第３配線部に対して前記第１方向一方側に位置し、前記厚さ方向に見て前記複数の第１半導体素子と重なる第４配線部と、を含む、付記Ａ１８に記載の半導体モジュール。

付記Ａ２０．

前記第１半導体素子および前記第２半導体素子は、前記厚さ方向一方側を向くソース電極および前記厚さ方向他方側を向くドレイン電極をそれぞれ有しており、

前記第１導通部材は、前記第１半導体素子の前記ソース電極に接続されており、

前記第１導電部は、前記第１半導体素子の前記ドレイン電極に接続されており、

前記第３配線部は、前記第２半導体素子の前記ソース電極に接続されており、

前記第２導電部は、前記第２半導体素子の前記ドレイン電極に接続されている、付記Ａ１９に記載の半導体モジュール。

付記Ａ２１．

前記複数の第１半導体素子と前記複数の第２半導体素子とは、前記第１方向に見て互いに重なる、付記Ａ２０に記載の半導体モジュール。

付記Ａ２２．

前記第４配線部は、第１帯状部および第２帯状部を有し、

前記第１帯状部は、前記第１方向において前記第３配線部と離間し、かつ前記第１配線部および前記第２配線部の双方に繋がって前記第２方向に延びており、前記厚さ方向に見て前記複数の第１半導体素子と重なっており、

前記第２帯状部は、前記厚さ方向に見て、一端が前記第１帯状部に対して互いに隣接する前記第１半導体素子の間に繋がり、かつ他端が前記第３配線部に対して互いに隣接する前記第２半導体素子の間において繋がる、付記Ａ２１に記載の半導体モジュール。

付記Ａ２３．

前記第１帯状部は、前記厚さ方向に見て前記各第１半導体素子と重なり、他の部位よりも前記厚さ方向一方側に突き出た複数の凸状領域を有する、付記Ａ２２に記載の半導体モジュール。

付記Ａ２４．

前記第３配線部は、他の部位よりも前記厚さ方向他方側に突き出た複数の凹状領域を有し、

前記各凹状領域は、前記複数の第２半導体素子のいずれかと接合されている、付記Ａ１９ないし２３のいずれかに記載の半導体モジュール。

付記Ａ２５．

前記複数の第１半導体素子および前記複数の第２半導体素子を制御するための複数の第１制御端子および複数の第２制御端子を備え、

前記複数の第１制御端子および前記複数の第２制御端子は、各々、前記主面上に配置され、かつ前記厚さ方向に沿って延びる、付記Ａ１９ないし２４のいずれかに記載の半導体モジュール。

付記Ａ２６．

前記複数の第１制御端子は、前記第１導電部に支持され、かつ前記複数の

第１半導体素子よりも前記第１方向一方側において前記第２方向に間隔を隔てて配置されており、

前記複数の第２制御端子は、前記第２導電部に支持され、かつ前記複数の第２半導体素子よりも前記第１方向他方側において前記第２方向に間隔を隔てて配置されている、付記Ａ２５に記載の半導体モジュール。

付記Ａ２７．

前記第１半導体素子および前記第２半導体素子は、前記厚さ方向一方側を向くゲート電極をそれぞれ有しており、

前記第１制御端子は、導電性の第１ワイヤを介して前記第１半導体素子の前記ゲート電極に接続されており、

前記第２制御端子は、導電性の第２ワイヤを介して前記第２半導体素子の前記ゲート電極に接続されている、付記Ａ２６に記載の半導体モジュール。

付記Ａ２８．

前記第１入力端子、前記第２入力端子および前記第３入力端子は、前記第２方向に見て互いに重なる、付記Ａ１８ないし２７のいずれかに記載の半導体モジュール。

付記Ａ２９．

前記第１導通部材および前記第２導通部材は、金属製の板材により構成される、付記Ａ１８ないし２８のいずれかに記載の半導体モジュール。

符号の説明

[0214] Ａ１，Ａ１１，Ａ１２，Ａ１３，Ａ１４，Ａ１５，Ａ１６：半導体モジュール

Ｂ１，Ｂ１１，Ｂ１２，Ｂ２，Ｂ３：電力変換装置

Ｃ１，Ｃ２，Ｃ３：コンデンサモジュール

２：導電基板　　２Ａ：第１導電部

２Ｂ：第２導電部　　３：支持基板

５：制御端子支持体　　５Ａ：第１支持部

５Ｂ：第２支持部　　６：導通部材

８：封止樹脂　　１０：半導体素子

１０Ａ：半導体素子（第１半導体素子）

１０Ｂ：第２半導体素子

１１：主面電極（第１主面電極）

１２：第２主面電極

１３：主面電極（第３主面電極）

１４：主面電極（第４主面電極）

１５：裏面電極　　１６：主面電極（第５主面電極）

２１：基材　　２２：主面接合層

２３：裏面接合層　　３１：絶縁層

３２：第１金属層　　３２Ａ：第１部

３２Ｂ：第２部　　３３：第２金属層

４１：入力端子（第１入力端子）

４２：入力端子（第２入力端子）

４３：入力端子（第３入力端子）

４４：出力端子　　４５：制御端子

４６Ａ，４６Ｂ，４６Ｃ，４６Ｄ，４６Ｅ：第１制御端子

４７Ａ，４７Ｂ，４７Ｃ，４７Ｄ：第２制御端子

５１：絶縁層　　５２：第１金属層

５３：第２金属層　　５９：接合材

６１：第１導通部材　　６１ｈ：開口

６２：第２導通部材　　６２Ａ：第１部

６２Ｂ：第２部　　６３：開口

６９：導電性接合材

７１：第１導電性接合材　　７２：第２導電性接合材

８１：樹脂主面　　８２：樹脂裏面

８６：樹脂空隙部　　８７：樹脂部

８８：樹脂充填部　　９０：コンデンサ本体部

９１：金型　　１０１：素子主面

１０２：素子裏面

１７１，１７２，１７３，１７４，１８１，１８２，１８３，１８４：角

１９１：第１辺　　１９２：第２辺

１９３：第３辺　　１９４：第４辺

２０１：主面　　２０１ａ：凹部

２０１ｂ：凹部端縁　　２０２：裏面

３０１：支持面　　３０２：底面

３２１：第１接合層　　４１１：入力側接合面

４１２：入力側側面　　４１３：先端面

４１４：側方面　　４２１：入力側接合面

４２２：入力側側面　　４２３：先端面

４２４：側方面　　４３１：入力側接合面

４３２：入力側側面　　４３３：先端面

４３４：側方面　　４４１：出力側接合面

４４２：出力側側面　　４４３：先端面

４４４：側方面　　４５１：ホルダ

４５２：金属ピン　　４５９：導電性接合材

５２１：第１部　　５２２：第２部

５２３：第３部　　５２４：第４部

５２５：第５部　　６０１：第１部

６２１：第１配線部　　６２２：第２配線部

６２３：第３配線部　　６２３ａ：凹状領域

６２３ｈ：開口　　６２４：第４配線部

６２５：第１帯状部　　６２５ａ：凸状領域

６２５ｈ：開口　　６２６：第２帯状部

６２７：第１端縁　　６２８：第２端縁

７１１：第１基層　　７１２：第１層

７１３：第２層　　７２１：第２基層

７２２：第３層　　７２３：第４層

７３１，７３２，７３３，７３４，７３５：ワイヤ

７３１ａ：第１ワイヤ　　７３１ｂ：第２ワイヤ

８３１：樹脂側面　　８３２：樹脂側面

８３２ａ：凹部　　８３３：樹脂側面

８３４：樹脂側面　　８５１：第１突出部

８５１ａ：第１突出端面　　８５１ｂ：凹部

８５１ｃ：内壁面　　８５２：第２突出部

８６１：樹脂空隙部端縁　　９０１：第１面

９０２：第２面　　９０３：第３面

９０４：第４面　　９０５：第５面

９０６：第６面

９１１，９１２，９１３：第１バスバー

９２１，９２２，９２３：第２バスバー

９３１，９３２，９３３：第３バスバー

９４１，９４２，９４３：第４バスバー

９５１，９５２，９５３：第５バスバー

９６１，９６２，９６３：第６バスバー

Ｃｐ，Ｃｐ１，Ｃｐ２，Ｃｐ３：交差点

Ｄ１：ダイオード機能部　　Ｄ２：ダイオード

Ｌ１：補助線

ＯＬ１，ＯＬ２，ＯＬ３，ＯＬ４，ＯＬ５，ＯＬ６：中心線

Ｏｚ：中心点　　Ｑ１：スイッチング機能部

α１：第１角度　　α２：第２角度

請求の範囲

[請求項1] スイッチング機能を有する半導体素子および入力端子を、各々が有する第１半導体モジュール、第２半導体モジュールおよび第３半導体モジュールと、

前記第１半導体モジュール、前記第２半導体モジュールおよび前記第３半導体モジュールの前記入力端子に接続されたコンデンサモジュールと、を備え、

前記コンデンサモジュールは、コンデンサ本体部と、前記コンデンサ本体部から突出する第１バスバー、第２バスバー、および第３バスバーと、を有し、

前記第１バスバーに前記第１半導体モジュールの前記入力端子が接続され、

前記第２バスバーに前記第２半導体モジュールの前記入力端子が接続され、

前記第３バスバーに前記第３半導体モジュールの前記入力端子が接続され、

前記コンデンサ本体部に交差する中心軸についての円筒座標系の軸方向に見て、前記第１半導体モジュールの第１中心線、前記第２半導体モジュールの第２中心線、および前記第３半導体モジュールの第３中心線が、前記コンデンサ本体部と交差し、

前記第１中心線と前記第２中心線とがなす角度である第１角度と、前記第２中心線と前記第３中心線とがなす角度である第２角度とは、互いに等しく、

前記第１バスバー、前記第２バスバーおよび前記第３バスバーの長さが、互いに等しい、電力変換装置。

[請求項2] 前記第１中心線、前記第２中心線および前記第３中心線は、前記円筒座標系の径方向に対して平行である、請求項１に記載の電力変換装置。

[請求項3] 前記第１半導体モジュールの前記入力端子は、前記第１中心線に沿って延びており、

前記第２半導体モジュールの前記入力端子は、前記第２中心線に沿って延びており、

前記第３半導体モジュールの前記入力端子は、前記第３中心線に沿って延びている、請求項２に記載の電力変換装置。

[請求項4] 前記第１中心線、前記第２中心線および前記第３中心線は、前記軸方向に見て、前記コンデンサ本体部に含まれる交差点で互いに交差する、請求項２または３に記載の電力変換装置。

[請求項5] 前記交差点は、前記軸方向に見て、前記コンデンサ本体部の中心点と重なる、請求項４に記載の電力変換装置。

[請求項6] 前記コンデンサ本体部は、前記第１中心線に直交し且つ前記第１バスバーが突出する第１面と、前記第２中心線に直交し且つ前記第２バスバーが突出する第２面と、前記第３中心線に直交し且つ前記第３バスバーが突出する第３面と、を有する、請求項２ないし５のいずれかに記載の電力変換装置。

[請求項7] 前記第１半導体モジュール、前記第２半導体モジュールおよび前記第３半導体モジュールの各々は、前記軸方向に見て、前記径方向の同じ側に突出し、且つ前記円筒座標系の周方向に並んだ第１入力端子、第２入力端子および第３入力端子を有し、

前記第２入力端子および前記第３入力端子は、前記第１入力端子を挟んで、前記周方向の一方側および他方側に配置されており、

前記第１入力端子は、正極および負極の一方の極であり、

前記第２入力端子および前記第３入力端子は、正極および負極の他方の極である、請求項２ないし６のいずれかに記載の電力変換装置。

[請求項8] 前記第１半導体モジュール、前記第２半導体モジュールおよび前記第３半導体モジュールの各々は、前記軸方向に見て、前記入力端子とは反対側に突出する出力端子を有する、請求項２ないし７のいずれか

に記載の電力変換装置。

[請求項9] 前記第１半導体モジュール、前記第２半導体モジュールおよび前記第３半導体モジュールのスイッチング機能が組み合わされたインバータとして構成されている、請求項２ないし８のいずれかに記載の電力変換装置。

[請求項10] 前記第１角度および前記第２角度は、４５°である、請求項２ないし９のいずれかに記載の電力変換装置。

[請求項11] 前記第１角度および前記第２角度は、９０°である、請求項２ないし１０のいずれかに記載の電力変換装置。

[請求項12] スイッチング機能を有する半導体素子および入力端子を、各々が有する第４半導体モジュール、第５半導体モジュールおよび第６半導体モジュールをさらに備え、

前記コンデンサモジュールは、前記コンデンサ本体部から突出する第４バスバー、第５バスバー、および第６バスバーと、を有し、

前記第４バスバーに前記第４半導体モジュールの前記入力端子が接続され、

前記第５バスバーに前記第５半導体モジュールの前記入力端子が接続され、

前記第６バスバーに前記第６半導体モジュールの前記入力端子が接続され、

前記軸方向に見て、前記第４半導体モジュールの第４中心線、前記第５半導体モジュールの第５中心線、および前記第６半導体モジュールの第６中心線が、前記コンデンサ本体部と交差し、

前記第３中心線と前記第４中心線とがなす角度である第３角度と、前記第４中心線と前記第５中心線とがなす角度である第４角度と、前記第５中心線と前記第６中心線とがなす角度である第５角度とは、前記第１角度および前記第２角度に等しく、

前記第１バスバー、前記第２バスバー、前記第３バスバー、前記第

４バスバー、前記第５バスバーおよび前記第６バスバーの長さが、互いに等しい、請求項２ないし９のいずれかに記載の電力変換装置。

[請求項13] 前記第１中心線、前記第２中心線、前記第３中心線、前記第４中心線、前記第５中心線および前記第６中心線は、前記軸方向に見て、前記コンデンサ本体部に含まれる交差点で互いに交差する、請求項１２に記載の電力変換装置。

[請求項14] 前記交差点は、前記軸方向に見て、前記コンデンサ本体部の中心点と重なる、請求項１３に記載の電力変換装置。

[請求項15] 前記第１角度、前記第２角度、前記第３角度、前記第４角度および前記第５角度は、４５°である、請求項１４に記載の電力変換装置。

[請求項16] 前記第４半導体モジュール、前記第５半導体モジュールおよび前記第６半導体モジュールの各々は、前記軸方向に見て、前記径方向の同じ側に突出し、且つ前記円筒座標系の周方向に並んだ第１入力端子、第２入力端子および第３入力端子を有し、

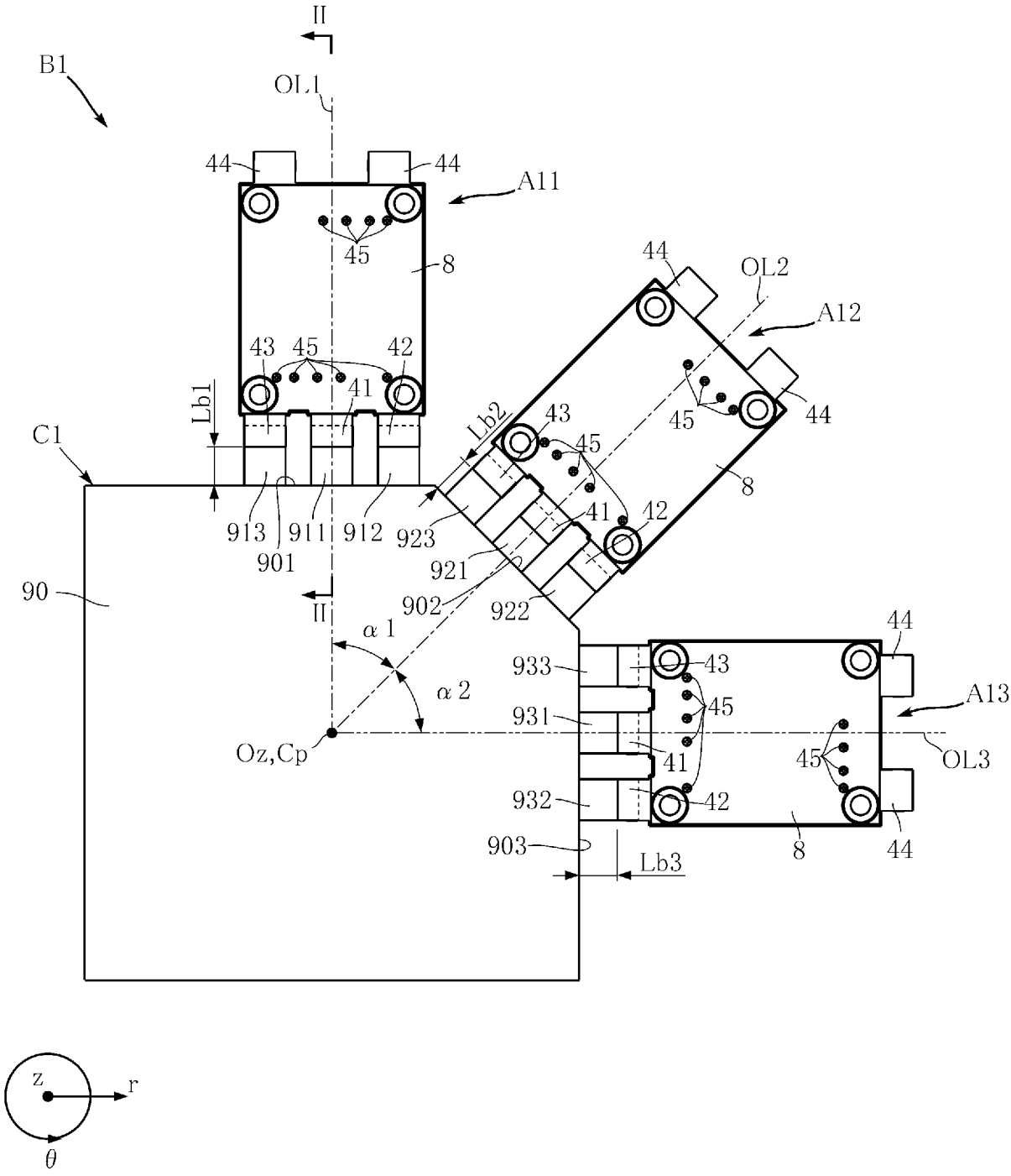
前記第２入力端子および前記第３入力端子は、前記第１入力端子を挟んで、前記周方向の一方側および他方側に配置されており、

前記第１入力端子は、正極および負極の一方の極であり、

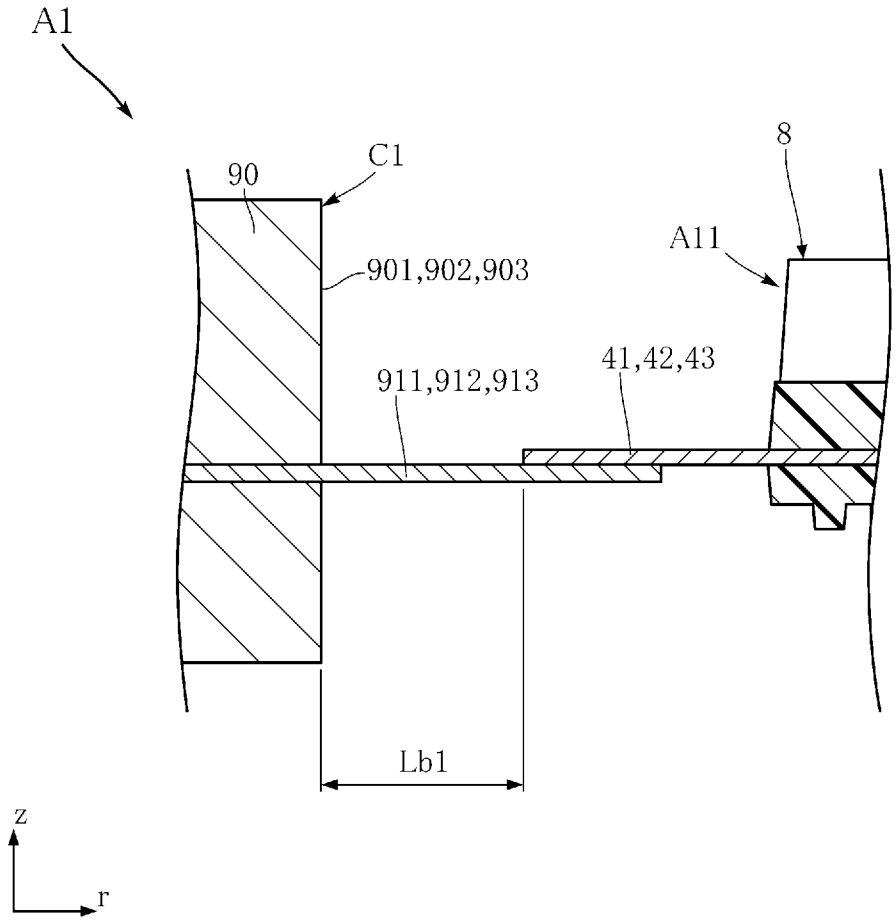
前記第２入力端子および前記第３入力端子は、正極および負極の他方の極である、請求項１２ないし１５のいずれかに記載の電力変換装置。

[請求項17] 前記第４半導体モジュール、前記第５半導体モジュールおよび前記第６半導体モジュールのスイッチング機能が組み合わされたインバータとして構成されている、請求項１２ないし１６のいずれかに記載の電力変換装置。

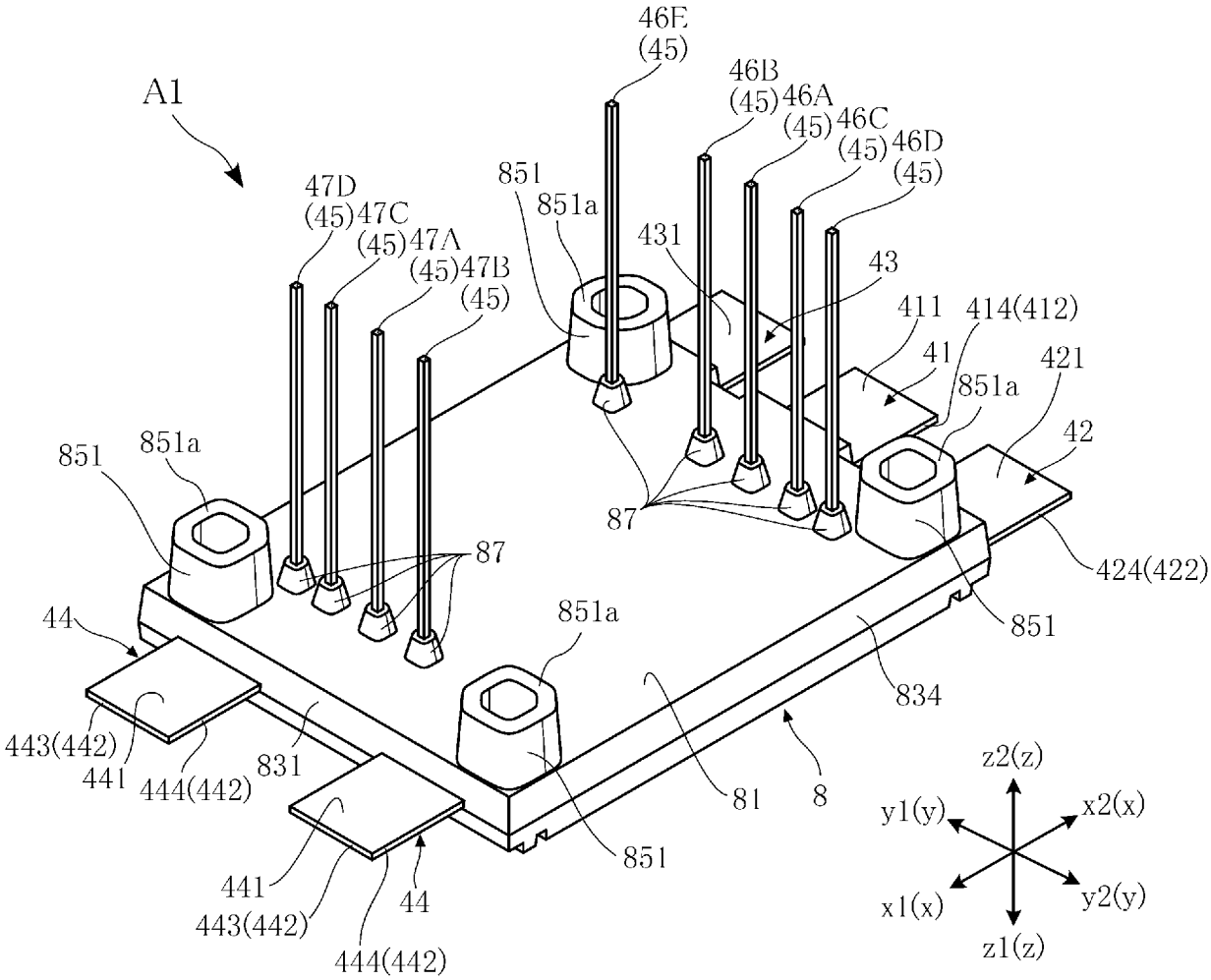
[図1]
FIG.1


II
B1
OL1
44
44
A11
45
8
44
OL2
A12
43
45
42
41
Lb1
C1
Lb2
43
45
45
44
8
913
911
912
923
41
42
901
921
90
902
922
II
α 1
α 2
933
43
44
A13
45
931
45
OL3
Oz,Cp
41
932
42
903
8
44
Lb3
z
r
θ

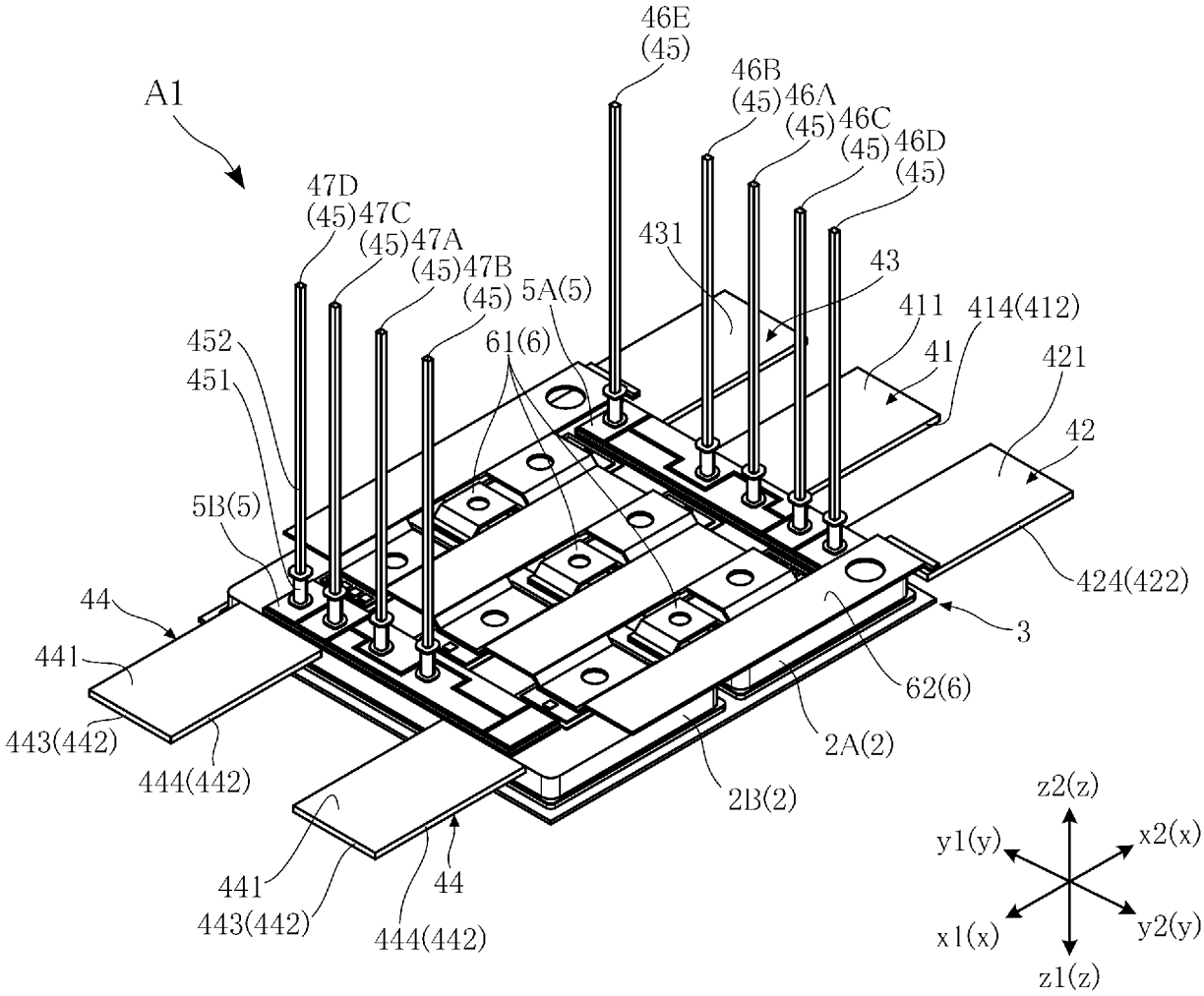
[図2]
FIG.2



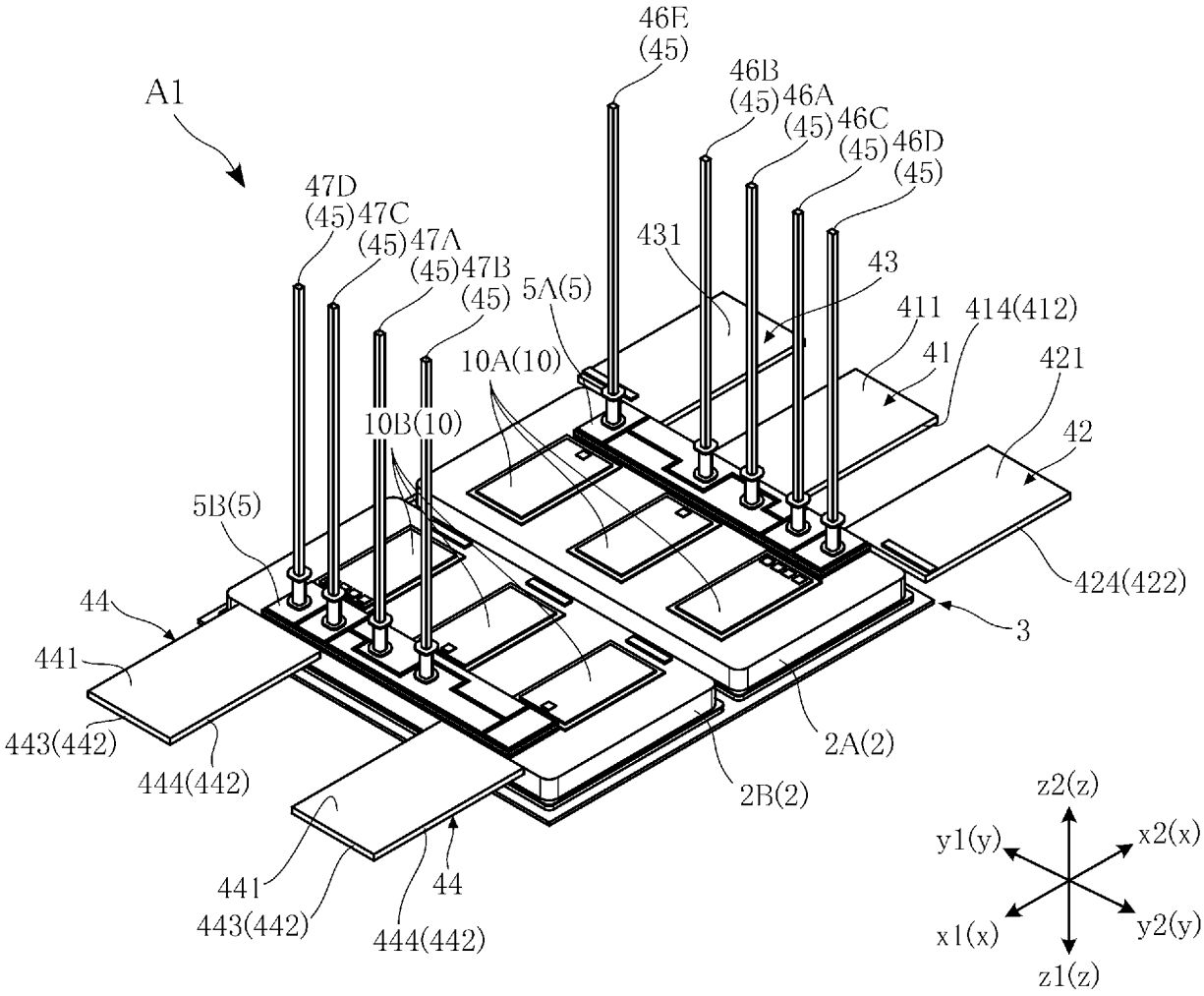
[図3]
FIG.3


A1
46E
(45)
46B
(45)
46A
(45)
46C
(45)
46D
(45)
47D
(45)
47C
(45)
47A
(45)
47B
(45)
851
851a
431
43
411
414(412)
41
421
42
424(422)
87
44
443(442)
441
444(442)
831
834
81
8
z2(z)
y1(y)
x2(x)
x1(x)
y2(y)
z1(z)

[図4]
FIG.4


A1
46E
(45)
46B
(45)
46A
(45)
46C
(45)
46D
(45)
47D
(45)
47C
(45)
47A
(45)
47B
(45)
5A(5)
431
43
411
414(412)
41
421
42
452
451
61(6)
5B(5)
44
441
443(442)
444(442)
424(422)
3
62(6)
2A(2)
2B(2)
z2(z)
y1(y)
x2(x)
x1(x)
y2(y)
z1(z)

[図5]
FIG.5


A1
46E
(45)
46B
(45)
46A
(45)
46C
(45)
46D
(45)
47D
(45)
47C
(45)
47A
(45)
47B
(45)
431
43
5A(5)
411
414(412)
41
421
42
10A(10)
10B(10)
5B(5)
424(422)
44
441
3
443(442)
444(442)
2A(2)
2B(2)
441
44
443(442)
444(442)
z2(z)
y1(y)
x2(x)
x1(x)
y2(y)
z1(z)

[図6]

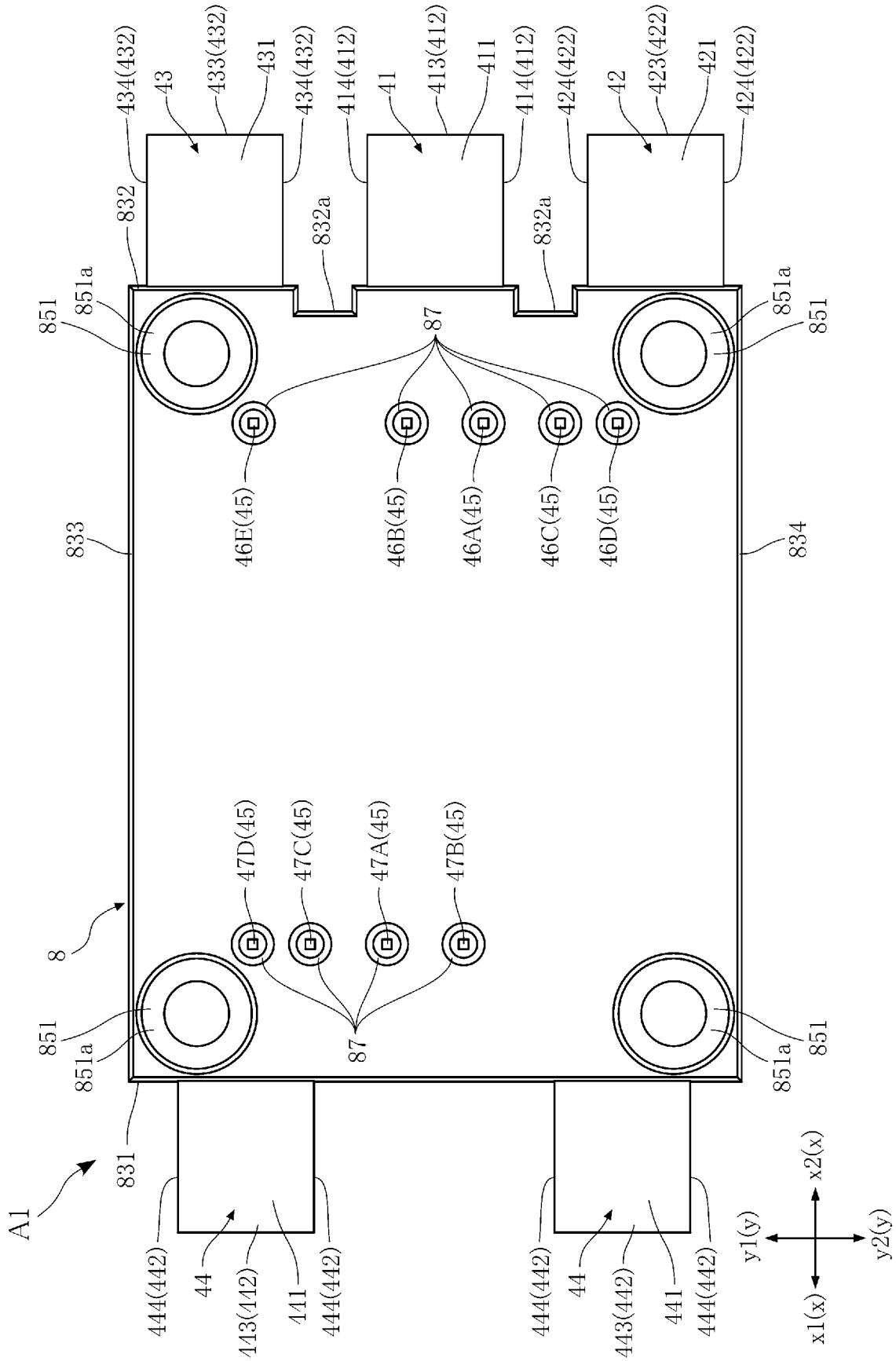

A1
8
831
832
832a
833
834
851
851a
87
41
411
412
413(412)
414(412)
42
421
422
423(422)
424(422)
43
431
432
433(432)
434(432)
44
441
442
443(442)
444(442)
45
46A(45)
46B(45)
46C(45)
46D(45)
46E(45)
47A(45)
47B(45)
47C(45)
47D(45)
x1(x)
x2(x)
y1(y)
y2(y)

FIG.6

[図7]

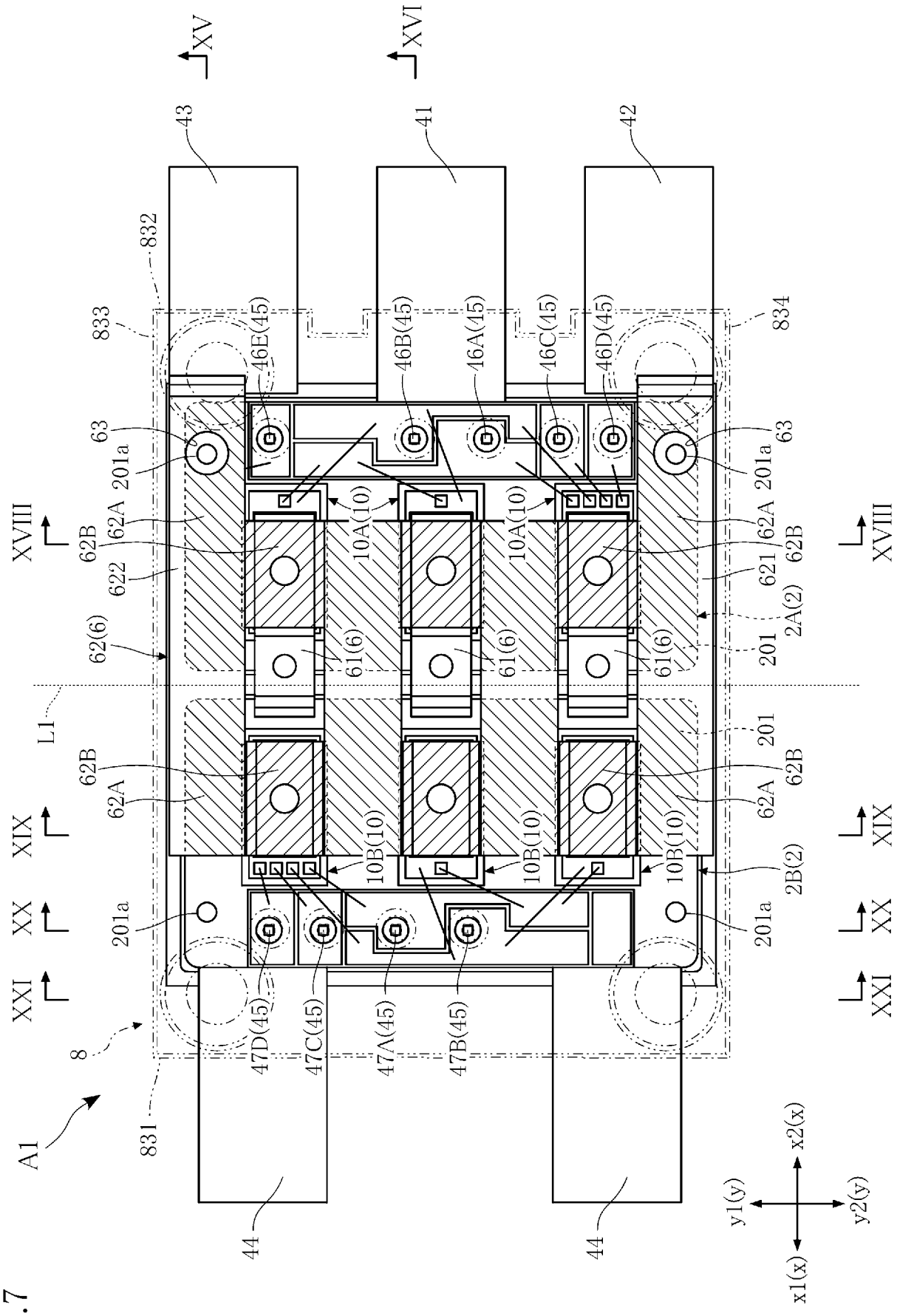

XV
XVI
43
41
42
832
833
834
46E(45)
46B(45)
16A(45)
16C(45)
46D(45)
63
201a
62A
62B
622
621
10A(10)
62(6)
61(6)
2A(2)
201
L1
10B(10)
2B(2)
XVIII
XIX
XX
XXI
8
831
A1
47D(45)
47C(45)
47A(45)
47B(45)
44
x2(x)
x1(x)
y1(y)
y2(y)

FIG.7

[図8]

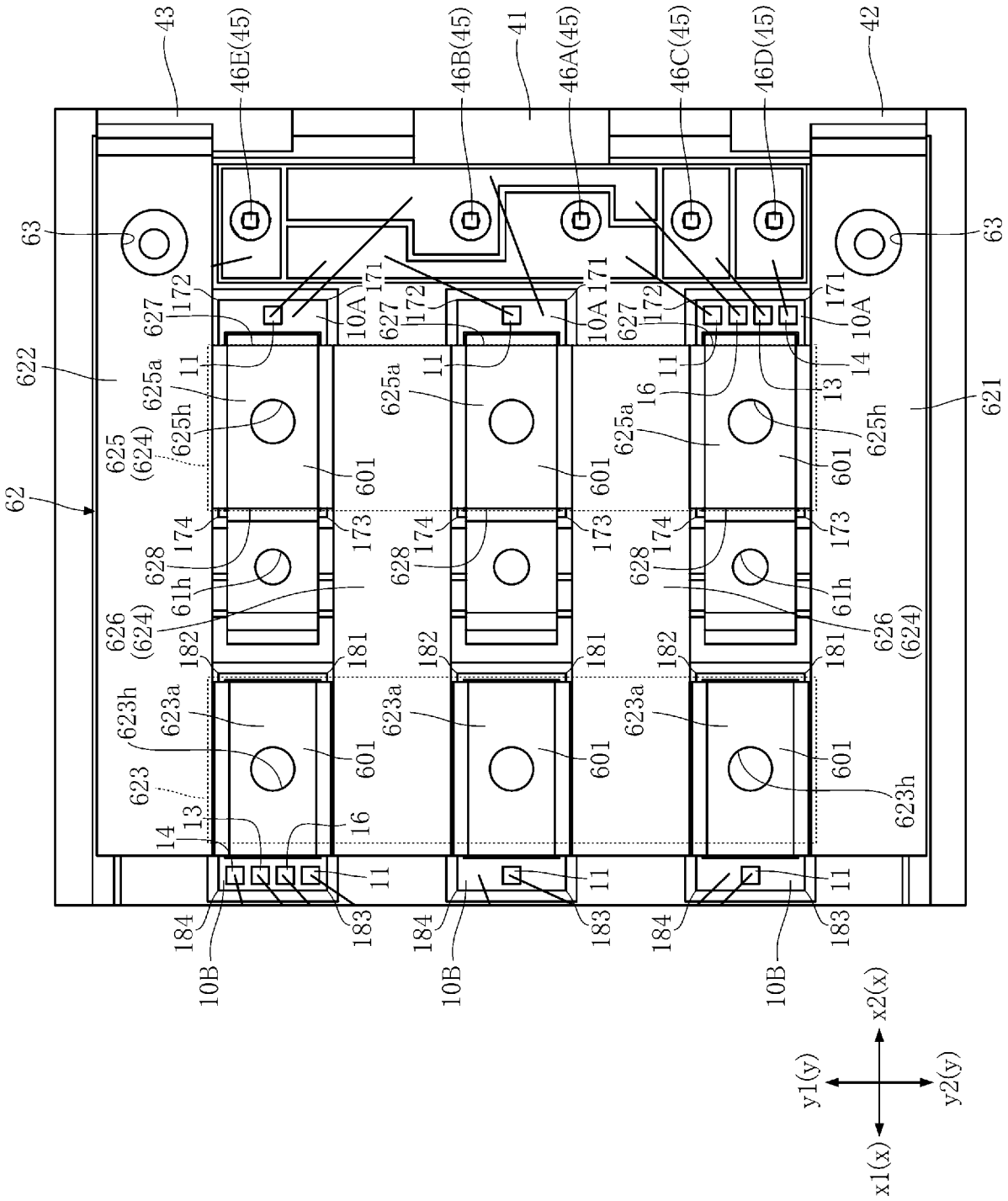

43
46E(45)
46B(45)
41
46A(45)
46C(45)
46D(45)
42
63
63
622
621
62
627
172
171
10A
625a
11
625h
625
(624)
601
173
174
628
61h
626
(624)
182
181
623h
623a
623
13
14
16
184
10B
183
x2(x)
y1(y)
y2(y)
x1(x)

FIG.8

[図9]

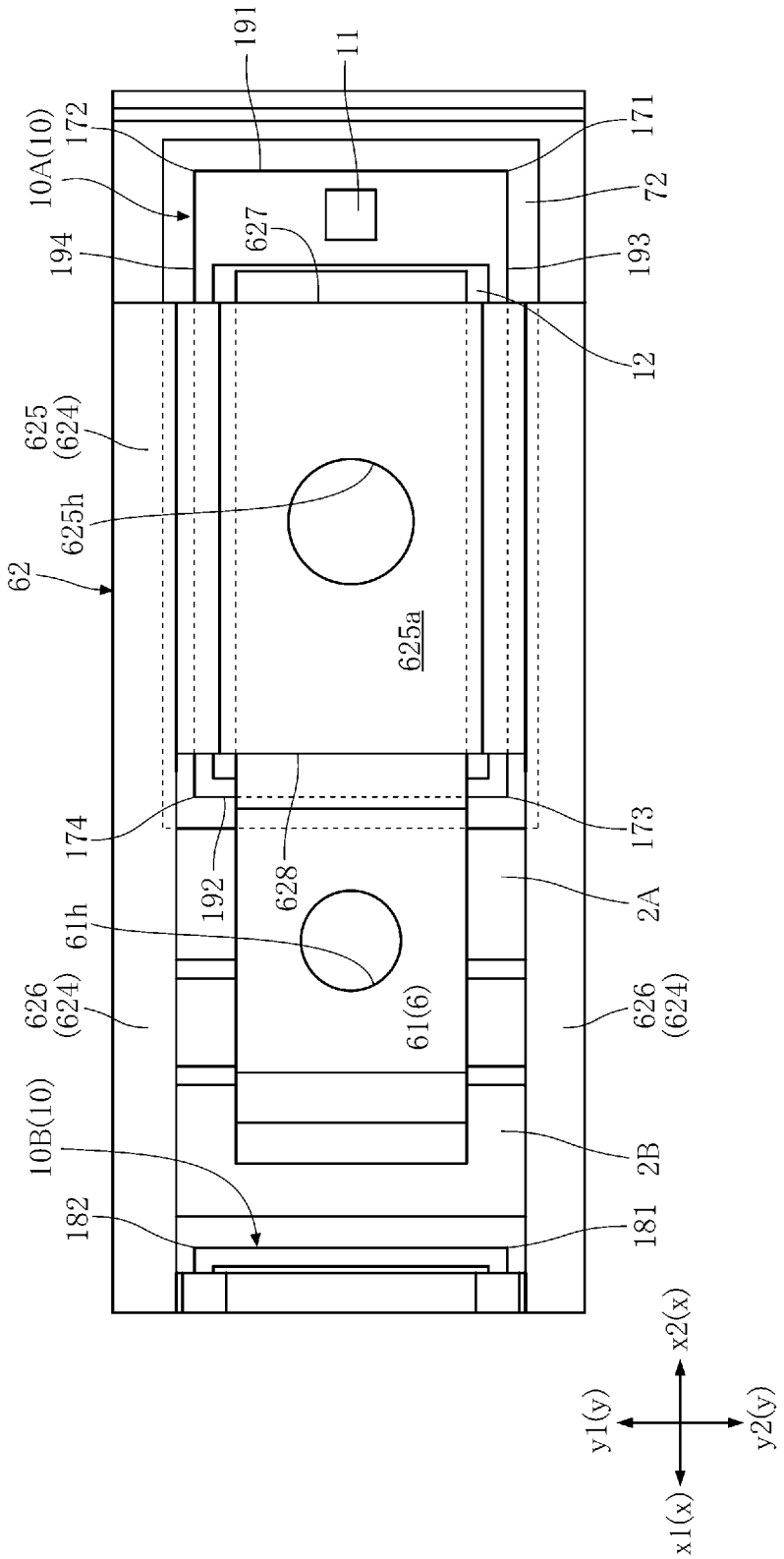

191
11
10A(10)
172
171
72
627
194
193
12
625
(624)
625h
62
625a
174
173
192
628
2A
61h
626
(624)
61(6)
626
(624)
10B(10)
2B
182
181
x2(x)
y1(y)
y2(y)
x1(x)

FIG.9

[図10]

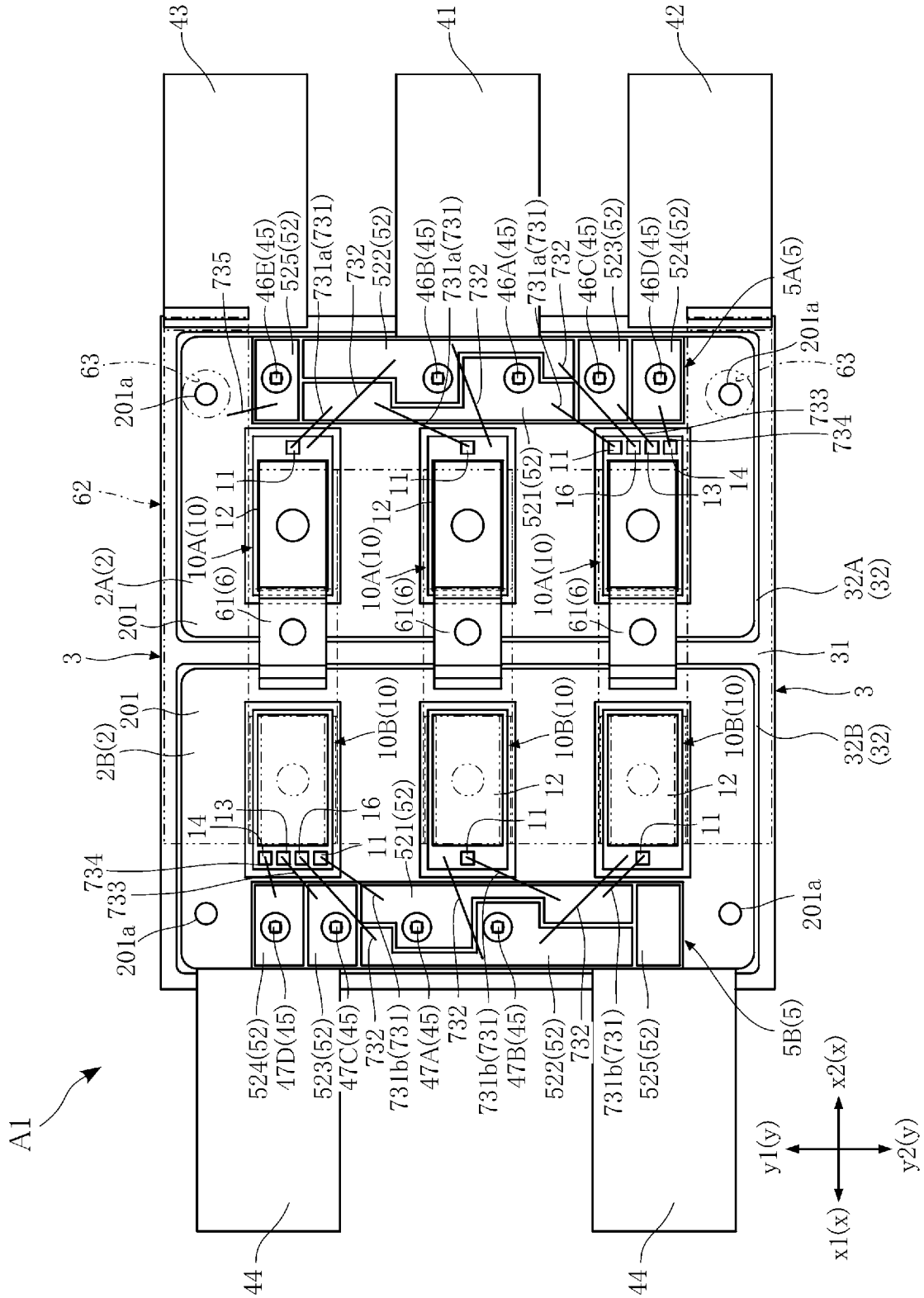

43
41
42
735
46E(45)
525(52)
731a(731)
732
522(52)
46B(45)
731a(731)
732
46A(45)
731a(731)
732
46C(45)
523(52)
46D(45)
524(52)
5A(5)
201a
63
62
2A(2)
201
3
10A(10)
12
11
61(6)
521(52)
16
13
14
733
734
32A
(32)
31
2B(2)
10B(10)
32B
(32)
5B(5)
524(52)
47D(45)
523(52)
47C(45)
731b(731)
47A(45)
47B(45)
522(52)
525(52)
44
A1
x1(x)
x2(x)
y1(y)
y2(y)

FIG.10

[図11]

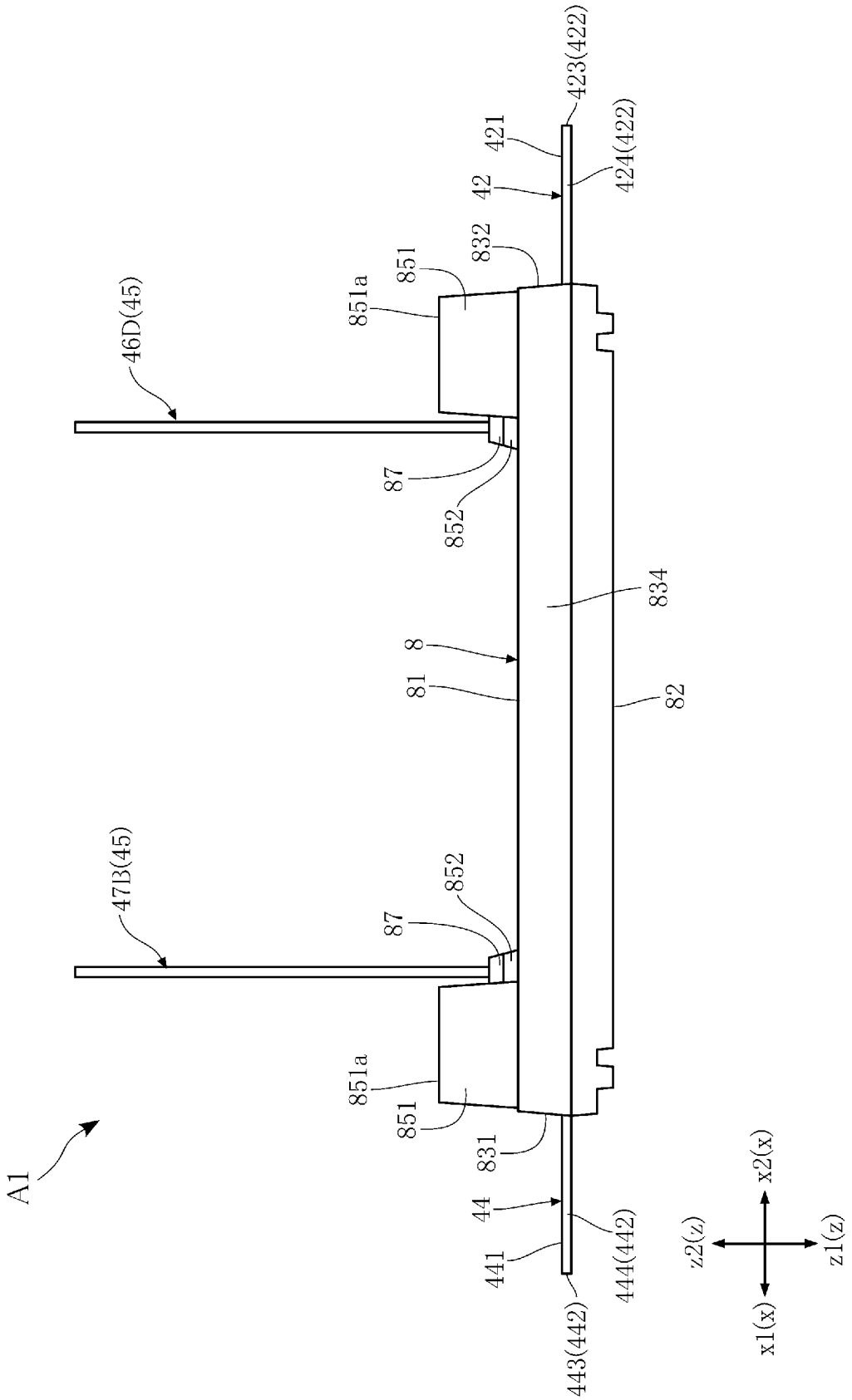

A1
47B(45)
46D(45)
851a
851
852
87
831
832
834
8
81
82
42
421
423(422)
424(422)
44
441
444(442)
443(442)
x2(x)
x1(x)
z2(z)
z1(z)

FIG.11

[図12]

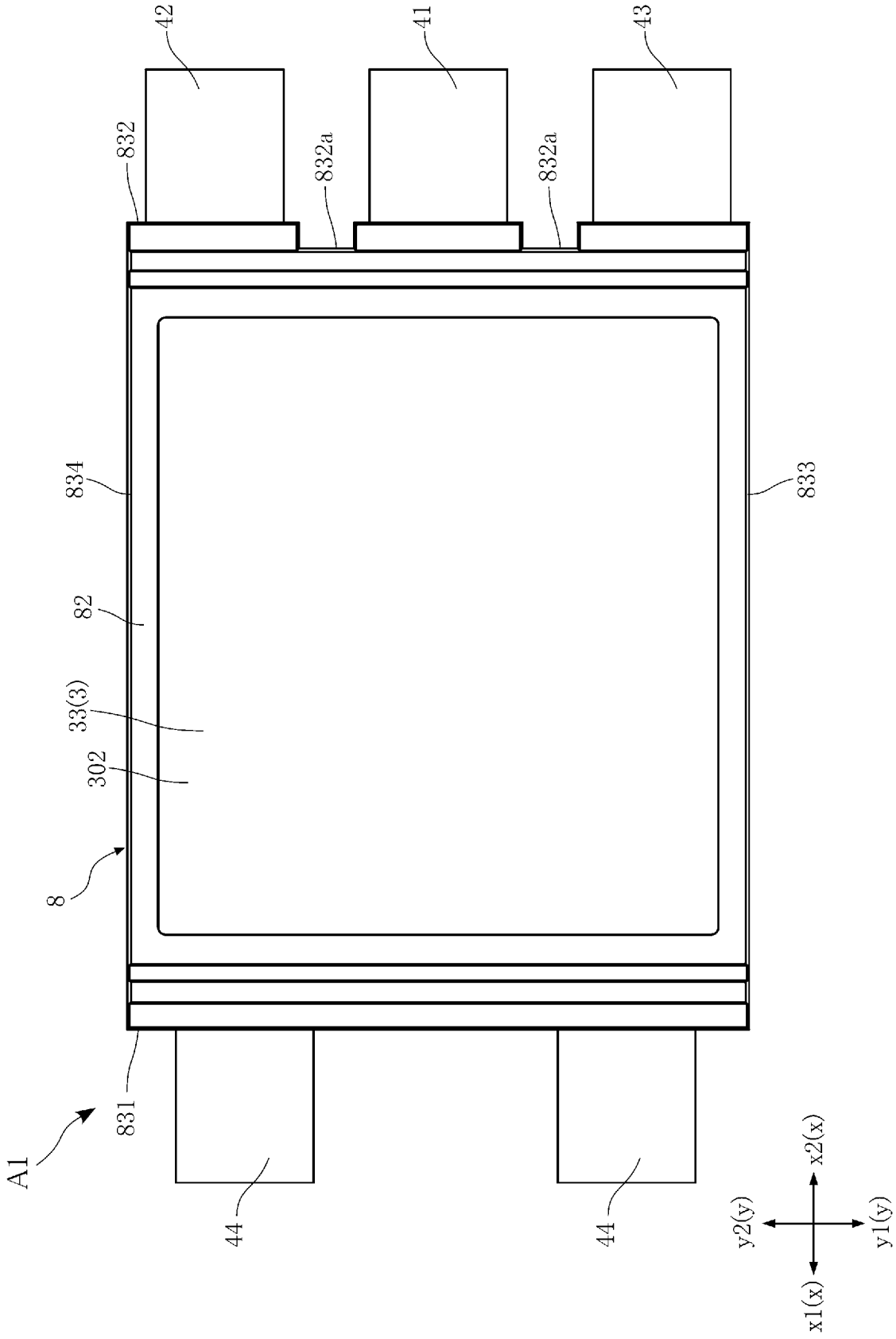
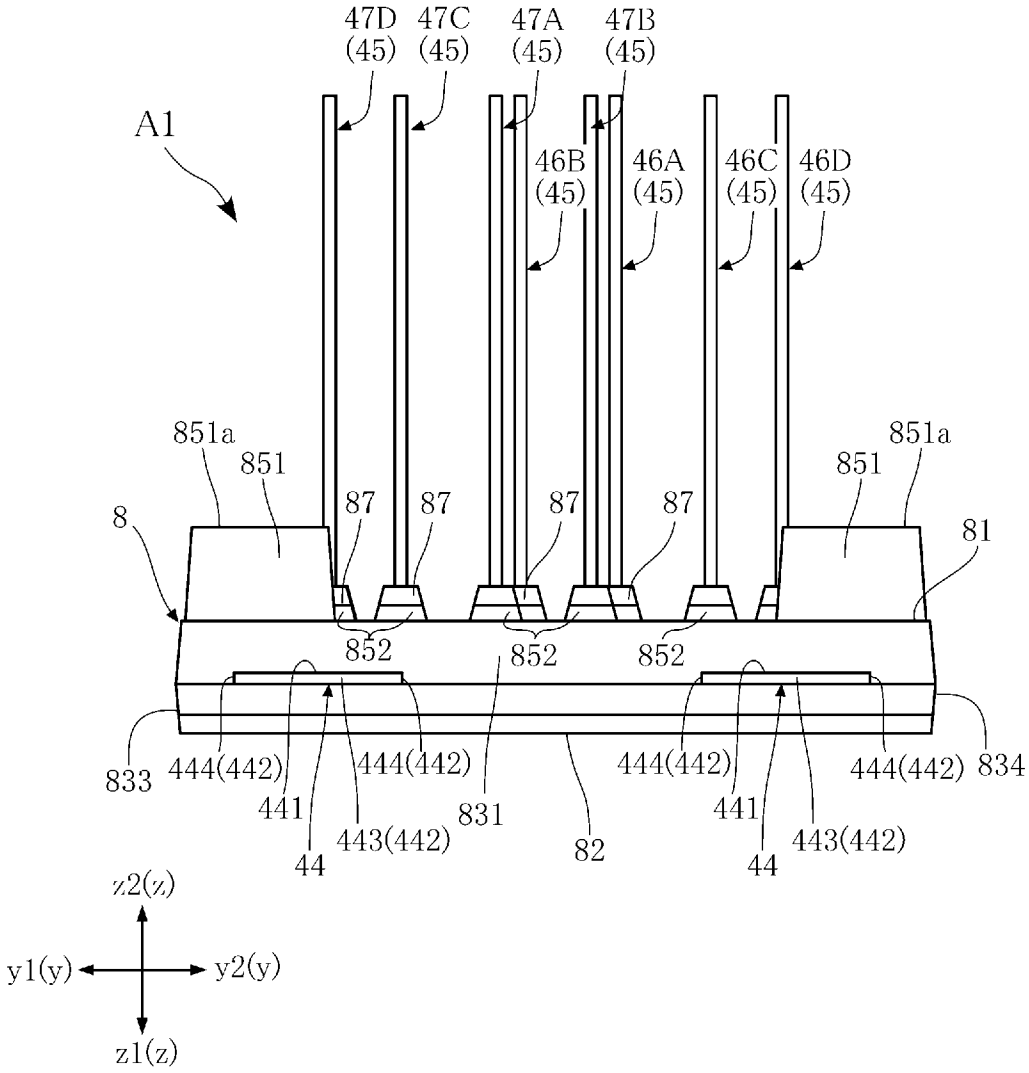
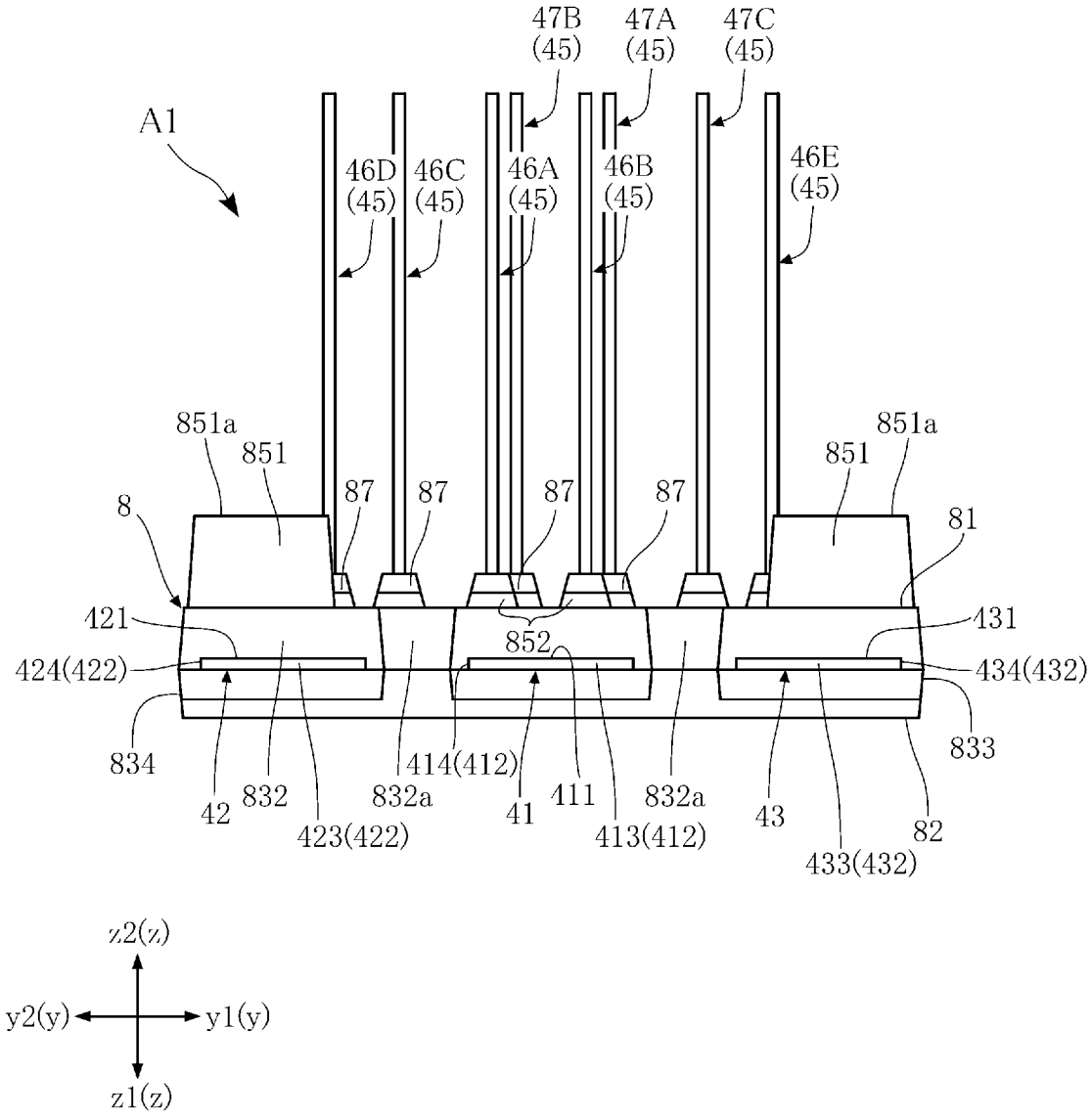

42
41
43
832
832a
832a
834
833
82
33(3)
302
8
831
A1
44
44
x2(x)
y2(y)
y1(y)
x1(x)

FIG.12

[図13]
FIG.13


47D (45)
47C (45)
47A (45)
47B (45)
A1
46B (45)
46A (45)
46C (45)
46D (45)
851a
851
87
87
87
87
851a
851
8
81
852
852
852
833
444(442)
441
44
443(442)
444(442)
831
82
444(442)
441
44
443(442)
444(442)
834
z2(z)
y1(y)
y2(y)
z1(z)

[図14]
FIG.14


47B
(45)
47A
(45)
47C
(45)
A1
46D
(45)
46C
(45)
46A
(45)
46B
(45)
46E
(45)
851a
851
87
87
87
87
851
851a
8
81
421
431
852
424(422)
434(432)
834
42
832
423(422)
832a
414(412)
41
411
413(412)
832a
43
433(432)
82
833
z2(z)
y2(y)
y1(y)
z1(z)

[図15]

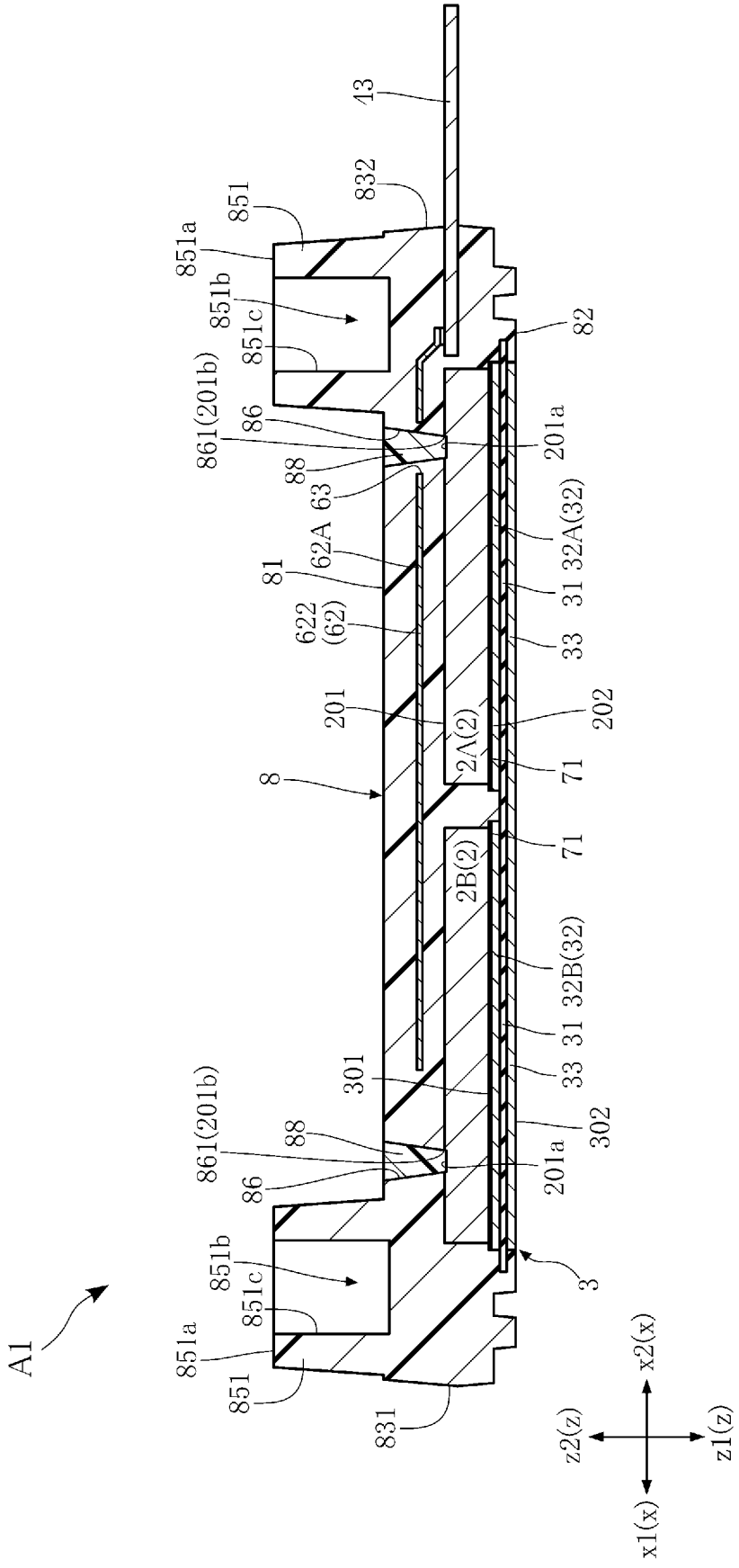

A1
13
832
851
851a
851b
851c
82
861(201b)
86
88
63
201a
62A
81
622
(62)
32A(32)
31
33
201
202
2A(2)
71
8
2B(2)
32B(32)
301
302
3
831
x2(x)
x1(x)
z2(z)
z1(z)

FIG.15

[図16]

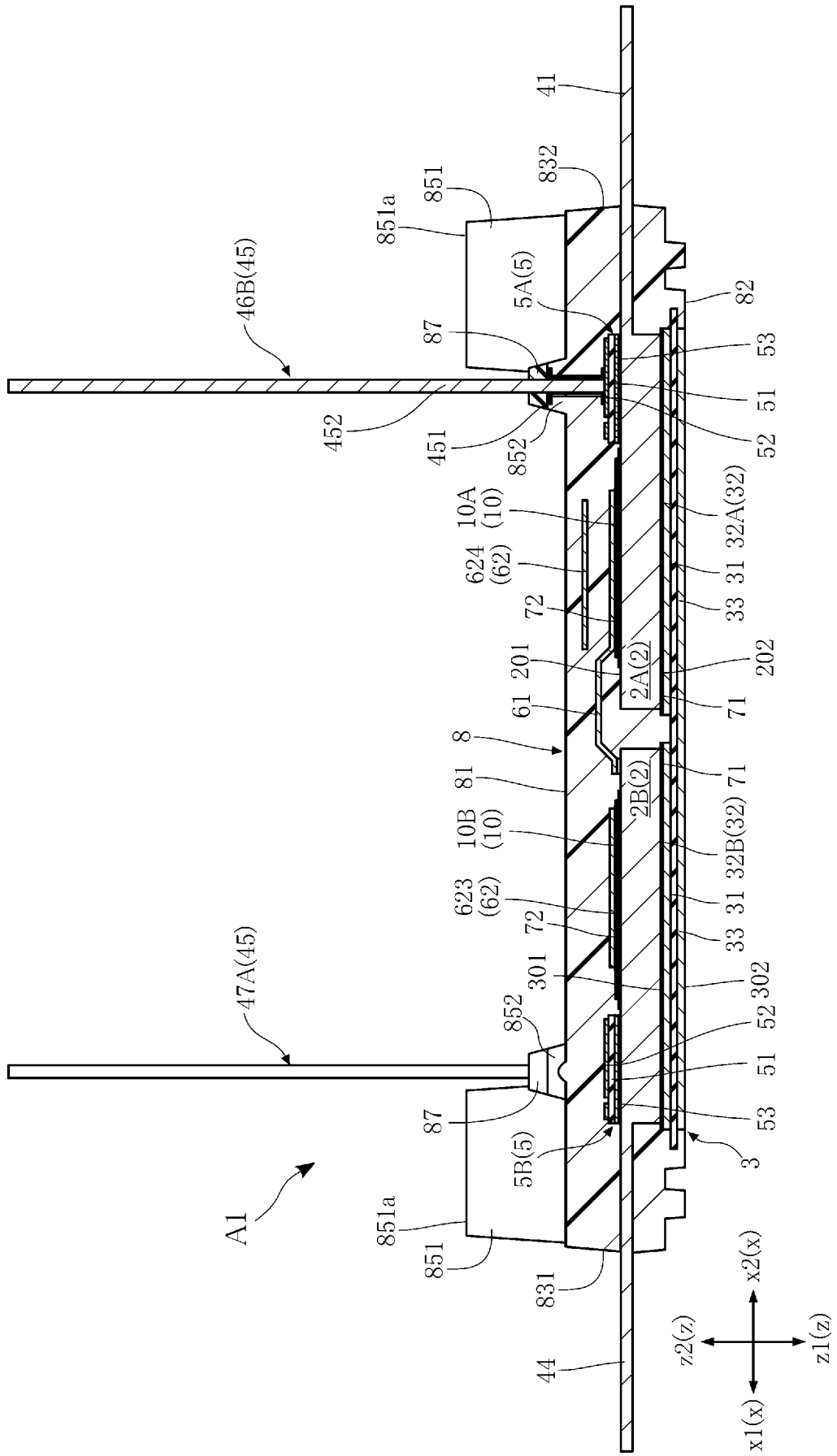
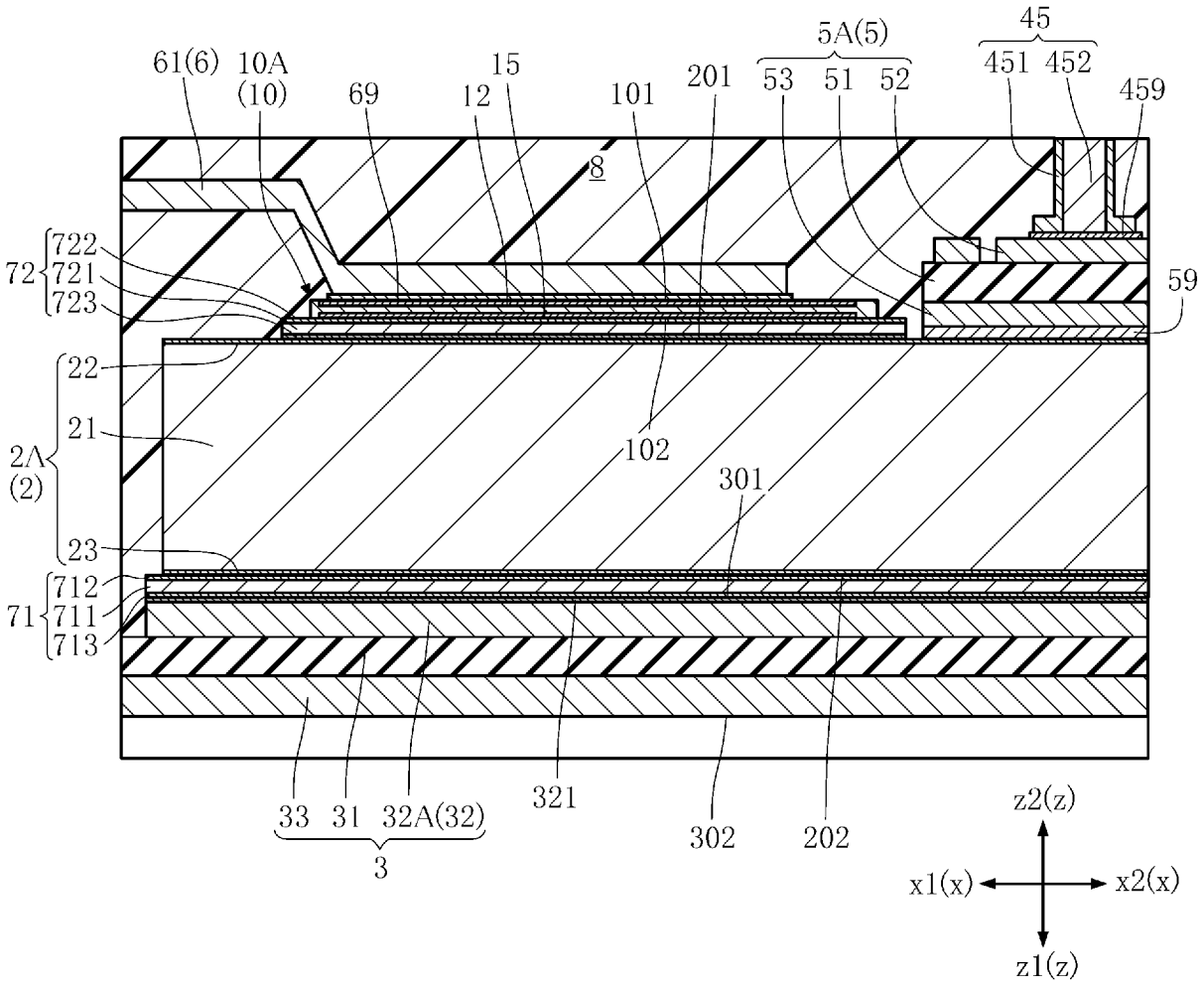
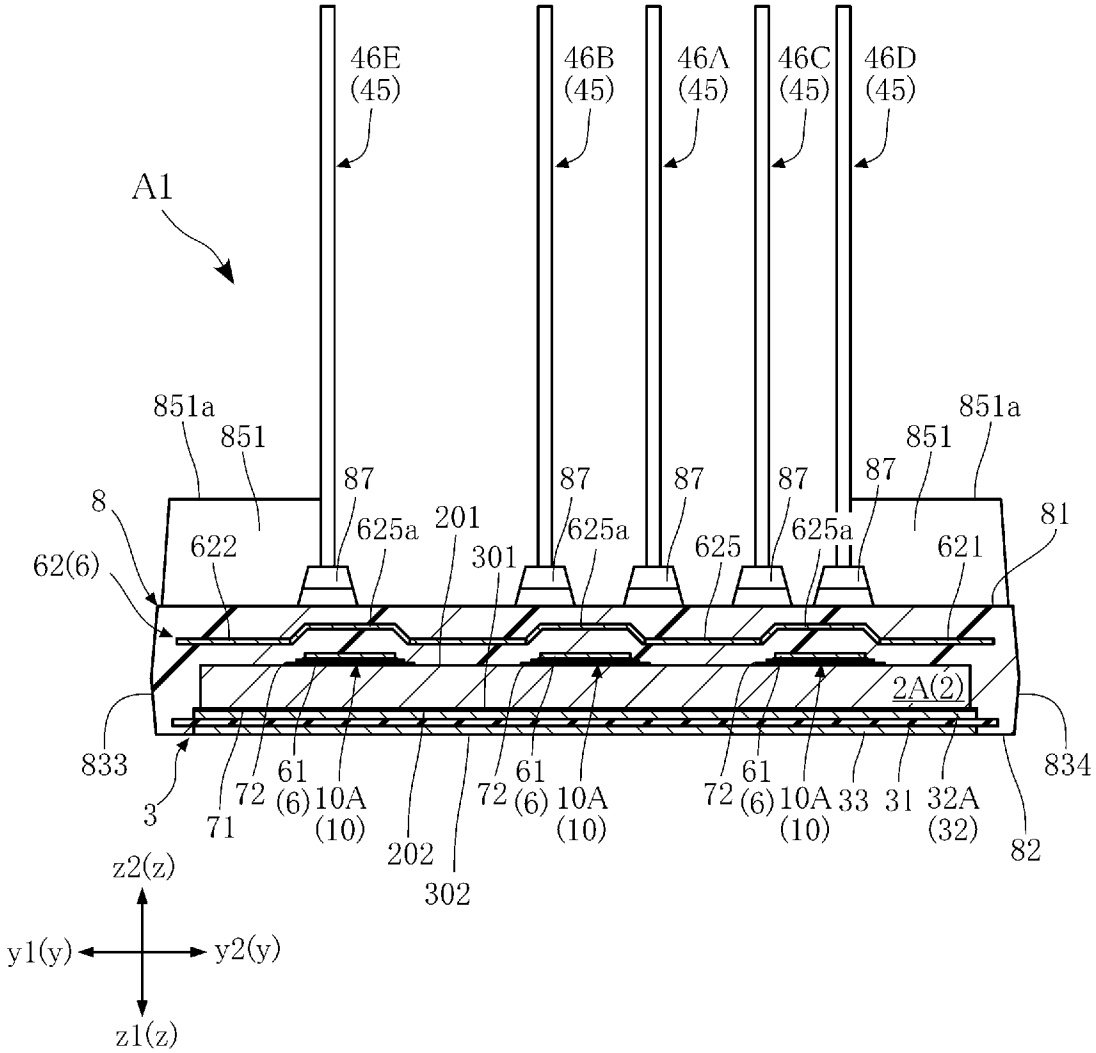

41
832
851
851a
46B(45)
5A(5)
87
82
53
51
52
452
451
852
10A
(10)
624
(62)
72
32A(32)
31
33
201
2A(2)
202
71
61
8
81
2B(2)
10B
(10)
623
(62)
32B(32)
47A(45)
301
302
A1
5B(5)
3
831
44
x2(x)
z2(z)
z1(z)
x1(x)

FIG.16

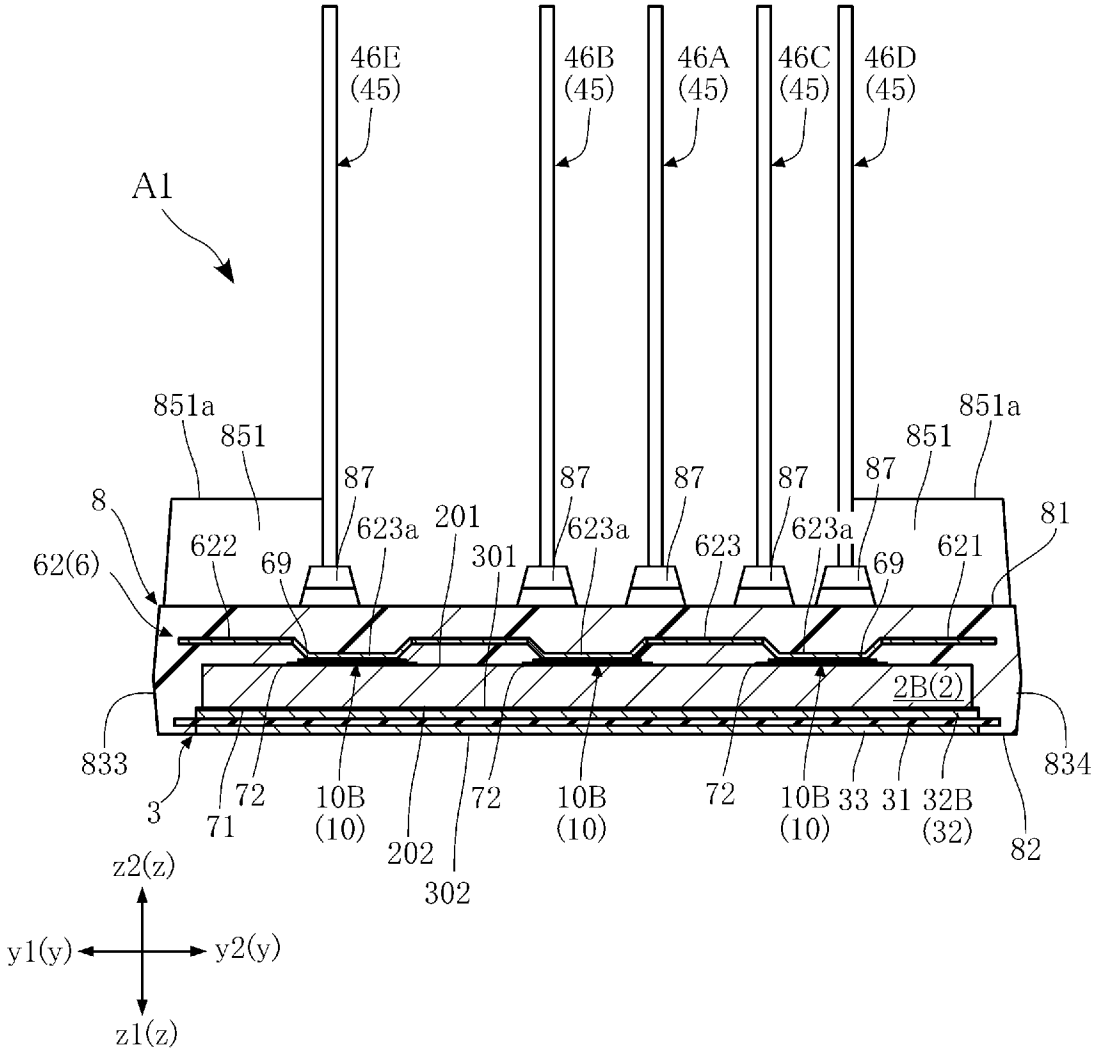
[図17]
FIG.17


61(6)
10A
(10)
69
15
12
101
201
5A(5)
53
51
52
45
451
452
459
8
72
722
721
723
59
22
21
2A
(2)
102
301
23
712
71
711
713
33
31
32A(32)
3
321
302
202
z2(z)
x1(x)
x2(x)
z1(z)

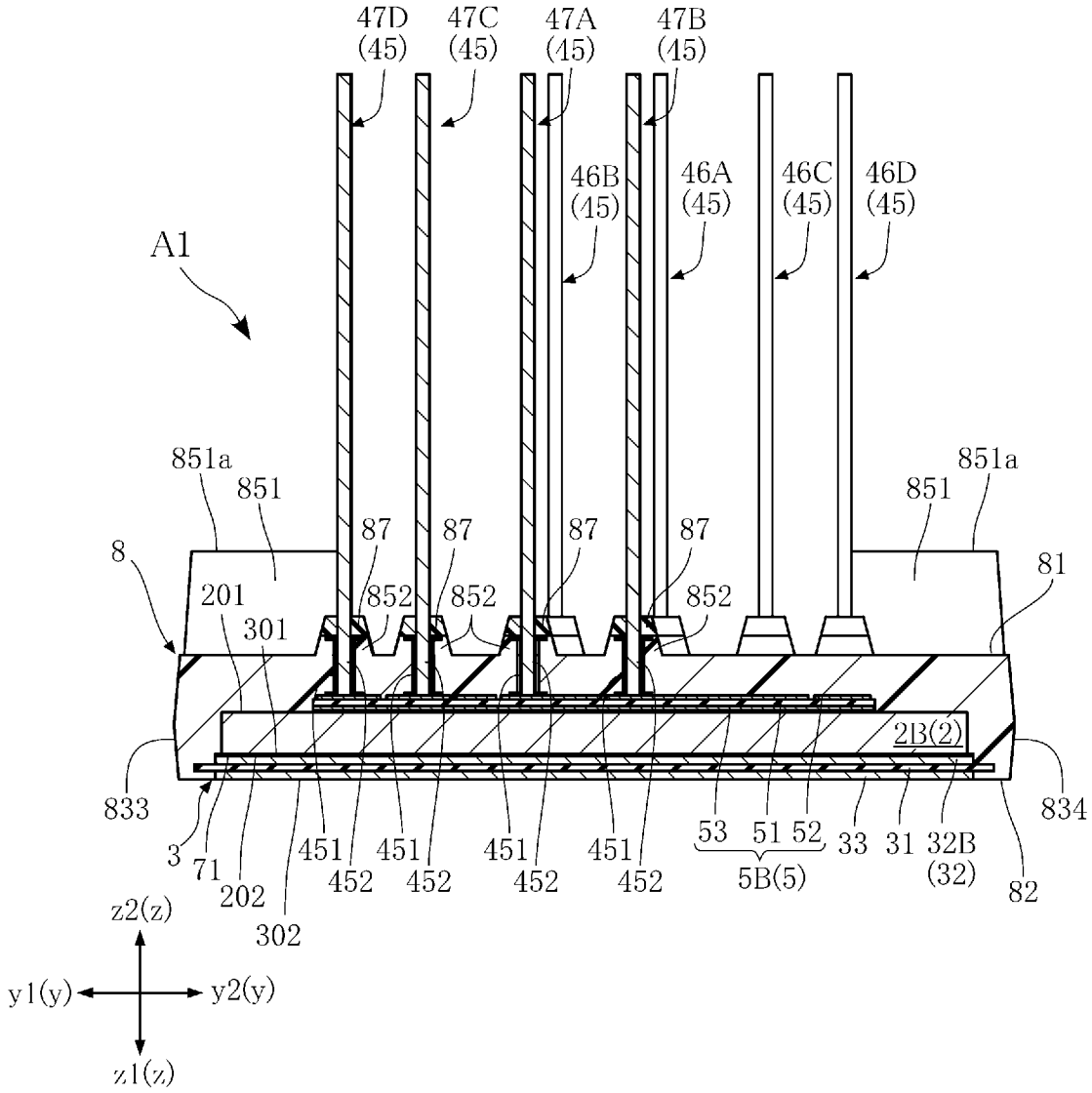
[図18]
FIG.18


46E
(45)
46B
(45)
46A
(45)
46C
(45)
46D
(45)
A1
851a
851
87
8
625a
201
301
625
622
62(6)
621
81
2A(2)
833
834
3
71
72
61
(6)
10A
(10)
202
302
33
31
32A
(32)
82
z2(z)
y1(y)
y2(y)
z1(z)

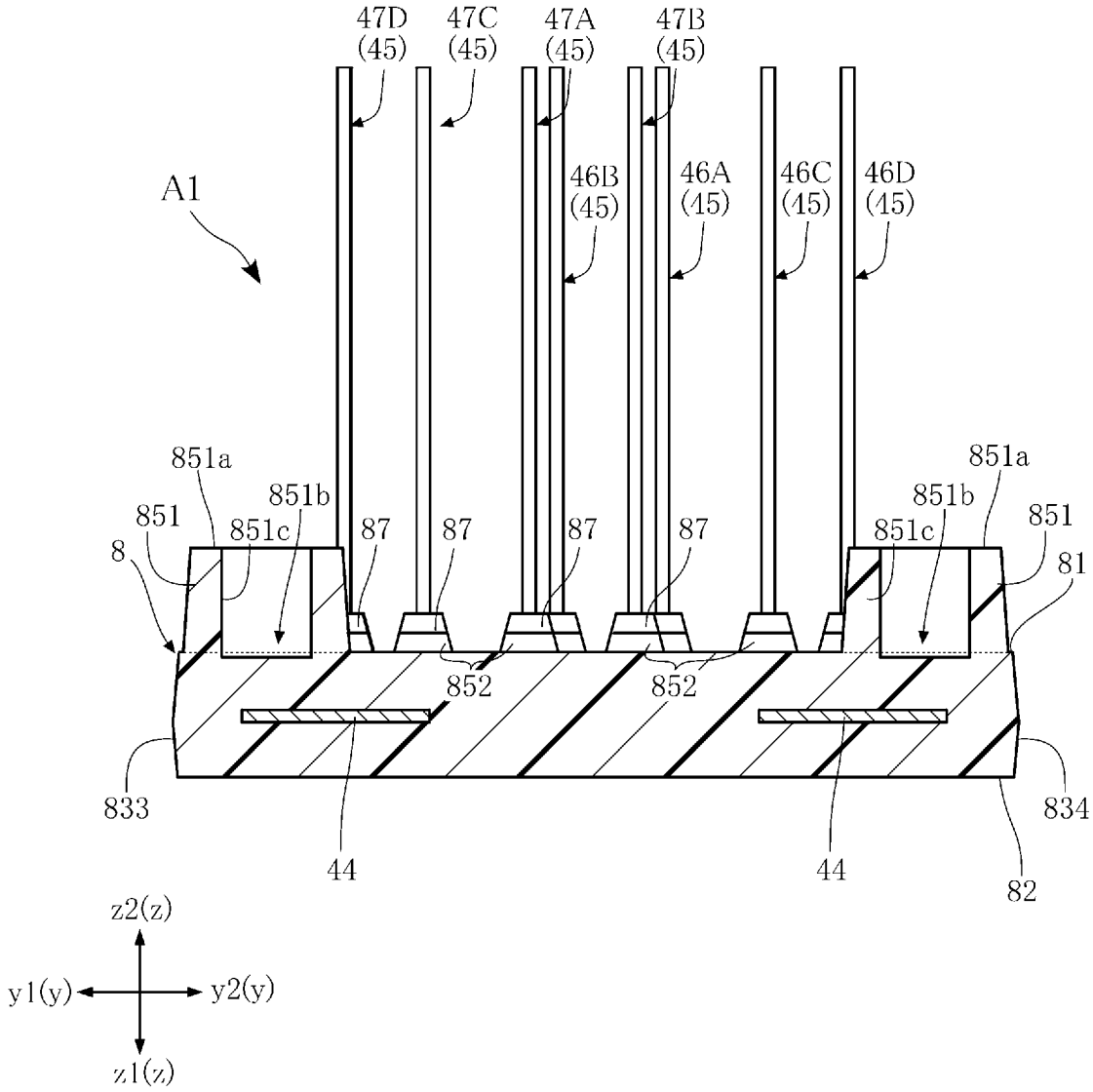
[図19]
FIG.19


46E
(45)
46B
(45)
46A
(45)
46C
(45)
46D
(45)
A1
851a
851
87
8
62(6)
622
69
623a
201
301
623
621
81
2B(2)
833
834
3
71
72
10B
(10)
202
302
33
31
32B
(32)
82
z2(z)
y1(y)
y2(y)
z1(z)

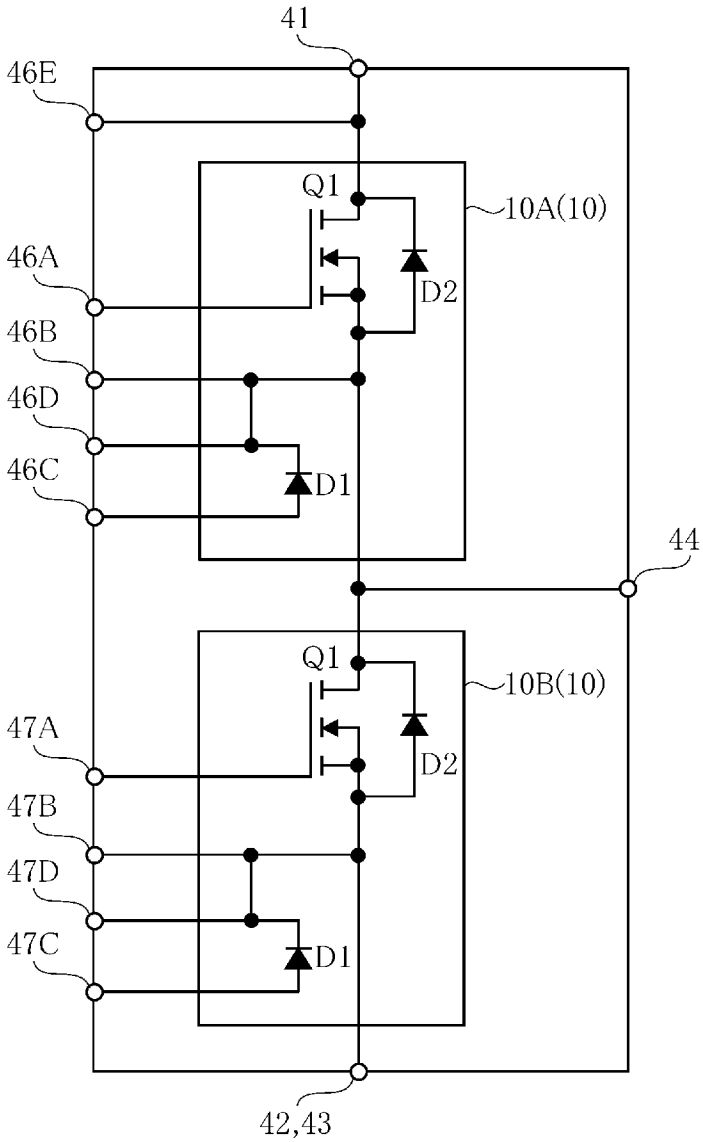
[図20]
FIG.20


47D (45)
47C (45)
47A (45)
47B (45)
46B (45)
46A (45)
46C (45)
46D (45)
A1
851a
851
87
8
201
852
301
81
2B(2)
833
834
3
71
202
302
451
452
53
51
52
33
31
32B (32)
5B(5)
82
z2(z)
y1(y)
y2(y)
z1(z)

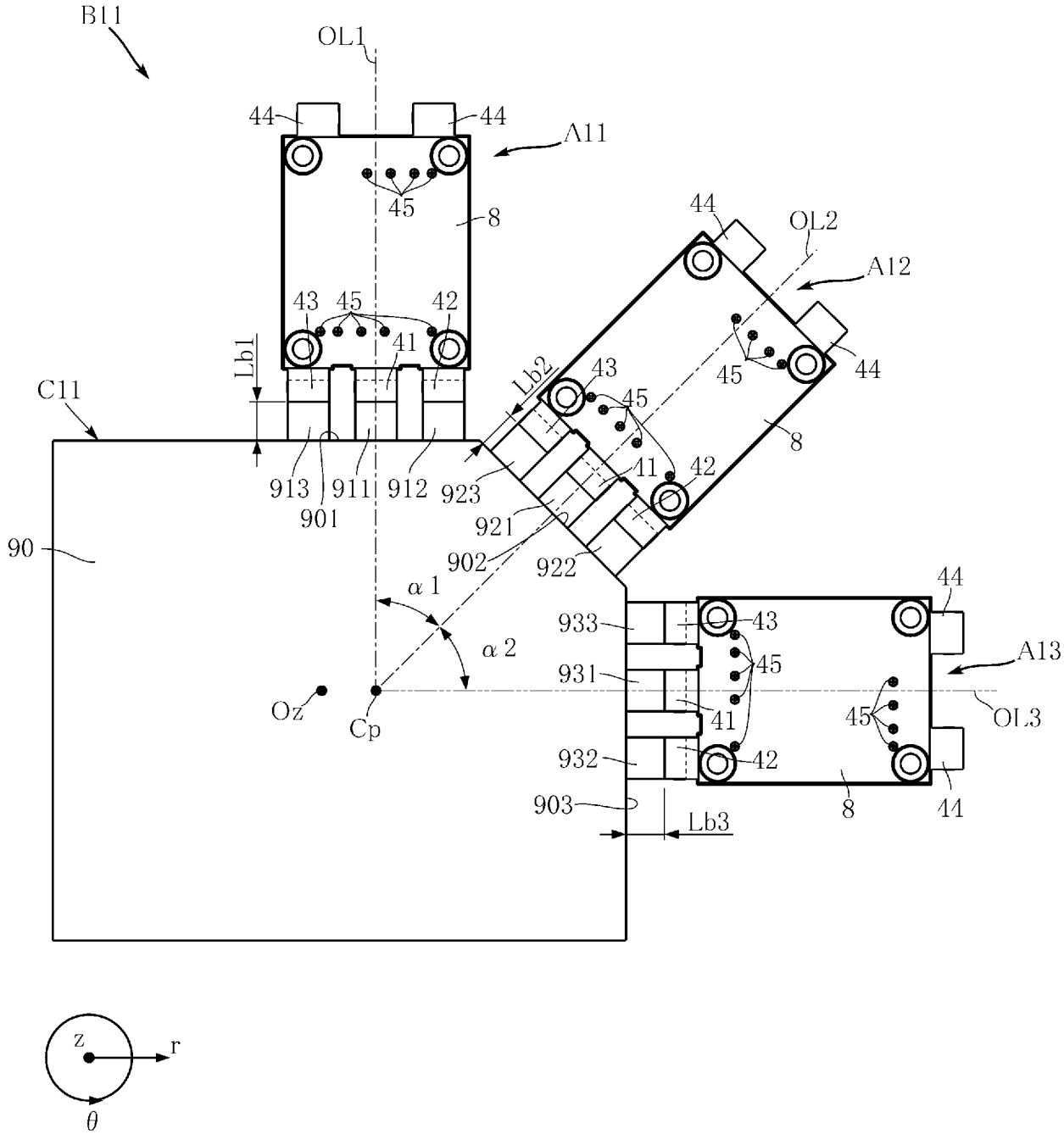
[図21]
FIG.21


47D
(45)
47C
(45)
47A
(45)
47B
(45)
A1
46B
(45)
46A
(45)
46C
(45)
46D
(45)
851a
851b
851
851c
87
87
87
87
851a
851b
851
851c
8
81
852
852
833
834
44
44
82
z2(z)
y1(y)
y2(y)
z1(z)

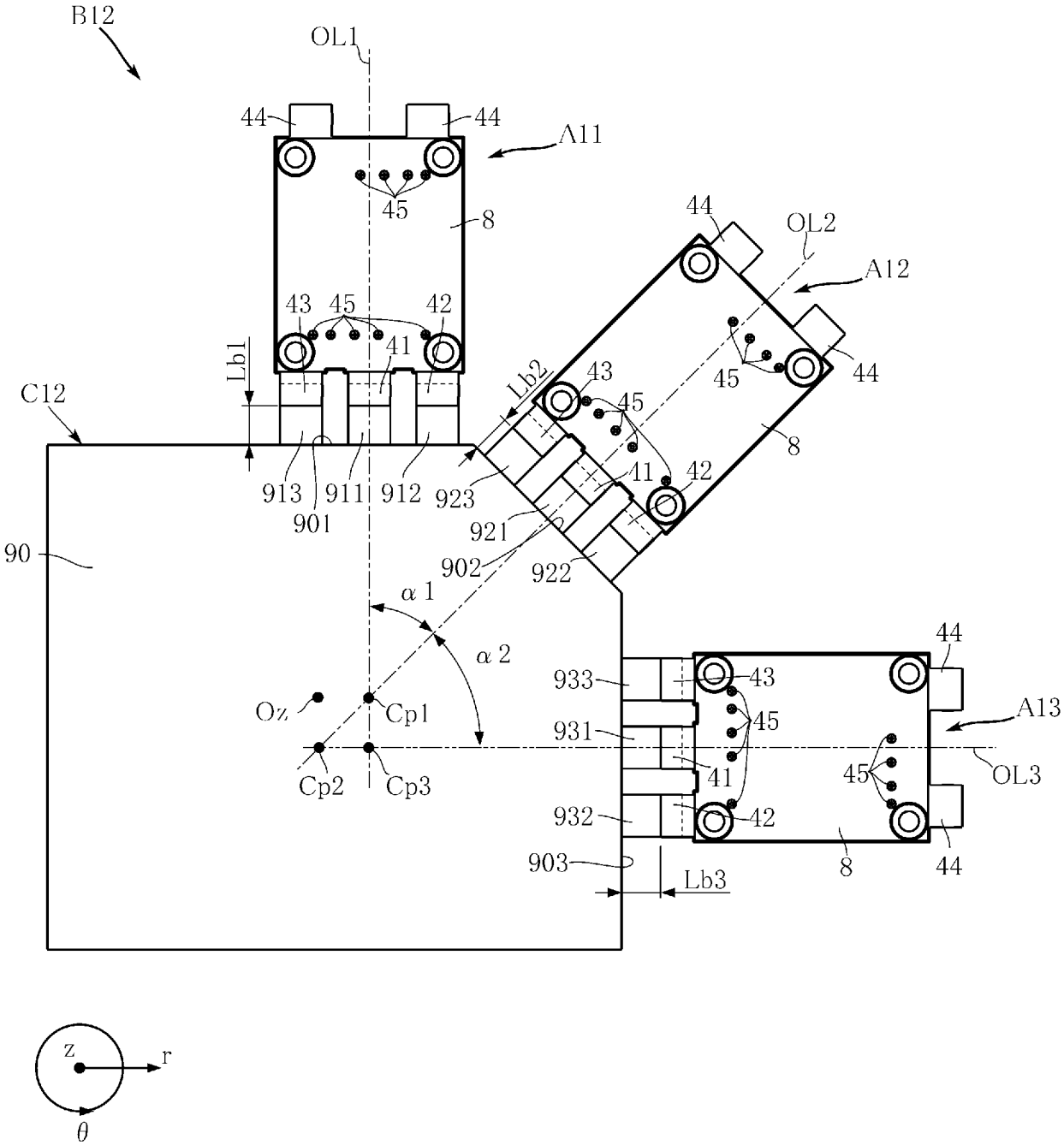
[図22]
FIG.22


41
46E
Q1
10A(10)
46A
D2
46B
46D
46C
D1
44
Q1
10B(10)
47A
D2
47B
47D
47C
D1
42,43

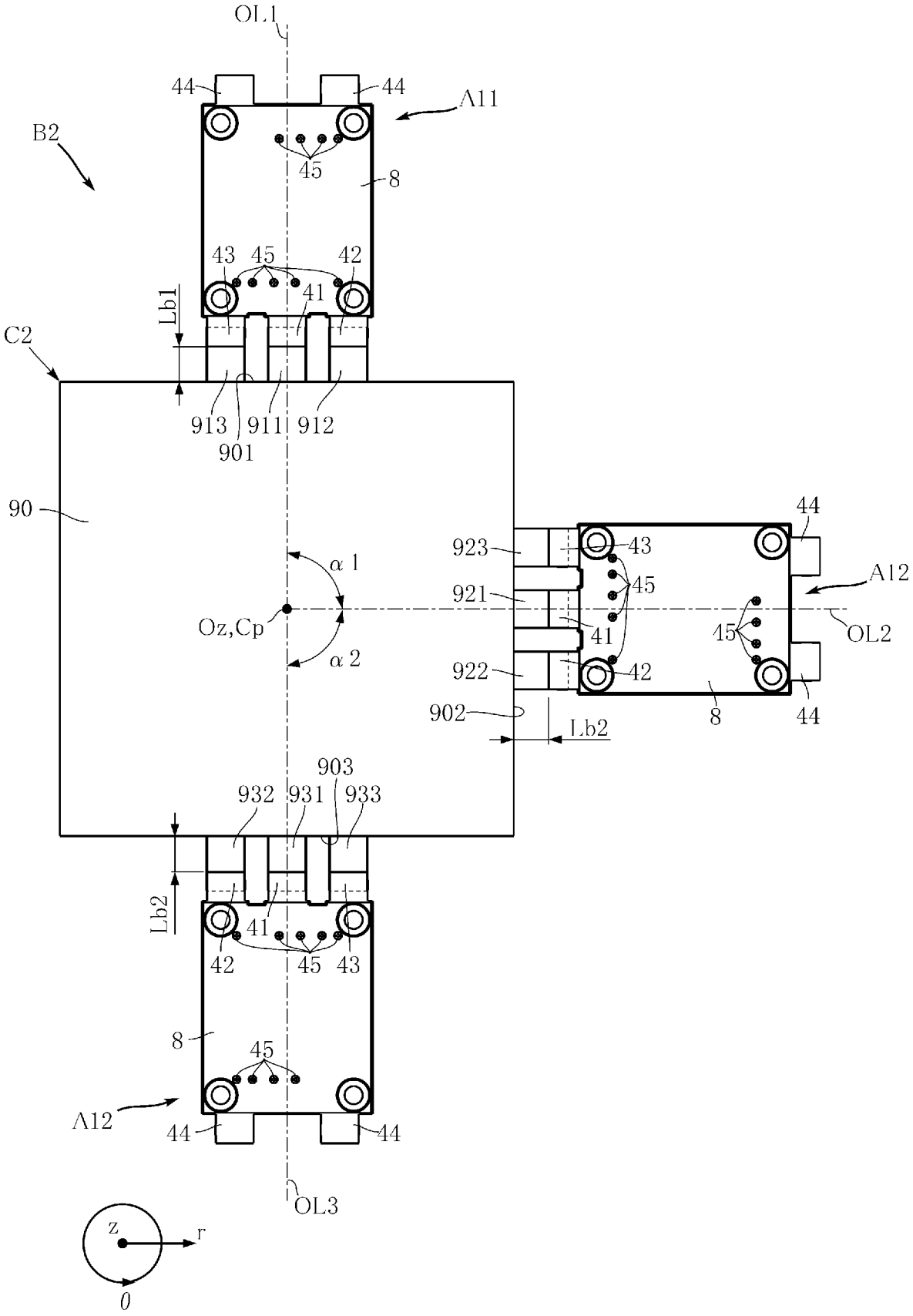
[図23]
FIG.23


B11
OL1
44
44
A11
45
8
44
OL2
A12
43
45
42
41
Lb1
Lb2
43
45
45
44
C11
8
41
42
913
911
912
923
901
921
902
922
90
α 1
α 2
933
931
932
903
Lb3
43
45
41
42
44
A13
OL3
45
8
44
Oz
Cp
z
r
θ

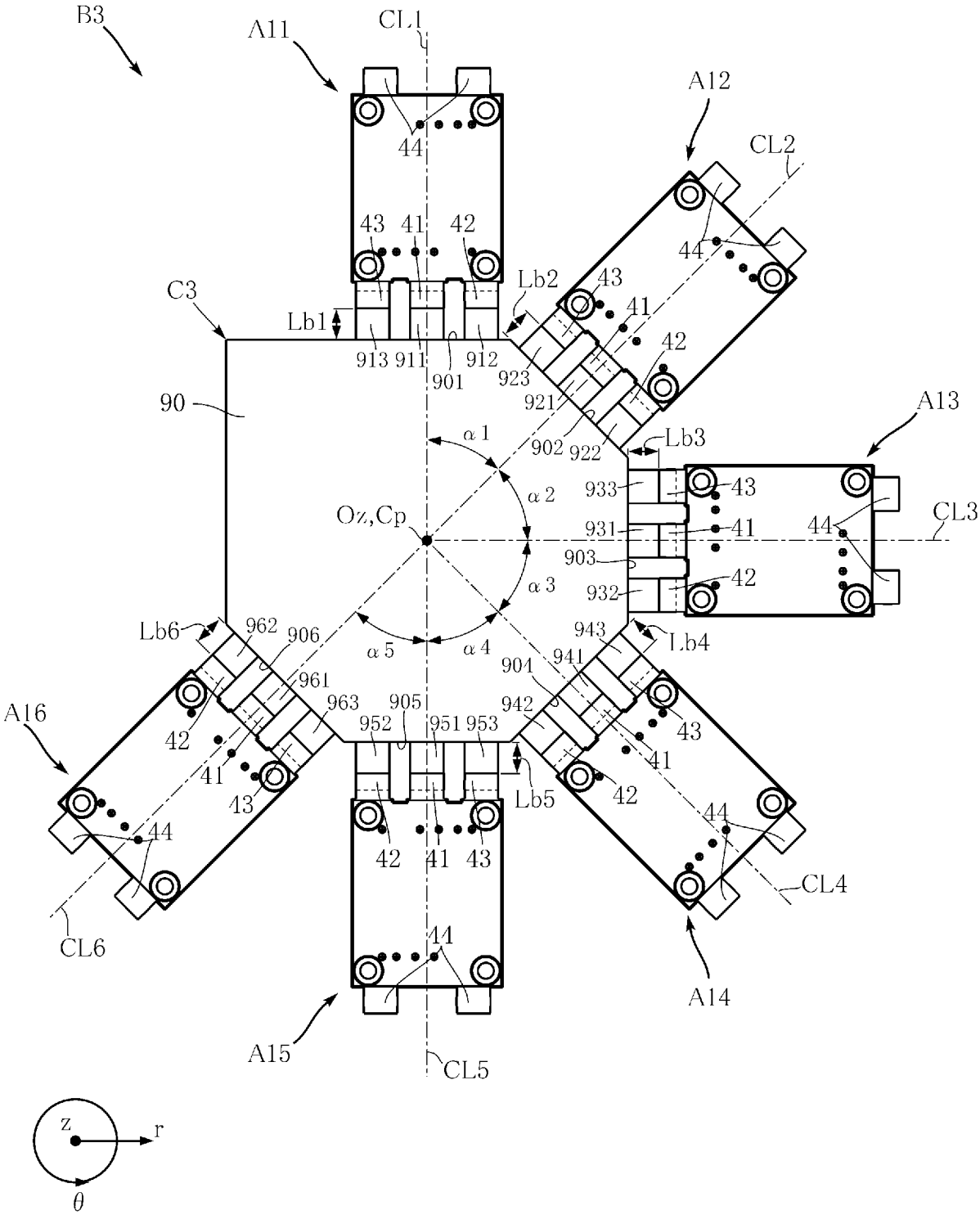
[図24]
FIG.24


B12
OL1
44
44
A11
45
8
44
OL2
A12
43
45
42
41
Lb1
Lb2
43
45
45
44
C12
8
41
42
913
911
912
923
901
921
902
922
90
α 1
α 2
44
933
43
Oz
Cp1
45
A13
931
41
45
OL3
Cp2
Cp3
932
42
903
8
44
Lb3
z
r
θ

[図25]
FIG.25


OL1
44
44
A11
B2
45
8
43
45
42
41
Lb1
C2
913
911
912
901
90
923
43
44
A12
α 1
921
45
Oz,Cp
α 2
41
45
OL2
922
42
902
8
44
Lb2
903
932
931
933
Lb2
41
42
45
43
8
45
A12
44
44
OL3
z
r
θ

[図26]
FIG.26


B3
A11
CL1
A12
CL2
C3
Lb1
Lb2
A13
CL3
90
Lb3
Oz,Cp
Lb6
Lb4
A16
Lb5
CL4
CL6
A14
A15
CL5
α1
α2
α3
α4
α5
z
r
θ

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2022/037822

A. CLASSIFICATION OF SUBJECT MATTER

H01L 23/48(2006.01)i; ***H02M 7/48***(2007.01)i; ***H01L 25/07***(2006.01)i; ***H01L 25/18***(2023.01)i
FI: H01L25/04 C; H01L23/48 P; H02M7/48 Z

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/48; H01L25/07; H01L25/18; H02M7/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2022
Registered utility model specifications of Japan 1996-2022
Published registered utility model applications of Japan 1994-2022

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2012-507979 A (SAWYER, Ed) 29 March 2012 (2012-03-29) paragraphs [0029], [0030], fig. 6, 7	1-17
Y	JP 2010-104204 A (DENSO CORP) 06 May 2010 (2010-05-06) paragraphs [0021]-[0035], fig. 1-5	1-17
Y	US 2021/0126546 A1 (ZF FRIEDRICHSHAFEN AG) 29 April 2021 (2021-04-29) paragraphs [0031]-[0056], fig. 1-2	6-7, 16
Y	JP 2016-163498 A (HITACHI AUTOMOTIVE SYSTEMS LTD) 05 September 2016 (2016-09-05) paragraph [0040], fig. 3(a)	7, 16

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
14 December 2022	**27 December 2022**
Name and mailing address of the ISA/JP **Japan Patent Office (ISA/JP)** **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2022/037822

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2012-507979 A	29 March 2012	US 2010/0321859 A1 paragraphs [0040], [0041], fig. 6, 7 WO 2010/049764 A1 CN 102217013 A KR 10-2011-0081293 A	
JP 2010-104204 A	06 May 2010	(Family: none)	
US 2021/0126546 A1	29 April 2021	DE 102019216679 A1 CN 112821796 A	
JP 2016-163498 A	05 September 2016	US 2018/0013355 A1 paragraph [0057], fig. 3(a) WO 2016/140153 A1 CN 107493687 A	

国際調査報告

国際出願番号
PCT/JP2022/037822

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H01L 23/48(2006.01)i; H02M 7/48(2007.01)i; H01L 25/07(2006.01)i; H01L 25/18(2023.01)i
FI: H01L25/04 C; H01L23/48 P; H02M7/48 Z

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H01L23/48; H01L25/07; H01L25/18; H02M7/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２２年
日本国実用新案登録公報	１９９６－２０２２年
日本国登録実用新案公報	１９９４－２０２２年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 2012-507979 A (ソウヤー、エド) 29.03.2012 (2012-03-29) 段落[0029],[0030]、図6,7	1-17
Y	JP 2010-104204 A (株式会社デンソー) 06.05.2010 (2010-05-06) 段落[0021]-[0035]、図1-5	1-17
Y	US 2021/0126546 A1 (ZF FRIEDRICHSHAFEN AG) 29.04.2021 (2021-04-29) 段落[0031]-[0056]、図1-2	6-7,16
Y	JP 2016-163498 A (日立オートモティブシステムズ株式会社) 05.09.2016 (2016-09-05) 段落[0040]、図3(a)	7,16

☐ C欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
"A" 特に関連のある文献ではなく、一般的技術水準を示すもの
"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
"O" 口頭による開示、使用、展示等に言及する文献
"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
"Y" 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
"&" 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
14.12.2022	27.12.2022

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
豊島　洋介 5F 9850

電話番号 03-3581-1101 内線 3516

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2022/037822

引用文献	公表日	パテントファミリー文献	公表日
JP 2012-507979 A	29.03.2012	US 2010/0321859 A1 段落[0040],[0041]、図6,7 WO 2010/049764 A1 CN 102217013 A KR 10-2011-0081293 A	
JP 2010-104204 A	06.05.2010	（ファミリーなし）	
US 2021/0126546 A1	29.04.2021	DE 102019216679 A1 CN 112821796 A	
JP 2016-163498 A	05.09.2016	US 2018/0013355 A1 段落[0057]、図3(a) WO 2016/140153 A1 CN 107493687 A	