

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.



[12] 发明专利申请公布说明书

[21] 申请号 200710002336.1

H01L 21/84 (2006.01)

H01L 27/12 (2006.01)

G02F 1/1362 (2006.01)

G09G 3/20 (2006.01)

[43] 公开日 2007年6月20日

[11] 公开号 CN 1983569A

[22] 申请日 2002.10.11

[21] 申请号 200710002336.1

分案原申请号 02145704.2

[30] 优先权

[32] 2001.10.11 [33] JP [31] 313931/2001

[71] 申请人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

[72] 发明人 山崎舜平 秋叶麻衣

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 梁永

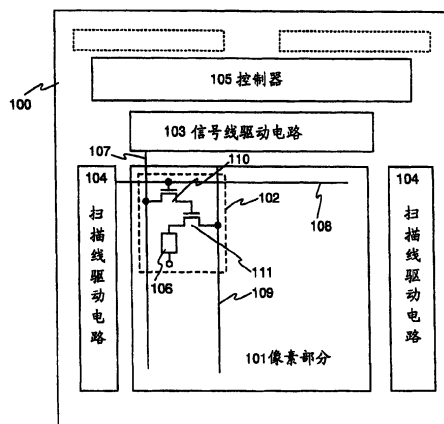
权利要求书 7 页 说明书 36 页 附图 21 页

[54] 发明名称

半导体显示设备及其设计方法制造方法和订单接收系统

[57] 摘要

无论控制器是什么规格，事先在一个衬底上形成用于控制器的多个薄膜晶体管。然后，按照控制器的设计，适当地通过在一个与形成所述多个薄膜晶体管的层不同的层上形成的布线实现用作每个薄膜晶体管的三个接线端的源极、漏极和栅极之间的连接，从而形成规格满足要求的控制器。此时，按照控制器的规格不必使用设置在衬底上的所有薄膜晶体管，有些薄膜晶体管可以保持不用。



1. 一种设计包括一个控制器的半导体显示设备的方法，所述方法包括下列步骤：

在一个衬底上形成多个薄膜晶体管；

通过将所述多个薄膜晶体管中的一些薄膜晶体管的源极、漏极或栅极通过布线相互连接，形成多个逻辑元件，其中至少一个薄膜晶体管没有被使用；以及

用所述多个逻辑元件形成控制器。

2. 按照权利要求 1 所述的方法，其中所述半导体显示设备用于选自包括发光显示设备、数码相机、笔记本计算机、手持型计算机、图像重放设备、护目镜型显示器、摄像机和移动电话机的组中的至少一个设备。

3. 一种设计包括一个控制器的半导体显示设备的方法，所述方法包括下列步骤：

形成多个包括多个薄膜晶体管的基本单元，在所述薄膜晶体管中任何源极、漏极和栅极相互连接；

通过使每个基本单元中的一些薄膜晶体管的源极、漏极或栅极通过布线相互连接，形成多个逻辑元件，其中至少一个薄膜晶体管没有被使用；以及

用所述多个逻辑元件形成控制器。

4. 按照权利要求 3 所述的方法，其中所述半导体显示设备用于选自包括发光显示设备、数码相机、笔记本计算机、手持型计算机、图像重放设备、护目镜型显示器、摄像机和移动电话机的组中的至少一个设备。

5. 一种设计包括一个控制器的半导体显示设备的方法，所述方法包括下列步骤：

形成多个包括多个薄膜晶体管的逻辑元件；以及

使这些逻辑元件中的一些逻辑元件的接线端通过布线连接，形成控制器。

6. 按照权利要求 5 所述的方法，其中所述半导体显示设备用于选自包括发光显示设备、数码相机、笔记本计算机、手持型计算机、图像重放设备、护目镜型显示器、摄像机和移动电话机的组中的至少一个设

备。

7. 一种设计包括一个控制器的半导体显示设备的方法，所述方法包括下列步骤：

在一个衬底上形成多个薄膜晶体管；

形成一层覆盖所述多个薄膜晶体管的隔层绝缘薄膜；

腐蚀所述隔层绝缘薄膜以暴露所述多个薄膜晶体管中的一些薄膜晶体管的源极、漏极和栅极中的至少一个；

形成一层导电薄膜，以覆盖隔层绝缘薄膜；

蚀刻导电薄膜，形成使所述多个薄膜晶体管中的任何源极、漏极和栅极相互连接的布线；

通过形成布线，形成多个逻辑元件；以及

用所述多个逻辑元件形成控制器。

8. 按照权利要求 7 所述的方法，其中所述半导体显示设备用于选自包括发光显示设备、数码相机、笔记本电脑、手持型计算机、图像重放设备、护目镜型显示器、摄像机和移动电话机的组中的至少一个设备。

9. 一种设计包括一个控制器的半导体显示设备的方法，所述方法包括下列步骤：

形成多个包括多个其中任何源极、漏极和栅极相互连接的薄膜晶体管的基本单元；

蚀刻一层覆盖这些基本单元的隔层绝缘薄膜，以暴露所述多个薄膜晶体管中的一些薄膜晶体管的源极、漏极和栅极中的至少一个；

形成一层导电薄膜，以覆盖隔层绝缘薄膜；

蚀刻导电薄膜，形成使所述一些薄膜晶体管中的任何源极、漏极和栅极相互连接的布线；

通过形成布线，形成多个逻辑元件；以及

用这些逻辑元件形成控制器。

10. 按照权利要求 9 所述的方法，其中所述半导体显示设备用于选自包括发光显示设备、数码相机、笔记本电脑、手持型计算机、图像重放设备、护目镜型显示器、摄像机和移动电话机的组中的至少一个设备。

11. 一种制造包括一个控制器的半导体显示设备的方法，所述方法

包括下列步骤:

形成多个薄膜晶体管;

使这些薄膜晶体管中的一些薄膜晶体管的源极、漏极或栅极通过布线相互连接,形成多个逻辑元件,其中至少一个薄膜晶体管没有被使用;以及

用这些逻辑元件形成控制器。

12. 按照权利要求 11 所述的方法,其中所述半导体显示设备用于选自包括发光显示设备、数码相机、笔记本电脑、手持型计算机、图像重放设备、护目镜型显示器、摄像机和移动电话机的组中的至少一个设备。

13. 一种制造包括一个控制器的半导体显示设备的方法,所述方法包括下列步骤:

形成多个包括多个任何源极、漏极和栅极相互连接的薄膜晶体管的基本单元;

使每个基本单元中的一些薄膜晶体管的源极、漏极或栅极通过布线相互连接,形成多个逻辑元件,其中至少一个薄膜晶体管没有被使用;以及

用所述多个逻辑元件形成控制器。

14. 按照权利要求 13 所述的方法,其中所述半导体显示设备用于选自包括发光显示设备、数码相机、笔记本电脑、手持型计算机、图像重放设备、护目镜型显示器、摄像机和移动电话机的组中的至少一个设备。

15. 一种制造包括一个控制器的半导体显示设备的方法,所述方法包括下列步骤:

形成多个包括多个薄膜晶体管的逻辑元件;以及

使所述多个逻辑元件中的一些逻辑元件的接线端通过布线连接,形成控制器,其中至少一个薄膜晶体管没有被使用。

16. 按照权利要求 15 所述的方法,其中所述半导体显示设备用于选自包括发光显示设备、数码相机、笔记本电脑、手持型计算机、图像重放设备、护目镜型显示器、摄像机和移动电话机的组中的至少一个设备。

17. 一种制造包括一个控制器的半导体显示设备的方法,所述方法

包括下列步骤:

形成多个薄膜晶体管;

蚀刻一层覆盖所述多个薄膜晶体管的隔层绝缘薄膜,以暴露所述多个薄膜晶体管中的一些薄膜晶体管的源极、漏极和栅极中的至少一个;

形成一层导电薄膜,以覆盖隔层绝缘薄膜;

蚀刻导电薄膜,形成使所述一些薄膜晶体管中的源极、漏极或者栅极相互连接的布线;

通过形成布线,形成多个逻辑元件;以及

用所述多个逻辑元件形成控制器。

18. 按照权利要求 17 所述的方法,其中所述半导体显示设备用于选自包括发光显示设备、数码相机、笔记本电脑、手持型计算机、图像重放设备、护目镜型显示器、摄像机和移动电话机的组中的至少一个设备。

19. 一种制造包括一个控制器的半导体显示设备的方法,所述方法包括下列步骤:

形成一个包括多个任何源极、漏极和栅极相互连接的薄膜晶体管的基本单元;

蚀刻一层覆盖所述基本单元的隔层绝缘薄膜,以暴露所述多个薄膜晶体管中的一些薄膜晶体管的源极、漏极和栅极中的至少一个;

形成一层导电薄膜,覆盖隔层绝缘薄膜;

蚀刻导电薄膜,形成使所述一些薄膜晶体管中的源极、漏极或栅极相互连接的布线;

通过形成布线,形成多个逻辑元件;以及

用所述多个逻辑元件形成控制器。

20. 按照权利要求 19 所述的方法,其中所述半导体显示设备用于选自包括发光显示设备、数码相机、笔记本电脑、手持型计算机、图像重放设备、护目镜型显示器、摄像机和移动电话机的组中的至少一个设备。

21. 一种制造包括一个控制器的半导体显示设备的方法,所述方法包括下列步骤:

在一个绝缘表面上形成多个布线;

形成一层与所述多个布线接触的基膜;

部分蚀刻基膜，以暴露所述多个布线的一部分；
形成一层覆盖基膜的半导体薄膜，接触所述多个布线；
形成一层与半导体薄膜接触的栅极绝缘薄膜；
部分蚀刻栅极绝缘薄膜和基膜，暴露所述多个布线的一部分；
形成一层导电薄膜覆盖栅极绝缘薄膜，蚀刻导电薄膜，形成与所述多个布线接触的电极；
向半导体薄膜添加赋予导电类型的杂质；
控制所述多个布线的版面，形成多个逻辑元件；以及
用所述多个逻辑元件形成控制器。

22. 按照权利要求 21 所述的方法，其中所述半导体显示设备用于选自包括发光显示设备、数码相机、笔记本计算机、手持型计算机、图像重放设备、护目镜型显示器、摄像机和移动电话机的组中的至少一个设备。

23. 一种制造多个各包括一个控制器的半导体显示设备的方法，所述方法包括下列步骤：

提供至少两个衬底；

在一个第一共同处理中，在所述至少两个衬底的每个衬底上形成多个薄膜晶体管；

使所述至少两个衬底的一个衬底的所述多个薄膜晶体管中的一些薄膜晶体管的源极、漏极或栅极通过布线相互连接，形成第一多个逻辑元件；

使所述至少两个衬底的另一个衬底的所述多个薄膜晶体管中的一些薄膜晶体管的源极、漏极或栅极通过布线相互连接，形成第二多个逻辑元件；以及

在一个第二共同处理中，处理所述至少两个衬底，

其中所述第一和第二多个逻辑元件通过不同的处理形成。

24. 按照权利要求 23 所述的方法，其中所述半导体显示设备用于选自包括发光显示设备、数码相机、笔记本计算机、手持型计算机、图像重放设备、护目镜型显示器、摄像机和移动电话机的组中的至少一个设备。

25. 一种半导体显示设备，包括：

多个薄膜晶体管；

通过将所述多个薄膜晶体管中的一些薄膜晶体管的源极、漏极或栅极通过布线相互连接而形成的多个逻辑元件；以及

包括所述多个逻辑元件的控制器。

26. 按照权利要求 25 所述的半导体显示设备，其中所述半导体显示设备用于选自包括发光显示设备、数码相机、笔记本计算机、手持型计算机、图像重放设备、护目镜型显示器、摄像机和移动电话机的组中的至少一个设备。

27. 一种半导体显示设备，包括：

多个包括多个薄膜晶体管的基本单元，在所述薄膜晶体管中任何源极、漏极和栅极相互连接；

通过使每个基本单元中的一些薄膜晶体管的源极、漏极或栅极通过布线相互连接而形成的多个逻辑元件；以及

包括所述多个逻辑元件的控制器。

28. 按照权利要求 27 所述的半导体显示设备，其中所述半导体显示设备用于选自包括发光显示设备、数码相机、笔记本计算机、手持型计算机、图像重放设备、护目镜型显示器、摄像机和移动电话机的组中的至少一个设备。

29. 一种半导体显示设备，包括：

在一个衬底上的多个薄膜晶体管

一层覆盖所述多个薄膜晶体管的隔层绝缘薄膜；

一层导电薄膜，用于覆盖隔层绝缘薄膜；

使所述多个薄膜晶体管中一些薄膜晶体管的任何源极、漏极和栅极相互连接的布线；

通过布线连接的多个逻辑元件；以及

包括所述多个逻辑元件的控制器。

30. 按照权利要求 29 所述的半导体显示设备，其中所述半导体显示设备用于选自包括发光显示设备、数码相机、笔记本计算机、手持型计算机、图像重放设备、护目镜型显示器、摄像机和移动电话机的组中的至少一个设备。

31. 一种半导体显示设备，包括：

多个包括多个其中任何源极、漏极和栅极相互连接的薄膜晶体管的基本单元；

一层覆盖所述多个基本单元的隔层绝缘薄膜;

一层导电薄膜,用于覆盖隔层绝缘薄膜;

将所述多个薄膜晶体管中的一些薄膜晶体管中的任何源极、漏极和栅极相互连接的布线;

通过连接布线而形成的多个逻辑元件;以及

包括所述多个逻辑元件的控制器。

32. 按照权利要求 31 所述的半导体显示设备,其中所述半导体显示设备用于选自包括发光显示设备、数码相机、笔记本电脑、手持型计算机、图像重放设备、护目镜型显示器、摄像机和移动电话机的组中的至少一个设备。

33. 一种半导体显示设备,包括:

多个薄膜晶体管;

将所述多个薄膜晶体管中的一些薄膜晶体管的源极、漏极或栅极通过布线相互连接而形成的多个逻辑元件;以及

包括所述多个逻辑元件的控制器。

34. 一种发光显示设备,包括:

壳体;

支撑台;

显示部分;

扬声器部分;

视频输入部分;

半导体显示设备,包括:

多个薄膜晶体管;

将所述多个薄膜晶体管中的一些薄膜晶体管的源极、漏极或栅极通过布线相互连接而形成的多个逻辑元件;以及

包括所述多个逻辑元件的控制器。

半导体显示设备及其设计方法制造方法和订单接收系统

本申请是申请日为 2002 年 10 月 11 日、申请号为 02145704.2、发明名称为“半导体显示设备及其设计方法制造方法和订单接收系统”的发明专利申请的分案申请。

技术领域

本发明涉及半导体显示设备的设计方法和制造方法、采用所述制造方法制造的半导体显示设备和采用所述制造方法制造的半导体显示设备的订单接收系统（order receiving system）。

背景技术

最近几年来，在一个玻璃衬底上形成 TFT 的技术有着迅速的进展，开发了这种技术在有源矩阵型半导体器件中的应用。特别是，采用多晶硅薄膜的 TFT（多晶硅 TFT）具有比传统的采用非晶态薄膜的 TFT 更高的场效应移动性（field effect mobility），而且能快速操作。因此，采用多晶硅 TFT，可以实现将驱动电路和控制器与像素部分一起集成在玻璃衬底上的基于玻璃的系统。

迄今为止半导体显示设备的驱动电路都是在一个硅衬底上形成的，通过 FPC 之类连接到显示设备的像素部分上。然而，如果 IC 通过 FPC 连接到形成像素部分的玻璃衬底上，就会出现连接部分抗机械冲击较弱的问题。这个缺点随着 FPC 布线的增多越来越严重。为了避免这些问题，通过将驱动电路与像素部分一起配置在玻璃衬底上可以减少 FPC 布线，从而可以减小显示设备。

例如，在作为半导体器件之一的有源矩阵型液晶显示器的情况下，它通常具有依次选择像素部分内多个像素中的一个或几个像素的扫描线驱动电路和将具有图像信息的信号（视频信号）输入一个所选的像素的信号线驱动电路。在玻璃衬底上与像素部分一起形成所述驱动电路可以提高液晶显示器的抗机械冲击的性能，而且可以减小液晶显示器的尺寸。

此外，最近几年中，也试验了在玻璃衬底上象驱动电路那样地形成迄今在硅衬底上形成的控制器。如果可以在同一个玻璃衬底上与像素部分一起形成控制器和驱动电路，那末半导体器件的尺寸可以大大减小，

而且抗机械冲击性能可以大大提高。

然而，控制器具有产生确定驱动电路和像素部分操作的定时的信号的功能，以及处理来自外部视频信号源的恒定标准视频信号使之适应驱动电路和像素部分的规格和半导体显示设备的驱动方法的功能。因此，在每种情况下都应该按照半导体设备的标准、规格和驱动方法改变控制器的设计。

例如，如果需要改变控制器的设计以制造不同的样机或者为每个客户改变控制器的设计，在控制器与驱动电路和像素部分一起在玻璃衬底上形成的情况下，每次都要改变所有的掩模，包括像素部分和驱动电路的掩模。因此，很难降低这种半导体显示设备的生产成本。

特别是在最近几年中，有着大量的小规模生产半导体设备的倾向，因为这种设备用于各种电子设备的显示部分。因此，可以预期，如果控制器与驱动电路和像素部分一起在玻璃衬底上形成的话就会出现由于上述的控制器设计改变而导致成本增加的问题。

发明内容

鉴于上述问题，本发明的目的是提供一种为具体应用配备的半导体设备的可以降低改变控制器设计的成本的设计方法，以及提供一种采用所述设计方法形成的半导体设备的订单接收系统。

本发明的发明人研究了实现使用如在 ASIC（专用集成电路）中的 TFT 的控制器的设计，从而得出了本发明的设计方法。按照本发明，无论控制器是什么规格，事先在一个衬底上形成用于控制器的多个 TFT。然后，按照控制器的设计，适当地通过在一个与形成这些 TFT 的层不同的层上形成的布线实现用作每个 TFT 的三个接线端的源极、漏极和栅极之间的连接。此时，根据控制器的规格，不必使用设置在衬底上的所有 TFT，有些 TFT 可以保持不用。

此外，为了可以自由地设计控制器，要求设置许多大小和极性不同的 TFT。由于增加了各种大小和极性的 TFT，可以实现各种设计，因此有可能制造与不同规格的半导体显示设备相应的控制器。但是，在过分增加 TFT 时，控制器没有用到的 TFT 也增加。结果，也很难减小半导体显示设备。因此，在衬底上为控制器形成的 TET 的数量及其大小和极性可以由设计人员折衷考虑，适当设定。

而且，在一些上述的 TFT 中，还可以事先将一个活动层（active

layer) 与一个栅极相互连接成一个单元(基本单元), 从而形成多个基本单元。然后, 通过布线实现基本单元内的各个 TFT 的源极、漏极和栅极之间的连接, 使得各种逻辑元件可以用基本单元形成, 从而控制器可以用这些逻辑元件的组合设计。

除了上述结构, 可以事先在衬底上形成通过连接活动层和一些 TFT 的栅极形成的各种逻辑元件。然后, 通过在一个与形成逻辑元件的 TFT 的不同的层上形成的布线适当地连接各个逻辑元件的接线端, 从而可以形成规格满足要求的控制器。

按照上述结构, 在控制器的规格改变时, 只要改变连接事先形成的这些 TFT 或逻辑元件的布线的的设计就可以了, 因此可以改变最少到只有两个掩模: 一个布线图案掩模和一个布线接触孔掩模。因此, 可以减小与控制器设计改变关联的成本, 制造规格不同的控制器。

此外, 在这种半导体显示设备中, 在像素部分和驱动电路的规格确定而与像素部分和驱动电路的规格相应的控制器的规格还没有确定的情况下, 可以预先制造除布线之外的一些与 TFT 或电路元件相应的部分。此后, 按照客户订购的控制器的规格, 设计制造连接各 TFT 或电路元件的布线, 从而可以制造出规格满足要求的控制器。因此, 在控制器的规格没有确定的阶段, 就可以开始制造半导体显示设备, 因此可以缩短从接收到客户订单开始到将产品交付给客户的 TAT(周转周期)。因此, 可以改善对客户的服务。

注意, 本发明并不局限于控制器的设计方法, 本发明也可用于包括信号线驱动电路和扫描线驱动电路的驱动电路的设计。

附图说明

图 1A 至 1C 为一个基本单元和 D 触发器的电路图;

图 2A 和 2B 为一个基本单元和 D 触发器的俯视图;

图 3 为本发明的订单接收系统的流程图;

图 4A 和 4B 为用图 1 所示的基本单元形成的 NAND 的电路图;

图 5 为用图 1 所示的基本单元形成的 NAND 的俯视图;

图 6A 和 6B 为用图 1 所示的基本单元形成的 NOR 的电路图;

图 7 为用图 1 所示的基本单元形成的 NOR 的俯视图;

图 8 为本发明的发光设备的方框图;

图 9A 和 9B 为本发明的发光设备的驱动电路方框图;

图 10 为本发明的发光设备的电路方框图；
图 11A 和 11B 为用图 1 所示的基本单元形成的 D 触发器的俯视图；
图 12 为本发明的订单接收系统的流程图；
图 13A 至 13C 为本发明的发光设备的制造方法的示意图；
图 14A 至 14C 为本发明的发光设备的制造方法的示意图；
图 15A 和 15B 为本发明的发光设备的制造方法的示意图；
图 16 为一个供本发明的控制器使用的 TFT 的剖视图；
图 17A 至 17C 为一个供本发明的控制器使用的 TFT 的俯视图和剖视图；
图 18 为本发明的发光设备的剖视图；
图 19A 至 19C 为本发明的发光设备的外观图和剖视图；
图 20A 至 20H 为一些采用本发明的半导体设备的电子设备的示意图； 以及
图 21A 和 21B 为一个供本发明的控制器使用的 TFT 的剖视图。

具体实施方式

下面将说明本发明的半导体显示设备的设计方法。

图 1A 示出了在通过连接一些 TFT 内的一个活动层和一个栅极形成的基本单元的例子。图 1A 所示的基本单元包括三个 p 沟道 TFT 11、12、13 和三个 n 沟道 TFT 14、15、16。

三个 p 沟道 TFT 11、12、13 串联连接。也就是说，p 沟道 TFT 12 的源极和漏极中的一个与 p 沟道 TFT 11 的源极/漏极连接，而另一个与 p 沟道 TFT 13 的源/漏极连接。

注意，在本说明书中，所谓“连接”都是指电连接，除非另有说明。

同样，三个 n 沟道 TFT 14、15、16 也串联连接。也就是说，n 沟道 TFT 15 的源极和漏极中的一个与 n 沟道 TFT 14 的源极/漏极连接，而另一个与 n 沟道 TFT 16 的源极/漏极连接。

此外，p 沟道 TFT 12 的栅极与 n 沟道 TFT 15 的栅极相互连接。同样，p 沟道 TFT 13 的栅极与 n 沟道 TFT 16 的栅极相互连接。

注意，为了说明方便起见，在图 1A 中，p 沟道 TFT 11 与 12 连接的节点和 p 沟道 TFT 12 与 13 连接的节点以下分别标为标注数字 20 和 21。此外，n 沟道 TFT 14 与 15 连接的节点和 n 沟道 TFT 15 与 16 连接的节点分别标为标注数字 22 和 23，

此外，p 沟道 TFT 11 的源极和漏极中不与节点 20 连接的那个接线端标为标注数字 25。p 沟道 TFT 13 的源极和漏极中不与节点 21 连接的那个接线端标为标注数字 26。n 沟道 TFT 14 的源极和漏极中不与节点 22 连接的那个接线端标为标注数字 27。n 沟道 TFT 16 的源极和漏极中不与节点 23 连接的那个接线端标为标注数字 28。

图 2A 为图 1A 的基本单元的俯视图。p 沟道 TFT 11、12 和 13 共有—个活动层 30。n 沟道 TFT 14、15 和 16 共有—个活动层 31。布线 32、34 和 35 与活动层 30 交叠，在它们之间插入了一层栅极绝缘薄膜（未示出），栅极绝缘薄膜与活动层 30 接触。同样、布线 33、34 和 35 与活动层 31 交叠，在它们之间插入了一层栅极绝缘薄膜（未示出），栅极绝缘薄膜与活动层 31 接触。在这里，布线 32 至 35 用作在它们与活动层 30 或 31 交叠的部分内的栅极。下面，部分用作这些 TFT 的栅极的布线 32 至 35 各称为栅极布线，以便将它们与形成下面要说明的逻辑元件的布线相区别。

栅极布线 32、34 和 35 的与活动层 30 交叠的部分分别用作 p 沟道 TFT 11、12 和 13 的栅极。

栅极布线 33、34 和 35 的与活动层 31 交叠的部分分别用作 n 沟道 TFT 14、15 和 16 的栅极。

下面，将对由上述基本单元组成的 D-型触发电路的例子进行说明。通过在一个与形成活动层和栅极的层不同的层内形成的布线适当地连接图 1A 和图 2A 所示的基本单元的接线端和节点，从而形成这个 D 触发器。

图 1B 为示出根据图 1A 的基本单元形成的 D 触发器的电路图。在图 1B 中，将图 1A 的基本单元内的接线端 25 和 27 相互连接在一起。此外，节点 20 和 22 与 p 沟道 TFT 13 和 n 沟道 TFT 16 的栅极连接。接线端 26 和 28 与 p 沟道 TFT 12 和 n 沟道 TFT 15 的栅极连接。电压 Vdd 加到节点 21 上，而电压 Vss 加到节点 23 上。在这里， $V_{dd} > V_{ss}$ 。

图 1C 为图 1B 的等效电路。由图 1C 可见，形成了一个选通门 40 和一个触发电路 41。

图 2B 为图 1B 的 D 触发器的俯视图。形成—层隔层绝缘薄膜（未示出）覆盖活动层 30 和 31、栅极布线 32 至 35 和栅极绝缘薄膜（未示出）。然后，在隔层绝缘薄膜上，形成布线 42 至 49，通过在隔层绝缘

薄膜和栅极绝缘薄膜内形成的接触孔与活动层 30 和 31 和栅极布线 32 至 35 接触。

在图 2B 中, 标注数字 131 所标的是接触部分。

具体地说, 布线 42 与栅极布线 32 接触, 而布线 43 与栅极布线 33 接触。

布线 44 在活动层 30 的与栅极布线 34 交叠的部分与活动层 30 与栅极布线 35 交叠的部分之间的区域与活动层 30 接触。同样, 布线 46 在活动层 31 的与栅极布线 34 交叠的部分与活动层 31 与栅极布线 35 交叠的部分之间的区域与活动层 31 接触。

布线 49 在活动层 30 被活动层 30 与栅极布线 32 交叠的部分分成两个区域中的一个区域(另一个区域与其他布线交叠)与活动层 30 接触。此外, 布线 49 在活动层 31 被活动层 31 与栅极布线 33 交叠的部分分成两个区域中的一个区域(另一个区域与其他布线交叠)与活动层 31 接触。

布线 47 在活动层 30 被活动层 30 与栅极布线 35 交叠的部分分成两个区域中的一个区域(另一个区域与其他布线交叠)与活动层 30 接触。此外, 布线 47 在活动层 31 被活动层 31 与栅极布线 35 交叠的部分分成两个区域中的一个区域(另一个区域与其他布线交叠)与活动层 31 接触。而且, 布线 47 与栅极布线 34 接触。

布线 48 与栅极布线 35 接触。此外, 布线 48 在活动层 30 的与栅极布线 32 交叠的部分与活动层 30 与栅极布线 34 交叠的部分之间的区域与活动层 30 接触。而且, 布线 48 在活动层 31 的与栅极布线 33 交叠的部分与活动层 31 与栅极布线 34 交叠的部分之间的区域与活动层 31 接触。

同样, 布线 45 在活动层 31 被活动层 31 与栅极布线 33 交叠的部分分成两个区域中的一个区域(另一个区域与其他布线交叠)与活动层 31 接触。

这样, 按照图 2B 的设计, 制造布线 42 至 49, 就制造出如图 2B 所示的 D 触发电路。

注意, 在这个实施方式中, 说明了用图 1A 和图 2A 的基本单元组成 D 触发电路的例子, 但是本发明并不局限于这种电路配置。基本单元的配置并不局限于图 1A 和图 2A 所示的, 可以由设计人员适当另行设计。此外, 根据基本单元形成的电路或逻辑元件并不局限于制造 D 触发电路, 也可以制造其他电路或逻辑元件。此时, 不需要用基本单元内形成的所

有 TFT 设计电路或逻辑元件，可以只用基本单元的一部分 TFT 形成电路或逻辑元件。此外，事先在衬底上形成具有如图 1A 和图 2A 所示的配置的基本单元和具有其他配置的各种基本单元，可以用这些具有各种配置的基本单元来形成各种逻辑元件或电路。

采用上述结构，在本发明中，在控制器的规格改变时，只要设计连接事先形成的 TFT 或逻辑元件的布线和设计接触孔就可以了。因此，为此只要改变两个掩模就可以了。这样就可以降低与控制器设计改变关联的成本，制造出规格不同的控制器。此外，本发明并不局限于控制器的设计方法，本发明也可适用于包括信号线驱动电路和扫描线驱动电路的设计。

下面，将结合图 3 所示的流程图说明采用上述设计方法的本发明的半导体显示设备的订单接收系统。

首先，对所有的衬底都用一个共同的掩模 A 执行步骤 A。对所有的衬底共同的步骤 A 包括直到形成覆盖 TFT 的隔层绝缘薄膜的步骤的全部步骤。其典型例子包括形成活动层、使活动层晶化、形成栅极绝缘薄膜、对活动层掺杂、形成栅极、形成隔层绝缘薄膜等等。

如上所述的对所有衬底共同的步骤 A 完成后，等待客户的订单。在按照客户的订单确定了控制器的规格后，按控制器的设计在隔层绝缘薄膜和栅极绝缘薄膜内形成接触孔，再形成相应布线，与各 TFT 的源极、漏极和栅极接触。

用按照每个衬底的控制器的设计形成的相互不同的掩模 (B-1, B-2, B-3, B-4, B-5) 制造这些布线。

然后，再执行对所有衬底共同的步骤 C，执行在用每个衬底不同的掩模形成布线后的全部步骤。在液晶显示器的情况下，例如步骤 C 包括形成隔层绝缘薄膜、形成像素电极、粘接到对置衬底上、注入液晶和其他一些步骤。在采用 OLED (有机发光设备) 的发光设备的情况下，步骤 C 包括形成隔层绝缘薄膜、形成像素电极、形成有机发光层、形成阴极、形成保护膜、密封衬底和其他一些步骤。

OLED 包括一个下面称为有机发光层的层、一个阳极层和一个阴极层，有机发光层包括一种在加有电场时产生光 (场致发光) 的有机化合物 (有机发光材料)。从有机化合物得到的光区分为根据从单态激励返回到基态的光发射 (荧光) 和根据从三态激励返回到基态的光发射 (磷

光)。本发明的发光设备可以采用上述一种光发射或两种光发射。

注意，在本说明中，所有配置在 OLED 的阳极与阴极之间的层一起定义为有机发光层。具体地说，有机发光层包括一个发光层、一个空穴注入层、一个电子注入层、一个空穴传送层、一个电子传送层等等。作为 OLED 的基本结构，阳极、发光层和阴极按所述次序层叠。除了这种结构，在有些情况下采用阳极、空穴注入层、发光层和阴极按所述次序层叠的结构或者采用阳极、空穴注入层、发光层、电子传送层和阴极按所述次序层叠的结构。

在完成对所有衬底共同的步骤 C 时，就制成了这种半导体显示设备，可以作为产品发给客户。

按照订单接收系统，在这种半导体显示设备中，在像素部分和驱动电路的规格确定而与像素部分和驱动电路的规格相应的控制器的规格还没有确定的情况下，可以预先制造除布线之外的一些与 TFT 或电路元件相应的部分。因此，在从接收到客户的涉及控制器的规格的订单到制成半导体显示设备的时间内并不包括在制造布线前的各步骤所需的时间。因此，可以缩短从接收到客户的订单开始到将产品交付给客户的周期，即 TAT（周转周期）。这样就可以改善对客户的服务。

下面将说明本发明的一些实施例。

[实施例 1]

在这个实施例中，对通过在一个与形成活动层和栅极不同的层内形成的布线适当地连接图 1A 和图 2A 所示的基本单元的接线端和节点从而得到 NAND 的例子进行说明。

图 4A 为示出根据图 1A 的基本单元形成的一个 NAND 电路的电路图。在图 4A 中，图 1A 的基本单元内的节点 21 与 22 相互连接。同样，电压 Vdd 加到节点 20 和接线端 26 上，而电压 Vss 加到接线端 28 上。在这里， $V_{dd} > V_{ss}$ 。

图 4B 为图 4A 的等效电路图。

图 5 为图 4A 的 NAND 电路的俯视图。形成一层隔层绝缘薄膜（未示出）覆盖活动层 30 和 31、栅极布线 32 至 35 和栅极绝缘薄膜（未示出）。然后，在隔层绝缘薄膜上，形成布线 60 至 65，通过在隔层绝缘薄膜和栅极绝缘薄膜内形成的接触孔与活动层 30 和 31 和栅极布线 32 至

35 接触。

在图 5 中，标注数字 132 所标的是接触部分。

具体地说，布线 60 在活动层 30 被活动层 30 与栅极布线 34 交叠的部分分成两个区域中的一个区域（另一个区域与栅极布线 35 交叠）与活动层 30 交叠。

布线 61 与栅极布线 35 接触。

布线 62 在活动层 30 被活动层 30 与栅极布线 35 交叠的部分分成两个区域中的一个区域（另一个区域与栅极布线 34 交叠）与活动层 30 交叠。

布线 63 在活动层 30 的与栅极布线 34 交叠的部分与活动层 30 与栅极布线 35 交叠的部分之间的区域与活动层 30 接触。此外，布线 63 在活动层 31 被活动层 31 与栅极布线 34 交叠的部分分成两个区域中的一个区域（另一个区域与栅极布线 35 交叠）与活动层 31 交叠。

布线 64 在活动层 31 被活动层 31 与栅极布线 34 交叠的部分分成两个区域中的一个区域（另一个区域与栅极布线 34 交叠）与活动层 31 交叠。

布线 65 与栅极布线 34 接触。

这样，按照图 5 的设计，制造布线 60 至 65，就制造出如图 5 所示的 NAND 电路。

注意，在这个实施例中，说明了用图 1A 和图 2A 的基本单元组成 NAND 电路的例子，但是本发明并不局限于这种电路配置。基本单元的配置并不局限于图 1A 和图 2A 所示的，可以由设计人员适当另行设计。此外，根据基本单元形成的电路或逻辑元件不局限于制造 NAND 电路，也可以制造其他电路或逻辑元件。此时，不需要用基本单元内形成的所有 TFT 设计电路或逻辑元件，可以只用基本单元的一部分 TFT 形成电路或逻辑元件。例如，在这个实施例中，就没有用 p 沟道 TFT 11 和 n 沟道 TFT 14。此外，可以事先在衬底上形成具有如图 1A 和图 2A 所示的配置的基本单元和具有其他配置的各种基本单元，用这些具有各种配置的基本单元来形成逻辑元件或电路。

[实施例 2]

在这个实施例中，对通过在一个与形成活动层和栅极不同的层内形

成的布线适当地连接图 1A 和图 2A 所示的基本单元的接线端和节点从而制造一个 NOR 电路的例子进行说明。

图 6A 为示出根据图 1A 的基本单元形成的一个 NOR 电路的电路图。在图 6A 中, 图 1A 的基本单元内的节点 23 与接线端 26 相互连接。此外, 电压 V_{dd} 加到节点 20 上, 而电压 V_{ss} 加到节点 22 和接线端 28 上。在这里, $V_{dd} > V_{ss}$ 。

图 6B 为图 6A 的等效电路图。

图 7 为图 6A 的 NOR 电路的俯视图。形成一层隔层绝缘薄膜 (未示出) 覆盖活动层 30 和 31、栅极布线 32 至 35 和栅极绝缘薄膜 (未示出)。然后, 在隔层绝缘薄膜上, 形成布线 70 至 75, 通过在隔层绝缘薄膜和栅极绝缘薄膜内形成的接触孔与活动层 30 和 31 和栅极布线 32 至 35 接触。

在图 7 中, 标注数字 133 所标的是接触部分。

具体地说, 布线 70 在活动层 30 被活动层 30 与栅极布线 34 交叠的部分分成两个区域中的一个区域 (另一个区域与栅极布线 35 交叠) 与活动层 30 交叠。

布线 71 与栅极布线 35 接触。

布线 72 在活动层 30 被活动层 30 与栅极布线 35 交叠的部分分成两个区域中的一个区域 (另一个区域与栅极布线 34 交叠) 与活动层 30 交叠。此外, 布线 72 在活动层 31 的与栅极布线 34 交叠的部分与活动层 31 与栅极布线 35 交叠的部分之间的区域与活动层 31 接触。

布线 73 在活动层 31 被活动层 31 与栅极布线 34 交叠的部分分成两个区域中的一个区域 (另一个区域与栅极布线 34 交叠) 与活动层 31 交叠。

布线 74 与栅极布线 34 接触。

布线 75 在活动层 31 被活动层 31 与栅极布线 34 交叠的部分分成两个区域中的一个区域 (另一个区域与栅极布线 35 交叠) 与活动层 31 交叠。

这样, 按照图 7 的设计, 制造布线 70 至 67, 就制造出如图 7 所示的 NOR 电路。

注意, 在这个实施例中, 说明了用图 1A 和图 2A 的基本单元组成 NOR 电路的例子, 但是本发明并不局限于这种电路配置。基本单元的配置并

不局限于图 1A 和图 2A 所示的，可以由设计人员适当另行设计。此外，根据基本单元形成的电路或逻辑元件不局限于 NOR 电路，也可以制造其他电路或逻辑元件。此时，不需要用基本单元内形成的所有 TFT 设计电路或逻辑元件，可以只用基本单元的一部分 TFT 形成电路或逻辑元件。例如，在这个实施例中，就没有用 p 沟道 TFT 11 和 n 沟道 TFT 14。此外，可以事先在衬底上形成具有如图 1A 和图 2A 所示的配置的基本单元和具有其他配置的各种基本单元，用具有各种配置的这些基本单元来形成各逻辑元件或电路。

本实施例可以结合实施例 1 实现。

[实施例 3]

在这个实施例中，以发光设备为例说明用本发明的设计方法制造的半导体设备的结构。

图 8 为这个实施例的发光设备的方框图。在图 8 所示的发光设备中，在衬底 100 上配置了有着多个像素 102 的像素部分 101、信号线驱动电路 103、扫描线驱动电路 104 和控制器 105。

虽然这实施例示出了一个像素 102，但实际上，形成了多个像素 102。像素 102 包括 OLED 106、信号线 107、扫描线 108、电源线 109 和 TFT 110 和 111。

控制器 105 将确定扫描线驱动电路 104 和信号线驱动电路 103 的操作定时的信号输入每个驱动电路。

例如，将时钟信号 (CLK) 和起动脉冲信号 (SP) 输入扫描驱动电路 104。确定像素选择定时的选择信号根据输入扫描线驱动电路的 CLK 和 SP 产生。像素 102 由从扫描驱动电路 104 输入扫描线 108 的选择定时选择。

在信号线驱动电路 103 内，输入时钟信号 (CLK) 起动脉冲信号 (SP) 和视频信号。确定视频信号采样的定时的采样信号在信号线驱动电路 103 内产生。信号驱动电路 103 与在信号线驱动电路 103 内产生的采样信号同步对视频信号进行采样，将所采的视频信号输入信号线 107。视频信号输入所选的像素 102。

下面结合图 9 较为详细地说明本实施例的信号线驱动电路 104 和扫描线驱动器 104 的结构。在图 9 中说明的视频信号是数字信号的情况。

图 9A 示出了信号线驱动电路 103，它包括移位寄存器 120、锁存器 (A) 121 和锁存器 (B) 122。

在信号线驱动电路 103 内，时钟信号 (CLK) 和起动脉冲信号 (SP) 输入移位寄存器 120。移位寄存器 120 根据时钟信号 (CK) 和起动脉冲 (SP) 按次序产生采样信号，采样信号在通过缓存器 (图中未示出) 后依次供给后面的电路。

或者，移位寄存器 120 的采样信号可以由一个缓存器之类的缓存和放大。由于许多电路或电路元件连接到输入采样信号的布线上，因此这布线具有高的负载电容 (寄生电容)。这个缓存器有效地防止了由高负载电容引起的定时信号的上升或下降的“延迟”。缓存器并不总是必需配置的。

经缓存器放大的采样信号输入锁存器 (A) 121。锁存器 (A) 121 具有处理 n 比特的数字视频信号的多个锁存级。在采样信号输入时，锁存器 (A) 121 逐渐写入和保持从信号线驱动电路 103 外部输入的 n 比特数字视频信号。

在数字视频信号输入锁存器 (A) 121 时，数字视频信号可以相继输入锁存器 (A) 121 的这些锁存级。然而，本发明并不局限于这种结构。可以将锁存器 (A) 121 的这些锁存级分成若干组，视频信号可以同时并行地输入相应的组，执行分段驱动。此外，组的个数称为分部数。例如，在这些锁存器分成每四级一组时，就称为具有 4 分的分段驱动。

视频信号完全写入锁存器 (A) 121 的所有锁存级的周期称为行周期。实际上，存在行周期包括上述行周期再加上水平回扫期的情况。

一个行周期结束后，锁存的信号输入锁存器 (B) 122。此时，写入和存储在锁存器 (A) 121 内的视频信号一起发送，写入和存储在锁存器 (B) 122 的所有锁存级内。

在将数字视频发送给锁存器 (B) 122 后，按照来自移位寄存器 120 的定时信号执行将数字视频信号写入锁存器 (A) 121。

在下一个行周期内，写入和存储在锁存器 (B) 122 内的数字视频信号输入信号线。

也可以不用移位寄存器而用其它像译码器电路那样的电路将数字视频信号串行写入锁存电路。

图 9B 例示了扫描线驱动电路。

扫描线驱动电路 104 包括移位寄存器 123 和缓冲器 124。根据情况，还可以配置一个电平移动器。

在扫描线驱动电路 104 内，来自移位寄存器 123 的选择信号输入缓存器 124 和输入一个相应的扫描行。这个扫描行与一行像素的 TFT 的栅极连接，因此一行像素的所有开关 TFT 必须同时导通。因此，需要一个电流容量大的缓存器。

也可以不用移位寄存器而用其它像译码器电路那样的电路选择选通信号和提供定时信号。

下面将详细说明控制器 105 的组成。图 10 示出了这个实施例的控制器的组成。控制器 105 包括接口 (I/F) 150、画面链接接收机 151、锁相环 152 (PLL)、现场可编程逻辑器 (FPGA) 153、SDRAM (同步动态随机存储器) 154 和 155、ROM (只读存储器) 157、电压调整电路 158 和电源 159。此外虽然在这个实施例中用的是 SDRAM，但如果能写入和读出高速数据，也可以用 DRAM (动态随机存储器) 和 SRAM (静态随机存取存储器)。

在画面链接接收机 151 内，对数字视频信号执行并串行变换后通过接口 150 输入半导体显示设备，而且作为与 R、G 和 B 的彩色相应的数字视频信号输入现场可编程逻辑器 153。

此外，在画面链接接收机 151 内根据通过接口 150 输入半导体显示设备的各种信号产生 Hsync 信号、Vsync 信号、时钟信号 CLK 和交流电压 (AC Cont)，输入给现场可编程逻辑器 153。

锁相环 152 具有使输入半导体显示设备的各种信号的频率和现场可编程逻辑器 153 的工作频率的相位协同的功能。虽然现场可编程逻辑器 153 的工作频率不一定与输入半导体显示设备的各种信号的频率相同，但锁相环 152 可以调整现场可编程逻辑器 153 的工作频率使它们可以相互同步。

控制现场可编程逻辑器 153 工作的程序存储在 ROM 157 内，现场可编程逻辑器 153 按照这程序进行工作。

现场可编程逻辑器 153 的数字视频一写入 SDRAM 154 和 155 就得到保持。现场可编程逻辑器 153 读出当前保持在 SDRAM 154 的数字视频信号的所有比特中与所有像素相应的数字视频信号的每个比特，将它们输入给信号线驱动电路。

此外，现场可编程逻辑器 153 将与每个比特相应的 OLED 的发光期长度的信息输入扫描线驱动电路。

此外，电压调整电路 158 与从现场可编程逻辑器 153 输入的信号同步调整每个像素的 OLED 的阳极与阴极之间的电压。电源 159 为电压调整电路 158、信号线驱动线电路 103、扫描线驱动电路 104 和像素部分 101 提供相应的固定电压。

本发明的这种设计方法可用于控制器的各种电路中可以用 TFT 形成的电路。

在本发明中使用的驱动电路和控制器并不局限于在这个实施例中所示的这种组成情况。本实施例也可以自由地结合实施例 1 或 2 实现。

[实施例 4]

在这个实施例中，将说明通过在一个形成活动层和衬底内形成的布线适当地连接图 2A 所示的基本单元的接线端和节点从而形成一个 D 触发器的例子。

图 11A 示出了在形成基本单元前在衬底上形成的布线 82 至 89 的版面。图 21A 示出了沿图 11A 的线 C-C' 切剖的剖视图。在形成布线 82 至 89 后，形成基膜 95，作为绝缘薄膜。可以用 CMP（化学机械抛光）平整基膜表面，消除布线 82 至 89 引起的不平整。

在形成基膜后，用蚀刻法除去基膜的一些部分，暴露布线 82 至 89 的相应部分。

按照本发明的设计方法，可以确定根据布线 82 至 89 的版面和布线 82 至 89 由于基膜蚀刻而暴露的位置形成的逻辑电路或电路。因此，在控制器设计结束后就可以确定布线 82 至 89 的版面和通过基膜蚀刻暴露的布线 82 至 89 的位置。

形成活动层 30 和 31。活动层 30 和 31 与布线 82 至 89 由于蚀刻而暴露的部分接触。形成与活动层 30 和 31 接触的栅极绝缘薄膜 90。蚀刻部分栅极绝缘薄膜和基膜，以便暴露布线 82 至 89 的相应部分。栅极布线 32 至 35 与布线 82 至 89 的由于蚀刻而暴露的部分接触。

图 21B 为沿图 11B 的线 C-C' 切剖的剖视图。

在图 11B 中，标注数字 134 所标的是接触部分。

具体地说，布线 82 与栅极布线 32 接触。布线 83 与栅极布线 33 接

触。

布线 84 在活动层 30 的与栅极布线 34 交叠的部分 94 与活动层 30 与栅极布线 35 交叠的部分 93 之间的区域 91 与活动层 30 接触。布线 86 在活动层 31 的与栅极布线 34 交叠的部分与活动层 31 与栅极布线 35 交叠的部分之间的区域与活动层 31 接触。

布线 89 在活动层 30 被活动层 30 与栅极布线 32 交叠的部分分成两个区域中的一个区域（另一个区域与另一栅极布线交叠）与活动层 30 交叠。布线 89 在活动层 31 被活动层 31 与栅极布线 33 交叠的部分分成两个区域中的一个区域（另一个区域与另一栅极布线交叠）与活动层 31 交叠。

布线 87 在活动层 30 被活动层 30 与栅极布线 35 交叠的部分分成两个区域中的一个区域（另一个区域与另一栅极布线交叠）与活动层 30 交叠。布线 87 在活动层 31 被活动层 31 与栅极布线 35 交叠的部分分成两个区域中的一个区域（另一个区域与另一栅极布线交叠）与活动层 31 交叠。此外，布线 87 与栅极布线 34 接触。

布线 88 与栅极布线 35 接触。布线 88 在活动层 30 的与栅极布线 32 交叠的部分与活动层 30 与栅极布线 34 交叠的部分 94 之间的区域 92 与活动层 30 接触。布线 88 在活动层 31 的与栅极布线 33 交叠的部分与活动层 31 与栅极布线 34 交叠的部分之间的区域与活动层 31 接触。

布线 85 在活动层 31 被活动层 31 与栅极布线 33 交叠的部分分成两个区域中的一个区域（另一个区域与另一栅极布线交叠）与活动层 31 交叠。

如图 11B 所示的 D 触发电路可以通过在图 11B 所示的设计后形成布线 82 至 89 制造。

下面，将结合图 12 所示的流程图说明采用上述设计方法的本发明的半导体显示设备的订单接收系统。

在这个实施例中，在根据客户的订单确定控制器的规格后，按照控制器的设计形成布线。用按照每个衬底的控制器的设计形成的相互不同的掩模（A-1, A-2, A-3, A-4, A-5）制造这些布线。

首先，对所有的衬底都用共同的掩模 B 执行步骤 B。对所有的衬底共同的步骤 B 包括直到形成与 TFT 交叠的隔层绝缘薄膜的步骤。通常，可以包括形成活动层、晶化活动层、形成栅极绝缘薄膜、对活动层掺杂、

形成栅极和形成绝缘薄膜。在液晶显示器的情况下，例如步骤 B 包括形成隔层绝缘薄膜、形成像素电极、粘接到对置衬底上、注入液晶和其他一些步骤。在采用 OLED（有机发光设备）的发光设备的情况下，步骤 B 包括形成隔层绝缘薄膜、形成像素电极、形成有机发光层、形成阴极、形成保护膜、密封衬底和其他一些步骤。

在对所有衬底共同的步骤 B 结束时，就制成了半导体显示设备，可以作为产品发给客户。

采用上述结构，在本发明中，在控制器的规格改变时，只要设计连接事先形成的 TFT 或逻辑元件的布线和设计接触孔就可以了。因此，只要改变形成图案和接触孔的两个掩模。这样就可以降低与控制器设计改变关联的成本，制造出规格不同的控制器。

在本发明中使用的驱动电路并不局限于在这个实施例中所示的结构。这个实施例可以自由地结合实施例 1 至 3 实现。

[实施例 5]

在这个实施例中，将说明在同一个衬底上同时制造像素部分和控制器的 TFT（n 沟道 TFT 和 p 沟道 TFT）的方法。

首先，如图 13A 所示，在一个用诸如由 Coning 公司的 7059 玻璃和 1737 玻璃代表的硼硅酸钡玻璃或硼硅酸铝玻璃之类的玻璃形成的衬底 5001 上形成用诸如二氧化硅薄膜、氮化硅薄膜或氮氧化硅之类的绝缘薄膜形成的基膜 5002。例如，形成用等离子 CVD 方法由 SiH_4 、 NH_3 和 N_2O 形成的厚度为 10nm 至 200nm（最好为 50nm 至 100nm）的氮氧化硅薄膜 5002a。在这上面类似地形成一层由 SiH_4 和 N_2O 形成的厚度为 50nm 至 200nm（最好为 100 至 150nm）的氢氮氧化硅薄膜 5002b。在这个实施例中，基膜 5002 具有双层结构，但是也可以做成为上述两个层中的一个层的单层薄膜或者具有两层以上的上述绝缘薄膜的复合薄膜。

由在一个具有非晶态结构的半导体薄膜上执行激光晶化方法或已知的热晶化方法得到的晶态半导体薄膜形成一些岛状半导体层 5003 至 5006。这些岛状半导体层 5003 至 5006 的厚度都为 25nm 至 80nm（最好为 30nm 至 60nm）。对晶态半导体薄膜的材料没有限制，但是晶态半导体薄膜最好由硅、硅锗（SiGe）合金等形成。

在用激光晶化方法制造晶态半导体薄膜时，使用脉冲振荡型或连续

发光型的准分子激光器、YAG 激光器和 YVO₄ 激光器。在用这些激光器时，最好用通过光学系统将激光振荡器发射的激光束会聚成直线再照射到半导体薄膜上的方法。晶化条件由操作者适当选择。在用准分子激光器时，脉冲振荡频率设置为 300Hz，而激光能量密度设置为 100 mJ/cm² 至 400mJ/cm²（通常为 200mJ/cm² 至 300mJ/cm²）。在用 YAG 激光器时，脉冲振荡频率最好设置为 30KHz 至 300KHz 用它的二次谐波），而激光能量密度最好设置为 300mJ/cm² 至 600mJ/cm²（通常为 350 至 500 mJ/cm²）。会聚成直线形状的宽度为 100 μm 至 1000μm（例如为 400μm）的激光束照射到整个衬底表面上。此时，线状激光束的重叠比设置为 50% 至 90%。

注意，可以用连续振荡型或脉冲振荡型的气体激光器或固态激光器。可以用诸如准分子激光器、Ar 激光器、Kr 激光器之类的气体激光器和诸如 YAG 激光器、YVO₄ 激光器、YLF 激光器、YAIO₃ 激光器、玻璃激光器、红宝石激光器、变石激光器、Ti 蓝宝石激光器之类的固态激光器形成激光束。此外，也可以将诸如掺有 Cr、Nd、Er、Ho、Ce、Co、Ti 或 Tm 的 YAG 激光器、YVO₄ 激光器、YLF 激光器、YAIO₃ 激光器之类的水晶用作固态激光器。激光器的基波根据掺杂材料而不同，因此得到具有近似为 1μm 的基波的激光束。可以用非线性的光学元件来得到与基波相应的谐波。

还可以使用在用非线性光学元件将固体激光器产生的红外激光变换成绿激光后再用另一个非线性元件产生的紫外激光。

在执行非晶态半导体的晶化时，最好应用能连续振荡的固态激光器的基波的二次谐波至四次谐波，以便得到一个大晶粒的晶核。通常，最好应用 Nd:YVO₄ 激光器（基波为 1064nm）的二次谐波（厚度为 532nm）或三次谐波（厚度为 355nm）。具体地说，用非线性光学元件将具有 10W 输出的连续振荡型 YVO₄ 激光器发射的激光束变换成一个谐波。此外，也可以用 YVO₄ 的晶核和非线性光学元件将谐波发射入谐振器。然后，更为可取的是用一个光学系统形成具有矩形或椭圆形的激光束，照射需处理的物质。此时，要求能量密度近似为 0.01MW/cm² 至 100MW/cm²（最好为 0.01 MW/cm² 至 10MW/cm²）。半导体薄膜相对激光束以 10 cm/s 至 2000 cm/s 的速率移动，以便使这些激光束对半导体薄膜进行照射。

然后，形成一层栅极绝缘薄膜 5007，覆盖岛状半导体层 5003 至

5006。栅极绝缘薄膜 5007 用等离子 CVD 方法或溅射方法由含有硅的绝缘薄膜形成，厚度为 40nm 至 150nm。在这个实施例中，栅极绝缘薄膜 5007 由氮氧化硅薄膜形成，厚度为 120nm。然而，栅极绝缘薄膜并不局限于这样的氮氧化硅薄膜，也可以是含有其他硅的绝缘薄膜，具有单层或叠层结构。例如，在用二氧化硅薄膜时，用等离子 CVD 方法混合 TEOS（四乙基原硅酸酯）和 O_2 ，反应压力设置为 40Pa，衬底的温度设置为 $300^{\circ}C$ 至 $400^{\circ}C$ ，放电的高频（13.56MHz）功率密度设置为 $0.5W/cm^2$ 至 $0.8W/cm^2$ 。因此，这个二氧化硅薄膜可以通过放电形成。这样制造的二氧化硅薄膜于是可以通过在 $400^{\circ}C$ 至 $500^{\circ}C$ 下加热退火得到更好的作为栅极绝缘薄膜的特性。

在栅极绝缘薄膜 5007 上形成用来形成栅极的一层第一导电薄膜 5008 和一层第二导电薄膜 5009。在这个实施例中，由 Ta 形成厚度为 50nm 至 100nm 的第一导电薄膜 5008，而由 W 形成厚度为 100nm 至 300nm 的第二导电薄膜 5009。

Ta 薄膜用溅射方法形成，用 Ar 溅射 Ta 的目标。在这种情况下，在 Ar 中添加适当量的 Xe 和 Kr 时，可以释放 Ta 薄膜的内应力，从而防止这层薄膜剥落。 α 相 Ta 薄膜的电阻率大约为 $20 \mu \Omega cm$ ，因此这 Ta 薄膜可以用于栅极。然而， β 相 Ta 层的电阻率大约为 $180 \mu \Omega cm$ ，因此不适用于栅极。在事先形成结晶结构接近 Ta 的 α 相结晶结构、厚度大约 10nm 至 50nm 的一氯化钽作为 Ta 薄膜的基底来形成 α 相的 Ta 薄膜时，可以很容易得到 α 相的 Ta 薄膜。

W 薄膜用溅射方法以 W 作为目标形成。此外，W 薄膜也可以用热 CVD 方法用六氟化钨（WF₆）形成。在任何情况下，必须减小电阻，以便将这种薄膜用作栅极。所希望的是，将 W 薄膜的电阻率设置为等于或小于 $20 \mu \Omega cm$ 。在增大 W 薄膜的晶粒时，可以减小 W 薄膜的电阻率。然而，在 W 薄膜内有许多诸如氧之类的杂质元素时，就会妨碍晶化，增大电阻率。因此，在用溅射方法的情况下，用纯度为 99.9999% 或 99.99% 的 W 目标，而且在形成 W 薄膜时要特别小心，不让杂质从气相混入 W 薄膜。这样就可以得到 $9 \mu \Omega cm$ 至 $20 \mu \Omega cm$ 的电阻率。

在这个实施例中，第一导电薄膜 5008 由 Ta 形成，而第二导电薄膜 5009 由 W 形成。然而，本发明并不局限于这种情况。这两层导电薄膜都可以由从 Ta、W、Ti、Mo、Al 和 Cu 中选出的一种元素或者以这

些元素作为主要成分的合金或化合物来形成。此外，也可以用以掺有诸如磷光体之类的杂质元素的多晶硅薄膜为代表的半导体薄膜。除了在这个实施例中所示的那些之外，组合的例子还包括：第一导电薄膜由一氮化钽（TaN）形成，第二导电薄膜由W形成；第一导电薄膜由一氮化钽（TaN）形成，第二导电薄膜由Al形成；以及第一导电薄膜由一氮化钽（TaN），第二导电薄膜由Cu形成。还可以用以掺有诸如磷光体或Ag Pd Cu合金之类的杂质元素的多晶硅薄膜为代表的半导体薄膜作为第一导电薄膜或第二导电薄膜。

此外，导电薄膜还不局限于双层结构。例如，也可以用一层钨薄膜、一层铝和硅的合金（Al-Si）薄膜和一层一氮化钛依次层叠的三层结构。此外，如果采用三层结构，也可以用氮化钨来代替钨，用铝和钛的合金（Al-Ti）薄膜来代替铝和硅的合金（Al-Si）薄膜，和用钛薄膜来代替一氮化钛薄膜。

注意，非常重要是按照导电薄膜材料选择最适合的蚀刻方法和蚀刻剂类型。

然后，用抗蚀剂形成掩模5010，执行形成电极和布线的第二蚀刻处理。在这个实施例中，用的是ICP（电感耦合等离子）蚀刻法，将 CF_4 和 Cl_2 与一种气体混合，用于蚀刻。在压强为1Pa的情况下将500W的RF（13.56MHz）功率加到线圈型的电极上，产生等离子体。100W的射频（13.56MHz）功率也加到衬底侧（样本级），再加上一个充分负的自偏压。在 CF_4 和 Cl_2 混合时，就将W薄膜和Ta薄膜蚀刻到同样的程度。

在上述蚀刻条件下，通过使由抗蚀剂形成的掩模的形状成为适当的形状，由于加到衬底侧的偏压的作用将第一导电层和第二导电层的端部加工成退拔形状。退拔部分的角度设置为 15° 至 45° 。最好是蚀刻时间增长10%至20%，以便使蚀刻不会在栅极绝缘薄膜上留下残渣。由于氮氧化硅薄膜与W薄膜的选择比为2至4（通常为3），因此过蚀刻处理蚀刻了氮氧化硅薄膜的外露面大约20nm至50nm。这样，第一蚀刻处理形成了具有由第一和第二导电层形成的第一形状的导电层5011至5016（第一导电层5011a至5016a和第二导电层5011b至5016b）。在栅极绝缘薄膜5007中没有被具有第一形状的导电层5011至5016覆盖的区域蚀刻掉大约20nm至50nm，因此形成了一个退拔了的区域（图13B）。

然后, 通过执行第一掺杂处理添加赋予 n 型导电性的杂质元素 (图 13B)。掺杂方法可以是离子掺杂方法或离子植入方法。离子掺杂方法在剂量设置为 $1 \times 10^{13} \text{atom/cm}^2$ (每平方厘米的原子数) 至 $5 \times 10^{14} \text{atom/cm}^2$ 和加速电压设置为 60 keV 至 100 keV 的条件下执行。用一种属于组 15 的元素通常为磷 (P) 或砷 (As) 作为赋予 n 型导电性的杂质元素。然而, 在这里使用的是磷 (P)。在这种情况下, 导电层 5011 至 5014 用作对赋予 n 型导电性的杂质元素的掩模, 而第一掺杂区 5017 至 5024 以自对准方式形成。赋予 n 型导电性的杂质元素以 $1 \times 10^{20} \text{atom/cm}^3$ (每立方厘米的原子数) 至 $1 \times 10^{21} \text{atom/cm}^3$ 的浓度加入第一掺杂区。

接着, 在不除去抗蚀剂掩模的情况下执行第二蚀刻处理, 如图 13C 所示。用 CF_4 、 Cl_2 和 O_2 作为蚀刻气体有选择地对 W 薄膜进行蚀刻。通过第二蚀刻处理形成具有第二形状的导电层 5026 至 5031 (第一导电层 5026a 至 5031a 和第二导电层 5026b 至 5031b)。栅极绝缘薄膜 5007 的没有被第二形状的导电层 5026 至 5031 覆盖的区域再蚀刻掉 20nm 至 50nm 左右, 从而形成一个减薄了的区域。

在用 CF_4 和 Cl_2 的混合气体蚀刻 W 薄膜或 Ta 薄膜的蚀刻反应可以根据所产生的基或离子种类的汽压假设。在比较 W 和 Ta 的氟化物和氯化物的汽压时, 作为 W 的一种氟化物的 WF_6 的汽压是非常高的, 而其他 WCl_5 、 TaF_5 和 TaCl_5 的汽压相互近似相等。因此, W 薄膜和 Ta 薄膜都用 CF_4 和 Cl_2 的混合气体蚀刻。然而, 在将适当的 O_2 添入这种混合气体时, CF_4 就与 O_2 起反应, 成为 CO 和 F, 产生大量的 F 基或 F 离子。因此, 提高了氟化物具有高汽压的 W 薄膜的蚀刻速度。与此相比, 在增大 F 时对于 Ta 薄膜的情况蚀刻速度提高得比较小。由于 Ta 比 W 更容易氧化, Ta 薄膜的表面就容易被添加的 O_2 氧化。由于 Ta 的氧化物不与氟或氯化物起反应, 因此又减小了 Ta 薄膜的蚀刻速度。所以, 可以使 W 薄膜与 Ta 薄膜之间在蚀刻速度上有所差异, 从而可以将 W 薄膜的蚀刻速度设置得比 Ta 薄膜的蚀刻速度高。

然后执行第二掺杂处理, 如图 14A 所示。在这种情况下, 通过将剂量减小到小于在第一掺杂处理中的剂量在高加速电压下以比第一掺杂处理中小的剂量用赋予 n 型导电性的杂质元素进行掺杂。例如加速电压设置为 70keV 至 120keV, 剂量设置为 $1 \times 10^{13} \text{atom/cm}^2$ 。这样, 就在图 13B

的岛状半导体层中形成的第一掺杂区内形成一个新的掺杂区。在掺杂中，用第二形状的导电层 5026 至 5030 作为对杂质元素的掩模，进行掺杂，使杂质元素也添加入第二导电层 5026a 至 5030a 下面的区域。这样，就形成与第二导电层 5026a 至 5030a 交叠的第三掺杂区 5032 至 5041 和在第一掺杂区与第三掺杂区之间的第二掺杂区 5042 至 5051。赋予 n 型的杂质元素的浓度在第二掺杂区内设置为 1×10^{17} atom/cm³ 至 1×10^{19} atom/cm³，而在第三掺杂区内设置为 1×10^{16} atom/cm³ 至 1×10^{18} atom/cm³。

在岛状半导体层 5004 和 5006 内形成导电类型与第一导电型相反的第四掺杂区 5052 至 5074，从而形成 p 沟道型 TFT，如图 14B 所示。用第二形状的导电层 5027b 和 5030b 作为对杂质元素的掩模，以自对准方式形成掺杂区。此时，用一个抗蚀掩模 5200 完全覆盖形成 n 沟道型 TFT 的岛状半导体层 5003 和布线部分 5031。掺杂区 5052 至 5074 已经用浓度不同的磷掺杂。通过离子掺杂用乙硼烷 (B_2H_6) 对掺杂区 5052 至 5074 掺杂，在相应的掺杂区内的杂质浓度设置为 2×10^{20} atom/cm³ 至 2×10^{21} atom/cm³。

通过以上这些步骤，在相应的岛状半导体层内形成这些掺杂区。与岛状半导体层交叠的第二形状的导电层 5026 至 5030 起着栅极的作用。标注数字 5031 所标的是岛状第一扫描线。

如图 14C 所示，执行一个激活添加入岛状半导体层的杂质元素的步骤，以控制导电类型。通过用炉进行炉内退火的加温退火方法来完成这个处理。此外，也可以用激光退火方法或快速加温退火方法 (RTA 方法)。在这种加温退火方法中，在氧浓度等于或小于 1ppm (最好是等于或小于 0.1ppm) 的氮保护环境内在 400°C 至 700°C 的温度下完成这个处理。在这个实施例中，在 500°C 的温度下执行四个小时的热处理。在第二导电层 5026 至 5031 内使用的布线材料抗热差时，最好在形成可以保护布线等的隔层绝缘薄膜 (主要成分为硅) 后执行激活。

在采用激光退火方法时，可以用晶化中所用的激光器。在执行激活时，移动速度设置成与晶化处理中的一样，而要求能量密度为 0.01 MW/cm² 至 100 MW/cm² 左右 (最好为 0.01 MW/cm² 至 10 MW/cm²)。

再在包括 3% 至 100% 的氢的环境内在 300°C 至 450°C 温度下执行 1 至 12 小时的热处理，使岛状半导体层氢化。这个步骤由受到热激励的氢

终止半导体层的悬空键。作为另一种氢化措施，也可以执行等离子氢化（用由等离子激励的氢）。

接着，如图 15A 所示，由厚度为 100nm 至 200nm 的氮氧化硅薄膜形成第一隔层绝缘薄膜 5075。再在第一隔层绝缘薄膜上用有机绝缘材料形成第二隔层绝缘薄膜 5076。用以有机树脂作为材料的薄膜作为第二隔层绝缘薄膜 5076。可以用聚酰亚胺、聚酰胺、丙烯酸、BCB（benzocyclobutene）等作为这种有机树脂。特别是，由于提供第二隔层绝缘薄膜 5076 主要为了平整，因此在平整薄膜中出色的丙烯酸更为可取。在这个实施例中，形成一层厚度可足以填平 TFT 造成的位差的丙烯酸薄膜。其上的薄膜厚度最好设置为 1 μ m 至 5 μ m（更可取的是设置为 2 μ m 至 4 μ m）。

在这个实施例中，虽然控制器的规格还没有确定，但可以预先完成上述这些步骤。上述步骤是用一个共同的掩模对所有的衬底执行的。在确定控制器的规格后，按照控制器的规格，确定在所有衬底上控制器内 TFT 的掺杂区（源极/漏极）的位置、要与栅极接触的布线版面和接触孔。

形成第一隔层绝缘薄膜 5075、第二隔层绝缘薄膜 5076 和栅极绝缘薄膜 5007 的接触孔。控制器的布线 5077 至 5079 和与其他 TFT 和布线连接的布线 5080 至 5083 同时形成。

在形成接触孔中，通达 n 型掺杂区 5017 和 5018 或 p 型掺杂区 5052 至 5074 的接触孔、通达布线 5031 的接触孔（未示出）、通达电流供给线的接触孔和通达栅极的接触孔（未示出）用干蚀刻或湿蚀刻方法形成。

然后，使一层具有三层构造的叠层薄膜形成所要求的形状的图案，用作布线 5077 至 5083。在这三层构造中，厚度为 100nm 的 Ti 薄膜、含有 Ti 的厚度为 300nm 的铝薄膜和厚度为 150nm 的 Ti 薄膜连续地用溅射方法形成。当然，也可以用别的导电薄膜。

对所有的衬底用一个共同的掩模执行在布线形成后的步骤。

形成与连接电极 5082 接触的像素电极 5084 的图案，以形成像素电极 5084。在这个实施例中，形成厚为 110nm 的 ITO 薄膜 110 作为像素电极 5084，在 ITO 薄膜 110 上形成图案。通过将像素电极 5084 排列成使像素电极 5084 与连接电极 5082 接触和与连接布线 5082 交叠形成接触。此外，也可以用 2% 至 20% 的氧化锌（ZnO）与氧化铟混合而成的透明导电薄膜。像素电极 5084 成为 OLED 的阳极（见图 15）。

接着形成一层厚度为 500nm 的含有硅的绝缘薄膜（在这个实施例中为二氧化硅薄膜），如图 15B 所示。形成一层起工作面作用的第三隔层绝缘薄膜，其中在与像素电极 5084 相应的位置形成一个开口。在形成开口时，用湿蚀刻法可以很容易使开口的侧壁成退拔形。在开口的侧壁不够平缓时，由于位差引起的有机发光层恶化就成为显著的问题。

接着，在不暴露于大气的情况下用真空蒸发方法连续形成有机发光层 5086 和阴极（MgAg 电极）5087。有机发光层 5086 的厚度为 80nm 至 200nm（通常为 100nm 至 120nm），而阴极 5067 的厚度为 180nm 至 300nm（通常为 200nm 至 250nm）。

在这个处理中，对于一个与红相应的像素、一个与绿相应的像素和一个与蓝相应的像素相继地形成有机发光层。在这种情况下，由于有机发光层具有不足对溶解的阻抗，因此必须分别对每种颜色形成有机发光层，而不是用光刻技术。所以，最好是用一个金属掩膜覆盖除了所要求的像素之外的部分，使得只在所要求的部分有选择地形成有机发光层。

也就是说，首先设置一个覆盖除与红色相应的像素之外的所有部分的掩模，用这个掩模有选择地形成发射红光的有机发光层。接着，设置一个覆盖除与绿色相应的像素之外的所有部分的掩模，用这个掩模有选择地形成发射绿光的有机发光层。再设置一个覆盖除与蓝色相应的像素之外的所有部分的掩模，用这个掩模有选择地形成发射蓝光的有机发光层。在这里，用了不同的掩模，但是也可以重复地用同一个掩模。

在这里，用的是形成发射与 RGB 相应的三种光的元的系统。然而，也可以用将一个发射白光的发光元与一个滤色器组合在一起的系统、将发射蓝光或青绿光的发光元与一种荧光物质（荧光色变换媒体：CCM）组合在一起的系统、使用一个透明电极将分别与 R、G 和 B 相应的发光元与阴极（对置电极）交叠的系统等。

可以用一种已知的材料作为有机发光层 5086。考虑到驱动电压，更可取的是用有机材料作为这种已知的材料。例如，对于这种有机发光层可取的是采用一个包括一个空穴注入层、一个空穴传送层、一个发光层和一个电子注入层的四层结构。这个实施例为 OLED 的阴极用了 MgAg，但是也可以用其他已知材料。

然后，形成阴极 5087。这个实施例为阴极 5087 用了 MgAg，但是并不局限于此。可以用其他已知的材料形成阴极 5087。

虽然图中没有示出，但在阴极做成薄阴极的情况下光可以向上发射。

然后，形成保护电极 5088，与有机发光层和阴极交叠。可以用含有铝作为主要成分的导电层作为保护电极 5088。在形成有机发光层和阴极时用另一个掩模用真空淀积方法形成保护电极 5088。此外，在形成有机发光层和阴极后在不释放空气的情况下连续形成保护电极。

最后，形成一层厚度为 300nm 的由氮化硅薄膜形成的钝化膜 5089。由于形成了钝化膜 5089，保护电极 5088 起着使有机发光层与水汽之类隔离的作用。因此，OLED 的可靠性可以得到进一步的改善。

这样，就制成了这种具有图 15B 所示结构的有源矩阵型发光设备。虽然在这个实施例的制造步骤中，由于这种结构或步骤，信号线由形成栅极的材料 Ta 和 W 形成而扫描线由形成源极/漏极的布线材料 Al 形成，但是也可以用其他材料形成。

由于除了像素部分和控制器在驱动电路部分内配置了具有最佳结构的 TFT，在这个实施例中的有源矩阵衬底具有很高的可靠性和得到改善的工作特性。此外，在晶化处理中，由于添加了诸如 Ni 之类的金属催化剂，结晶性也可以得到改善。因此，信号线驱动电路的驱动频率可以设置为 10 MHz 以上。

首先，用具有减少热载流子注入以尽可能不降低操作速度的结构的 TFT 作为形成驱动电路部分的 CMOS 电路的 n 沟道型 TFT。这里，驱动电路包括移位寄存器、缓存器、电平移动器、线顺序驱动器内的锁存器、点顺序驱动器内的选通门等。

在这个实施例的情况下，n 沟道型 TFT 的活动层包括源极区、漏极区、GOLD 区、LDD 区和沟道形成区。GOLD 区通过栅极绝缘薄膜与栅极交叠。

由于热载流子注入 CMOS 电路的 p 沟道型 TFT 而引起的恶化几乎可以忽略。因此，不必特别在 p 沟道型 TFT 内形成 LDD 区。然而，与 n 沟道型 TFT 类似，可以在 p 沟道型 TFT 内形成 LDD 区作为对抗热载流子的措施。

此外，在驱动电路内使用电流可以双向流过沟道形成区的 CMOS 电路即源极和漏极区的作用可以互换的 CMOS 电路时，对于构成 CMOS 电路的 n 沟道型 TFT 来说最好形成一些 LDD 区，使得沟道形成区夹在

LDD 区之间。作为一个例子，是在点顺序驱动器内所用的选通门。在驱动电路内用要求尽可能减小截止状态电流值的 CMOS 电路时，形成 CMOS 电路的 n 沟道型 TFT 最好具有一部分 LDD 区与栅极交叠的结构。在点顺序驱动中使用的选通门也可以作为一个这样的例子。

实际上，用一层高度气密和允许少量气体透过的保护膜（诸如叠层薄膜和 UV 可固化树脂薄膜）或透光密封材料封装达到图 15B 状态的设备，以便进一步避免暴露在外界空气中。可以将密封的设备内的空间设置成惰性环境，或在那里放有吸湿性材料（例如氧化钡），以改善发光元的可靠性。

在通过封装或其他处理保证了气密性后，就可以接上将外部信号接线端与从在衬底上形成的元或电路引出的接线端连接起来的连接器（软性印制电路：FPC）。在本说明中将处在可以发货的状态的设备称为显示设备。

本实施例可以自由地与实施例 1 至 4 结合。

[实施例 6]

在 OLED 内所用的有机发光材料大致分为低分子量材料和高分子量材料。本发明的发光设备既可以用低分子量有机发光材料也可以用高分子量有机发光材料。

低分子量有机发光材料用蒸发方法形成。这使它容易形成层叠结构，从而可以通过将一些具有不同功能的薄膜，诸如一个空穴传送层和一个电子传送层，层叠起来，提高效率。不一定就要有明显的空穴传送层和电子传送层。一个混合状态的单层或者多层，例如在日本专利申请 No.2001-020817 中所揭示的那样，可以延长 OLED 的工作寿命和改善发光效率。

低分子量有机发光材料的例子有具有作为配合基的喹啉醇（Alq₃）和三苯胺衍生物（TPD）的铝合成物。

另一方面，高分子量有机发光材料机械上比低分子量材料更坚固，从而可以提高发光元的耐用性。此外，高分子量材料可以用涂刷方法形成，因此制造这种发光元比较容易。

一个用高分子量有机发光材料的发光元的结构基本上与一个用低分子量有机发光材料的发光元的结构相同，具有一个阴极、一个有机发光

层和一个阳极。在有机发光层由一种高分子量有机发光材料形成时，在所知的这些结构中流行的是双层结构。这是因为不象用低分子量有机发光材料的情况，用高分子量材料不容易形成层叠结构。具体地说，一个用高分子量有机发光材料的元具有一个阴极、一个发光层、一个空穴传送层和一个阳极。在用高分子量有机发光材料的发光元内可以用 Ca 作为阴极材料。

从一个发光元发出的光的颜色由它的发光层的材料确定。因此，可以通过选择适当的材料形成一个发出所需颜色的光的发光元。可用来形成发光层的高分子量有机发光材料是以聚对二乙烯基苯为基础的材料、以聚对亚苯基为基础的材料、以聚噻吩为基础的材料或以聚芴为基础的材料。

以聚对二乙烯基苯为基础的材料是聚(对二乙烯基苯)(标为 PPV)的衍生物，例如，聚(2,5-二烷氧基-1,4-二乙烯基苯)(标为 RO-PPV)、聚(2-(2-乙基-己氧基)-5-甲氧基-1,4-二乙烯基苯)(标为 MEH-PPV)和聚(2-(二烷氧基苯基)-1,4-二乙烯基苯)(标为 ROPh-PPV)。

以聚对亚苯基为基础的材料是聚对亚苯基(标为 PPP)的衍生物，例如，聚(2,5-二烷氧基-1,4-亚苯基)(标为 RO-PPP)和聚(2,5-二己氧基-1,4-亚苯基)。

以聚噻吩为基础的材料是聚噻吩(标为 PF)的衍生物，例如，聚(3-烷基噻吩)(标为 PAT)、聚(3-乙基噻吩)(标为 PHT)、聚(3-环己基噻吩)(标为 PCHT)、聚(3-环己基-4-甲基噻吩)(标为 PCHMT)、聚(3,4-二环己基噻吩)(标为 PDCHT)、聚[3-(4-辛基苯基)-噻吩](标为 POPT)和聚[3-(4-辛基苯基)-2,2-二噻吩](标为 PTOPT)。

以聚芴为基础的材料是聚芴(标为 PF)的衍生物，例如，聚(9,9-二烷基芴)(标为 PDAF)和聚(9,9-二辛基芴)(标为 PDOF)。

如果一个由能传送空穴的高分子量有机发光材料形成的层夹在一个阳极和一个发光的高分子量有机发光材料层之间，从阳极注入空穴的情况就可以得到改善。这种空穴传送材料通常与受主材料一起溶解入水内，这种溶解是由旋涂之类施加的。由于空穴传送材料是不能在有机溶剂内溶解的，因此其薄膜可以与上述发光的有机发光材料层形成一个叠层。

能传送空穴的高分子量有机发光材料通过将 PEDOT 与用作受主材料的樟脑磺酸(标为 CSA)混合得到。也可以用聚苯胺(标为 PANI)

和用作受主物质的聚苯乙烯磺酸（标为 PSS）的混合物。

除了上述的低分子或高分子的有机发光材料之外，也可以用所谓的中间分子量有机发光材料，如不具有升华性能或溶解性能的有机化合物的聚合体（最好为分子量为 20 或者更小的聚合体）或分子链长为 10 μ m 或者更短的（最好为 50nm 或者更短的）有机化合物的聚合体。

这个实施例的结构可以自由地与实施例 1 至 5 的任何结构结合。

[实施例 7]

在这个实施例中，将说明用于本发明的控制器的 TFT 的结构。图 16 为示出这个实施例的一个 n 沟道 TFT 751 和一个 p 沟道 TFT 752 的剖视图。

n 沟道 TFT 751 包括半导体薄膜 760、第一电极 762、第一绝缘薄膜 770、第二绝缘薄膜 751 和第二电极 761。半导体薄膜 760 包括具有第一浓度的导电型掺杂区 763、具有第二浓度的导电型掺杂区 765 和沟道形成区 764。

注意，在这个实施例中，第一绝缘薄膜 770 具有由两层绝缘薄膜 770a 和 770b 组成的层叠结构。然而，第一绝缘薄膜 770 可以是单层绝缘薄膜，也可以具有三层以上的绝缘薄膜层叠起来的层叠结构。

第一电极 762 和沟道形成区 764 与插在它们之间的第一绝缘薄膜 770 相互交叠。第二电极 761 和沟道形成区 764 与插在它们之间的第二绝缘薄膜 751 相互交叠。

p 沟道 TFT 752 包括半导体薄膜 780、第一电极 782、第一绝缘薄膜 770、第二绝缘薄膜 751 和第二电极 781。半导体薄膜 780 包括具有第三浓度的导电型掺杂区 783 和沟道形成区 784。

第一电极 782 和沟道形成区 784 与插在它们之间的第一绝缘薄膜 770 相互交叠。第二电极 781 和沟道形成区 784 与插在它们之间的第二绝缘薄膜 751 相互交叠。

此外，在这个实施例中第一电极 762 和第二电极 761 是电连接的，虽然图中没有示出。同样，第一电极 782 和第二电极 781 也是电连接的。注意，本发明并不局限于这种结构，也可以采用第一电极 762 和第二电极 761 相互电隔离而在第一电极 762 上加有一定电压的结构。此外，本发明也可以采用第一电极 782 和第二电极 781 相互电隔离而第一电极 782

上加有一定电压的结构。

与单电极的情况相比，将给定的电压加到第一电极上，可以减小门限值的变动和截止电流。而且，将电平相同的电压加到第一和第二电极上，使得耗尽层可以象使半导体薄膜充分减薄的情况那样快速扩展。结果，可以减小子门限系数和进一步提高场效应移动性。因此，与单电极的情况相比，可以增大导通电流。因此，驱动电路采用具有这种结构的 TFT，可以降低驱动电压。由于可以增大导通电流，因此可以减小 TFT（特别是减小沟道宽度），从而提高集成密度。

n 沟道 TFT 751 和 p 沟道 TFT 752 两个都用第一隔层绝缘薄膜 771 和第二隔层绝缘薄膜 772 覆盖。按照本发明，n 沟道 TFT 751、p 沟道 TFT 752 和如上所述覆盖这两个 TFT 的第一隔层绝缘薄膜 771 和第二隔层绝缘薄膜 772 可以在控制器的规格确定之前制造。

在控制器规格确定后，按照控制器的规格在第一隔层绝缘薄膜 771、第二隔层绝缘薄膜 772 和第二绝缘薄膜内形成接触孔，以形成布线 741 至 745。布线 741 至 745 连接到配置在 TFT 的半导体薄膜内的掺杂区或 TFT 的栅极。布线的数量及其版面根据控制器的规格改变。在这个实施例中，布线 741 与具有第一浓度的一种导电型掺杂区 763 中的一个接触，而布线 742 与另一个接触。此外，布线 743 与具有第三浓度的一种导电型掺杂区 783 中的一个接触，而布线 745 与另一个接触。布线 744 与栅极 781 接触。

注意，这个实施例可以与任何实施例 1 至 6 结合实现。

[实施例 8]

在这个实施例中，将说明用于本发明的控制器的 TFT 的结构。图 17A 为示出这个实施例的一个 n 沟道 TFT 931 和一个 p 沟道 TFT 932 的俯视图。图 17B 和 17C 为分别沿图 17A 中的破折线 A-A' 和破折线 B-B' 切割的剖视图。

在图 17A 至 17C 中，n 沟道 TFT 931 包括在用作基底的绝缘薄膜 922（下面将称为基膜）922 上的栅极 901、与栅极 901 接触的栅极绝缘薄膜 920 和与栅极绝缘薄膜 920 接触的活动层。这里，活动层包括沟道形成区 906、掺杂区 902 和 903（沟道形成区 906 夹在它们之间）和分别在沟道形成区 906 与掺杂区 902 和 903 之间形成的 LDD 区 904 和 905。由

907 标示的是一层保护沟道形成区 906 的保护薄膜。

p 沟道 TFT 932 包括在基膜 922 上的栅极 911、与栅极 911 接触的栅极绝缘薄膜 920 和与栅极绝缘薄膜 920 接触的活动层。这里，活动层包括沟道形成区 916 和掺杂区 912 和 913（沟道形成区 916 夹在它们之间）。由 917 标示的是一层保护沟道形成区 916 的保护薄膜。

n 沟道 TFT 931 和 p 沟道 TFT 932 两个都被一层第一隔层绝缘薄膜 921 覆盖。按照本发明，n 沟道 TFT 931、p 沟道 TFT 932 和覆盖这两个 TFT 的第一隔层绝缘薄膜 921 都可以在控制器的规格确定之前制造。

在控制器规格确定后，按照控制器的规格在第一隔层绝缘薄膜 921 和栅极绝缘薄膜 920 内形成接触孔，以形成布线 908、909、910 和 919。布线 908、909、910 和 919 分别接至配置在 TFT 的半导体薄膜内的相应掺杂区或 TFT 的栅极。布线的数量及其版面根据控制器的规格改变。在这个实施例中，布线与掺杂区 902 接触，而布线 909 与掺杂区 903 和 912 接触。此外，布线 919 和 910 分别与掺杂区 913 和栅极 901 电连接。

这里，栅极绝缘薄膜 920 或第一隔层绝缘薄膜 921 可以对在衬底上的所有的 TFT 同样形成，也可以按照电路或单元分别形成。

注意，这个实施例的结构可以自由地结合实施例 1 至 6 实现。

[实施例 9]

以下对这个实施例的说明涉及构成一个用阴极作为一个像素电极的像素的情况。

图 18 例示了按照这个实施例设计的一个像素的剖视图。在图 18 中，在衬底 3501 上制造的 n 沟道型 TFT 3502 是用已知方法制造的。在这个实施例中，采用了基于双栅极结构的 n 沟道型 TFT 3502。然而，也可以采用单栅极结构、三栅极结构或有三个以上的栅极的多栅极结构。为了简明起见只示出了一些具有像素的 n 沟道型 TFT 和控制馈给像素电极的电流的 p 沟道型 TFT，其他 TFT 也可以参照图 18 所示的结构制造。

p 沟道型 TFT 3503 与 n 沟道 TFT 相应，可以用已知的方法制造。标注数字 538 所标的布线相应于使以上 n 沟道型 TFT 3502 的栅极 539a 与它的另一个栅极 539b 电链接的扫描线。

在这个实施例中，以上 p 沟道型 TFT 3503 例示为具有单栅极结构。然而，p 沟道型 TFT 可以具有多个 TFT 相互串联的多栅极结构。此外，

也可以用这样的结构：将一个沟道形成区充分地分成多个连接相互并联的多个 TFT 的部分，从而使这些 TFT 能高效率地辐射热量。这种结构对于克服 TFT 的热老化相当有效。

在 n 沟道型 TFT 3502 和 p 沟道型 TFT 3503 上形成一层第一隔层绝缘薄膜 541。再在第一隔层绝缘薄膜 541 上形成一层由树脂绝缘薄膜制成的第二隔层绝缘薄膜 542。极其重要的是用第二隔层绝缘薄膜 542 充分平整由于配置 TFT 而引起的台阶。这是因为，由于稍后需形成的有机发光层是非常薄的，存在这样的台阶会导致出现不良的光发射。考虑到这种情况，在形成像素电极前，要求尽可能平整上面所述的台阶，以便能在一个充分整平的表面上形成有机发光层。

标注数字 543 所标的是一个像素电极，也就是为发光元配置的阴极，由一个高反射的导电薄膜组成。像素电极 543 电连接到 p 沟道型 TFT 3503 的漏极区。对于像素电极 543 来说，希望用具有低阻值的导电薄膜，例如铝合金薄膜、铜合金薄膜或银合金薄膜，或者是这些合金薄膜的叠层。当然也可以用由上述这些合金薄膜再加上另一种适宜导电的金属薄膜构成的层叠结构。

在一对由树脂绝缘薄膜（最好为树脂）构成的堤 544a 与 544b 之间的凹槽（与一个像素相应）内形成一个发光层 545。虽然在这里只示出了一个像素，但也可以分别形成与红、绿、蓝三色分别相应的多个发光层。用诸如 π 共轭聚合物材料之类的有机发光材料构成发光层。通常，可用的聚合物材料包括：例如聚对二乙烯基苯（PPV）、polyvinyl carbazol（PVK）和聚芴。

有各种包括上述 PPV 的有机发光材料。例如，可以用在 H. Shenk、H. Becker、O. Gelsen、E. Kiuge、W. Spreitzer 的“用于发光二极管的聚合物”（“polymers for Light Emitting Diodes”，Euro Display, Proceedings, 1999, pp.33-37）中引用的那些材料和在 JP 10-92576 中提出的那些材料。

作为上述发光层的一个具体例子，可以用氰基-聚亚苯基-亚乙烯基来构成一个发红光的层；用聚亚苯基-亚乙烯基来构成一个发绿光的层；以及用 polyphnylene 或聚烷基亚苯基来构成一个发蓝光的层。建议各光的发光层的厚度应该在 30nm 至 150nm 的范围内，最好在 40nm 至 100nm 的范围内。

然而以上说明只涉及可用来构成发光层的有机发光材料的典型例子，因此不必将可用的有机发光材料限制在上面所引用的那些。因此，有机发光层（能发光和使载流子运动的层）可以自由地与发光层、电子传送层以及电子注入层互相组合。

例如，这个实施例例示了用聚合物材料构成发光层的情况。然而，它也可以用例如低分子量有机发光材料。为了构成电子传送层和电子注入层，也可以用例如诸如碳化硅之类的无机材料。可以用通常所知的材料作为这种有机发光材料和无机发光材料。

在这个实施例中，形成具有层叠结构的有机发光层，其中在发光层 545 上形成一个由聚噻吩（PEDOT）或 polyaniline（PAni）构成的空穴注入层 546。在空穴注入层 546 上形成一个由透明的导电薄膜构成的阳极 547。在这个实施例中，发光层 545 产生的光朝 TFT 的上表面方向辐射。因此，阳极 547 必须对光是透明的。为了形成透明的导电薄膜，可以用包括氧化铟和二氧化锡的化合物或者包括氧化铟和氧化锌的化合物。然而，由于透明的导电薄膜是在形成耐热性能都不好的发光层 545 和空穴注入层 546 后形成的，因此要求在尽可能低的温度的情况下形成阳极 547。

形成阳极 547 后，就制成了发光元 3505。在这里，发光元 3505 配有像素电极（阴极）543、发光层 545、空穴注入层 546 和阳极 547。由于像素电极 543 的区域基本上与像素的总区域一致，因此整个像素本身起着—个发光元的作用。所以，在实际使用中可以得到非常高的发光效率，从而能以高亮度显示图像。

这个实施例还在阳极 547 上配置了一层第二钝化膜 548。要求用氮化硅或氮氧化硅来构成第二钝化膜 548。第二钝化膜 548 使发光元 3505 与外界隔离，防止有机发光材料氧化使其性能变差和防止气体成分离开有机发光材料。采用上述这种格局，还提高了发光设备的可靠性。

如上所述，图 18 所示的本发明的发光设备包括一些各有如图中所示的结构的像素部分。特别是，这种发光设备用了截止电流值十分低的 TFT 3502 和能完全经得起热载流子注入的 TFT 3503。由于有这些优点，这种发光设备可靠性高，而且可以显示清晰的图像。

顺便说一下，实施例 9 的结构可以自由地结合实施例 1 至 6 的结构实现。

[实施例 10]

在实施例 10 中，将结合图 19 说明本发明的发光设备的组成。图 19 这种发光设备的俯视图，图 19B 为沿图 19A 中的线 A-A' 切割的剖视图，而图 19C 为沿图 19A 中的线 B-B' 切割的剖视图。

配置了一个密封件 4009，包围配置在衬底 4001 上的像素部分 4002、信号线驱动电路 4003、第一和第二扫描线驱动电路 4004a 和 4004b 以及控制器 4401。此外，在像素部分 4002、信号线驱动电路 4003、第一和第二扫描线驱动电路 4004a 和 4004b 以及控制器 4401 上形成了一层密封材料 4008。因此，像素部分 4002、信号线驱动电路 4003、第一和第二扫描线驱动电路 4004a 和 4004b 以及控制器 4401 被衬底 4001、密封件 4009 和密封材料 4008 与填料 4210 一起密封。

此外，在衬底 4001 上配置的像素部分 4002、信号线驱动电路 4003、第一和第二扫描线驱动电路 4004a 和 4004b 以及控制器 4401 都有多个 TFT。在图 19B 中，代表性地示出了在基膜 4010 上形成的包括在信号线驱动电路 4003 内的驱动电路 TFT（图中示出了一个 n 沟道 TFT 和一个 p 沟道 TFT）4201 和包括在像素部分 4002 内的电流控制 TFT 4202。

在这个实施例中，用已知方法制造的 p 沟道 TFT 或 n 沟道 TFT 用作驱动 TFT 4201，而用已知方法制造的 p 沟道 TFT 用作电流控制 TFT 4202。连接到电流控制 TFT 4202 的栅极上的记忆电容器（未示出）配置在像素部分 4002 内。

在驱动 TFT 4201 和电流控制 TFT 4202 上形成一层隔层绝缘薄膜（平整薄膜）4301，再在这上面形成与电流控制 TFT 4202 的漏极电连接的像素电极（阳极）4203。一层透明的具有大功函的导电薄膜供像素电极 4203 用。可以用氧化铟和氧化锡的化合物、氧化铟和氧化锌的化合物、氧化锌、氧化锡或氧化铟形成透明的导电薄膜。也可以用加有镓的上述透明导电薄膜。

然后，在像素电极 4203 上形成绝缘薄膜 4302，绝缘薄膜 4302 在像素电极 4203 上形成一个开口部分。在这个开口部分内，在像素电极 4203 上形成一个有机发光层 4204。可以用已知的有机光发光材料或无机发光材料来形成有机发光层 4204。此外，作为有机发光材料的有低分子量（单体）材料和高分子量（聚合物）材料，这两种材料都可以使用。

可以用已知的蒸发技术或者贴敷技术作为形成有机发光层 4204 的方法。此外，有机发光层的结构可以采用自由地组合空穴注入层、空穴传送层、发光层、电子传送层和电子注入层形成的叠层结构或单层结构。

在有机发光层 4204 上形成一个由具有光屏蔽性能的导电薄膜（通常为含有铝、铜或银作为主要成分的导电薄膜或者是以上导电薄膜和另一个导电薄膜的层叠薄膜）制成的阴极 4205。此外，最好尽可能除去在阴极 4205 和有机发光层 4204 的界面处存在的水汽和氧。因此，这样的设备必需在氮或惰性气体环境中形成有机发光层 4204，再在不对氧和水汽暴露的情况下形成阴极 4205。在这个实施例中，可以用多腔型（成串工具型）薄膜形成设备实现上述薄膜的淀积。此外，还要将一个预定的电压加到阴极 4205 上。

如上所述，形成了由像素电极（阳极）4203、有机的发光层 4204 和阴极 4205 构成的 OLED 4303。此外，还在绝缘薄膜 4302 上形成一层保护薄膜 4209，覆盖 OLED 4303。保护薄膜 4209 有效地防止了氧、水汽之类的渗入 OLED 4303。

标注符号 4005a 所标的是一个拉到与电源线连接的布线，布线 4005a 与电流控制 TFT 4202 的源极区电连接。拉出的布线 4005a 在密封件 4009 与衬底 4001 之间穿过，通过各向异性导电薄膜 4300 与 FPC 4006 的 FPC 布线 4301 电连接。

密封材料 4008 可以用玻璃材料、金属材料（通常是不锈钢）陶瓷材料或塑料（包括塑料薄膜）。作为塑料，可以用 FRP（玻璃纤维增强塑料）板、PVF（聚氟乙烯）薄膜、Mylar 薄膜、聚酯薄膜、或聚丙烯树脂薄膜。此外，还可以用具有 PVF 薄膜或 Mylar 薄膜夹铝箔的结构片。

然而，在 OLED 的光朝覆盖件侧发射的情况下，要求覆盖件是透明的。在这种情况下，用诸如玻璃板、塑料板、聚酯薄膜或丙烯酸薄膜之类的透明物质。

此外，除了诸如氮或氩之类的气性气体，可以用紫外线可固化树脂或热固树脂作为填料 4210，因此可以用 PVC（聚氯乙烯）、丙烯酸、聚酰亚胺、环氧树脂、硅酮树脂、PVB（聚乙烯醇缩丁醛）或 EVA（乙烯-乙酸乙烯共聚物）。在这个实施例中，填料用的是氮。

此外，在衬底 4001 侧的密封材料 4008 的表面上形成了一个凹陷部

分 4007, 其中设置了吸湿性材料或可以吸收氧的物质, 以便使填料 4210 受到吸湿性材料 (最好为氧化钡) 或可以吸收氧的物质的作用。然后, 用凹陷部分覆盖件 4208 将吸湿性材料或可以吸收氧的物质 4207 保持在凹陷部分 4007 内, 使得吸湿性材料或可以吸收氧的物质 4207 不会消散。注意, 凹陷部分覆盖件 4208 呈细网格形状, 具有空气和水汽可穿透而吸湿性材料或可以吸收氧的物质 4207 不可穿透的结构。由于设置了吸湿性材料或可以吸收氧的物质 4207, 可以抑制 OLED 4303 的恶化。

如图 19C 所示, 形成了像素电极 4203, 同时形成一层导电薄膜 4203a, 与拉出的布线 4005a 接触。

此外, 各向异性导电薄膜 4300 具有导电的填料 4300a。通过热压衬底 4001 和 FPC 4006 由导电填料 4300a 使衬底 4001 上的导电薄膜 4203a 和 FPC 4006 上的 FPC 布线 4301 相互电连接。

注意, 这个实施例的结构可以自由地结合实施例 1 至 9 所示的结构实现。

[实施例 11]

可以应用本发明的半导体显示设备的电子设备包括摄像机、数码相机、护目镜型显示器 (头戴显示器)、导航系统、放声设备 (汽车音频设备和音响装置)、膝上计算机、游戏机、便携式信息终端 (手持型计算机, 移动电话机, 便携式游戏机, 电子图书, 等等)、含有记录媒体的图像重放设备 (具体地说, 可以重放诸如数字通用视盘 (DVD) 之类的记录媒体的包括一个显示重放图像的显示器的设备) 等等。图 20 分别示出了这些电子设备的各种具体例子。

图 20A 例示了一个发光显示设备, 它包括外壳 2001、支承座 2002、显示部分 2003、扬声部分 2004、视频输入端 2005 等。本发明可应用于显示部分 2003。发光设备是自发光型, 因此不需要背光。因此, 其显示部分的厚度比液晶显示器的薄。这种发光显示设备包括了显示信息用的全部显示设备, 例如个人计算机、电视广播接收机和广告显示器。

图 20B 例示了一个数码相机, 它包括主体 2101、显示部分 2102、图像接收部分 2103、操作键 2104、外接端口 2105、快门键 2106 等。本发明的这个数码相机用了按照本发明设计的半导体显示设备作为显示部分 2102。

图 20C 例示了一个笔记本型计算机，它包括主体 2201、外壳 2202、显示部分 2203、键盘 2204、外接端口 2205、鼠标 2206 等。这个膝上型计算机用了按照本发明设计的半导体显示设备作为显示部分 2203。

图 20D 例示了一个手持型计算机，它包括主体 2301、显示部分 2302、开关 2303、操作键 2304、红外端口 2305 等。这个手持型计算机用了按照本发明设计的半导体显示设备作为显示部分 2302。

图 20E 例示了一个包括记录媒体便携式图像重放设备（具体地说为 DVD 重放设备），它包括主体 2401、外壳 2402、显示部分 A 2403、显示部分 B 2404、记录媒体（DVD 之类）读出部分 2405、操作键 2406、扬声部分 2407 等。显示部分 A 2403 主要用来显示图像信息，而显示部分 B 2404 主要用来显示字符信息。这种包括记录媒体的图像重放设备还包括游戏机之类。这种图像重放设备用了按照本发明设计的半导体显示设备作为显示部分 A 2403 和 B 2404。

图 20F 例示了一个护目镜型显示器（头戴式显示器），它包括主体 2501、显示部分 2502、镜臂部分 2503 等。这个护目镜型显示器用了按照本发明设计的半导体显示设备作为显示部分 2502。

图 20G 例示了数字摄像机，它包括主体 2601、显示部分 2602、外壳 2603、外部连接端口 2604、遥控接收部分 2605、图像接收部分 2606、电池 2607、语音输入部分 2608、操作键 2609 等。这个摄像机用了按照本发明设计的半导体显示设备作为显示部分 2602。

图 20H 例示了一个移动电话机，它包括主体 2701、外壳 2702、显示部分 2703、语音输入部分 2704、语音输出部分 2705、操作键 2706、外部连接端口 2707、天线 2708 等。注意，显示器部分 2703 由于是在发黑的背景上显示白色字符，因此可以减小移动电话机的功率消耗。这个移动电话机用了按照本发明设计的半导体显示设备作为显示部分 2703。

在将来从有机发光材料可以发出更亮的光时，按照本发明设计的发光设备就可应用于用透镜之类扩大含有输出图像信息的光加以投射的前投或背投型投影机。

本发明的电子设备可以用按照本发明设计的控制器作为信号控制电路等。

如上所述，本发明可以以不同方式应用于所有技术领域内的各种各样的电子设备。在这个实施例中的电子设备可以用具有自由组合实施例

1 至 10 中的结构的结构的发光设备得到。

在本发明中，如在 ASIC 情况下那样设计使用 TFT 的控制器，从而在控制器的规格改变时只要设计连接事先形成的那些 TFT 或逻辑元件的布线就可以了，所以可以改变最少到只有两个掩模：一个形成布线图案的掩模和一个形成线路的接触孔的掩模。因此，可以降低与控制器设计改变关联的成本和制造规格不同的控制器。

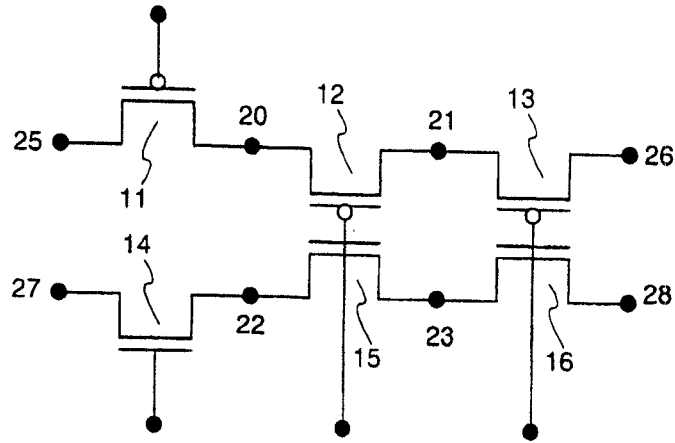


图 1A

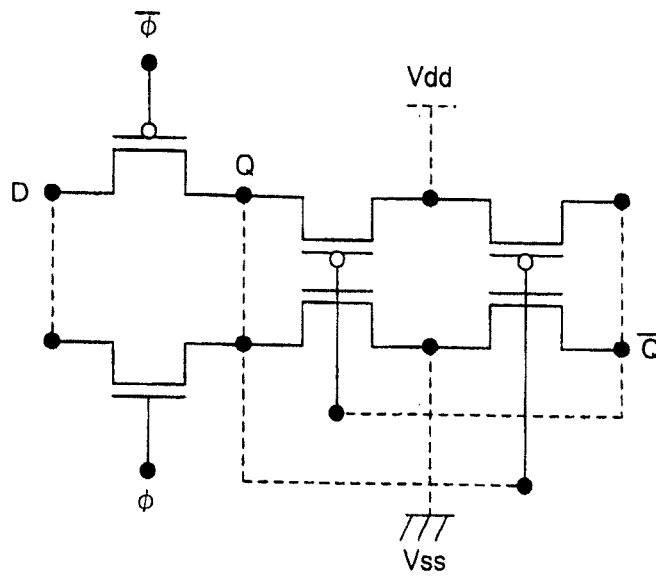


图 1B

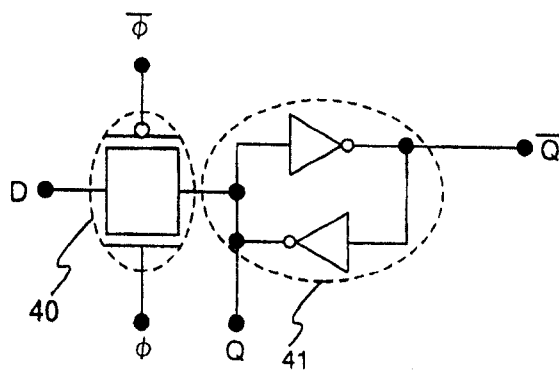


图 1C

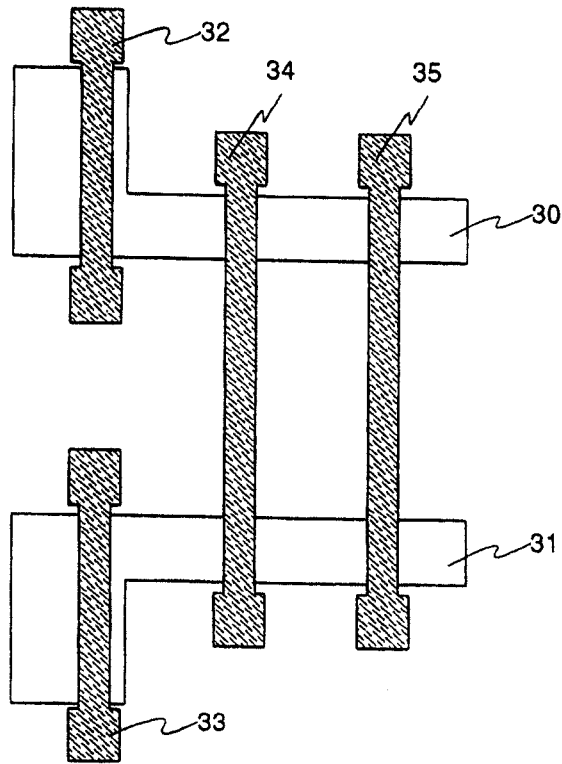


图 2A

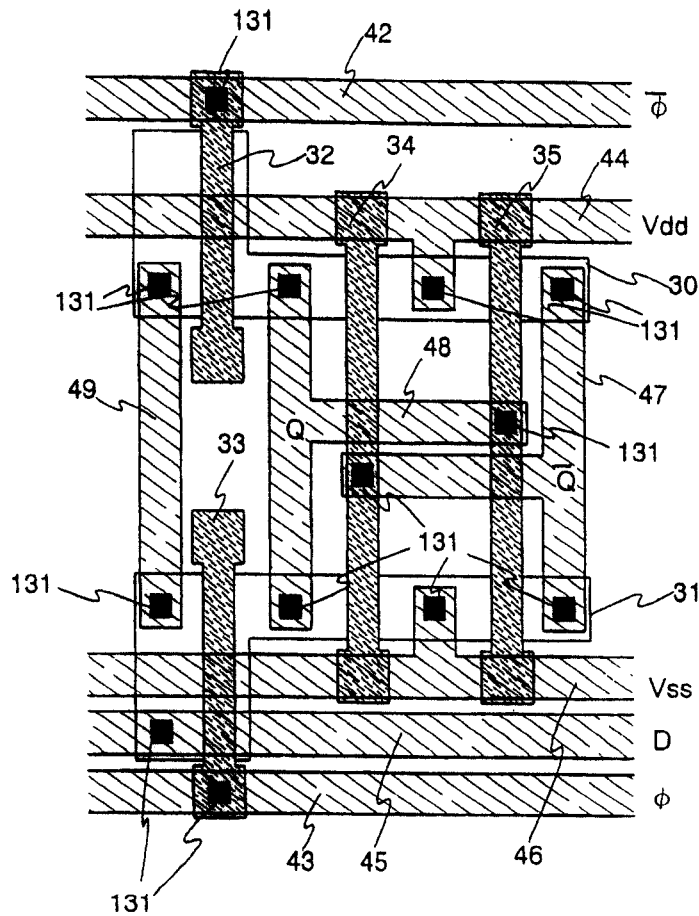


图 2B

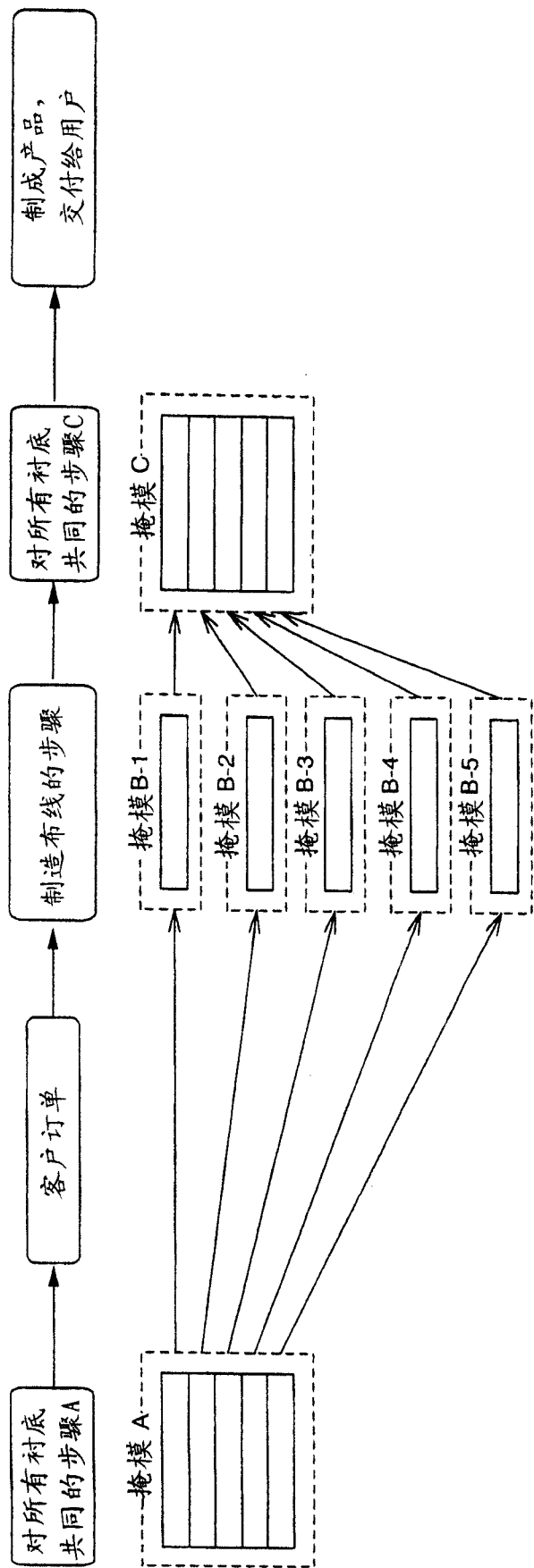


图 3

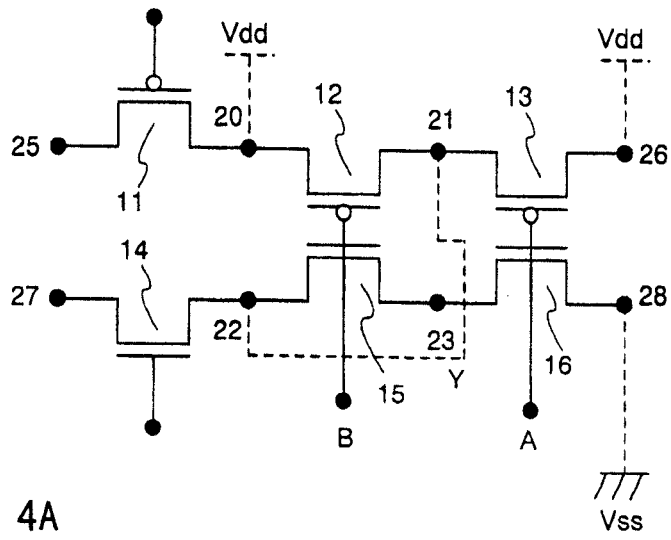


图 4A

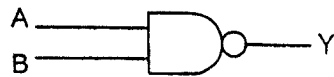


图 4B

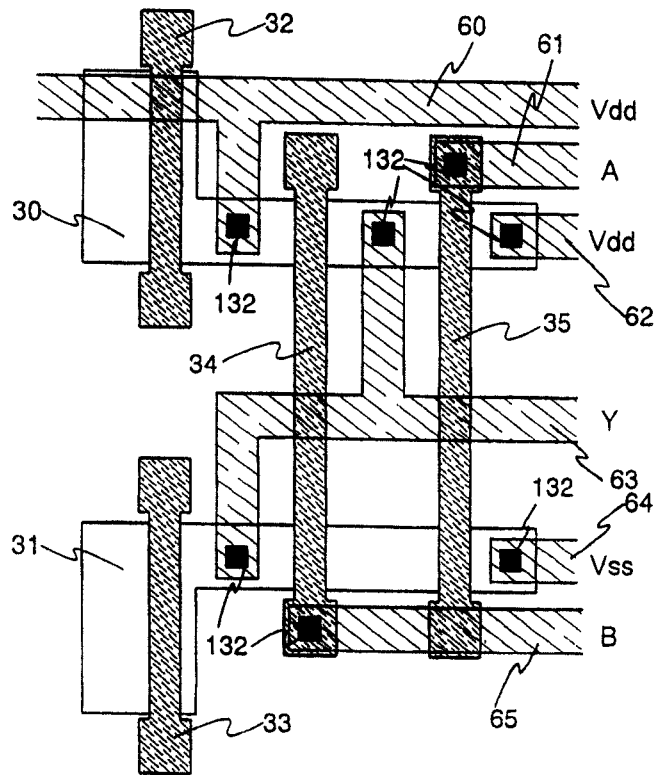


图 5

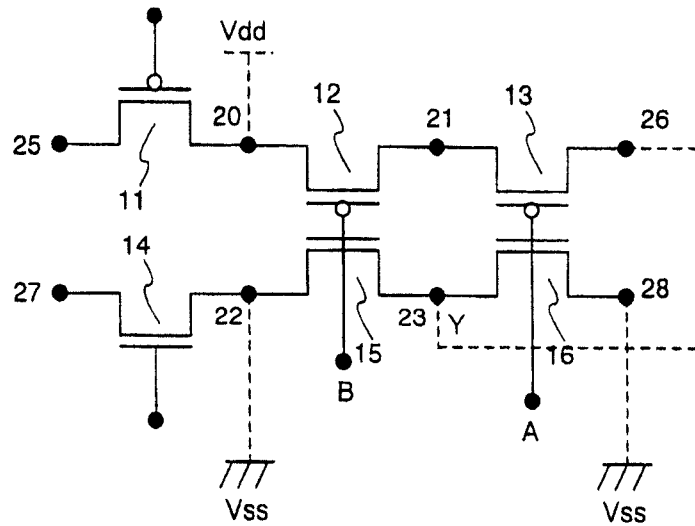


图 6A

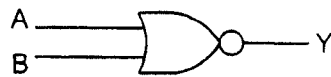


图 6B

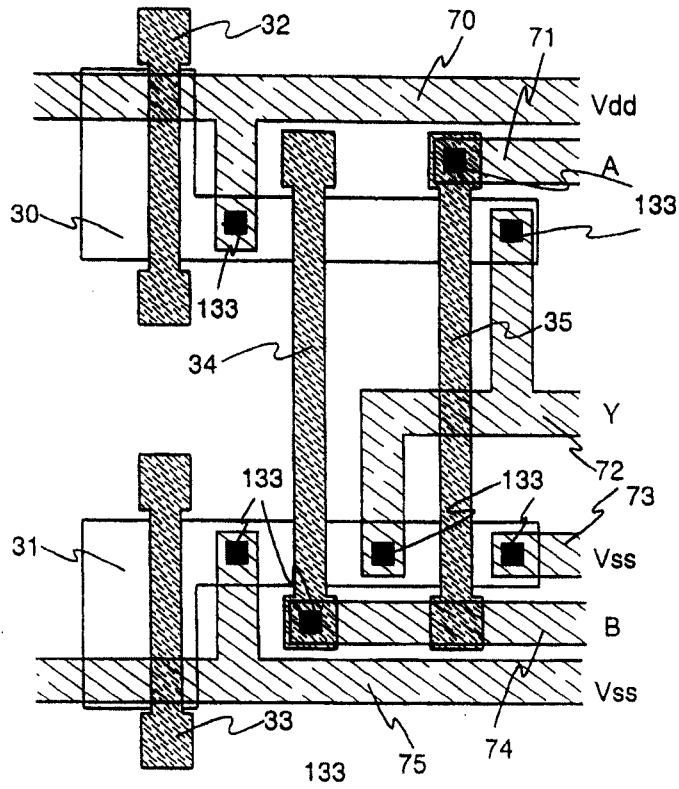


图 7

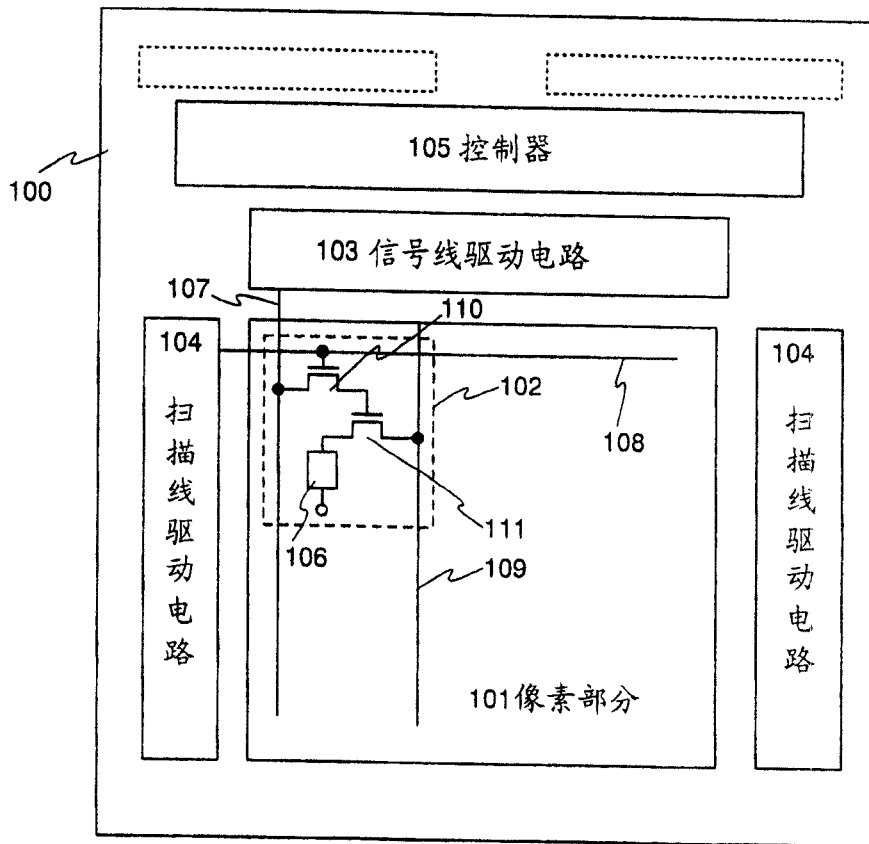


图 8

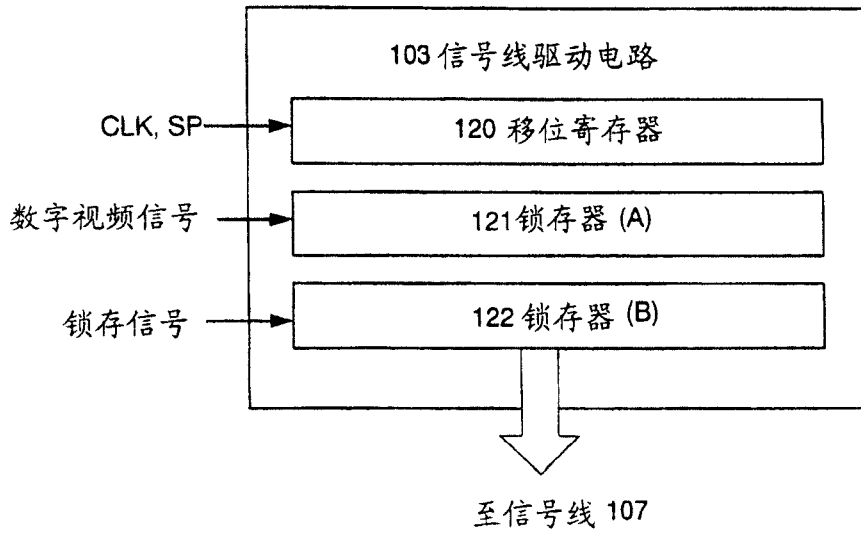


图 9A

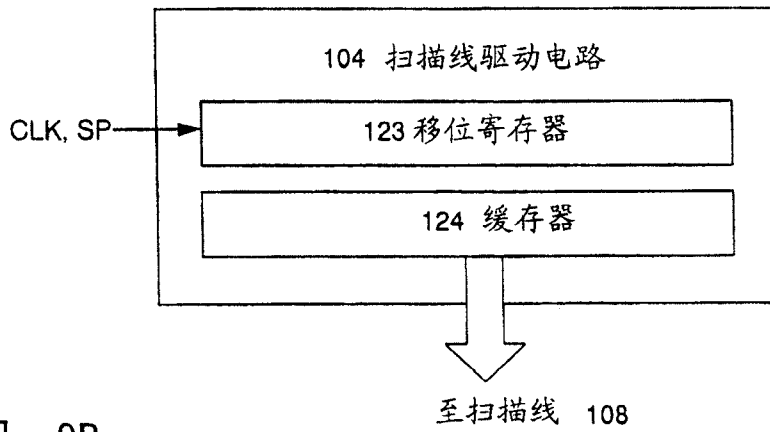


图 9B

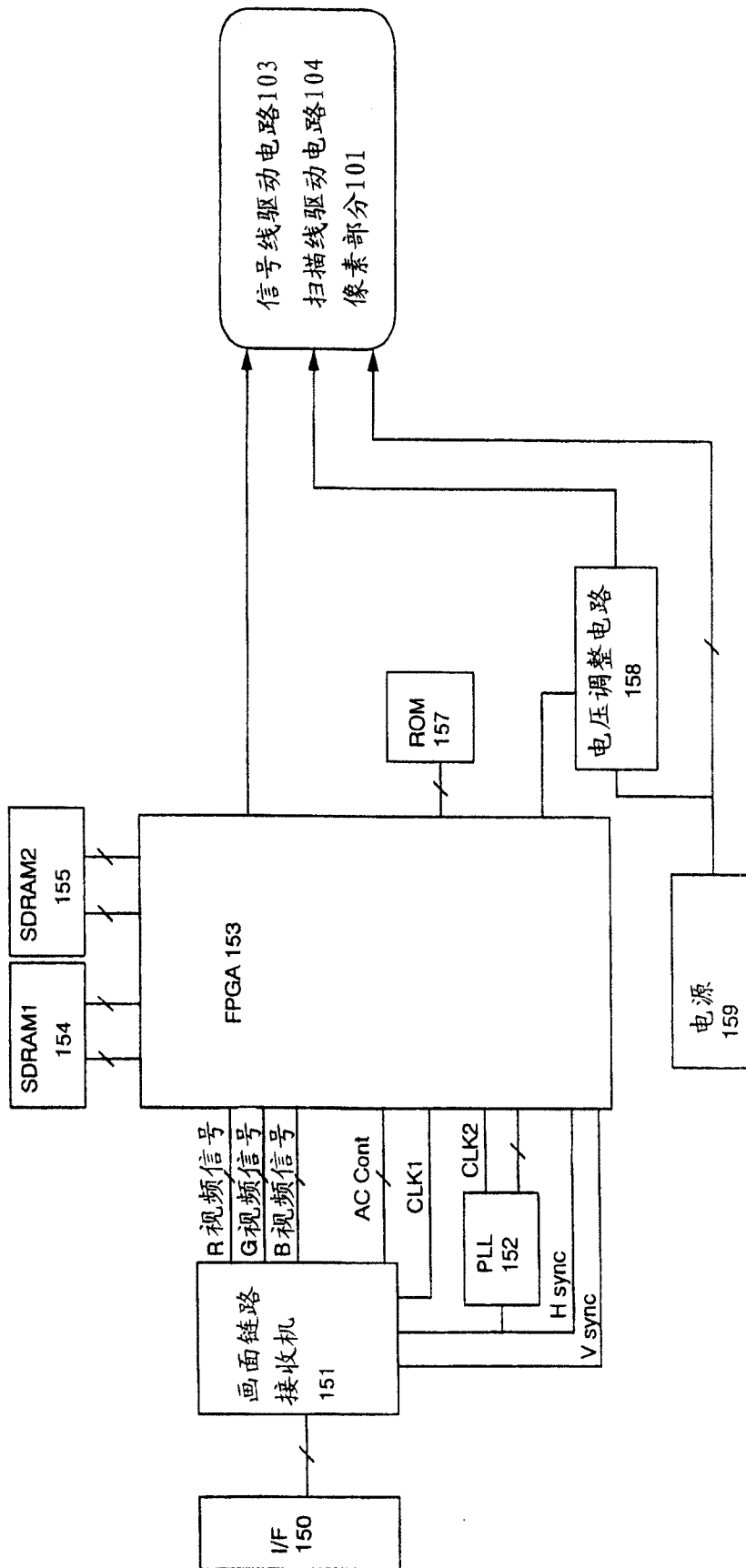


图 10

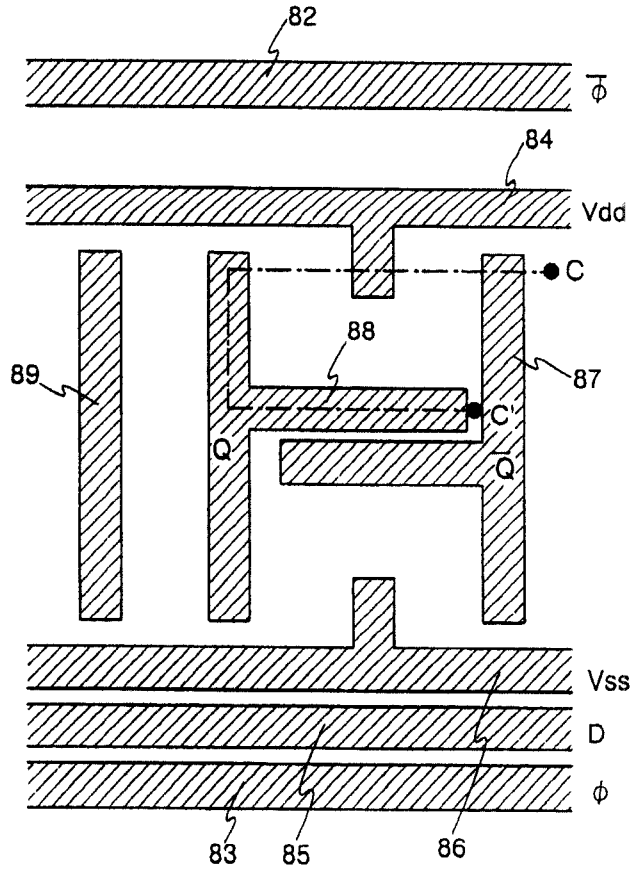


图 11A

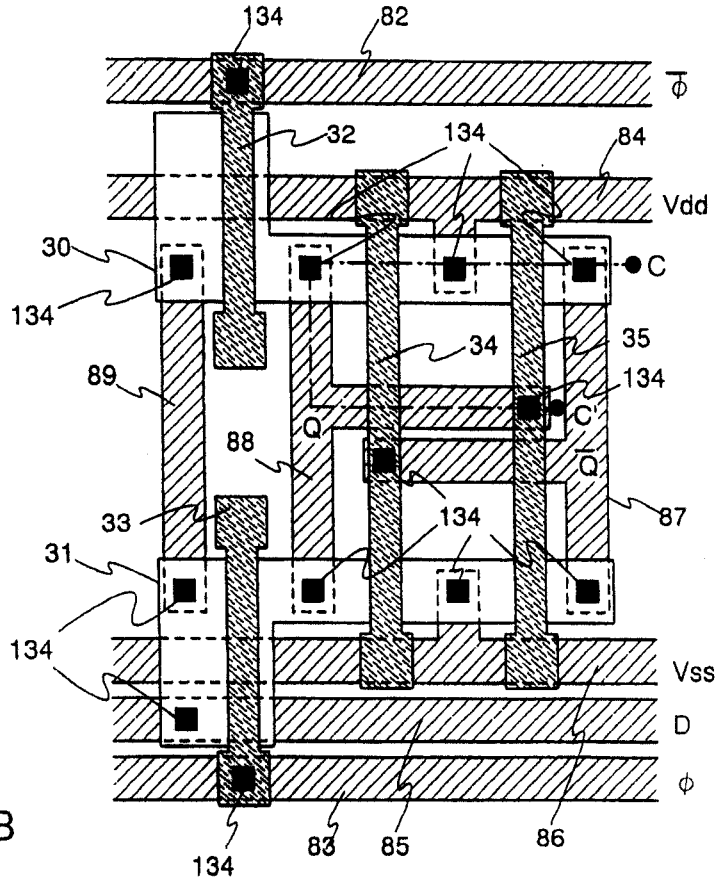


图 11B

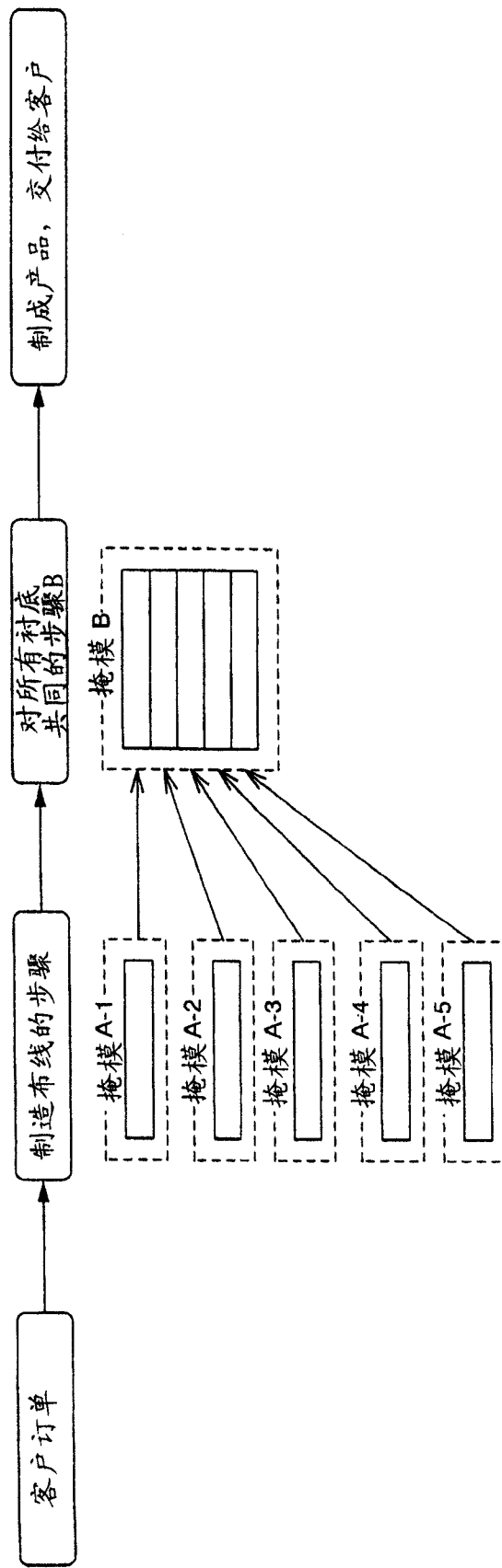


图 12

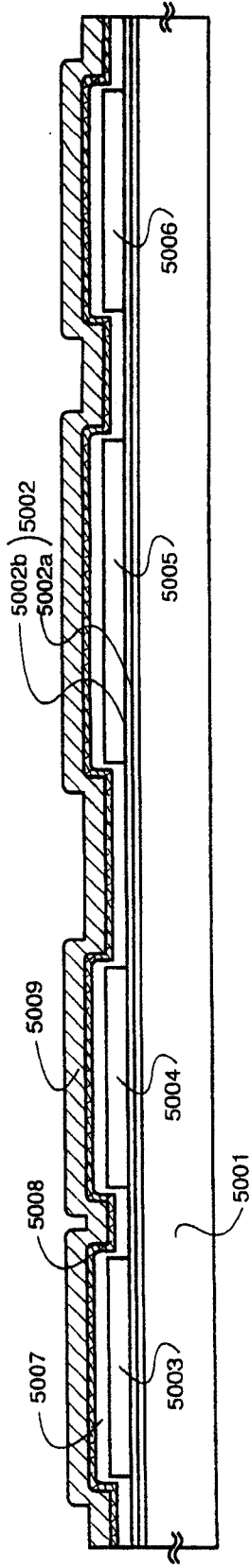


图 13A

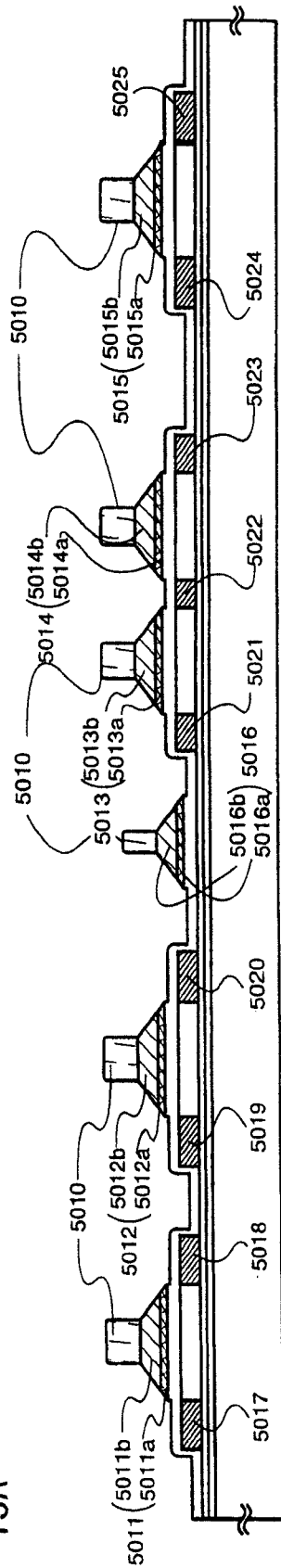


图 13B

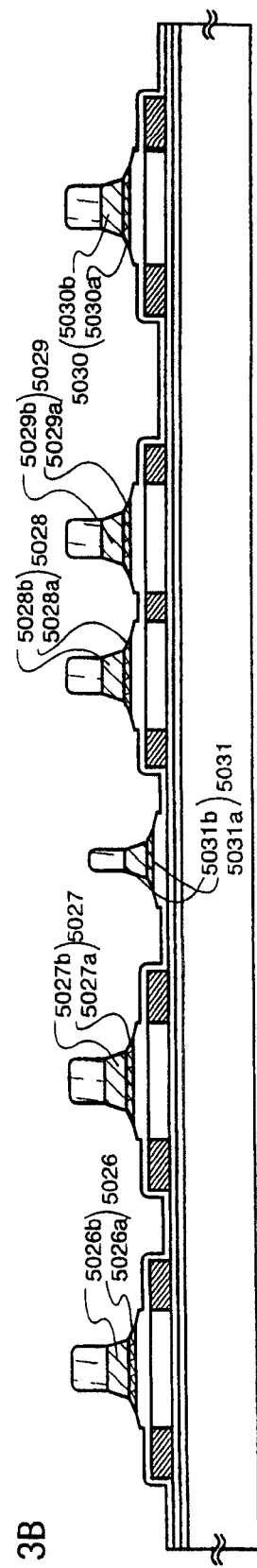


图 13C

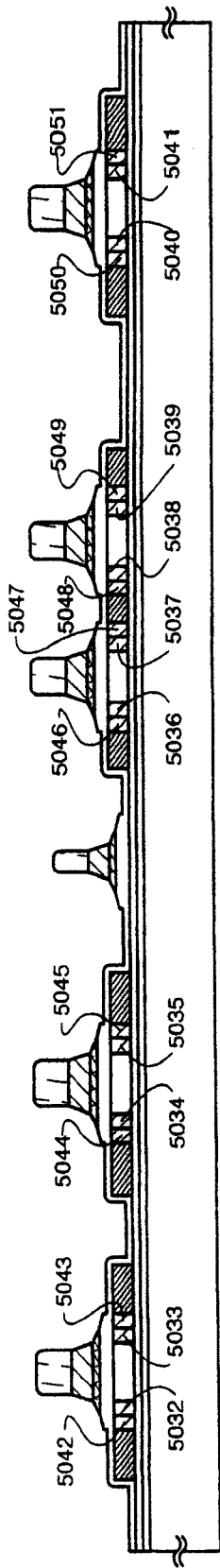


图 14A

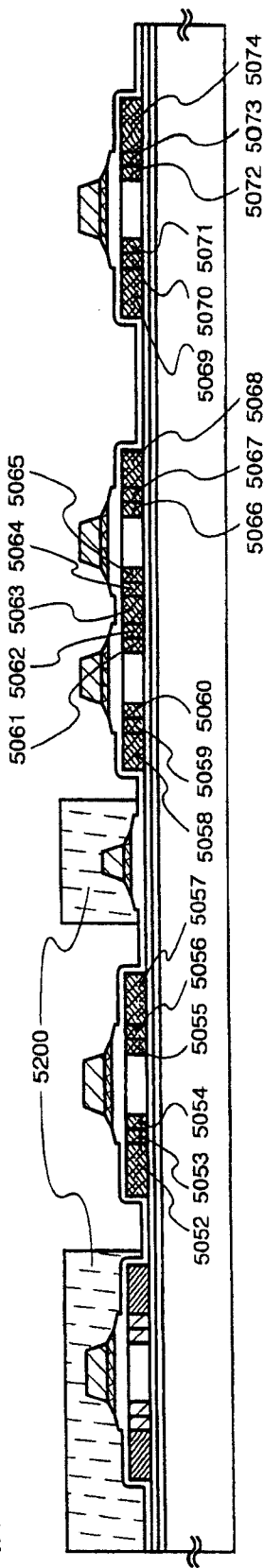


图 14B

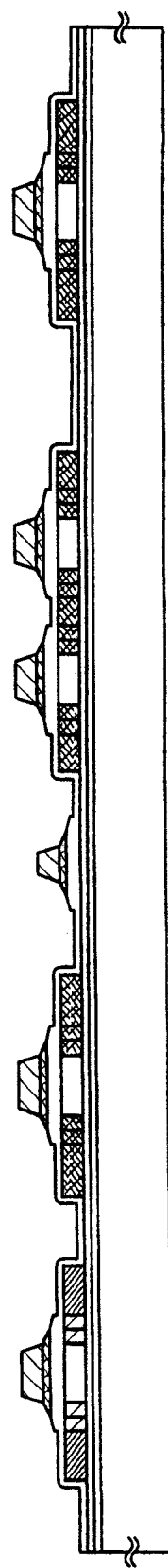


图 14C

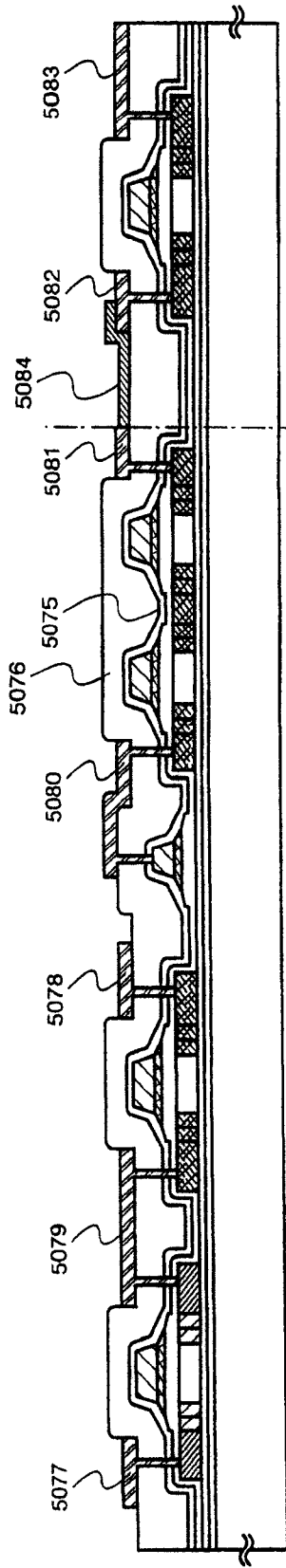


图 15A

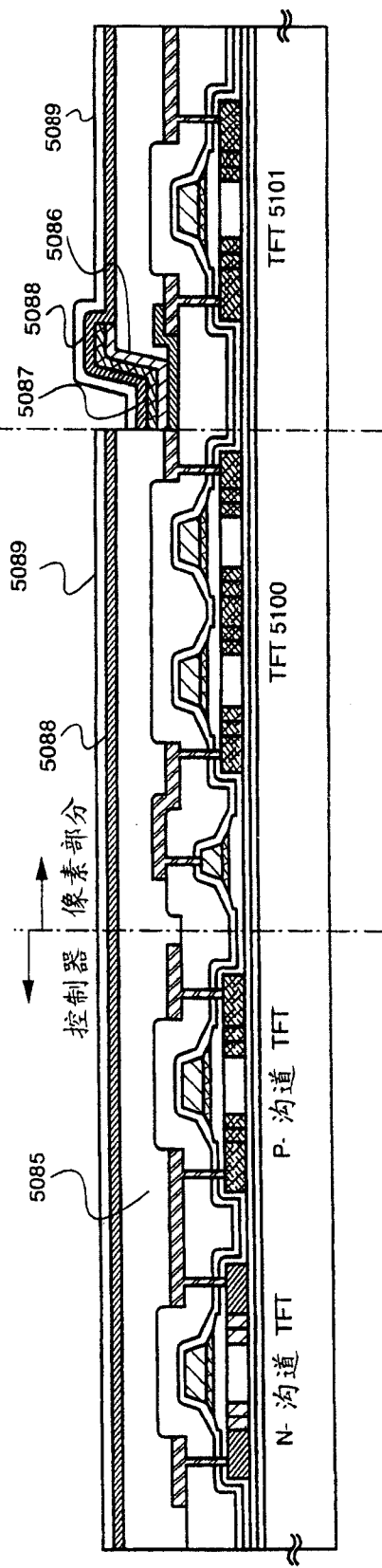


图 15B

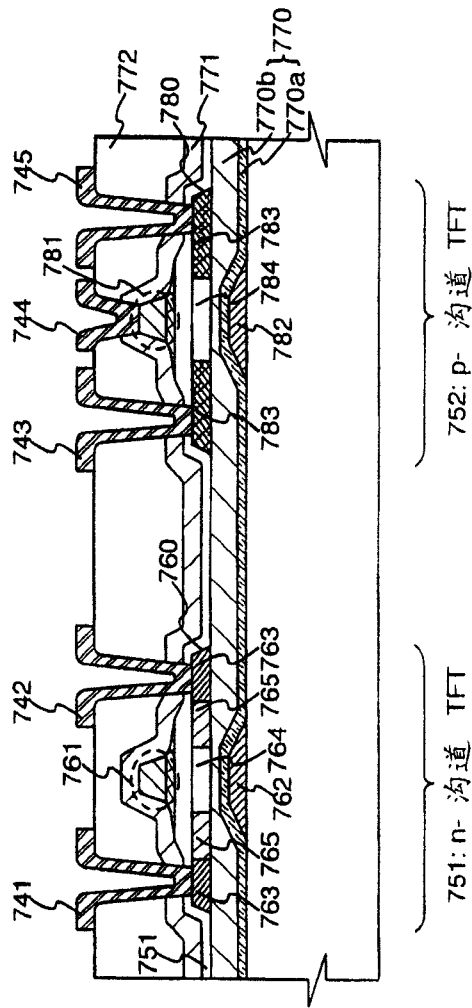


图 16

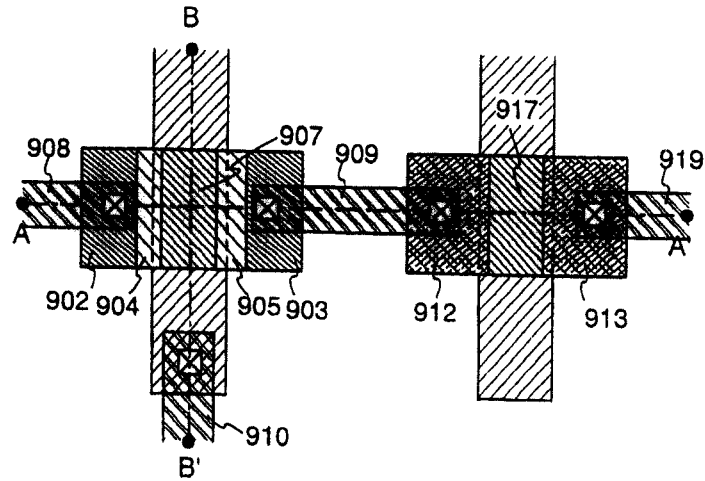


图 17A

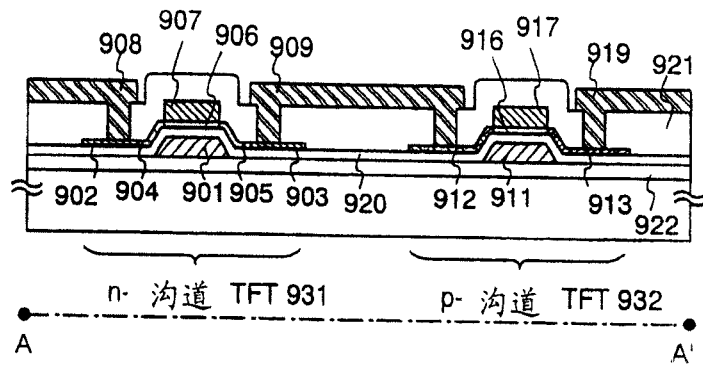


图 17B

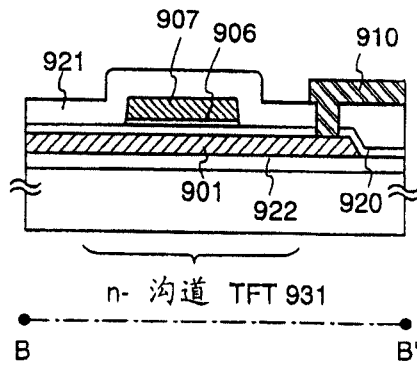


图 17C

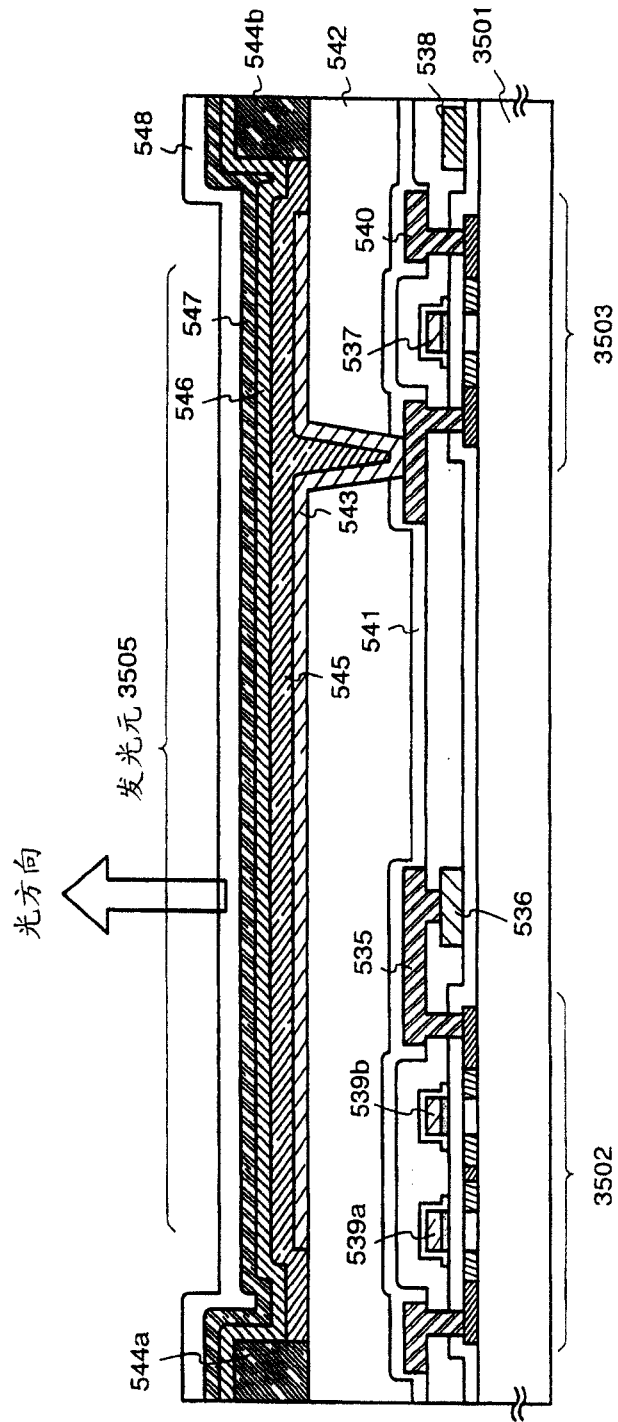


图 18

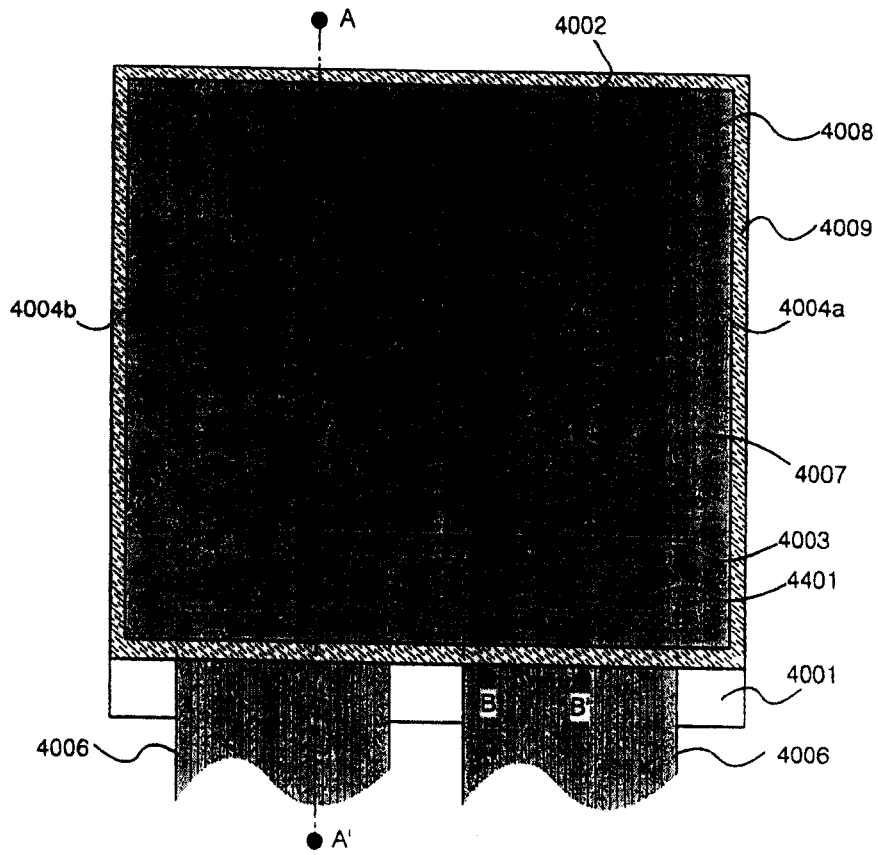


图 19A

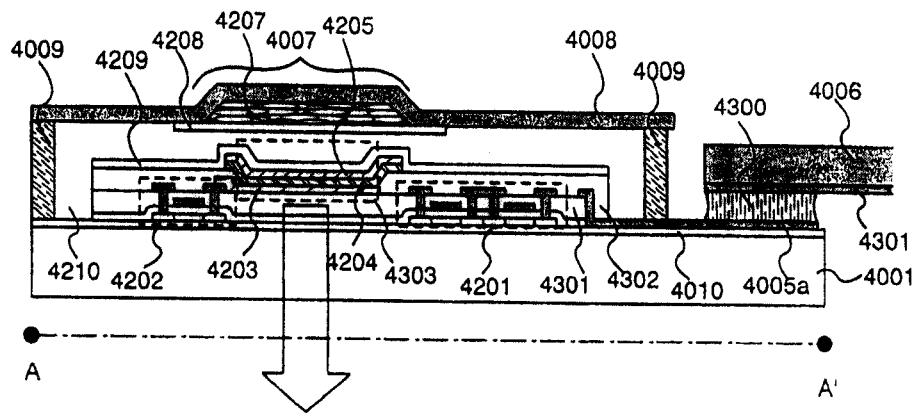


图 19B

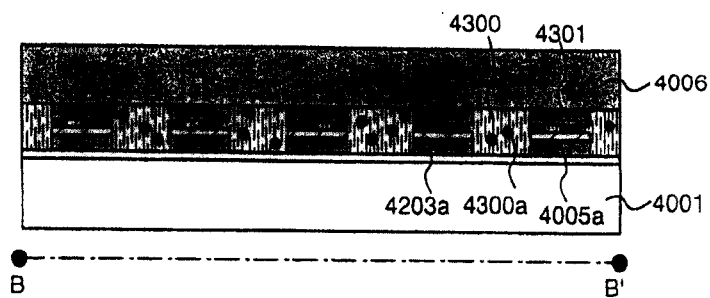


图 19C

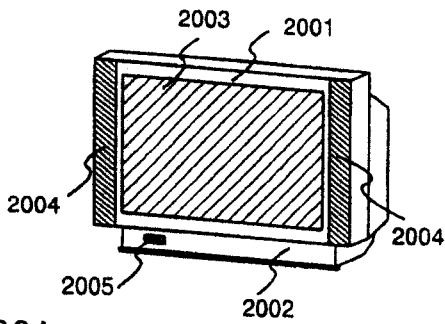


图 20A

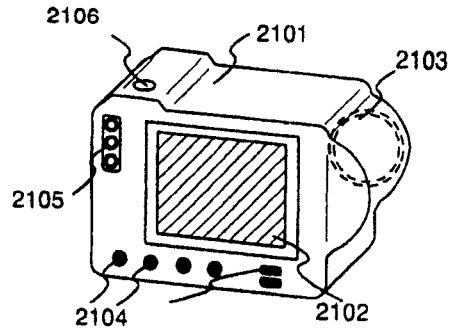


图 20B

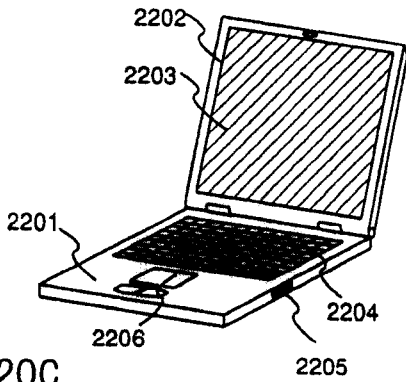


图 20C

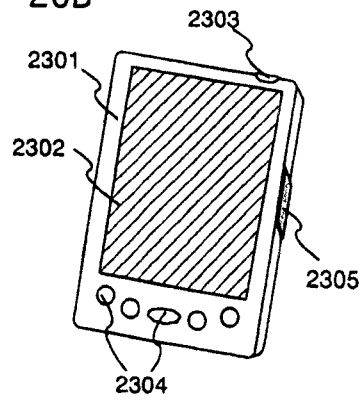


图 20D

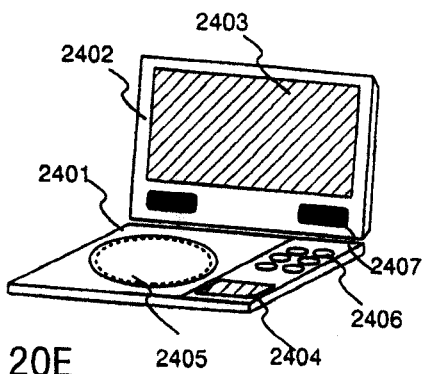


图 20E

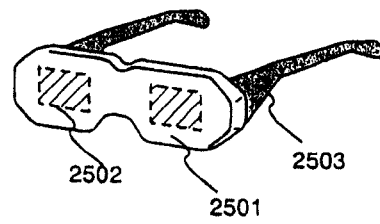


图 20F

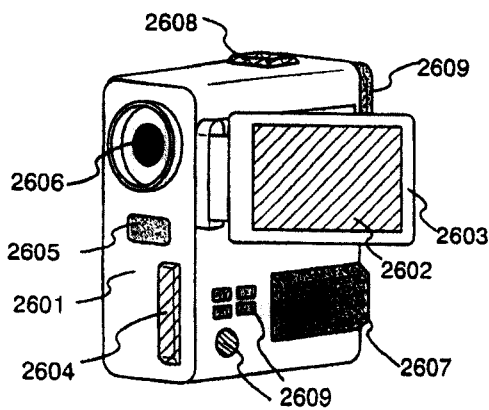


图 20G

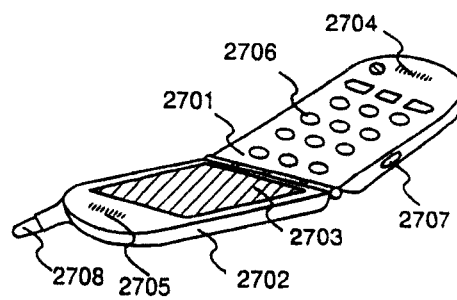


图 20H

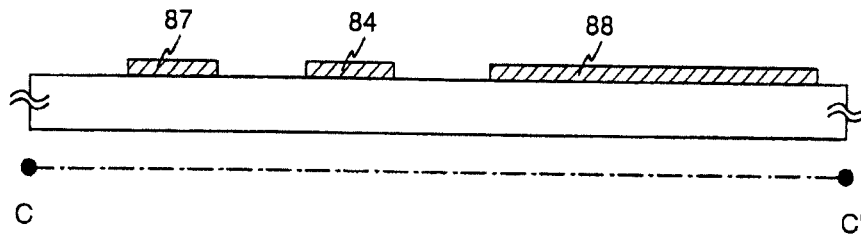


图 21A

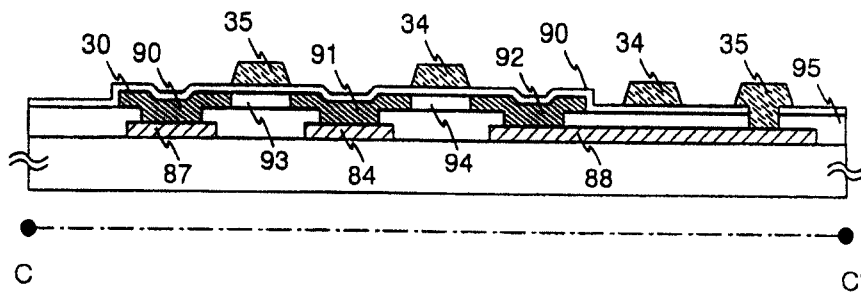


图 21B