

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年6月5日(05.06.2025)



(10) 国際公開番号

WO 2025/115409 A1

(51) 国際特許分類:

H10D 12/00 (2025.01) H10D 30/66 (2025.01)
H10D 30/01 (2025.01) H10D 84/80 (2025.01)

(21) 国際出願番号: PCT/JP2024/035952

(22) 国際出願日: 2024年10月8日(08.10.2024)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2023-201405 2023年11月29日(29.11.2023) JP

(71) 出願人: 富士電機株式会社 (FUJI ELECTRIC CO., LTD.) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 (JP).

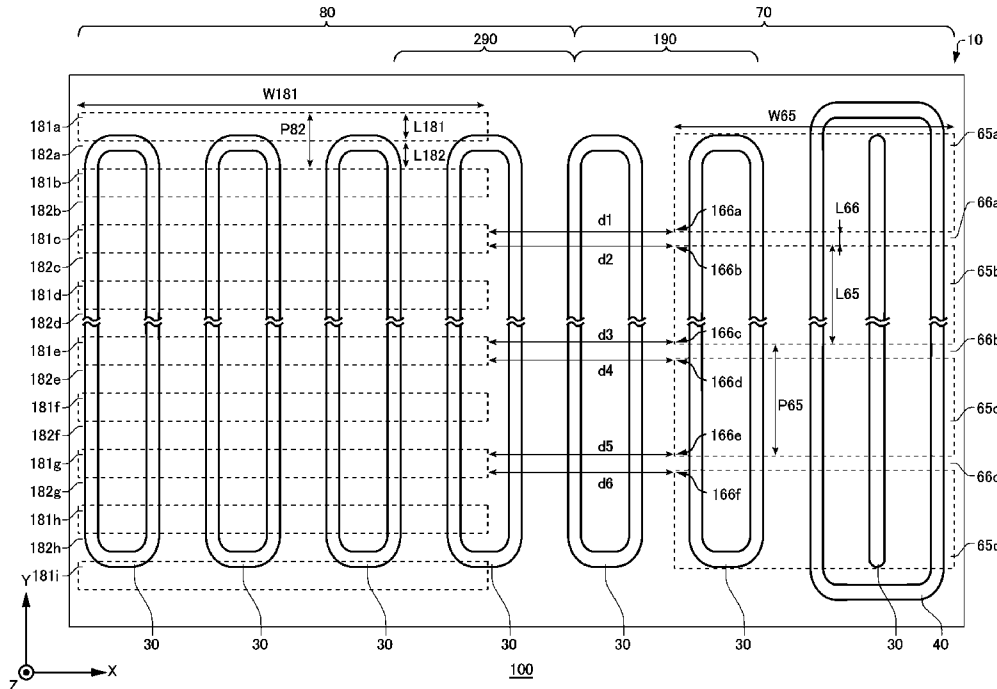
(72) 発明者: 吉田 浩介 (YOSHIDA Kosuke); 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 富士電機株式会社内 (JP). 内藤 達也 (NAITO Tatsuya); 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 富士電機株式会社内 (JP). 浜崎 竜太郎 (HAMASAKI Ryutaro); 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 富士電機株式会社内 (JP).

(74) 代理人: 弁理士法人 R Y U K A 国際特許事務所 (RYUKA & PARTNERS); 〒1631522 東京都新宿区西新宿 1 - 6 - 1 新宿エルタワー 2 2 階 (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置



(57) Abstract: This semiconductor device is provided with a transistor part and a diode part. The semiconductor device is provided with: a drift region of a first conductivity type provided on a semiconductor substrate; a plurality of trench portions extending in a predetermined trench extension direction on a front surface side of the semiconductor substrate; and a collector region of a second conductivity type provided below the drift region. The transistor part may include: a base region of a second conductivity type provided above the drift region; an emitter region of the first conductivity

BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第21条(3))
- 補正された請求の範囲 (条約第19条(1))

type having a doping concentration higher than that of the drift region; a first contact region of the second conductivity type having a doping concentration higher than that of the base region; a plurality of trench bottom regions of the second conductivity type provided repeatedly in the trench extension direction below the base region; and a plurality of trench bottomless regions provided repeatedly in the trench extension direction and sandwiched between the plurality of trench bottom regions. The diode part may have an anode region of the second conductivity type provided above the drift region and a rear surface-side region provided below the drift region. The rear surface-side region may include a first conductivity type part of the first conductivity type and a second conductivity type part of the second conductivity type. The first conductivity type part and the second conductivity type part may be provided in a manner so as to form, as seen from a top view, a repetitive structure in which a second conductivity type formation region in which the second conductivity type part is formed and a second conductivity type non-formation region in which the second conductivity type part is not formed are alternately and repeatedly arranged in a predetermined direction. As seen from the top view, the shortest distance from an end of each of the plurality of trench bottomless regions to the second conductivity type non-formation region may be 85-115% of a predetermined reference value.

(57) 要約: トランジスタ部およびダイオード部を備える半導体装置であって、半導体基板に設けられた第1導電型のドリフト領域と、前記半導体基板のおもて面側において、予め定められたトレンチ延伸方向に延伸した複数のトレンチ部と、前記ドリフト領域の下方に設けられた第2導電型のコレクタ領域と、を備える、半導体装置を提供する。前記トランジスタ部は、前記ドリフト領域の上方に設けられた第2導電型のベース領域と、前記ドリフト領域よりもドーピング濃度が高い第1導電型のエミッタ領域と、前記ベース領域よりもドーピング濃度が高い第2導電型の第1コンタクト領域と、前記ベース領域の下方において、前記トレンチ延伸方向に繰り返し設けられた第2導電型の複数のトレンチボトム領域と、前記トレンチ延伸方向に繰り返し設けられ、前記複数のトレンチボトム領域に挟まれた複数のトレンチボトムレス領域とを有してよい。前記ダイオード部は、前記ドリフト領域の上方に設けられた第2導電型のアノード領域と、前記ドリフト領域の下方に設けられた裏面側領域とを有してよい。前記裏面側領域は、第1導電型の第1導電型部と、第2導電型の第2導電型部とを含んでよい。前記第1導電型部および前記第2導電型部は、上面視において、前記第2導電型部が形成された第2導電型形成領域と、前記第2導電型部が形成されていない第2導電型非形成領域とが予め定められた方向に交互に繰り返し配列された繰り返し構造を形成するように設けられてよい。上面視において、前記複数のトレンチボトムレス領域のそれぞれの端部から前記第2導電型非形成領域までの最短距離は、予め定められた基準値の85%以上、115%以下であってよい。

明 細 書

発明の名称：半導体装置

技術分野

[0001] 本発明は、半導体装置に関する。

背景技術

[0002] 特許文献 1 には、「露出されたトレンチ 14、15、16 の底部の下方で、（第 1 の導電型と相補的な）第 2 の導電型の複数のドーピング領域（例えば、注入領域）1059 が生成される」と記載されている。特許文献 2 には「幅の狭い FWD 領域 19a」および「幅の広い FWD 領域 19b」を設けることが記載されている。

[先行技術文献]

[特許文献]

[特許文献 1] 特開 2019-110288 号公報

[特許文献 2] 特許第 5637175 号公報

一般的開示

[0003] （解決しようとする課題）

半導体装置の動作初期において、電子電流を均一化することが望ましい。

（課題を解決するための手段）

[0004] 本発明の第 1 の態様においては、トランジスタ部およびダイオード部を備える半導体装置であって、半導体基板に設けられた第 1 導電型のドリフト領域と、前記半導体基板のおもて面側において、予め定められたトレンチ延伸方向に延伸した複数のトレンチ部と、前記ドリフト領域の下方に設けられた第 2 導電型のコレクタ領域と、を備える、半導体装置を提供する。前記トランジスタ部は、前記ドリフト領域の上方に設けられた第 2 導電型のベース領域と、前記ドリフト領域よりもドーピング濃度が高い第 1 導電型のエミッタ領域と、前記ベース領域よりもドーピング濃度が高い第 2 導電型の第 1 コンタクト領域と、前記ベース領域の下方において、前記トレンチ延伸方向に線

り返し設けられた第2導電型の複数のトレンチボトム領域と、前記トレンチ延伸方向に繰り返し設けられ、前記複数のトレンチボトム領域に挟まれた複数のトレンチボトムレス領域とを有してよい。前記ダイオード部は、前記ドリフト領域の上方に設けられた第2導電型のアノード領域と、前記ドリフト領域の下方に設けられた裏面側領域とを有してよい。前記裏面側領域は、第1導電型の第1導電型部と、第2導電型の第2導電型部とを含んでよい。前記第1導電型部および前記第2導電型部は、上面視において、前記第2導電型部が形成された第2導電型形成領域と、前記第2導電型部が形成されていない第2導電型非形成領域とが予め定められた方向に交互に繰り返し配列された繰り返し構造を形成するように設けられてよい。上面視において、前記複数のトレンチボトムレス領域のそれぞれの端部から前記第2導電型非形成領域までの最短距離は、予め定められた基準値の85%以上、115%以下であってよい。

[0005] 上記半導体装置において、前記第2導電型非形成領域および前記第2導電型形成領域は、上面視において、前記トレンチ延伸方向に延伸し、前記複数のトレンチ部のトレンチ配列方向に交互に配置されてよい。

[0006] 上記いずれかの半導体装置において、前記第2導電型非形成領域および前記第2導電型形成領域は、上面視において、前記複数のトレンチ部のトレンチ配列方向に延伸し、前記トレンチ延伸方向に交互に配置されてよい。

[0007] 上記いずれかの半導体装置においては、上面視において、前記第2導電型非形成領域の面積は、前記裏面側領域の面積の30%以上、70%以下であってよい。

[0008] 上記いずれかの半導体装置において、前記裏面側領域は、複数の前記第2導電型非形成領域を有してよい。前記複数のトレンチ部のトレンチ配列方向において、前記複数のトレンチボトムレス領域のそれぞれは、前記複数の第2導電型非形成領域のうちのいずれかと対向してよい。

[0009] 上記いずれかの半導体装置において、前記裏面側領域は、複数の前記第2導電型非形成領域を有してよい。前記複数のトレンチ部のトレンチ配列方向

において、前記複数のトレンチボトムレス領域のそれぞれは、前記複数の第2導電型非形成領域のうちの2つ以上と対向してよい。

[0010] 上記いずれかの半導体装置において、前記裏面側領域は、複数の前記第2導電型形成領域を有してよい。前記複数のトレンチ部のトレンチ配列方向において、前記複数のトレンチボトムレス領域のそれぞれは、前記複数の第2導電型形成領域のうちのいずれかと対向してよい。

[0011] 上記いずれかの半導体装置において、前記裏面側領域は、複数の前記第2導電型形成領域を有してよい。前記複数のトレンチ部のトレンチ配列方向において、前記複数のトレンチボトムレス領域のそれぞれは、前記複数の第2導電型形成領域のうちの2つ以上と対向してよい。

[0012] 上記いずれかの半導体装置において、前記複数のトレンチボトム領域で挟まれた前記複数のトレンチボトムレス領域の面積は、それぞれ予め定められた基準値の85%以上、115%以下であってよい。

[0013] 上記いずれかの半導体装置において、前記トランジスタ部は、前記ダイオード部と隣接して設けられ、前記ドリフト領域の上方に前記第1コンタクト領域が設けられない第1境界部を有してよい。前記ダイオード部は、前記ドリフト領域の上方に設けられ、前記アノード領域よりもドーピング濃度の高い第2導電型の第2コンタクト領域と、前記トランジスタ部と隣接して設けられ、前記第2コンタクト領域が設けられていない第2境界部とを有してよい。前記第2境界部において、前記半導体基板の裏面は、前記第1導電型部を有してよい。

[0014] 上記いずれかの半導体装置において、前記第2導電型非形成領域および前記第2導電型形成領域は、前記トレンチ延伸方向における前記複数のトレンチボトムレス領域の1つのトレンチボトムレス領域の中心線を基準に線対称に設けられてよい。

[0015] 上記いずれかの半導体装置において、前記第2導電型非形成領域および前記第2導電型形成領域は、予め定められた裏面側繰り返し周期で交互に配置されてよい。前記複数のトレンチボトム領域は、予め定められたトレンチボ

トム繰り返し周期で繰り返し配置されてよい。前記トレンチボトム繰り返し周期は、前記裏面側繰り返し周期よりも大きくてよい。

[0016] 上記いずれかの半導体装置において、前記裏面側繰り返し周期は、 $10\mu\text{m}$ 以上、 $100\mu\text{m}$ 以下であってよい。

[0017] 上記いずれかの半導体装置において、前記トレンチボトム繰り返し周期は、前記裏面側繰り返し周期の整数倍であってよい。

[0018] 上記いずれかの半導体装置において、前記第1導電型部は、前記半導体基板の裏面に接して設けられてよい。前記第2導電型部は、前記半導体基板の裏面に接し、前記第1導電型部と隣接して設けられてよい。

[0019] 上記いずれかの半導体装置において、前記第1導電型部は、前記半導体基板の裏面に接して設けられてよい。前記第2導電型部は、前記第1導電型部の上方に設けられてよい。

[0020] 上記いずれかの半導体装置においては、前記半導体基板の深さ方向において、前記複数のトレンチボトム領域の下端の深さ位置は、前記複数のトレンチ部のトレンチ底部の深さ位置よりも前記おもて面側に設けられてよい。

[0021] なお、上記の発明の概要は、本発明の特徴の全てを列挙したものではない。また、これらの特徴群のサブコンビネーションもまた、発明となりうる。

図面の簡単な説明

[0022] [図1A]半導体装置100の上面図の一例を示す。

[図1B]半導体装置100の上面図における、活性領域110の端部の拡大図を示す。

[図1C]図1Bにおけるa-a'断面の一例を示す。

[図1D]図1Bにおけるa-a'断面の変形例を示す。

[図1E]図1Bにおけるa-a'断面の変形例を示す。

[図2A]半導体装置100の上面図の一例を示す。

[図2B]半導体装置100の上面図の変形例を示す。

[図2C]半導体装置100の上面図の変形例を示す。

[図2D]半導体装置 100 の上面図の変形例を示す。

[図3A]半導体装置 100 の上面図の変形例を示す。

[図3B]半導体装置 100 の上面図の変形例を示す。

[図4]半導体装置 100 の上面図の変形例を示す。

[図5]比較例の半導体装置 500 の上面図の一例を示す。

[図6A]半導体装置 200 の上面図の一例を示す。

[図6B]半導体装置 200 の上面図の一例を示す。

発明を実施するための形態

[0023] 以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は請求の範囲にかかる発明を限定するものではない。また、実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

[0024] 本明細書においては、半導体基板の深さ方向と平行な方向における一方の側を「上」、他方の側を「下」と称する。基板、層またはその他の部材の2つの主面のうち、一方の面を上面、他方の面を下面と称する。「上」、「下」、「おもて」、「裏」の方向は重力方向、または、半導体装置の実装時における基板等への取り付け方向に限定されない。

[0025] 本明細書では、X軸、Y軸およびZ軸の直交座標軸を用いて技術的事項を説明する場合がある。直交座標軸は、構成要素の相対位置を特定するに過ぎず、特定の方向を限定するものではない。例えば、Z軸は地面に対する高さ方向を限定して示すものではない。なお、+Z軸方向と-Z軸方向とは互いに逆向きの方向である。正負を記載せず、Z軸方向と記載した場合、+Z軸および-Z軸に平行な方向を意味する。

[0026] 本明細書では、半導体基板の上面と平行な面をXY面とし、半導体基板の上面および下面に平行な直交軸をX軸およびY軸とする。また、半導体基板の上面および下面と垂直な軸をZ軸とする。半導体基板の深さ方向をZ軸と称する場合がある。なお、本明細書において、Z軸方向に半導体基板を視た場合について平面視と称する。また、本明細書では、X軸およびY軸を含め

て、半導体基板の上面および下面に平行な方向を、水平方向と称する場合がある。

[0027] 各実施例においては、第1導電型をN型、第2導電型をP型とした例を示しているが、第1導電型をP型、第2導電型をN型としてもよい。この場合、各実施例における基板、層、領域等の導電型は、それぞれ逆の極性となる。

[0028] 本明細書において「同一」または「等しい」のように称した場合、製造ばらつき等に起因する誤差を有する場合も含んでよい。当該誤差は、例えば10%以内である。

[0029] 本明細書においては、不純物がドーピングされたドーピング領域の導電型をP型またはN型として説明している。本明細書においては、不純物とは、特にN型のドナーまたはP型のアクセプタのいずれかを意味する場合があります。ドーパントと記載する場合があります。本明細書においては、ドーピングとは、半導体基板にドナーまたはアクセプタを導入し、N型の導電型を示す半導体またはP型の導電型を示す半導体とすることを意味する。

[0030] 本明細書においては、ドーピング濃度とは、熱平衡状態におけるドナーの濃度またはアクセプタの濃度を意味する。

[0031] 本明細書においてP+型またはN+型と記載した場合、P型またはN型よりもドーピング濃度が高いことを意味し、P-型またはN-型と記載した場合、P型またはN型よりもドーピング濃度が低いことを意味する。

[0032] 図1Aは、半導体装置100の上面図の一例を示す。半導体装置100は、トランジスタ部70およびダイオード部80を備える半導体チップである。

[0033] トランジスタ部70は、IGBT (Insulated Gate Bipolar Transistor) 等のトランジスタを含む。ダイオード部80は、還流ダイオード (FWD: Free Wheel Diode) 等のダイオードを含む。本例の半導体装置100は、トランジスタ部70お

よびダイオード部80を同一のチップに有する逆導通IGBT（RC-IGBT: Reverse Conducting IGBT）である。

[0034] 半導体基板10は、シリコン基板であってよく、炭化シリコン基板であってよく、窒化ガリウム等の窒化物半導体基板等であってもよい。本例の半導体基板10は、シリコン基板である。半導体基板10は、活性領域110および外周領域120を有する。

[0035] トランジスタ部70は、半導体基板10の下面側に設けられた後述するコレクタ領域22を半導体基板10の上面に投影した領域である。ダイオード部80は、半導体基板10の下面側に設けられた後述する裏面側領域82を半導体基板10の上面に投影した領域である。

[0036] トランジスタ部70およびダイオード部80は、XY平面内において交互に周期的に配列されてよい。本例のトランジスタ部70およびダイオード部80は、トランジスタ部およびダイオード部を複数有する。トランジスタ部70およびダイオード部80の間の領域において、半導体基板10の上方には、ゲート金属層50が設けられてよい。

[0037] なお、本例のトランジスタ部70およびダイオード部80は、Y軸方向に延伸するトレンチ部を有する。但し、トランジスタ部70およびダイオード部80は、X軸方向に延伸するトレンチ部を有していてもよい。

[0038] 活性領域110は、トランジスタ部70およびダイオード部80を有する。活性領域110は、半導体装置100をオン状態に制御した場合に、半導体基板10の上面と下面との間で主電流が流れる領域である。即ち、半導体基板10の上面から下面、または下面から上面に、半導体基板10の内部を深さ方向に電流が流れる領域である。本明細書では、トランジスタ部70およびダイオード部80をそれぞれ素子部または素子領域と称する。

[0039] なお、上面視において、2つの素子部に挟まれた領域も活性領域110とする。本例では、素子部に挟まれてゲート金属層50が設けられている領域も活性領域110に含めている。

[0040] ゲート金属層50は、金属を含む材料で形成される。例えば、ゲート金属層50は、アルミニウム、アルミニウム－シリコン合金、またはアルミニウム－シリコン－銅合金で形成される。ゲート金属層50は、トランジスタ部70のゲート導電部と電氣的に接続され、トランジスタ部70にゲート電圧を供給する。ゲート金属層50は、上面視で、活性領域110の外周を囲うように設けられる。ゲート金属層50は、外周領域120に設けられるゲートパッド130と電氣的に接続される。ゲート金属層50は、半導体基板10の外周端に沿って設けられてよい。ゲート金属層50は、アルミニウム等で形成された領域の下層にチタンやチタン化合物等で形成されたバリアメタルを有してよい。また、ゲート金属層50は、上面視で、トランジスタ部70およびダイオード部80の間に設けられてよい。

[0041] 外周領域120は、上面視において、活性領域110と半導体基板10の外周端との間の領域である。外周領域120は、上面視において、活性領域110を囲んで設けられる。外周領域120には、半導体装置100と外部の装置とをワイヤ等で接続するための1つ以上の金属のパッドが配置されてよい。なお、外周領域120は、エッジ終端構造部を有してよい。エッジ終端構造部は、半導体基板10の上面側の電界集中を緩和する。例えば、エッジ終端構造部は、ガードリング、フィールドプレート、リサーフおよびこれらを組み合わせた構造を有する。

[0042] ゲートパッド130は、ゲート金属層50を介してトランジスタ部70のゲート導電部と電氣的に接続される。ゲートパッド130は、ゲート電位に設定されている。本例のゲートパッド130は、上面視で矩形である。

[0043] 図1Bは、半導体装置100の上面図の一例を示す。本例では、図1Aにおける領域Aの拡大図を示している。

[0044] 本例の半導体装置100は、半導体基板10のおもて面21において、ゲートトレンチ部40と、ダミートレンチ部30と、アノード領域11と、エミッタ領域12と、ベース領域14と、第1コンタクト領域15と、ウェル領域17と、第2コンタクト領域19とを備える。おもて面21については

後述する。また、本例の半導体装置 100 は、半導体基板 10 のおもて面 21 の上方に設けられたエミッタ電極 52 およびゲート金属層 50 を備える。

[0045] エミッタ電極 52 は、ゲートトレンチ部 40、ダミートレンチ部 30、アノード領域 11、エミッタ領域 12、ベース領域 14、第 1 コンタクト領域 15、ウェル領域 17 および第 2 コンタクト領域 19 の上方に設けられている。また、ゲート金属層 50 は、ゲートトレンチ部 40 およびウェル領域 17 の上方に設けられている。

[0046] エミッタ電極 52 は、金属を含む材料で形成される。エミッタ電極 52 は、ゲート金属層と同一の材料で形成されてよく、異なる材料で形成されてよい。エミッタ電極 52 は、アルミニウム等で形成された領域の下層にチタンやチタン化合物等で形成されたバリアメタルを有してよい。エミッタ電極 52 およびゲート金属層 50 は、互いに分離して設けられる。

[0047] エミッタ電極 52 およびゲート金属層 50 は、層間絶縁膜 38 を挟んで、半導体基板 10 の上方に設けられる。層間絶縁膜 38 は、図 1 B では省略されている。層間絶縁膜 38 には、コンタクトホール 54、コンタクトホール 55 およびコンタクトホール 56 が貫通して設けられている。

[0048] コンタクトホール 55 は、ゲート金属層 50 とトランジスタ部 70 内のゲート導電部とを接続する。コンタクトホール 55 の内部には、タングステン等で形成されたプラグが形成されてもよい。

[0049] コンタクトホール 56 は、エミッタ電極 52 とダミートレンチ部 30 内のダミー導電部とを接続する。コンタクトホール 56 の内部には、タングステン等で形成されたプラグが形成されてもよい。

[0050] 接続部 25 は、エミッタ電極 52 またはゲート金属層 50 等のおもて面側電極と、半導体基板 10 とを電氣的に接続する。一例において、接続部 25 は、ゲート金属層 50 とゲート導電部との間に設けられる。接続部 25 は、エミッタ電極 52 とダミー導電部との間にも設けられている。接続部 25 は、不純物がドーピングされたポリシリコン等の、導電性を有する材料である。ここでは、接続部 25 は、N 型の不純物がドーピングされたポリシリコン (N

+)である。接続部25は、酸化膜等の絶縁膜等を介して、半導体基板10のおもて面21の上方に設けられる。

[0051] ゲートトレンチ部40は、半導体基板10のおもて面21側において、予め定められたトレンチ延伸方向に延伸した複数のトレンチ部の一例である。ゲートトレンチ部40は、予め定められた配列方向（本例ではX軸方向）に沿って予め定められた間隔で配列される。本例のゲートトレンチ部40は、半導体基板10のおもて面21に平行であって配列方向と垂直な延伸方向（本例ではY軸方向）に沿って延伸する2つの延伸部分41と、2つの延伸部分41を接続する接続部分43を有してよい。

[0052] 接続部分43は、少なくとも一部が曲線状に形成されることが好ましい。ゲートトレンチ部40の2つの延伸部分41の端部を接続することで、延伸部分41の端部における電界集中を緩和できる。ゲートトレンチ部40の接続部分43において、ゲート金属層50がゲート導電部と接続されてよい。

[0053] ダミートレンチ部30は、エミッタ電極52と電氣的に接続されたトレンチ部である。ダミートレンチ部30は、ゲートトレンチ部40と同様に、予め定められた配列方向（本例ではX軸方向）に沿って予め定められた間隔で配列される。本例のダミートレンチ部30は、ゲートトレンチ部40と同様に、半導体基板10のおもて面21においてU字形状を有してよい。即ち、ダミートレンチ部30は、延伸方向に沿って延伸する2つの延伸部分31と、2つの延伸部分31を接続する接続部分33を有してよい。

[0054] 本例のトランジスタ部70は、2つのゲートトレンチ部40と3つのダミートレンチ部30を繰り返し配列させた構造を有する。即ち、本例のトランジスタ部70は、2:3の比率でゲートトレンチ部40とダミートレンチ部30を有している。例えば、トランジスタ部70は、2本の延伸部分41の間に1本の延伸部分31を有する。また、トランジスタ部70は、ゲートトレンチ部40と隣接して、2本の延伸部分31を有している。

[0055] 但し、ゲートトレンチ部40とダミートレンチ部30の比率は本例に限定されない。ゲートトレンチ部40とダミートレンチ部30の比率は、1:1

であってもよく、2：4であってもよい。また、トランジスタ部70においてダミートレンチ部30を設けず、全てゲートトレンチ部40としたいいわゆるフルゲート構造としてもよい。

[0056] ウェル領域17は、後述するドリフト領域18よりも半導体基板10のおもて面21側に設けられた第2導電型の領域である。ウェル領域17は、半導体装置100のエッジ側に設けられるウェル領域の一例である。ウェル領域17は、一例としてP+型である。ウェル領域17は、ゲート金属層50が設けられる側の活性領域の端部から、予め定められた範囲で形成される。ウェル領域17の拡散深さは、ゲートトレンチ部40およびダミートレンチ部30の深さよりも深くてもよい。ゲートトレンチ部40およびダミートレンチ部30の、ゲート金属層50側の一部の領域は、ウェル領域17に形成される。ゲートトレンチ部40およびダミートレンチ部30の延伸方向の端の底は、ウェル領域17に覆われてよい。

[0057] コンタクトホール54は、トランジスタ部70において、エミッタ領域12、ベース領域14および第1コンタクト領域15の各領域の上方に形成される。また、コンタクトホール54は、ダイオード部80において、アノード領域11および第2コンタクト領域19の上方に設けられる。コンタクトホール54は、ダイオード部80において、ベース領域14の上方に設けられる。いずれのコンタクトホール54も、Y軸方向両端に設けられたウェル領域17の上方には設けられていない。このように、層間絶縁膜には、1又は複数のコンタクトホール54が形成されている。1又は複数のコンタクトホール54は、延伸方向に延伸して設けられてよい。

[0058] トレンチコンタクト部27は、エミッタ電極52と半導体基板10とを電氣的に接続する。トレンチコンタクト部27は、コンタクトホール54に設けられている。トレンチコンタクト部27は、延伸方向に延伸して設けられている。

[0059] 第1境界部190は、トランジスタ部70に設けられ、ダイオード部80と隣接する領域である。第1境界部190は、ベース領域14を有してよ

い。第1境界部190は、エミッタ領域12および第1コンタクト領域15のいずれも有さなくてよい。一例において、第1境界部190のトレンチ部は、ダミートレンチ部30である。本例の第1境界部190は、X軸方向における両端がダミートレンチ部30となるように配置されている。

[0060] 第2境界部290は、ダイオード部80に設けられ、トランジスタ部70と隣接する領域である。第2境界部290は、アノード領域11を有する。第2境界部290は、第2コンタクト領域19を有さない。一例において、第2境界部290のトレンチ部は、ダミートレンチ部30である。本例の第2境界部290は、X軸方向における両端がダミートレンチ部30となるように配置されている。

[0061] メサ部71、メサ部81、メサ部191およびメサ部291は、半導体基板10のおもて面21と平行な面内において、トレンチ部に隣接して設けられたメサ部である。メサ部とは、隣り合う2つのトレンチ部に挟まれた半導体基板10の部分であって、半導体基板10のおもて面21から、各トレンチ部の最も深い底部の深さまでの部分であってよい。各トレンチ部の延伸部分を1つのトレンチ部としてよい。即ち、2つの延伸部分に挟まれる領域をメサ部としてよい。

[0062] メサ部71は、トランジスタ部70において、ダミートレンチ部30またはゲートトレンチ部40の少なくとも1つに隣接して設けられる。メサ部71は、半導体基板10のおもて面21において、ウェル領域17と、エミッタ領域12と、ベース領域14と、第1コンタクト領域15とを有する。メサ部71では、エミッタ領域12および第1コンタクト領域15が延伸方向において交互に設けられている。

[0063] メサ部81は、ダイオード部80において、隣り合うダミートレンチ部30に挟まれた領域に設けられる。メサ部81は、半導体基板10のおもて面21において、第2コンタクト領域19を有する。本例のメサ部81は、Y軸方向の負側において、ベース領域14およびウェル領域17を有する。

- [0064] メサ部191は、第1境界部190に設けられている。メサ部191は、半導体基板10のおもて面21において、ベース領域14を有する。本例のメサ部191は、Y軸方向の負側において、ベース領域14およびウェル領域17を有する。
- [0065] メサ部291は、第2境界部290に設けられている。メサ部291は、半導体基板10のおもて面21において、アノード領域11を有する。本例のメサ部291は、Y軸方向の負側において、ベース領域14およびウェル領域17を有する。
- [0066] アノード領域11は、ダイオード部80において、半導体基板10のおもて面21側に設けられた第2導電型の領域である。アノード領域11は、一例としてP型である。アノード領域11は、ベース領域14と同一のドーパントで形成されてよく、異なるドーパントで形成されてよい。アノード領域11のドーピング濃度は、ベース領域14のドーピング濃度と同一であってよく、異なっていてよい。
- [0067] ベース領域14は、トランジスタ部70およびダイオード部80において、半導体基板10のおもて面21側に設けられた第2導電型の領域である。ベース領域14は、一例としてP型である。ベース領域14は、半導体基板10のおもて面21において、メサ部71、メサ部81、メサ部191およびメサ部291のY軸方向における両端部に設けられてよい。なお、図1Bは、当該ベース領域14のY軸方向の一方の端部のみを示している。
- [0068] エミッタ領域12は、ドリフト領域18よりもドーピング濃度の高い第1導電型の領域である。本例のエミッタ領域12は、一例としてN+型である。エミッタ領域12のドーパントの一例はヒ素(As)である。エミッタ領域12は、メサ部71のおもて面21において、ゲートトレンチ部40と接して設けられる。エミッタ領域12は、メサ部71を挟んだ2本のトレンチ部の一方から他方まで、X軸方向に延伸して設けられてよい。エミッタ領域12は、コンタクトホール54の下方にも設けられている。

- [0069] また、エミッタ領域 12 は、ダミートレンチ部 30 と接してもよいし、接しなくてもよい。本例のエミッタ領域 12 は、ダミートレンチ部 30 と接している。エミッタ領域 12 は、メサ部 81、メサ部 191 およびメサ部 291 には設けられなくてよい。
- [0070] 第 1 コンタクト領域 15 は、ベース領域 14 よりもドーピング濃度の高い第 2 導電型の領域である。本例の第 1 コンタクト領域 15 は、一例として P+ 型である。本例の第 1 コンタクト領域 15 は、メサ部 71 のおもて面 21 に設けられている。
- [0071] 第 1 コンタクト領域 15 は、メサ部 71 を挟んだ 2 本のトレンチ部の一方から他方まで、X 軸方向に設けられてよい。第 1 コンタクト領域 15 は、ゲートトレンチ部 40 と接してもよいし、接しなくてもよい。また、第 1 コンタクト領域 15 は、ダミートレンチ部 30 と接してもよいし、接しなくてもよい。本例においては、第 1 コンタクト領域 15 が、ダミートレンチ部 30 およびゲートトレンチ部 40 と接する。第 1 コンタクト領域 15 は、コンタクトホール 54 の下方にも設けられてよい。
- [0072] 第 2 コンタクト領域 19 は、アノード領域 11 よりもドーピング濃度の高い第 2 導電型の領域である。本例の第 2 コンタクト領域 19 は、一例として P 型である。第 2 コンタクト領域 19 のドーピング濃度は、第 1 コンタクト領域 15 のドーピング濃度と同一であってよく、異なっていてよい。本例の第 2 コンタクト領域 19 のドーピング濃度は、第 1 コンタクト領域 15 のドーピング濃度よりも低い。本例の第 2 コンタクト領域 19 は、メサ部 81 のおもて面 21 に設けられている。
- [0073] 第 2 コンタクト領域 19 は、メサ部 81 を挟んだ 2 本のトレンチ部の一方から他方まで、X 軸方向に設けられてよい。第 2 コンタクト領域 19 は、ダミートレンチ部 30 と接してもよいし、接しなくてもよい。本例においては、第 2 コンタクト領域 19 が、ダミートレンチ部 30 と接する。第 2 コンタクト領域 19 は、コンタクトホール 54 の下方にも設けられてよい。

- [0074] 図1Cは、図1Bにおけるa-a'断面の一例を示す図である。a-a'断面は、トランジスタ部70において、エミッタ領域12を通過するXZ面である。本例の半導体装置100は、a-a'断面において、蓄積領域16およびトレンチボトム領域65を含む半導体基板10、層間絶縁膜38、エミッタ電極52およびコレクタ電極24を有する。エミッタ電極52は、半導体基板10および層間絶縁膜38の上方に形成される。
- [0075] ドリフト領域18は、半導体基板10に設けられた第1導電型の領域である。本例のドリフト領域18は、一例としてN型である。ドリフト領域18は、半導体基板10において他のドーピング領域が形成されずに残存した領域であってよい。即ち、ドリフト領域18のドーピング濃度は半導体基板10のドーピング濃度であってよい。
- [0076] バッファ領域20は、ドリフト領域18の下方に設けられた第1導電型の領域である。本例のバッファ領域20は、一例としてN型である。バッファ領域20のドーピング濃度は、ドリフト領域18のドーピング濃度よりも高い。バッファ領域20は、ベース領域14の下面側から広がる空乏層が、第2導電型のコレクタ領域22および第1導電型の裏面側領域82に到達することを防ぐフィールドストップ層として機能してよい。
- [0077] コレクタ領域22は、トランジスタ部70において、ドリフト領域18の下方に設けられる。コレクタ領域22は、第2導電型を有する。コレクタ領域22は、一例としてP+型である。
- [0078] 裏面側領域82は、ダイオード部80において、ドリフト領域18の下方に設けられる。本例の裏面側領域82は、第1導電型部82-1および第2導電型部82-2を有する。コレクタ領域22と裏面側領域82との境界は、トランジスタ部70とダイオード部80との境界である。
- [0079] 第1導電型部82-1は、ドリフト領域18よりもドーピング濃度の高い第1導電型の領域である。本例の第1導電型部82-1は、半導体基板10の裏面23に接して設けられる。第1導電型部82-1のドーピング濃度は、バッファ領域20のドーピング濃度よりも高くてもよい。第1導電型部8

2-1のドーピング濃度は、 $1 \times 10^{15} \text{ cm}^{-3}$ 以上、 $1 \times 10^{21} \text{ cm}^{-3}$ 以下であってよい。一例において、第1導電型部82-1は、N+型である。

[0080] 第2導電型部82-2は、ベース領域14よりもドーピング濃度の高い第2導電型の領域である。第2導電型部82-2のドーピング濃度は、 $1 \times 10^{16} \text{ cm}^{-3}$ 以上、 $1 \times 10^{21} \text{ cm}^{-3}$ 以下であってよい。一例において、第2導電型部82-2は、P+型である。第2導電型部82-2のドーピング濃度は、コレクタ領域22のドーピング濃度と同一であってよく、異なっていてよい。本例の第2導電型部82-2は、半導体基板10の裏面23に接し、第1導電型部82-1と隣接して設けられる。第2導電型部82-2は、第1導電型部82-1と直接接してよい。

[0081] 第1導電型部82-1は、第2導電型部82-2を形成するためのイオン注入工程によって、P型のドーパントがイオン注入された後、さらにN型のドーパントを注入することによって形成されてよい。反対に、第2導電型部82-2は、第1導電型部82-1を形成するためのイオン注入工程によって、N型のドーパントがイオン注入された後、さらにP型のドーパントを注入することによって形成されてよい。

[0082] 第1導電型部82-1および第2導電型部82-2は、第2導電型非形成領域181および第2導電型形成領域182が予め定められた方向に交互に繰り返し配列された繰り返し構造を形成するように設けられる。第2導電型非形成領域181は、上面視において、半導体基板10の裏面23側に第2導電型部82-2が形成されていない領域である。第2導電型形成領域182は、上面視において、半導体基板10の裏面23側に第2導電型部82-2が形成された領域である。

[0083] 第2導電型非形成領域181および第2導電型形成領域182は、トレンチ配列方向（例えば、X軸方向）において交互に配列されてよく、トレンチ延伸方向（例えば、Y軸方向）において交互に配列されてよい。第2導電型非形成領域181および第2導電型形成領域182は、上面視において、ストライプ状に配置されてよい。これにより、ダイオード部80の順方向電圧

V_fを低減できる。第2導電型非形成領域181および第2導電型形成領域182の配列についての詳細は後述する。

[0084] 第2境界部290において、半導体基板10の裏面23は、第1導電型部82-1を有する。第2境界部290の裏面23に第1導電型部82-1を設けることで、半導体装置100のスイッチング時における電流が均一化され、スイッチング効率が向上する。

[0085] コレクタ電極24は、半導体基板10の裏面23に形成される。コレクタ電極24は、金属等の導電材料で形成される。コレクタ電極24の材料は、エミッタ電極52およびゲート金属層50の材料と同一であってよく、異なっていてよい。

[0086] 蓄積領域16は、ドリフト領域18よりも半導体基板10のおもて面21側に設けられる第1導電型の領域である。本例の蓄積領域16は、一例としてN+型である。蓄積領域16は、トランジスタ部70に設けられる。但し、蓄積領域16が設けられなくてもよい。

[0087] また、蓄積領域16は、ゲートトレンチ部40に接して設けられる。蓄積領域16は、ダミートレンチ部30に接してもよいし、接しなくてもよい。蓄積領域16のドーピング濃度は、ドリフト領域18のドーピング濃度よりも高い。蓄積領域16を設けることで、キャリア注入促進効果（IE効果）を高めて、トランジスタ部70のオン電圧を低減できる。

[0088] 層間絶縁膜38は、おもて面21に設けられている。層間絶縁膜38の上方には、エミッタ電極52が設けられている。層間絶縁膜38には、エミッタ電極52と半導体基板10とを電氣的に接続するための1又は複数のコンタクトホール54が設けられている。コンタクトホール55およびコンタクトホール56も同様に、層間絶縁膜38を貫通して設けられてよい。

[0089] トレンチコンタクト部27は、コンタクトホール54に充填された導電性の材料を有する。トレンチコンタクト部27は、複数のトレンチ部のうち隣接する2つのトレンチ部の間に設けられる。本例のトレンチコンタクト部2

7は、おもて面21からエミッタ領域12を貫通して設けられる。トレンチコンタクト部27は、エミッタ電極52と同一の材料を有してよい。

[0090] トレンチコンタクト部27の下端は、エミッタ領域12の下端よりも深い。トレンチコンタクト部27を設けることにより、ベース領域14の抵抗が低減し、少数キャリア（例えば、正孔）の引き抜きをしやすくなる。これにより、少数キャリアに起因するラッチアップ耐量などの破壊耐量を向上することができる。

[0091] トレンチコンタクト部27は、略平面形状の底面を有する。トレンチコンタクト部27の底面は、第2導電型のプラグ層等で覆われていてよい。本例のトレンチコンタクト部27は、側壁が傾斜したテーパ形状を有する。但し、トレンチコンタクト部27の側壁は、おもて面21に対して、略垂直に設けられてもよい。

[0092] 1つ以上のゲートトレンチ部40および1つ以上のダミートレンチ部30は、おもて面21に設けられる。各トレンチ部は、おもて面21からドリフト領域18まで設けられる。アノード領域11、エミッタ領域12、ベース領域14、第1コンタクト領域15、蓄積領域16および第2コンタクト領域19の少なくともいずれかが設けられる領域においては、各トレンチ部はこれらの領域も貫通して、ドリフト領域18に到達する。トレンチ部がドーピング領域を貫通するとは、ドーピング領域を形成してからトレンチ部を形成する順序で製造したものに限定されない。トレンチ部を形成した後に、トレンチ部の間にドーピング領域を形成したものも、トレンチ部がドーピング領域を貫通しているものに含まれる。

[0093] ゲートトレンチ部40は、おもて面21に形成されたゲートトレンチ、ゲート絶縁膜42およびゲート導電部44を有する。ゲート絶縁膜42は、ゲートトレンチの内壁を覆って形成される。ゲート絶縁膜42は、ゲートトレンチの内壁の半導体を酸化または窒化して形成してよい。ゲート導電部44は、ゲートトレンチの内部においてゲート絶縁膜42よりも内側に形成される。ゲート絶縁膜42は、ゲート導電部44と半導体基板10とを絶縁す

る。ゲート導電部44は、ポリシリコン等の導電材料で形成される。ゲートトレンチ部40は、おもて面21において層間絶縁膜38により覆われる。

[0094] ゲート導電部44は、半導体基板10の深さ方向において、ゲート絶縁膜42を挟んでメサ部71側で隣接するベース領域14と対向する領域を含む。ゲート導電部44に所定の電圧が印加されると、ベース領域14のうちゲートトレンチに接する界面の表層に、電子の反転層によるチャンネルが形成される。

[0095] ダミートレンチ部30は、ゲートトレンチ部40と同一の構造を有してよい。ダミートレンチ部30は、おもて面21側に形成されたダミートレンチ、ダミー絶縁膜32およびダミー導電部34を有する。ダミー絶縁膜32は、ダミートレンチの内壁を覆って形成される。ダミー導電部34は、ダミートレンチの内部に形成され、且つ、ダミー絶縁膜32よりも内側に形成される。ダミー絶縁膜32は、ダミー導電部34と半導体基板10とを絶縁する。ダミートレンチ部30は、おもて面21において層間絶縁膜38により覆われる。

[0096] トレンチボトム領域65は、ベース領域14の下方に設けられた第2導電型の領域である。本例のトレンチボトム領域65のドーピング濃度は、ベース領域14のドーピング濃度よりも高い。本例のトレンチボトム領域65は、一例としてP+型である。トレンチボトム領域65のドーピング濃度は、 $1 \times 10^{14} \text{ cm}^{-3}$ 以上、 $1 \times 10^{18} \text{ cm}^{-3}$ 以下であってよい。トレンチボトム領域65を形成することにより、半導体装置100のオン損失 E_{on} を低減できる。

[0097] 本例のトレンチボトム領域65は、上端が蓄積領域16と接しないように設けられている。即ち、半導体基板10の深さ方向において、トレンチボトム領域65と蓄積領域16との間には、ドリフト領域18が形成されている。トレンチボトム領域65は、上端が蓄積領域16の下端と接するように設けられてもよい。

- [0098] 本例のトレンチボトム領域65は、複数のトレンチ部のトレンチ配列方向において、複数のトレンチ部の1つのトレンチ部の下端から、対向する他のトレンチ部の下端まで延伸して設けられている。トレンチボトム領域65は、複数のトレンチ部の1つのトレンチ部の下端から、対向する他のトレンチ部の下端を超えて、当該対向する他のトレンチ部に隣接するトレンチ部の下端まで延伸して設けられてよい。即ち、トレンチボトム領域65は、2つ以上の複数のトレンチ部の下端を超えて延伸して設けられてよい。
- [0099] 第1ライフタイム制御領域151は、ダイオード部80に設けられる。これにより、本例の半導体装置100は、ダイオード部80におけるリカバリを高速化して、スイッチング損失を低減できる。第1ライフタイム制御領域151は、トランジスタ部70に設けられてもよい。
- [0100] 第1ライフタイム制御領域151は、おもて面21側から不純物を注入することにより形成されてもよく、裏面23側から不純物を注入することにより形成されてもよい。第1ライフタイム制御領域151は、半導体基板10にヘリウムをイオン注入することで形成されてよい。
- [0101] 第2ライフタイム制御領域152は、半導体基板10の深さ方向において、半導体基板10の中心よりもおもて面21側に設けられる。本例の第2ライフタイム制御領域152は、ドリフト領域18に設けられる。第2ライフタイム制御領域152は、トランジスタ部70およびダイオード部80の両方に設けられる。第2ライフタイム制御領域152は、おもて面21側から不純物を注入することにより形成されてもよく、裏面23側から不純物を注入することにより形成されてもよい。第2ライフタイム制御領域152は、ダイオード部80、第1境界部190および第2境界部290に設けられ、トランジスタ部70の一部には設けられなくてもよい。
- [0102] 第2ライフタイム制御領域152は、第1ライフタイム制御領域151の形成方法のうち、任意の方法で形成されてよい。第1ライフタイム制御領域151および第2ライフタイム制御領域152を形成するための元素およびドーズ量などは、同一であっても異なってもよい。

- [0103] 図 1 D は、図 1 B における a - a' 断面の変形例を示す図である。図 1 D を用いて、図 1 C と異なる点について説明する。
- [0104] 本例において、第 1 導電型部 8 2 - 1 は、半導体基板 1 0 の裏面 2 3 に設けられる。第 1 導電型部 8 2 - 1 は、ダイオード部 8 0 のカソードとして機能してよい。
- [0105] 本例において、第 2 導電型部 8 2 - 2 は、第 1 導電型部 8 2 - 1 の上方に設けられる。本例の第 2 導電型部 8 2 - 2 は第 1 導電型部 8 2 - 1 と接して設けられているが、これに限定されない。第 2 導電型部 8 2 - 2 は、第 1 導電型部 8 2 - 1 と離間して設けられてよい。
- [0106] 本例の第 2 導電型部 8 2 - 2 は、第 1 導電型部 8 2 - 1 と同一の厚みを有する。第 2 導電型部 8 2 - 2 は、第 1 導電型部 8 2 - 1 よりも薄くてよい。第 2 導電型部 8 2 - 2 は、第 1 導電型部 8 2 - 1 の上端から、第 1 ライフタイム制御領域 1 5 1 の下端までの長さ以下の厚みを有してよい。
- [0107] 本例の第 2 導電型部 8 2 - 2 は、第 1 ライフタイム制御領域 1 5 1 よりも半導体基板 1 0 の裏面 2 3 側に設けられている。第 2 導電型部 8 2 - 2 は、第 1 ライフタイム制御領域 1 5 1 よりも半導体基板 1 0 のおもて面 2 1 側に設けられてもよい。
- [0108] 第 2 導電型非形成領域 1 8 1 は、上面視において、半導体基板 1 0 の裏面 2 3 側に第 2 導電型部 8 2 - 2 が形成されていない領域である。第 2 導電型形成領域 1 8 2 は、上面視において、半導体基板 1 0 の裏面 2 3 側に第 2 導電型部 8 2 - 2 が形成された領域である。本例のように、第 2 導電型部 8 2 - 2 が第 1 導電型部 8 2 - 1 の上方に形成されている場合でも、第 2 導電型非形成領域 1 8 1 と第 2 導電型形成領域 1 8 2 とが上面視において交互に繰り返し配列された繰り返し構造を形成できる。
- [0109] 図 1 E は、図 1 B における a - a' 断面の変形例を示す図である。図 1 E を用いて、図 1 C と異なる点について説明する。
- [0110] 図 1 E の例では、トレンチボトム領域 6 5 の下端の深さ位置が、複数のトレンチ部のトレンチ底部の深さ位置よりもおもて面 2 1 側に設けられてい

る。トレンチボトム領域 65 は、上端の深さ位置がベース領域 14 よりも深い位置に設けられる。トレンチボトム領域 65 は、上端の深さ位置が蓄積領域 16 よりも深い位置に設けられてよい。トレンチボトム領域 65 と蓄積領域 16 との間には、ドリフト領域 18 が設けられてよい。

[0111] トレンチボトム領域 65 は、下端の深さ位置がゲートトレンチ部 40 およびダミートレンチ部 30 の下端の深さ位置よりも浅い位置に設けられる。即ち、トレンチボトム領域 65 は、ゲートトレンチ部 40 およびダミートレンチ部 30 のトレンチ底部を覆っていなくてもよい。このような場合であっても、トランジスタ部 70 のゲート容量を増加させ、半導体装置 100 のオン損失 E_{on} を低減できる。

[0112] 図 2A は、半導体装置 100 の上面図の一例を示す。図 2A を用いて、本例の半導体装置 100 における、トレンチボトム領域 65 と、第 2 導電型非形成領域 181 および第 2 導電型形成領域 182 との位置関係について説明する。以降の図では、簡単のため、説明に必要な構成のみ図示し、その他の構成は省略している。

[0113] トランジスタ部 70 は、複数のトレンチ部のトレンチ延伸方向（本例では、Y 軸方向）に繰り返し設けられた複数のトレンチボトム領域 65 を有する。トランジスタ部 70 は、トレンチ延伸方向に繰り返し設けられ、複数のトレンチボトム領域 65 に挟まれた複数のトレンチボトムレス領域 66 を有する。トレンチボトム領域 65 およびトレンチボトムレス領域 66 は、トレンチ配列方向においてトランジスタ部 70 からダイオード部 80 に向かって延伸して設けられ、ダイオード部 80 まで到達せず、第 1 境界部 190 で終端する。

[0114] トレンチボトム領域 65 のトレンチ配列方向における幅 W_{65} は、トランジスタ部 70 のトレンチ配列方向における幅と同一であってよく、トランジスタ部 70 のトレンチ配列方向における幅よりも小さくてよい。トレンチボトム領域 65 は、トレンチ配列方向におけるトランジスタ部 70 の一端から他端まで延伸して設けられてよい。

- [0115] 複数のトレンチボトム領域 6 5 は、予め定められたトレンチボトム繰り返し周期 P_{65} で繰り返し配置される。トレンチボトム繰り返し周期 P_{65} は、1つのトレンチボトム領域 6 5 のトレンチ延伸方向における一端から、当該トレンチボトム領域の他端を超え、隣接するトレンチボトム領域 6 5 までの距離であってよい。一例では、トレンチボトム繰り返し周期 P_{65} は、トレンチボトム領域 6 5 b の Y 軸負側の端辺から、トレンチボトム領域 6 5 c の Y 軸負側の端辺までの距離である。
- [0116] トレンチボトム繰り返し周期 P_{65} は、後述する裏面側繰り返し周期 P_{82} よりも大きい。トレンチボトム繰り返し周期 P_{65} は、裏面側繰り返し周期 P_{82} の整数倍であってよい。一例では、トレンチボトム繰り返し周期 P_{65} は、 $5\ \mu\text{m}$ 以上、 $200\ \mu\text{m}$ 以下である。
- [0117] 上面視において、トレンチボトム領域 6 5 の面積は、トレンチボトムレス領域 6 6 の面積よりも大きい。一例では、1つのトレンチボトム繰り返し周期 P_{65} において、トレンチ延伸方向におけるトレンチボトム領域 6 5 の幅 L_{65} は、トレンチ延伸方向におけるトレンチボトムレス領域 6 6 の幅 L_{66} よりも大きい。一例では、1つのトレンチボトム繰り返し周期 P_{65} において、トレンチ延伸方向におけるトレンチボトム領域 6 5 の幅 L_{65} は、トレンチボトムレス領域 6 6 の幅 L_{66} の 1 倍以上、10 倍以下である。また、トレンチ延伸方向におけるトレンチボトム領域 6 5 の幅 L_{65} は、トレンチ延伸方向における第 2 導電型非形成領域 1 8 1 の幅 L_{181} よりも大きくよく、トレンチ延伸方向における第 2 導電型形成領域 1 8 2 の幅 L_{182} よりも大きくてよい。
- [0118] 複数のトレンチボトム領域 6 5 で挟まれた複数のトレンチボトムレス領域 6 6 の面積は、各々略同一であってよい。一例では、複数のトレンチボトム領域 6 5 で挟まれた複数のトレンチボトムレス領域 6 6 の面積は、それぞれ予め定められた基準値の 85% 以上、115% 以下である。一例として、上面視におけるトレンチボトムレス領域 6 6 a の面積は、トレンチボトムレス領域 6 6 b の面積と同一である。複数のトレンチボトムレス領域 6 6 の各々

の面積を均一にすることで、半導体装置 100 のスイッチオン時に流れる電子電流の大きさを均一化できる。

[0119] 予め定められた基準値は、複数のトレンチボトムレス領域 66 の面積のうち任意のトレンチボトムレス領域 66 の面積であってよい。予め定められた基準値は、複数のトレンチボトムレス領域 66 の面積の平均値であってよく、最小値であってよく、最大値であってよい。

[0120] ダイオード部 80 には、第 2 導電型非形成領域 181 および第 2 導電型形成領域 182 が設けられる。図 2A の例では、第 2 導電型非形成領域 181 および第 2 導電型形成領域 182 は、トレンチ配列方向（本例では、X 軸方向）に延伸し、トレンチ延伸方向に交互に配置される。第 2 導電型非形成領域 181 および第 2 導電型形成領域 182 は、トレンチ配列方向においてダイオード部 80 からトランジスタ部 70 に向かって延伸して設けられ、トランジスタ部 70 まで到達せず、第 2 境界部 290 で終端する。

[0121] 第 2 導電型非形成領域 181 のトレンチ配列方向における幅 W_{181} は、ダイオード部 80 のトレンチ配列方向における幅と同一であってよく、ダイオード部 80 のトレンチ配列方向における幅よりも小さくてよい。第 2 導電型非形成領域 181 は、トレンチ配列方向におけるダイオード部 80 の一端から他端まで延伸して設けられてよい。

[0122] 第 2 導電型非形成領域 181 および第 2 導電型形成領域 182 は、予め定められた裏面側繰り返し周期 P_{82} で交互に配置される。裏面側繰り返し周期 P_{82} は、1 つの第 2 導電型非形成領域 181 のトレンチ延伸方向における一端から、当該第 2 導電型非形成領域 181 の他端を超え、隣接する第 2 導電型非形成領域 181 までの距離であってよい。一例では、裏面側繰り返し周期 P_{82} は、第 2 導電型非形成領域 181 a の Y 軸正側の端辺から、第 2 導電型非形成領域 181 b の Y 軸正側の端辺までの距離である。

[0123] 裏面側繰り返し周期 P_{82} は、トレンチボトム繰り返し周期 P_{65} よりも小さい。裏面側繰り返し周期 P_{82} は、 $20\ \mu\text{m}$ であってよく、 $30\ \mu\text{m}$ で

あってよく、 $50\mu\text{m}$ であってよい。一例では、裏面側繰り返し周期 $P82$ は、 $10\mu\text{m}$ 以上、 $100\mu\text{m}$ 以下である。

[0124] 第2導電型非形成領域181および第2導電型形成領域182は、トレンチ延伸方向に交互に配置されてよく、トレンチ配列方向に交互に配置されてよい。図2Aに示した例では、第2導電型非形成領域181および第2導電型形成領域182は、トレンチ配列方向に延伸し、トレンチ延伸方向に交互に配置されている。第2導電型非形成領域181および第2導電型形成領域182をトレンチ延伸方向に交互に配置することで、半導体装置100の製造時におけるアライメントが容易になり、半導体装置100の特性のばらつきを低減できる。

[0125] 図2Aの例では、各裏面側繰り返し周期 $P82$ において、第2導電型非形成領域181と第2導電型形成領域182との面積は同一である。図2Aの例では、第2導電型非形成領域181aと第2導電型形成領域182aとの面積は同一である。

[0126] 裏面側繰り返し周期 $P82$ において、第2導電型非形成領域181と第2導電型形成領域182との面積は異なってもよい。1つの裏面側繰り返し周期 $P82$ においてトレンチ延伸方向における第2導電型非形成領域181の幅 $L181$ は、トレンチ延伸方向における第2導電型形成領域の幅 $L182$ と異なってもよい。一例では、トレンチ延伸方向における第2導電型非形成領域181の幅 $L181$ は、トレンチ延伸方向における第2導電型非形成領域181の幅 $L181$ および第2導電型形成領域182の幅 $L182$ の和の30%以上、70%以下である。つまり、第2導電型非形成領域181の面積は、裏面側領域82の面積の30%以上、70%以下であってよい。トレンチ延伸方向における第2導電型非形成領域181の幅 $L181$ とトレンチ延伸方向における第2導電型形成領域182の幅 $L182$ とが異なることで、半導体装置100のオン時における電子電流を均一化しやすくなる。

- [0127] 上面視において、複数のトレンチボトムレス領域 6 6 のそれぞれの端部 1 6 6 から第 2 導電型非形成領域 1 8 1 までの最短距離は、予め定められた基準値の 8 5 % 以上、1 1 5 % 以下である。本例の複数のトレンチボトムレス領域 6 6 のそれぞれの端部 1 6 6 は、トレンチボトムレス領域 6 6 の角部である。
- [0128] 予め定められた基準値は、複数の端部 1 6 6 のうち任意の端部 1 6 6 から第 2 導電型非形成領域 1 8 1 までの最短距離であってよい。予め定められた基準値は、複数の端部 1 6 6 から第 2 導電型非形成領域 1 8 1 までのそれぞれの最短距離の平均値であってよく、最小値であってよく、最大値であってよい。
- [0129] 図 2 A に示した例では、トレンチボトムレス領域 6 6 a の Y 軸正側の端部 1 6 6 a から第 2 導電型非形成領域 1 8 1 c までの最短距離を d 1 で示してある。また、d 2 から d 6 は、トレンチボトムレス領域 6 6 a の端部 1 6 6 b、トレンチボトムレス領域 6 6 b の端部 1 6 6 c および端部 1 6 6 d、トレンチボトムレス領域 6 6 c の端部 1 6 6 e および端部 1 6 6 f から、第 2 導電型非形成領域 1 8 1 までの最短距離である。複数のトレンチボトムレス領域 6 6 のそれぞれの端部 1 6 6 から複数の第 2 導電型非形成領域 1 8 1 までの最短距離 d 1 から d 6 は、全て略同一である。本例では、複数のトレンチボトムレス領域 6 6 のそれぞれについて、各トレンチボトムレス領域 6 6 のそれぞれの端部 1 6 6 から第 2 導電型非形成領域 1 8 1 までの距離は均一化されている。これにより、半導体装置 1 0 0 のスイッチオン時に流れる電子電流を均一化し、オン損失 E_{on} を低減できる。
- [0130] 複数のトレンチ部のトレンチ配列方向において、複数のトレンチボトムレス領域 6 6 のそれぞれは、複数の第 2 導電型非形成領域 1 8 1 のうちのいずれかと対向する。図 2 A に示した例では、トレンチボトムレス領域 6 6 a は第 2 導電型非形成領域 1 8 1 c と対向し、トレンチボトムレス領域 6 6 b は第 2 導電型非形成領域 1 8 1 e と対向し、トレンチボトムレス領域 6 6 c は第 2 導電型非形成領域 1 8 1 g と対向する。このように配置することによ

り、半導体装置100のスイッチオン時に流れる電子電流が流れる経路の長さを各トレンチボトムレス領域66で均一化して、オン損失 E_{on} を低減できる。

[0131] 第2導電型非形成領域181および第2導電型形成領域182は、トレンチ延伸方向における複数のトレンチボトムレス領域66の1つのトレンチボトムレス領域66の中心線を基準に線対称に設けられてよい。一例では、トレンチボトムレス領域66bおよび第2導電型非形成領域181eは、中心線が一致するように設けられており、当該中心線を基準としてY軸正側に第2導電型形成領域182dおよび第2導電型非形成領域181dがこの順に設けられ、Y軸負側に第2導電型形成領域182eおよび第2導電型非形成領域181fがこの順に設けられる。このように配置することにより、半導体装置100のスイッチオン時に流れる電子電流が流れる経路の長さを各トレンチボトムレス領域66で均一化して、オン損失 E_{on} を低減できる。

[0132] 図2Bは、半導体装置100の上面図の変形例を示す。図2Bを用いて、図2Aと異なる点について説明する。

[0133] 図2Bに示した例において、トレンチボトム繰り返し周期 P_{65} は、図2Aに示した例と同一である。しかし、トレンチボトム領域の幅 L_{65} は図2Aに示した例より小さく、トレンチボトムレス領域の幅 L_{66} は図2Aに示した例より大きい。つまり、1つのトレンチボトム繰り返し周期 P_{65} におけるトレンチボトムレス領域66が占める面積は、図2Aに示した例よりも大きい。

[0134] また、図2Bに示した例において、第2導電型非形成領域181の幅 L_{181} および第2導電型形成領域182の幅 L_{182} は、図2Aに示した例より小さい。つまり、裏面側繰り返し周期 P_{82} は、図2Aに示した例よりも小さい。これにより、複数のトレンチ部のトレンチ配列方向において、複数のトレンチボトムレス領域66のそれぞれは、複数の第2導電型非形成領域181のうちの2つ以上と対向する。

[0135] 図2Bの例では、1つのトレンチボトムレス領域66と同一の中心線を有する1つの第2導電型非形成領域181と、当該中心線を挟んで当該第2導電型非形成領域181の両側に線対称に設けられた2つの第2導電型非形成領域181との、合計3つの第2導電型非形成領域181が1つのトレンチボトムレス領域66と対向するように設けられている。この場合であっても、複数のトレンチボトムレス領域66のそれぞれの端部166から第2導電型非形成領域181までの最短距離 d_1 から d_6 は、全て略同一である。これにより、トレンチボトムレス領域66からの電子電流が均一に分散するので、半導体装置100のオン損失 E_{on} を低減できる。

[0136] なお、1つのトレンチボトムレス領域66に対向する第2導電型非形成領域181の数は、本例に限定されない。1つのトレンチボトムレス領域66は、2つの第2導電型非形成領域181と対向してよく、4つ以上の第2導電型非形成領域181と対向してよい。

[0137] 図2Cは、半導体装置100の上面図の変形例を示す。図2Cを用いて、図2Aと異なる点について説明する。

[0138] 本例の第2導電型非形成領域181は、複数のトレンチ部のトレンチ配列方向（本例では、X方向）において所定の長さ L_{181x} を有し、複数のトレンチ部のトレンチ延伸方向（本例では、Y方向）において所定の幅 L_{181y} を有する。長さ L_{181x} および幅 L_{181y} は略同一であってよく、これにより、第2導電型非形成領域181は、上面視において略正形状で設けられてよい。長さ L_{181x} および幅 L_{181y} は、異なってもよい。

[0139] 図2Cの例では、第2導電型非形成領域181および第2導電型形成領域182は、2つの方向において交互に繰り返し配列されている。第2導電型非形成領域181および第2導電型形成領域182は、複数のトレンチ部のトレンチ配列方向（本例では、X方向）において配列方向周期 P_{82x} を有し、複数のトレンチ部のトレンチ延伸方向（本例では、Y方向）において延伸方向周期 P_{82y} を有してよい。

- [0140] 配列方向周期 P_{82x} および延伸方向周期 P_{82y} は略同一であってよく、これにより、第2導電型非形成領域181および第2導電型形成領域182は、上面視においてドット状に設けられてよい。このような場合であっても、各トレンチボトムレス領域66のそれぞれの端部166から第2導電型非形成領域181までの距離を均一化し、オン損失 E_{on} を低減できる。配列方向周期 P_{82x} および延伸方向周期 P_{82y} は異なってもよい。
- [0141] 図2Dは、半導体装置100の上面図の変形例を示す。図2Dは、図1Eのように、複数のトレンチボトム領域65の下端の深さ位置が、複数のトレンチ部のトレンチ底部の深さ位置よりも半導体基板10のおもて面21側に設けられている場合の上面図の例である。
- [0142] 図2Dでは、複数のトレンチボトム領域65が複数のトレンチ部のトレンチ底部を覆っていない。したがって、上面視において、複数のトレンチボトム領域65は、トランジスタ部70のメサ部のみに設けられている。図2Dの例においても、電子電流はトレンチボトムレス領域66を通して流れるため、図2Aから図2Cで説明した場合と同様に、各トレンチボトムレス領域66のそれぞれの端部166から第2導電型非形成領域181までの距離を均一化し、オン損失 E_{on} を低減できる。
- [0143] 図3Aは、半導体装置100の上面図の変形例を示す。図3Aの例においては、トレンチボトム繰り返し周期 P_{65} および裏面側繰り返し周期 P_{82} は、図2Aの例と同一である。図3Aの例では、トレンチ配列方向において、トレンチボトムレス領域66が第2導電型形成領域182と対向する点で、図2Aの例と相違する。
- [0144] 複数のトレンチ部のトレンチ配列方向において、複数のトレンチボトムレス領域66のそれぞれは、複数の第2導電型形成領域182のうちのいずれかと対向してよい。言い換えると、トレンチ配列方向において、複数のトレンチボトムレス領域66のそれぞれは、複数の第2導電型非形成領域181のうちのいずれかと対向しなくてよい。図3Aに示した例では、トレンチボトムレス領域66aは第2導電型形成領域182aと対向し、トレンチボト

ムレス領域 66b は第 2 導電型形成領域 182c と対向し、トレンチボトムレス領域 66c は第 2 導電型形成領域 182e と対向し、トレンチボトムレス領域 66d は第 2 導電型形成領域 182g と対向する。

[0145] このように配置した場合であっても、図 2A に示した例と同様に、複数のトレンチボトムレス領域 66 のそれぞれの端部 166 から第 2 導電型非形成領域 181 までの最短距離 d_1 から d_6 は、全て略同一である。よって、半導体装置 100 のスイッチオン時に流れる電子電流が流れる経路の長さを各トレンチボトムレス領域 66 で均一化し、オン損失 E_{on} を低減できる。

[0146] 距離 W は、上面視において、トレンチ延伸方向におけるトレンチボトムレス領域 66 の端部 166 と、第 2 導電型非形成領域 181 とのずれ幅を示す。本例においては、端部 166 が第 2 導電型非形成領域 181 と対向しないので、距離 W は 0 よりも大きい。距離 W は、0 より大きく、トレンチ延伸方向におけるトレンチボトム領域 65 の幅の 50% 以下であってよい。

[0147] 図 3B は、半導体装置 100 の上面図の変形例を示す。図 3B を用いて、図 2B と異なる点について説明する。

[0148] 複数のトレンチ部のトレンチ配列方向において、複数のトレンチボトムレス領域 66 のそれぞれは、複数の第 2 導電型形成領域 182 のうちの 2 つ以上と対向してよい。図 3B の例では、1 つのトレンチボトムレス領域 66 と同一の中心線を有する 1 つの第 2 導電型形成領域 182 と、当該中心線を挟んで当該第 2 導電型形成領域 182 の両側に線対称に設けられた 2 つの第 2 導電型形成領域 182 との、合計 3 つの第 2 導電型形成領域 182 が 1 つのトレンチボトムレス領域 66 と対向するように設けられている。この場合であっても、複数のトレンチボトムレス領域 66 のそれぞれの端部 166 から第 2 導電型非形成領域 181 までの最短距離 d_1 から d_6 は、全て略同一である。これにより、トレンチボトムレス領域 66 からの電子電流が均一に分散するので、半導体装置 100 のオン損失 E_{on} を低減できる。

[0149] 図 4 は、半導体装置 100 の上面図の変形例を示す。図 4 を用いて、図 2A と異なる点について説明する。

[0150] 図4の例では、第2導電型非形成領域181および第2導電型形成領域182は、トレンチ延伸方向に延伸し、トレンチ配列方向に交互に配置される。図4の例では、複数のトレンチボトムレス領域66の配列方向と直交して第2導電型非形成領域181が設けられるので、複数のトレンチボトムレス領域66のそれぞれの端部166から第2導電型非形成領域181までの最短距離 d_1 から d_6 は、全て同一となる。これにより、トレンチボトムレス領域66からの電子電流が均一に分散するので、半導体装置100のオン損失 E_{on} を低減できる。

[0151] 図5は、比較例の半導体装置500の上面図の一例を示す。比較例の半導体装置500は、複数のトレンチ部のトレンチ延伸方向に繰り返し設けられた複数のトレンチボトム領域565と、トレンチ延伸方向に繰り返し設けられ、複数のトレンチボトム領域565に挟まれた複数のトレンチボトムレス領域566を有する。比較例の半導体装置500は、トレンチ配列方向に延伸し、トレンチ延伸方向に交互に配置された第2導電型非形成領域581および第2導電型形成領域582を有する。

[0152] 比較例の半導体装置500においては、トレンチボトムレス領域566が設けられる位置と第2導電型非形成領域581が設けられる位置との間に制約がない。即ち、比較例の半導体装置500では、1つのトレンチボトムレス領域566の中心線を基準として、第2導電型非形成領域581および第2導電型形成領域582が線対称に設けられていない。

[0153] 比較例の半導体装置500では、トレンチボトムレス領域566が設けられる位置と第2導電型非形成領域581が設けられる位置との間に制約がないので、それぞれのトレンチボトムレス領域566の端部から第2導電型非形成領域581までの最短距離が、トレンチボトムレス領域566毎にまちまちである。即ち、比較例の半導体装置500では、最短距離 d_1 から d_6 が略同一ではない。

[0154] 本例の半導体装置100は、トレンチボトムレス領域が設けられる位置と第2導電型非形成領域が設けられる位置との間に一定の制約があるので、複

数のトレンチボトムレス領域のそれぞれの端部から第2導電型非形成領域までの最短距離を均一化できる。即ち、複数のトレンチボトムレス領域のそれぞれの端部から第2導電型非形成領域までの最短距離 d_1 から d_6 を、全て略同一とできる。

[0155] 図6Aは、半導体装置200の上面図の一例を示す。半導体装置200は、トランジスタ部70およびダイオード部80を有する半導体チップである。

[0156] 半導体装置200は、トランジスタ部70およびダイオード部80の形状が、半導体装置100と異なる。半導体装置200において、ダイオード部80は、トランジスタ部70の外周を囲むように設けられている。半導体装置200は、トランジスタ部70の外周がダイオード部80で囲まれた単位構造を複数備えてよい。本例の半導体装置200は、単位構造がX軸方向およびY軸方向にそれぞれ3回ずつ繰り返され、合計で9つの単位構造を備える。

[0157] 図6Bは、半導体装置200の上面図の一例を示す。本例では、図6Aにおける領域Bの拡大図を示している。

[0158] トランジスタ部70は、ゲートトレンチ部40およびダミートレンチ部30を含む複数のトレンチ部を有する。ダイオード部80は、ダミートレンチ部30を含む複数のトレンチ部を有する。なお、ダイオード部80は、トレンチ部を有さなくてもよい。

[0159] トランジスタ部70は、複数のトレンチ部のトレンチ延伸方向（本例では、Y軸方向）に繰り返し設けられた複数のトレンチボトム領域65を有する。トランジスタ部70は、トレンチ延伸方向に繰り返し設けられ、複数のトレンチボトム領域65に挟まれた複数のトレンチボトムレス領域66を有する。トレンチボトム領域65およびトレンチボトムレス領域66は、トレンチ配列方向においてトランジスタ部70からダイオード部80に向かって延伸して設けられ、ダイオード部80まで到達せずに終端する。

[0160] 本例のダイオード部80は、複数のトレンチボトムレス領域66と対向する領域において、複数のトレンチ部のトレンチ延伸方向に交互に設けられた第2導電型非形成領域181および第2導電型形成領域182を有する。これにより、トランジスタ部70の外周をダイオード部80が囲っている場合においても、半導体装置200のスイッチオン時に流れる電子電流を均一化し、オン損失 E_{on} を低減できる。

[0161] ダイオード部80は、複数のトレンチボトムレス領域66と対向しない領域において、第2導電型形成領域182を有しなくてもよい。本例では、複数のトレンチ部のトレンチ延伸方向においてトランジスタ部70と隣接するダイオード部80に、第2導電型形成領域182が設けられていない。本例においては、トレンチ延伸方向におけるゲートトレンチ部40のトレンチ底部はトレンチボトム領域65で覆われているため、電子電流が流れない。よって、複数のトレンチボトムレス領域66と対向しない領域においては、第2導電型非形成領域181と第2導電型形成領域182とを交互に配置した構造としなくても、半導体装置200のオン損失 E_{on} に影響を与えない。

[0162] 以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更または改良を加えることが可能であることが当業者に明らかである。その様な変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、請求の範囲の記載から明らかである。

[0163] 請求の範囲、明細書、および図面中において示した装置、システム、プログラム、および方法における動作、手順、ステップ、および段階等の各処理の実行順序は、特段「より前に」、「先立って」等と明示しておらず、また、前の処理の出力を後の処理で用いるのでない限り、任意の順序で実現しうることに留意すべきである。請求の範囲、明細書、および図面中の動作フローに関して、便宜上「まず、」、「次に、」等を用いて説明したとしても、この順で実施することが必須であることを意味するものではない。

符号の説明

[0164] 10・・・半導体基板、11・・・アノード領域、12・・・エミッタ領域、14・・・ベース領域、15・・・第1コンタクト領域、16・・・蓄積領域、17・・・ウェル領域、18・・・ドリフト領域、19・・・第2コンタクト領域、20・・・バッファ領域、21・・・おもて面、22・・・コレクタ領域、23・・・裏面、24・・・コレクタ電極、25・・・接続部、27・・・トレンチコンタクト部、30・・・ダミートレンチ部、31・・・延伸部分、32・・・ダミー絶縁膜、33・・・接続部分、34・・・ダミー導電部、38・・・層間絶縁膜、40・・・ゲートトレンチ部、41・・・延伸部分、42・・・ゲート絶縁膜、43・・・接続部分、44・・・ゲート導電部、50・・・ゲート金属層、52・・・エミッタ電極、54・・・コンタクトホール、55・・・コンタクトホール、56・・・コンタクトホール、65・・・トレンチボトム領域、66・・・トレンチボトムレス領域、70・・・トランジスタ部、71・・・メサ部、80・・・ダイオード部、81・・・メサ部、82・・・裏面側領域、82-1・・・第1導電型部、82-2・・・第2導電型部、100・・・半導体装置、110・・・活性領域、120・・・外周領域、130・・・ゲートパッド、151・・・第1ライフタイム制御領域、152・・・第2ライフタイム制御領域、166・・・端部、181・・・第2導電型非形成領域、182・・・第2導電型形成領域、190・・・第1境界部、191・・・メサ部、200・・・半導体装置、290・・・第2境界部、291・・・メサ部、500・・・半導体装置、565・・・トレンチボトム領域、566・・・トレンチボトムレス領域、581・・・第2導電型非形成領域、582・・・第2導電型形成領域

請求の範囲

[請求項1]

トランジスタ部およびダイオード部を備える半導体装置であって、

半導体基板に設けられた第1導電型のドリフト領域と、

前記半導体基板のおもて面側において、予め定められたトレンチ延伸方向に延伸した複数のトレンチ部と、

前記ドリフト領域の下方に設けられた第2導電型のコレクタ領域と、

を備え、

前記トランジスタ部は、

前記ドリフト領域の上方に設けられた第2導電型のベース領域と、

前記ドリフト領域よりもドーピング濃度が高い第1導電型のエミッタ領域と、

前記ベース領域よりもドーピング濃度が高い第2導電型の第1コンタクト領域と、

前記ベース領域の下方において、前記トレンチ延伸方向に繰り返し設けられた第2導電型の複数のトレンチボトム領域と、

前記トレンチ延伸方向に繰り返し設けられ、前記複数のトレンチボトム領域に挟まれた複数のトレンチボトムレス領域と、

を有し、

前記ダイオード部は、

前記ドリフト領域の上方に設けられた第2導電型のアノード領域と、

前記ドリフト領域の下方に設けられた裏面側領域と、

を有し、

前記裏面側領域は、第1導電型の第1導電型部と、第2導電型の第2導電型部とを含み、

前記第 1 導電型部および前記第 2 導電型部は、上面視において、前記第 2 導電型部が形成された第 2 導電型形成領域と、前記第 2 導電型部が形成されていない第 2 導電型非形成領域とが予め定められた方向に交互に繰り返し配列された繰り返し構造を形成するように設けられ、

上面視において、前記複数のトレンチボトムレス領域のそれぞれの端部から前記第 2 導電型非形成領域までの最短距離は、予め定められた基準値の 85%以上、115%以下である

半導体装置。

[請求項2] 前記第 2 導電型非形成領域および前記第 2 導電型形成領域は、上面視において、前記トレンチ延伸方向に延伸し、前記複数のトレンチ部のトレンチ配列方向に交互に配置される、請求項 1 に記載の半導体装置。

[請求項3] 前記第 2 導電型非形成領域および前記第 2 導電型形成領域は、上面視において、前記複数のトレンチ部のトレンチ配列方向に延伸し、前記トレンチ延伸方向に交互に配置される、請求項 1 に記載の半導体装置。

[請求項4] 上面視において、前記第 2 導電型非形成領域の面積は、前記裏面側領域の面積の 30%以上、70%以下である、請求項 1 に記載の半導体装置。

[請求項5] 前記裏面側領域は、複数の前記第 2 導電型非形成領域を有し、
前記複数のトレンチ部のトレンチ配列方向において、前記複数のトレンチボトムレス領域のそれぞれは、前記複数の第 2 導電型非形成領域のうちのいずれかと対向する、請求項 1 に記載の半導体装置。

[請求項6] 前記裏面側領域は、複数の前記第 2 導電型非形成領域を有し、
前記複数のトレンチ部のトレンチ配列方向において、前記複数のトレンチボトムレス領域のそれぞれは、前記複数の第 2 導電型非

形成領域のうちの2つ以上と対向する、請求項1に記載の半導体装置。

[請求項7] 前記裏面側領域は、複数の前記第2導電型形成領域を有し、
前記複数のトレンチ部のトレンチ配列方向において、前記複数のトレンチボトムレス領域のそれぞれは、前記複数の第2導電型形成領域のうちのいずれかと対向する、請求項1に記載の半導体装置。

[請求項8] 前記裏面側領域は、複数の前記第2導電型形成領域を有し、
前記複数のトレンチ部のトレンチ配列方向において、前記複数のトレンチボトムレス領域のそれぞれは、前記複数の第2導電型形成領域のうちの2つ以上と対向する、請求項1に記載の半導体装置。

[請求項9] 前記複数のトレンチボトム領域で挟まれた前記複数のトレンチボトムレス領域の面積は、それぞれ予め定められた基準値の85%以上、115%以下である、請求項1に記載の半導体装置。

[請求項10] 前記トランジスタ部は、前記ダイオード部と隣接して設けられ、前記ドリフト領域の上方に前記第1コンタクト領域が設けられない第1境界部を有し、

前記ダイオード部は、

前記ドリフト領域の上方に設けられ、前記アノード領域よりもドーピング濃度の高い第2導電型の第2コンタクト領域と、

前記トランジスタ部と隣接して設けられ、前記第2コンタクト領域が設けられていない第2境界部と

を有し、

前記第2境界部において、前記半導体基板の裏面は、前記第1導電型部を有する、請求項1に記載の半導体装置。

[請求項11] 前記第2導電型非形成領域および前記第2導電型形成領域は、前記トレンチ延伸方向における前記複数のトレンチボトムレス領域の

1つのトレンチボトムレス領域の中心線を基準に線対称に設けられる、請求項1から10のいずれか一項に記載の半導体装置。

[請求項12] 前記第2導電型非形成領域および前記第2導電型形成領域は、予め定められた裏面側繰り返し周期で交互に配置され、

前記複数のトレンチボトム領域は、予め定められたトレンチボトム繰り返し周期で繰り返し配置され、

前記トレンチボトム繰り返し周期は、前記裏面側繰り返し周期よりも大きい、請求項1から10のいずれか一項に記載の半導体装置。

[請求項13] 前記裏面側繰り返し周期は、 $10\mu\text{m}$ 以上、 $100\mu\text{m}$ 以下である、請求項12に記載の半導体装置。

[請求項14] 前記トレンチボトム繰り返し周期は、前記裏面側繰り返し周期の整数倍である、請求項12に記載の半導体装置。

[請求項15] 前記第1導電型部は、前記半導体基板の裏面に接して設けられ、
前記第2導電型部は、前記半導体基板の裏面に接し、前記第1導電型部と隣接して設けられる、請求項1から10のいずれか一項に記載の半導体装置。

[請求項16] 前記第1導電型部は、前記半導体基板の裏面に接して設けられ、
前記第2導電型部は、前記第1導電型部の上方に設けられる、
請求項1から10のいずれか一項に記載の半導体装置。

[請求項17] 前記半導体基板の深さ方向において、前記複数のトレンチボトム領域の下端の深さ位置は、前記複数のトレンチ部のトレンチ底部の深さ位置よりも前記おもて面側に設けられる、請求項1から10のいずれか一項に記載の半導体装置。

補正された請求の範囲（条約第19条）**2025年3月28日（ 28.03.2025 ） 国際事務局受理**

[請求項1] トランジスタ部およびダイオード部を備える半導体装置であって、

 半導体基板に設けられた第1導電型のドリフト領域と、

 前記半導体基板のおもて面側において、予め定められたトレンチ延伸方向に延伸した複数のトレンチ部と、

 前記ドリフト領域の下方に設けられた第2導電型のコレクタ領域と、

 を備え、

 前記トランジスタ部は、

 前記ドリフト領域の上方に設けられた第2導電型のベース領域と、

 前記ドリフト領域よりもドーピング濃度が高い第1導電型のエミッタ領域と、

 前記ベース領域よりもドーピング濃度が高い第2導電型の第1コンタクト領域と、

 前記ベース領域の下方において、前記トレンチ延伸方向に繰り返し設けられた第2導電型の複数のトレンチボトム領域と、

 前記トレンチ延伸方向に繰り返し設けられ、前記複数のトレンチボトム領域に挟まれた複数のトレンチボトムレス領域と、

 を有し、

 前記ダイオード部は、

 前記ドリフト領域の上方に設けられた第2導電型のアノード領域と、

 前記ドリフト領域の下方に設けられた裏面側領域と、

 を有し、

前記裏面側領域は、第1導電型の第1導電型部と、第2導電型の第2導電型部とを含み、

前記第1導電型部および前記第2導電型部は、上面視において、前記第2導電型部が形成された第2導電型形成領域と、前記第2導電型部が形成されていない第2導電型非形成領域とが予め定められた方向に交互に繰り返し配列された繰り返し構造を形成するように設けられ、

上面視において、前記複数のトレンチボトムレス領域のそれぞれの端部から前記第2導電型非形成領域までの最短距離は、予め定められた基準値の85%以上、115%以下である

半導体装置。

[請求項2] 前記第2導電型非形成領域および前記第2導電型形成領域は、上面視において、前記トレンチ延伸方向に延伸し、前記複数のトレンチ部のトレンチ配列方向に交互に配置される、請求項1に記載の半導体装置。

[請求項3] 前記第2導電型非形成領域および前記第2導電型形成領域は、上面視において、前記複数のトレンチ部のトレンチ配列方向に延伸し、前記トレンチ延伸方向に交互に配置される、請求項1に記載の半導体装置。

[請求項4] 上面視において、前記第2導電型非形成領域の面積は、前記裏面側領域の面積の30%以上、70%以下である、請求項1に記載の半導体装置。

[請求項5] 前記裏面側領域は、複数の前記第2導電型非形成領域を有し、
前記複数のトレンチ部のトレンチ配列方向において、前記複数のトレンチボトムレス領域のそれぞれは、前記複数の第2導電型非形成領域のうちのいずれかと対向する、請求項1に記載の半導体装置。

[請求項6] 前記裏面側領域は、複数の前記第2導電型非形成領域を有し、

前記複数のトレンチ部のトレンチ配列方向において、前記複数のトレンチボトムレス領域のそれぞれは、前記複数の第2導電型非形成領域のうちの2つ以上と対向する、請求項1に記載の半導体装置。

[請求項7]

前記裏面側領域は、複数の前記第2導電型形成領域を有し、
前記複数のトレンチ部のトレンチ配列方向において、前記複数のトレンチボトムレス領域のそれぞれは、前記複数の第2導電型形成領域のうちのいずれかと対向する、請求項1に記載の半導体装置。

[請求項8]

前記裏面側領域は、複数の前記第2導電型形成領域を有し、
前記複数のトレンチ部のトレンチ配列方向において、前記複数のトレンチボトムレス領域のそれぞれは、前記複数の第2導電型形成領域のうちの2つ以上と対向する、請求項1に記載の半導体装置。

[請求項9]

前記複数のトレンチボトム領域で挟まれた前記複数のトレンチボトムレス領域の面積は、それぞれ予め定められた基準値の85%以上、115%以下である、請求項1に記載の半導体装置。

[請求項10]

前記トランジスタ部は、前記ダイオード部と隣接して設けられ、前記ドリフト領域の上方に前記第1コンタクト領域が設けられない第1境界部を有し、

前記ダイオード部は、
前記ドリフト領域の上方に設けられ、前記アノード領域よりもドーピング濃度の高い第2導電型の第2コンタクト領域と、
前記トランジスタ部と隣接して設けられ、前記第2コンタクト領域が設けられていない第2境界部と

を有し、

前記第2境界部において、前記半導体基板の裏面は、前記第1導電型部を有する、請求項1に記載の半導体装置。

- [請求項11] 前記第2導電型非形成領域および前記第2導電型形成領域は、前記トレンチ延伸方向における前記複数のトレンチボトムレス領域の1つのトレンチボトムレス領域の中心線を基準に線対称に設けられる、請求項1から10のいずれか一項に記載の半導体装置。
- [請求項12] 前記第2導電型非形成領域および前記第2導電型形成領域は、予め定められた裏面側繰り返し周期で交互に配置され、
前記複数のトレンチボトム領域は、予め定められたトレンチボトム繰り返し周期で繰り返し配置され、
前記トレンチボトム繰り返し周期は、前記裏面側繰り返し周期よりも大きい、請求項1から10のいずれか一項に記載の半導体装置。
- [請求項13] 前記裏面側繰り返し周期は、 $10\mu\text{m}$ 以上、 $100\mu\text{m}$ 以下である、請求項12に記載の半導体装置。
- [請求項14] 前記トレンチボトム繰り返し周期は、前記裏面側繰り返し周期の整数倍である、請求項12に記載の半導体装置。
- [請求項15] 前記第1導電型部は、前記半導体基板の裏面に接して設けられ、
前記第2導電型部は、前記半導体基板の裏面に接し、前記第1導電型部と隣接して設けられる、請求項1から10のいずれか一項に記載の半導体装置。
- [請求項16] 前記第1導電型部は、前記半導体基板の裏面に接して設けられ、
前記第2導電型部は、前記第1導電型部の上方に設けられる、請求項1から10のいずれか一項に記載の半導体装置。
- [請求項17] 前記半導体基板の深さ方向において、前記複数のトレンチボトム領域の下端の深さ位置は、前記複数のトレンチ部のトレンチ底部の深さ位置よりも前記おもて面側に設けられる、請求項1から10のいずれか一項に記載の半導体装置。
- [請求項18] [追加]

前記ダイオード部は、前記トランジスタ部の外周を囲んで設けられる、請求項 1 から 10 のいずれか一項に記載の半導体装置。

[請求項19]

[追加]

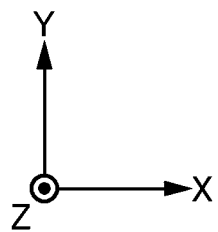
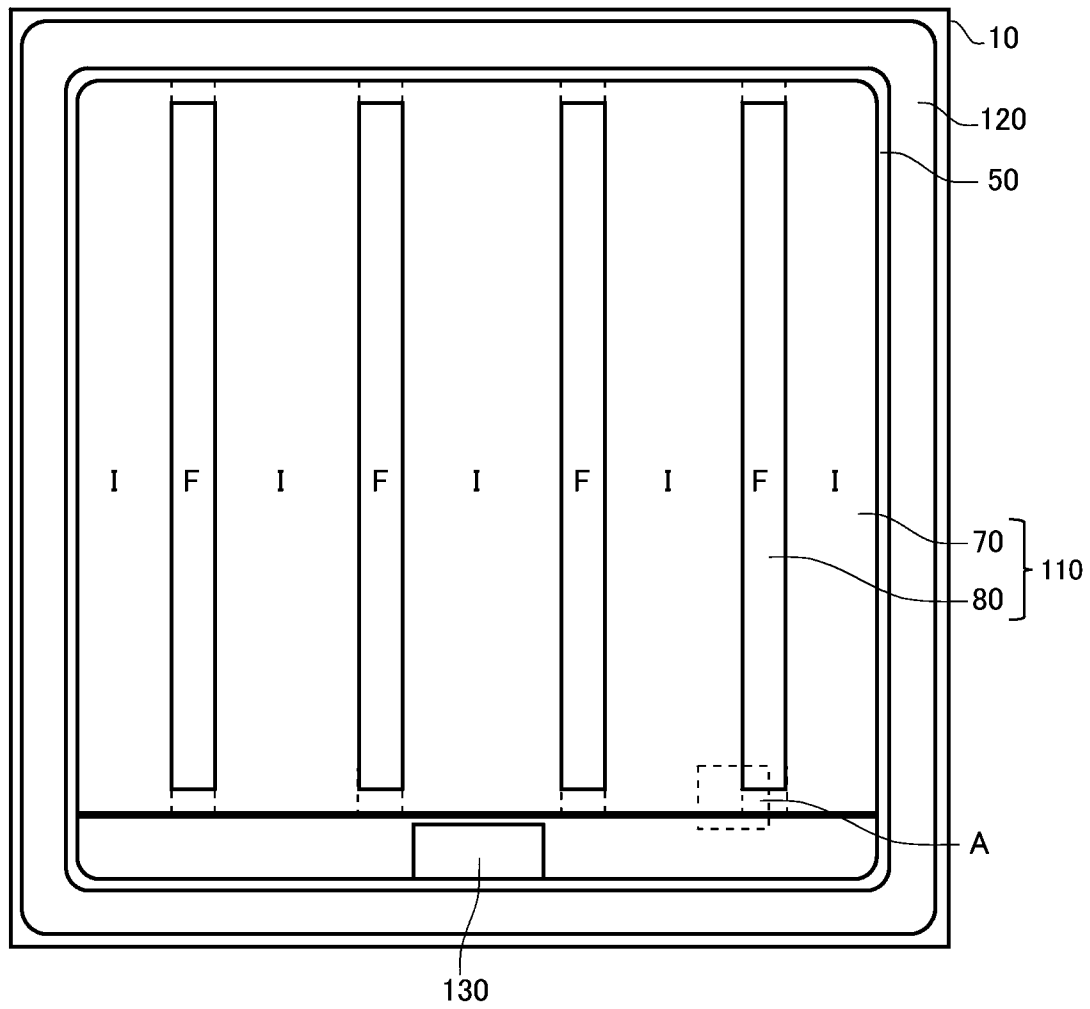
前記トレンチ延伸方向において前記トランジスタ部と隣接する前記ダイオード部に、前記第 2 導電型形成領域が設けられない、請求項 1 から 10 のいずれか一項に記載の半導体装置。

[請求項20]

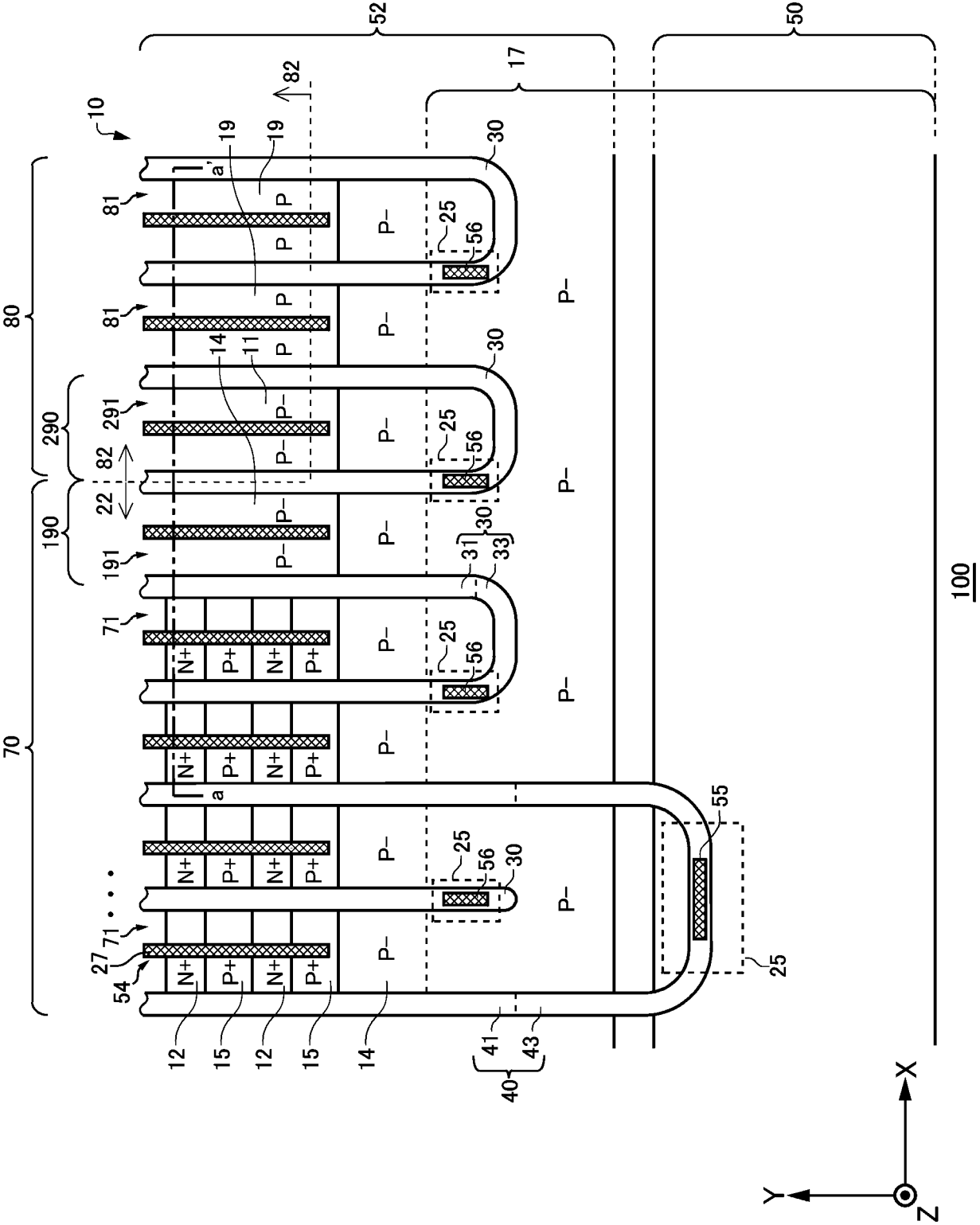
[追加]

前記第 2 導電型非形成領域および前記第 2 導電型形成領域は、上面視において、前記複数のトレンチ部のトレンチ配列方向および前記トレンチ延伸方向のそれぞれに交互に配置される、請求項 1 から 10 のいずれか一項に記載の半導体装置。

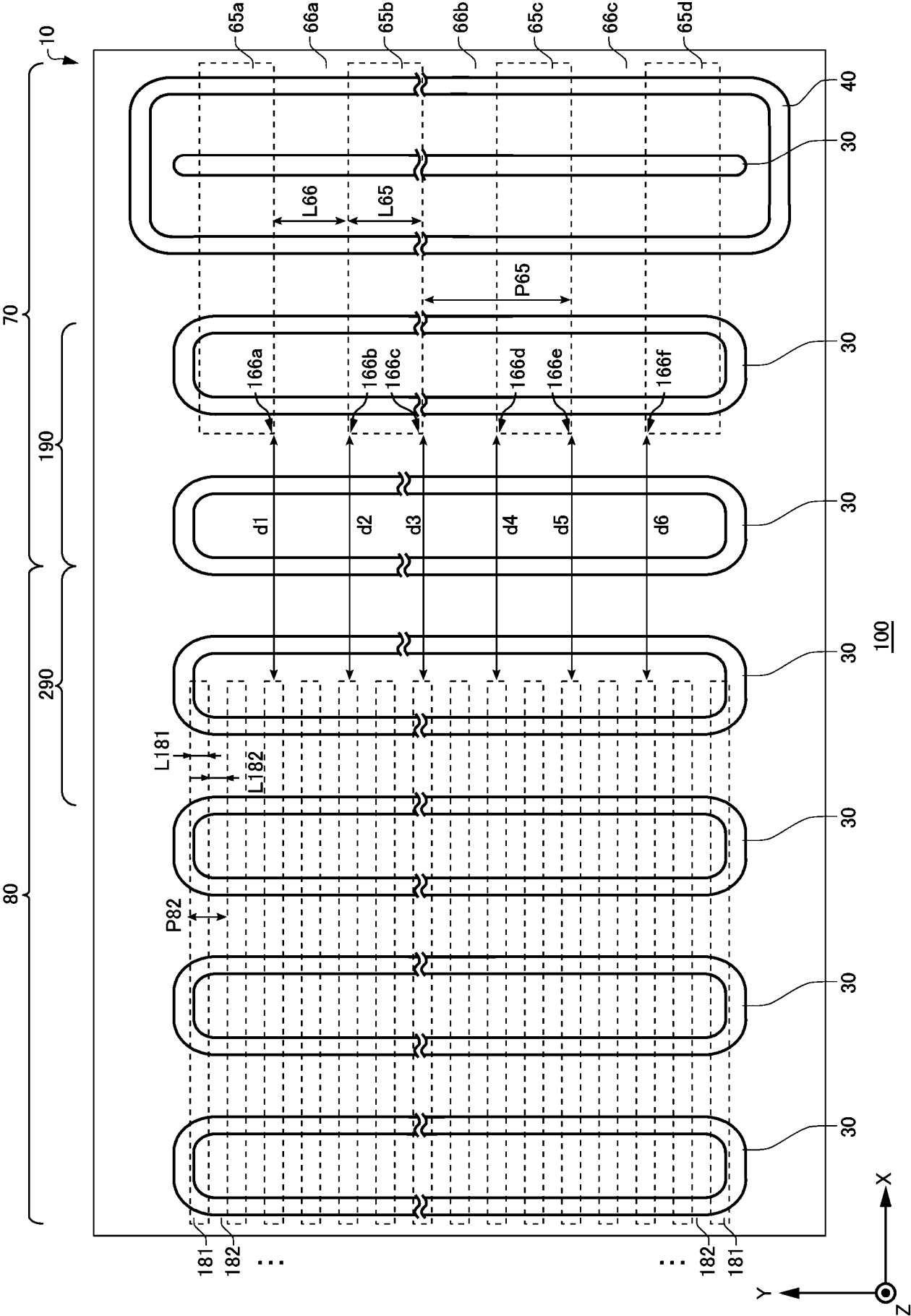
[1A]

100

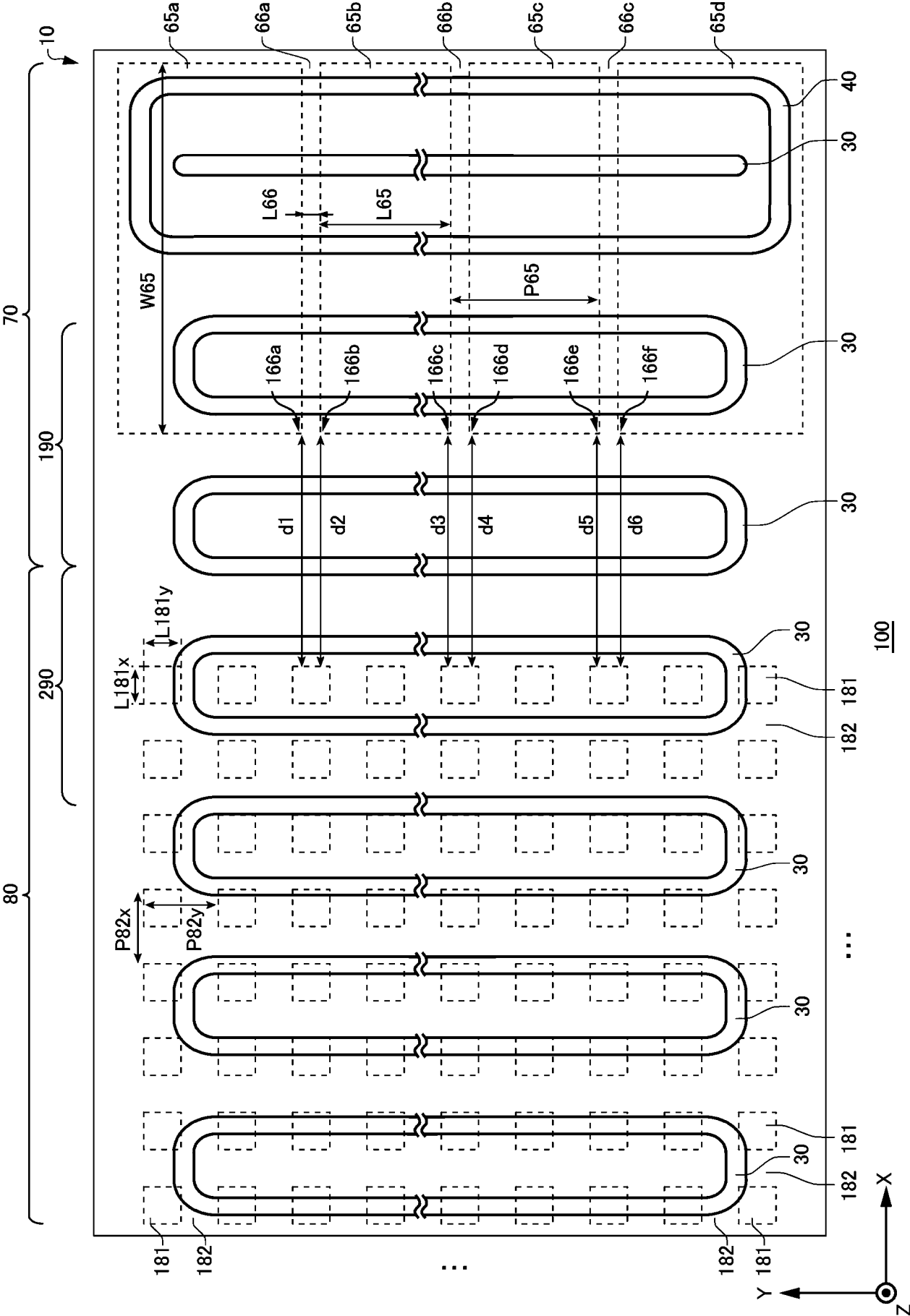
[1B]



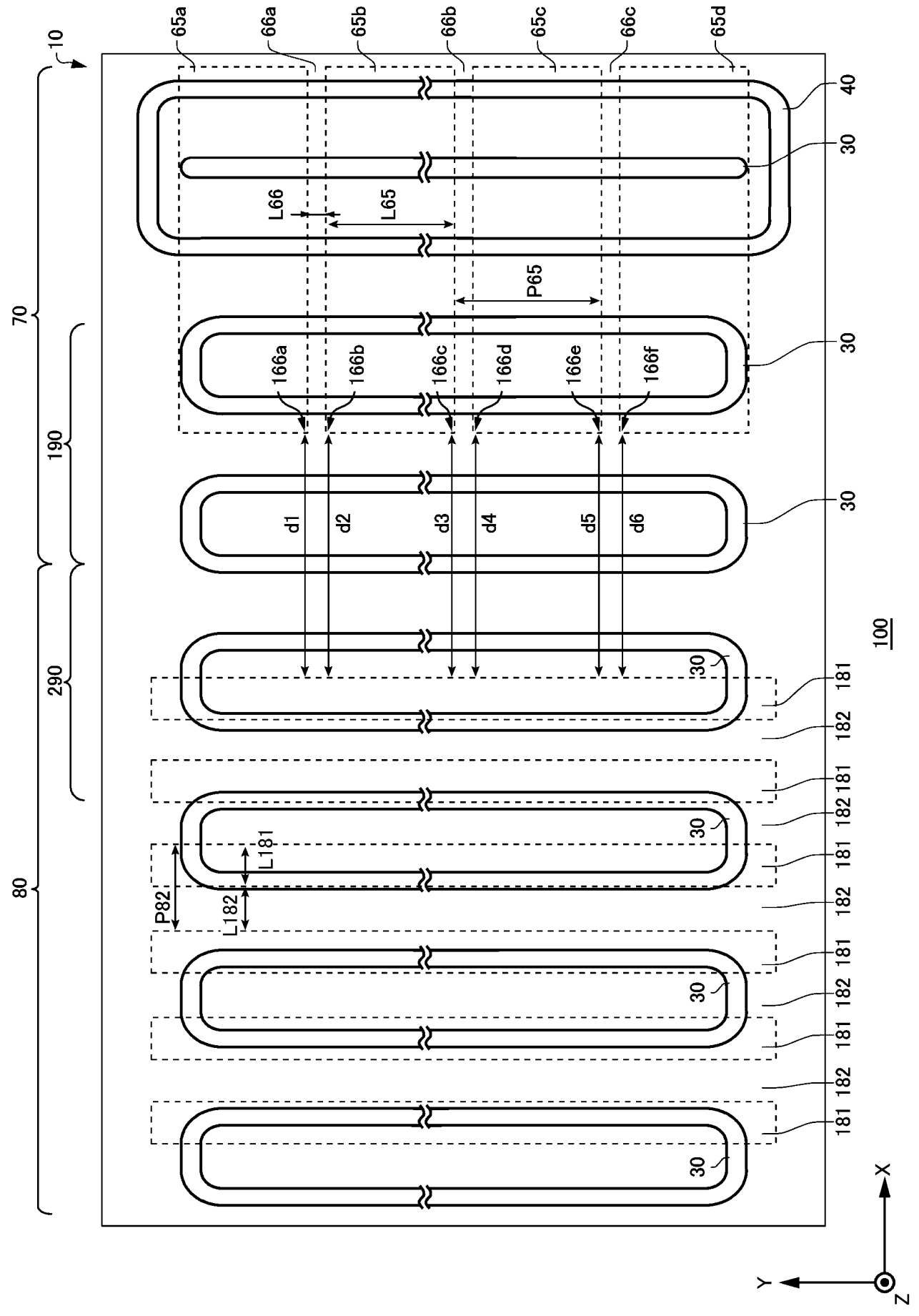
[2B]



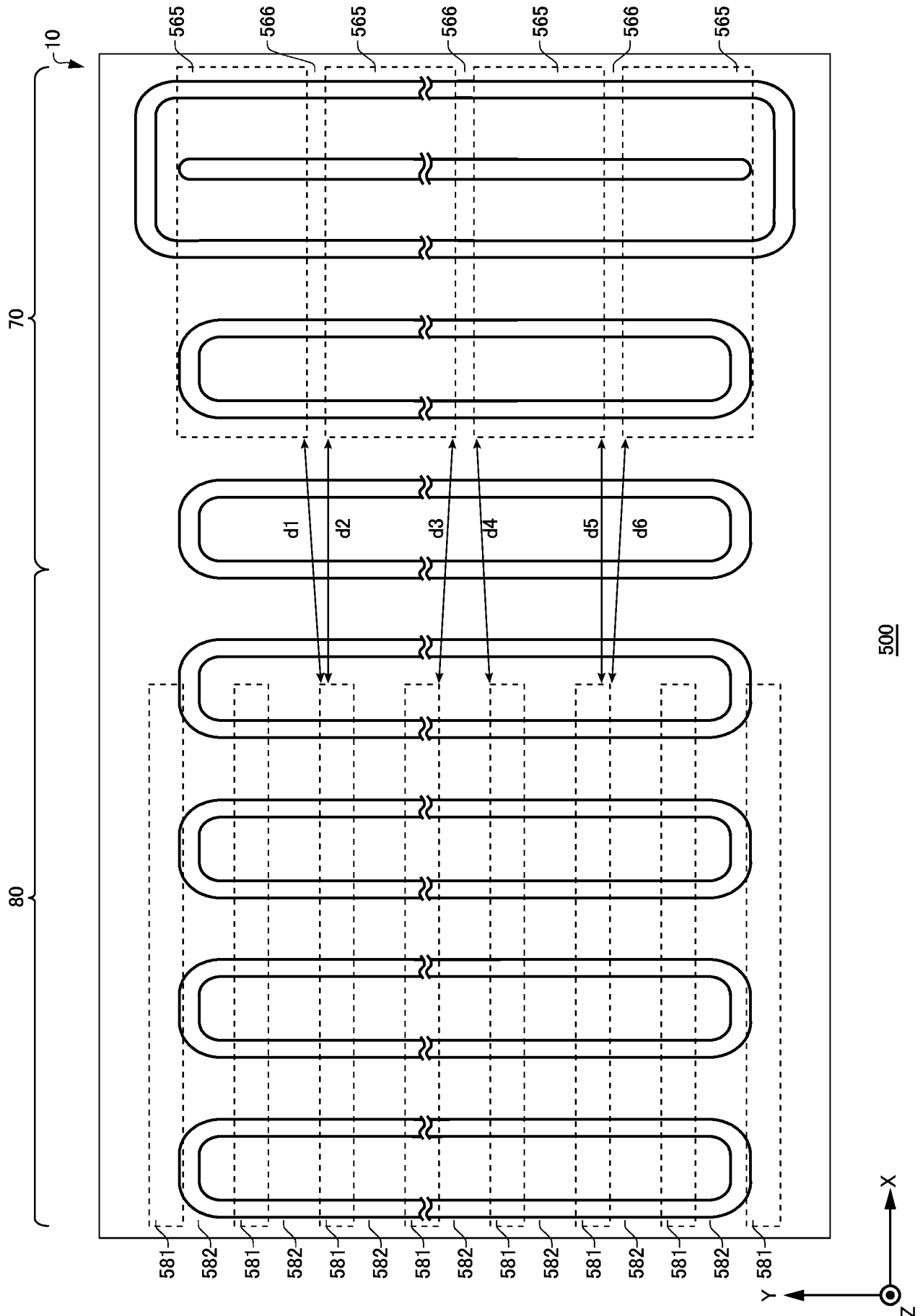
[2C]



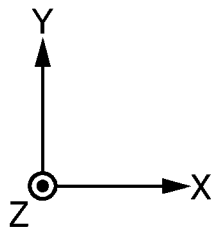
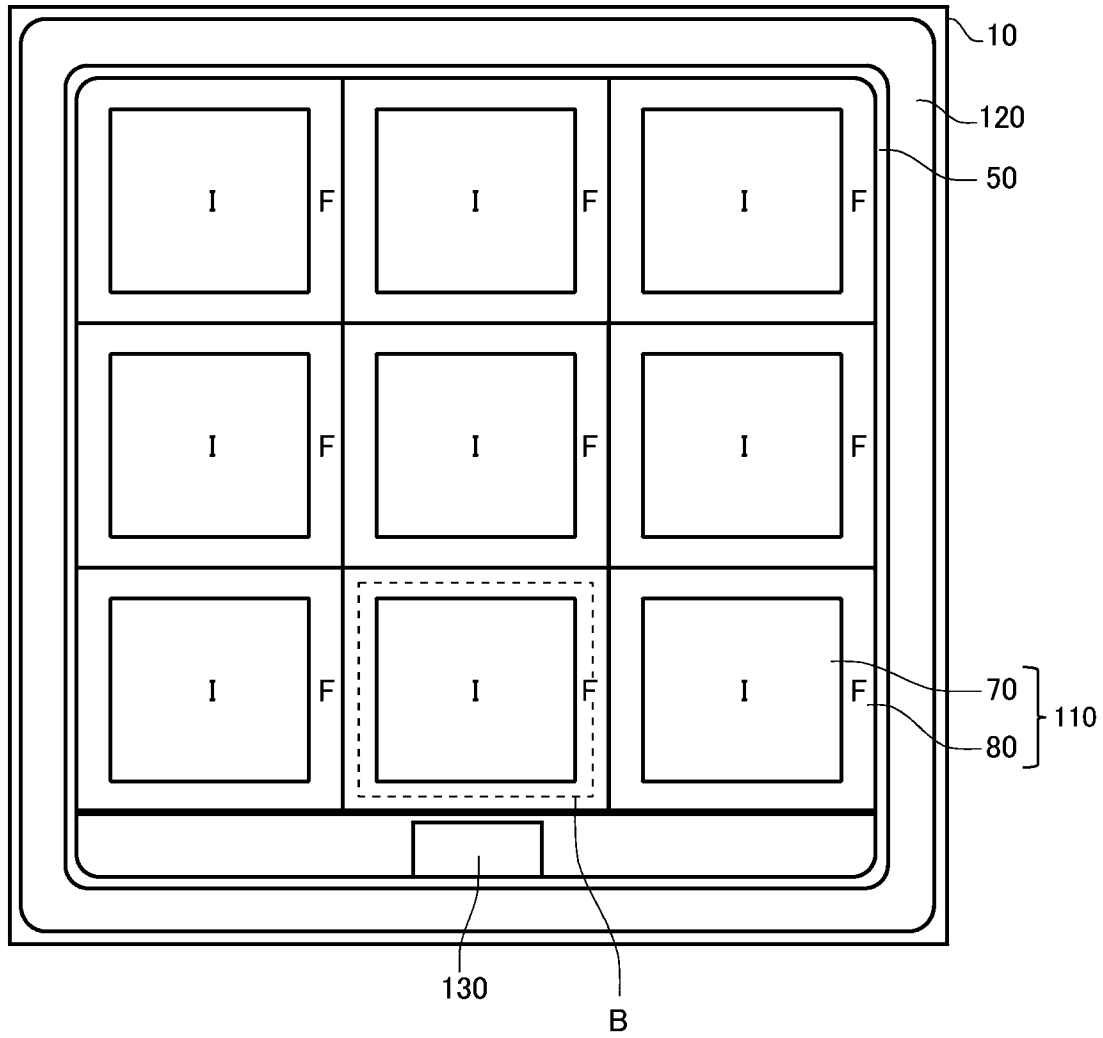
[4]



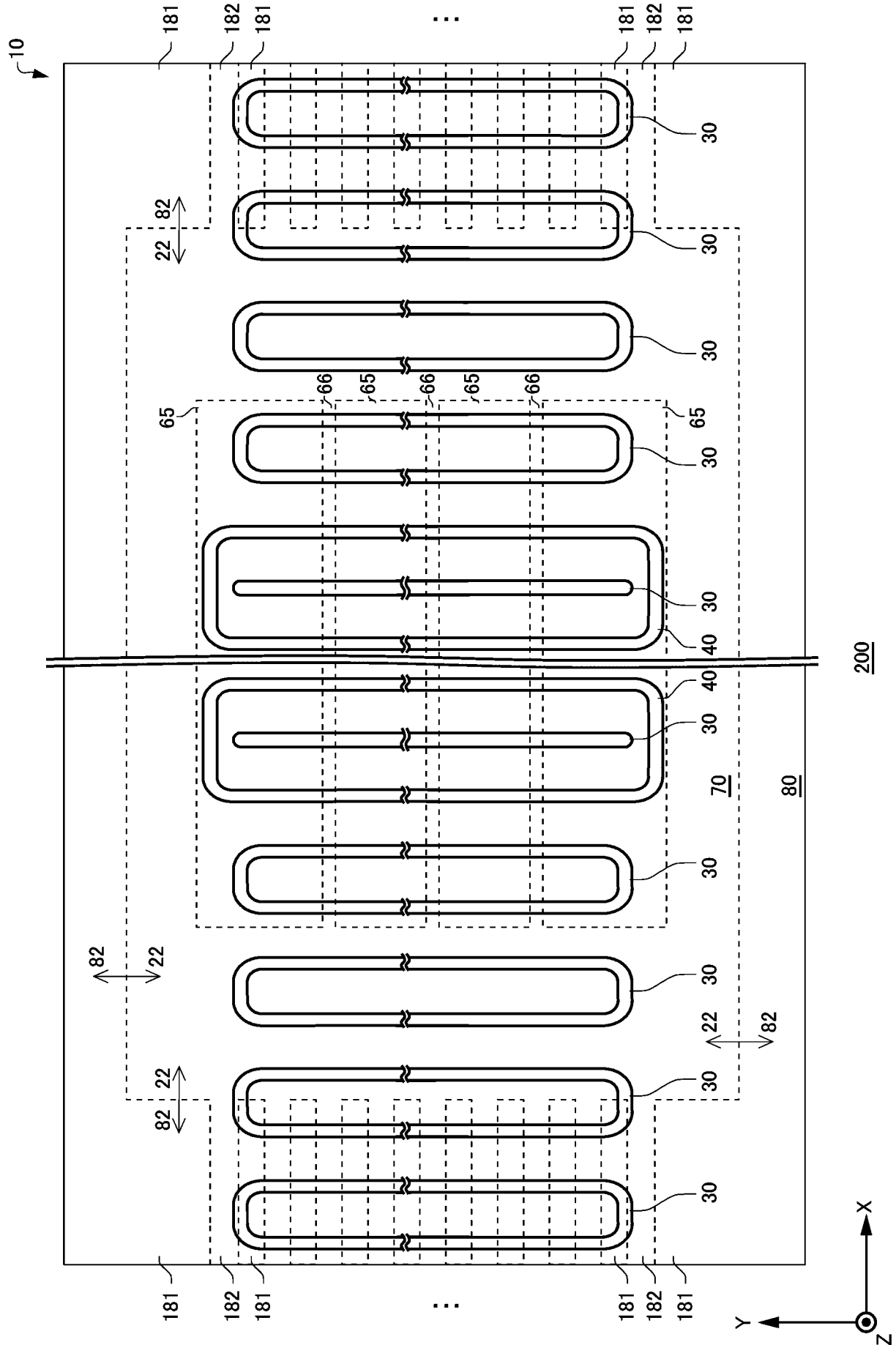
[5]



[6A]



[図 6B]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/035952

A. CLASSIFICATION OF SUBJECT MATTER H10D 12/00 (2025.01)i; H10D 30/01 (2025.01)i; H10D 30/66 (2025.01)i; H10D 84/80 (2025.01)i FI: H01L29/78 655D; H01L29/78 653A; H01L29/78 658H; H01L29/78 652J; H01L29/78 652M; H01L27/06 102A According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L29/78; H01L29/739; H01L21/336; H01L21/8234; H01L27/06 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2020-043237 A (DENSO CORPORATION) 19 March 2020 (2020-03-19) paragraphs [0026]-[0037], [0049]-[0054], [0090]-[0098], fig. 10	1-2, 4, 5, 7, 9, 11, 15-17 3, 6, 8, 10, 12-14
Y	JP 2011-253837 A (DENSO CORPORATION) 15 December 2011 (2011-12-15) paragraphs [0032]-[0052], fig. 1-2-d	1-2, 4, 5, 7, 9, 11, 15-17
Y	JP 2022-149402 A (DENSO CORPORATION) 06 October 2022 (2022-10-06) paragraphs [0050]-[0054], fig. 17	1-2, 4, 5, 7, 9, 11, 15-17
Y	JP 2016-523454 A (ROBERT BOSCH GMBH) 08 August 2016 (2016-08-08) paragraphs [0032], [0037]-[0046], fig. 4-6	1-2, 4, 5, 7, 9, 11, 15-17
Y	JP 2019-125597 A (TOYOTA JIDOSHA KABUSHIKI KAISHA) 25 July 2019 (2019-07-25) paragraphs [0002], [0010]-[0011], [0037]-[0039], fig. 15-18, 23	16
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 09 December 2024		Date of mailing of the international search report 17 December 2024
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2024/035952

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
JP	2020-043237	A	19 March 2020	US	2021/0202725	A1	paragraphs [0038]-[0051], [0061]-[0066], [0101]-[0109], fig. 10
				CN	112673466	A	
JP	2011-253837	A	15 December 2011	US	2011/0291110	A1	paragraphs [0038]-[0057], fig. 1-2D
JP	2022-149402	A	06 October 2022	US	2023/0395710	A1	paragraphs [0079]-[0084], fig. 17
				CN	117099213	A	
JP	2016-523454	A	08 August 2016	US	2018/0240879	A1	paragraphs [0035], [0041]-[0050], fig. 4-6
				EP	3017479	A1	
				DE	102013213026	A1	
				TW	201513360	A	
				CN	105359277	A	
JP	2019-125597	A	25 July 2019	US	2019/0214379	A1	paragraphs [0003], [0050]-[0051], [0077]-[0079], fig. 15-18, 23
				EP	3511987	A1	
				CN	110034113	A	
				KR	10-2019-0085857	A	

A. 発明の属する分野の分類（国際特許分類（IPC））

H10D 12/00(2025.01)i; H10D 30/01(2025.01)i; H10D 30/66(2025.01)i; H10D 84/80(2025.01)i
FI: H01L29/78 655D; H01L29/78 653A; H01L29/78 658H; H01L29/78 652J; H01L29/78 652M; H01L27/06 102A

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

H01L29/78; H01L29/739; H01L21/336; H01L21/8234; H01L27/06

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2024年
日本国実用新案登録公報 1996-2024年
日本国登録実用新案公報 1994-2024年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2020-043237 A（株式会社デンソー） 19.03.2020（2020 - 03 - 19） 段落[0026]-[0037], [0049]-[0054], [0090]-[0098], 図10	1-2, 4, 5, 7, 9, 11, 15-17 3, 6, 8, 10, 12-14
Y	JP 2011-253837 A（株式会社デンソー） 15.12.2011（2011 - 12 - 15） 段落[0032]-[0052], 図1-2-d	1-2, 4, 5, 7, 9, 11, 15-17
Y	JP 2022-149402 A（株式会社デンソー） 06.10.2022（2022 - 10 - 06） 段落[0050]-[0054], 図17	1-2, 4, 5, 7, 9, 11, 15-17
Y	JP 2016-523454 A（ローベルト ボツシュ ゲゼルシヤフト ミット ベシユレンクテル ハフツング） 08.08.2016（2016 - 08 - 08） 段落[0032], [0037]-[0046], 図4-6	1-2, 4, 5, 7, 9, 11, 15-17
Y	JP 2019-125597 A（トヨタ自動車株式会社） 25.07.2019（2019 - 07 - 25） 段落[0002], [0010]-[0011], [0037]-[0039], 図15-18, 23	16

☐ C欄の続きにも文献が列挙されている。

☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“D” 国際出願で出願人が先行技術文献として記載した文献
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“I” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日
09. 12. 2024

国際調査報告の発送日
17. 12. 2024

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

志津木 康 5F 1787

電話番号 03-3581-1101 内線 3514

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2024/035952

引用文献			公表日	パテントファミリー文献			公表日
JP	2020-043237	A	19.03.2020	US	2021/0202725	A1	
				段落[0038]-[0051], [0061]-[0066], [0101]-[0109], 図10			
				CN	112673466	A	

JP	2011-253837	A	15.12.2011	US	2011/0291110	A1	
				段落[0038]-[0057], 図1-2D			

JP	2022-149402	A	06.10.2022	US	2023/0395710	A1	
				段落[0079]-[0084], 図17			
				CN	117099213	A	

JP	2016-523454	A	08.08.2016	US	2018/0240879	A1	
				段落[0035], [0041]-[0050], 図4-6			
				EP	3017479	A1	
				DE	102013213026	A1	
				TW	201513360	A	
				CN	105359277	A	

JP	2019-125597	A	25.07.2019	US	2019/0214379	A1	
				段落[0003], [0050]-[0051], [0077]-[0079], 図15-18, 23			
				EP	3511987	A1	
				CN	110034113	A	
				KR	10-2019-0085857	A	
