[19]中华人民共和国专利局

[11] 公开号 CN 1099167A

[12] 发明专利申请公开说明书

[21]申请号 94107768.3

[51]Int.Cl[5]

[43]公开日 1995 年 2 月 22 日

G06F 11/00

[22]申请日 94.6.28

[30]优先权

[32]93.6.28 [33]US[31]084,039

[71]申请人 协力计算机股份有限公司

地址 美国加利福尼亚

[72]发明人 斯蒂芬·W·汉密尔顿

沃尔特·E·吉布森 孔承刚

[74]专利代理机构 上海专利商标事务所

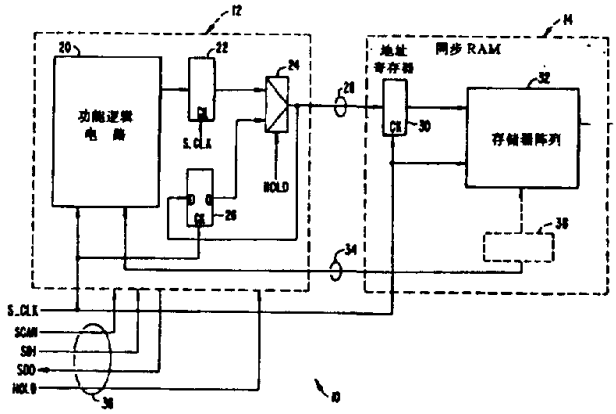
代理人 陈 亮

说明书页数: 附图页数:

[54]发明名称 在扫描链中包含有非可扫描部件状态的方法和装置

[57]摘要

一种可扫描逻辑单元，包含有一个或多个存储寄存器，以复制形式保存从可扫描单元交换传送到非可扫描单元中寄存器的数据。当扫描单元经受扫描测试时，寄存器将包含有关传送到非可扫描单元中的状态信息。当可扫描和非可扫描单元处于运行状态时，寄存器向非可扫描单元提供状态信息，用以继续操作。



权 利 要 求 书

1.一种在可扫描器件的扫描中含有非可扫描数字器件状态信息的装置，该状态由可扫描器件转换成非可扫描，该装置包含：

在可扫描器件内的寄存装置，用以接收由可扫描器件交换传送到非可扫描器件的状态信息；以及

供选择寄存器装置的装置，用以在扫描测试结束时把它交换传送到非可扫描器件中。

2.在一种数字系统中，它包含可扫描逻辑单元和非可扫描逻辑单元，可扫描逻辑单元具有多个基本存储单元，它可由操作模式配置构成，响应于第一测试信号以形成至少一个扩展过的移位寄存器，某些多个基本状态元件形成第一寄存器装置；非可扫描逻辑单元具有被耦合后用来接收来自第一寄存器装置数据的第二寄存器装置，而该扫描逻辑单元具有包含以下内容的装置：

由多个基本存储单元中另一些单元形成的第三寄存器装置，第三寄存器装置被耦合联接以接收耦合到第二寄存器装置的数据；和

选择装置，耦合联接到第一和第三寄存器装置，用来响应于测试信号之一有选择地把第一寄存器装置或第三寄存器装置的数据交换传送给第二寄存器装置。

3.如权利要求2所述的装置，其特征在于，选择装置为多路复用器。

说　明　书

在扫描链中包含有非可扫描部件状态的方法和装置

本发明一般涉及数字装置，尤其涉及这样一种装置，它把传输到非可扫描单元的状态信息结合进可扫描电路的扫描链中。

目前的数字设计技术水平状况常常要求具有这样一些特点，即允许设计的产品在生产期间和最终用户使用现场两者均能进行测试。数字设计中用作测试工具的更为普遍的测试技术之一是所谓的“基于扫描的设计”。它包括附加逻辑于传统的数字电路中，这样一旦测试信号来到，便可把数字电路的基本储存单元(例如，锁存器，寄存器级，触发器及类似器件)配置构成一个或更多个扩展的移位寄存器(扫描链)。然后把测试模式(“矢量”)引入(“扫描”)至如此形成的扫描链，而数字电路返回其标准配置构图，并允许正常运行一个或多个操作周期。然后，如此来重新建立扫描链，使产生的数字系统的寄存状态得以转移和检验。

换句话说，允许待测数字电路正常运行，一直到扫描测试使电路停止的那一时刻。然后建立扫描链的配置构图，转移、观测和重新设置电路的寄存状态，并允许单元在返回其标准构图之后运行。扫描设计对建立数字电路“寄存状态”(也即基本存入诸单元在任一时刻，即时假定的状态)的可控制性和可观测性提供一有效而效率高的方法，在该方法中，可使待测单元的运行在任一时刻即时停止，将单元重新配置构成其扫描构图，并使该状态得以恢复、观测和更换于是待测数字电路可返回到正常的操作模式，且继续保持到再次停止，并如上所述那样观测其寄存的状态。

在目前该技术领域中数字单元的设计常常要把这样一些可扫描元件和设计成不可扫描的标准现成元件(例如，微处理器，随机存取存储器(RAM)以及类似元件)相组合。因此，这些标准元件的寄存状态超出了扫描测试程序的可控制和可观测范围。这种可扫描元件与非可扫描元件的组合会严重限制整个组合体的可测试性。

由于这样一些非可扫描部件不能包括到任何扫描串中，因此，在可扫描部件的扫描测试(或初始化)之后，任何可能保持的初始寄存状态值均须被看作为不确定的。这种不确定的状态倾向于在其它地方传播不确定性，迫使采用下列几种方法之一加以补救：(1)增加额外的逻辑电路，以阻止不确定状态传播的形成和传播(和接收电路的大量不可测区域)；(2)增加跟随扫描的复杂测试时序，以便从功能上消除不确定状态；或(3)上述方法的若干组合。

因此，可以看出，为了测试目的有必要使不可扫描电路的寄存状态与可扫描电路共同存在。

本发明认为，不可扫描元件的某些寄存状态起因于扫描单元，并由它加以转移。因此，按照本发明，把由可扫描元件转移的寄存状态加以复制，并存储于包含在可扫描电路内的可扫描寄存器中。因而，扫描测试可扫描元件将同样允许观测非可扫描元件的无缺陷寄存状态。

图 1 是结合本发明与非可扫描元件相耦合的可扫描元件的示意图说明；

图 2 是说明本发明的操作时序图；

图 3 是说明用本发明来转换操纵运行操作模式和扫描操作模式的流程图。

现在参见附图，具体地说为图 1，它示出一数字系统的一部分，用参考号 10 表示。它包括两个系统元件 12 和 14。元件 12 可以是专用集成电路(ASIC)，而元件 14 为一同步随机存取存储器(RAM)。

如图1所示，元件12包括功能逻辑电路20，它象征性地表示与输出寄存器22相耦合的元件12中绝大多数的数字电路。输出寄存器的内容通过多路复用器24把多位地址提供给地址总线28，后者把该地址交换传送给同步RAM14的地址寄存器30。响应于从地址寄存器30接收到的地址由同步RAM14的存储器阵列32取得数据，并通过数据总线34交换传送给元件12。

多路复用器24的输出还与阴影寄存器26相耦合，以接收传送给地址寄存器30的地址。

将元件12设计成如上所述意义上的可扫描，也即把其基本存储单元(例如触发器，寄存器，锁存器以及类似器件)，包括那些可能组成功能逻辑电路20和输出以及阴影寄存器22,26在内均配置构成可以下列三种模式之一进行操作，即“运行”模式(元件正常操作，而扫描和保持信号还未确立)，“保持”模式(元件保持其状态)和“扫描”模式(所有元件被配置构成一个或多个扫描链)。为实现这一目的，将元件12与测试总线36相耦合，以便接收由测试控制装置(未示出)的测试信号：扫描信号和保持信号。另外，测试总线36包含有扫描数据进(SDI)线用于串行交换通过测试矢量(数据串)或代替元件12以前转移的寄存状态。当然，必须通过确立扫描测试信号以接受SDI线上的数据使元件处于扫描模式。

当处于扫描模式时，通过扫描数据出(SDO)输出线使元件12的寄存状态再次串行转移。

在正常操作时，(也即在运行模式期间)，保持测试信号并不确立。而保持的未建立状态，就是操作多路复用器24以选择和通过传送输出寄存器22的内容，至地址总线28以及阴影和地址寄存器26,30(全都在系统时钟S__CLK同步控制之下)。在运行模式期间，时常把地址传送给同步RAM14以供欲读出或写入数据的存储器在存储器阵列32中进行寻址。接收到的地址暂时保持在同步

RAM14 的地址寄存器 30 中以对存储器阵列 32 进行寻址。因而，同步 RAM14 仅是个具有非可扫描寄存元件的通用元件一个例子(除非设计成可扫描—而在本文所讨论的文本中它不是可扫描的)。

现参见图 2 和图 3，将对本发明的操作以包括在扫描链内的寄存状态(即寄存器 30 中的内容)进行描述。在运行模式(例如，图 3 的步骤 40)期间的一些时间点上，为了转移目的将决定是否进入扫描模式进行变换，以便检查系统 10 的寄存状态。如何作决定对于本发明来说并不重要，它可以通过编程来决定(如通过提供测试信号的测试单元(未图示))或者，由用户通过手动向测试单元发出命令来更换系统 10 的寄存状态。

在继续下去之前，先分析图 2，它示出寄存器 22，26 和 30 的内容。在脱离运行模式(图 3 步骤 40)之前，在时间 t_0，输出寄存器接收到地址 A。在系统时钟 S__CLK 下一周期即时间 t_1，输出寄存器接收到地址 13，并把输出寄存器 22 先前的内容(地址 A)传送给地址寄存器 30 和阴影寄存器 26。下一周期(时间 t_2)在阴影和地址寄存器 26，30 中找到地址 B，而输出寄存器 22 已接收到地址 C。

现在时间 t_3 之前，作出决定以转移系统 10(即元件 12)的寄存状态，这样，在时间 t_3，脱离步骤 40(图 3)的运行模式，而有利于进入步骤 42，其中，保持测试信号得以确立。如上面所解释的那样在确立时保持信号将冻结元件 12 的寄存状态。然而，由于同步 RAM14 是非可扫描的，因此保持信号对它或其寄存状态(即地址寄存器 30)无效。于是将确定扫描信号以重新把可扫描寄存器配置构成一个或多个扫描链，并用 S__CLK 通过可被观测的扫描数据出(SDO)信号线，使元件 12 的状态进行串行转移。

确立扫描信号的操作将中断对同步 RAM14 的写操作，以确保在元件 12 的扫描期间无伪写操作发生。

S__CLK 信号同样施加到同步 RAM14 上，而在获取元件状态

期间，将由S__CLK连续地对同步RAM的地址寄存器30提供时钟，以接收输出寄存器22(当然，它是扫描链的一部分)在此时含有的所有内容。因此，在完成扫描时，尚不知道地址寄存器30中的内容是什么，也即其内容是不确定的。在观测之后，当把转移的状态返回到元件12(通过扫描数据进(SDI)信号线)，而元件返回到其正常的操作状态时，可通过操作恢复时对存储器阵列32可写入或取出的数据来传播内容不确定的地址寄存器30中的内容。这就是本发明所指的不确定状态的传播。

扫描元件12产生的不确定状态的传播问题通过增设多路复用器24和阴影寄存器26来解决。还将看出，使用多路复用器24和阴影寄存器26提供一种有效的技术，用以包含有实质上是元件12扫描串内非可扫描部分的无故障寄存状态(即地址寄存器30)。

在正常操作期间，施加于多路复用器24控制输入端的保持信号并未确立，所以多路复用器24选择输出寄存器22的内容并把它传送到地址寄存器30。然而，每次这样传递输出寄存器22的状态(即地址)，也同时被交换传送并存储于阴影寄存器26内。

在时间t_3，测试控制单元响应编程或用户的输入以确立保持测试信号，而运行模式步骤40，经有利于进入步骤44(图3)的步骤42得以脱离。在时间t_4，随着保持信号的确立，输出寄存器22和阴影寄存器26将不顾S__CLK，而保持它们的内容(也即，分别为地址D和C)。然而，地址寄存器30将不受保持信号的影响，因此，将接收寄存器26施加的地址C(通过多路复用器24)。扫描信号在时间t_4，步骤44(图3)得以确立。于是在步骤46(将持续很多个S__CLK周期)，转移和更换元件12的状态，在此期间，地址寄存器30变为不确定。如上所述，扫描信号将中断对同步RAM14进行写操作。因而，在确立扫描信号的同时，对同步RAM14进行写操作得以防止，而在扫描测试期间由元件12假设的各种不确定状态将不会影响同

步 RAM14 中存储器阵列 32 的内容。

在经过合适的(n－1)个 S＿CLK 脉冲数之后，扫描完成，而元件 12 的状态得以恢复。这种恢复操作将使元件 12 处于其脱离运行状态进入扫描之前已进入的状态，也即刚好在时间 t_3 之前保持的状态。然而，在系统 10 返回到运行模式(步骤 40— 图 3)之前，必须更换地址寄存器 30 的不确定状态；如果没有更换，则这种不确定性将通过从存储器阵列 32 中存储单元读出的(或写入其内的)数据传遍系统(例如返回到部件 12)，它对于正在进行的操作是没有意义的。

为了使地址寄存器 30 恢复到适当的状态，把确立的保持信号持续一个或多个 S＿CLK 时钟周期。在时间 t_{n-1} 时钟周期开始期间，由多路复用器 24 选择扫描进入阴影寄存器的地址，并通过保持信号把它置于地址总线 28 上，然后把它载入地址寄存器 30。在时间 t_n，系统通过取消扫描和保持信号返回到运行模式(图 3 的步骤 40)，其时操作从刚进入步骤 42,44 之前的时间点恢复，而地址寄存器 30 包含有合适的地址 C。注意，当操作恢复时，地址寄存器 30 的内容不再是未知的了，也即不是不确定的，而是包含有应为地址 C 的量。还应注意，在扫描测试刚开始时，已经存储在地址寄存器 30 中的信息状态事实上通过将它存储于阴影寄存器 26 而被包含在扫描测试之内。

因此，那些对本技术领域熟练的人员现在应当明白，本发明允许对正常操作下的可扫描器件进行扫描而不用复杂的程序来转移任何不确定的状态。另外，本发明还能在扫描中包含有非可扫描部件(即同步 RAM14 的地址寄存器 30)的无故障状态。

本发明已经以有限“流水线”结构的文本加以描述，该结构包括输出寄存器 26 和地址寄存器 30，允许对同步 RAM14 的地址交换至少作某些平行处理。此外所示的流水线仅有地址寄存器 30 作为其

非可扫描部件。然而，可以把更多的非可扫描元件，例如同步RAM14加至流水线，例如，在同步RAM14的存储器阵列32与元件12之间进行数据交换用的数据寄存器(图1中虚线所示为数据寄存器36)。由于在元件12的扫描期间，数据寄存器36中的内容是未知的，而增加了另一个不确定性。因此，对本技术熟练的那些人员将认识到，可把本发明的原理加以扩展以包含在非可扫描寄存器中具有更多流水线的流水线结构。

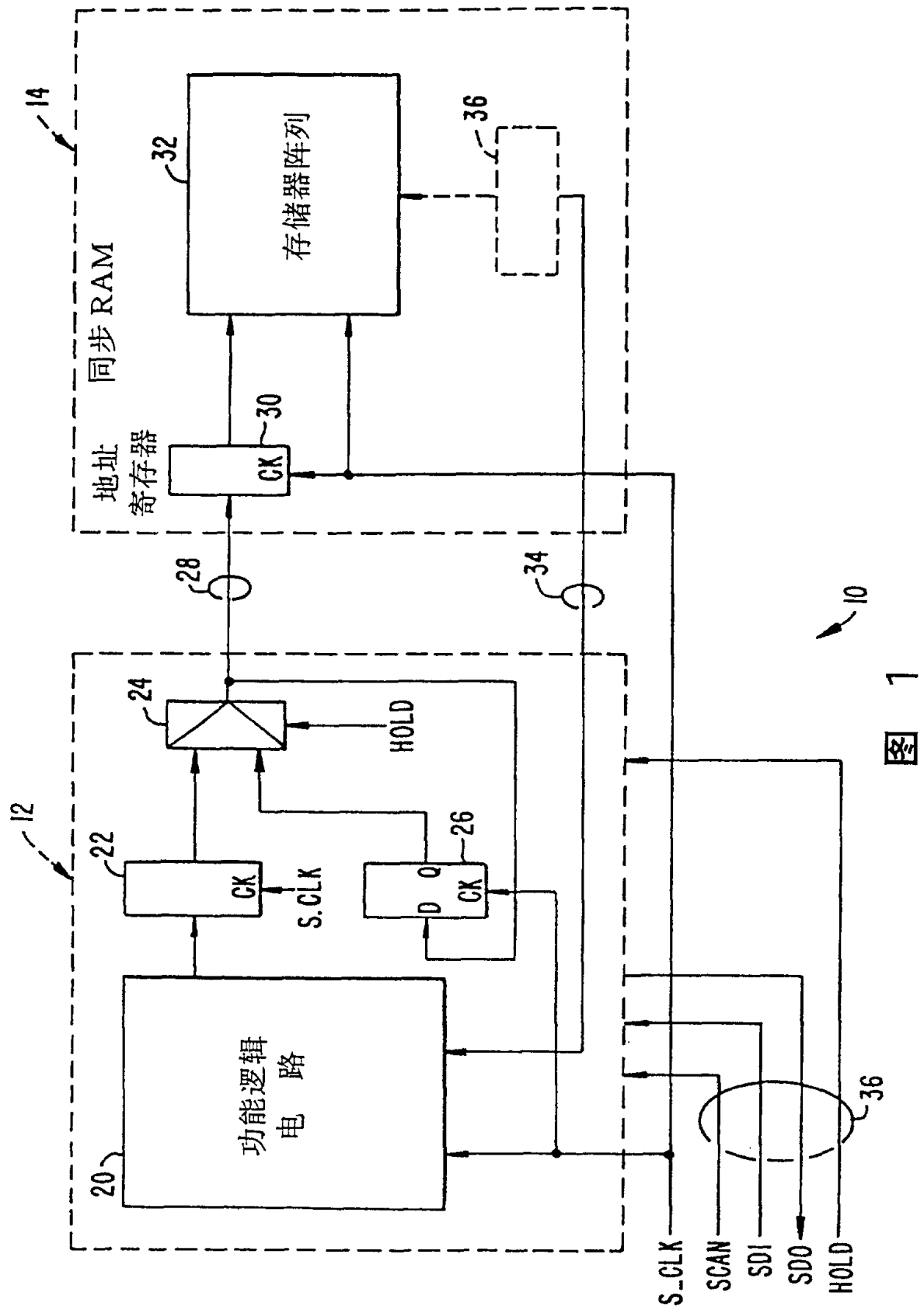

14
同步 RAM
32
存储器阵列
36
地址
寄存器
30
CK
28
34
10
24
HOLD
12
22
CK
S.CLK
26
D Q
CK
功能逻辑
电 路
20
36
S_CLK
SCAN
SDI
SDO
HOLD

图 1

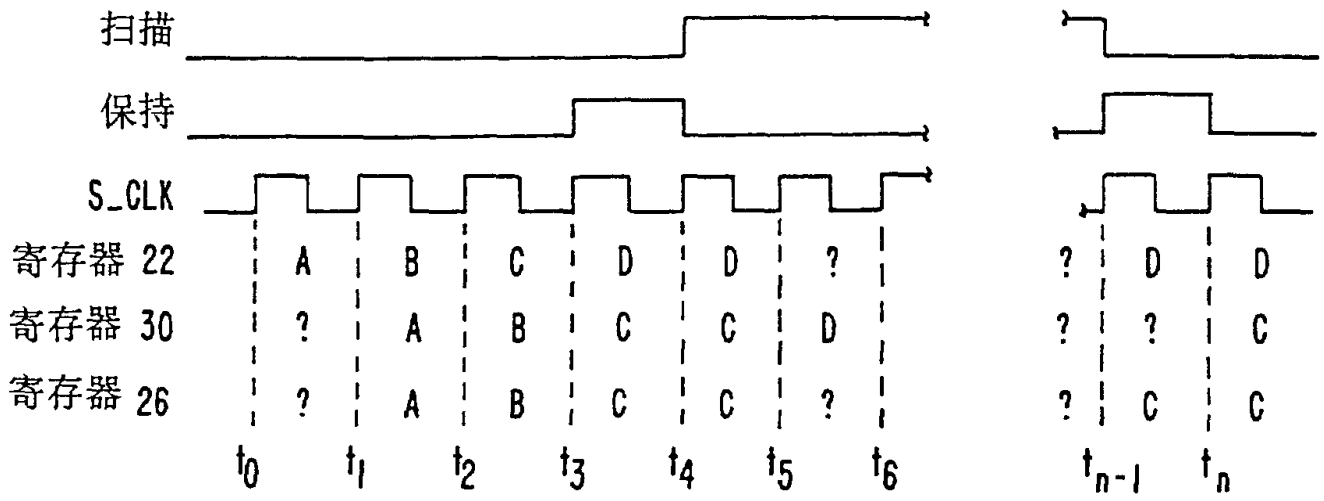

扫描
保持
S_CLK
寄存器 22
寄存器 30
寄存器 26
A B C D D ?
? A B C C D
? A B C C ?
? D D
? ? C
? C C
t_0 t_1 t_2 t_3 t_4 t_5 t_6 t_{n-1} t_n

图 2

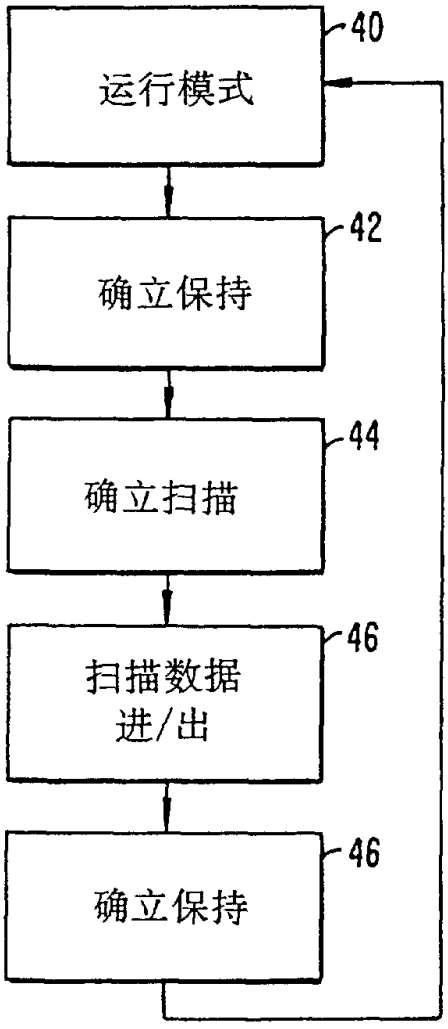

运行模式
40
确立保持
42
确立扫描
44
扫描数据
进/出
46
确立保持
46

图 3