



(12) 发明专利

(10) 授权公告号 CN 103259192 B

(45) 授权公告日 2015. 11. 25

(21) 申请号 201210561002. 9

(22) 申请日 2012. 12. 21

(30) 优先权数据

2012-032635 2012. 02. 17 JP

(73) 专利权人 三菱电机株式会社

地址 日本东京都

(72) 发明人 阿部真司

(74) 专利代理机构 北京天昊联合知识产权代理

有限公司 11112

代理人 何立波 张天舒

(51) Int. Cl.

H01S 5/34(2006. 01)

H01S 5/16(2006. 01)

B82Y 20/00(2011. 01)

(56) 对比文件

CN 101272037 A, 2008. 09. 24, 说明书第 4 页
第 1-3 段, 第 7 页倒数两段, 第 8 页第 3-4 段,

倒数 3-5 段, 第 12 页倒数 6 段, 第 13 页 1-5 段
0012-0023 段、图 2-3, 图 17-18.

US 5376582 A, 1994. 12. 27, 全文.

审查员 孙菀

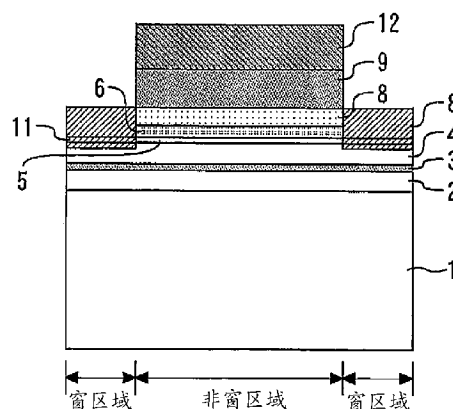
权利要求书1页 说明书4页 附图9页

(54) 发明名称

半导体激光器的制造方法

(57) 摘要

本发明涉及能稳定地形成使半导体激光器高输出化的窗结构的半导体激光器的制造方法。在 n 型 GaAs 基板(1)上依次形成 n 型包覆层(2)、活性层(3)、p 型包覆层(4)以及 p 型接触层(5)。形成仅在端面附近的窗区域与 p 型接触层(5)相接触并从 p 型接触层(5)吸收 III 族原子以促进 III 族空位的产生的促进膜(8)。向窗区域的 p 型接触层(5)注入离子,造成损伤。在形成促进膜(8)并注入了离子之后,进行热处理,由此,使 III 族空位扩散,在窗区域使活性层(3)无序化,形成窗结构(13)。



1. 一种半导体激光器的制造方法,其特征在于,具备:

在半导体基板上依次形成第一导电型的包覆层、活性层、第二导电型的包覆层以及第二导电型的接触层的工序;

形成促进膜的工序,该促进膜仅在端面附近的窗区域与所述接触层相接触,从所述接触层吸收III族原子,促进III族空位的产生;

向所述窗区域的所述接触层注入离子,造成损伤的工序;

在形成所述促进膜并注入了所述离子之后,进行热处理,由此使所述III族空位扩散,在所述窗区域使所述活性层无序化,形成窗结构的工序,

在进行形成所述促进膜的工序后,在所述半导体基板上依次形成了所述第一导电型的包覆层、所述活性层、所述第二导电型的包覆层、所述第二导电型的接触层以及所述促进膜。

2. 根据权利要求1所述的半导体激光器的制造方法,其特征在于,

还具备如下工序:在所述接触层上形成抑制所述III族空位的产生的抑制膜,在所述窗区域中在所述抑制膜形成第一开口,

所述促进膜形成在所述抑制膜上以及所述第一开口内的所述接触层上。

3. 根据权利要求1或2所述的半导体激光器的制造方法,其特征在于,

还具备如下工序:在所述接触层上形成抗蚀剂,在所述窗区域中在所述抗蚀剂形成第二开口,

将所述抗蚀剂作为掩模使用,向所述窗区域的所述接触层注入所述离子。

4. 根据权利要求1或2所述的半导体激光器的制造方法,其特征在于,
所述离子的注入条件为不对所述活性层造成损伤的条件。

5. 根据权利要求1或2所述的半导体激光器的制造方法,其特征在于,
在形成了所述促进膜之后注入所述离子。

6. 根据权利要求1或2所述的半导体激光器的制造方法,其特征在于,
在注入了所述离子之后形成所述促进膜。

半导体激光器的制造方法

技术领域

[0001] 本发明涉及能稳定地形成使半导体激光器高输出化的窗结构的半导体激光器的制造方法。

背景技术

[0002] 在 GaAs、AlGaAs 类半导体激光器的光出射端面,表面能级较多,经由此发生非发光复合。其结果是,在光出射端面附近,活性层成为光吸收区域。当光输出密度变高时,在光吸收区域发生局部的发热,带隙减少,进而施加光吸收增加的正反馈,引起被称为 COD(Catastrophic Optical Damage:灾变性光学损伤)的劣化。

[0003] COD 是阻碍半导体激光器的高输出化的一个因素。作为 COD 对策,提出了在端面附近形成具有比活性层大的带隙的窗结构。但是,当半导体激光器高输出化时,局部发热增加,带隙减少量增加,所以,为了实现高输出化而需要使非窗区域和窗区域的带隙差增加。

[0004] 作为 GaAs、AlGaAs 类半导体激光器的窗形成方法,已知 IFVD(Impurity Free Vacancy Disordering:无杂质空位扩散)法(例如,参照专利文献 1)。即,在非窗区域上形成抑制 Ga 空位产生的电介质膜,在窗区域上形成促进 Ga 空位产生的电介质膜,之后,以例如 900℃进行热处理。由此,Ga 空位扩散到窗区域,活性层经由 Ga 空位而有序化,形成窗结构。例如,提出了使用 SiNx 膜的折射率差控制 Ga 空位的产生和抑制的方法(例如,参照专利文献 2)。

[0005] 现有技术文献

[0006] 专利文献

[0007] 专利文献 1:日本特开平 7-122816 号公报;

[0008] 专利文献 2:日本特许第 4748545 号公报。

[0009] 在现有的 IFVD 法中,需要以高的温度进行热处理。为了使半导体激光器高输出化而需要增大窗部和非窗部的带隙差,但是,为了用 IFVD 法使窗区域的带隙变化量增加,必须使热处理温度进一步增加。但是,在 GaAs、AlGaAs 类半导体激光器的情况下,超过 900℃的热处理诱发 As 脱离,半导体表面粗糙,与电极的接触电阻增加。此外,电介质膜破裂,在窗区域的 Ga 空位的扩散中产生偏差。

发明内容

[0010] 本发明是为了解决上述那样的课题而完成的,其目的在于得到一种能稳定地形成使半导体激光器高输出化的窗结构的半导体激光器的制造方法。

[0011] 本发明提供一种半导体激光器的制造方法,其特征在于,具备:在半导体基板上依次形成第一导电型的包覆层、活性层、第二导电型的包覆层以及第二导电型的接触层的工序;形成促进膜的工序,该促进膜仅在端面附近的窗区域与所述接触层相接触,从所述接触层吸收 III 族原子,促进 III 族空位的产生;向所述窗区域的所述接触层注入离子,造成损伤的工序;在形成所述促进膜并注入了所述离子之后,进行热处理,由此使所述 III 族空位扩散,

在所述窗区域使所述活性层无序化,形成窗结构的工序,在进行形成所述促进膜的工序后,在所述半导体基板上依次形成了所述第一导电型的包覆层、所述活性层、所述第二导电型的包覆层、所述第二导电型的接触层以及所述促进膜。

[0012] 根据本发明,能稳定地形成使半导体激光器高输出化的窗结构。

附图说明

[0013] 图 1 是示出本发明的实施方式 1 的半导体激光器的制造方法的截面图。

[0014] 图 2 是示出本发明的实施方式 1 的半导体激光器的制造方法的截面图。

[0015] 图 3 是示出本发明的实施方式 1 的半导体激光器的制造方法的截面图。

[0016] 图 4 是示出本发明的实施方式 1 的半导体激光器的制造方法的截面图。

[0017] 图 5 是示出本发明的实施方式 1 的半导体激光器的制造方法的截面图。

[0018] 图 6 是示出在 SiO_2 膜的表面存在的 Ga 量的图。

[0019] 图 7 是示出活性层的蓝移(向短波长侧的偏移)量的图。

[0020] 图 8 是示出本发明的实施方式 2 的半导体激光器的制造方法的截面图。

[0021] 图 9 是示出本发明的实施方式 2 的半导体激光器的制造方法的截面图。

[0022] 图 10 是示出本发明的实施方式 2 的半导体激光器的制造方法的截面图。

具体实施方式

[0023] 参照附图对本发明的实施方式的半导体激光器的制造方法进行说明。对相同或对应的结构要素标注相同的附图标记,存在省略重复说明的情况。

[0024] 实施方式 1

[0025] 图 1 至图 5 是示出本发明的实施方式 1 的半导体激光器的制造方法的截面图。这些图是沿着激光谐振器方向的截面图。

[0026] 首先,如图 1 所示,在掺杂了 Si 的 n 型 GaAs 基板 1 上利用 MOCVD(Metal Organic Chemical Vapor Deposition:金属有机化学气相沉积)依次形成由 $2.8\mu\text{m}$ 厚的 $\text{Al}_{0.48}\text{Ga}_{0.52}\text{As}$ 构成的 n 型包覆层 2、由 $\text{Al}_{0.335}\text{Ga}_{0.665}\text{As}(10\text{nm})/\text{Al}_{0.112}\text{Ga}_{0.888}\text{As}(8.4\text{nm})/\text{Al}_{0.335}\text{Ga}_{0.665}\text{As}(8.4\text{nm})/\text{Al}_{0.112}\text{Ga}_{0.888}\text{As}(8.4\text{nm})/\text{Al}_{0.335}\text{Ga}_{0.665}\text{As}(10\text{nm})$ 构成的量子阱结构的活性层 3、由 $0.165\mu\text{m}$ 厚的 $\text{Al}_{0.48}\text{Ga}_{0.52}\text{As}$ 构成的 p 型包覆层 4 以及由 20nm 厚的 GaAs 构成的 p 型接触层 5。

[0027] 接着,如图 2 所示,在 p 型接触层 5 上利用热 CVD(Chemical Vapor Deposition:化学气相沉积)形成由 $400\text{\AA}$ 厚的 SiN 构成的抑制膜 6。之后,在抑制膜 6 上涂敷抗蚀剂,利用照相制版技术对抗蚀剂进行构图,进行刻蚀,由此,在端面附近的窗区域,在抑制膜 6 形成开口 7。

[0028] 接着,在抑制膜 6 上以及开口 7 内的 p 型接触层 5 上利用溅射形成由 $2000\text{\AA}$ 厚的 SiO_2 构成的促进膜 8。在此,抑制膜 6 抑制 Ga 空位的产生,促进膜 8 从 p 型接触层 5 吸收 Ga 原子,促进 Ga 空位的产生。促进膜 8 仅在窗区域与 p 型接触层 5 相接触。

[0029] 接着,如图 3 所示,在促进膜 8 上涂敷了抗蚀剂 9 之后,利用照相制版技术在窗区域中在抗蚀剂 9 形成开口 10。

[0030] 接着,如图 4 所示,将抗蚀剂 9 作为掩模使用,从抗蚀剂 9 和开口 10 之上利用离子

注入装置在加速电压 20keV、剂量 $6.7\text{E}+16\text{cm}^{-2}$ 的条件下注入质子。其结果是,向窗区域的 p 型接触层 5 注入质子,在 p 型接触层 5 和促进膜 8 的界面附近形成晶体内损伤区域 11。此外,在抗蚀剂 9 内也形成抗蚀剂内损伤区域 12。

[0031] 在此,使离子的注入条件为如下条件:质子通过 p 型接触层 5 和促进膜 8 的界面注入到 p 型接触层 5,并且不对活性层 3 造成损伤。由此,能防止起因于离子注入的损伤的半导体激光器的特性劣化。例如,在 p 型包覆层 4、p 型接触层 5 以及促进膜 8 的材质和膜厚为上述的条件、所注入的离子为质子的情况下,如果使离子注入时的加速电压为 20keV,那么该条件被满足。

[0032] 接着,如图 5 所示,在除去了抗蚀剂 9 之后,在 N_2 环境中使用 RTA(Rapid Thermal Annealing:快速热退火)法以温度上升速度 $50^\circ\text{C}/\text{s}$ 升温至 900°C ,进行 180 秒的热处理。利用该热处理使 Ga 空位扩散,在窗区域使活性层 3 无序化,形成窗结构 13。然后,用氢氟酸类刻蚀液除去抑制膜 6 和促进膜 8。

[0033] 接下来,与比较例进行比较,说明实施方式 1 的效果。在比较例中不进行质子注入。图 6 是示出在 SiO_2 膜的表面存在的 Ga 量的图。此分析是使用 SIMS(Secondary Ion-microprobe Mass Spectrometer:二次离子微探针质谱仪)来实施的。从该分析结果可知,通过进行质子注入,从而在 SiO_2 表面存在的 Ga 的量增加。这意味着,在 p 型接触层 5 形成的 Ga 空位增加了。

[0034] 图 7 是示出活性层的蓝移(向短波长侧的偏移)量的图。该测定是使用 PL(Photoluminescence:光致发光)来实施的。从该测定结果可知,通过进行质子注入,从而蓝移量增加 16.2nm。在此,在光的波长 λ 和带隙能量 E_g 之间存在 $E_g = h \cdot c / \lambda$ (在此, h 是普朗克常数, c 是光速)的关系。因此,蓝移量的增加意味着活性层的带隙增加了。

[0035] 如这些实验结果所示,通过进行质子注入,从而不使热处理温度增加就能使 Ga 空位量增加、使带隙变化量增加。其结果是,能使半导体激光器高输出化。此外,由于不需要使热处理温度增加,所以,不产生晶体表面粗糙、电介质破裂,能稳定地形成窗结构。

[0036] 此外,实施了 SIMS 分析的结果是能确认注入了的质子由于热处理而从晶体中脱离。因此,虽然离子种类只要是 He、Ne、Ar、Si 等能够离子注入的原子或分子即可,但是,优选为注入了的离子不残留的质子。

[0037] 实施方式 2

[0038] 图 8 至图 10 是示出本发明的实施方式 2 的半导体激光器的制造方法的截面图。这些图是沿着激光谐振器方向的截面图。

[0039] 首先,与实施方式 1 的图 1 同样地,在 n 型 GaAs 基板 1 上利用 MOCVD 依次形成 n 型包覆层 2、量子阱结构的活性层 3、p 型包覆层 4 以及 p 型接触层 5。

[0040] 接着,如图 8 所示,在 p 型接触层 5 上涂敷了抗蚀剂 9 之后,利用照相制版技术在窗区域中在抗蚀剂 9 形成开口 10。

[0041] 接着,如图 9 所示,将抗蚀剂 9 作为掩模使用,从抗蚀剂 9 和开口 10 之上利用离子注入装置注入质子。其结果是,仅在窗区域向 p 型接触层 5 注入质子,在 p 型接触层 5 和促进膜 8 的界面附近形成晶体内损伤区域 11。此外,在抗蚀剂 9 内也形成抗蚀剂内损伤区域 12。在此,使离子的注入条件为不对活性层 3 造成损伤的条件。

[0042] 接着,如图 10 所示,在除去了抗蚀剂 9 之后,在 p 型接触层 5 上利用热 CVD 形成抑

制膜 6。然后,在端面附近的窗区域,在抑制膜 6 形成开口 7。接着,在抑制膜 6 上以及开口 7 内的 p 型接触层 5 上利用溅射形成促进膜 8。促进膜 8 仅在窗区域与 p 型接触层 5 相接触。

[0043] 接着,与实施方式 1 的图 5 同样地,通过进行热处理,从而使 Ga 空位扩散,在窗区域使活性层 3 无序化,形成窗结构 13。然后,用氢氟酸类刻蚀液除去抑制膜 6 和促进膜 8。

[0044] 在实施方式 1 中,在形成了促进膜 8 之后注入了离子,但是,在实施方式 2 中,在注入了离子之后形成促进膜 8。在该情况下,也能得到与实施方式 1 同样的效果。

[0045] 另外,抑制膜 6 只要是抑制 Ga 空位形成的电介质膜就不限于 SiN,促进膜 8 只要是促进 Ga 空位形成的电介质膜就不限于 SiO₂,例如可以是 SiO_x、SiN_x、SiON_x 膜。

[0046] 此外,抑制膜 6 的成膜方法不限于热 CVD,也可以是 P-CVD (Plasma-Chemical Vapor Deposition :等离子体化学气相沉积) 或溅射。此外,促进膜 8 的成膜方法不限于溅射,也可以是蒸镀或 P-CVD。

[0047] 此外,半导体激光器的材料不限于 GaAs/AlGaAs 类材料,也可以是确认了 IFVD 的 InGaAs/AlGaAs 类材料或 InGaAs/InGaAsP 类材料。

[0048] 附图标记的说明:

[0049] 1 n 型 GaAs 基板 (半导体基板)

[0050] 2 n 型包覆层 (包覆层)

[0051] 3 活性层 (活性层)

[0052] 4 p 型包覆层 (包覆层)

[0053] 5 p 型接触层 (接触层)

[0054] 6 抑制膜

[0055] 7 开口 (第一开口)

[0056] 8 促进膜

[0057] 9 抗蚀剂

[0058] 10 开口 (第二开口)

[0059] 13 窗结构。

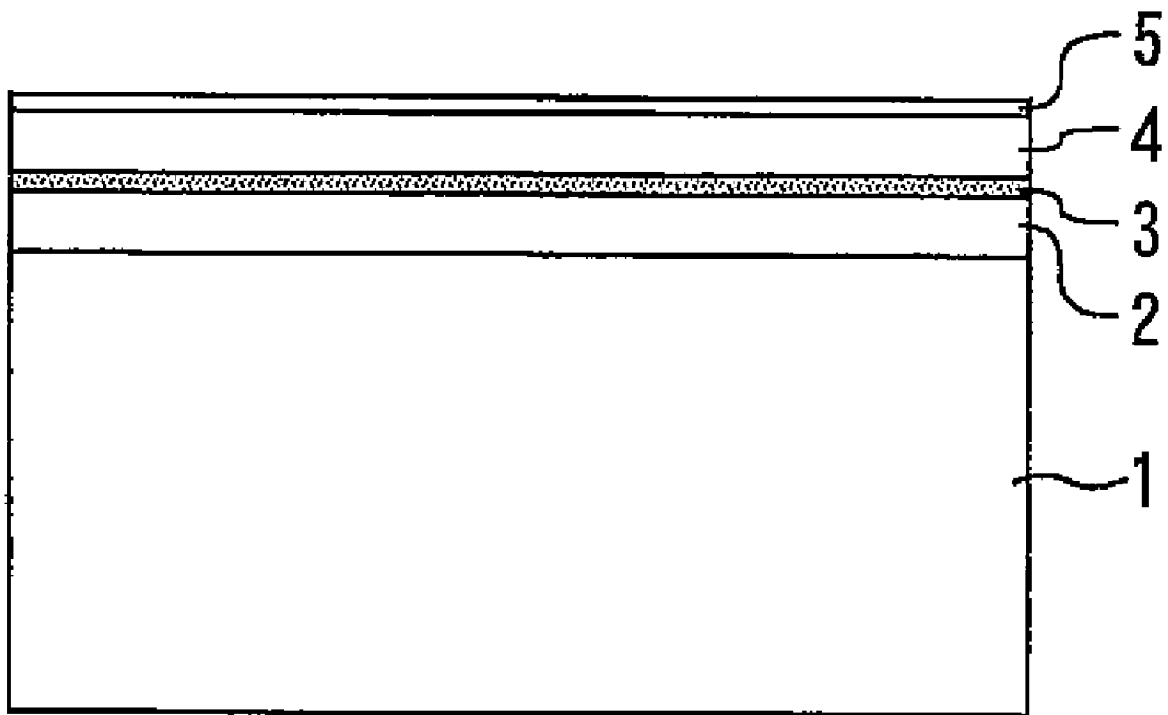


图 1

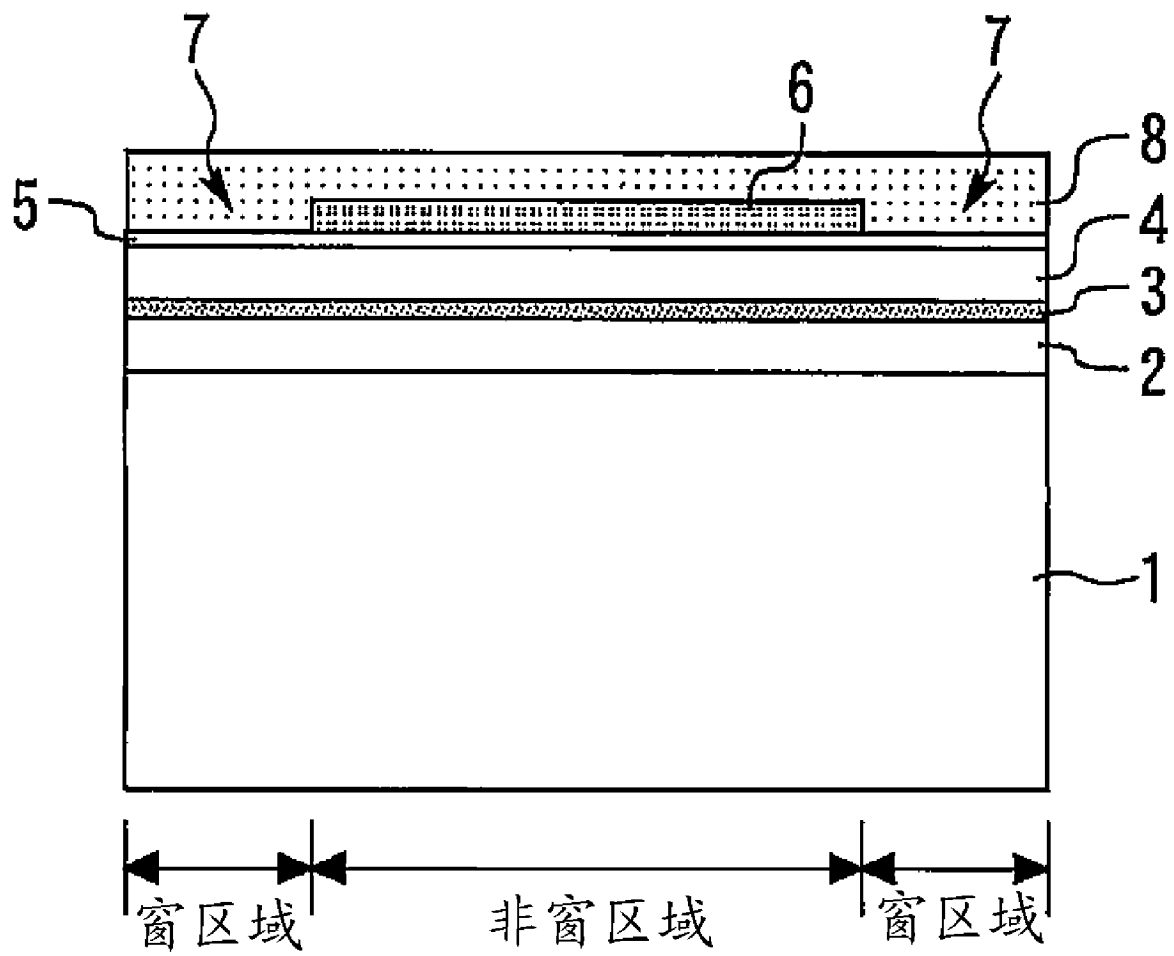


图 2

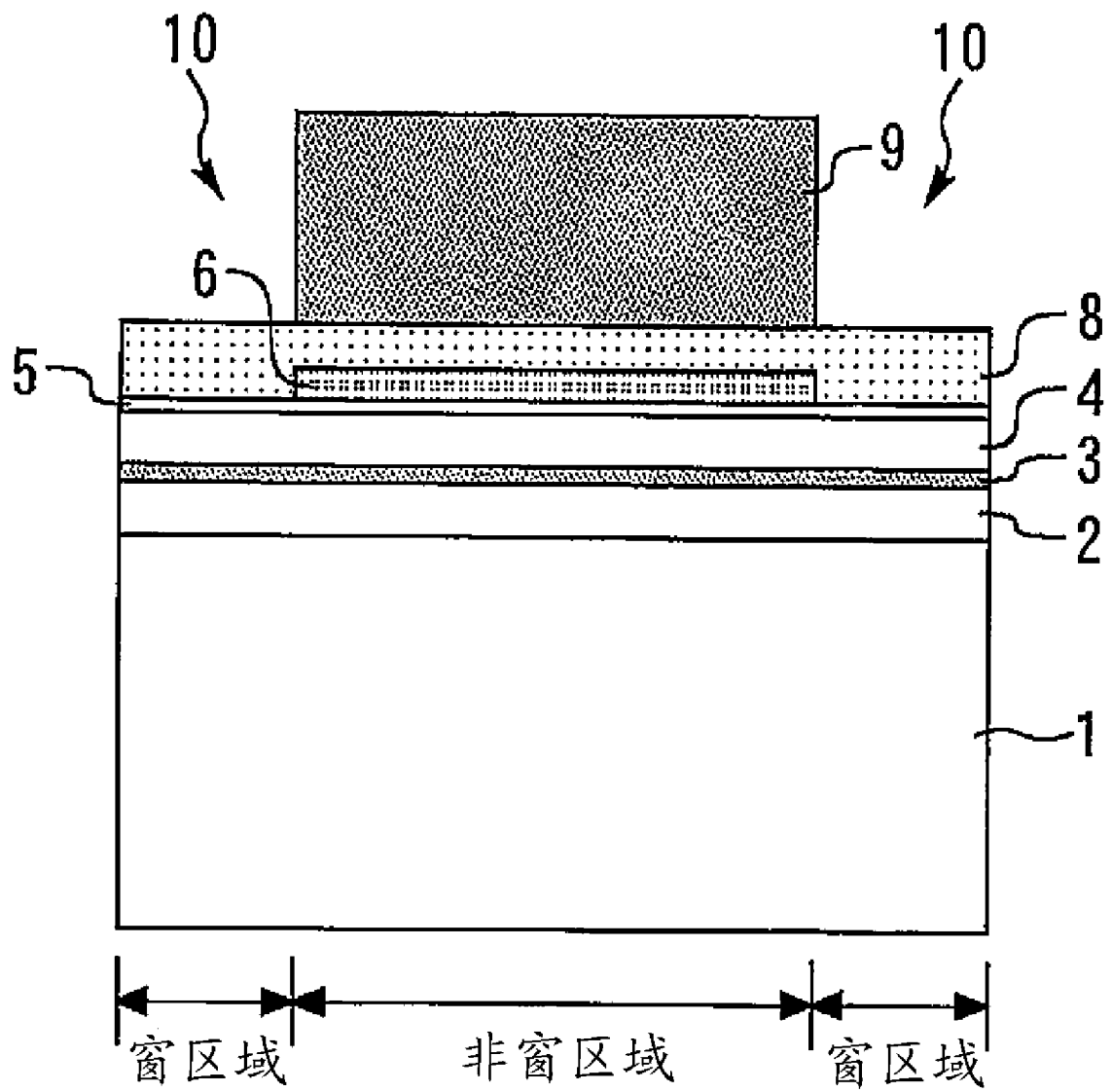


图 3

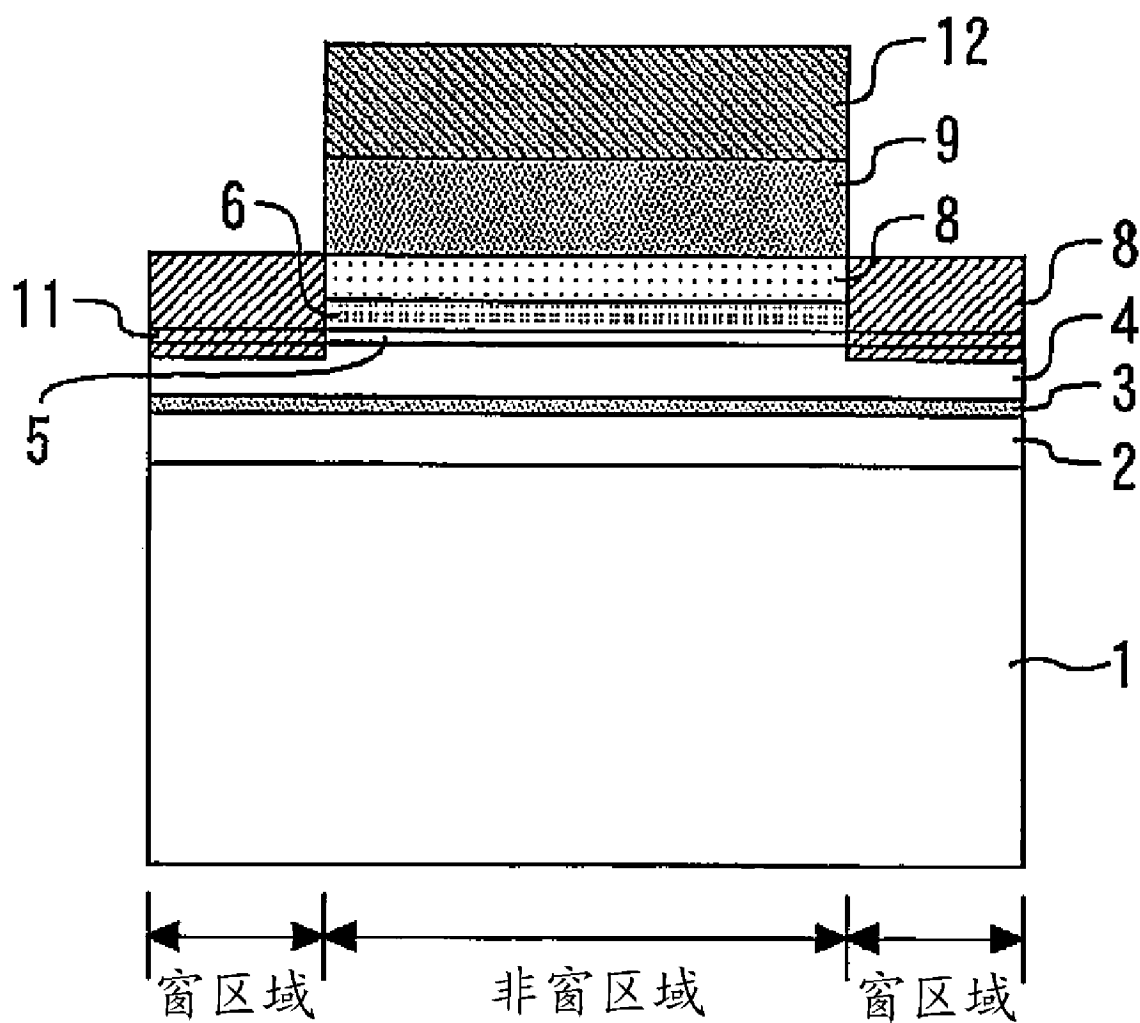


图 4

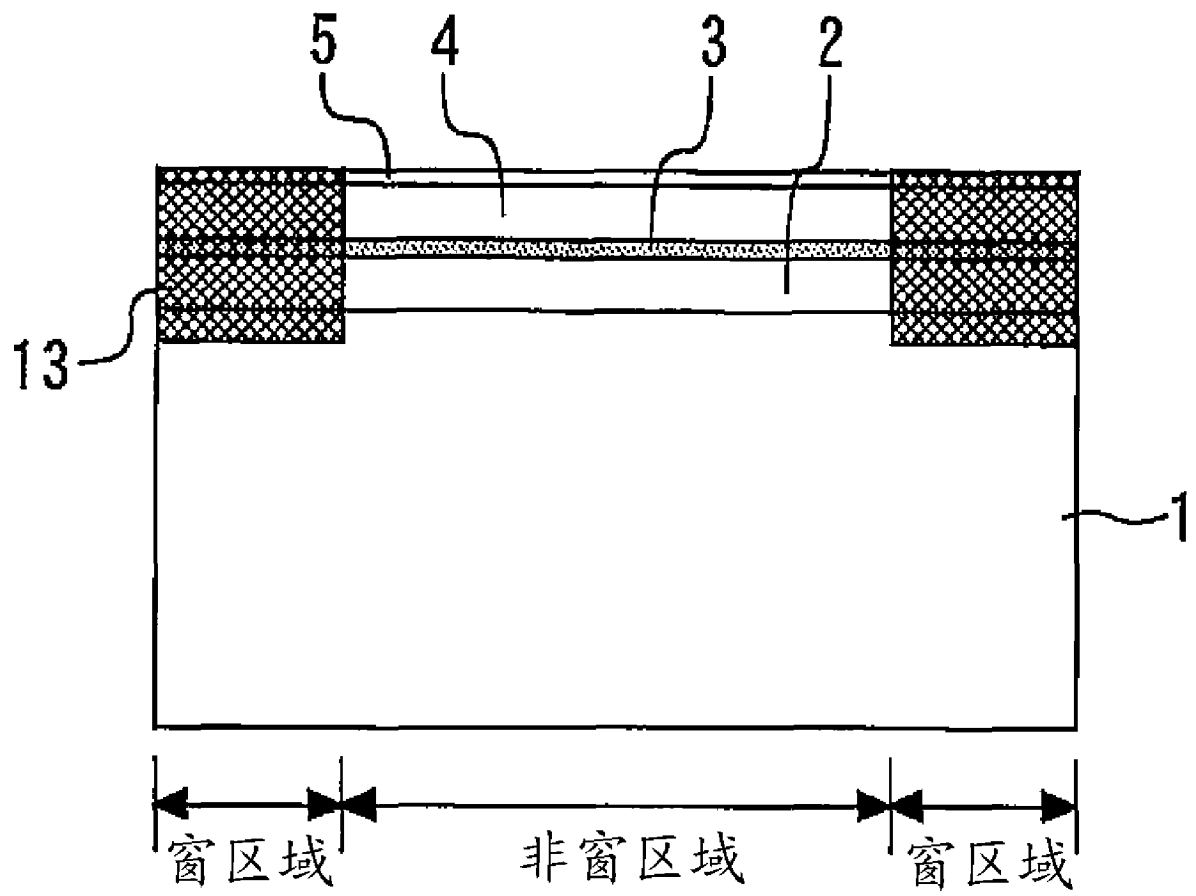


图 5

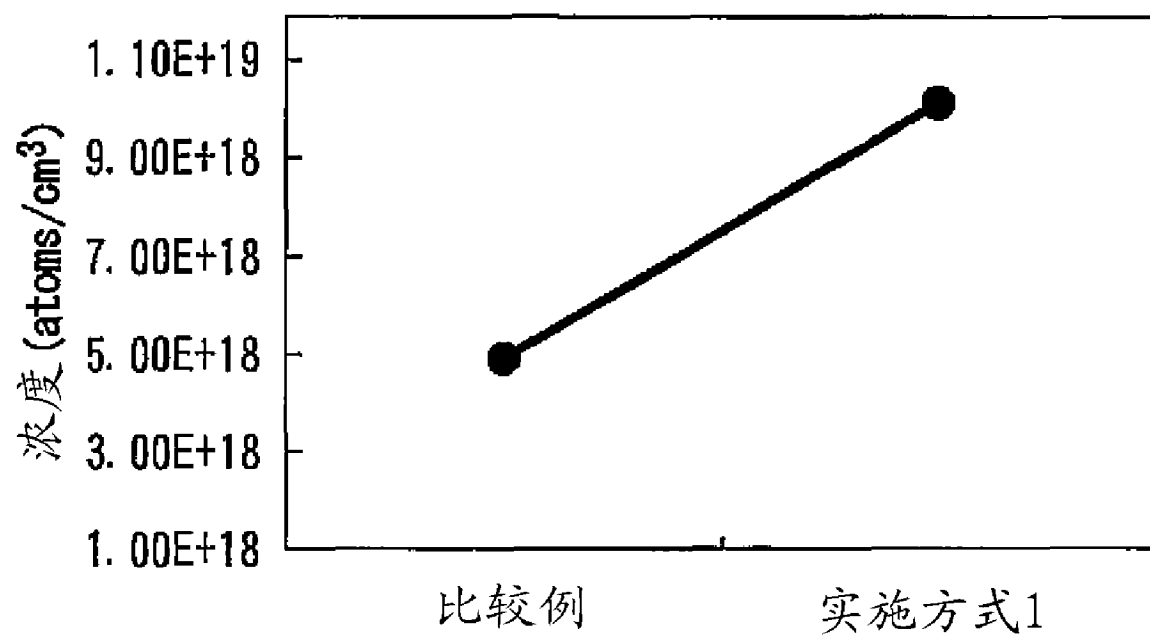


图 6

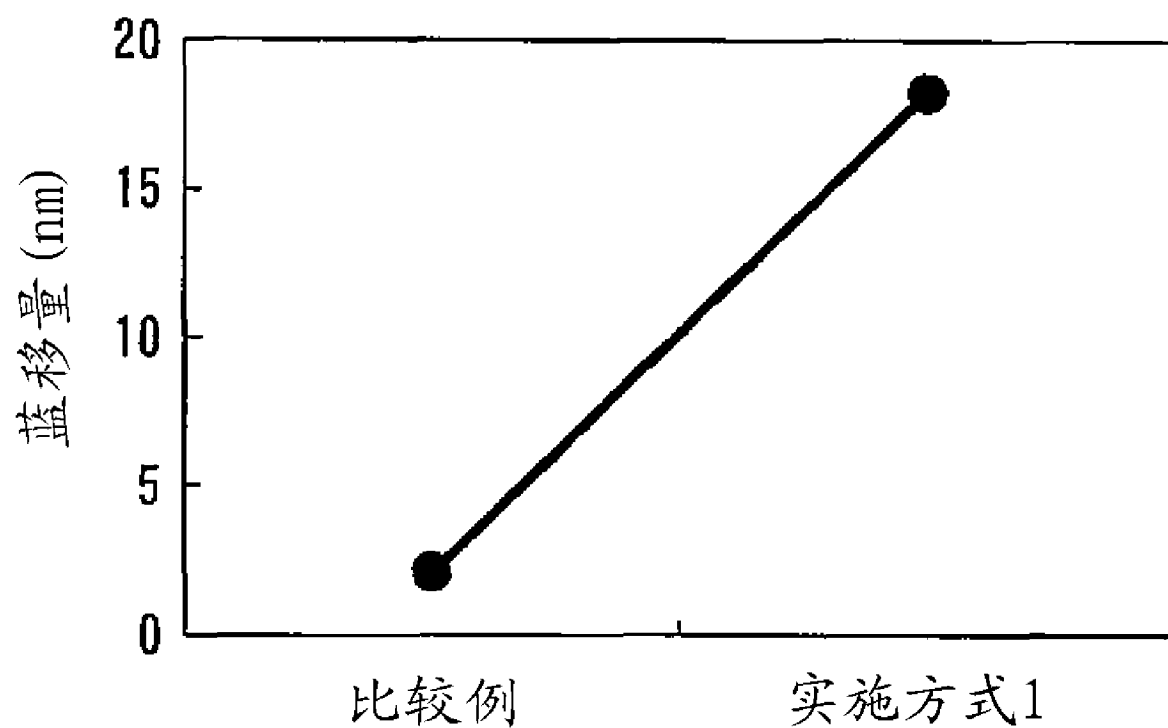


图 7

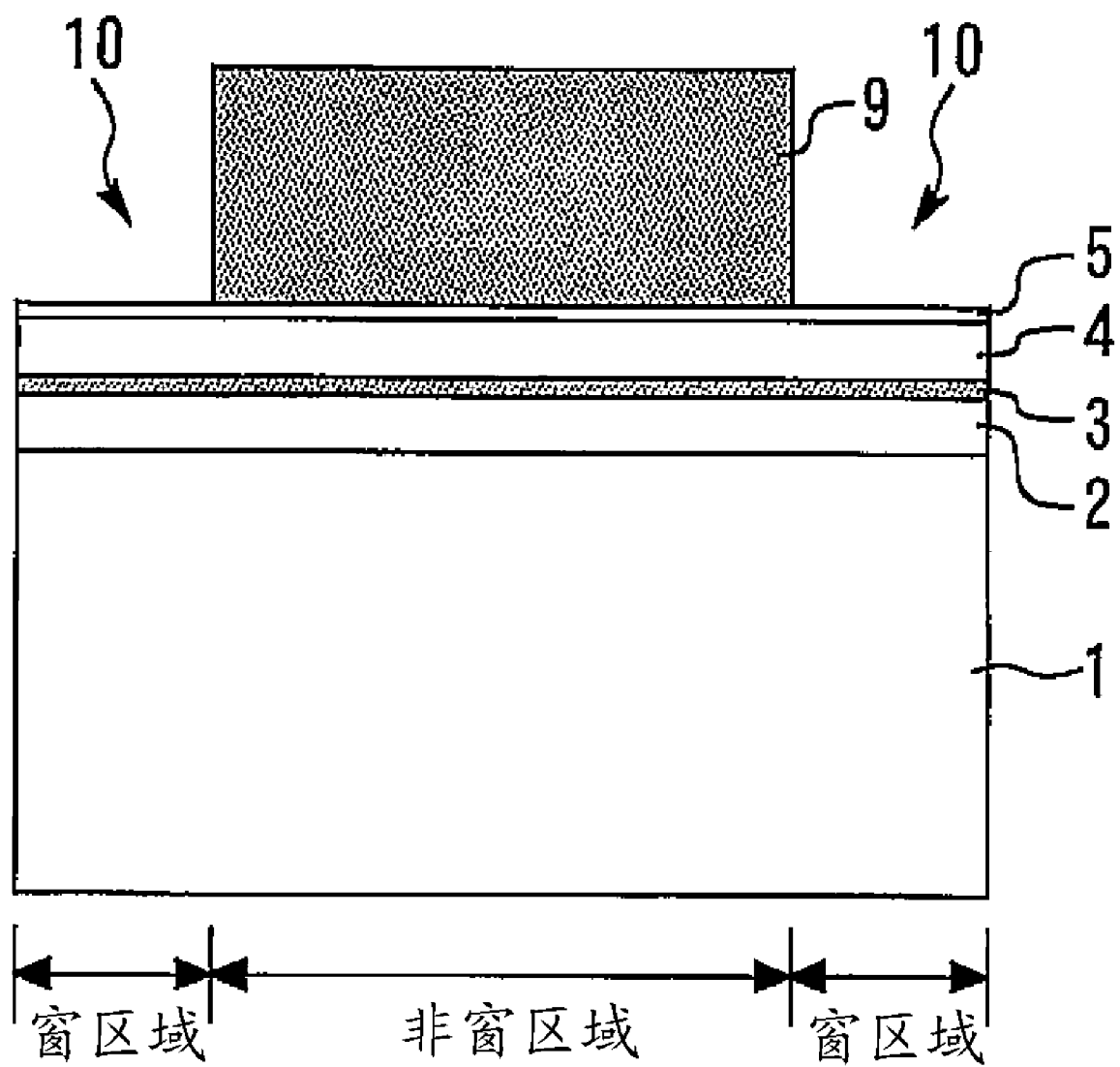


图 8

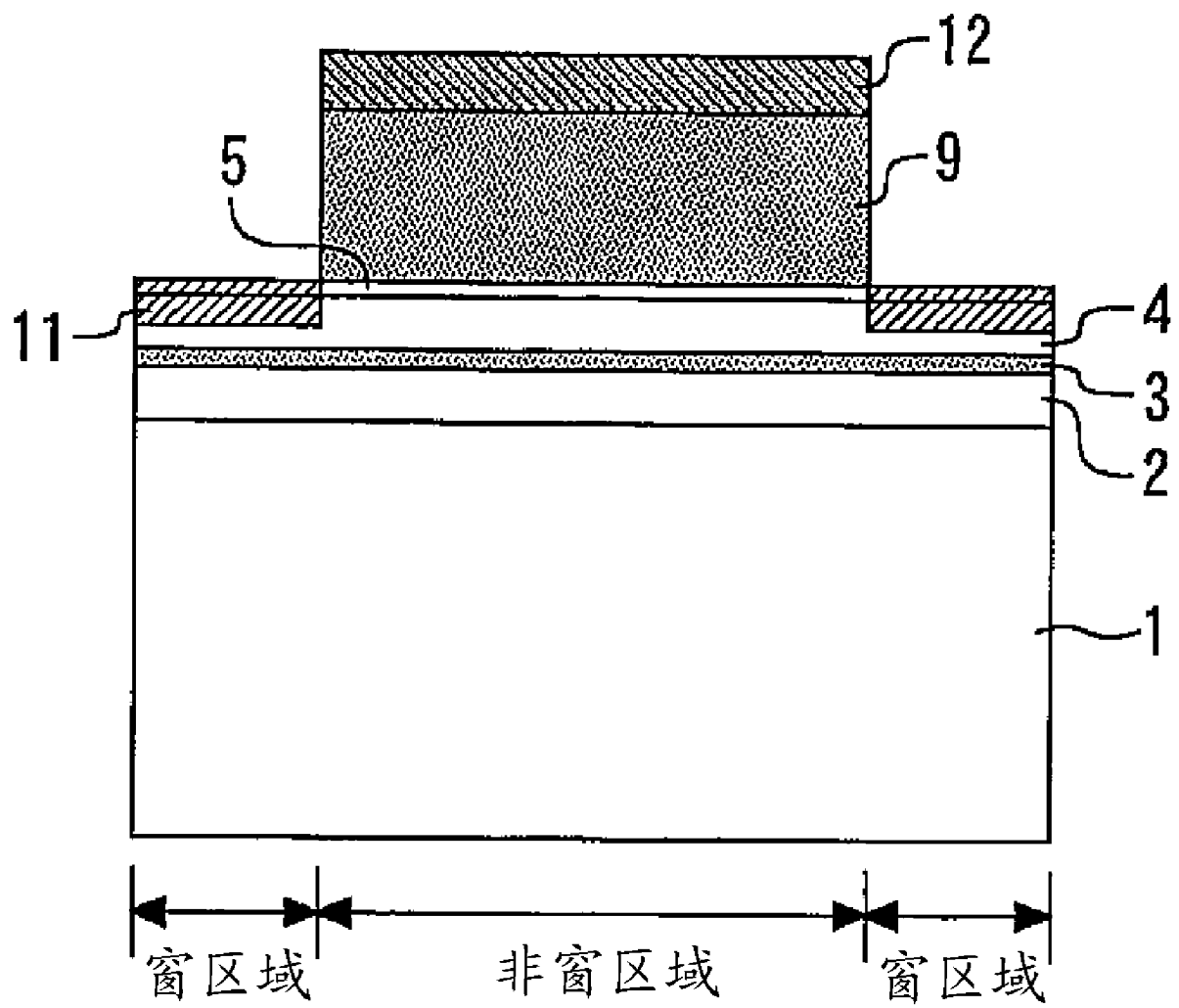


图 9

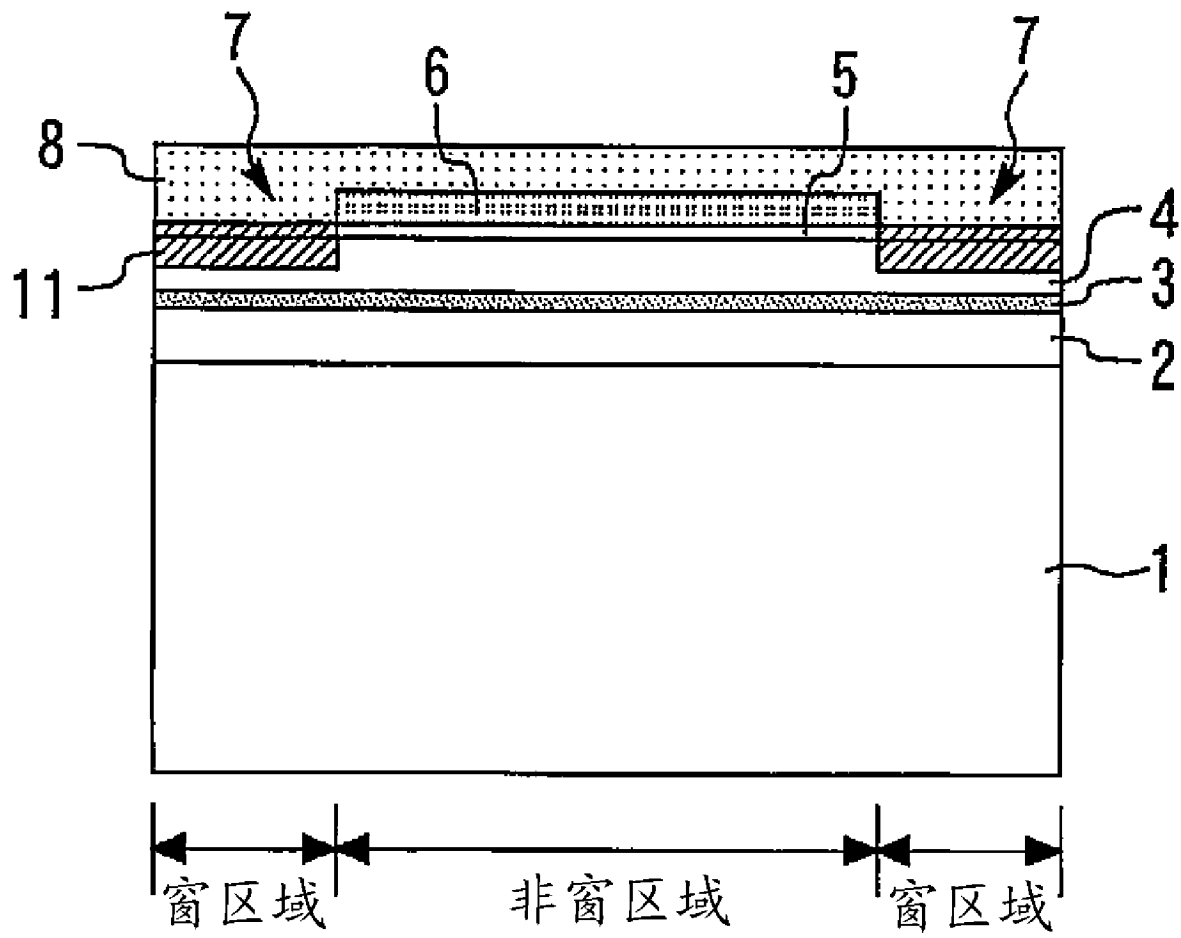


图 10