



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I775799 B

(45)公告日：中華民國 111 (2022) 年 09 月 01 日

(21)申請案號：107101231

(22)申請日：中華民國 107 (2018) 年 01 月 12 日

(51)Int. Cl. : **H03M13/05 (2006.01)**

(30)優先權：2017/01/12 世界智慧財產權組織 PCT/CN2017/070985

2018/01/12 世界智慧財產權組織 PCT/CN2018/072319

(71)申請人：美商高通公司 (美國) QUALCOMM INCORPORATED (US)

美國

(72)發明人：桑卡爾 哈利 SANKAR, HARI (US)；薩爾基斯 蓋比 SARKIS, GABI (CA)；徐章隆 XU, CHANGLONG (CN)；戈羅波夫 艾雷斯 GOROKHOV, ALEXEI (FR)；江勁 JIANG, JING (CN)；索瑞亞嘉 約瑟夫畢那米拉 SORIAGA, JOSEPH BINAMIRA (US)；侯 季雷 HOU, JILEI (US)

(74)代理人：李世章

(56)參考文獻：

WO 2016/146027A1

審查人員：范士隆

申請專利範圍項數：56 項 圖式數：20 共 94 頁

(54)名稱

用於資訊編碼的刪餘和重複

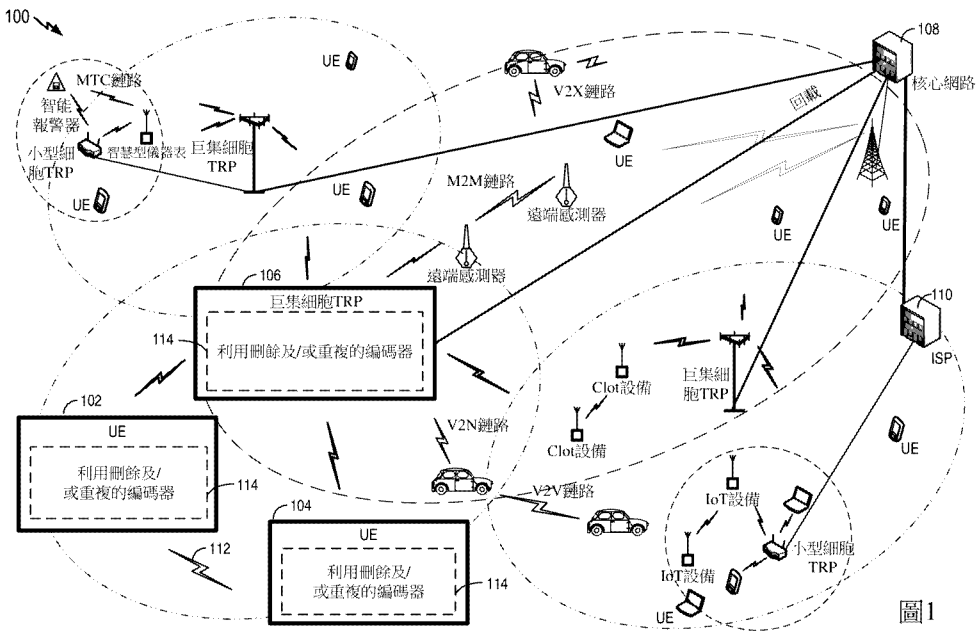
(57)摘要

在一些態樣中，本案內容涉及資訊編碼。資訊編碼可以涉及對編碼字元的位元進行刪餘或者對編碼字元的位元進行重複。在一些態樣中，本案內容涉及選擇刪餘或重複模式。在一些態樣中，用於資料編碼的刪餘模式是基於 XOR 的輸出和重複輸入不被擦除的標準進行選擇的。在一些態樣中，用於資料編碼的重複模式是基於重複不被應用於 XOR 的輸出和重複輸入的標準進行選擇的。

The disclosure relates in some aspects to information encoding. Information encoding may involve puncturing bits of a codeword or repeating bits of a codeword. The disclosure relates in some aspects to selecting a puncturing or repetition pattern. In some aspects, a puncture pattern for data encoding is selected based on a criterion that the output and the repetition input of an XOR are not erased. In some aspects, a repetition pattern for data encoding is selected based on a criterion that repetition not be applied for the output and the repetition input of an XOR.

指定代表圖：

- 符號簡單說明：
- 100 . . . 無線通訊系統
 - 102 . . . 第一 UE
 - 104 . . . 第二 UE
 - 106 . . . 發送接收點 (TRP)
 - 108 . . . 核心網路
 - 110 . . . 網際網路服務提供者 (ISP)
 - 112 . . . 設備到設備 (D2D) 鏈路
 - 114 . . . 編碼器



I775799

【發明摘要】

【中文發明名稱】用於資訊編碼的刪餘和重複

【英文發明名稱】PUNCTURING AND REPETITION FOR INFORMATION

ENCODING

【中文】

在一些態樣中，本案內容涉及資訊編碼。資訊編碼可以涉及對編碼字元的位元進行刪餘或者對編碼字元的位元進行重複。在一些態樣中，本案內容涉及選擇刪餘或重複模式。在一些態樣中，用於資料編碼的刪餘模式是基於XOR的輸出和重複輸入不被擦除的標準進行選擇的。在一些態樣中，用於資料編碼的重複模式是基於重複不被應用於XOR的輸出和重複輸入的標準進行選擇的。

【英文】

The disclosure relates in some aspects to information encoding. Information encoding may involve puncturing bits of a codeword or repeating bits of a codeword. The disclosure relates in some aspects to selecting a puncturing or repetition pattern. In some aspects, a puncture pattern for data encoding is selected based on a criterion that the output and the repetition input of an XOR are not erased. In some aspects, a repetition pattern for data encoding is selected based on a criterion that repetition not be applied for the output and the repetition input of an XOR.

【指定代表圖】第（ 1 ）圖。

【代表圖之符號簡單說明】

1 0 0 無線通訊系統

1 0 2 第一UE

1 0 4 第 二 U E

1 0 6 發 送 接 收 點 (T R P)

1 0 8 核 心 網 路

1 1 0 網 際 網 路 服 務 提 供 者 (I S P)

1 1 2 設 備 到 設 備 (D 2 D) 鏈 路

1 1 4 編 碼 器

【特徵化學式】

無

【發明說明書】

【中文發明名稱】用於資訊編碼的刪餘和重複

【英文發明名稱】PUNCTURING AND REPETITION FOR INFORMATION
ENCODING

相關申請的交叉引用

【0001】 本專利申請案請求享有於2017年1月12日提出申請的專利合作條約申請號PCT/CN2017/070985和於2018年1月12日提出申請的專利合作條約申請號PCT/CN2018/072319的優先權。

【技術領域】

【0002】 本文描述各個態樣係關於通訊，更具體地但不排他地說，係關於採用刪餘和重複的資訊編碼。

【先前技術】

【0003】 無線通訊系統可以使用糾錯碼來促進數位訊息在嘈雜通道上的可靠傳輸。區塊碼是一種類型的糾錯碼。在典型的區塊碼中，資訊訊息或序列被拆分成區塊，並且發送設備處的編碼器在數學上向資訊訊息中增加冗餘度。利用編碼資訊訊息中的這一冗餘度提高訊息的可靠性，實現對可能由於雜訊而發生的位元錯誤的糾正。亦即，接收設備處的解碼器可以利用冗餘度來可靠地恢復資訊訊息，即使可能部分地由於通道增加的雜訊而發生位元錯誤。糾錯區塊碼的實例包括漢明（Hamming）碼、博斯喬赫裡霍克文黑姆（Bose-Chaudhuri-Hocquenghem，BCH）碼和

turbo碼等等。許多現有的無線通訊網路利用此種區塊碼，諸如3GPP LTE網路（其利用turbo碼）和IEEE 802.11n Wi-Fi網路。

【0004】 由區塊碼指定的區塊大小可能與和正在被編碼的資料相關聯的區塊大小不相匹配。例如，特定的區塊大小（例如，資源區塊大小）可以被指定用於在特定資源上發送資料。對編碼資料的刪餘和重複是可以用於調整編碼資料的區塊大小的兩種技術。實務上，刪餘或重複會影響通訊效能。因此，需要高效的刪餘或重複技術。

【發明內容】

【0005】 為了對本案內容的一些態樣有基本的理解，下文提供了該等態樣的簡單概括。該概括部分不是對本案內容的所有預期特徵的詳盡概述，亦不是意欲標識本案內容的所有態樣的關鍵或重要要素，或者描述本案內容的任意或所有態樣的範圍。其唯一目的是用簡單的形式呈現本案內容的一些態樣的各種概念，以此作為後面呈現的詳細描述的序言。

【0006】 在一個態樣中，本案內容提供了一種被配置為用於通訊的裝置，該裝置包括介面、記憶體和耦合到該記憶體和該介面的處理器。該介面被配置為獲得資料。該處理器和該記憶體被配置為：對該資料進行編碼以產生編碼字元；及根據基於複數個位元元組的刪餘模式來修改該編碼字元，其中該複數個位元元組中的特定位元元組的至多一個位元被指定為刪餘位元。該介面亦被配置為輸出（例

如，發送）經修改的編碼字元。在一些實現方式中，該介面可以包括第一介面（例如，用於獲得資料）和第二介面（例如，用於輸出經修改的編碼字元）。

【0007】 本案內容的另一個態樣提供了一種用於通訊的方法，包括：獲得資料；對該資料進行編碼以產生編碼字元；根據基於複數個位元元組的刪餘模式來修改該編碼字元，其中該複數個位元元組中的特定位元元組的至多一個位元被指定為刪餘位元；及輸出（例如，發送）經修改的編碼字元。

【0008】 本案內容的另一個態樣提供了一種被配置為用於通訊的裝置。該裝置包括：用於獲得資料的構件；用於對該資料進行編碼以產生編碼字元的構件；用於根據基於複數個位元元組的刪餘模式來修改該編碼字元的構件，其中該複數個位元元組中的特定位元元組的至多一個位元被指定為刪餘位元；及用於輸出（例如，發送）經修改的編碼字元的構件。

【0009】 本案內容的另一個態樣提供了一種儲存電腦可執行代碼的非暫時性電腦可讀取媒體，該電腦可執行代碼包括用於執行以下操作的代碼：獲得資料；對該資料進行編碼以產生編碼字元；根據基於複數個位元元組的刪餘模式來修改該編碼字元，其中該複數個位元元組中的特定位元元組的至多一個位元被指定為刪餘位元；及輸出（例如，發送）經修改的編碼字元。

【0010】 在一個態樣中，本案內容提供了一種被配置為用於通訊的裝置，該裝置包括介面、記憶體和耦合到該記憶體和該介面的處理器。該介面被配置為獲得資料。該處理器和該記憶體被配置為：對該資料進行編碼以產生編碼字元；及根據基於複數個位元元組的重複模式來修改該編碼字元，其中該複數個位元元組中的特定位元元組的至多一個位元被指定為重複位元。該介面亦被配置為輸出（例如，發送）經修改的編碼字元。在一些實現方式中，該介面可以包括第一介面（例如，用於獲得資料）和第二介面（例如，用於輸出經修改的編碼字元）。

【0011】 本案內容的另一個態樣提供了一種用於通訊的方法，包括：獲得資料；對該資料進行編碼以產生編碼字元；根據基於複數個位元元組的重複模式來修改該編碼字元，其中該複數個位元元組中的特定位元元組的至多一個位元被指定為重複位元；及輸出（例如，發送）經修改的編碼字元。

【0012】 本案內容的另一個態樣提供了一種被配置為用於通訊的裝置。該裝置包括：用於獲得資料的構件；用於對該資料進行編碼以產生編碼字元的構件；用於根據基於複數個位元元組的重複模式來修改該編碼字元的構件，其中該複數個位元元組中的特定位元元組的至多一個位元被指定為重複位元；及用於輸出（例如，發送）經修改的編碼字元的構件。

【0013】 本案內容的另一個態樣提供了一種儲存電腦可執行代碼的非暫時性電腦可讀取媒體，該電腦可執行代碼包括用於執行以下操作的代碼：獲得資料；對該資料進行編碼以產生編碼字元；根據基於複數個位元元組的重複模式來修改該編碼字元，其中該複數個位元元組中的特定位元元組的至多一個位元被指定為重複位元；及輸出（例如，發送）經修改的編碼字元。

【0014】 在瞭解了下文的具體實施方式之後，將更充分地理解本案內容的該等和其他態樣。在結合附圖瞭解了下文的本案內容的特定實現的描述之後，本案內容的其他態樣、特徵和實現對於本領域一般技藝人士來說將變得顯而易見。儘管相對於下文的某些實現和附圖論述了本案內容的特徵，但是本案內容的所有實現可以包括本文所論述的優勢特徵中的一或多個優勢特徵。換言之，儘管將一或多個實現論述成具有某些優勢特徵，但是根據本文所論述的本案內容的各種實現，亦可以使用該等特徵中的一或多個特徵。按照類似的方式，儘管下文將某些實現論述成設備、系統或者方法實現，但是應當理解的是，該等實現可以利用各種各樣的設備、系統和方法來實現。

【圖式簡單說明】

【0015】 提供附圖是為了輔助對本案內容的態樣的描述，並且附圖僅被提供用於說明該態樣而不是對其進行限制。

【0016】 圖1是可以在其中使用本案內容的態樣的示例性通訊系統的方塊圖。

【0017】 圖2是可以在其中使用本案內容的態樣的示例性通訊設備的方塊圖。

【0018】 圖3是通訊通道的表示的示例的圖。

【0019】 圖4是針對極化碼的極化的示例的圖。

【0020】 圖5是根據本案內容的一些態樣的示例性編碼器結構的方塊圖。

【0021】 圖6是根據本案內容的一些態樣用於極化碼的第一示例性刪餘技術的示意圖。

【0022】 圖7是根據本案內容的一些態樣用於極化碼的第二示例性刪餘技術的示意圖。

【0023】 圖8是根據本案內容的一些態樣用於極化碼的第三示例性刪餘技術的示意圖。

【0024】 圖9是根據本案內容的一些態樣用於極化碼的第四示例性刪餘技術的示意圖。

【0025】 圖10是根據本案內容的一些態樣用於極化碼的第五示例性刪餘技術的示意圖。

【0026】 圖11是根據本案內容的一些態樣用於極化碼的第六示例性刪餘技術的示意圖。

【0027】 圖12是根據本案內容的一些態樣用於極化碼的第七示例性刪餘技術的示意圖。

【0028】 圖13是根據本案內容的一些態樣用於極化碼的第八示例性刪餘技術的示意圖。

【0029】圖14是根據本案內容的一些態樣用於極化碼的第一示例性重複技術的示意圖。

【0030】圖15是根據本案內容的一些態樣用於極化碼的第二示例性重複技術的示意圖。

【0031】圖16是根據本案內容的一些態樣用於極化碼的第三示例性重複技術的示意圖。

【0032】圖17是根據本案內容的一些態樣用於極化碼的第四示例性重複技術的示意圖。

【0033】圖18是說明根據本案內容的一些態樣用於可以支援編碼的裝置（例如，電子設備）的示例性硬體實現方式的方塊圖。

【0034】圖19是說明根據本案內容的一些態樣利用刪除的編碼程序的示例的流程圖。

【0035】圖20是說明根據本案內容的一些態樣利用重複的編碼程序的示例的流程圖。

【實施方式】

【0036】本案內容的各個態樣涉及用於資訊的通訊（例如，用於無線通訊）的編碼。在一些態樣中，編碼可以涉及對編碼字元的位元進行刪除或者對編碼字元的位元進行重複。作為一個實例，對於利用區塊碼（諸如極化碼）的資料編碼，編碼字元長度 N 可以是2的冪。因此，資料編碼可以使用刪除或重複來將編碼字元大小與資源配置（其可能不對應於2的冪）相匹配。作為另一實例，資料編碼可以使用刪除或重複來改善接收器處的解碼效能。在

一些態樣中，本案內容涉及選擇可以提供改善的效能的刪除或重複模式。在一些態樣中，用於資料編碼的刪除模式是基於XOR（異或）的輸出和重複輸入不被擦除的標準進行選擇的。在一些態樣中，用於資料編碼的重複模式是基於重複不被應用於XOR的輸出和重複輸入的標準進行選擇的。

【0037】 下文結合附圖闡述的具體實施方式意欲作為對各種配置的描述，而不意欲於表示可以在其中實施本文描述的概念的唯一配置。為了提供對各種概念的全面理解，具體實施方式包括具體細節。但是，對於本領域的技藝人士將顯而易見的是，在沒有該等具體細節的情況下，亦可以實施該等概念。此外，可以在不脫離本案內容的情況下，設計出替代的配置。另外，不將詳細地描述或者將省略公知的元素，以避免模糊本案內容的相關細節。

【0038】 貫穿本案內容介紹的各種概念可以在廣泛的多種多樣的電信系統、網路架構和通訊標準中實現。例如，第三代合作夥伴計畫（3GPP）是定義針對涉及進化封包系統（EPS）的網路（經常被稱為長期進化（LTE）網路）的若干無線通訊標準的標準主體。LTE網路的進化版本（諸如第五代（5G）網路）可以提供許多不同類型的服務或應用，包括但不限於網頁瀏覽、視訊資料串流、VoIP、任務關鍵應用、多跳網路、具有即時回饋的遠端操作（例如，遠端手術等）。因此，可以根據包括但不限於以下各項的各種網路技術來實現本文的教導：5G

技術、第四代（4G）技術、第三代（3G）技術和其他網路架構。此外，本文描述的技術可以用於下行鏈路、上行鏈路、同級間鏈路或某種其他類型的鏈路。

【0039】 使用的實際電信標準、網路架構及/或通訊標準將取決於特定的應用和施加在系統上的整體設計約束。出於說明的目的，以下內容可以在5G系統及/或LTE系統的上下文中描述各個態樣。然而，應當認識到的是，本文的教導亦可以用在其他系統中。因此，應當理解，在5G及/或LTE術語的上下文中對功能的引用同等地適用於其他類型的技術、網路、元件、訊號傳遞等等。

示例性通訊系統

【0040】 圖1圖示無線通訊系統100的實例，其中使用者設備（UE）能夠經由無線通訊訊號傳遞來與其他設備進行通訊。例如，第一UE 102和第二UE 104可以使用由發送接收點（TRP）106及/或其他網路元件（例如，核心網路108、網際網路服務提供者（ISP）110、同級間設備等等）管理的無線通訊資源來與TRP 106進行通訊。在一些實現方式中，系統100的元件中的一或多個元件可以經由設備到設備（D2D）鏈路112或者某種其他類似類型的直接鏈路來與彼此直接進行通訊。

【0041】 系統100的元件中的兩個或更多個元件之間的資訊的通訊可以涉及對資訊進行編碼。例如，TRP 106可以對TRP 106向UE 102或UE 104發送的資料（例如，使用者資料或控制資訊）進行編碼。作為另一實例，

UE 102 可以對 UE 102 向 TRP 106 或 UE 104 發送的資料（例如，使用者資料或控制資訊）進行編碼。編碼可以涉及諸如極化編碼的區塊編碼。根據本文的教導，UE 102、UE 104、TRP 106 或者系統 100 的某個其他元件中的一或多個可以包括利用刪餘及 / 或重複的編碼器 114。

【0042】無線通訊系統 100 的元件和鏈路可以在不同的實現方式中採取不同的形式。UE 的示例可以包括但不限於蜂巢設備、物聯網路（IoT）設備、蜂巢 IoT（CIoT）設備、LTE 無線蜂巢設備、機器類型通訊（MTC）蜂巢設備、智慧報警器、遠端感測器、智慧型電話、行動電話、智慧型儀器表、個人數位助理（PDA）、個人電腦、網絡節點和平板型電腦。

【0043】在一些態樣中，TRP 可以代表併入針對特定實體細胞的無線電頭端功能的實體實體。在一些態樣中，TRP 可以包括具有基於正交分頻多工（OFDM）的空中介面的 5G 新無線電（NR）功能。舉例而言但不是進行限制，NR 可以支援增強型行動寬頻（eMBB）、任務關鍵服務和 IoT 設備的寬範圍部署。TRP 的功能在一或多個態樣中可以類似於（或者包括或被併入到）以下各項的功能：CIoT 基地台（C-BS）、節點 B、進化型節點 B（eNodeB）、無線存取網路（RAN）存取節點、無線網路控制器（RNC）、基地台（BS）、無線基地台（RBS）、基地台控制器（BSC）、基地台收發機（BTS）、收發

機功能（**TF**）、無線收發機、無線路由器、基本服務集（**BSS**）、擴展服務集（**ESS**）、巨集細胞、巨集節點、家庭 **eNB**（**HeNB**）、毫微微細胞、毫微微節點、微微節點或某種其他適當實體。在不同的場景（例如，**NR**、**LTE**等）中，**TRP**可以被稱為 **gNB**（**gNB**）、**eNB**、基地台或者使用其他術語進行引用。

【0044】可以在無線通訊系統100中支援各種類型的網路到設備鏈路和**D2D**鏈路。例如，**D2D**鏈路可以包括但不限於：機器到機器（**M2M**）鏈路、**MTC**鏈路、車輛到車輛（**V2V**）鏈路和車輛到一切（**V2X**）鏈路。網路到設備鏈路可以包括但不限於：上行鏈路（或反向鏈路）、下行鏈路（或前向鏈路）和車輛到網路（**V2N**）鏈路。

示例性通訊組件

【0045】圖2是無線通訊系統200的示意圖，無線通訊系統200包括可以使用本文的教導的第一無線通訊設備202和第二無線通訊設備204。在一些實現方式中，第一無線通訊設備202或第二無線通訊設備204可以與圖1的**UE** 102、**UE** 104、**TRP** 106或某個其他元件相對應。

【0046】在所示出的實例中，第一無線通訊設備202在通訊通道206（例如，無線通道）上向第二無線通訊設備204發送訊息。為了提供訊息的可靠通訊，此種方案中應當解決的一個問題是考慮影響通訊通道206的雜訊208。

【0047】 區塊碼或糾錯碼被頻繁地用於提供訊息在嘈雜通道上的可靠傳輸。在典型的區塊碼中，來自第一（發送）無線通訊設備202處的資訊源210的資訊訊息或序列被拆分成區塊，每個區塊具有 K 位元的長度。編碼器212在數學上向資訊訊息中增加冗餘度，產生具有長度為 N 的編碼字元，其中 $N > K$ 。這裡，碼率 R 是訊息長度與區塊長度之間的比率（亦即， $R = K / N$ ）。利用編碼資訊訊息中的這一冗餘度是在第二（接收）無線通訊設備204處可靠地接收發送的訊息的關鍵，由此冗餘度實現了對可能因施加在所發送的訊息上的雜訊208而發生的位元錯誤的糾正。亦即，第二（接收）無線通訊設備204處的解碼器214可以利用冗餘度來可靠地恢復提供到資訊槽216的資訊訊息，即使可能部分地由於向通道206增加雜訊208而發生位元錯誤。

【0048】 本領域技藝人士已知此種糾錯區塊碼的許多實例，包括漢明碼、博斯喬赫裡霍克文黑姆碼和turbo碼等等。一些現有的無線通訊網路利用該等區塊碼。例如，3GPP LTE網路可以使用turbo碼。然而，對於未來網路，被稱為極化碼的一類新的區塊碼提供了可靠和高效資訊傳輸的潛在機會，其相對於其他碼具有改進的效能。

【0049】 極化碼是線性區塊糾錯碼，其中通道極化是利用對極化碼進行定義的遞迴演算法產生的。極化碼是實現對稱二進位輸入離散無記憶通道的通道容量的第一明確的碼。亦即，極化碼實現了針對能夠在存在雜訊的情況下

在給定頻寬的離散無記憶通道上發送的無誤差資訊的量的通道容量（香農極限）或理論上限。該容量可以利用簡單的連續消除（SC）解碼器實現。

【0050】 極化碼可以被認為是區塊碼（N，K）。儘管使編碼器212能夠選擇資訊位元的數量K是靈活的，但是對於極化碼，編碼字元長度N是2的冪（例如，256、512、1024等），這是因為極化矩陣的原始構建是基於克羅內克積 $\begin{bmatrix} 1 & 0 \\ 1 & 1 \end{bmatrix}$ 的。

【0051】 在一些態樣中，本案內容涉及用於極化碼的刪餘和重複。如本文所使用的，術語刪餘可以代表例如藉由省略（例如，去除）原始區塊的一些位元來減小區塊的大小，而術語重複可以代表例如藉由重複（例如，添加）原始區塊的一些位元來增大區塊的大小。

【0052】 為了產生用於第一傳輸的編碼資料，編碼器212產生編碼資料218（例如，編碼字元）。隨後，編碼器212根據是否要對編碼資料218進行刪餘或重複來分別決定刪餘模式或重複模式。如下文更加詳細地論述的，在一些態樣中，決定哪些位元要刪餘或重複可以取決於將位元劃分成元組以及從給定元組中僅選擇一個位元。這根據正在執行的特定操作來產生特定的刪餘模式或重複模式。為此，編碼器212包括用於藉由從每個元組選擇一個位元來決定刪餘或重複模式的模組220。用於對編碼資料進行刪餘或重複的模組222分別使用所決定的刪餘模式或重複模式來對編碼資料218進行刪餘或重複。隨後，第

一無線通訊設備202發送產生的資料(例如,編碼字元)。如本文所使用的,術語元組代表兩個或更多個元素的集合。因此,位元元組代表兩個或更多個位元的集合(例如,位元對)。

【0053】 在第二無線通訊設備204處接收到經刪餘或重複的編碼資料226之後,用於解碼的模組224對資料226進行解碼。例如,解碼器214可以使用諸如SC解碼或某種其他類型的解碼的解碼。

【0054】 本文的教導可以用於改善編碼器或者執行編碼的某種其他類型的其他處理電路(例如,處理器)的編碼效能。例如,與使用某種其他刪餘方案及/或重複方案的編碼器相比,使用本文的教導所產生的刪餘及/或重複的編碼器可以提供更可靠的編碼。此種更高的可靠性可以是例如藉由在具有最低擦除概率的位元上發送資訊來實現的。因此,藉由使用如本文教導使用的刪餘及/或重複,而不使用不採用此種方式來對資訊進行編碼的其他刪餘和重複方案,可能需要更少的重傳。

【0055】 在一些實現方式中,編碼器212可以包括或使用輸入介面228及/或輸出介面230。此種介面可以包括例如介面匯流排、匯流排驅動器、匯流排接收器、射頻(RF)電路、其他適當的電路或其組合。例如,輸入介面228可以包括接收器設備、緩衝器、RF接收器或用於接收信號的其他電路。作為另一實例,輸出介面230可以包括輸出設備、驅動器、RF發射器或用於發送信號的其

他電路。在一些實現方式中，該等介面可以被配置為與編碼器212的一或多個其他元件對接。

極化碼

【0056】 現在將參照圖3和圖4更加詳細地論述極化碼。初始地參照圖3的頂部，二進位輸入離散無記憶通道302可以被表示為 $W: X \rightarrow Y$ ，其中 X 是通道 W 的輸入，以及 Y 是通道 W 的輸出。該通道的容量 C 是： $C = I(X; Y)$ ，其中 I 表示互資訊函數。

【0057】 參照圖3的底部，可以按照如下來表示用於多個輸入的有效通道 W_{VEC} 308。對於二進位輸入的實例， $0 \leq C \leq 1$ ，變換可以包括下文的運算。以通道 W 302的 N 個副本開始；從 U 個輸入（ $U_0, U_1, \dots, U_N$ ）向 X 個輸出（ $X_0, X_1, \dots, X_N$ ）應用一對一映射 $G_{N \times N}$ 310，如表1的公式1闡述的。因此，建立了有效通道 W_{VEC} 308，其中 $X^N = U^N \cdot G_{N \times N}$ 。對於 $N=2$ 的相對簡單的情況，可以如在表1的公式2中闡述的來表示 $G_{N \times N}$ 。

$X^N = U^N \cdot G_{N \times N},$ 其中 $G_{N \times N} = \{0, 1\}^N \rightarrow \{0, 1\}^N.$	公式1
$G_{2 \times 2} = \begin{bmatrix} 1 & 0 \\ 1 & 1 \end{bmatrix}$	公式2
$U_0 = X_0 \oplus X_1 = Y_{01} \oplus Y_1$ （對應於同位） $U_1 = X_1 = X_0 \oplus U_0$ （對應於重複）	公式3
$\varepsilon^- = 1 - (1 - \varepsilon)^2 = 2\varepsilon - \varepsilon^2$	公式4

$\varepsilon^+ = \varepsilon^2.$	公式5
----------------------------------	-----

表 1

【0058】 假設 W 是具有擦除概率 ‘ ε ’ 的二進位擦除通道（BEC），在表 1 的公式 3 中闡述的關係為真（參照圖 4 的示意圖 400）。在圖 4 中， U_0 是通道 W_0 的輸入，以及 Y_0 是通道 W_0 的輸出。類似地， U_1 是通道 W_1 的輸入，以及 Y_1 是通道 W_1 的輸出。

【0059】 對於通道 $W_0:U_0 \rightarrow Y^N$ ，在表 1 的公式 4 中闡述了擦除概率 (ε^-)。對於通道 $W_1:U_1 \rightarrow (Y^N, U_0)$ ，在表 1 的公式 5 中闡述了擦除概率 (ε^+)。從以上觀點來看， W_1 是比 W_0 更好的通道。因此，在 SC 編碼之下， U_1 與 U_0 相比將具有更高的可靠性。以上操作可以遞迴地執行，由此在 N 上產生更多的極化。

【0060】 極化碼具有此種約束：對於某個 L ，母碼具有長度 $N = 2L$ 。實務上，碼可以是比率相容的。例如，可以對編碼位元進行刪餘以滿足分配的約束。

【0061】 替代地，可以對編碼位元進行重複以滿足分配的約束。例如，以固定的 N 開始並且進行重複以滿足分配大小。在此種情況下，與從 $2N$ 開始並且進行刪餘相比，編碼器/解碼器複雜度可以更低。

【0062】 在一些態樣中，本案內容涉及嘗試在給定的基本極化碼的情況下找到進行刪餘/重複的最優方案。前述分析使用 BEC 作為實例，其中密度迴旋更易處理以預測效能。然而，本文的教導可以應用於任何通道模型。

編碼器結構

【0063】圖5說明編碼器結構500的概括實例，其中可以根據本文的教導來選擇用於刪餘或重複的位元。經由編碼器結構的初始階段（或階段）502和最終階段504來對輸入位元進行操作，以提供輸出位元集合。

【0064】如圖5所示，最終階段504包括若干邏輯區塊（例如，XOR）。為了降低圖5的複雜度，僅圖示兩個邏輯區塊506和508。應當認識到的是，最終階段504可以包括更多個邏輯區塊。

【0065】根據本文的教導，選擇510輸出位元中的某些位元以藉由刪餘/重複階段512來進行刪餘或重複。例如，可以避免選擇由相同邏輯區塊的輸入和輸出構成的位元元組。如下文更加詳細地論述的，該選擇可以產生編碼的改進效能。

刪餘

【0066】將參照圖6-13更加詳細地論述示例性刪餘方案。圖6-13說明根據本文的教導用於產生刪餘模式的編碼器600-1300的若干實例，其中要被刪餘的位元不包括相同邏輯區塊的輸入和輸出。在該等附圖中，位元的數量 $N=8$ ，刪餘位元的數量 $P=3$ ，以及要被編碼的資訊位元的數量 $K=3$ 。在其他場景中可以使用其他值。在該等附圖中示出的值指示相應位元的擦除概率。在不同的場景中，擦除概率可以具有不同的值。

【0067】 步驟1：刪除：採用非位元反轉極化碼構建。假設 N 個輸出位元中的 P 個輸出位元要被刪除。一種更好的刪除方案是選擇頂部的 P 個連續編碼位元並且進行刪除（圖6）或者選擇底部 P 個連續編碼位元並且進行刪除（圖8）。例如，從擦除概率的角度來看，該等是等同的方法。

【0068】 步驟2：凍結位元：給定 K （要被編碼的資訊位元的數量） $< N$ ，則資訊位元中的一些資訊位元要被凍結。在一些實現方式中，凍結位元可以是基於受本文論述的刪除模式影響的密度進化進行選擇的。替代地，可以使用經定義（例如，預定義）的凍結位元序列（例如，可以是次優的）。類似的凍結位元技術亦可以用於重複。

【0069】 一旦完成了以上操作，就可以計算針對每個位元的擦除概率（例如，在圖6-13中示出的資料路徑（資訊路徑）上的數字1、0.75、0.5等），並且在具有最低擦除概率的位元上發送資訊位元。

【0070】 在圖6-13中，每個編碼器600-1300包括與相應的錯誤概率相關聯的輸入位元（例如，圖6中的位元602-0至602-7）和輸出位元（例如，圖6中的位元604-0至604-7）。每個編碼器亦包括輸入階段和最終階段，最終階段包括XOR組（例如，圖6中的XOR組608）和重複路徑（例如，圖6中的路徑610）。XOR是由標準的XOR符號（例如，圖6中的XOR 612和XOR 614）表示的。亦圖示編碼器的中間階段（例如，圖6中的路徑

616-0至616-7和路徑618-0至618-7)的額外的錯誤概率。圖7-13說明與圖6類似的結構，其中類似特徵由類似編號來指示。

【0071】 如上文提及的，圖6圖示頂部刪餘的示例（亦即，對來自輸出位元中的頂部一半輸出位元的位元進行刪餘）。XOR組608中的XOR之每一者XOR對應於圖4的XOR（例如，極化編碼函數的同位檢查路徑U0）。另外，在XOR組608下文的四個路徑610之每一者路徑610對應於圖3的重複路徑U1。因此，XOR組608之每一者XOR具有輸出和在本文中被稱為的重複輸入（對應於圖4的結構）。例如，XOR 614具有輸出位元604-0和重複輸入位元604-4。在一些態樣中，XOR組608可以被稱為編碼器圖的最後一個階段。

【0072】 注意，刪餘位元622（輸出位元604-0、604-1和604-2）不包括XOR組608的四個XOR中的任何XOR的輸出和重複輸入二者。例如，XOR 614的輸出位元（輸出位元604-0）被刪餘，但是XOR 614的重複輸入（輸出位元604-4）不被刪餘。若該等XOR中的一個XOR的輸出和重複輸入兩者皆被刪餘，則編碼/解碼的效能（例如，可靠性）大體將是更差的。然而，若僅該等XOR中的一個XOR的輸出和重複輸入中的一個被刪餘，則XOR的輸出將被擦除，但是重複路徑的輸出（對應於重複輸入）將不被刪餘。因此，在該場景中，效能是更好的。

【0073】 現在將描述圖7-13的刪餘模式實例。

【0074】 可以在輸出位元的頂部(開始)一半和底部(結束)一半之間對刪餘進行拆分，如針對圖7中的編碼器700示出的。在該實例中，要被刪餘的位元722包括輸出位元704-0、704-1和704-6。圖7的位元交換724是相對於圖6的。具體地，輸出位元704-6而不是輸出位元704-2被刪餘（與圖6相反，在圖6中，刪餘位元622包括輸出位元604-2）。根據本文的教導，刪餘位元722不包括XOR組708中的四個XOR中的任何XOR的輸出和重複輸入二者。

【0075】 如上文提及的，圖8說明在底部刪餘（亦即，對來自輸出位元中的底部一半的位元進行刪餘）和圖6的頂部刪餘之間的擦除概率等效。編碼器800圖示底部刪餘的實例，其中要被刪餘的位元822包括輸出位元804-5、804-6和804-7，其全部來自輸出位元中的底部一半。這與圖6相反，在圖6中，全部刪餘位元622來自輸出位元中的頂部一半。根據本文的教導，刪餘位元822不包括XOR組808中的四個XOR中的任何XOR的輸出和重複輸入二者。

【0076】 類似於圖7，圖9的編碼器900圖示可以在輸出位元的頂部（開始）一半和底部（結束）一半之間對刪餘位元進行拆分的另一種方式。在該實例中，要被刪餘的位元922包括輸出位元904-1、904-6和904-7。圖9的位元交換924是相對於圖8的。具體地，輸出位元904-1而不是輸出位元904-5被刪餘（與圖8相反，在圖8中，

刪除位元 822 包括輸出位元 804-5)。根據本文的教導，刪除位元 922 不包括 XOR 組 908 中的四個 XOR 中的任何 XOR 的輸出和重複輸入二者。

【0077】圖 10 的編碼器 1000 圖示對位元進行拆分以用於刪除的另一種方式，以實現與編碼器 600-900 相同的擦除概率結果。在此種情況下，在輸出位元的頂部（開始）一半和底部（結束）一半之間對刪除進行拆分。具體地，要被刪除的位元 1022 包括輸出位元 1004-0、1004-1 和 1004-7。根據本文的教導，刪除位元 1022 不包括 XOR 組 1008 中的四個 XOR 中的任何 XOR 的輸出和重複輸入二者。

【0078】圖 11 圖示利用相對於圖 10 的位元交換 1124 實現的頂部刪除的另一個實例。具體地，輸出位元 1104-3 而不是輸出位元 1104-7 被刪除（與圖 10 相反，在圖 10 中，刪除位元 1022 包括輸出位元 1004-7）。根據本文的教導，刪除位元 1122 不包括 XOR 組 1108 中的四個 XOR 中的任何 XOR 的輸出和重複輸入二者。

【0079】圖 12 的編碼器 1200 說明對刪除位元進行拆分的另一種方式，以實現與編碼器 600-1100 相同的擦除概率結果。要被刪除的位元 1222 包括輸出位元 1204-0、1204-6 和 1204-7。根據本文的教導，刪除位元 1222 不包括 XOR 組 1208 中的四個 XOR 中的任何 XOR 的輸出和重複輸入二者。

【0080】圖13圖示利用相對於圖12的位元交換1324實現的頂部刪餘的另一個實例。這裡，輸出位元1304-2和1304-3而不是輸出位元1304-6和1304-7被刪餘（與圖12相反，在圖12中，刪餘位元1222包括輸出位元1204-6和1204-7）。根據本文的教導，刪餘位元1322不包括XOR組1308中的四個XOR中的任何XOR的輸出和重複輸入二者。

【0081】從以上內容可以看出的是，所有配置實現相同的擦除概率結果。注意，在每個配置中，刪餘位元不包括XOR組402（例如，同位檢查XOR組）中的XOR中的任何XOR的XOR的輸出和重複輸入二者。所選擇的實際配置可以取決於各種標準。例如，使用連續位元可能會更容易。作為另一個示例（例如，OFDM場景），位元中的一些位元可能受通道衰落影響。因此，該等位元可能是更好的刪餘候選。應當認識到的是，根據本文的教導，可以使用其他配置（例如，具有不同數量的刪餘位元、不同數量的輸出位元、不同的位元拆分、不同的位元分組等）。

【0082】下文的方案說明如何選擇用於對P個位置進行刪餘的極化碼（長度N）的編碼位元的索引的實例。

【0083】方案1：（從開始）：刪餘集合=從元組(0, N/2)、(1, N/2 + 1)、...、(i, N/2 + i)、...、(P - 1, N/2 + P - 1)之每一者元組中選擇一個。

【0084】方案2：（從結束）：刪餘集合=從元組(N/2 - 1, N - 1)、(N/2 - 2, N - 2)、...、(N/2 - i, N -

i)、...、 $(N/2 - P, N - P)$ 之每一者元組中選擇一個。

【0085】 方案3：（從開始、從結束的混合）：對於給定的 m ： $m \in \{0, P-1\}$ ，定義 $j = P - m$ ；集合1 = 從元組 $(0, N/2)$ 、 $(1, N/2 + 1)$ 、...、 $(m, N/2 + m)$ 之每一者元組中選擇一個；

【0086】 集合2 = 從元組 $(N/2 - 1, N - 1)$ 、 $(N/2 - 2, N - 2)$ 、...、 $(N/2 - j, N - j)$ 之每一者元組中選擇一個；刪除集合 = 集合1 + 集合2。

重複

【0087】 將參照圖14-17更加詳細地論述示例性重複方案。圖14-17說明用於產生重複模式的編碼器1400-1700的若干實例，其中根據本文的教導，要被重複的位元不包括相同邏輯區塊的輸入和輸出二者。在該等附圖中，位元的數量 $N = 8$ ，重複位元的數量 $P = 3$ ，以及要被編碼的資訊位元的數量 $K = 3$ 。在其他場景中可以使用其他值。在該等附圖中示出的值指示相應位元的擦除概率。在不同的場景中，擦除概率可以具有不同的值。

【0088】 下文的方案說明如何選擇用於對 P 個位置進行重複的極化碼（長度 N ）的編碼位元的索引的實例。在一些態樣中，使用與選擇用於刪除的索引所使用的標準相同的標準來選擇用於重複的索引。亦即，重複位元不包括同位檢查 XOR 組中的 XOR 中的任何 XOR 的輸出和重複輸入。若該等 XOR 中的一個 XOR 的輸出和重複輸入二者

被重複，則編碼/解碼的效能（例如，可靠性）增益將不是顯著的。然而，若該等XOR中的輸出和重複輸入中的至多之一被重複，則效能增益可以更高。

【0089】 方案1：（從開始）：重複集合=從元組 $(0, N/2)$ 、 $(1, N/2 + 1)$ 、 $\dots\dots$ 、 $(i, N/2 + i)$ 、 $\dots\dots$ 、 $(R - 1, N/2 + R - 1)$ 之每一者元組中選擇一個。

【0090】 方案2：（從結束）：重複集合=從元組 $(N/2 - 1, N - 1)$ 、 $(N/2 - 2, N - 2)$ 、 $\dots\dots$ 、 $(N/2 - i, N - i)$ 、 $\dots\dots$ 、 $(N/2 - R, N - R)$ 之每一者元組中選擇一個。

【0091】 方案3：（從開始、從結束的混合）：對於給定的 m ： $m \in \{0, R - 1\}$ ，定義 $j = R - m$ ；集合1=從元組 $(0, N/2)$ 、 $(1, N/2 + 1)$ 、 $\dots\dots$ 、 $(m, N/2 + m)$ 之每一者元組中選擇一個；集合2=從元組 $(N/2 - 1, N - 1)$ 、 $(N/2 - 2, N - 2)$ 、 $\dots\dots$ 、 $(N/2 - j, N - j)$ 之每一者元組中選擇一個；重複集合=集合1+集合2。

【0092】 在圖14-17中，每個編碼器1400-1700包括與相應的錯誤概率（例如，在資料路徑（資訊路徑）上面的數字1、0.75、0.5等）相關聯的輸入位元（例如，圖14中的位元1402-0至1402-7）和輸出位元（例如，圖14中的位元1404-0至1404-7）。每個編碼器亦包括輸入階段和最終階段，最終階段包括XOR組（例如，圖14中的XOR組1408）和重複路徑（例如，圖14中的路徑1410）。XOR是由標準的XOR符號（例如，圖14中的

XOR 1412 和 XOR 1414) 表示的。亦圖示編碼器的中間階段 (例如, 圖 14 中的路徑 1416-0 至 1416-7 和路徑 1418-0 至 1418-7) 的額外的錯誤概率。圖 15-17 圖示與圖 14 類似的結構, 其中類似特徵由類似編號來指示。大體上, 圖 6-13 的結構中的任何結構亦可以適用於重複。

【0093】 圖 14 圖示頂部重複的示例 (亦即, 對來自輸出位元中的頂部一半的位元進行重複)。注意, 重複位元 1422 (輸出位元 1404-0、1404-1 和 1404-2) 不包括 XOR 組 1408 的 XOR 中的任何 XOR 的輸出和重複輸入二者。例如, XOR 1414 的輸出位元 (輸出位元 1404-0) 被重複, 但是 XOR 1414 的重複輸入 (輸出位元 1404-4) 不被重複。亦要注意的是, XOR 組 1408 中的 XOR 對應於圖 4 的 XOR (例如, 極化編碼圖的同位檢查路徑)。

【0094】 可以在輸出位元的頂部(開始)一半和底部(結束)一半之間拆分重複, 如針對圖 15 中的編碼器 1500 示出的。在該實例中, 要被重複的位元 1522 包括輸出位元 1504-0、1504-1 和 1504-6。圖 15 的位元交換 1524 是相對於圖 14 的。具體地, 輸出位元 1504-6 而不是輸出位元 1504-2 被重複 (與圖 15 相反, 在圖 15 中, 重複位元 1422 包括輸出位元 1404-2)。根據本文的教導, 重複位元 1522 不包括 XOR 組 1508 中的四個 XOR 中的任何 XOR 的輸出和重複輸入二者。

【0095】 圖 16 說明在底部重複 (亦即, 對來自輸出位元中的底部一半的位元進行重複) 和圖 14 的頂部重複之

間的擦除概率等效。編碼器 1600 圖示底部重複的實例，其中要被重複的位元 1622 包括輸出位元 1604-5、1604-6 和 1604-7，其全部來自輸出位元中的底部一半。這與圖 14 相反，在圖 14 中，全部重複位元 1422 來自輸出位元中的頂部一半。根據本文的教導，重複位元 1622 不包括 XOR 組 1608 中的四個 XOR 中的任何 XOR 的輸出和重複輸入二者。

【0096】 類似於圖 15，圖 17 圖示可以在輸出位元的頂部（開始）一半和底部（結束）一半之間對重複進行拆分的另一種方式。在該實例中，要被重複的位元 1722 包括輸出位元 1704-1、1704-6 和 1704-7。圖 17 的位元交換 1724 是相對於圖 16 的。具體地，輸出位元 1704-1 而不是輸出位元 1704-5 被重複（與圖 16 相反，在圖 16 中，重複位元 1622 包括輸出位元 1604-5）。根據本文的教導，重複位元 1722 不包括 XOR 組 1708 中的四個 XOR 中的任何 XOR 的輸出和重複輸入二者。

【0097】 從以上內容可以看出的是，所有配置實現相同的擦除概率結果。這是因為，在每個配置中，重複位元不包括 XOR 組 402（例如，同位 XOR 組）中的 XOR 中的任何 XOR 的 XOR 的輸出和重複輸入二者。所選擇的實際配置可以取決於各種標準。例如，使用連續位元會更容易。應當認識到的是，根據本文的教導，可以使用其他配置（例如，具有不同數量的重複位元、不同數量的輸出位元、不同的位元拆分、不同的位元封包等）。

示例性裝置

【0098】 圖18是根據本案內容的一或多個態樣，可以使用編碼的裝置1800的說明。裝置1800可以體現或者被實現在UE、TRP、gNB、存取點或使用編碼的某種其他類型的設備內。在各種實現方式中，裝置1800可以體現或者被實現在存取終端、基地台或者某種其他類型的設備中。在各種實現方式中，裝置1800可以體現或者被實現在行動電話、智慧型電話、平板式電腦、可攜式電腦、伺服器、個人電腦、感測器、報警器、車輛、機器、娛樂設備、醫療設備或者具有電路的任何其他電子設備中。

【0099】 裝置1800包括通訊介面1802（例如，至少一個收發機）、儲存媒體1804、使用者介面1806、記憶體設備1808和處理電路1810（例如，至少一個處理器）。該等元件可以經由訊號傳遞匯流排或者其他適當的元件來彼此耦合及/或被佈置為彼此之間進行電通訊，其中該訊號傳遞匯流排或者其他適當元件大體經由圖18中的連接線來表示。取決於處理電路1810的特定應用和整體設計約束，該訊號傳遞匯流排可以包括任意數量的相互連接匯流排和橋接。該訊號傳遞匯流排將各種電路連結在一起，使得通訊介面1802、儲存媒體1804、使用者介面1806和記憶體設備1808中的每一個皆耦合到處理電路1810及/或與處理電路1810進行電通訊。該訊號傳遞匯流排亦可以連結諸如時序源、周邊設備、電壓調節器和電

源管理電路的各種其他電路（未圖示），該等電路是本領域公知的，因此沒有對其做任何進一步描述。

【0100】 通訊介面1802可以被調整為促進裝置1800的無線通訊。例如，通訊介面1802可以包括：被調整為促進針對網路中的一或多個通訊設備進行資訊的雙向通訊的電路及/或程式。因此，在一些實現方式中，通訊介面1802可以耦合到一或多個天線1812，以便在無線通訊系統中進行無線通訊。在一些實現方式中，通訊介面1802可以被配置用於基於有線的通訊。例如，通訊介面1802可以是匯流排介面、發送/接收介面，或者某種其他類型的信號介面，包括驅動器、緩衝器，或者用於輸出及/或獲得信號（例如，從積體電路輸出信號及/或將信號接收到積體電路中）的其他電路。通訊介面1802可以被配置有一或多個獨立的接收器及/或發射器、以及一或多個收發機。在所說明的實例中，通訊介面1802包括發射器1814和接收器1816。

【0101】 記憶體設備1808可以表示一或多個記憶體設備。如所指示的，記憶體設備1808可以維持由裝置1800使用的編碼相關資訊1818以及其他資訊。在一些實現方式中，記憶體設備1808和儲存媒體1804被實現成共用記憶體組件。記憶體設備1808亦可以用於儲存由處理電路1810或者裝置1800的某個其他元件操縱的資料。

【0102】 儲存媒體1804可以表示一或多個電腦可讀取設備、機器可讀設備及/或處理器可讀設備，以儲存諸如

處理器可執行代碼或指令（例如，軟體、韌體）的程式、電子資料、資料庫或其他數位資訊。儲存媒體 1804 亦可以用於儲存處理電路 1810 在執行程式時所操縱的資料。儲存媒體 1804 可以是能夠由通用或專用處理器存取的任何可用的媒體，其包括可攜式或者固定儲存裝置、光學儲存裝置、以及能夠儲存、包含或攜帶程式的各種其他媒體。

【0103】經由舉例而非限制性的方式，儲存媒體 1804 可以包括磁儲存裝置（例如，硬碟、軟碟、磁帶）、光碟（例如，壓縮光碟（CD）或數位多功能光碟（DVD））、智慧卡、快閃記憶體設備（例如，卡、棒或鍵式磁碟）、隨機存取記憶體（RAM）、唯讀記憶體（ROM）、可程式化 ROM（PROM）、可抹除 PROM（EPROM）、電子可抹除 PROM（EEPROM）、暫存器、可移除磁碟、以及用於儲存可以由電腦進行存取和讀取的軟體及 / 或指令的任何其他適當媒體。儲存媒體 1804 可以被體現在製品（例如，電腦程式產品）中。舉例而言，電腦程式產品可以包括封裝材料中的電腦可讀取媒體。鑒於以上內容，在一些實現方式中，儲存媒體 1804 可以是非暫時性（例如，有形）儲存媒體。

【0104】儲存媒體 1804 可以耦合到處理電路 1810，使得處理電路 1810 可以從儲存媒體 1804 讀取資訊並向儲存媒體 1804 寫入資訊。亦即，儲存媒體 1804 可以耦合到處理電路 1810，使得儲存媒體 1804 至少可以被處理電路 1810 存取，其包括至少一個儲存媒體與處理電路 1810

整合的示例及/或至少一個儲存媒體與處理電路1810相分離的示例（例如，常駐於裝置1800中、位於裝置1800外部、跨越多個實體進行分佈等）。

【0105】 在由儲存媒體1804儲存的程式被處理電路1810執行時，該程式使得處理電路1810執行本文所描述的各種功能及/或處理操作中的一或多個。例如，儲存媒體1804可以包括被配置進行如下動作的操作：調整處理電路1810的一或多個硬體塊的操作，以及利用通訊介面1802以便使用其各自的通訊協定進行無線通訊。在一些態樣中，儲存媒體1804可以是儲存電腦可執行代碼（其包括用於執行如本文描述的操作的代碼）的非暫時性電腦可讀取媒體。

【0106】 處理電路1810大體適用於處理，包括執行儲存在儲存媒體1804上的該等程式。如本文所使用的，無論被稱為軟體、韌體、仲介軟體、微代碼、硬體描述語言還是其他術語，術語「代碼」或「程式」應當被廣義地解釋為包括但不限於：指令、指令集、資料、代碼、程式碼片段、程式碼、程式、程式設化、副程式、軟體模組、應用、軟體應用、套裝軟體、常式、子常式、物件、可執行檔、執行的執行緒、程序、函數等。

【0107】 處理電路1810被佈置為獲得、處理及/或發送資料，控制資料存取和儲存，發出命令，以及控制其他期望的操作。在至少一個實例中，處理電路1810可以包括：被配置為實現由適當的媒體提供的期望程式的電路。例

如，處理電路 1810 可以被實現成一或多個處理器、一或多個控制器，及/或被配置為執行可執行程式的其他結構。處理電路 1810 的示例可以包括被設計為執行本文描述的功能的通用處理器、數位訊號處理器（DSP）、特殊應用積體電路（ASIC）、現場可程式化閘陣列（FPGA）或其他可程式化邏輯元件、個別閘門或者電晶體邏輯、個別硬體元件或者其任意組合。通用處理器可以包括微處理器，以及任何一般的處理器、控制器、微控制器或者狀態機。處理電路 1810 亦可以被實現為計算元件的組合，諸如 DSP 和微處理器的組合、多個微處理器、一或多個微處理器與 DSP 核心的結合、ASIC 和微處理器，或者任何其他數量的可變配置。處理電路 1810 的該等示例只是用於說明目的，並且亦可以預期在本案內容的範圍之內的其他適當配置。

【0108】 根據本案內容的一或多個態樣，處理電路 1810 可以被調整為執行本文所描述的任何或者所有裝置的任何或者所有特徵、處理、功能、操作及/或常式。例如，處理電路 1810 可以被配置為執行關於圖 1-17、19 和 20 所描述的步驟、功能及/或程序中的任何一個。如本文所使用的，與處理電路 1810 有關的術語「被調整」可以代表：處理電路 1810 經由被配置、被使用、被實現及/或被程式化中的一或多個，執行根據本文所描述的各種特徵之特定的處理、功能、操作及/或常式。

【0109】 處理電路1810可以是專用處理器，諸如用作用於執行本文結合圖1-17、19和20所描述的操作中的任何一個操作的構件（例如，結構）的特殊應用積體電路（ASIC）。處理電路1810可以用作用於發送的構件及/或用於接收的構件的一個實例。在各個實現方式中，處理電路1810可以至少部分地提供及/或併入上文針對圖2的第一無線通訊設備202（例如，編碼器212）描述的功能。

【0110】 根據裝置1800的至少一個實例，處理電路1810可以包括以下各項中的一項或多項：用於獲得的電路/模組1820、用於編碼的電路/模組1822、用於修改的電路/模組1824、用於輸出的電路/模組1826或用於選擇的電路/模組1828。在各個實現方式中，用於獲得的電路/模組1820、用於編碼的電路/模組1822、用於修改的電路/模組1824、用於輸出的電路/模組1826或用於選擇的電路/模組1828可以至少部分地提供及/或併入上文針對圖2的第一無線通訊設備202（例如，編碼器212）描述的功能。

【0111】 如上文描述的，當由儲存媒體1804儲存的程式在被處理電路1810執行時，該程式使得處理電路1810執行本文描述的各種功能及/或程序操作中之一或多個。例如，程式可以使得處理電路1810執行本文關於圖1-7、19和20在各種實現方式中所描述的功能、步驟及/或程序。如圖18所示，儲存媒體1804可以包括以下各項

中的一項或多項：用於獲得的代碼 1830、用於編碼的代碼 1832、用於修改的代碼 1834、用於輸出的代碼 1836 或用於選擇的代碼 1838。在各個實現方式中，用於獲得的代碼 1830、用於編碼的代碼 1832、用於修改的代碼 1834、用於輸出的代碼 1836 或用於選擇的代碼 1838 可以被執行或者以其他方式用於提供本文針對用於獲得的電路/模組 1820、用於編碼的電路/模組 1822、用於修改的電路/模組 1824、用於輸出的電路/模組 1826 或用於選擇的電路/模組 1828 描述的功能。

【0112】 用於獲得的電路/模組 1820 可以包括被調整為執行與例如獲得資訊（其亦可以被稱為資料）相關的若干功能的電路及/或程式（例如，儲存在儲存媒體 1804 上的用於獲得的代碼 1830）。在一些場景中，用於獲得的電路/模組 1820 可以接收資訊（例如，從通訊介面 1802、記憶體設備 1808 或裝置 1800 的某個其他元件）並且對資訊進行處理（例如，解碼）。在一些場景中（例如，若用於獲得的電路/模組 1820 是或包括 RF 接收器），用於獲得的電路/模組 1820 可以直接從發送了資訊的設備接收該資訊。在任一情況下，用於獲得的電路/模組 1820 可以向裝置 1800 的另一個元件（例如，用於編碼的電路/模組 1822、記憶體設備 1808 或某個其他元件）輸出所獲得的資訊。

【0113】 用於獲得的電路/模組 1820（例如，用於獲得的構件）可以採取各種形式。在一些態樣中，用於獲得的

電路 / 模組 1820 可以對應於例如處理電路，如本文論述的。在一些態樣中，用於獲得的電路 / 模組 1820 可以對應於例如介面（例如，匯流排介面、接收介面，或某種其他類型的信號介面）、通訊設備、收發機、接收器，或某種其他類似元件，如本文論述的。在一些實現方式中，通訊介面 1802 包括用於獲得的電路 / 模組 1820 及 / 或用於獲得的代碼 1830。在一些實現方式中，用於獲得的電路 / 模組 1820 及 / 或用於獲得的代碼 1830 被配置為控制通訊介面 1802（例如，收發機或接收器）以傳送資訊。

【0114】 用於編碼的電路 / 模組 1822 可以包括被調整為執行與例如對資訊進行編碼相關的若干功能的電路及 / 或程式（例如，儲存在儲存媒體 1804 上的用於編碼的代碼 1832）。在一些態樣中，用於編碼的電路 / 模組 1822（例如，用於編碼的構件）可以與例如處理電路相對應。

【0115】 在一些態樣中，用於編碼的電路 / 模組 1822 可以對至少一個輸入（例如，從用於獲得的電路 / 模組 1820、記憶體設備 1808 或裝置 1800 的某個其他元件獲得）執行編碼演算法。例如，用於編碼的電路 / 模組 1822 可以執行塊編碼演算法或極化編碼演算法。在一些態樣中，用於編碼的電路 / 模組 1822 可以執行上文結合圖 1-17 描述的與編碼相關的操作中的一或多個操作。用於編碼的電路 / 模組 1822 隨後輸出產生的編碼資訊（例如，向用於修改的電路 / 模組 1824、通訊介面 1802、記憶體設備 1808，或者某個其他元件）。

【0116】 用於修改的電路/模組1824可以包括被調整為執行與例如修改編碼字元相關的若干功能的電路及/或程式（例如，儲存在儲存媒體1804上的用於修改的代碼1834）。在一些態樣中，用於修改的電路/模組1824（例如，用於修改的構件）可以與例如處理電路相對應。

【0117】 在一些態樣中，用於修改的電路/模組1824可以獲得輸入資訊（例如，從用於編碼的構件1822、記憶體設備1808或某個其他元件）。例如，用於修改的電路/模組1824可以結合刪除操作或重複操作（例如，如上文結合圖1-17描述的）來修改接收到的編碼字元。隨後，用於修改的電路/模組1824可以基於修改（例如，經修改的編碼字元）來產生輸出，並且將該輸出提供給裝置1800的元件（例如，用於輸出的電路/模組1826、記憶體設備1808或某個其他元件）。

【0118】 用於輸出的電路/模組1826可以包括被調整為執行與例如輸出（例如，發送或發射）資訊相關的若干功能的電路及/或程式（例如，儲存在儲存媒體1804上的用於輸出的代碼1836）。在一些實現方式中，用於輸出的電路/模組1826可以獲得資訊（例如，從用於修改的電路/模組1824、記憶體設備1808或裝置1800的某個其他元件）並且對資訊進行處理（例如，對資訊進行編碼以用於傳輸）。在一些場景中，用於輸出的電路/模組1826向將向另一個設備發送資訊的另一個元件（例如，發射器1814、通訊介面1802，或某個其他元件）發送資訊。在

一些場景中（例如，若用於輸出的電路/模組1826包括發射器），用於輸出的電路/模組1826直接經由射頻訊號傳遞或者適於可應用的通訊媒體的某種其他類型的訊號傳遞向另一個設備（例如，最終目的地）發送資訊。

【0119】 用於輸出的電路/模組1826（例如，用於輸出的構件）可以採取各種形式。在一些態樣中，用於輸出的電路/模組1826可以對應於例如處理電路，如本文論述的。在一些態樣中，用於輸出的電路/模組1826可以對應於例如介面（例如，匯流排介面、發送介面，或某種其他類型的信號介面）、通訊設備、收發機、發射器，或如本文論述的某種其他類似元件。在一些實現方式中，通訊介面1802包括用於輸出的電路/模組1826及/或用於輸出的代碼1836。在一些實現方式中，用於輸出的電路/模組1826及/或用於輸出的代碼1836被配置為控制通訊介面1802（例如，收發機或發射器）以傳送資訊。

【0120】 用於選擇的電路/模組1828可以包括被調整為執行與例如選擇模式相關聯的若干功能的電路及/或程式（例如，儲存在儲存媒體1804上的用於選擇的代碼1838）。在一些態樣中，用於選擇的電路/模組1828（例如，用於選擇的構件）可以與例如處理電路相對應。

【0121】 用於選擇的電路/模組1828可以基於一或多個輸入來做出選擇。因此，開始時，用於選擇的電路/模組1828可以獲得輸入資訊（例如，從記憶體設備1808或裝置1800的某個其他元件）。例如，用於選擇的電路/

模組 1828 可以基於連續位元、位元元組或其他資訊（例如，如上文結合圖 1-17 描述的）來選擇刪除模式或重複模式。隨後，用於選擇的電路/模組 1828 可以輸出對選擇的指示（例如，向用於修改的電路/模組 1824、記憶體設備 1808、編碼器或某個其他元件）。

【0122】 鑒於以上內容，本文的教導可以用於改善裝置 1800 的編碼效能（例如，改善處理電路 1810 的編碼效能）。例如，藉由配置處理電路 1810 以使用如上文和下文結合圖 19 和圖 20 論述的所產生的刪除模式及/或重複模式，與使用某種其他刪除方案及/或重複方案時處理電路 1810 可以提供的編碼相比，處理電路 1810 可以提供更可靠的編碼。此種更高的可靠性可以是例如藉由在具有最低擦除概率的位元上發送資訊來實現的。因此，藉由使用如本文教導的刪除及/或重複，而不使用沒有採用此種方式對資訊進行編碼的其他刪除和重複方案，可能需要更少的重傳。

示例性程序

【0123】 圖 19 說明根據本案內容的一些態樣用於通訊的程序 1900。程序 1900 可以在處理電路（例如，圖 18 的處理電路 1810）內進行，該處理電路可以位於存取終端、TRP、gNB、基地台或某種其他適當的裝置（例如，提供編碼）中。當然，在本案內容的範圍內的各個態樣中，

程序 1900 可以由能夠支援與通訊相關的操作的任何適當的裝置來實現。

【0124】 在可選方塊 1902 處，裝置（例如，包括編碼器的設備）可以選擇刪餘模式。在一些態樣中，選擇刪餘模式可以包括選擇編碼字元的開始處的連續位元集合。在一些態樣中，選擇刪餘模式可以包括選擇編碼字元的結束處的連續位元集合。在一些態樣中，選擇刪餘模式可以包括：選擇編碼字元的、作為用於編碼的編碼器的最後一個階段（例如，極化編碼函數的最後一個階段）的特定輸出的位元，而不選擇編碼字元的、作為最後一個階段的特定輸出的 XOR 的輸入的位元。在一些態樣中，選擇刪餘模式可以包括：將編碼字元的位元劃分成位元對，以及從每個位元對中選擇至多一個位元作為要被刪餘的位元。在一些態樣中，位元對可以與用於編碼的編碼器的最後一個階段的 XOR 互斥地相關聯，以及位元對中的特定位元對的位元可以與 XOR 中的特定 XOR 的輸出和特定 XOR 的重複輸入互斥地相關聯。在一些態樣中，選擇刪餘模式可以包括：在編碼字元的開始處的連續位元集合或編碼字元的結束處的連續位元集合之間進行選擇。

【0125】 在一些態樣中，選擇刪餘模式可以包括：選擇編碼字元的、不是作為用於編碼的編碼器圖的最後一個階段（例如，極化編碼函數的最後一個階段）的相同 XOR 的輸出和重複輸入的位元。在一些態樣中，選擇刪餘模式可以包括：將編碼字元的位元劃分成位元對，以及對於每

個位元對，從該位元對中選擇至多一個位元作為要被刪除的位元。在一些態樣中，位元對可以與用於編碼的編碼器圖的最後一個階段的XOR互斥地相關聯，以及對於位元對之每一者位元對，位元對的位元可以與相關聯的XOR的輸出和重複輸入互斥地相關聯。

【0126】 在一些實現方式中，圖18的用於選擇的電路/模組1828執行方塊1902的操作。在一些實現方式中，執行圖18的用於選擇的代碼1838以執行方塊1902的操作。

【0127】 在方塊1904處，裝置獲得資料。例如，裝置可以從記憶體取得資料或者從另一個裝置接收資料。如本文所使用的，術語資料大體代表資訊。例如，資料可以包括使用者資料、控制資訊等等。

【0128】 在一些實現方式中，圖18的用於獲得的電路/模組1820執行方塊1904的操作。在一些實現方式中，執行圖18的用於獲得的代碼1830以執行方塊1904的操作。

【0129】 在方塊1906處，裝置對資料進行編碼以產生編碼字元。在一些態樣中，編碼可以包括極化編碼。

【0130】 在一些實現方式中，圖18的用於編碼的電路/模組1822執行方塊1906的操作。在一些實現方式中，執行圖18的用於編碼的代碼1832以執行方塊1906的操作。

【0131】 在方塊1908處，裝置根據基於複數個位元元組的刪餘模式來修改編碼字元。這裡，複數個位元元組中的特定位元元組的至多一個位元被指定為刪餘位元。

【0132】 在一些態樣中，位元元組可以與用於編碼的編碼器的特定階段的邏輯區塊互斥地相關聯。在一些態樣中，邏輯區塊可以是XOR。在一些態樣中，XOR中的第一XOR可以是編碼器的特定階段的第一路徑的一部分，以及XOR中的第二XOR可以是編碼器的特定階段的第二路徑的一部分。在一些態樣中，特定階段可以包括（例如，可以是）在對編碼字元進行刪餘之前的最後一個階段。在一些態樣中，特定的位元元組可以與用於編碼的編碼器的XOR相關聯，特定的位元元組可以包括第一位元和第二位元，以及第一位元和第二位元可以與XOR的輸出和XOR的重複輸入互斥地相關聯。在一些態樣中，特定的位元元組可以與用於編碼的編碼器的XOR相關聯，XOR的輸入可以包括（例如，可以是）編碼器的第一輸出，以及XOR的輸出可以包括（例如，可以是）編碼器的第二輸出。在一些態樣中，對於位元元組之每一者位元元組：位元元組的至多一個位元被指定為刪餘位元，以及位元元組的位元可以與相關聯的XOR的輸出和重複輸入互斥地相關聯。

【0133】 在一些態樣中，位元元組可以與用於編碼的編碼器圖的最後一個階段的XOR互斥地相關聯，以及對於位元元組之每一者位元元組，位元元組的位元可以與相關

聯的 XOR 的輸出和重複輸入互斥地相關聯。在一些態樣中，每個 XOR 可以是極化編碼函數的相應的同位檢查路徑的一部分（例如，在編碼器圖的最後一個階段中）。

【0134】 在一些實現方式中，圖 18 的用於修改的電路 / 模組 1824 執行方塊 1908 的操作。在一些實現方式中，執行圖 18 的用於修改的代碼 1834 以執行方塊 1908 的操作。

【0135】 在方塊 1910 處，裝置輸出（例如，發送）經修改的編碼字元。例如，裝置可以將經修改的編碼字元儲存在記憶體中或者將經修改的編碼字元發送給另一個裝置。作為另一個實例，裝置可以將經修改的編碼字元經由天線發送給另一個裝置（例如，經由 RF 訊號傳遞）。

【0136】 在一些實現方式中，圖 18 的用於輸出的電路 / 模組 1826 執行方塊 1910 的操作。在一些實現方式中，執行圖 18 的用於輸出的代碼 1836 以執行方塊 1910 的操作。

【0137】 在一些態樣中，程序 1900 可以包括上文針對圖 19 描述的操作的任何組合。

【0138】 圖 20 說明根據本案內容的一些態樣用於通訊的程序 2000。程序 2000 可以在處理電路（例如，圖 18 的處理電路 1810）內進行，該處理電路可以位於存取終端、 TRP 、 gNB 、基地台或某種其他適當的裝置（例如，提供編碼）中。當然，在本案內容的範圍內的各個態樣中，

程序 2000 可以由能夠支援與通訊相關的操作的任何適當的裝置來實現。

【0139】 在可選方塊 2002 處，裝置（例如，包括編碼器的設備）可以選擇重複模式。在一些態樣中，選擇重複模式可以包括選擇編碼字元的開始處的連續位元集合。在一些態樣中，選擇重複模式可以包括選擇編碼字元的結束處的連續位元集合。在一些態樣中，選擇重複模式可以包括：選擇編碼字元的、作為用於編碼的編碼器的最後一個階段（例如，極化編碼函數的最後一個階段）的特定輸出的位元，而不選擇編碼字元的、作為最後一個階段的特定輸出的 XOR 的輸入的位元。在一些態樣中，選擇重複模式可以包括：將編碼字元的位元劃分成位元對，以及從每個位元對選擇至多一個位元作為要被重複的位元。在一些態樣中，位元對可以與用於編碼的編碼器的最後一個階段的 XOR 互斥地相關聯，以及位元對中的特定位元對的位元可以與 XOR 中的特定 XOR 的輸出和特定 XOR 的重複輸入互斥地相關聯。在一些態樣中，選擇重複模式可以包括：在編碼字元的開始處的連續位元集合或編碼字元的結束處的連續位元集合之間進行選擇。

【0140】 在一些態樣中，選擇重複模式可以包括：選擇編碼字元的、不是作為用於編碼的編碼器圖的最後一個階段的相同 XOR 的輸出和重複輸入的位元。在一些態樣中，選擇重複模式可以包括：將編碼字元的位元劃分成位元對，以及對於每個位元對，從該位元對中選擇至多一個

位元作為要被重複的位元。在一些態樣中，位元對可以與用於編碼的編碼器圖的最後一個階段的XOR互斥地相關聯，以及對於位元對之每一者位元對，位元對的位元可以與相關聯的XOR的輸出和重複輸入互斥地相關聯。

【0141】 在一些實現方式中，圖18的用於選擇的電路/模組1828執行方塊2002的操作。在一些實現方式中，執行圖18的用於選擇的代碼1838以執行方塊2002的操作。

【0142】 在方塊2004處，裝置獲得資料。例如，裝置可以從記憶體取回資料或者從另一個裝置接收資料。如本文所使用的，術語資料大體代表資訊。例如，資料可以包括使用者資料、控制資訊等等。

【0143】 在一些實現方式中，圖18的用於獲得的電路/模組1820執行方塊2004的操作。在一些實現方式中，執行圖18的用於獲得的代碼1830以執行方塊2004的操作。

【0144】 在方塊2006處，裝置對資料進行編碼以產生編碼字元。在一些態樣中，編碼可以包括極化編碼。

【0145】 在一些實現方式中，圖18的用於編碼的電路/模組1822執行方塊2006的操作。在一些實現方式中，執行圖18的用於編碼的代碼1832以執行方塊2006的操作。

【0146】 在方塊2008處，裝置根據基於複數個位元元組的重複模式來修改編碼字元。這裡，複數個位元元組中的特定位元元組的至多一個位元被指定為重複位元。

【0147】 在一些態樣中，位元元組可以與用於編碼的編碼器的特定階段的邏輯區塊互斥地相關聯。在一些態樣中，邏輯區塊可以是XOR。在一些態樣中，XOR中的第一XOR可以是編碼器的特定階段的第一路徑的一部分，以及XOR中的第二XOR可以是編碼器的特定階段的第二路徑的一部分。在一些態樣中，特定階段可以包括（例如，可以是）在編碼字元重複之前的最後一個階段。在一些態樣中，特定的位元元組可以與用於編碼的編碼器的XOR相關聯，特定的位元元組可以包括第一位元和第二位元，以及第一位元和第二位元可以與XOR的輸出和XOR的重複輸入互斥地相關聯。在一些態樣中，特定的位元元組可以與用於編碼的編碼器的XOR相關聯，XOR的輸入可以包括（例如，可以是）編碼器的第一輸出，以及XOR的輸出可以包括（例如，可以是）編碼器的第二輸出。在一些態樣中，對於位元元組之每一者位元元組：位元元組的至多一個位元被指定為重複位元，以及位元元組的位元可以與相關聯的XOR的輸出和重複輸入互斥地相關聯。

【0148】 在一些態樣中，位元元組可以與用於編碼的編碼器圖的最後一個階段的XOR互斥地相關聯，以及對於位元元組之每一者位元元組，位元元組的位元可以與相關

聯的XOR的輸出和重複輸入互斥地相關聯。在一些態樣中，每個XOR可以是極化編碼函數的相應的同位檢查路徑的一部分。

【0149】 在一些實現方式中，圖18的用於修改的電路/模組1824執行方塊2008的操作。在一些實現方式中，執行圖18的用於修改的代碼1834以執行方塊2008的操作。

【0150】 在方塊2010處，裝置輸出（例如，發送）經修改的編碼字元。例如，裝置可以將經修改的編碼字元儲存在記憶體中或者將經修改的編碼字元發送給另一個裝置。作為另一個實例，裝置可以將經修改的編碼字元經由天線發送給另一個裝置（例如，經由RF訊號傳遞）。

【0151】 在一些實現方式中，圖18的用於輸出的電路/模組1826執行方塊2010的操作。在一些實現方式中，執行圖18的用於輸出的代碼1836以執行方塊2010的操作。

【0152】 在一些態樣中，程序2000可以包括上文針對圖20描述的操作的任何組合。

額外態樣

【0153】 提供本文闡述的示例以說明本案內容的某些概念。本領域的技藝人士將理解的是，該等示例在本質上僅是說明性的，並且其他示例可以落入本案內容和所附申請專利範圍的範圍內。基於本文的教導，本領域技藝人士應當認識到，本文所揭示的態樣可以獨立於任何其他態樣

來實現，以及可以以各種方式來組合該等態樣中的兩個或更多個態樣。例如，使用本文所闡述的任何數量的態樣可以實現一種裝置或可以實施一種方法。此外，可以使用其他結構、功能，或者除了本文所闡述的態樣中的一或多個態樣或不同於本文所闡述的態樣中的一或多個態樣的結構和功能來實現此種裝置或實施此種方法。

【0154】 如本領域技藝人士將容易理解的，貫穿本案內容所描述的各個態樣可以被擴展到任何適當的電信系統、網路架構和通訊標準。經由舉例的方式，各個態樣可以被應用於廣域網、同級間網路、區域網路、其他適當的系統或其任何組合，包括彼等經由尚未定義的標準來描述的網路。

【0155】 按照要由例如計算設備的元件執行的動作序列描述了許多態樣。將認識到的是，本文描述的各個動作可以由特定電路（例如，中央處理單元（CPU）、圖形處理單元（GPU）、數位訊號處理器（DSP）、特殊應用積體電路（ASIC）、現場可程式化閘陣列（FPGA），或者各種其他類型的通用或專用處理器或電路）、由一或多個處理器執行的程式指令，或者由兩者的組合來執行。另外，本文描述的該等動作序列可以被認為是完全體現在任何形式的電腦可讀取儲存媒體中，該電腦可讀取儲存媒體具有儲存在其中的相應的電腦指令集合，該電腦指令集合在被執行時將使得相關聯的處理器執行本文描述的功能。因此，本案內容的各個態樣可以用多種不同的形式來

體現，所有該等形式被預期在所要求保護的主題的範圍內。另外，對於本文描述的態樣之每一者態樣，任何此種態樣的相應形式在本文中可以被描述為例如「被配置為執行所描述的動作的邏輯」。

【0156】 本領域的技藝人士將理解的是，資訊和信號可以使用多種不同的製程和技術中的任何一種來表示。例如，遍及以上描述所提及的資料、指令、命令、資訊、信號、位元、符號和碼片可以由電壓、電流、電磁波、磁場或粒子、光場或粒子或者其任意組合來表示。

【0157】 此外，本領域的技藝人士將認識到的是，結合本文所揭示的態樣描述的各種說明性的邏輯區塊、模組、電路和演算法步驟可以被實現為電子硬體、電腦軟體或二者的組合。為了清楚地說明硬體和軟體的此種可互換性，上文圍繞各種說明性的元件、方塊、模組、電路和步驟的功能，已經對其進行了一般性描述。至於此種功能是實現為硬體還是軟體，取決於特定的應用以及施加在整個系統上的設計約束。本領域技藝人士可以針對每一個特定的應用，以變通的方式來實現所描述的功能，但是此種實現決策不應當被解釋為引起脫離本案內容的範圍。

【0158】 可以對上文所說明的元件、步驟、特徵及/或功能中的一或多個進行重新排列及/或組合成單一元件、步驟、特徵或者功能，或者被體現在若干元件、步驟或者功能中。此外，亦可以增加另外的元素、元件、步驟及/或功能，而不偏離本文所揭示的新穎特徵。上文所說明的

裝置、設備及/或元件可以被配置為執行本文所描述的方法、特徵或步驟中的一或多個。本文所描述的新穎演算法亦可以利用軟體來高效地實現及/或被嵌入在硬體中。

【0159】 應當理解的是，所揭示的方法中的步驟的特定順序或層次只是示例性程序的說明。應當理解的是，基於設計偏好，可以重新排列該等方法中的步驟的特定順序或層次。所附的方法請求項以示例順序呈現了各種步驟的要素，但並不意味著其受到所呈現的特定順序或層次限制，除非本文進行了明確地說明。

【0160】 結合本文所揭示的態樣描述的方法、序列或演算法可以直接地體現在硬體中，在由處理器執行的軟體模組中或者在二者的組合中。軟體模組可以常駐在RAM記憶體、快閃記憶體、ROM記憶體、EPROM記憶體、EEPROM記憶體、暫存器、硬碟、可移除磁碟、CD-ROM或者本領域已知的任何其他形式的儲存媒體中。儲存媒體的示例被耦合到處理器，以使得處理器可以從儲存媒體讀取資訊，以及向儲存媒體寫入資訊。在替代的方式中，儲存媒體可以與處理器整合。

【0161】 本文使用「示例性」一詞來意指「作為示例、實例或說明」。本文中被描述為「示例性」的任何態樣不必被解釋為比其他態樣優選或具有優勢。同樣，術語「態樣」不要求所有態樣皆包括所論述的特徵、優勢或操作模式。

【0162】 本文使用的術語僅是出於描述特定態樣的目的，而不意欲限制該等態樣。如本文所使用的，除非上下文明確地指示，否則單數形式的「一」、「一個」和「該」意欲亦包括複數形式。亦應當理解的是，當在本文中使用術語「包含」、「由...組成」、「包括」或「含有」時，其指定所陳述的特徵、整數、步驟、操作、要素或元件的存在，但是不排除一或多個其他元件、整數、步驟、操作、要素、組件或其群組的存在或添加。此外，要理解的是，詞語「或」與佈林運算元「OR」具有相同的意義，亦即，其涵蓋「任一」和「兩者」的可能性，並且除非明確地聲明，否則不限於「異或」（「XOR」）。亦要理解的是，除非明確地聲明，否則兩個相鄰詞語之間的符號「/」與「或」具有相同的意義。此外，除非明確地聲明，否則諸如「連接到」、「耦合到」或「與...通訊」的短語不限於直接連接。

【0163】 在本文中，使用諸如「第一」、「第二」等標記來對要素的任何引用一般來說不限制彼等要素的數量或次序。而是，在本文中，使用該等標記可以作為一種在兩個或更多個要素或要素的實例之間進行區分的便利方法。因此，對第一要素和第二要素的引用並不意味著只能夠使用兩個要素，亦不意味著第一要素必須以某種方式在第二要素之前。同樣，除非另外聲明，否則一組要素可以包括一或多個要素。另外，在說明書或申請專利範圍中使用的「a、b或c中的至少一個」或「a、b、c中的一或多

個」形式的術語意指「a 或 b 或 c 或該等元素的任意組合」。例如，該術語可以包括 a，或 b，或 c，或 a 和 b，或 a 和 c，或 a 和 b 和 c，或 2 a，或 2 b，或 2 c，或 2 a 和 b 等等。

【0164】如本文所使用的，術語「決定」包括廣泛的多種多樣的動作。例如，「決定」可以包括計算、運算、處理、推導、研究、檢視（例如，在表、資料庫或另一資料結構中檢視）、斷定等等。此外，「決定」可以包括接收（例如，接收資訊）、存取（例如，存取記憶體中的資料）等等。此外，「決定」可以包括解析、選定、選擇、建立等等。

【0165】儘管前面的揭露內容圖示說明性的態樣，但是應當注意的是，在不脫離所附的申請專利範圍的範圍的情況下，可以在本文中進行各種改變和修改。除非明確地聲明，否則根據本文所描述的態樣的方法請求項的功能、步驟或動作不需要以特定次序來執行。此外，儘管某元素可以以單數形式來描述或要求，但是除非明確聲明限制為單數形式，否則亦考慮複數形式。

【符號說明】

【0166】

100 無線通訊系統

102 第一 UE

104 第二 UE

106 發送接收點（TRP）

108 核心網路

- 1 1 0 網際網路服務提供者 (I S P)
- 1 1 2 設備到設備 (D 2 D) 鏈路
- 1 1 4 編碼器
- 2 0 0 無線通訊系統
- 2 0 2 第一無線通訊設備
- 2 0 4 第二無線通訊設備
- 2 0 6 通訊通道
- 2 0 8 雜訊
- 2 1 0 資訊源
- 2 1 2 編碼器
- 2 1 4 解碼器
- 2 1 6 資訊槽
- 2 1 8 編碼資料
- 2 2 0 模組
- 2 2 2 模組
- 2 2 4 模組
- 2 2 6 編碼資料
- 2 2 8 輸入介面
- 2 3 0 輸出介面
- 3 0 2 二進位輸入離散無記憶通道
- 3 0 8 有效通道 $W V E C$
- 3 1 0 一對一映射 $G_{N \times N}$
- 4 0 0 示意圖
- 5 0 0 編碼器結構

5 0 2 初 始 階 段 (或 階 段)

5 0 4 最 終 階 段

5 0 6 邏 輯 區 塊

5 0 8 邏 輯 區 塊

5 1 0 選 擇

5 1 2 刪 餘 / 重 複 階 段

6 0 0 編 碼 器

6 0 2 - 0 位 元

6 0 2 - 1 位 元

6 0 2 - 2 位 元

6 0 2 - 3 位 元

6 0 2 - 4 位 元

6 0 2 - 5 位 元

6 0 2 - 6 位 元

6 0 2 - 7 位 元

6 0 4 - 0 位 元

6 0 4 - 1 位 元

6 0 4 - 2 位 元

6 0 4 - 3 位 元

6 0 4 - 4 位 元

6 0 4 - 5 位 元

6 0 4 - 6 位 元

6 0 4 - 7 位 元

6 0 8 X O R 組

6 1 0 路 徑

6 1 2 X O R

6 1 4 X O R

6 1 6 - 0 路 徑

6 1 6 - 1 路 徑

6 1 6 - 2 路 徑

6 1 6 - 3 路 徑

6 1 6 - 4 路 徑

6 1 6 - 5 路 徑

6 1 6 - 6 路 徑

6 1 6 - 7 路 徑

6 1 8 - 0 路 徑

6 1 8 - 1 路 徑

6 1 8 - 2 路 徑

6 1 8 - 3 路 徑

6 1 8 - 4 路 徑

6 1 8 - 5 路 徑

6 1 8 - 6 路 徑

6 1 8 - 7 路 徑

6 2 2 刪 餘 位 元

7 0 0 編 碼 器

7 0 4 - 0 輸 出 位 元

7 0 4 - 1 輸 出 位 元

7 0 4 - 2 輸 出 位 元

7 0 4 - 6 輸 出 位 元

7 0 8 X O R 組

7 2 0 信 息 位 元

7 2 2 要 被 刪 餘 的 位 元

7 2 4 位 元 交 換

8 0 0 編 碼 器

8 0 4 - 5 輸 出 位 元

8 0 4 - 6 輸 出 位 元

8 0 4 - 7 輸 出 位 元

8 0 8 X O R 組

8 2 2 刪 餘 位 元

9 0 0 編 碼 器

9 0 4 - 1 輸 出 位 元

9 0 4 - 5 輸 出 位 元

9 0 4 - 6 輸 出 位 元

9 0 4 - 7 輸 出 位 元

9 0 8 X O R 組

9 2 2 要 被 刪 餘 的 位 元

9 2 4 位 元 交 換

1 0 0 0 編 碼 器

1 0 0 4 - 0 輸 出 位 元

1 0 0 4 - 1 輸 出 位 元

1 0 0 4 - 7 輸 出 位 元

1 0 0 8 X O R 組

1 0 2 2 刪 餘 位 元

1 1 0 0 編 碼 器

1 1 0 4 - 3 輸 出 位 元

1 1 0 4 - 7 輸 出 位 元

1 1 2 2 刪 餘 位 元

1 1 2 4 位 元 交 換

1 2 0 0 編 碼 器

1 2 0 4 - 0 輸 出 位 元

1 2 0 4 - 6 輸 出 位 元

1 2 0 4 - 7 輸 出 位 元

1 2 0 8 X O R 組

1 2 2 2 要 被 刪 餘 的 位 元

1 3 0 0 編 碼 器

1 3 0 4 - 2 輸 出 位 元

1 3 0 4 - 3 輸 出 位 元

1 3 0 4 - 6 輸 出 位 元

1 3 0 4 - 7 輸 出 位 元

1 3 0 8 X O R 組

1 3 2 2 刪 餘 位 元

1 3 2 4 位 元 交 換

1 4 0 0 編 碼 器

1 4 0 2 - 0 位 元

1 4 0 2 - 1 位 元

1 4 0 2 - 2 位 元

1 4 0 2 - 3 位 元

1 4 0 2 - 4 位 元

1 4 0 2 - 5 位 元

1 4 0 2 - 6 位 元

1 4 0 2 - 7 位 元

1 4 0 4 - 0 位 元

1 4 0 4 - 1 位 元

1 4 0 4 - 2 位 元

1 4 0 4 - 3 位 元

1 4 0 4 - 4 位 元

1 4 0 4 - 5 位 元

1 4 0 4 - 6 位 元

1 4 0 4 - 7 位 元

1 4 0 8 X O R 組

1 4 1 0 路 徑

1 4 1 4 X O R

1 4 1 6 - 0 路 徑

1 4 1 6 - 1 路 徑

1 4 1 6 - 2 路 徑

1 4 1 6 - 3 路 徑

1 4 1 6 - 4 路 徑

1 4 1 6 - 5 路 徑

1 4 1 6 - 6 路 徑

1 4 1 6 - 7 路 徑

1 4 1 8 - 0 路 徑
 1 4 1 8 - 1 路 徑
 1 4 1 8 - 2 路 徑
 1 4 1 8 - 3 路 徑
 1 4 1 8 - 4 路 徑
 1 4 1 8 - 5 路 徑
 1 4 1 8 - 6 路 徑
 1 4 1 8 - 7 路 徑
 1 4 2 2 重 複 位 元
 1 5 0 0 編 碼 器
 1 5 0 4 - 0 輸 出 位 元
 1 5 0 4 - 1 輸 出 位 元
 1 5 0 4 - 2 輸 出 位 元
 1 5 0 4 - 6 輸 出 位 元
 1 5 0 8 X O R 組
 1 5 2 2 要 被 重 複 的 位 元
 1 5 2 4 位 元 交 換
 1 6 0 0 編 碼 器
 1 6 0 4 - 5 輸 出 位 元
 1 6 0 4 - 6 輸 出 位 元
 1 6 0 4 - 7 輸 出 位 元
 1 6 0 8 X O R 組
 1 6 2 2 重 複 位 元
 1 7 0 0 編 碼 器

- 1 7 0 4 - 1 輸 出 位 元
- 1 7 0 4 - 5 輸 出 位 元
- 1 7 0 4 - 6 輸 出 位 元
- 1 7 0 4 - 7 輸 出 位 元
- 1 7 0 8 X O R 組
- 1 7 2 2 要 被 重 複 的 位 元
- 1 7 2 4 位 元 交 換
- 1 8 0 0 裝 置
- 1 8 0 2 通 訊 介 面
- 1 8 0 4 儲 存 媒 體
- 1 8 0 6 使 用 者 介 面
- 1 8 0 8 記 憶 體 設 備
- 1 8 1 0 處 理 電 路
- 1 8 1 2 天 線
- 1 8 1 4 發 射 器
- 1 8 1 6 接 收 器
- 1 8 1 8 編 碼 相 關 資 訊
- 1 8 2 0 用 於 獲 得 的 電 路 / 模 組
- 1 8 2 2 用 於 編 碼 的 電 路 / 模 組
- 1 8 2 4 用 於 修 改 的 電 路 / 模 組
- 1 8 2 6 用 於 輸 出 的 電 路 / 模 組
- 1 8 2 8 用 於 選 擇 的 電 路 / 模 組
- 1 8 3 0 用 於 獲 得 的 代 碼
- 1 8 3 2 用 於 編 碼 的 代 碼

1 8 3 4 用 於 修 改 的 代 碼

1 8 3 6 用 於 輸 出 的 代 碼

1 8 3 8 用 於 選 擇 的 代 碼

1 9 0 0 程 序

1 9 0 2 可 選 方 塊

1 9 0 4 方 塊

1 9 0 6 方 塊

1 9 0 8 方 塊

1 9 1 0 方 塊

2 0 0 0 程 序

2 0 0 2 可 選 方 塊

2 0 0 4 方 塊

2 0 0 6 方 塊

2 0 0 8 方 塊

2 0 1 0 方 塊

【生物材料寄存】

【 0 1 6 7 】 國內寄存資訊 (請依寄存機構、日期、號碼順序註記)

無

【 0 1 6 8 】 國外寄存資訊 (請依寄存國家、機構、日期、號碼順序註記)

無

【發明申請專利範圍】

【第1項】 一種通訊的方法，包括：

獲得資料；

對該資料進行編碼以產生一編碼字元；

根據基於複數個位元元組的一刪餘模式來修改該編碼字元，其中該複數個位元元組中的特定位元元組僅有至多一個位元被指定為一刪餘位元，其中該位元元組與用於該編碼的一編碼器的一特定階段的邏輯區塊互斥地相關聯；及

發送經修改的編碼字元。

【第2項】 根據請求項 1 之方法，其中該等邏輯區塊是 XOR。

【第3項】 根據請求項 2 之方法，其中：

該 XOR 中的一第一 XOR 是該編碼器的該特定階段的一第一路徑的一部分；及

該 XOR 中的一第二 XOR 是該編碼器的該特定階段的一第二路徑的一部分。

【第4項】 根據請求項 1 之方法，其中該特定階段包括在對該編碼字元進行刪餘之前的最後一個階段。

【第5項】 根據請求項 1 之方法，其中：

該特定位元元組與用於該編碼的一編碼器的一 XOR 相關聯；

該特定位元元組包括一第一位元和一第二位元；及
該第一位元 and 該第二位元與該 XOR 的一輸出和該
XOR 的一重複輸入互斥地相關聯。

【第6項】 根據請求項 1 之方法，其中：

該特定位元元組與用於該編碼的一編碼器的一
XOR 相關聯；

該 XOR 的一輸入包括該編碼器的一第一輸出；及
該 XOR 的一輸出包括該編碼器的一第二輸出。

【第7項】 根據請求項 1 之方法，進一步包括：

選擇該刪餘模式。

【第8項】 根據請求項 7 之方法，其中選擇該刪餘模式
包括：

選擇該編碼字元的一開始處的一連續位元集合。

【第9項】 根據請求項 7 之方法，其中選擇該刪餘模式
包括：

選擇該編碼字元的一結束處的一連續位元集合。

【第10項】 根據請求項 7 之方法，其中選擇該刪餘模
式包括：

選擇該編碼字元的、作為用於該編碼的一編碼器的
最後一個階段的一特定輸出的一位元；及

不選擇該編碼字元的、作為用於該最後一個階段的
該特定輸出的 XOR 的一輸入的一位元。

【第11項】 根據請求項 7 之方法，其中選擇該刪餘模式包括：

將該編碼字元的位元劃分成位元對；及

從每個位元對中選擇至多一個位元作為要被刪餘的一位元。

【第12項】 根據請求項 11 之方法，其中

該等位元對與用於該編碼的一編碼器的最後一個階段的 XOR 互斥地相關聯；及

該等位元對中的一特定位元對的位元與該等 XOR 中的一特定 XOR 的一輸出和該特定 XOR 的一重複輸入互斥地相關聯。

【第13項】 根據請求項 1 之方法，其中對於該位元元組之每一者位元元組：

該位元元組的至多一個位元被指定為一刪餘位元；及

該位元元組的位元與一相關聯的 XOR 的一輸出和一重複輸入互斥地相關聯。

【第14項】 根據請求項 1 之方法，其中該編碼包括極化編碼。

【第15項】 一種用於通訊的裝置，包括：

一介面，該介面被配置為獲得資料；

一記憶體；及

一處理器，該處理器耦合到該記憶體和該介面，該處理器和該記憶體被配置為：

對該資料進行編碼以產生一編碼字元；及

根據基於複數個位元元組的一刪餘模式來修改該編碼字元，其中該複數個位元元組中的一特定位元元組僅有至多一個位元被指定為一刪餘位元，其中該等位元元組與用於該編碼的一編碼器的一特定階段的邏輯區塊互斥地相關聯，

其中該介面進一步被配置為發送經修改的編碼字元。

【第16項】 根據請求項15之裝置，其中該等邏輯區塊是XOR。

【第17項】 根據請求項16之裝置，其中：

該等XOR中的一第一XOR是該編碼器的該特定階段的一第一路徑的一部分；及

該等XOR中的一第二XOR是該編碼器的該特定階段的一第二路徑的一部分。

【第18項】 根據請求項15之裝置，其中該特定階段包括在對該編碼字元進行刪餘之前的最後一個階段。

【第19項】 根據請求項15之裝置，其中：

該特定位元元組與用於該編碼的一編碼器的一XOR相關聯；

該 XOR 的一輸入包括該編碼器的一第一輸出；及

該 XOR 的一輸出包括該編碼器的一第二輸出。

【第20項】 根據請求項15之裝置，其中該處理器和該記憶體進一步被配置為：

選擇該刪餘模式。

【第21項】 根據請求項20之裝置，其中選擇該刪餘模式包括在以下各項之間進行選擇：

該編碼字元的一開始處的一連續位元集合；或者

該編碼字元的一結束處的一連續位元集合。

【第22項】 根據請求項20之裝置，其中選擇該刪餘模式包括：

選擇該編碼字元的、作為用於該編碼的一編碼器的最後一個階段的一特定輸出的一位元；及

不選擇該編碼字元的、作為用於該最後一個階段的該特定輸出的一 XOR 的一輸入的一位元。

【第23項】 根據請求項15之裝置，其中該編碼包括極化編碼。

【第24項】 一種用於通訊的裝置，包括：

用於獲得資料的構件；

用於對該資料進行編碼以產生一編碼字元的構件；

用於根據基於複數個位元元組的一刪餘模式來修改該編碼字元的構件，其中該複數個位元元組中的一特

定位元元組的至多一個位元被指定為一刪餘位元；及
用於發送經修改的編碼字元的構件。

【第25項】 根據請求項24之裝置，其中該等位元元組
與用於該編碼的一編碼器的最後一個階段的XOR互
斥地相關聯。

【第26項】 根據請求項24之裝置，其中：

該特定位元元組與用於該編碼的一編碼器的一
XOR相關聯；

該XOR的一輸入包括該編碼器的一第一輸出；及

該XOR的一輸出包括該編碼器的一第二輸出。

【第27項】 根據請求項24之裝置，進一步包括：

用於選擇該刪餘模式的構件。

【第28項】 一種儲存電腦可執行代碼的非暫時性電腦
可讀取媒體，該電腦可執行代碼包括用於執行以下操
作的代碼：

獲得資料；

對該資料進行編碼以產生一編碼字元；

根據基於複數個位元元組的一刪餘模式來修改該編
碼字元，其中該複數個位元元組中的一特定位元元組
僅有至多一個位元被指定為一刪餘位元，其中該等位
元元組與用於該編碼的一編碼器的一特定階段的邏輯
區塊互斥地相關聯；及

發送經修改的編碼字元。

【第29項】 一種通訊的方法，包括：

獲得資料；

對該資料進行編碼以產生一編碼字元；

根據基於複數個位元元組的一重複模式來修改該編碼字元，其中該複數個位元元組中的一特定位元元組僅有至多一個位元被指定為一重複位元，其中該等位元元組與用於該編碼的一編碼器的一特定階段的邏輯區塊互斥地相關聯；及

發送經修改的編碼字元。

【第30項】 根據請求項29之方法，其中該等邏輯區塊是XOR。

【第31項】 根據請求項30之方法，其中：

該XOR中的一第一XOR是該編碼器的該特定階段的一第一路徑的一部分；及

該等XOR中的一第二XOR是該編碼器的該特定階段的一第二路徑的一部分。

【第32項】 根據請求項29之方法，其中該特定階段包括在對該編碼字元進行重複之前的最後一個階段。

【第33項】 根據請求項29之方法，其中：

該特定位元元組與用於該編碼的一編碼器的一XOR相關聯；

該特定位元元組包括一第一位元和一第二位元；及
該第一位元 and 該第二位元與該 XOR 的一輸出和該
XOR 的一重複輸入互斥地相關聯。

【第34項】 根據請求項 29 之方法，其中：

該特定位元元組與用於該編碼的一編碼器的一
XOR 相關聯；

該 XOR 的一輸入包括該編碼器的一第一輸出；及
該 XOR 的一輸出包括該編碼器的一第二輸出。

【第35項】 根據請求項 29 之方法，進一步包括：

選擇該重複模式。

【第36項】 根據請求項 35 之方法，其中選擇該重複模
式包括：

選擇該編碼字元的一開始處的一連續位元集合。

【第37項】 根據請求項 35 之方法，其中選擇該重複模
式包括：

選擇該編碼字元的一結束處的一連續位元集合。

【第38項】 根據請求項 35 之方法，其中選擇該重複模
式包括：

選擇該編碼字元的、作為用於該編碼的一編碼器的
最後一個階段的一特定輸出的一位元；及

不選擇該編碼字元的、作為用於該最後一個階段的
該特定輸出的一 XOR 一的輸入的一位元。

【第39項】 根據請求項35之方法，其中選擇該重複模式包括：

將該編碼字元的位元劃分成位元對；及

從每個位元對中選擇至多一個位元作為要被重複的一位元。

【第40項】 根據請求項39之方法，其中

該等位元對與用於該編碼的一編碼器的最後一個階段的XOR互斥地相關聯；及

該等位元對中的一特定位元對的位元與該等XOR中的一特定XOR的一輸出及該特定XOR的一重複輸入互斥地相關聯。

【第41項】 根據請求項29之方法，其中對於該等位元元組之每一者位元元組：

該位元元組的至多一個位元被指定為一重複位元；及

該位元元組的位元與一相關聯的XOR的一輸出和一重複輸入互斥地相關聯。

【第42項】 根據請求項29之方法，其中該編碼包括極化編碼。

【第43項】 一種用於通訊的裝置，包括：

一介面，該介面被配置為獲得資料；

一記憶體；及

一處理器，該處理器耦合到該記憶體和該介面，該處理器和該記憶體被配置為：

對該資料進行編碼以產生一編碼字元；及

根據基於複數個位元元組的一重複模式來修改該編碼字元，其中該複數個位元元組中的一特定位元元組僅有至多一個位元被指定為一重複位元，其中該等位元元組與用於該編碼的一編碼器的一特定階段的邏輯區塊互斥地相關聯，

其中該介面進一步被配置為發送經修改的編碼字元。

【第44項】 根據請求項43之裝置，其中該等邏輯區塊是XOR。

【第45項】 根據請求項44之裝置，其中：

該等XOR中的一第一XOR是該編碼器的該特定階段的一第一路徑的一部分；及

該等XOR中的一第二XOR是該編碼器的該特定階段的一第二路徑的一部分。

【第46項】 根據請求項43之裝置，其中該特定階段包括在對該編碼字元進行重複之前的最後一個階段。

【第47項】 根據請求項43之裝置，其中：

該特定位元元組與用於該編碼的一編碼器的一XOR相關聯；

該 XOR 的一輸入包括該編碼器的一第一輸出；及

該 XOR 的一輸出包括該編碼器的一第二輸出。

【第48項】 根據請求項43之裝置，其中該處理器和該記憶體進一步被配置為：

選擇該重複模式。

【第49項】 根據請求項48之裝置，其中選擇該重複模式包括在以下各項之間進行選擇：

該編碼字元的一開始處的一連續位元集合；或者

該編碼字元的一結束處的一連續位元集合。

【第50項】 根據請求項48之裝置，其中選擇該重複模式包括：

選擇該編碼字元的、作為用於該編碼的一編碼器的最後一個階段的一特定輸出的一位元；及

不選擇該編碼字元的、作為用於該最後一個階段的該特定輸出的一 XOR 的一輸入的一位元。

【第51項】 根據請求項46之裝置，其中該編碼包括極化編碼。

【第52項】 一種用於通訊的裝置，包括：

用於獲得資料的構件；

用於對該資料進行編碼以產生一編碼字元的構件；

用於根據基於複數個位元元組的一重複模式來修改該編碼字元的構件，其中該複數個位元元組中的特定

位元元組的至多一個位元被指定為一重複位元；及

用於發送經修改的編碼字元的構件。

【第53項】 根據請求項52之裝置，其中該等位元元組與用於該編碼的一編碼器的最後一個階段的XOR互斥地相關聯。

【第54項】 根據請求項52之裝置，其中：

該特定位元元組與用於該編碼的一編碼器的一XOR相關聯；

該XOR的一輸入包括該編碼器的一第一輸出；及

該XOR的一輸出包括該編碼器的一第二輸出。

【第55項】 根據請求項52之裝置，進一步包括：

用於選擇該重複模式的構件。

【第56項】 一種儲存電腦可執行代碼的非暫時性電腦可讀取媒體，該電腦可執行代碼包括用於執行以下操作的代碼：

獲得資料；

對該資料進行編碼以產生一編碼字元；

根據基於複數個位元元組的一重複模式來修改該編碼字元，其中該複數個位元元組中的一特定位元元組僅有至多一個位元被指定為一重複位元，其中該等位元元組與用於該編碼的一編碼器的一特定階段的邏輯區塊互斥地相關聯；及

發送經修改的編碼字元。

【發明圖式】

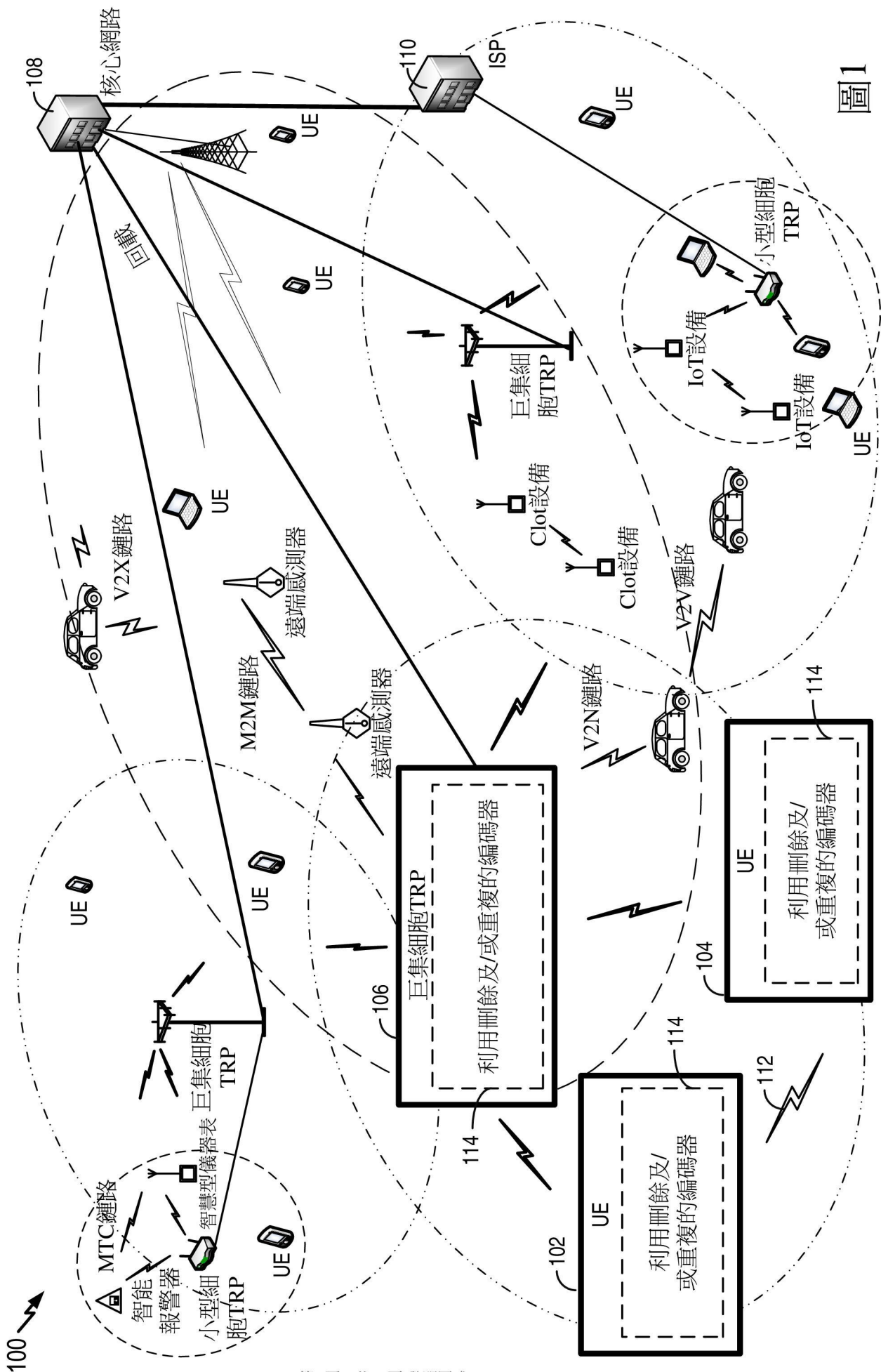


圖1

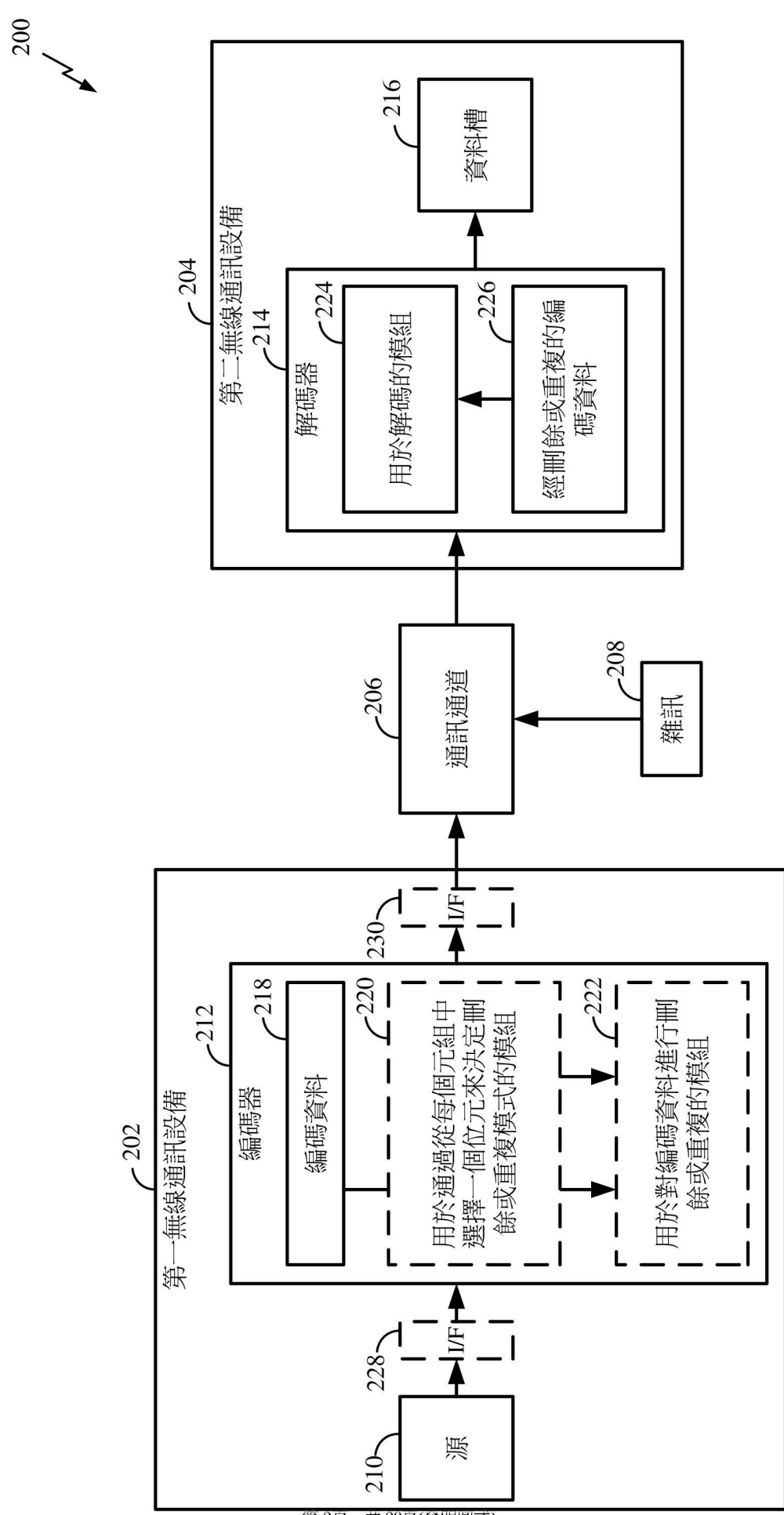


圖2

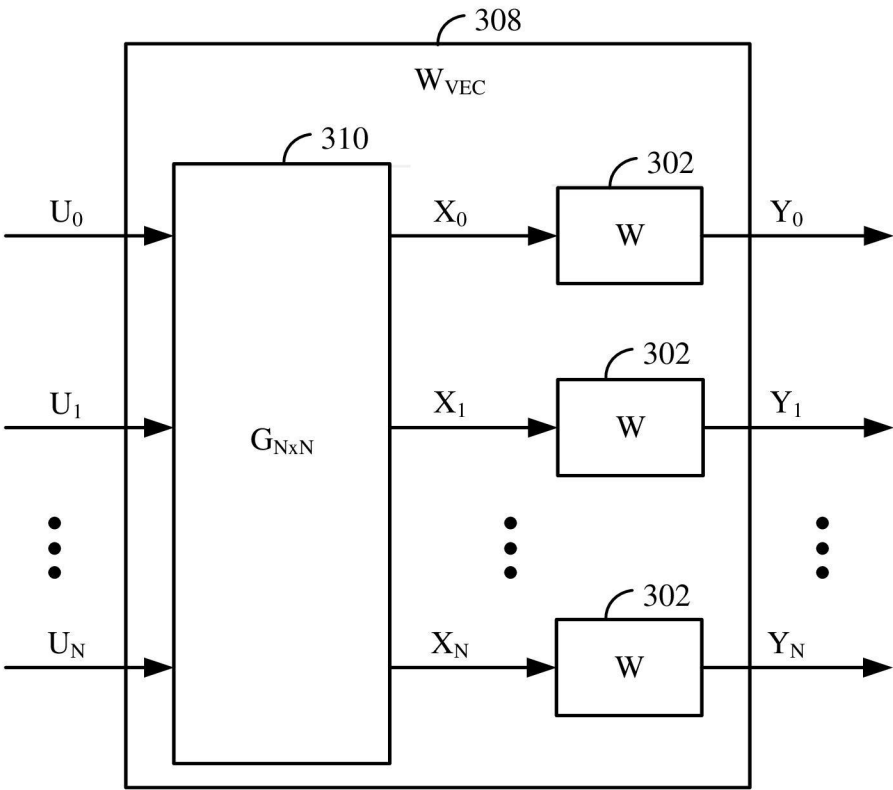
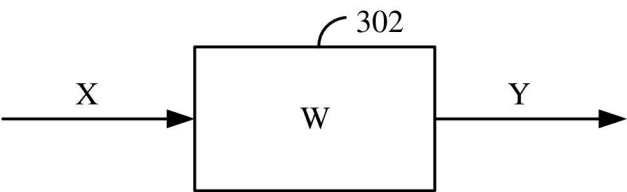


圖3

400

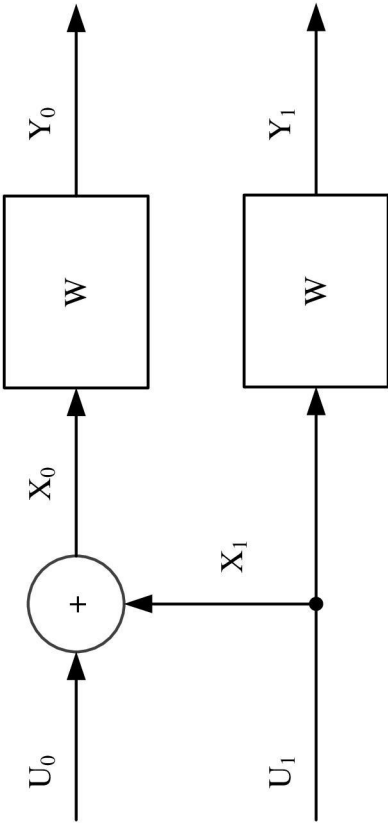


圖4

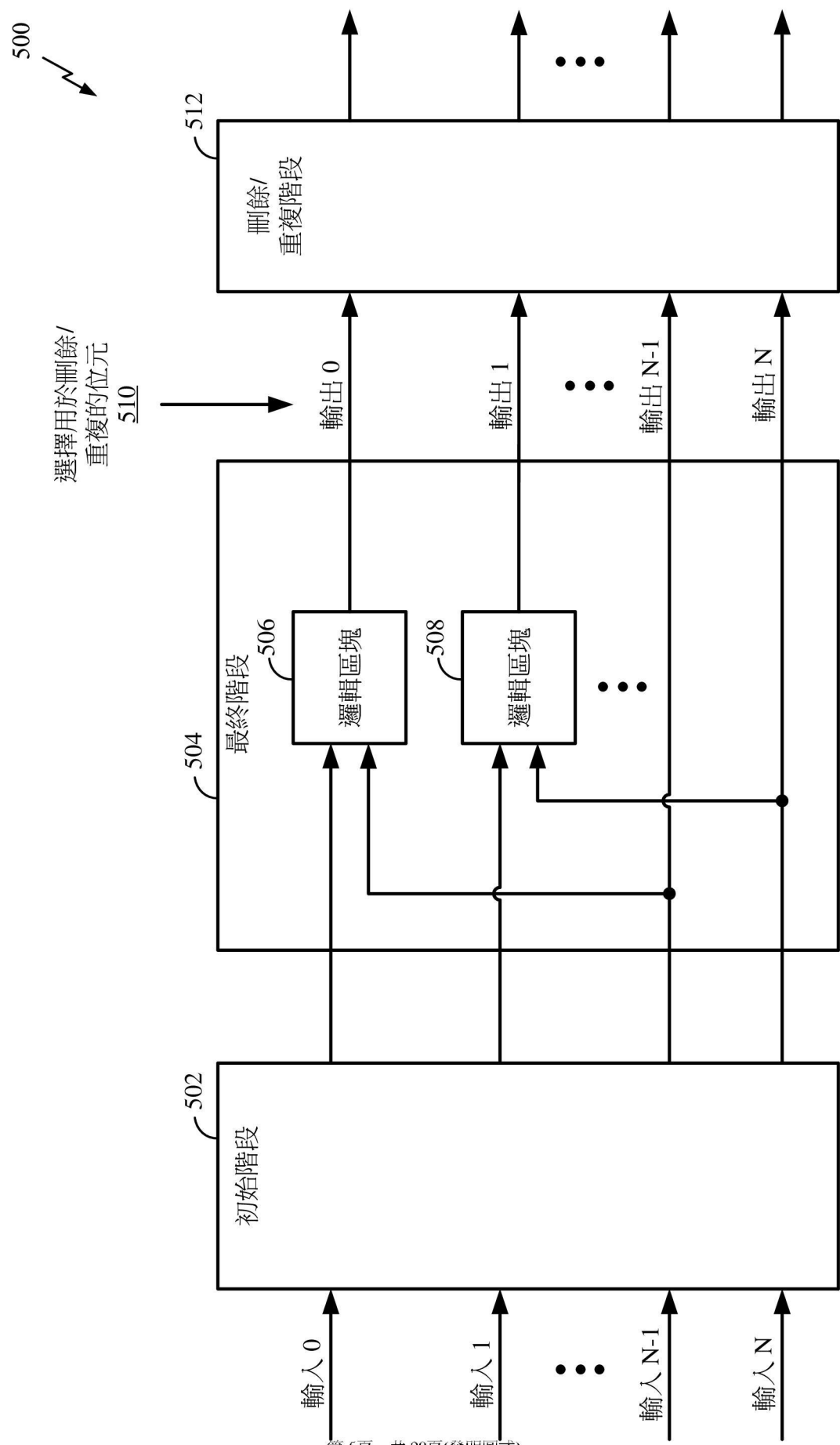


圖5

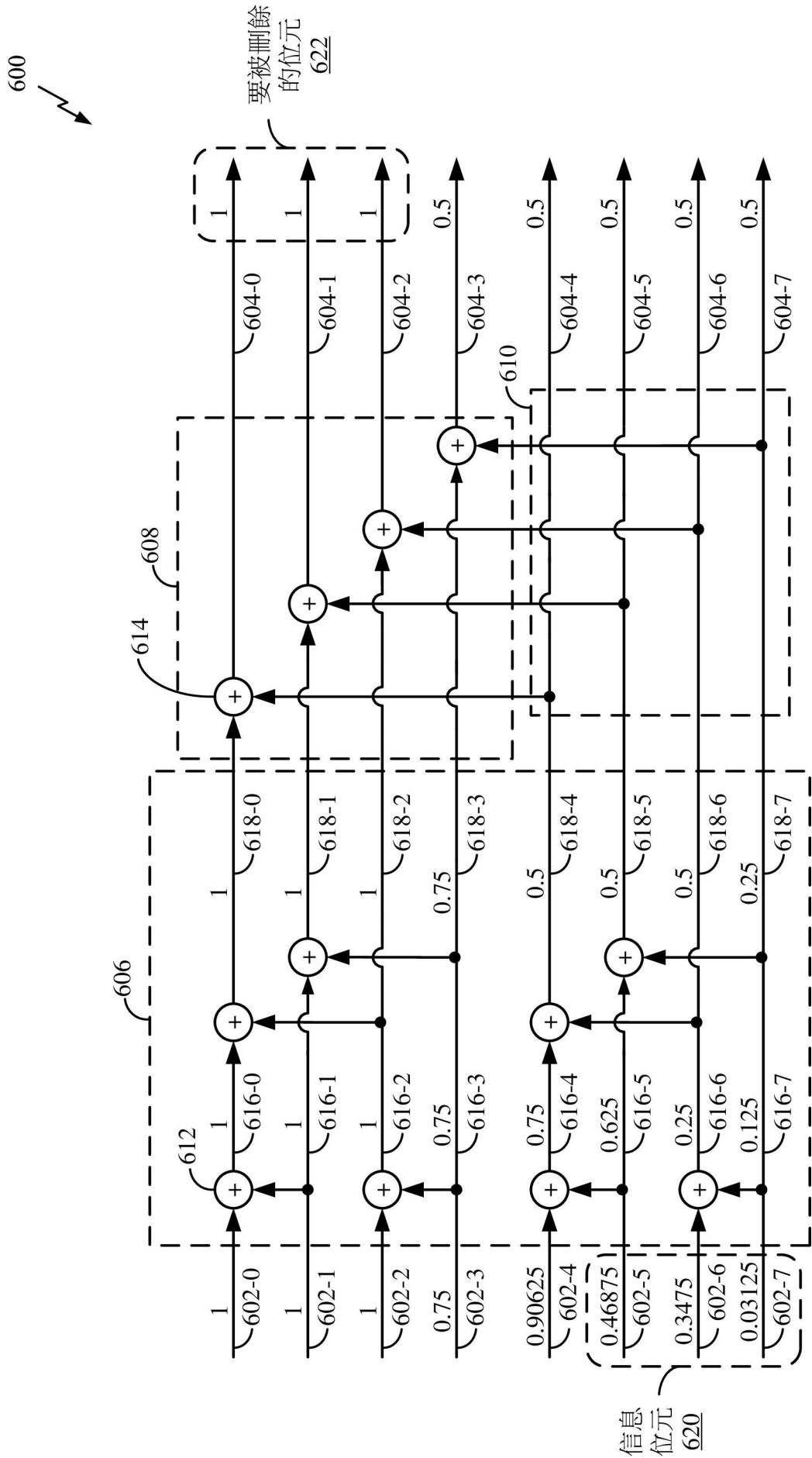


圖6

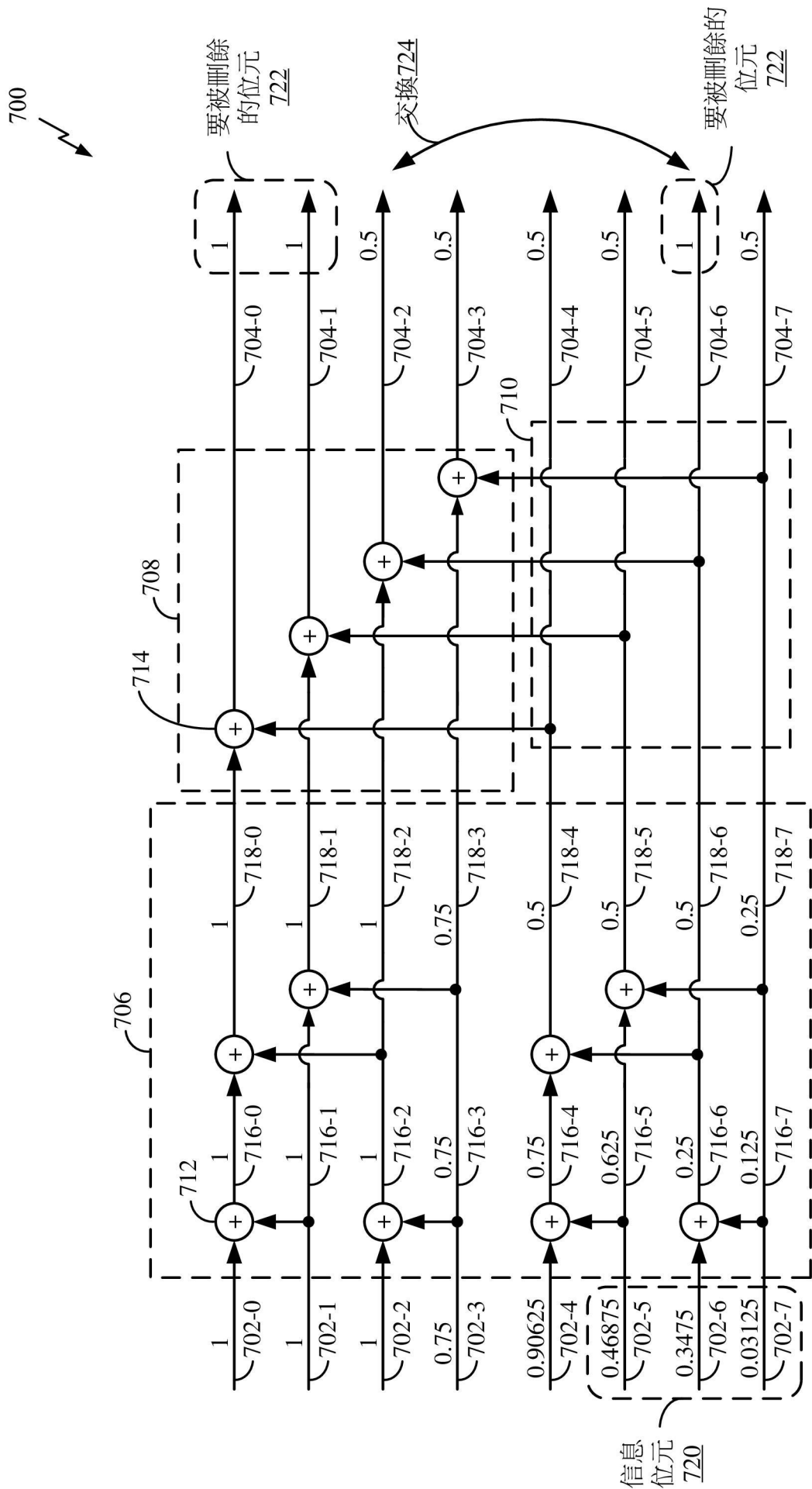


圖7

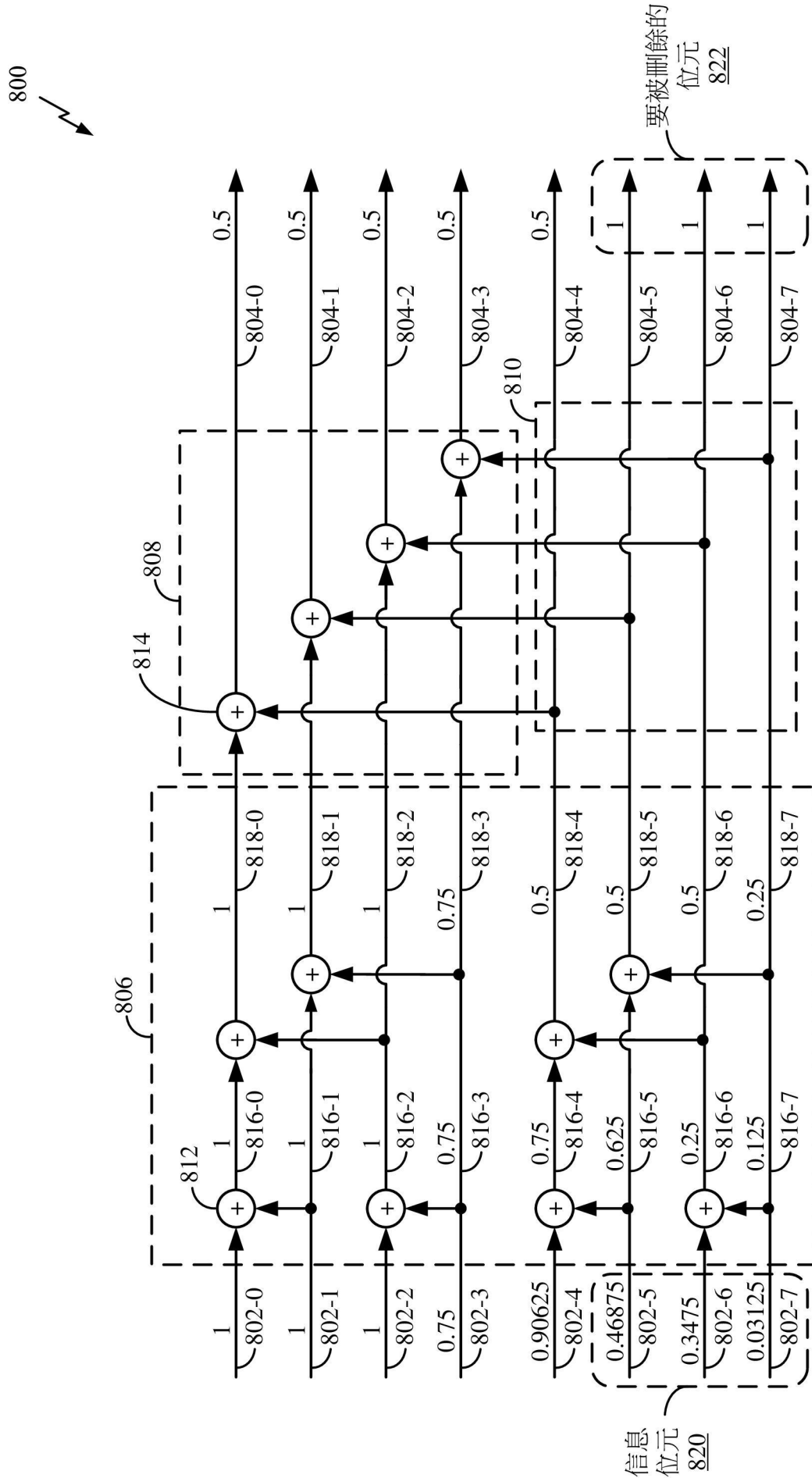
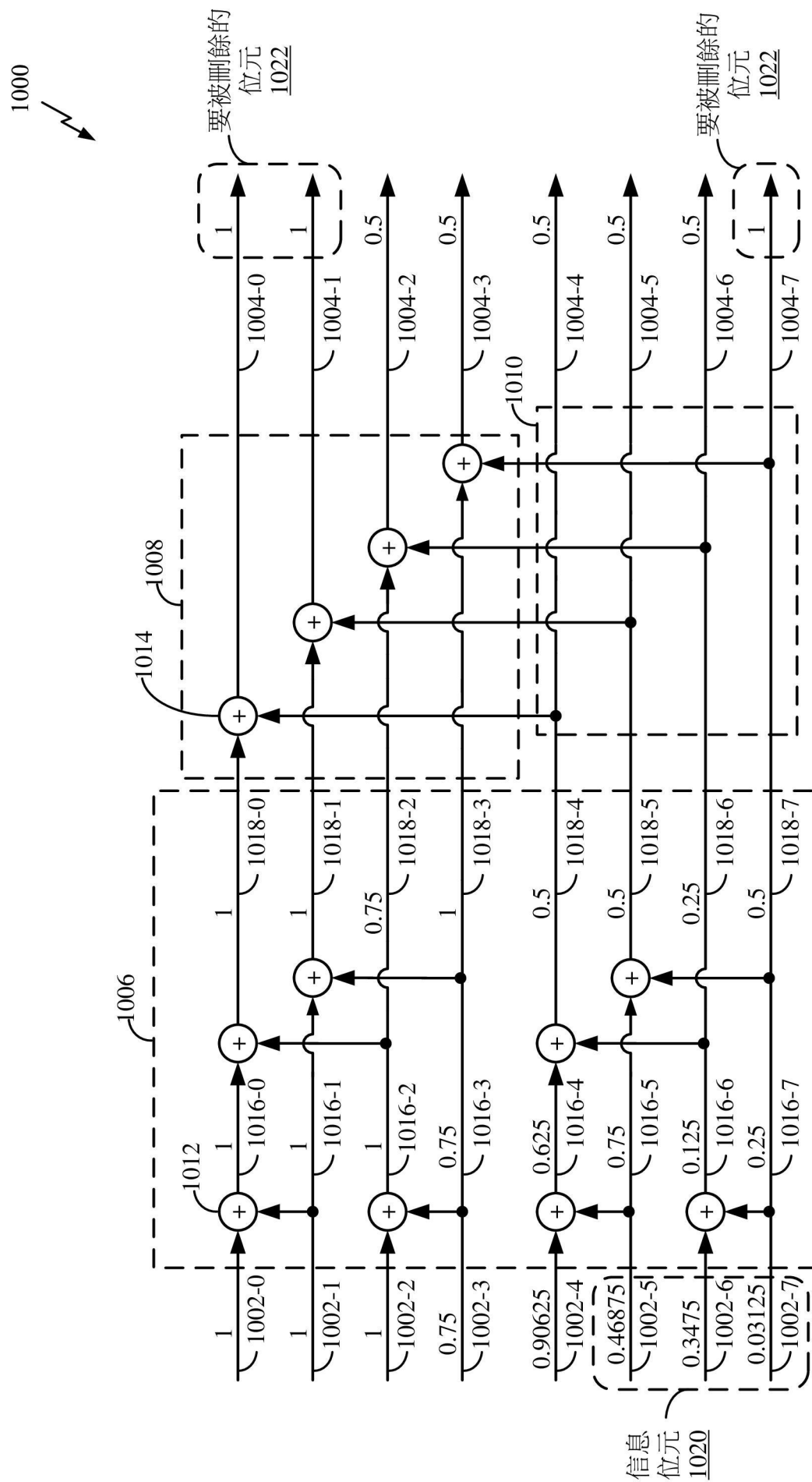


圖8



10

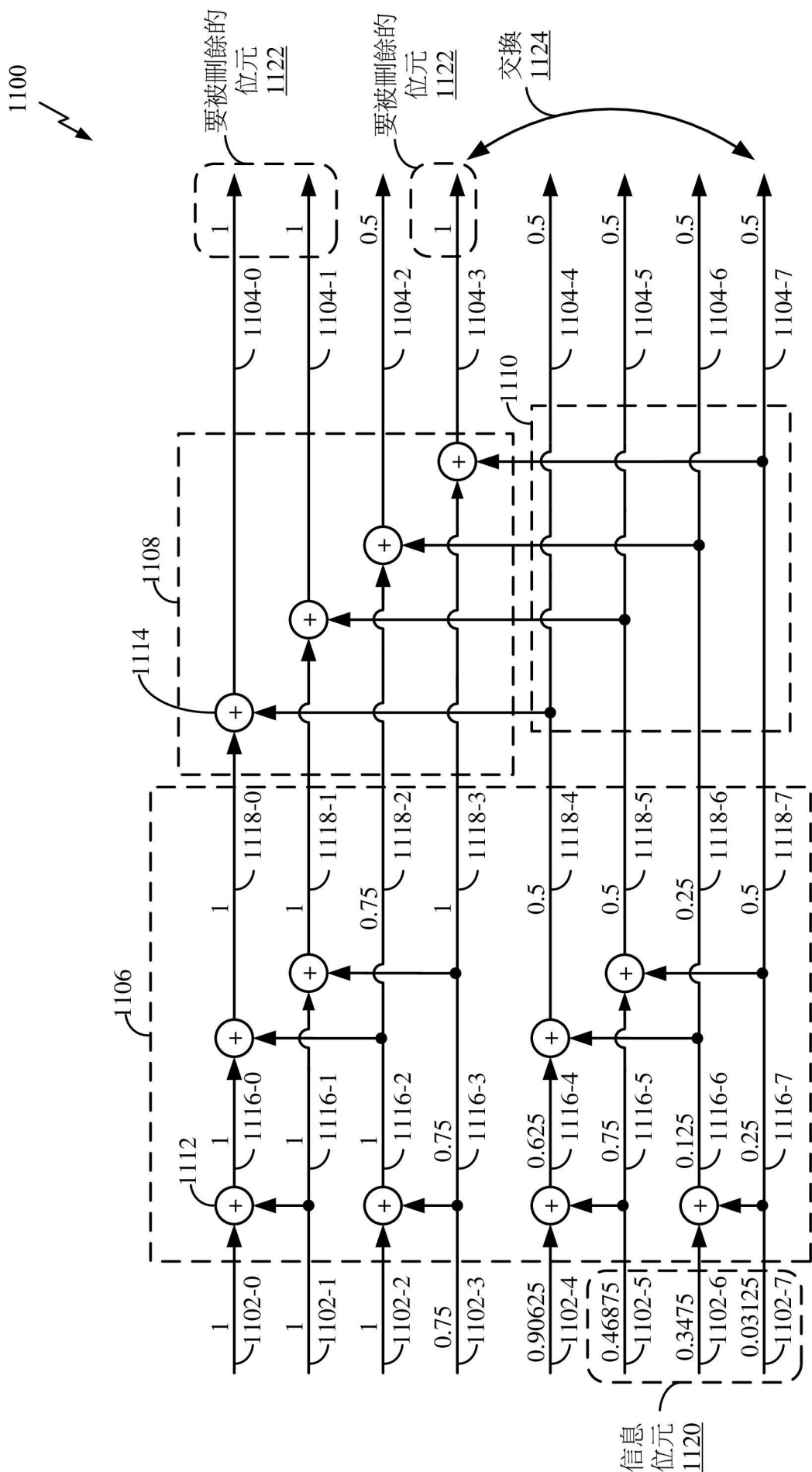


圖11

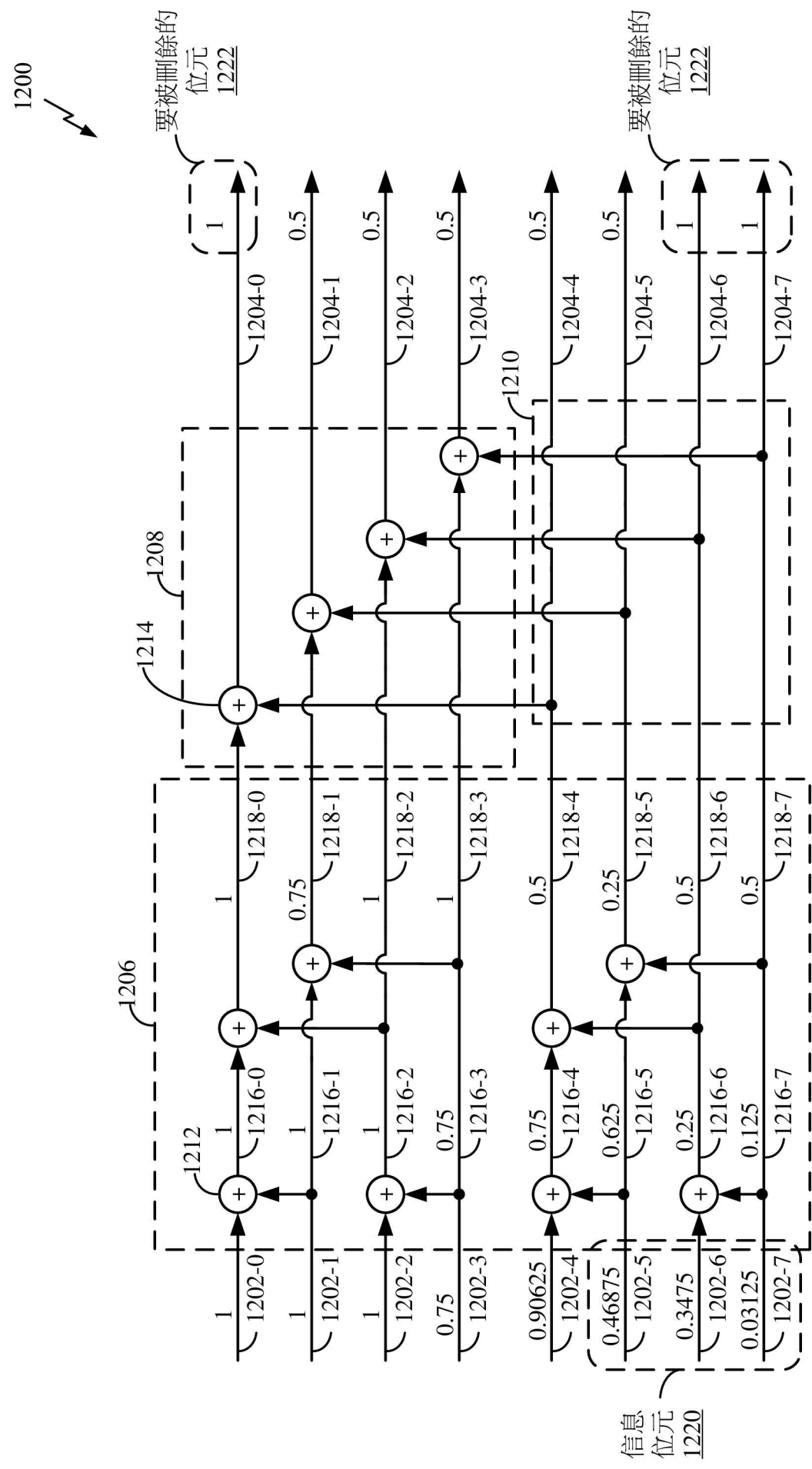


圖12

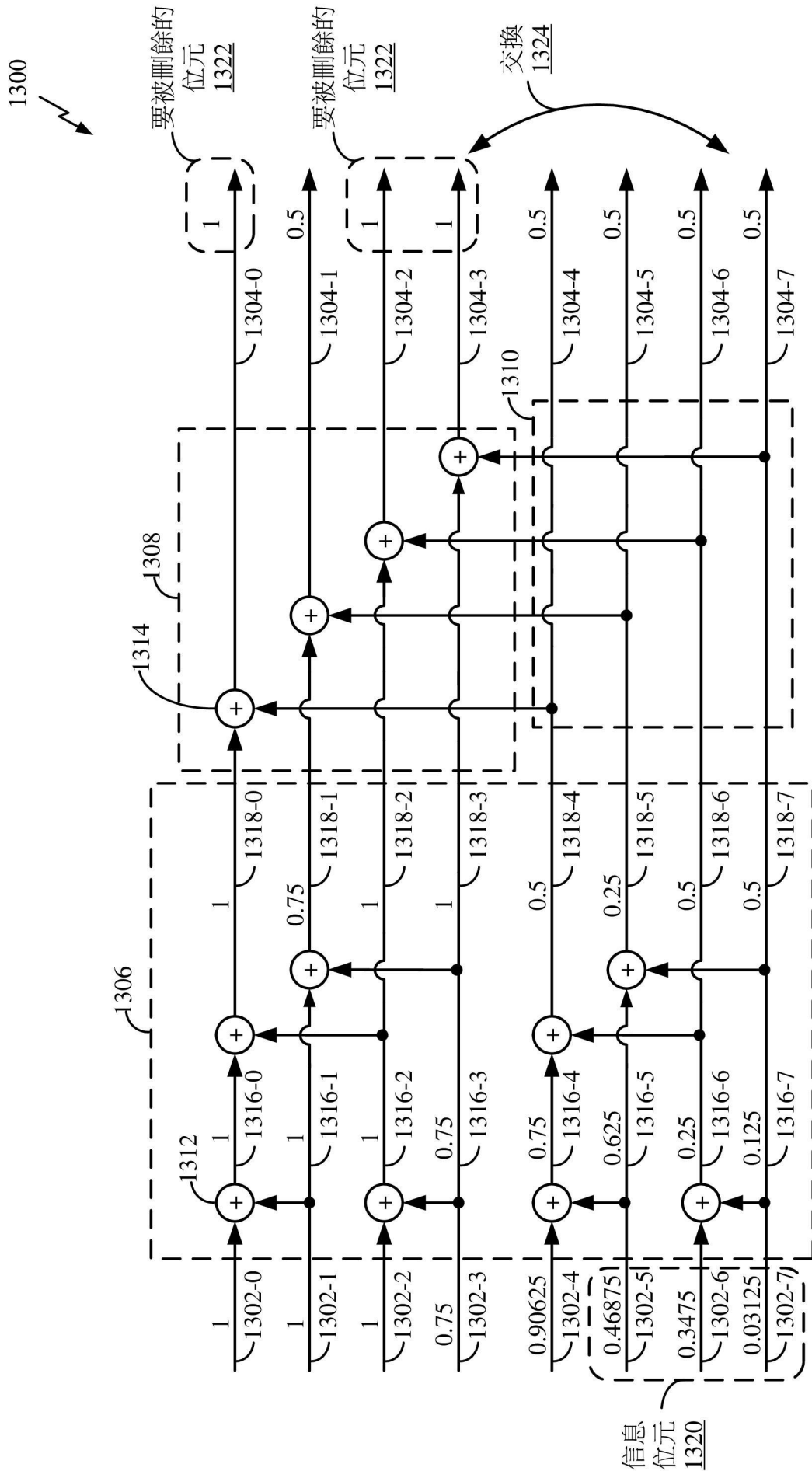


圖13

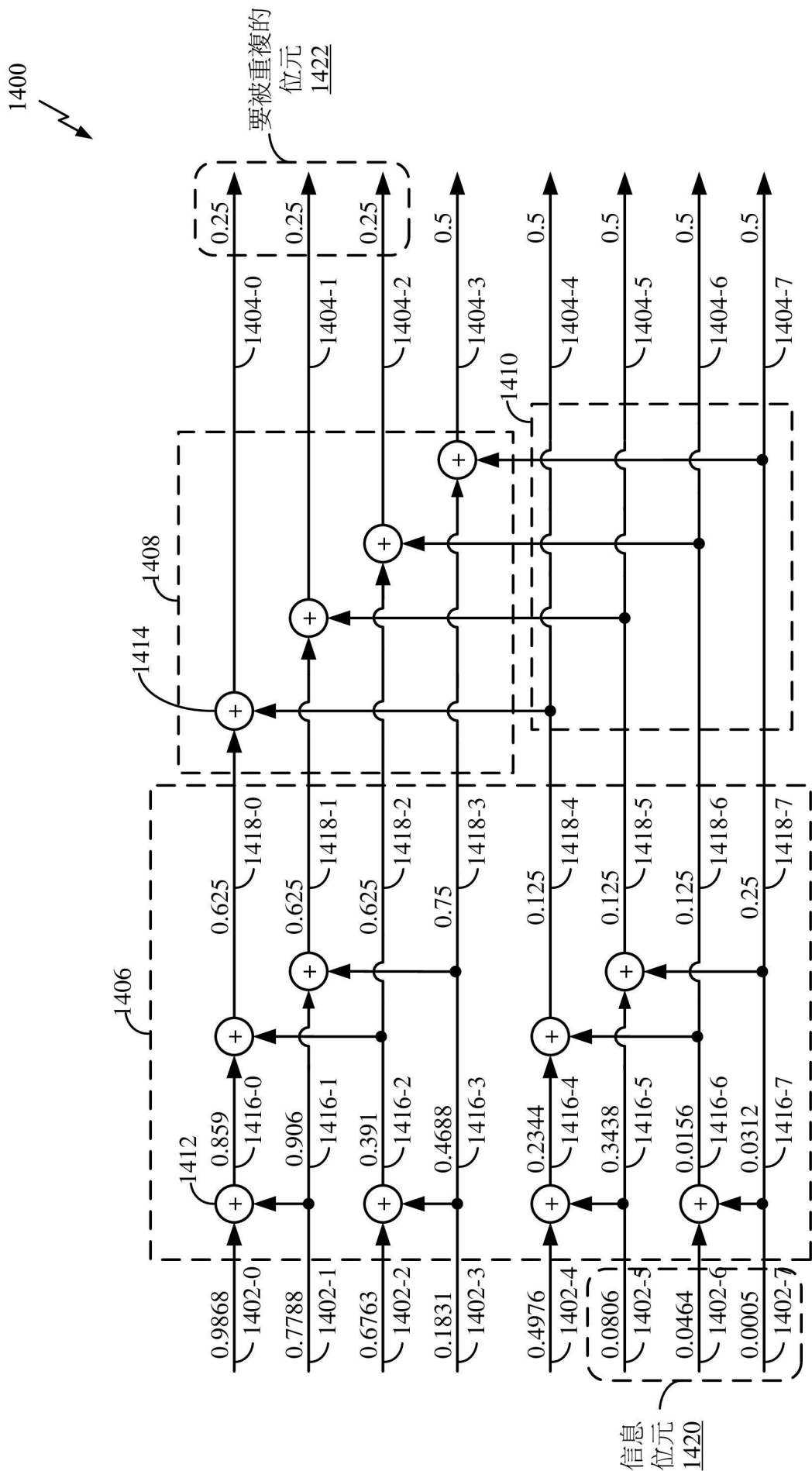


圖14

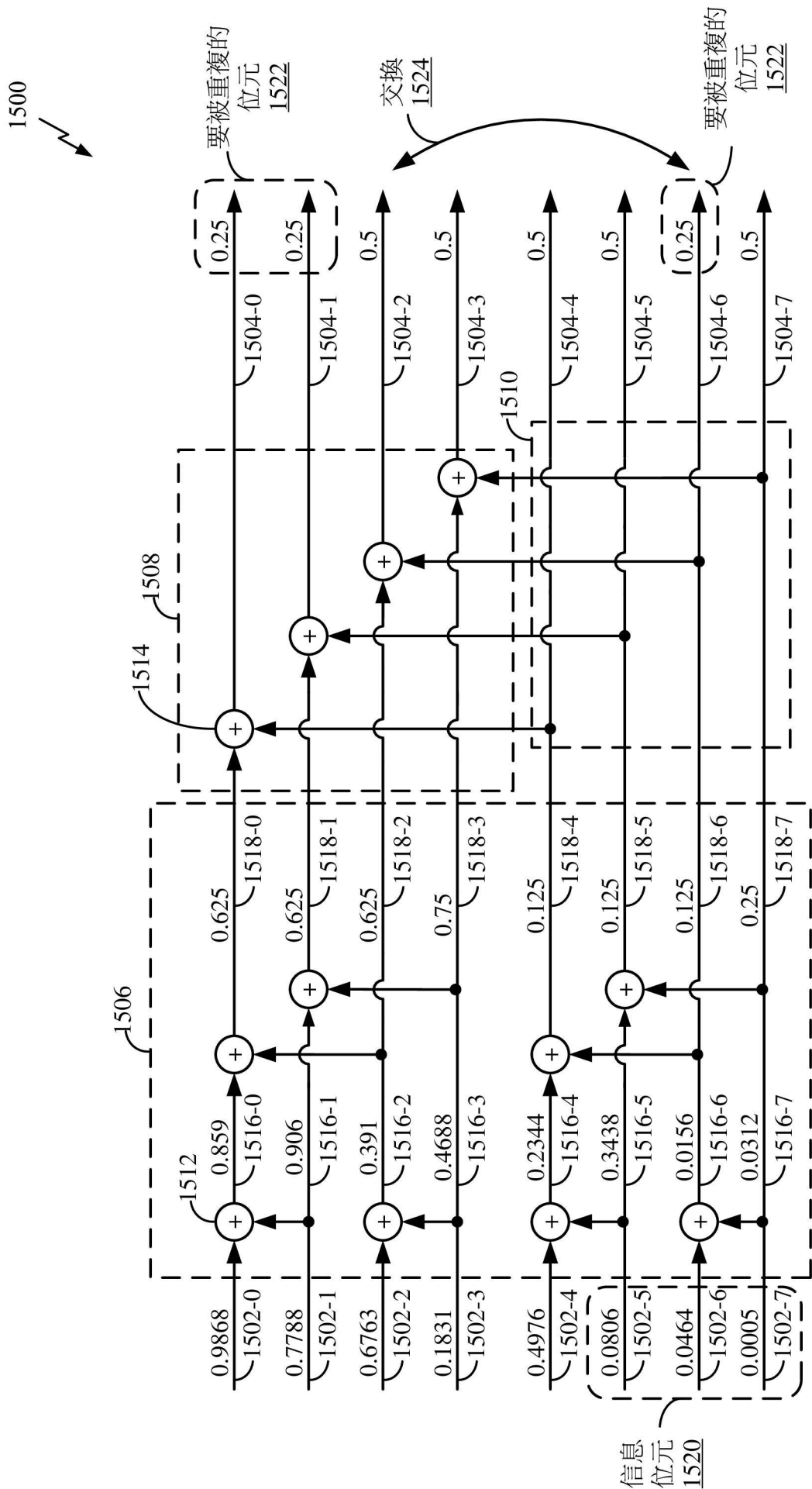


圖15

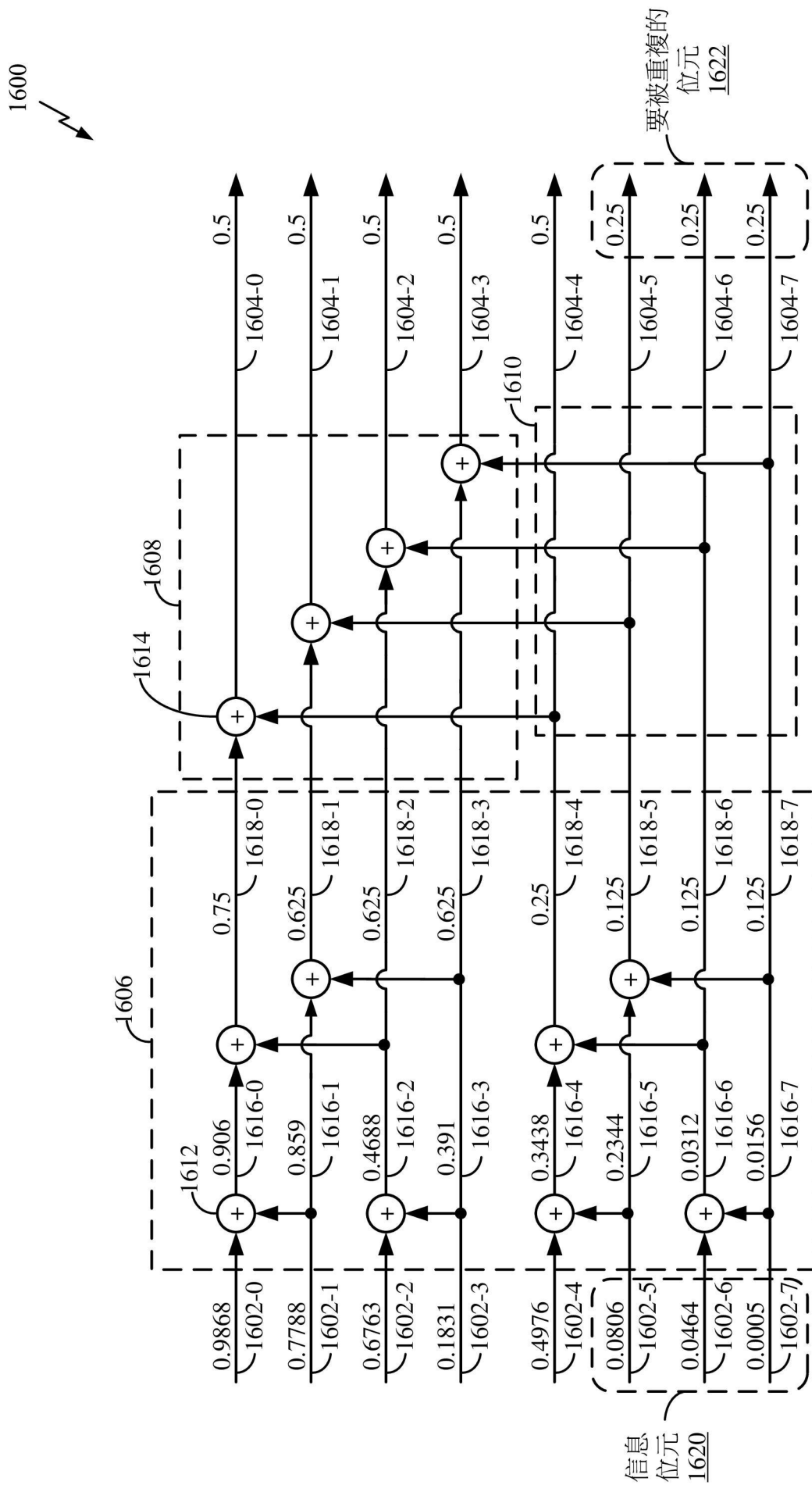


圖16

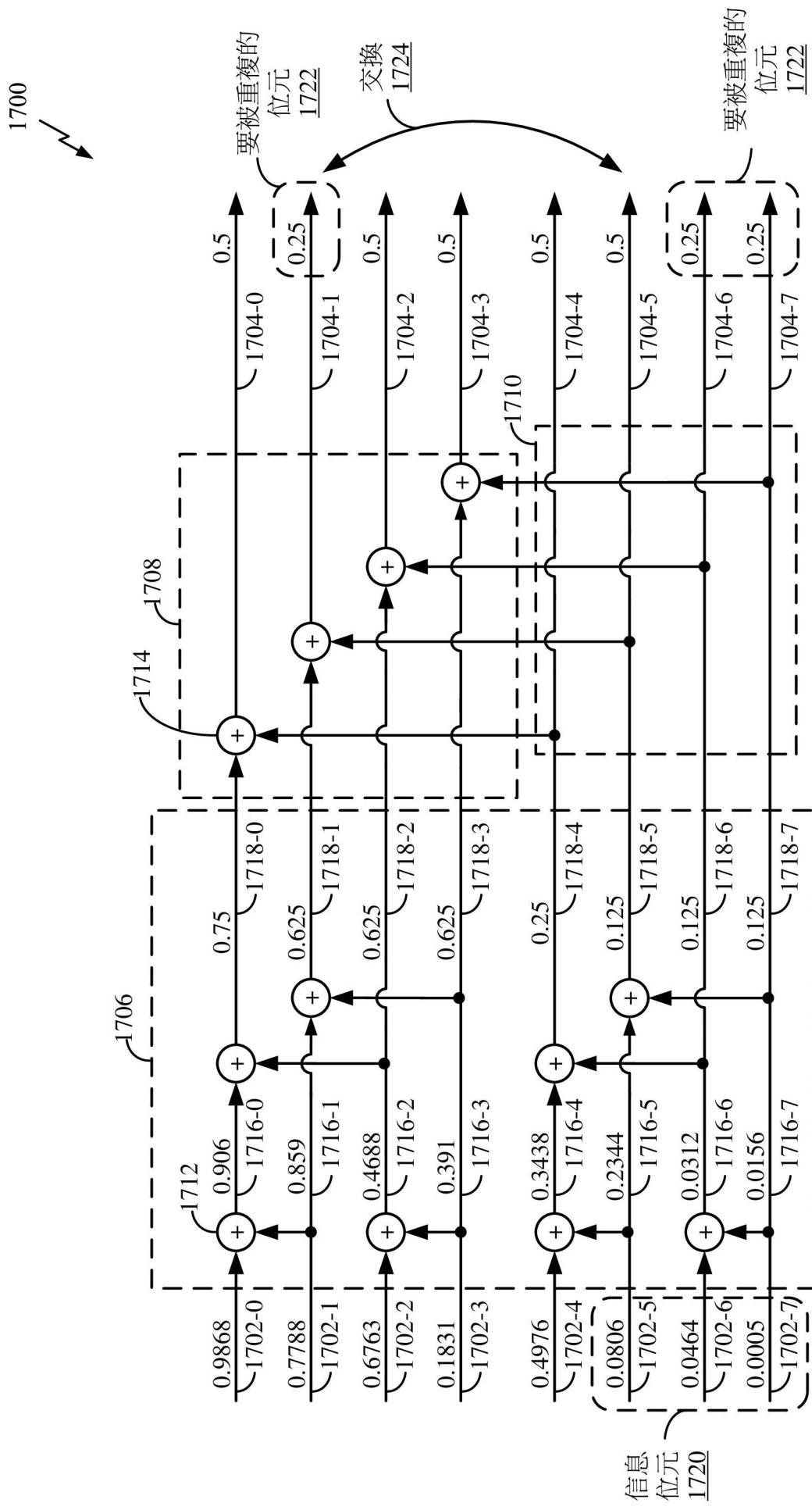


圖17

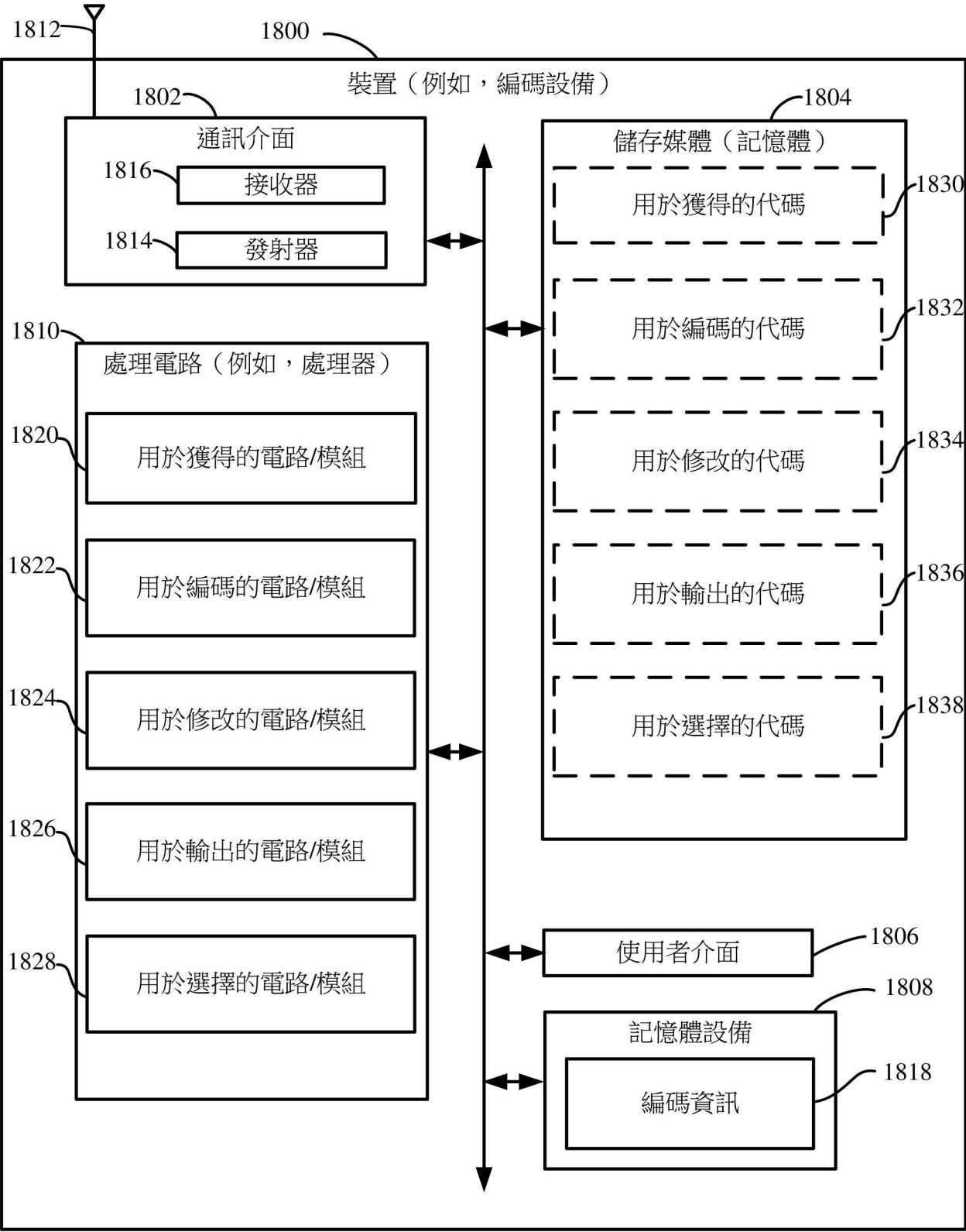


圖18

1900
↙

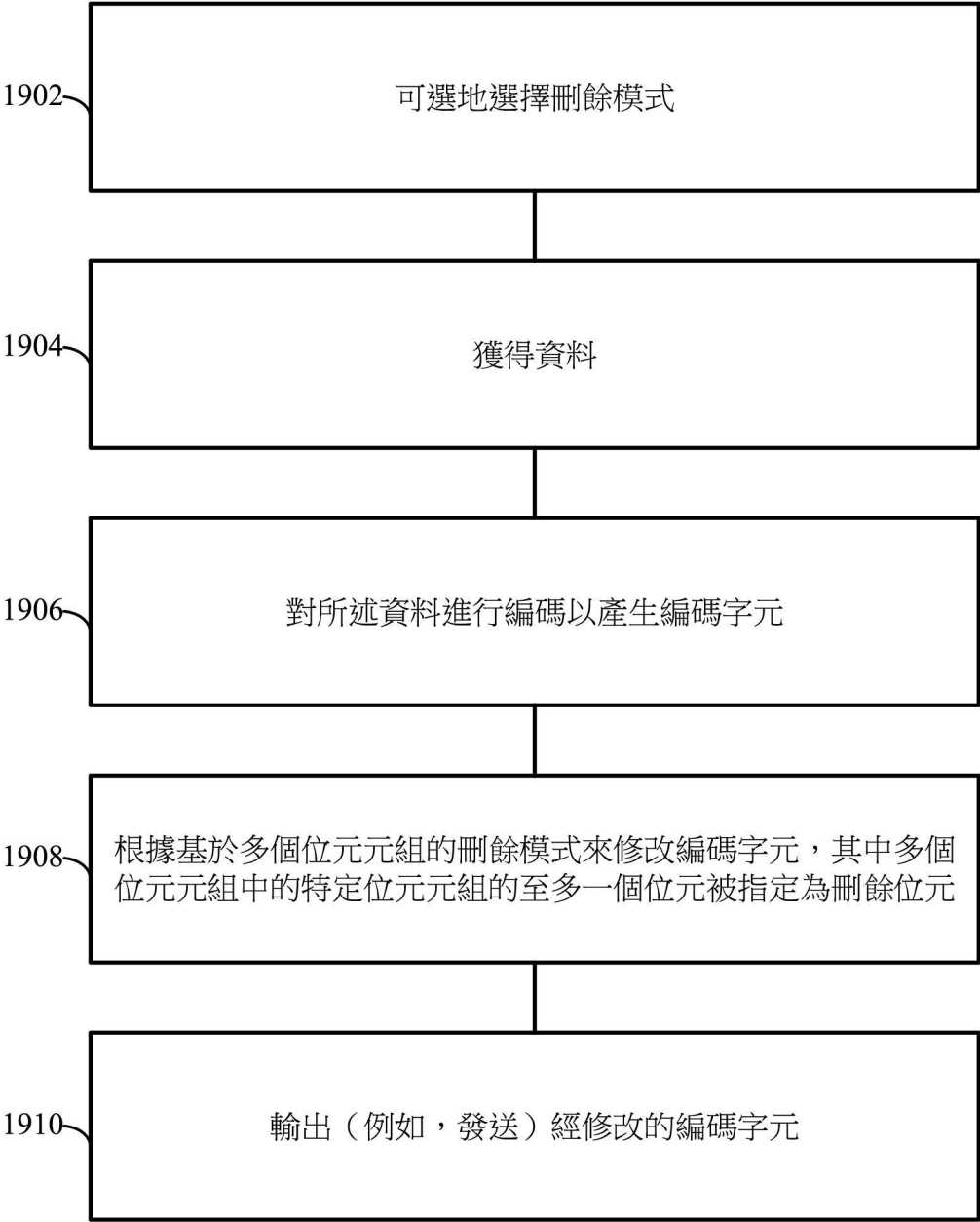


圖19

2000
↙

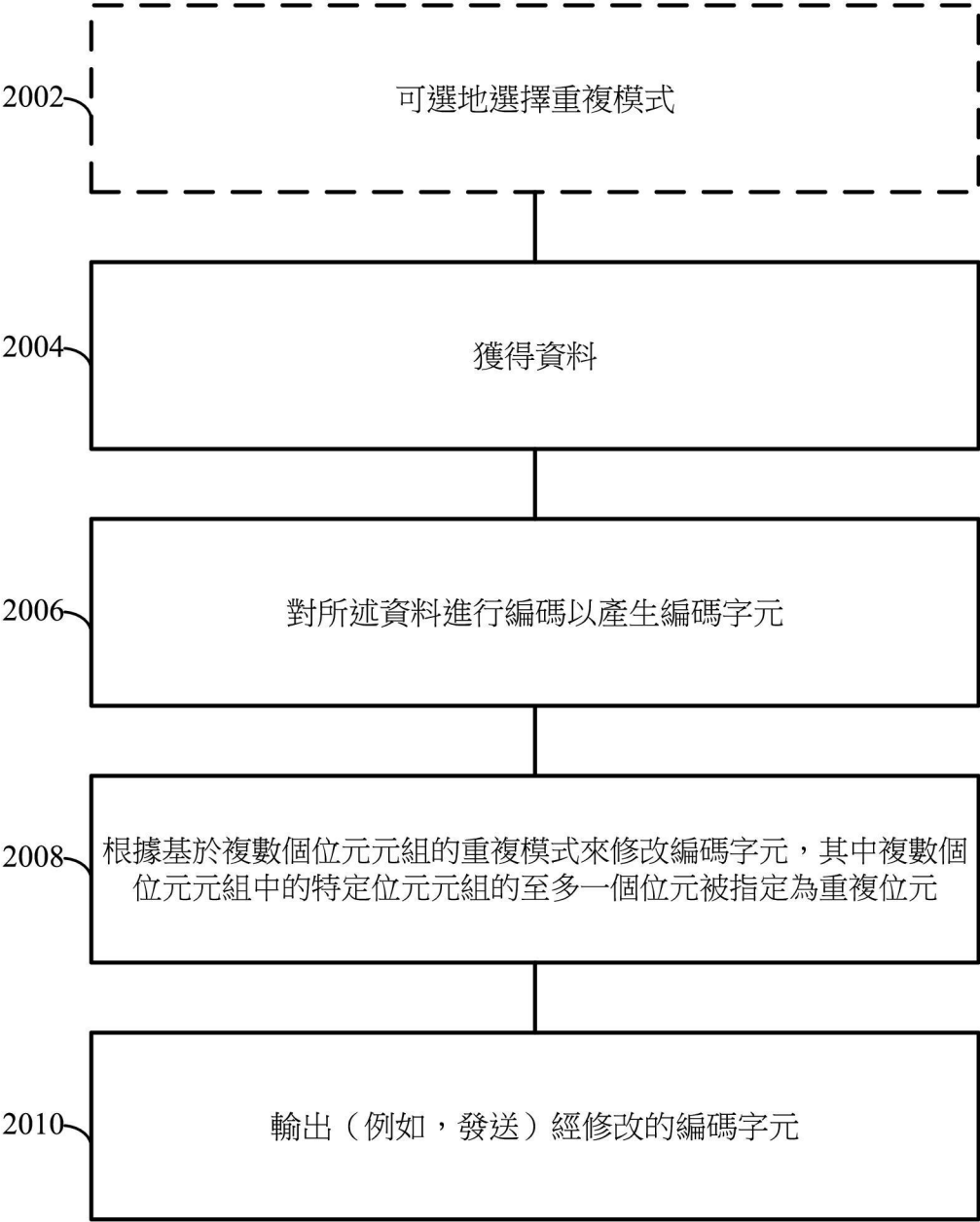


圖20