

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第6753769号
(P6753769)

(45) 発行日 令和2年9月9日 (2020. 9. 9)

(24) 登録日 令和2年8月24日 (2020. 8. 24)

(51) Int. Cl.

F I

G O 9 G 3 / 3 2 3 3 (2 0 1 6 . 0 1)

G O 9 G 3 / 2 0 (2 0 0 6 . 0 1)

G O 9 G 3 / 3 2 3 3

G O 9 G 3 / 2 0 6 1 1 H

G O 9 G 3 / 2 0 6 2 1 A

G O 9 G 3 / 2 0 6 2 2 D

G O 9 G 3 / 2 0 6 2 4 B

請求項の数 6 (全 30 頁) 最終頁に続く

(21) 出願番号	特願2016-245319 (P2016-245319)	(73) 特許権者	501426046
(22) 出願日	平成28年12月19日 (2016. 12. 19)		エルジー ディスプレイ カンパニー リ
(65) 公開番号	特開2017-120409 (P2017-120409A)		ミテッド
(43) 公開日	平成29年7月6日 (2017. 7. 6)		大韓民国 ソウル、ヨンドゥンポグ、ヨ
審査請求日	平成28年12月19日 (2016. 12. 19)		ウィーテロ 1 2 8
審査番号	不服2019-970 (P2019-970/J1)	(74) 代理人	110002077
審査請求日	平成31年1月24日 (2019. 1. 24)		園田・小林特許業務法人
(31) 優先権主張番号	10-2015-0191421	(72) 発明者	ヨンキュ・パク
(32) 優先日	平成27年12月31日 (2015. 12. 31)		大韓民国、4 1 2 - 2 2 0 キョンギード
(33) 優先権主張国・地域又は機関	韓国 (KR)		、コヤンシ、ドジジャング、ハンシン
			ードン、ソマン・マウル・6・ダンジ、ソ
			ンウォン・アパーメント 6 0 2 - 6 0 6
			最終頁に続く

(54) 【発明の名称】 有機発光表示装置、有機発光表示パネル、有機発光表示装置の映像駆動方法、並びに有機発光表示装置の有機発光ダイオード劣化センシング駆動方法

(57) 【特許請求の範囲】

【請求項 1】

複数のデータライン及び複数のゲートラインにより定義される複数のサブピクセルが配列された有機発光表示パネルと、

前記複数のデータラインを駆動するデータドライバと、
前記複数のゲートラインを駆動するゲートドライバと、
前記データドライバ及び前記ゲートドライバを制御するコントローラとを含み、
前記各サブピクセルは、
有機発光ダイオードと、
前記有機発光ダイオードを駆動するための駆動トランジスタと、
ゲートノードに印加されるスキャン信号により制御され、前記駆動トランジスタのゲートノードである第 1 ノードとデータラインとの間に電氣的に連結されたスイッチングトランジスタと、

ゲートノードに印加されるセンシング信号により制御され、前記ゲートノードとは異なる前記駆動トランジスタの第 2 ノードと基準電圧ラインとの間に電氣的に連結されたセンシングトランジスタと、

前記駆動トランジスタの第 1 ノードと第 2 ノードとの間に電氣的に連結されたストレージキャパシタとを含み、

前記複数のゲートラインの各々は、1つのサブピクセルライン毎に配置され、
n 番目サブピクセルラインに配列された各サブピクセル内のスイッチングトランジスタ

のゲートノードは、前記 n 番目サブピクセルラインに配置された n 番目ゲートラインを通じて出力される n 番目スキャン信号の印加を受け、前記 n 番目サブピクセルラインに配列された各サブピクセル内のセンシングトランジスタのゲートノードは、 $n + 1$ 番目サブピクセルラインに配置され、前記 $n + 1$ 番目サブピクセルラインに配列された各サブピクセル内のスイッチングトランジスタのゲートノードと、 n 番目サブピクセルラインに配列された各サブピクセル内のセンシングトランジスタのゲートノードに共通に連結された $n + 1$ 番目ゲートラインを通じて出力される $n + 1$ 番目スキャン信号を n 番目センシング信号として印加を受け、

前記 n 番目サブピクセルラインでの駆動トランジスタのしきい電圧補償モードにおいて

、

前記 n 番目スキャン信号のターン - オンレベル電圧区間と、前記 $n + 1$ 番目スキャン信号のターン - オンレベル電圧区間とは重畳され、

重畳区間に、前記データラインにしきい電圧センシング用データ電圧が印加され、前記基準電圧ラインに前記基準電圧が印加される、有機発光表示装置。

【請求項 2】

前記 n 番目サブピクセルラインに対する映像駆動モードにおいて、

前記 n 番目スキャン信号のターン - オンレベル電圧区間と、前記 $n + 1$ 番目スキャン信号のターン - オンレベル電圧区間とは一部重畳され、

重畳区間に、前記データラインに映像駆動用データ電圧が印加され、前記基準電圧ラインに前記基準電圧が印加される、請求項 1 に記載の有機発光表示装置。

【請求項 3】

前記 n 番目サブピクセルラインに対する残像補償モードにおいて、

前記 n 番目スキャン信号がターン - オンレベル電圧で出力される間、前記 $n + 1$ 番目スキャン信号がターン - オンレベル電圧で出力されてからターン - オフレベル電圧に変わって出力され、前記 $n + 1$ 番目のスキャン信号がターン - オンレベルの電圧で出力される間、前記データラインに前記有機発光ダイオードの劣化センシング用データ電圧が印加され、前記基準電圧ラインに前記基準電圧が印加され、

前記 n 番目スキャン信号がターン - オフレベル電圧に変わって出力されれば、前記 $n + 1$ 番目スキャン信号がターン - オンレベル電圧で出力される、請求項 1 に記載の有機発光表示装置。

【請求項 4】

前記 n 番目サブピクセルラインでの駆動トランジスタの移動度補償モードにおいて、

前記 $n + 1$ 番目スキャン信号がターン - オンレベル電圧で出力される間、

前記 n 番目スキャン信号がターン - オンレベル電圧で出力されてからターン - オフレベル電圧で出力され、

前記 n 番目スキャン信号がターン - オンレベルの電圧で出力される間、前記データラインに移動度センシング用データ電圧が印加され、前記基準電圧ラインに前記基準電圧が印加される、請求項 1 に記載の有機発光表示装置。

【請求項 5】

複数のデータライン及び複数のゲートラインにより定義される複数のサブピクセルが配列され、各サブピクセルには有機発光ダイオードと、前記有機発光ダイオードを駆動するための駆動トランジスタと、ゲートノードに印加されるスキャン信号により制御され、前記駆動トランジスタのゲートノードである第 1 ノードとデータラインとの間に電氣的に連結されたスイッチングトランジスタと、ゲートノードに印加されるセンシング信号により制御され、前記ゲートノードとは異なる前記駆動トランジスタの第 2 ノードと基準電圧ラインとの間に電氣的に連結されたセンシングトランジスタと、前記駆動トランジスタの第 1 ノードと第 2 ノードとの間に電氣的に連結されたストレージキャパシタが配置された表示パネルと、前記複数のデータラインを駆動するデータドライバと、前記複数のゲートラインを駆動するゲートドライバを含む有機発光表示装置の映像駆動方法において、

n 番目サブピクセルラインに配置された n 番目ゲートラインで出力された n 番目スキャン

10

20

30

40

50

ン信号のターン・オンレベル電圧により前記 n 番目サブピクセルラインに配列された各サブピクセル内のスイッチングトランジスタをターン・オンさせるステップと、

$n + 1$ 番目サブピクセルラインに配置され前記 $n + 1$ 番目サブピクセルラインに配列された各サブピクセル内のスイッチングトランジスタのゲートノードと、 n 番目サブピクセルラインに配列された各サブピクセル内のセンシングトランジスタのゲートノードに共通に連結された $n + 1$ 番目ゲートラインで出力された $n + 1$ 番目スキャン信号のターン・オンレベル電圧により前記 n 番目サブピクセルラインに配列された各サブピクセル内のセンシングトランジスタをターン・オンさせるステップと、

前記データラインに映像駆動用データ電圧が印加され、前記基準電圧ラインに基準電圧が印加されるステップと、

前記 n 番目ゲートラインで出力された前記 n 番目スキャン信号のターン・オフレベル電圧により前記 n 番目サブピクセルラインに配列された各サブピクセル内のスイッチングトランジスタをターン・オフさせるステップと、

を含み、

前記 n 番目サブピクセルラインでの駆動トランジスタのしきい電圧補償モードにおいて、前記 n 番目スキャン信号のターン・オンレベル電圧区間と、前記 $n + 1$ 番目スキャン信号のターン・オンレベル電圧区間とは一部重畳され、

重畳区間に、前記データラインに映像駆動用データ電圧が印加され、前記基準電圧ラインに前記基準電圧が印加される、有機発光表示装置の映像駆動方法。

【請求項 6】

複数のデータライン及び複数のゲートラインにより定義される複数のサブピクセルが配列され、各サブピクセルには、有機発光ダイオードと、前記有機発光ダイオードを駆動するための駆動トランジスタと、ゲートノードに印加されるスキャン信号により制御され、前記駆動トランジスタのゲートノードである第 1 ノードとデータラインとの間に電氣的に連結されたスイッチングトランジスタと、ゲートノードに印加されるセンシング信号により制御され、前記ゲートノードとは異なる前記駆動トランジスタの第 2 ノードと基準電圧ラインとの間に電氣的に連結されたセンシングトランジスタと、前記駆動トランジスタの第 1 ノードと第 2 ノードとの間に電氣的に連結されたストレージキャパシタが配置された表示パネルと、前記複数のデータラインを駆動するデータドライバと、前記複数のゲートラインを駆動するゲートドライバとを含む有機発光表示装置の有機発光ダイオード劣化センシング駆動方法において、

n 番目サブピクセルラインに配置された n 番目ゲートラインで出力された n 番目スキャン信号のターン・オンレベル電圧により前記 n 番目サブピクセルラインに配列されたサブピクセル内のスイッチングトランジスタをターン・オンさせ、 $n + 1$ 番目サブピクセルラインに配置され前記 $n + 1$ 番目サブピクセルラインに配列された各サブピクセル内のスイッチングトランジスタのゲートノードと、 n 番目サブピクセルラインに配列された各サブピクセル内のセンシングトランジスタのゲートノードに共通に連結された $n + 1$ 番目ゲートラインで出力された $n + 1$ 番目スキャン信号のターン・オンレベル電圧により前記 n 番目サブピクセルラインに配列されたサブピクセル内のセンシングトランジスタをターン・オンさせるステップと、

前記データラインに前記有機発光ダイオードの劣化センシング用データ電圧が印加され、前記基準電圧ラインに基準電圧が印加されるステップと、

前記 $n + 1$ 番目ゲートラインで出力された前記 $n + 1$ 番目スキャン信号のターン・オフレベル電圧により前記 n 番目サブピクセルラインに配列されたサブピクセル内のセンシングトランジスタをターン・オフさせるステップと、

前記 n 番目ゲートラインで出力された前記 n 番目スキャン信号のターン・オフレベル電圧により前記 n 番目サブピクセルラインに配列されたサブピクセル内のスイッチングトランジスタをターン・オフさせ、前記 $n + 1$ 番目ゲートラインで出力された前記 $n + 1$ 番目スキャン信号のターン・オンレベル電圧により前記 n 番目サブピクセルラインに配列されたサブピクセル内のセンシングトランジスタをターン・オンさせるステップと、

を含む、有機発光表示装置の有機発光ダイオード劣化センシング駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機発光表示装置、有機発光表示パネル、有機発光表示装置の映像駆動方法、並びに有機発光表示装置の有機発光ダイオード劣化センシング駆動方法に関するものである。

【背景技術】

【0002】

最近、表示装置として脚光を浴びている有機発光表示装置は、自ら発光する有機発光ダイオード（OLED：Organic Light Emitting Diode）を用いることによって、応答速度が速く、発光効率、輝度、及び視野角などが大きいという長所がある。

【0003】

このような有機発光表示装置は、有機発光ダイオードとこれを駆動するための駆動トランジスタが含まれたサブピクセルをマトリックス状に配列し、スキャン信号により選択されたサブピクセルの明るさをデータの階調によって制御する。

【0004】

有機発光表示パネルにおける各サブピクセル内の有機発光ダイオード及び駆動トランジスタなどの回路素子は、各々固有の特性値を有している。

【0005】

例えば、有機発光ダイオードはしきい電圧を特性値として有しており、駆動トランジスタはしきい電圧及び移動度などの特性値を有することができる。

【0006】

このような各サブピクセル内の回路素子は、駆動時間によって劣化が進行して特性値が変わることがある。各サブピクセル内の回路素子毎に劣化度合いが異なるので、回路素子間の特性値の偏差が発生することがある。

【0007】

サブピクセル内の回路素子間の特性値の偏差は、有機発光表示パネルの輝度不均一を引き起こして画像品質を低下させることがある。

【0008】

したがって、有機発光表示パネルにおける駆動トランジスタのしきい電圧及び移動度をセンシングして補償してやるための補償技術と、有機発光ダイオードの劣化をセンシングして補償してやるための補償技術などが開発されている。

【0009】

しかしながら、有機発光表示パネルでの駆動トランジスタのしきい電圧及び移動度をセンシングして補償し、有機発光ダイオードの劣化をセンシングして補償してやるためには、サブピクセルはそれに合う構造で設計されなければならない。

【0010】

特に、有機発光ダイオードの劣化をセンシングするためには、駆動トランジスタのゲートノードとソースノード（または、ドレインノード）の各々の電圧状態を別途に制御するための2つのトランジスタに対する個別的なオン・オフ制御が必要である。

【0011】

このような場合、各サブピクセルライン毎に2つ以上のゲートラインが必要となって、有機発光表示パネルの開口率が落ちる問題点がある。

【発明の概要】

【発明が解決しようとする課題】

【0012】

発明の目的は、開口率を上げながらも映像駆動及び多様な種類のセンシング駆動が可能なサブピクセル構造及びゲートライン構造を有する有機発光表示装置、有機発光表示パネル、有機発光表示装置の映像駆動方法、並びに有機発光表示装置の有機発光ダイオード劣

10

20

30

40

50

化センシング駆動方法を提供することにある。

【0013】

本発明の他の目的は、各サブピクセルライン毎に1つのゲートラインだけでも、各サブピクセル内の2種類のスキャントランジスタのオン・オフを個別的に制御できるゲートライン連結構造、及びサブピクセル構造を有する有機発光表示装置、有機発光表示パネル、有機発光表示装置の映像駆動方法、並びに有機発光表示装置の有機発光ダイオード劣化センシング駆動方法を提供することにある。

【0014】

本発明の更に他の目的は、各サブピクセルライン毎に1つのゲートラインだけでも、各サブピクセル内の有機発光ダイオードの劣化をセンシングするための駆動を可能にする有機発光表示装置、有機発光表示パネル、有機発光表示装置の映像駆動方法、並びに有機発光表示装置の有機発光ダイオード劣化センシング駆動方法を提供することにある。

【課題を解決するための手段】

【0015】

、本発明は、複数のデータライン及び複数のゲートラインにより定義される複数のサブピクセルが配列された有機発光表示パネルと、複数のデータラインを駆動するデータドライバと、複数のゲートラインを駆動するゲートドライバと、データドライバ及びゲートドライバを制御するコントローラを含む有機発光表示装置を提供することができる。

【0016】

このような有機発光表示装置において、各サブピクセルは、有機発光ダイオードと、有機発光ダイオードを駆動するための駆動トランジスタと、ゲートノードに印加されるスキャン信号により制御され、駆動トランジスタの第1ノードとデータラインとの間に電氣的に連結されたスイッチトランジスタと、ゲートノードに印加されるセンシング信号により制御され、駆動トランジスタの第2ノードと基準電圧ラインとの間に電氣的に連結されたセンシングトランジスタと、駆動トランジスタの第1ノードと第2ノードとの間に電氣的に連結されたストレージキャパシタを含むことができる。

【0017】

このような有機発光表示装置において、複数のゲートラインの各々は1つのサブピクセルライン毎に配置され、複数のゲートラインのうちの $n+1$ 番目サブピクセルラインに配置された $n+1$ 番目ゲートラインは、 $n+1$ 番目サブピクセルラインに配列された各サブピクセル内のスイッチングトランジスタのゲートノードと、 n 番目サブピクセルラインに配列された各サブピクセル内のセンシングトランジスタのゲートノードに共通に連結できる。

【0018】

他の発明において、データ電圧を供給する複数のデータラインと、ゲート信号を供給する複数のゲートラインと、マトリックス状に配列された複数のサブピクセルを含む有機発光表示パネルを提供することができる。

【0019】

このような有機発光表示パネルにおいて、各サブピクセルには、有機発光ダイオードと、有機発光ダイオードを駆動するための駆動トランジスタと、ゲートノードに印加されるスキャン信号により制御され、駆動トランジスタの第1ノードとデータラインとの間に電氣的に連結されたスイッチングトランジスタと、ゲートノードに印加されるセンシング信号により制御され、駆動トランジスタの第2ノードと基準電圧ラインとの間に電氣的に連結されたセンシングトランジスタと、駆動トランジスタの第1ノードと第2ノードとの間に電氣的に連結されたストレージキャパシタとが配置できる。

【0020】

また、有機発光表示パネルにおいて、複数のゲートラインの各々は1つのサブピクセルライン毎に配置できる。

【0021】

また、有機発光表示パネルにおいて、複数のゲートラインのうちの $n+1$ 番目サブピク

10

20

30

40

50

セルラインに配置された $n + 1$ 番目ゲートラインは、 $n + 1$ 番目サブピクセルラインに配列された各サブピクセル内のスイッチングトランジスタのゲートノードと、 n 番目サブピクセルラインに配列された各サブピクセル内のセンシングトランジスタのゲートノードに共通に連結できる。

【0022】

更に他の発明において、複数のデータライン及び複数のゲートラインにより定義される複数のサブピクセルが配列され、各サブピクセルには、有機発光ダイオードと、有機発光ダイオードを駆動するための駆動トランジスタと、ゲートノードに印加されるスキャン信号により制御され、駆動トランジスタの第1ノードとデータラインとの間に電氣的に連結されたスイッチングトランジスタと、ゲートノードに印加されるセンシング信号により制御され、駆動トランジスタの第2ノードと基準電圧ラインとの間に電氣的に連結されたセンシングトランジスタと、駆動トランジスタの第1ノードと第2ノードとの間に電氣的に連結されたストレージキャパシタが配置された表示パネルと、複数のデータラインを駆動するデータドライバと、複数のゲートラインを駆動するゲートドライバを含む有機発光表示装置の映像駆動方法を提供することができる。

10

【0023】

このような映像駆動方法は、 n 番目サブピクセルラインに配置された n 番目ゲートラインで出力された n 番目スキャン信号のターン・オンレベル電圧により n 番目サブピクセルラインに配列された各サブピクセル内のスイッチングトランジスタをターン・オンさせるステップと、 $n + 1$ 番目サブピクセルラインに配置された $n + 1$ 番目ゲートラインで出力された $n + 1$ 番目スキャン信号のターン・オンレベル電圧により n 番目サブピクセルラインに配列された各サブピクセル内のセンシングトランジスタをターン・オンさせるステップと、 n 番目ゲートラインで出力された n 番目スキャン信号のターン・オフレベル電圧により n 番目サブピクセルラインに配列された各サブピクセル内のスイッチングトランジスタをターン・オフさせるステップを含むことができる。

20

【0024】

更に他の発明において、複数のデータライン及び複数のゲートラインにより定義される複数のサブピクセルが配列され、各サブピクセルには、有機発光ダイオードと、有機発光ダイオードを駆動するための駆動トランジスタと、ゲートノードに印加されるスキャン信号により制御され、駆動トランジスタの第1ノードとデータラインとの間に電氣的に連結されたスイッチングトランジスタと、ゲートノードに印加されるセンシング信号により制御され、駆動トランジスタの第2ノードと基準電圧ラインとの間に電氣的に連結されたセンシングトランジスタと、駆動トランジスタの第1ノードと第2ノードとの間に電氣的に連結されたストレージキャパシタが配置された表示パネルと、複数のデータラインを駆動するデータドライバと、複数のゲートラインを駆動するゲートドライバを含む有機発光表示装置の有機発光ダイオード劣化センシング駆動方法を提供することができる。

30

【0025】

このような劣化センシング駆動方法は、 n 番目サブピクセルラインに配置された n 番目ゲートラインで出力された n 番目スキャン信号のターン・オンレベル電圧により n 番目サブピクセルラインに配列されたサブピクセル内のスイッチングトランジスタをターン・オンさせ、 $n + 1$ 番目サブピクセルラインに配置された $n + 1$ 番目ゲートラインで出力された $n + 1$ 番目スキャン信号のターン・オンレベル電圧により n 番目サブピクセルラインに配列されたサブピクセル内のセンシングトランジスタをターン・オンさせるステップと、 $n + 1$ 番目ゲートラインで出力された $n + 1$ 番目スキャン信号のターン・オフレベル電圧により n 番目サブピクセルラインに配列されたサブピクセル内のセンシングトランジスタをターン・オフさせるステップと、 n 番目ゲートラインで出力された n 番目スキャン信号のターン・オフレベル電圧により n 番目サブピクセルラインに配列されたサブピクセル内のスイッチングトランジスタをターン・オフさせ、 $n + 1$ 番目ゲートラインで出力された $n + 1$ 番目スキャン信号のターン・オンレベル電圧により n 番目サブピクセルラインに配列されたサブピクセル内のセンシングトランジスタをターン・オンさせるステップを含む

40

50

ことができる。

【発明の効果】

【0026】

以上、説明したような発明によれば、開口率を上げながらも映像駆動及び多様な種類のセンシング駆動可能なサブピクセル構造及びゲートライン構造を有する有機発光表示装置、有機発光表示パネル、有機発光表示装置の映像駆動方法、並びに有機発光表示装置の有機発光ダイオード劣化センシング駆動方法を提供することができる。

【0027】

本発明によれば、各サブピクセルライン毎に1つのゲートラインだけでも、各サブピクセル内の2種類のスキントランジスタのオン・オフを個別的に制御することができるゲートライン連結構造及びサブピクセル構造を有する有機発光表示装置、有機発光表示パネル、有機発光表示装置の映像駆動方法、並びに有機発光表示装置の有機発光ダイオード劣化センシング駆動方法を提供することができる。

10

【0028】

発明態によれば、各サブピクセルライン毎に1つのゲートラインだけでも、各サブピクセル内の有機発光ダイオードの劣化をセンシングするための駆動を可能にする有機発光表示装置、有機発光表示パネル、有機発光表示装置の映像駆動方法、並びに有機発光表示装置の有機発光ダイオード劣化センシング駆動方法を提供することができる。

【図面の簡単な説明】

【0029】

20

【図1】本発明の実施形態に係る有機発光表示装置のシステム構成図である。

【図2】本発明の実施形態に係る有機発光表示パネルのサブピクセル構造の例示図である。

。

【図3】本発明の実施形態に係る有機発光表示パネルのサブピクセルの1スキャン構造と2スキャン構造を示す図である。

【図4】本発明の実施形態に係る有機発光表示装置の補償回路の例示図である。

【図5】本発明の実施形態に係る有機発光表示装置の駆動トランジスタに対するしきい電圧センシング駆動方式を説明するための図である。

【図6】本発明の実施形態に係る有機発光表示装置の駆動トランジスタに対する移動度センシング駆動方式を説明するための図である。

30

【図7】本発明の実施形態に係る有機発光表示装置の有機発光ダイオードに対する劣化センシング駆動方式を説明するための図である。

【図8】本発明の実施形態に係る有機発光表示パネルの改善構造である。

【図9】本発明の実施形態に係る有機発光表示パネルの改善構造である。

【図10】本発明の実施形態に係る有機発光表示パネルの改善構造における4種類の駆動モードに従うスキャン信号タイミング図である。

【図11】本発明の実施形態に係る有機発光表示パネルの改善構造下で、映像駆動モードに従うサブピクセルの駆動を説明するための図である。

【図12】本発明の実施形態に係る有機発光表示パネルの改善構造下で、映像駆動モードに従うサブピクセルの駆動を説明するための図である。

40

【図13】本発明の実施形態に係る有機発光表示パネルの改善構造下で、映像駆動モードに従うサブピクセルの駆動を説明するための図である。

【図14】本発明の実施形態に係る有機発光表示パネルの改善構造下で、映像駆動モードに従うサブピクセルの駆動を説明するための図である。

【図15】本発明の実施形態に係る有機発光表示パネルの改善構造下で、残像補償モードに従うサブピクセルの駆動を説明するための図である。

【図16】本発明の実施形態に係る有機発光表示パネルの改善構造下で、残像補償モードに従うサブピクセルの駆動を説明するための図である。

【図17】本発明の実施形態に係る有機発光表示パネルの改善構造下で、残像補償モードに従うサブピクセルの駆動を説明するための図である。

50

【図 18】本発明の実施形態に係る有機発光表示パネルの改善構造下で、駆動トランジスタのしきい電圧補償モードに従うサブピクセルの駆動を説明するための図である。

【図 19】本発明の実施形態に係る有機発光表示パネルの改善構造下で、駆動トランジスタの移動度補償モードに従うサブピクセルの駆動を説明するための図である。

【図 20】本発明の実施形態に係る有機発光表示パネルの改善構造下で、駆動トランジスタの移動度補償モードに従うサブピクセルの駆動を説明するための図である。

【発明を実施するための形態】

【0030】

以下、本発明の一部の実施形態を例示的な図面を通じて詳細に説明する。各図面の構成要素に参照符号を付加するに当たって、同一な構成要素に対しては、たとえ他の図面上に表示されてもできる限り同一な符号を有することができる。また、本発明を説明するに当たって、関連した公知構成または機能に対する具体的な説明が本発明の要旨を曖昧にすることがあると判断される場合には、その詳細な説明は省略する。

10

【0031】

また、本発明の構成要素を説明するに当たって、第 1、第 2、A、B、(a)、(b)などの用語を使用することができる。このような用語はその構成要素を他の構成要素と区別するためのものであり、その用語により当該構成要素の本質や順番、順序、または個数などが限定されるものではない。ある構成要素が他の構成要素に“連結”、“結合”、または“接続”されると記載された場合、その構成要素はその他の構成要素に直接的に連結、または接続できるが、各構成要素の間に他の構成要素が介されるか、または各構成要素が他の構成要素を通じて“連結”、“結合”、または“接続”されることもできると理解されるべきである。

20

【0032】

図 1 は、本実施形態に係る有機発光表示装置 100 のシステム構成図である。

【0033】

図 1 を参照すると、本実施形態に係る有機発光表示装置 100 は、複数のデータライン DL 及び複数のゲートライン GL が配置され、複数のサブピクセル (SP: Sub Pixel) が配置された有機発光表示パネル 110 と、複数のデータライン DL を駆動するデータドライバ 120 と、複数のゲートライン GL を駆動するゲートドライバ 130 と、データドライバ 120 及びゲートドライバ 130 を制御するコントローラ 140 などを含む。

30

【0034】

コントローラ 140 は、データドライバ 120 及びゲートドライバ 130 に各種制御信号を供給して、データドライバ 120 及びゲートドライバ 130 を制御する。

【0035】

このようなコントローラ 140 は、各フレームで具現するタイミングによってスキャンを始めて、外部から入力される入力映像データをデータドライバ 120 で使用するデータ信号形式に合うように転換して、転換された映像データを出力し、スキャンに合せて適宜な時間にデータ駆動を統制する。

【0036】

このようなコントローラ 140 は、通常のディスプレイ技術で用いられるタイミングコントローラ (Timing Controller)、またはタイミングコントローラ (Timing Controller) を含んで他の制御機能もさらに遂行する制御装置でありうる。

40

【0037】

データドライバ 120 は、複数のデータライン DL にデータ電圧を供給することによって、複数のデータライン DL を駆動する。ここで、データドライバ 120 は‘ソースドライバ’ともいう。

【0038】

このようなデータドライバ 120 は、少なくとも 1 つのソースドライバ集積回路 (SDIC: Source Driver Integrated Circuit) を含んで複数のデータラインを駆動することができる。

50

【 0 0 3 9 】

ゲートドライバ 1 3 0 は、複数のゲートライン G L にスキャン信号を順次供給することによって、複数のゲートライン G L を順次駆動する。ここで、ゲートドライバ 1 3 0 は ‘スキャンドライバ’ ともいう。

【 0 0 4 0 】

このようなゲートドライバ 1 3 0 は、少なくとも 1 つのゲートドライバ集積回路 (G D I C : Gate Driver Integrated Circuit) を含むことができる。

【 0 0 4 1 】

ゲートドライバ 1 3 0 は、コントローラ 1 4 0 の制御によって、オン (On) 電圧またはオフ (Off) 電圧のスキャン信号を複数のゲートライン G L に順次供給する。

10

【 0 0 4 2 】

データドライバ 1 2 0 は、ゲートドライバ 1 3 0 により特定ゲートラインが開けば、コントローラ 1 4 0 から受信した映像データをアナログ形態のデータ電圧に変換して複数のデータライン D L に供給する。

【 0 0 4 3 】

データドライバ 1 2 0 は、図 1 では有機発光表示パネル 1 1 0 の一側 (例 : 上側または下側) のみに位置しているが、駆動方式、パネル設計方式などに従って、有機発光表示パネル 1 1 0 の両側 (例 : 上側と下側) に全て位置することもできる。

【 0 0 4 4 】

ゲートドライバ 1 3 0 は、図 1 では有機発光表示パネル 1 1 0 の一側 (例 : 左側または右側) のみに位置しているが、駆動方式、パネル設計方式などに従って、有機発光表示パネル 1 1 0 の両側 (例 : 左側と右側) に全て位置することもできる。

20

【 0 0 4 5 】

前述したコントローラ 1 4 0 は、入力映像データと共に、垂直同期信号 (V s y n c) 、水平同期信号 (H s y n c) 、入力データイネーブル (D E : Data Enable) 信号、クロック信号 (C L K) などを含む各種のタイミング信号を外部 (例 : ホストシステム) から受信する。

【 0 0 4 6 】

コントローラ 1 4 0 は、データドライバ 1 2 0 及びゲートドライバ 1 3 0 を制御するために、垂直同期信号 (V s y n c) 、水平同期信号 (H s y n c) 、入力 D E 信号、クロック信号などのタイミング信号の入力を受けて、各種の制御信号を生成してデータドライバ 1 2 0 及びゲートドライバ 1 3 0 に出力する。

30

【 0 0 4 7 】

例えば、コントローラ 1 4 0 は、ゲートドライバ 1 3 0 を制御するために、ゲートスタートパルス (G S P : Gate Start Pulse) 、ゲートシフトクロック (G S C : Gate Shift Clock) 、ゲート出力イネーブル信号 (G O E : Gate Output Enable) などを含む各種のゲート制御信号 (G C S : Gate Control Signal) を出力する。

【 0 0 4 8 】

また、コントローラ 1 4 0 は、データドライバ 1 2 0 を制御するために、ソーススタートパルス (S S P : Source Start Pulse) 、ソースサンプリングクロック (S S C : Source Sampling Clock) 、ソース出力イネーブル信号 (S O E : Source Output Enable) などを含む各種のデータ制御信号 (D C S : Data Control Signal) を出力する。

40

【 0 0 4 9 】

データドライバ 1 2 0 に含まれた各ソースドライバ集積回路 S D I C は、テープオートメーテッドボンディング (T A B : Tape Automated Bonding) 方式、またはチップオンガラス (C O G : Chip On Glass) 方式により有機発光表示パネル 1 1 0 のボンディングパッド (Bonding Pad) に連結されるか、または有機発光表示パネル 1 1 0 に直接配置されることもでき、場合によって、有機発光表示パネル 1 1 0 に集積化されて配置されることもできる。また、各ソースドライバ集積回路 S D I C は、有機発光表示パネル 1 1 0 に連結されたフィルム上に実装されるチップオンフィルム (C O F : Chip On Film) 方式によ

50

り具現されることもできる。

【 0 0 5 0 】

各ソースドライバ集積回路 S D I C は、シフトレジスタ (Shift Register)、ラッチ回路 (Latch Circuit)、デジタルアナログコンバータ (D A C : Digital to Analog Converter)、出力バッファ (Output Buffer) などを含むことができる。

【 0 0 5 1 】

各ソースドライバ集積回路 S D I C は、場合によって、アナログデジタルコンバータ (A D C : Analog to Digital Converter) をさらに含むことができる。

【 0 0 5 2 】

ゲートドライバ 1 3 0 に含まれた各ゲートドライバ集積回路 G D I C は、テープオートメーテッドボンディング (T A B) 方式またはチップオンガラス (C O G) 方式により有機発光表示パネル 1 1 0 のボンディングパッド (Bonding Pad) に連結されるか、または G I P (Gate In Panel) タイプで具現されて有機発光表示パネル 1 1 0 に直接配置されることもでき、場合によって、有機発光表示パネル 1 1 0 に集積化されて配置されることもできる。また、各ゲートドライバ集積回路 G D I C は有機発光表示パネル 1 1 0 と連結されたフィルム上に実装されるチップオンフィルム (C O F) 方式により具現されることもできる。

10

【 0 0 5 3 】

各ゲートドライバ集積回路 G D I C は、シフトレジスタ (Shift Register)、レベルシフター (Level Shifter) などを含むことができる。

20

【 0 0 5 4 】

本実施形態に係る有機発光表示装置 1 0 0 は、少なくとも 1 つのソースドライバ集積回路 S D I C に対する回路的な連結のために必要な少なくとも 1 つのソース印刷回路基板 (S - P C B : Source Printed Circuit Board)、制御部品、及び各種の電気装置を実装するためのコントロール印刷回路基板 (C - P C B : Control Printed Circuit Board) を含むことができる。

【 0 0 5 5 】

少なくとも 1 つのソース印刷回路基板 S - P C B には、少なくとも 1 つのソースドライバ集積回路 S D I C が実装されるか、または少なくとも 1 つのソースドライバ集積回路 S D I C が実装されたフィルムが連結できる。

30

【 0 0 5 6 】

コントロール印刷回路基板 C - P C B には、データドライバ 1 2 0 及びゲートドライバ 1 3 0 などの動作を制御するコントローラ 1 4 0 と、有機発光表示パネル 1 1 0、データドライバ 1 2 0、及びゲートドライバ 1 3 0 などに各種の電圧または電流を供給するか、または供給する各種の電圧または電流を制御する電源コントローラなどが実装できる。

【 0 0 5 7 】

少なくとも 1 つのソース印刷回路基板 S - P C B とコントロール印刷回路基板 C - P C B は、少なくとも 1 つの連結部材を通じて回路的に連結できる。

【 0 0 5 8 】

ここで、連結部材は可撓性印刷回路 (F P C : Flexible Printed Circuit)、可撓性フラットケーブル (F F C : Flexible Flat Cable) などでありうる。

40

【 0 0 5 9 】

少なくとも 1 つのソース印刷回路基板 S - P C B とコントロール印刷回路基板 C - P C B は、1 つの印刷回路基板に統合されて具現されることもできる。

【 0 0 6 0 】

有機発光表示パネル 1 1 0 に配置される各サブピクセル S P は、トランジスタなどの回路素子を含んで構成できる。

【 0 0 6 1 】

一例に、各サブピクセル S P は有機発光ダイオード (O L E D : Organic Light Emitting Diode) と、これを駆動するための駆動トランジスタ (Driving Transistor) などの回

50

路素子で構成されている。

【 0 0 6 2 】

各サブピクセル S P を構成する回路素子の種類及び個数は、提供機能及び設計方式などによって多様に定まることができる。

【 0 0 6 3 】

図 2 は、本実施形態に係る有機発光表示パネル 1 1 0 のサブピクセル構造の例示図である。

【 0 0 6 4 】

図 2 を参照すると、本実施形態に係る有機発光表示装置 1 0 0 において、各サブピクセルは、有機発光ダイオード (O L E D : Organic Light Emitting Diode) と、有機発光ダイオード O L E D を駆動する駆動トランジスタ (D R T : Driving Transistor) と、駆動トランジスタ D R T のゲートノードに該当する第 1 ノード N 1 にデータ電圧を伝達するためのスイッチングトランジスタ (S W T : Switching Transistor) と、駆動トランジスタ D R T の第 2 ノード N 2 と基準電圧 (V r e f : Reference Voltage) を供給する基準電圧ライン (R V L : Reference Voltage Line) との間に電氣的に連結されるセンシングトランジスタ (S E N T : Sensing Transistor) と、映像信号電圧に該当するデータ電圧またはこれに対応する電圧を 1 フレーム時間の間維持するストレージキャパシタ (C s t g : Storage Capacitor) を含んで構成できる。

【 0 0 6 5 】

有機発光ダイオード O L E D は、第 1 電極 (例 : アノード電極) 、有機層及び第 2 電極 (例 : カソード電極) などからなることができる。

【 0 0 6 6 】

駆動トランジスタ D R T は、有機発光ダイオード O L E D に駆動電流を供給することによって、有機発光ダイオード O L E D を駆動する。

【 0 0 6 7 】

このような駆動トランジスタ D R T において、第 1 ノード N 1 は、スイッチングトランジスタ S W T のソースノードまたはドレインノードと電氣的に連結されることができ、ゲートノードでありうる。第 2 ノード N 2 は、有機発光ダイオード O L E D の第 1 電極と電氣的に連結されることができ、ソースノードまたはドレインノードでありうる。第 3 ノード N 3 は、駆動電圧 (E V D D) を供給する駆動電圧ライン (D V L : Driving Voltage Line) と電氣的に連結されることができ、ドレインノードまたはソースノードでありうる。

【 0 0 6 8 】

スイッチングトランジスタ S W T は、データライン D L と駆動トランジスタ D R T の第 1 ノード N 1 との間に電氣的に連結され、スキャン信号 (S C A N) をゲートノードに印加を受けて制御できる。

【 0 0 6 9 】

このようなスイッチングトランジスタ S W T は、スキャン信号 (S C A N) によりターン - オンされてデータライン D L から供給されたデータ電圧 (V d a t a) を駆動トランジスタ D R T の第 1 ノード N 1 に伝達することができる。

【 0 0 7 0 】

センシングトランジスタ S E N T は、駆動トランジスタ D R T の第 2 ノード N 2 と基準電圧ライン R V L との間に電氣的に連結され、ゲートノードにスキャン信号の一種であるセンシング信号 (S E N S E) の印加を受けて制御できる。

【 0 0 7 1 】

このようなセンシングトランジスタ S E N T はセンシング信号 (S E N S E) によりターン - オンされ、基準電圧ライン R V L を通じて供給される基準電圧 (V r e f) を駆動トランジスタ D R T の第 2 ノード N 2 に印加するか、または駆動トランジスタ D R T の第 2 ノード N 2 の電圧を基準電圧ライン R V L に伝達することができる。

【 0 0 7 2 】

10

20

30

40

50

ストレージキャパシタ C_{stg} は、駆動トランジスタ DRT の第 2 ノード N_2 と第 1 ノード N_1 との間に電氣的に連結できる。

【0073】

このようなストレージキャパシタ C_{stg} は、駆動トランジスタ DRT の第 2 ノード N_2 と第 1 ノード N_1 との間に存在する内部キャパシタ (Internal Capacitor) である寄生キャパシタ (例: C_{gs} 、 C_{gd}) でなく、駆動トランジスタ DRT の外部に意図的に設計した外部キャパシタ (External Capacitor) である。

【0074】

駆動トランジスタ DRT 、スイッチングトランジスタ SWT 、及びセンシングトランジスタ $SENT$ は、 n タイプで具現されることも、 p タイプでも具現されることもできる。

10

【0075】

図 3 は、本実施形態に係る有機発光表示パネル 110 のサブピクセルの 1 スキャン構造と 2 スキャン構造を示す図である。

【0076】

図 3 を参照すると、スイッチングトランジスタ SWT のゲートノード及びセンシングトランジスタ $SENT$ のゲートノードは互いに異なるゲートライン GL_1 、 GL_2 に連結できる。このようなゲートライン構造を“2 スキャン構造”という。

【0077】

2 スキャン構造で、スイッチングトランジスタ SWT のゲートノードに印加されるスキャン信号 ($SCAN$) と、センシングトランジスタ $SENT$ のゲートノードに印加されるセンシング信号 ($SENSE$) は別個のゲート信号でありうる。

20

【0078】

したがって、スイッチングトランジスタ SWT とセンシングトランジスタ $SENT$ に対する個別的なオン - オフ制御が可能である。

【0079】

図 3 を参照すると、スイッチングトランジスタ SWT のゲートノード及びセンシングトランジスタ $SENT$ のゲートノードは、同一なゲートライン GL に連結できる。このようなゲートライン構造を“1 スキャン構造”という。

【0080】

1 スキャン構造で、スイッチングトランジスタ SWT のゲートノードに印加されるスキャン信号 ($SCAN$) と、センシングトランジスタ $SENT$ のゲートノードに印加されるセンシング信号 ($SENSE$) は同一なゲート信号でありうる。

30

【0081】

したがって、スイッチングトランジスタ SWT とセンシングトランジスタ $SENT$ に対する個別的なオン - オフ制御が不可能である。

【0082】

前述した 2 スキャン構造はスイッチングトランジスタ SWT とセンシングトランジスタ $SENT$ に対する個別的なオン - オフ制御が可能であるが、開口率が落ちる短所がある。

【0083】

代わりに、1 スキャン構造はスイッチングトランジスタ SWT とセンシングトランジスタ $SENT$ に対する個別的なオン - オフ制御が不可能であるが、開口率が高まる長所がある。

40

【0084】

一方、本実施形態に係る有機発光表示装置 100 の場合、各サブピクセル SP の駆動時間が長くなるにつれて、有機発光ダイオード $OLED$ 、駆動トランジスタ DRT などの回路素子に対する劣化 (Degradation) が進行することがある。

【0085】

これによって、有機発光ダイオード $OLED$ 、駆動トランジスタ DRT などの回路素子が有する固有の特性値 (例: しきい電圧、移動度など) が変わることがある。

【0086】

50

このような回路素子の特性値の変化は該当サブピクセルの輝度変化を引き起こす。

【0087】

また、このような回路素子間の特性値の変化の程度は、各回路素子の劣化度合いの差によって互いに異なることがある。

【0088】

このような回路素子間の特性値の変化の程度の差による回路素子間の特性値の偏差はサブピクセル間の輝度偏差を引き起こして、サブピクセルの輝度表現力に対する正確度を落とすか、または輝度不均一などの画面異常現象を起こすなどの問題を発生させることがある。

【0089】

ここで、回路素子の特性値（以下、“サブピクセル特性値”ともいう）は、一例に、駆動トランジスタDRTのしきい電圧及び移動度などを含むことができ、場合によって、有機発光ダイオードOLEDのしきい電圧を含むこともできる。

【0090】

本実施形態に係る有機発光表示装置100は、回路素子の特性値またはその変化をセンシング（測定）するセンシング機能と、センシング結果を用いてサブピクセル回路素子間の特性値の偏差を補償してやる補償機能を提供することができる。

【0091】

図4は、本実施形態に係る有機発光表示装置100の補償回路の例示図である。

【0092】

図4を参照すると、本実施形態に係る有機発光表示装置100は、回路素子の特性値（駆動トランジスタの特性値、有機発光ダイオードの特性値）、またはその変化をセンシングしてセンシングデータを出力するセンシング部410と、センシングデータを格納するメモリ420と、センシングデータを用いて回路素子間の特性値の偏差を補償してやる補償プロセスを遂行する補償部430などを含むことができる。

【0093】

センシング部410は、少なくとも1つのアナログデジタルコンバータ（ADC：Analog to Digital Converter）を含んで具現できる。

【0094】

各アナログデジタルコンバータ（ADC：Analog to Digital Converter）は、ソースドライバ集積回路SDICの内部に含まれることができ、場合によっては、ソースドライバ集積回路SDICの外部に含まれることもできる。

【0095】

補償部430はコントローラ140の内部に含まれることができ、場合によっては、コントローラ140の外部に含まれることもできる。

【0096】

本実施形態に係る有機発光表示装置100は、センシング駆動を制御するために、即ち、サブピクセルSP内の駆動トランジスタDRTの第2ノードN2の電圧印加状態をサブピクセル特性値のセンシングに必要な状態に制御するために、初期化スイッチSPREとサンプリングスイッチSAMをさらに含むことができる。

【0097】

初期化スイッチSPREを通じて、基準電圧ラインRVLへの基準電圧（Vref）の供給如何が制御できる。

【0098】

初期化スイッチSPREがターン・オンされれば、基準電圧（Vref）が基準電圧ラインRVLに供給され、ターン・オンされているセンシングトランジスタSENTを通じて駆動トランジスタDRTの第2ノードN2に印加できる。

【0099】

一方、駆動トランジスタDRTの第2ノードN2の電圧が回路素子の特性値またはその変化を反映する電圧状態になれば、駆動トランジスタDRTの第2ノードN2と等電位で

10

20

30

40

50

ありうる基準電圧ライン R V L の電圧も回路素子の特性値またはその変化を反映する電圧状態になることができる。この際、基準電圧ライン R V L 上に形成されたラインキャパシタに回路素子の特性値またはその変化を反映する電圧が充電できる。

【 0 1 0 0 】

駆動トランジスタ D R T の第 2 ノード N 2 の電圧が回路素子の特性値またはその変化を反映する電圧状態になれば、サンプリングスイッチ S A M がターン - オンされて、センシング部 4 1 0 と基準電圧ライン R V L とが連結できる。

【 0 1 0 1 】

これによって、センシング部 4 1 0 は回路素子の特性値またはその変化を反映する電圧状態である基準電圧ライン R V L の電圧（即ち、駆動トランジスタ D R T の第 2 ノード N 2 の電圧）をセンシングする。

10

【 0 1 0 2 】

センシング部 4 1 0 は、センシングされた電圧をデジタル値に該当するセンシング値に変換し、センシング値を含むセンシングデータを転送する。

【 0 1 0 3 】

センシング部 4 1 0 により転送されたセンシングデータはメモリ 4 2 0 に格納される。

【 0 1 0 4 】

補償部 4 3 0 は、メモリ 4 2 0 に格納されたセンシングデータを用いて各回路素子間の偏差を補償するための補償プロセスを遂行することができる。

【 0 1 0 5 】

20

以下では、駆動トランジスタ D R T に対するしきい電圧センシング駆動及び移動度センシング駆動について簡略に説明する。

【 0 1 0 6 】

図 5 は、本実施形態に係る有機発光表示装置 1 0 0 の駆動トランジスタ D R T に対するしきい電圧センシング駆動方式を説明するための図である。

【 0 1 0 7 】

駆動トランジスタ D R T に対するしきい電圧センシング駆動時、駆動トランジスタ D R T の第 1 ノード N 1 と第 2 ノード N 2 の各々は、しきい電圧センシング駆動用データ電圧（ V d a t a ）と基準電圧（ V r e f ）に初期化される。

【 0 1 0 8 】

30

以後、初期化スイッチ S P R E がオフされて駆動トランジスタ D R T の第 2 ノード N 2 がフローティング（Floating）される。

【 0 1 0 9 】

これによって、駆動トランジスタ D R T の第 2 ノード N 2 の電圧が上昇する。

【 0 1 1 0 】

駆動トランジスタ D R T の第 2 ノード N 2 の電圧は上昇がなされてから上昇幅が徐々に減って飽和するようになる。

【 0 1 1 1 】

駆動トランジスタ D R T の第 2 ノード N 2 の飽和された電圧は、データ電圧（ V d a t a ）としきい電圧（ V t h ）の差、またはデータ電圧（ V d a t a ）としきい電圧偏差（ V t h ）の差に該当できる。

40

【 0 1 1 2 】

センシング部 4 1 0 は駆動トランジスタ D R T の第 2 ノード N 2 の電圧が飽和されれば、駆動トランジスタ D R T の第 2 ノード N 2 の飽和された電圧をセンシングする。

【 0 1 1 3 】

センシング部 4 1 0 によりセンシングされた電圧（ V s e n ）は、データ電圧（ V d a t a ）からしきい電圧（ V t h ）を引いた電圧（ V d a t a - V t h ）、またはデータ電圧（ V d a t a ）からしきい電圧偏差（ V t h ）を引いた電圧（ V d a t a - V t h ）でありうる。

【 0 1 1 4 】

50

図6は、本実施形態に係る有機発光表示装置100の駆動トランジスタDRTに対する移動度センシング駆動方式を説明するための図である。

【0115】

移動度センシング駆動時、駆動トランジスタDRTの第1ノードN1と第2ノードN2の各々は移動度センシング駆動用データ電圧(Vdata)と基準電圧(Vref)に初期化される。

【0116】

以後、スイッチングトランジスタSWTがターン・オフされ、初期化スイッチSPREがオフされて、駆動トランジスタDRTの第1ノードN1と第2ノードN2がフローティングされる。

【0117】

これによって、駆動トランジスタDRTの第2ノードN2の電圧が上昇し始める。

【0118】

駆動トランジスタDRTの第2ノードN2の電圧上昇速度(時間に対する電圧上昇値の変化量(V))は、駆動トランジスタDRTの電流能力、即ち移動度によって変わる。

【0119】

即ち、電流能力(移動度)が大きい駆動トランジスタDRTであるほど、駆動トランジスタDRTの第2ノードN2の電圧がさらに急激に上昇する。

【0120】

駆動トランジスタDRTの第2ノードN2の電圧が予め定まった一定時間の間上昇がなされた以後、センシング部410は駆動トランジスタDRTの第2ノードN2の上昇された電圧(即ち、駆動トランジスタDRTの第2ノードN2の電圧上昇によって共に電圧上昇がなされた基準電圧ラインRVLの電圧)をセンシングする。

【0121】

前述したしきい電圧または移動度センシング駆動によってセンシング部410はしきい電圧センシングまたは移動度センシングのためにセンシングされた電圧(Vsen)をデジタル値に変換し、変換されたデジタル値(センシング値)を含むセンシングデータを生成して出力する。

【0122】

センシング部410で出力されたセンシングデータは、メモリ420に格納されるか、または補償部430に提供できる。

【0123】

補償部430はメモリ420に格納されるか、またはセンシング部410で提供されたセンシングデータに基づいて該当サブピクセル内の駆動トランジスタDRTの特性値(例:しきい電圧、移動度)、または駆動トランジスタDRTの特性値の変化(例:しきい電圧変化、移動度の変化)を把握し、特性値補償プロセスを遂行することができる。

【0124】

ここで、駆動トランジスタDRTの特性値の変化は以前センシングデータを基準に現在センシングデータが変化されたことを意味するか、または基準センシングデータを基準に現在センシングデータが変化されたことを意味することもできる。

【0125】

ここで、駆動トランジスタDRT間の特性値または特性値の変化を比較して見ると、駆動トランジスタDRT間の特性値の偏差を把握することができる。駆動トランジスタDRTの特性値の変化が基準センシングデータを基準に現在センシングデータが変化されたことを意味する場合、駆動トランジスタDRTの特性値の変化から駆動トランジスタDRT間の特性値の偏差(即ち、サブピクセル輝度偏差)を把握することもできる。

【0126】

特性値補償プロセスは、駆動トランジスタDRTのしきい電圧を補償するしきい電圧補償処理と、駆動トランジスタDRTの移動度を補償する移動度補償処理を含むこともできる。

10

20

30

40

50

【 0 1 2 7 】

しきい電圧補償処理は、しきい電圧またはしきい電圧偏差（しきい電圧の変化）を補償するための補償値を演算し、演算された補償値をメモリ 4 2 0 に格納するか、または演算された補償値に該当映像データ（Data）を変更する処理を含むことができる。

【 0 1 2 8 】

移動度補償処理は移動度または移動度の偏差（移動度の変化）を補償するための補償値を演算し、演算された補償値をメモリ 4 2 0 に格納するか、または演算された補償値に該当映像データ（Data）を変更する処理を含むことができる。

【 0 1 2 9 】

補償部 4 3 0 はしきい電圧補償処理または移動度補償処理により映像データ（Data）を変更して、変更されたデータをデータドライバ 1 2 0 内の該当ソースドライバ集積回路 S D I C に供給することができる。

10

【 0 1 3 0 】

これによって、該当ソースドライバ集積回路 S D I C は、補償部 4 3 0 で変更されたデータをデジタルアナログコンバータ（D A C : Digital to Analog Converter）を通じてデータ電圧に変換して該当サブピクセルに供給することによって、サブピクセル特性値補償（しきい電圧補償、移動度補償）が実際になされるようになる。

【 0 1 3 1 】

このようなサブピクセル特性値補償がなされるにつれて、サブピクセル間の輝度偏差を減らすか、または防止することによって、画像品質を向上させることができる。

20

【 0 1 3 2 】

図 7 は、本実施形態に係る有機発光表示装置 1 0 0 の有機発光ダイオード O L E D の劣化センシング駆動方式を説明するための図である。

【 0 1 3 3 】

図 7 を参照すると、有機発光ダイオード O L E D の劣化をセンシングする駆動は、駆動トランジスタ D R T の第 1 ノード N 1 と第 2 ノード N 2 を初期化する初期化ステップ（S 7 1 0）、有機発光ダイオード O L E D の劣化をトラッキングする O L E D 劣化トラッキングステップ（S 7 2 0）、及び有機発光ダイオード O L E D の劣化度合いを示す電圧をセンシングする O L E D 劣化センシングステップ（S 7 3 0）に進行できる。

【 0 1 3 4 】

30

初期化ステップ（S 7 1 0）で、スイッチングトランジスタ S W T 及びセンシングトランジスタ S E N T を全てターン - オンさせて、駆動トランジスタ D R T の第 1 ノード N 1 と第 2 ノード N 2 を有機発光ダイオード O L E D の劣化センシング用データ電圧（V d a t a）と基準電圧（V r e f）に初期化させる。

【 0 1 3 5 】

O L E D 劣化トラッキングステップ（S 7 2 0）では、センシングトランジスタ S E N T のみをターン - オフさせて、駆動トランジスタ D R T の第 2 ノード N 2 をフローティングさせて、駆動トランジスタ D R T の第 2 ノード N 2 の電圧を変化させる。

【 0 1 3 6 】

O L E D 劣化トラッキングステップ（S 7 2 0）で、駆動トランジスタ D R T の第 2 ノード N 2 の電圧が上昇してから、有機発光ダイオード O L E D が発光する。

40

【 0 1 3 7 】

有機発光ダイオード O L E D が発光する時の駆動トランジスタ D R T の第 2 ノード N 2 の電圧は、有機発光ダイオード O L E D の劣化度合いによって変わる。

【 0 1 3 8 】

したがって、O L E D 劣化センシングステップ（S 7 3 0）では、スイッチングトランジスタ S W T はターン - オフさせ、センシングトランジスタ S E N T はターン - オンさせて、アナログデジタルコンバータ A D C でありうるセンシング部 4 1 0 を通じて、駆動トランジスタ D R T の第 2 ノード N 2 の電圧を検出して、有機発光ダイオード O L E D の劣化度合いをセンシングすることができる。

50

【0139】

前述したように、本実施形態に係る有機発光表示装置100は、一般的な映像を表示するための映像駆動モードと、駆動トランジスタDRTのしきい電圧をセンシングして補償してやる駆動トランジスタしきい電圧補償モードと、駆動トランジスタDRTの移動度をセンシングして補償してやる駆動トランジスタ移動度補償モードと、有機発光ダイオードOLEDの劣化(しきい電圧)をセンシングして補償してやる残像補償モードなどを提供することができる。

【0140】

映像駆動モード、駆動トランジスタしきい電圧補償モード、及び駆動トランジスタ移動度補償モードは、サブピクセルが1スキャン構造の場合と2スキャン構造の場合に全て可能である。

10

【0141】

しかしながら、残像補償モードは、スイッチングトランジスタSWT及びセンシングトランジスタSENTの各々のオン・オフが別途に制御されなければならないので、1スキャン構造でも適用し難く、2スキャン構造のみで適用することができる。

【0142】

しかしながら、2スキャン構造でサブピクセルを設計する場合、開口率の減少が回避である。

【0143】

ここに、以下の本実施形態は、残像補償モードに適用できる1スキャン構造を開示する。

20

【0144】

図8及び図9は、本実施形態に係る有機発光表示パネル110の改善構造である。

【0145】

前述したように、各サブピクセルは、有機発光ダイオードOLEDと、有機発光ダイオードOLEDを駆動するための駆動トランジスタDRTと、ゲートノードに印加されるスキャン信号(SCAN)により制御され、駆動トランジスタDRTの第1ノードN1とデータラインDLとの間に電氣的に連結されたスイッチングトランジスタSWTと、ゲートノードに印加されるセンシング信号(SENSE)により制御され、駆動トランジスタDRTと第2ノードN2と基準電圧ラインRVLとの間に電氣的に連結されたセンシングトランジスタSENTと、駆動トランジスタDRTの第1ノードN1と第2ノードN2との間に電氣的に連結されたストレージキャパシタCstgとを含む。

30

【0146】

図8及び図9を参照すると、有機発光表示パネル110には複数のサブピクセルライン(・・・, SPLn-1, SPLn, SPLn+1, ...)が配列され、複数のゲートライン(・・・, GLn-1, GLn, GLn+1, ...)が配置される。

【0147】

図8及び図9を参照すると、複数のゲートライン(・・・, GLn-1, GLn, GLn+1, ...)の各々は1つのサブピクセルライン毎に配置される。

40

【0148】

図8及び図9を参照すると、複数のゲートライン(・・・, GLn-1, GLn, GLn+1, ...)のうちのn番目サブピクセルラインSPLnに配置されたn番目ゲートラインGLnは、n番目サブピクセルラインSPLnに配列された各サブピクセルSPn内のスイッチングトランジスタSWTのゲートノードと、n-1番目サブピクセルラインSPLn-1に配列された各サブピクセルSPn-1内のセンシングトランジスタSENTのゲートノードに共通に連結できる。

【0149】

複数のゲートライン(・・・, GLn-1, GLn, GLn+1, ...)のうちのn+1番目サブピクセルラインSPLn+1に配置されたn+1番目ゲートラインGLn+1は、n+1番目サブピクセルラインSPLn+1に配列された各サブピクセルSPn+1

50

1 内のスイッチングトランジスタ S W T のゲートノードと、 n 番目サブピクセルライン S P L n に配列された各サブピクセル S P n 内のセンシングトランジスタ S E N T のゲートノードに共通に連結できる。

【 0 1 5 0 】

前述したゲートライン連結構造を活用すれば、スイッチングトランジスタ S W T 及びセンシングトランジスタ S E N T の個別的なオン - オフ制御可能な 1 スキャン構造を作ることができる。

【 0 1 5 1 】

このような 1 スキャン構造を通じて開口率を高めながらも、スイッチングトランジスタ S W T 及びセンシングトランジスタ S E N T の個別的なオン - オフ制御が必要な各種駆動モード (例 : 残像補償モード) を可能にすることができる。

10

【 0 1 5 2 】

前述したゲートライン構造によれば、各サブピクセル内のスイッチングトランジスタ S W T 及びセンシングトランジスタ S E N T の各々のゲートノードは、次のような方式により印加できる。

【 0 1 5 3 】

図 8 及び図 9 を参照すると、 n - 1 番目サブピクセルライン S P L n - 1 に配列された各サブピクセル S P n - 1 内のスイッチングトランジスタ S W T のゲートノードは、 n - 1 番目サブピクセルライン S P L n - 1 に配置された n - 1 番目ゲートライン G L n - 1 を通じて出力される n - 1 番目スキャン信号 (S C A N n - 1) の印加を受ける。

20

【 0 1 5 4 】

n - 1 番目サブピクセルライン S P L n - 1 に配列された各サブピクセル S P n - 1 内のセンシングトランジスタ S E N T のゲートノードは、 n 番目サブピクセルライン S P L n に配置された n 番目ゲートライン G L n を通じて出力される n 番目スキャン信号 (S C A N n) を n - 1 番目センシング信号 (S E N S E n - 1) として印加を受ける。

【 0 1 5 5 】

図 8 及び図 9 を参照すると、 n 番目サブピクセルライン S P L n に配列された各サブピクセル S P n 内のスイッチングトランジスタ S W T のゲートノードは、 n 番目サブピクセルライン S P L n に配置された n 番目ゲートライン G L n を通じて出力される n 番目スキャン信号 (S C A N n) の印加を受ける。

30

【 0 1 5 6 】

n 番目サブピクセルライン S P L n に配列された各サブピクセル S P n 内のセンシングトランジスタ S E N T のゲートノードは、 n + 1 番目サブピクセルライン S P L n + 1 に配置された n + 1 番目ゲートライン G L n + 1 を通じて出力される n + 1 番目スキャン信号 (S C A N n + 1) を n 番目センシング信号 (S E N S E n) として印加を受ける。

【 0 1 5 7 】

前述した方式に従って、各サブピクセル内のスイッチングトランジスタ S W T 及びセンシングトランジスタ S E N T の各々にゲート信号 (S C A N 、 S E N S E) を個別的に伝達することによって、各サブピクセルライン毎に配置された 1 つのゲートラインだけでも、即ち 1 スキャン構造だけでも、スイッチングトランジスタ S W T 及びセンシングトランジスタ S E N T のオン - オフを個別的に制御することができる。

40

【 0 1 5 8 】

これによって、 1 スキャン構造を通じて開口率を高めながらも、スイッチングトランジスタ S W T 及びセンシングトランジスタ S E N T の個別的なオン - オフ制御が必要な駆動モード (例 : 残像補償モード) を可能にすることができる。

【 0 1 5 9 】

以下、前述したゲートライン構造に従う 4 種類の駆動モード (映像駆動モード、残像補償モード、駆動トランジスタしきい電圧補償モード、駆動トランジスタ移動度補償モード) について説明する。

【 0 1 6 0 】

50

図10は本実施形態に係る有機発光表示パネル110の改善構造における4種類の駆動モード(映像駆動モード、残像補償モード、駆動トランジスタしきい電圧補償モード、駆動トランジスタ移動度補償モード)に従うスキャン信号タイミング図である。但し、9のスキャン信号タイミング図は、 n 番目サブピクセルライン SPL_n を基準としたものである。

【0161】

図10を参照すると、 n 番目サブピクセルライン SPL_n に対する映像駆動モードで、 n 番目スキャン信号($SCAN_n$)のターン・オンレベル電圧区間と、 $n+1$ 番目スキャン信号($SCAN_{n+1}$)のターン・オンレベル電圧区間とは一部重畳できる。

【0162】

図10を参照すると、 n 番目サブピクセルライン SPL_n に対する残像補償モードで、 n 番目スキャン信号($SCAN_n$)がターン・オンレベル電圧で出力される間、 $n+1$ 番目スキャン信号($SCAN_{n+1}$)がターン・オンレベル電圧で出力されてからターン・オフレベル電圧に変わって出力され、 n 番目スキャン信号($SCAN_n$)がターン・オンレベル電圧からターン・オフレベル電圧に変わって出力されれば、 $n+1$ 番目スキャン信号($SCAN_{n+1}$)がターン・オンレベル電圧で出力できる。

【0163】

図10を参照すると、 n 番目サブピクセルライン SPL_n での駆動トランジスタ DRT のしきい電圧補償モードで、 n 番目スキャン信号($SCAN_n$)のターン・オンレベル電圧区間と、 $n+1$ 番目スキャン信号($SCAN_{n+1}$)のターン・オンレベル電圧区間とは重畳できる。

【0164】

図10を参照すると、 n 番目サブピクセルライン SPL_n での駆動トランジスタ DRT の移動度補償モードで、 $n+1$ 番目スキャン信号($SCAN_{n+1}$)がターン・オンレベル電圧で出力される間、 n 番目スキャン信号($SCAN_n$)がターン・オンレベル電圧で出力されてからターン・オフレベル電圧で出力できる。

【0165】

スイッチングトランジスタ SWT 及びセンシングトランジスタ $SENT$ が n タイプのトランジスタの場合、ターン・オンレベル電圧はハイレベルゲート電圧(VGH)で、ターン・オフレベル電圧はローレベルゲート電圧(VGL)でありうる。

【0166】

スイッチングトランジスタ SWT 及びセンシングトランジスタ $SENT$ が p タイプのトランジスタの場合、ターン・オンレベル電圧はローレベルゲート電圧(VGL)で、ターン・オフレベル電圧はハイレベルゲート電圧(VGH)でありうる。

【0167】

図11から図14は、本実施形態に係る有機発光表示パネル110の改善構造下で、映像駆動モードに従うサブピクセルの駆動を説明するための図である。

【0168】

図11を参照すると、映像駆動のための各スキャン信号は $2H$ 長さのターン・オンレベル電圧区間を有する。

【0169】

図11を参照すると、 n 番目サブピクセルライン SPL_n に対する映像駆動モード区間は、タイミングマージン確保区間(A)と充電区間(B)からなる。

【0170】

図11及び図12を参照すると、 n 番目サブピクセルライン SPL_n に対する映像駆動モードで、タイミングマージン確保区間(A)の間、 n 番目サブピクセルライン SPL_n に配置された n 番目ゲートライン GL_n で出力された n 番目スキャン信号($SCAN_n$)のターン・オンレベル電圧により n 番目サブピクセルライン SPL_n に配列された各サブピクセル SP_n 内のスイッチングトランジスタ SWT とセンシングトランジスタ $SENT$ のうち、スイッチングトランジスタ SWT のみターン・オンされる。

10

20

30

40

50

【0171】

これによって、映像駆動用データ電圧が駆動トランジスタDRTの第1ノードN1に印加される。

【0172】

ここで、タイミングマージン確保区間(A)は、n番目サブピクセルラインSPLnに配列された各サブピクセルSPn内のセンシングトランジスタSENTのゲートノードに印加されるn番目センシング信号(SENSEn)がn+1番目サブピクセルラインSPLn+1に配置されたn+1番目ゲートラインGLn+1で出力されたn+1番目スキャン信号(SCANN+1)であるため、必要なタイミング区間である。

【0173】

10

図11及び図13を参照すると、充電区間(B)の間、n番目センシング信号(SENSEn)の役割をするn+1番目スキャン信号(SCANN+1)のターン-オンレベル電圧によりn番目サブピクセルラインSPLnに配列された各サブピクセルSPn内のセンシングトランジスタSENTもさらにターン-オンされる。

【0174】

これによって、駆動トランジスタDRTの第1ノードN1と第2ノードN2には映像駆動用データ電圧と基準電圧が印加されて、駆動トランジスタDRTの第1ノードN1と第2ノードN2の電位差に該当する電圧がストレージキャパシタCstgに充電される。

【0175】

以後、n番目スキャン信号(SCANN)のターン-オフレベル電圧によりn番目サブピクセルラインSPLnに配列された各サブピクセルSPn内のスイッチングトランジスタSWTがターン-オフされ、n番目センシング信号(SENSEn)の役割をするn+1番目スキャン信号(SCANN+1)のターン-オフレベル電圧によりn番目サブピクセルラインSPLnに配列された各サブピクセルSPn内のセンシングトランジスタSENTがターン-オフされることによって、駆動トランジスタDRTの第1ノードN1と第2ノードN2が全てフローティングされれば、駆動トランジスタDRTの第2ノードN2の電圧が上昇しながら有機発光ダイオードOLEDに電流が供給されて、有機発光ダイオードOLEDが発光する。

20

【0176】

一方、図11及び図14を参照すると、n番目サブピクセルラインSPLnに対する映像駆動モードで、充電区間(B)の以後、A'区間では、n番目ゲートラインGLnで出力されたn番目スキャン信号(SCANN)のターン-オフレベル電圧によりn番目サブピクセルラインSPLnに配列された各サブピクセルSPn内のスイッチングトランジスタSWTをターン-オフさせる。A'区間でn番目サブピクセルラインSPLnに配列された各サブピクセルSPn内のセンシングトランジスタSENTはターン-オン状態に維持される。このようなA'区間はn+1番目サブピクセルラインSPLn+1に対する映像駆動モードのためのタイミングマージン確保区間に該当することができる。

30

【0177】

前述したように、n番目サブピクセルラインSPLnに対する映像駆動モードで、n番目スキャン信号(SCANN)のターン-オンレベル電圧区間と、n+1番目スキャン信号(SCANN+1)のターン-オンレベル電圧区間とは一部重畳できる。

40

【0178】

即ち、n番目サブピクセルラインSPLnに対する映像駆動モードで、n番目スキャン信号(SCANN)のターン-オンレベル電圧区間の後半部区間が、n+1番目スキャン信号(SCANN+1)のターン-オンレベル電圧区間の前半部区間と重畳できる。

【0179】

これを通じて、n+1番目サブピクセルラインSPLn+1に配置されたn+1番目ゲートラインGLn+1で出力されたn+1番目スキャン信号(SCANN+1)をn番目サブピクセルラインSPLnに配列された各サブピクセルSPn内のセンシングトランジスタSENTのゲートノードに印加されるn番目センシング信号(SENSEn)に活用

50

しても、正常な映像駆動を可能にすることができる。

【0180】

図15から図17は、本実施形態に係る有機発光表示パネル110の改善構造下で、残像補償モード(OLED劣化センシングを通じてのOLED劣化補償モード)に従うサブピクセルの駆動を説明するための図である。

【0181】

図15から図17を参照すると、残像補償モードは、駆動トランジスタDRTの第1ノードN1と第2ノードN2を初期化する初期化ステップ(D)、有機発光ダイオードOLEDの劣化をトラッキングするOLED劣化トラッキングステップ(E)と、有機発光ダイオードOLEDの劣化度合いを示した電圧をセンシングするOLED劣化センシングステップ(F)に進行できる。

10

【0182】

図15を参照すると、初期化ステップ(D)で、スイッチングトランジスタSWT及びセンシングトランジスタSENTを全てターン・オンさせて、駆動トランジスタDRTの第1ノードN1と第2ノードN2を有機発光ダイオードOLEDの劣化センシング用データ電圧(Vdata)と基準電圧(Vref)に初期化させる。

【0183】

この際、n番目サブピクセルラインSPLnに配置されたn番目ゲートラインGLnで出力されたn番目スキャン信号(SCANN)のターン・オンレベル電圧によりn番目サブピクセルラインSPLnに配列されたサブピクセルSPn内のスイッチングトランジスタSWTをターン・オンさせる。

20

【0184】

そして、n+1番目サブピクセルラインSPLn+1に配置されたn+1番目ゲートラインGLn+1で出力されたn+1番目スキャン信号(SCANN+1)のターン・オンレベル電圧によりn番目サブピクセルラインSPLnに配列されたサブピクセルSPn内のセンシングトランジスタSENTをターン・オンさせる。

【0185】

OLED劣化トラッキングステップ(E)では、センシングトランジスタSENTのみをターン・オフさせて、駆動トランジスタDRTの第2ノードN2をフローティングさせて、駆動トランジスタDRTの第2ノードN2の電圧を変化させる。

30

【0186】

この際、n+1番目サブピクセルラインSPLn+1に配置されたn+1番目ゲートラインGLn+1で出力されたn+1番目スキャン信号(SCANN+1)のターン・オフレベル電圧によりn番目サブピクセルラインSPLnに配列されたサブピクセルSPn内のセンシングトランジスタSENTをターン・オフさせる。

【0187】

OLED劣化トラッキングステップ(E)で、駆動トランジスタDRTの第2ノードN2の電圧が上昇してから、有機発光ダイオードOLEDが発光する。

【0188】

有機発光ダイオードOLEDが発光する時の駆動トランジスタDRTの第2ノードN2の電圧は有機発光ダイオードOLEDの劣化度合いによって変わる。

40

【0189】

したがって、OLED劣化センシングステップ(F)では、スイッチングトランジスタSWTはターン・オフさせ、センシングトランジスタSENTはターン・オンさせて、アナログデジタルコンバータADCでありうるセンシング部410を通じて、駆動トランジスタDRTの第2ノードN2の電圧を検出して、有機発光ダイオードOLEDの劣化度合いをセンシングすることができる。

【0190】

この際、n番目サブピクセルラインSPLnに配置されたn番目ゲートラインGLnで出力されたn番目スキャン信号(SCANN)のターン・オフレベル電圧によりn番目サ

50

ブピクセルライン SPL_n に配列されたサブピクセル SP_n 内のスイッチングトランジスタ SWT をターン - オフさせる。

【0191】

そして、 $n + 1$ 番目サブピクセルライン SPL_{n+1} に配置された $n + 1$ 番目ゲートライン GL_{n+1} で出力された $n + 1$ 番目スキャン信号 ($SCAN_{n+1}$) のターン - オンレベル電圧により n 番目サブピクセルライン SPL_n に配列されたサブピクセル SP_n 内のセンシングトランジスタ $SENT$ をターン - オンさせる。

【0192】

図15から図17を参照すると、 n 番目サブピクセルライン SPL_n に対する残像補償モードで、 n 番目スキャン信号 ($SCAN_n$) がターン - オンレベル電圧で出力される間 (D、E)、 $n + 1$ 番目スキャン信号 ($SCAN_{n+1}$) がDステップでターン - オンレベル電圧で出力されてからEステップでターン - オフレベル電圧に変わって出力される。

10

【0193】

そして、図15から図17を参照すると、Fステップで、 n 番目スキャン信号 ($SCAN_n$) がターン - オフレベル電圧に変わって出力されれば、 $n + 1$ 番目スキャン信号 ($SCAN_{n+1}$) がターン - オンレベル電圧で出力される。

【0194】

前述したように、スイッチングトランジスタ SWT 及びセンシングトランジスタ $SENT$ の個別的なオン - オフ制御可能な1スキャン構造を通じて、残像補償のための有機発光ダイオード $OLED$ の劣化センシング駆動を可能にすることができる。

20

【0195】

図18は、本実施形態に係る有機発光表示パネル110の改善構造下で、駆動トランジスタ DRT のしきい電圧補償モードに従うサブピクセルの駆動を説明するための図である。

【0196】

図18を参照すると、駆動トランジスタ DRT のしきい電圧センシングを通じてしきい電圧を補償するための駆動トランジスタしきい電圧補償モードのためのG区間の間、 n 番目サブピクセルライン SPL_n に配置された n 番目ゲートライン GL_n で出力された n 番目スキャン信号 ($SCAN_n$) のターン - オンレベル電圧により n 番目サブピクセルライン SPL_n に配列されたサブピクセル SP_n 内のスイッチングトランジスタ SWT をター

30

ン - オンさせる。

【0197】

そして、G区間の間、 $n + 1$ 番目サブピクセルライン SPL_{n+1} に配置された $n + 1$ 番目ゲートライン GL_{n+1} で出力された $n + 1$ 番目スキャン信号 ($SCAN_{n+1}$) のターン - オンレベル電圧により n 番目サブピクセルライン SPL_n に配列されたサブピクセル SP_n 内のセンシングトランジスタ $SENT$ をターン - オンさせる。

【0198】

これによって、駆動トランジスタ DRT の第1ノード $N1$ 及び第2ノード $N2$ がしきい電圧センシング用データ電圧と基準電圧に初期化される。

【0199】

40

G区間の以後、 n 番目サブピクセルライン SPL_n に配置された n 番目ゲートライン GL_n で出力された n 番目スキャン信号 ($SCAN_n$) のターン - オフレベル電圧により n 番目サブピクセルライン SPL_n に配列されたサブピクセル SP_n 内のスイッチングトランジスタ SWT をターン - オフさせる。

【0200】

そして、 $n + 1$ 番目サブピクセルライン SPL_{n+1} に配置された $n + 1$ 番目ゲートライン GL_{n+1} で出力された $n + 1$ 番目スキャン信号 ($SCAN_{n+1}$) のターン - オフレベル電圧により n 番目サブピクセルライン SPL_n に配列されたサブピクセル SP_n 内のセンシングトランジスタ $SENT$ をターン - オフさせる。

【0201】

50

このようなG区間は、駆動トランジスタDRTの第1ノードN1及び第2ノードN2がしきい電圧センシング用データ電圧と基準電圧に初期化される初期化ステップの以後、図4の初期化スイッチSPREをオフさせてn番目サブピクセルラインSPLnに配列されたサブピクセルSPn内の駆動トランジスタDRTの第2ノードN2をフローティングさせて駆動トランジスタDRTの第2ノードN2の電圧を上昇させるステップと、駆動トランジスタDRTの第2ノードN2の電圧が飽和されれば、サンプリングスイッチSAMがターン・オンされて、センシング部410が駆動トランジスタDRTの第2ノードN2の飽和された電圧が基準電圧ラインRVLを通じてセンシングするステップを含むことができる。

【0202】

10

前述したように、n番目サブピクセルラインSPLnでの駆動トランジスタDRTのしきい電圧補償モードで、n番目スキャン信号(SCANN)のターン・オンレベル電圧区間と、n+1番目スキャン信号(SCANN+1)のターン・オンレベル電圧区間とは重畳される。

【0203】

このような駆動方式によれば、本実施形態に係る特異なゲートライン連結構造下でも、駆動トランジスタしきい電圧補償を同一な方式により提供することができる。

【0204】

図19及び図20は、本実施形態に係る有機発光表示パネル110の改善構造下で、駆動トランジスタDRTの移動度補償モードに従うサブピクセルの駆動を説明するための図である。

20

【0205】

図19を参照すると、駆動トランジスタDRTの移動度センシングを通じてしきい電圧を補償するための駆動トランジスタ移動度補償モードのための初期化ステップに該当するH区間の間、n番目サブピクセルラインSPLnに配置されたn番目ゲートラインGLnで出力されたn番目スキャン信号(SCANN)のターン・オンレベル電圧によりn番目サブピクセルラインSPLnに配列されたサブピクセルSPn内のスイッチングトランジスタSWTをターン・オンさせる。

【0206】

そして、H区間の間、n+1番目サブピクセルラインSPLn+1に配置されたn+1番目ゲートラインGLn+1で出力されたn+1番目スキャン信号(SCANN+1)のターン・オンレベル電圧によりn番目サブピクセルラインSPLnに配列されたサブピクセルSPn内のセンシングトランジスタSENTをターン・オンさせる。

30

【0207】

このような初期化ステップに該当するH区間の間、駆動トランジスタDRTの第1ノードN1及び第2ノードN2が移動度センシング用データ電圧と基準電圧に初期化される。

【0208】

以後、I区間の間、n番目サブピクセルラインSPLnに配置されたn番目ゲートラインGLnで出力されたn番目スキャン信号(SCANN)のターン・オフレベル電圧によりn番目サブピクセルラインSPLnに配列されたサブピクセルSPn内のスイッチングトランジスタSWTをターン・オフさせる。

40

【0209】

これによって、n番目サブピクセルラインSPLnに配列されたサブピクセルSPn内の駆動トランジスタDRTの第1ノードN1がフローティングされる。

【0210】

また、I区間の間、図4の初期化スイッチSPREをオフさせてn番目サブピクセルラインSPLnに配列されたサブピクセルSPn内の駆動トランジスタDRTの第2ノードN2がフローティングされる。

【0211】

また、I区間の間、駆動トランジスタDRTの第1ノードN1及び第2ノードN2がフ

50

ローティングされて駆動トランジスタDRTの第1ノードN1及び第2ノードN2の各々の電圧が上昇すれば、一定時間の以後、サンプリングスイッチSAMがターン・オンされて、センシング部410が駆動トランジスタDRTの第2ノードN2の電圧を基準電圧ラインRVLを通じてセンシングする。

【0212】

前述したものによれば、n番目サブピクセルラインSPLnでの駆動トランジスタDRTの移動度補償モードで、n+1番目スキャン信号(SCANN+1)がターン・オンレベル電圧で出力される間、n番目スキャン信号(SCANN)がターン・オンレベル電圧で出力されてからターン・オフレベル電圧で出力できる。

【0213】

このような駆動方式によれば、本実施形態に係る特異なゲートライン構造下でも、駆動トランジスタ移動度補償を同一な方式により提供することができる。

【0214】

以上、説明したような本実施形態によれば、開口率を高めながらも映像駆動及び多様な種類のセンシング駆動可能なサブピクセル構造及びゲートライン構造を有する有機発光表示パネル110及び有機発光表示装置100と、有機発光表示装置100の駆動方法を提供することができる。

【0215】

本実施形態によれば、各サブピクセルライン毎に1つのゲートラインだけでも、各サブピクセル内の2種類のスキャントランジスタ(SWT、SENT)のオン・オフを個別的に制御することができるゲートライン連結構造、及びサブピクセル構造を有する有機発光表示パネル110及び有機発光表示装置100と、有機発光表示装置100の駆動方法を提供することができる。

【0216】

本実施形態によれば、各サブピクセルライン毎に1つのゲートラインだけでも、各サブピクセル内の有機発光ダイオードの劣化をセンシングするための駆動を可能にする有機発光表示パネル110及び有機発光表示装置100と、有機発光表示装置100の駆動方法を提供することができる。

【0217】

以上の説明及び添付した図面は、本発明の技術思想を例示的に示したものに過ぎないのであって、本発明が属する技術分野で通常の知識を有する者であれば、本発明の本質的な特性から逸脱しない範囲で構成の結合、分離、置換、及び変更などの多様な修正及び変形が可能である。したがって、本発明に開示された実施形態は本発明の技術思想を限定するためのものではなく、説明するためのものであり、このような実施形態により本発明の技術思想の範囲が限定されるものではない。本発明の保護範囲は請求範囲により解析されなければならない、それと同等な範囲内にある全ての技術思想は本発明の権利範囲に含まれるものと解析されるべきである。

【符号の説明】

【0218】

- 100 有機発光表示装置
- 110 有機発光表示パネル
- 120 データドライバ
- 130 スキャンドライバ
- 140 コントローラ

10

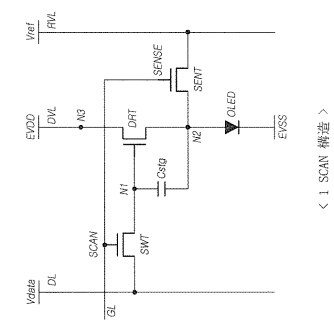
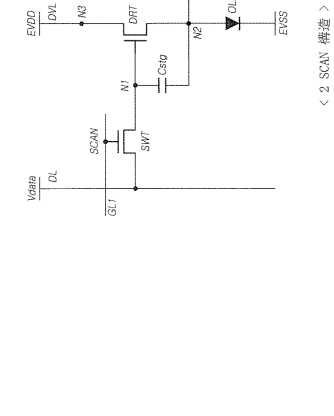
20

30

40

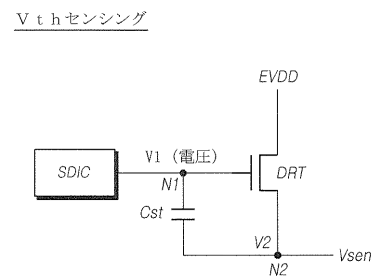
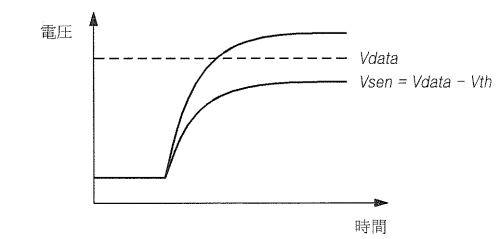
【 図 3 】

Figure 10.

[illegible]

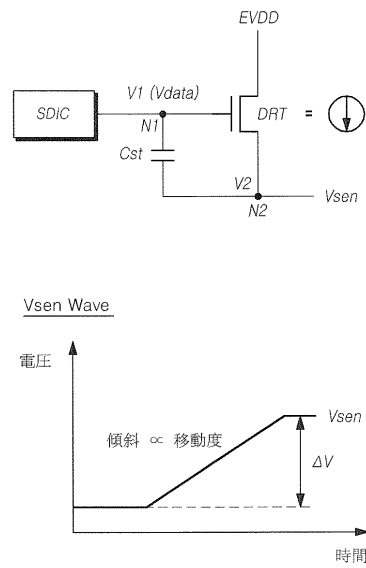
【 図 5 】

V t h センシング

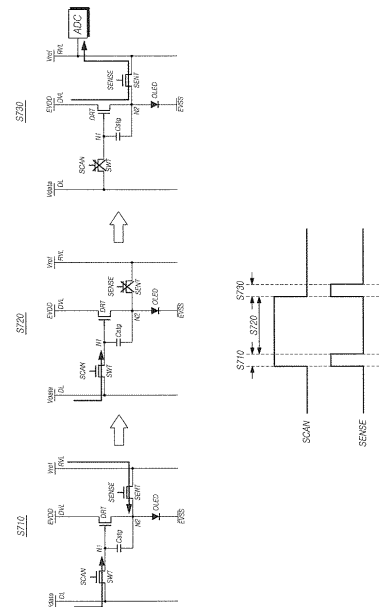
Vsen Wave

【図 6】

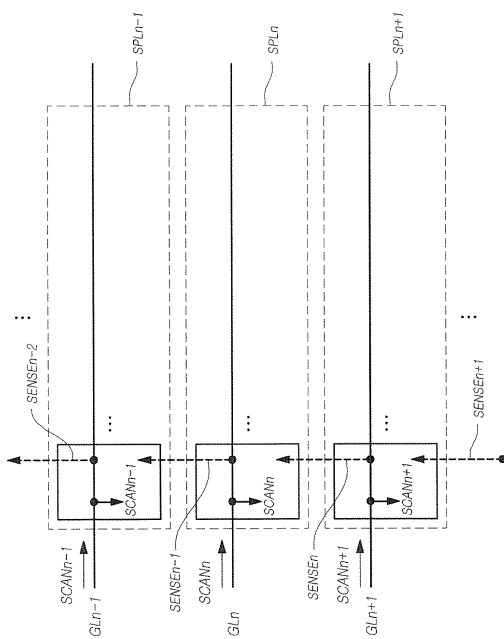
移動度センシング



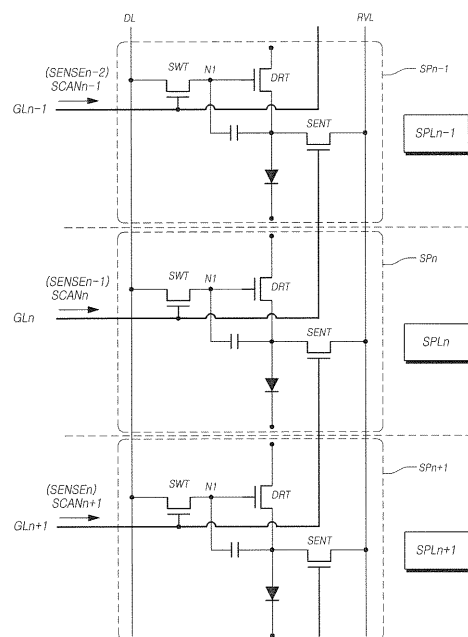
【図 7】



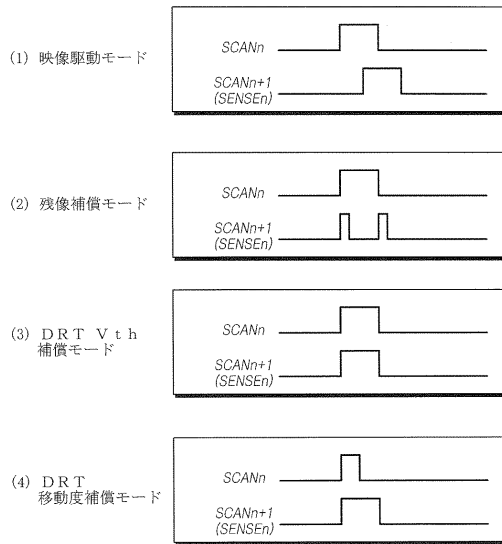
【図 8】



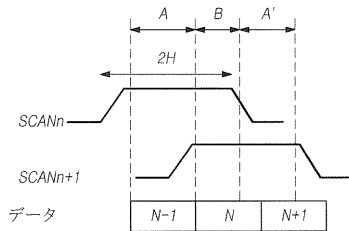
【図 9】



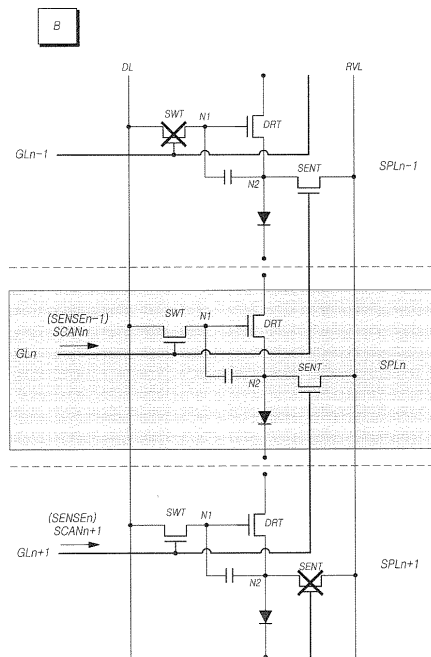
【図 10】



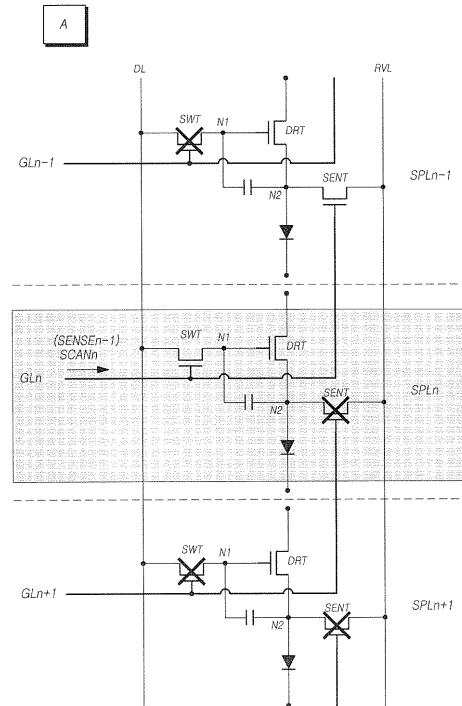
【図 11】



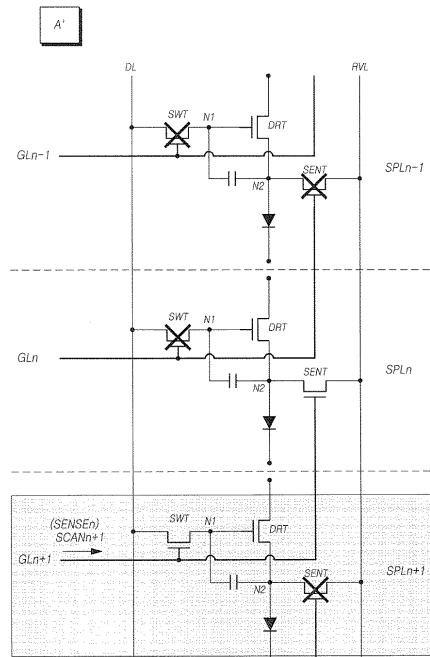
【図 13】



【図 12】



【図 14】



フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 4 2 A
G 0 9 G	3/20	6 4 2 C
G 0 9 G	3/20	6 7 0 J

(72)発明者 ソキュ・ジャン

大韓民国、1 0 3 6 7 キョンギ - ド、コヤン - シ、イルサンソ - グ、ソンジョ - ロ 9 (ソンジョ・マウル・5・ダンジ・クンヨン・ヴィラ、デホウ - ドン) 5 0 3 - 4 0 2

(72)発明者 チャンボク・リ

大韓民国、4 4 0 - 3 0 2 キョンギ - ド、スウォン - シ、ジャンガン - グ、ジョンジャ - 2 ドン
4 4 - 4 7

合議体

審判長 岡田 吉美

審判官 中塚 直樹

審判官 濱野 隆

(56)参考文献 特表 2 0 0 9 - 5 2 6 2 4 8 (J P , A)

米国特許出願公開第 2 0 0 7 / 0 1 6 4 9 3 7 (U S , A 1)

特開 2 0 1 5 - 1 0 8 8 2 8 (J P , A)

米国特許出願公開第 2 0 1 4 / 0 2 5 2 9 8 8 (U S , A 1)

米国特許出願公開第 2 0 1 3 / 0 0 5 0 2 9 2 (U S , A 1)

米国特許出願公開第 2 0 1 5 / 0 2 9 4 6 2 6 (U S , A 1)

(58)調査した分野(Int.Cl. , D B 名)

G09G 3/3233