[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
H01L 21/00

[12] 发明专利说明书

专利号 ZL 01130191.0

[45] 授权公告日 2005 年 8 月 3 日

[11] 授权公告号 CN 1213460C

[22] 申请日 2001.12.14 [21] 申请号 01130191.0
[30] 优先权
[32] 2000.12.14 [33] JP [31] 380663/2000
[71] 专利权人 东京毅力科创株式会社
地址 日本东京都
[72] 发明人 建山正规 宫田亮
审查员 王 莹

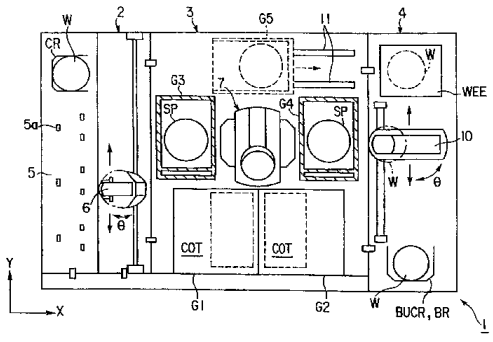
[74] 专利代理机构 中国专利代理(香港)有限公司
代理人 梁 永

权利要求书 1 页 说明书 17 页 附图 13 页

[54] 发明名称 基底处理系统和基底处理方法

[57] 摘要

基底处理系统具有一些处理单元，用于将要处理的晶片传送到每个单元并且从每个单元中取出被处理的晶片的加载/解载部分和用于接收/传送晶片从/到加载/解载部分并且将晶片一个接一个地传送到每个单元的辅助臂机构。 通过控制器控制处理单元和辅助臂机构以便于每个单元依据一个周期时间一个接一个地处理晶片，一个周期时间是在通过将时间 t1 到 tn 除以每个处理单元的相同单元数“m”而获得的时间 t1/m 到 tn/m 中的最大值。 控制器设置用于每个处理单元的预等待时间(处理之前)。



ISSN1008-4274

知识产权出版社出版

1．一种用于处理基底的基底处理系统，包括：

第一到第 n 处理单元组，n 是正整数，每一个处理单元组具有至少一个处理单元并用于分别执行给定时间 t1 到 tn 的第一到第 n 晶片处理，

一个加载/解载部分；

用于从加载/解载部分接收基底和将基底传送到加载/解载部分、并且将基底一个接一个的传送到所述处理单元组之一的第一传送部分；

用于从处理单元接收基底和将基底传送到处理单元的第二传送部分；和

一个控制器，用于控制第一传送部分、第二传送部分和处理单元，以便于每个处理单元在被设置为大于第一传送时间或第二传送时间的一个周期时间以内处理一个基底；

其中第一传送时间是第一传送部分将基底从所述加载/解载部分移出、将所述基底传送到所述处理单元组中的一个处理单元组和将下一个基底从所述加载/解载部分移出所需的持续时间，且

第二传送时间是第二传送部分将基底从一个处理单元组传送到下一个处理单元组所需的持续时间。

2．依据权利要求 1 的基底处理系统，其中所述控制器计算时间 t1/m 到 tn/m 中的最大时间，其中 m 是正整数并且分别等于第一到第 n 处理单元组中中每个处理单元组的实际包含的处理单元数；和

所述控制器设置所述最大时间作为第一传送时间或第二传送时间。

3．依据权利要求 1 的基底处理系统，其中至少一个处理单元是用于接收和处理每个基底的基底接收单元，和

所述控制器计算所述基底接收单元的处理时间，且将所述基底接收单元的所述处理时间作为第一传送时间或第二传送时间。

4．依据权利要求 1 的基底处理系统，还包括：

曝光设备；和

用于从处理单元接收基底并且将基底传送到曝光设备的第三传送部分，

其中所述控制器将第一传送时间、第二传送时间和所述第三传送部分的第三传送时间中的最大值设置作为一个周期时间。

基底处理系统和基底处理方法

技术领域

本发明涉及用于给像用在液晶显示器的半导体晶片和玻璃基底这样的一些类型的基底执行一连串处理的基底处理系统和基底处理方法。

背景技术

在用于液晶显示器（LCD 基底）和半导体设备等的玻璃基底的制作中，通过光刻术形成微电路图。

在光刻术中通过将抗蚀剂应用到像 LCD 基底和半导体晶片这样的基底上并且在曝光图形、显影和蚀刻以后形成抗蚀膜来形成电路图。

在最近的用于半导体晶片的大直径的趋势中已经开发了用于处理一些晶片的光刻系统。能够应用抗蚀剂和显影的复杂的处理系统，例如，从磁带卡中一个接一个地取出晶片放入在其中一个接一个地处理晶片并且被处理的晶片一个接一个地返回到磁带卡中的处理单元中。

在这个复杂处理系统中用于每个单元的处理时间称为一个周期。系统不能进行下一个处理直到在每个单元中完成用于一个周期的前面的处理。

因此，在已经完成前面的处理之后将晶片传送到下一个处理单元的复杂处理系统中，由本单元执行的处理易受前面单元执行的处理影响，或者本单元不得不等待前面处理的完成（所谓的等待时间消耗）。

在一连串的处理中，例如，按这样顺序执行的烘干、清洗和显影等，显影过程需要相对长的处理时间。由于长的显影处理时间，用于已经完成烘干和清洗处理的晶片不得不保留在烘干或者清洗单元中以便于等待对前面晶片的显影处理的完成。当这样长时间保留在烘干单元中的时候晶片将被过度烘干。

近来在晶片处理中精确地控制热处理时间。然而，这种用于比控制时间更长的时期的过度烘干改变了通过抗蚀剂形成的图形宽度。因此不能形成想要的图形。

发明内容

为了解决上述问题，本发明的目的是提供减少由任意处理单元消耗的不必要的等待时间效应的基底处理设备。

本发明提供一种用于处理基底的基底处理系统，包括：第一到第 n 处理单元组，n 是正整数，每一个处理单元组具有至少一个处理单元并用于分别执行给定时间 t1 到 tn 的第一到第 n 晶片处理；一个加载/解载部分；用于从加载/解载部分接收基底和将基底传送到加载/解载部分、并且将基底一个接一个的传送到所述处理单元组之一的第一传送部分；用于从处理单元接收基底和将基底传送到处理单元的第二传送部分；和一个控制器，用于控制第一传送部分、第二传送部分和处理单元，以便于每个处理单元在被设置为大于第一传送时间或第二传送时间的一个周期时间以内处理一个基底；其中第一传送时间是第一传送部分将基底从所述加载/解载部分移出、将所述基底传送到所述处理单元组中的一个处理单元组和将下一个基底从所述加载/解载部分移出所需的持续时间，且第二传送时间是第二传送部分将基底从一个处理单元组传送到下一个处理单元组所需的持续时间。

其中所述控制器计算时间 t1/m 到 tn/m 中的最大时间，其中 m 是正整数并且分别等于第一到第 n 处理单元组中中每个处理单元组的实际包含的处理单元数；和所述控制器设置所述最大时间作为第一传送时间或第二传送时间。

其中至少一个处理单元是用于接收和处理每个基底的基底接收单元，和所述控制器计算所述基底接收单元的处理时间，且将所述基底接收单元的所述处理时间作为第一传送时间或第二传送时间。

所述基底处理系统还包括：曝光设备；和用于从处理单元接收基底并且将基底传送到曝光设备的第三传送部分；其中所述控制器将第一传送时间、第二传送时间和所述第三传送部分的第三传送时间中的最大值设置作为一个周期时间。

附图说明

图 1 是显示依据本发明的基底处理系统的第一个实施例的整个结构的俯视图；

图 2 是显示基底处理系统的正视图；

图 3 是显示基底处理系统的后试图；

图 4 是显示构成基底处理系统的处理单元的示意图；

图 5 显示基底处理系统的控制方框图；

图 6 显示用于基底处理系统流程图；

图 7 图解说明到主控制面板的数据输入；

图 8A 和 8B 显示基底处理系统的垂直剖面；

图 9 是用于在转变态中基底处理的时间图；

图 10 是用于在稳态中基底处理的时间图；

图 11 是用于在稳态中依据本发明的基底处理系统的第二个实施例的时间图；

图 12 是用于在稳态中依据本发明的基底处理系统的第三个实施例的时间图；

图 13 是显示依据本发明的基底处理系统的改变的俯视图。

具体实施方式

下面将参考附图公开依据本发明的优选实施例。

第一个实施例

图 1 到 5 图解说明依据本发明的基底处理系统 1。图 1、2 和 3 分别是俯视图、正视图和后试图，显示没有曝光设备 12 的基底处理系统 1 的整个结构。

如图 1 中所示，基底处理系统 1 装备有从包含多个晶片的磁带卡 CR 中一个接一个地取出作为基底的晶片 W 的加载/解载部分 2，具有几个用于执行像对从加载/解载部分 2 取出的每个晶片 W 进行抗蚀剂应用和显影这样的处理的处理单元的处理部分 3，和用于将每个应用抗蚀剂的晶片 W 传送到作为处理部分的曝光设备 12 的接口部分 4。

接口部分 4 具有将每个晶片 W 传送到曝光设备 12 所借助的第二个辅助臂机构 10。加载/解载部分 2 具有在其上加载和解载每次包含例如 25 个半导体晶片的磁带卡 CR 的表 5。

如图 1 中所示，在 X 方向中在表 5 上的定位突起 5a 处排列例如四个磁带卡 CR，而每个磁带卡 CR 的晶片入口/出口面对处理部分 3。

第一个辅助臂机构 6 是在磁带卡排列方向（X 方向）和用于包含在磁带卡 CR 中的晶片 W 的用于可选择性访问每个磁带卡 CR 的晶片排列方向（Z 方向）中可以移动的第一传送装置。

而且，第一个辅助臂机构 6 是在θ方向中可以旋转的以便于它将每个晶片 W 传送到在处理部分 3 中提供的作为第二个传送装置的主臂机构 7。机构 6 还可以达到属于处理部分 3 的第三处理单元组 G3 的多级部分的校准单元 ALIM 和扩充单元 EXT，如下面所述。

通过第三处理单元组 G3 将晶片 W 从加载/解载部分 2 传送到处理部分 3。单元组 G3 由如图 3 中所示的堆叠的一些处理单元组成。

详细地，第三处理单元组 G3 由从低到顶由这个顺序堆叠的用于冷却晶片 W 的冷却单元 COL、用于提高晶片 W 的抗蚀剂定影的不易被水沾湿的处理的附着单元 AD、用于晶片定位的校准单元 ALIM、用于在等待模式中设置晶片 W 的扩充单元 EXT、用于在曝光之前热处理的两个预烘干单元 PREBAKE、用于在显影之后热处理的后烘干单元 POBAKE 和用于在曝光之后热处理的后曝光烘干单元 PREBAKE 组成。

晶体 W 通过扩充单元 EXT 和校准单元 ALIM 传送到主臂机构 7。如图 1 中所述，主臂由包括第三处理单元组 G3 的第一到第五处理单元组 G1 到 G5 所围绕。类似第三组 G3，每个单元组 G1、G2、G4 和 G5 由几个堆叠的处理单元组成。

主臂机构 7，如图 3 中所示，具有在垂直方向中伸展的管状导轨 9 中能够在 Z 方向中升降的主臂 8。管状导轨 9 连接到马达（没有显示）的回转轴上以便于它围着回转轴转动主臂 8，因此主臂 8 在θ方向中能够转动。代替的，管状导轨 9 可以连接到由马达转动的另一个回转轴（没有显示）。

如所公开的，在垂直方向中驱动主臂 8 以便于晶片 W 能够传送到在处理单元组 G1 到 G5 中的任意单元。

第四处理单元组 G4，如图 3 中所示，由从低到顶按这个顺序堆叠的两个冷却单元 COL、扩充单元 EXT、另一个冷却单元 COL、两个预烘干单元 PREBAKE 和两个后烘干单元 POBAKE 组成。

任意地提供第五处理单元组 G5。在这个实施例中类似第四处理单元组 G4 一样组成它。第五单元组 G5 沿着轨道 11 移动，如图 13 中所示，因为容易对主臂 7 和第一到第四处理单元组 G1 到 G4 进行维修。

因为处理单元的堆叠结构，本发明实现了当应用如图 1 到 3 中所示的基底处理系统的时候用于系统安装的空间的急剧减少。

图 4 是显示用于安装在基底处理系统中的每个单元组的处理单元的示意图。一些单元为例如预烘干单元 PREBAKE 和抗蚀剂显影设备 DEV 这样的需要较长处理时间的那些而设定，如图 4 中所示。

需要相对较长处理时间的多个相同单元的提供减少了不必要的等待时间消耗（速率控制），否则它可能出现在整个系统。因为这个相同的原因，为一些处理设定了像冷却单元 COL 这样的多个相同单元。相同单元彼此

之间用像 COT1 和 COT2 这样的粘着它们名字的数字来区分。

图 5 显示基底处理系统 1 的控制方框图。加载/解载部分 2 在前面的外壁上具有主控制面板 2a，它用于整个系统的控制和像方法设置、晶片流动登记和报警处理这样的操作。主控制面板 2a 是触摸类型的，通过它，操作人员用触笔来接触屏幕用于系统操作。

主控制面板 2a 连接到控制器 13 以便于通过触板 2a 输入的在方法上的数据能够提供到控制器 13。根据这些数据，控制器 13 发送一些类型的命令并且控制第一和第二传送机构 6 和 7、加载/解载部分 2、处理部分 3、接口部分 4 和曝光设备 12。在图 5 中控制器 13 显示在系统 1 之外。然而，在实际使用中，例如，它可以安装在加载/解载部分 2 中。

当操作人员在特殊的显示部分处接触主控制面板 2a 的时候，监视器显示交换用于像温度、净处理时间和抗蚀剂应用设备的旋转速度这样的处理单元的详细处理设置。

接下来参考图 6 公开用于上述基底处理系统 1 的基底处理过程。

在基底处理之前首先通过在如图 1 到 3 中所示的基底处理系统 1 的正面上提供的主控制面板 2a 来执行方法设置。

在方法设置中首先设置传送方法。传送方法包括像附着、显影和曝光这样的执行的处理内容和它们的顺序。在方法设置中也可以设置处理的晶片 W 数。通过用触板接触在加载/解载部分 2 上提供的主控制面板 2a 来执行方法设置。

详细的，在方法设置中指定如在图 7 中所示的步骤和处理单元。当为一个处理类型提供多个相同处理单元的时候，实际的单元名称可以不指定为输入的数据。在控制器 13 的存储器 13a 中可以预先存储像温度和处理时间（处理方法）这样的用于每个单元的详细的处理要求。而且，操作人员还可以设置用于步骤或者单元指定的详细的要求。

一旦依据上述处理输入传送方法，在主控制面板 2a 上显示方法流等。在通过主控制面板 2a 校正方法设置的基础上，控制器 13 自动计算在系统稳态状态中为每个单元定义一个处理循环的最大处理时间 Tmax。

首先公开在其中由一个单元执行的处理不能影响由另一个单元执行的处理的转变态中的基底处理。

在每个磁带卡 CR 中填充一些晶片 W。在图 1 到 3 中所示的加载/解载部分 2 的表 5 上设置磁带卡 CR。在磁带卡 CR 定位之后，通过辅助臂

机构 6 取出晶片 W 并且一个接一个地传送到加载/解载部分 2（步骤 S1）。在 X 方向中传送每个被传送的晶片 W 并且还传送到处理部分 3。

这个晶片 W 被提供给处理部分 3 的校准单元 ALIM。在通过单元 ALIM 定位晶片 W 之后，通过主臂机构 7 将它传送到附着单元 AD。

从晶片 W 保持在校准单元 ALIM 中的时刻到将它提供给附着单元 AD 的时刻的一段时间称为时间 t1。在图 9 中显示用于在转变态中基底处理的时间图。扩充单元 EXT 可以总作代替校准单元 ALIM 作为首先接收已经传送到处理部分 3 的晶片 W 的单元。

晶片 W 在附着单元 AD 中经过不易被水沾湿的处理（步骤 S2）。由用于不易被水沾湿的处理的单元 AD 消耗的一段时间称为时间 t2。

从附着单元 AD 中取出晶片 W 并且提供给用于冷却处理的冷却单元 COL（步骤 S3）。用于不易被水沾湿的处理所消耗的一段时间称为时间 t3。能够通过四个相同的冷却单元 COL1 到 COL4 中的任意一个执行冷却处理（图 4）。这对于后面描述的任何处理来说是相同。换句话说，当安装多个相同的单元的时候任何一个相同的处理单元都能够执行必要的处理。更可取的是最短时间从通过主臂机构 7 将晶片 W 传送到的相同单元中选择处理单元。

接着，定位晶片 W 以便于它面对第一处理单元组 G1 的抗蚀剂应用设备 COT1 或者第二组 G2 的相同设备 COT2（图 4）并且通过主臂机构 7 在其中传送。当晶片转动处理时间 t4 的时候将抗蚀剂应用到晶片 W 上（步骤 S4）。

将抗蚀剂应用晶片 W 提供到预烘干单元 PREBAKE 以便于用来自抗蚀剂的溶剂（稀释剂）的蒸发来弄干它（步骤 S5）。用于预烘干所消耗的一段时间称为时间 t5。

从预烘干单元 PREBAKE 中取出的晶片 W 通过冷却单元 COL 冷却处理时间 t6（步骤 S6），然后通过扩充单元 EXT 传送到接口部分 4 的第二个辅助臂机构 9。

在缓冲磁带卡 BUCR（图 1）中一个接一个地填充传送到第二个辅助臂机构 9 的晶片 W。接口部分 4 将每个晶片 W 传送到曝光设备 12 并且接收已经经过曝光的晶片 W（步骤 S7）。曝光的晶片 W 还要经过用于曝光应用在晶片 W 的外围部分的多余抗蚀剂的外围曝光设备的曝光。

进一步曝光的晶片 W 以与上述操作相反的顺序返回到主臂机构 7。主

臂机构 7 将晶片 W 传送到后曝光烘干单元 PREBAKE。从冷却单元 COL 中取出晶片 W 的时刻到通过曝光处理将它提供到后曝光烘干单元 PREBAKE 中的另一时刻的一段时间称为时间 t7。

在用于处理时间 t8 的后曝光烘干单元 PREBAKE 中加热晶片 W（步骤 S8）并且然后提供到冷却单元 COL，以便于冷却到用于处理时间 t9 的预定温度（步骤 S9）。

将冷却的晶片 W 提供到第一处理单元组 G1 或者第二组 G2 的抗蚀剂显影设备并且显影处理时间 t10（步骤 S10）。

将显影的晶片 W 提供到后烘干单元 POBAKE 并且加热以便于将它弄干用于处理时间 t11（步骤 S11）。还将晶片 W 传送到冷却单元 COL4 以便于通过主臂机构 7 冷却用于处理时间 t12（步骤 S12）。冷却的晶片 W 通过第三处理单元组 G3 的扩充单元 EXT 传送到加载/解载部分 2 并且填充在磁带卡 CR 中（步骤 S13）。

在这个转变态中定义预传送时间、净处理时间和后传送时间如下：

预传送时间是从晶片 W 已经传送到用于特定处理的单元的时刻到开始用于晶片 W 的处理的另一时刻的一段时间（从晶片 W 从前面单元中取出的时刻到当前单元开始处理的另一时刻的一段时间）。

净处理时间是用于处理晶片 W 的任意单元所消耗的一段时间。

后传送时间是处理的晶片 W 再一次传送到主臂机构 7 所用的一段时间。

净处理时间设置为常数但是依赖于像抗蚀剂这样的一些要求。增加在每个前和后传送时间上的等待时间提供了高度灵活的处理。然而，这个转变态不需要等待时间因为没有用于在处理中与前面晶片 W 相反处理的当前晶片 W 的多余的等待时间消耗。依据给定的净处理时间和最小传送时间确定每个处理时间 t1 到 t3。

在这个实施例中主臂机构 7 所需要的传送时间大约是 5 秒。主臂机构 7 需要后传送时间以便于取出晶片 W，因此跟随后传送时间的后等待时间越短，用于稳定过程的要求越好（0 秒，尽管不可能）。

由于从磁带卡 CR 中递送的前面的晶片 W 在被提供到这个单元的下一个晶片 W 的相反的单元中仍然在处理中的事实，所以在转变态中用于各自处理的一个接一个地从磁带卡 CR 中的晶片 W 的传送将导致用于与前面晶片 W 相反处理的下一个晶片 W 的处理的多余的等待时间消耗。

当产生这样的多余等待时间消耗的时候，在这个实施例中的系统 1 开始最大处理时间控制。

对于时间控制，每个处理单元装备有用于确定晶片 W 是否在处理中的传感器（没有显示）。每个传感器连接到控制器 13 以便于根据来自每个传感器的检测信号来确定是否发生了上面讨论的多余等待时间消耗。当确定发生了多余等待时间消耗的时候，暂停在转变态中的基底处理并且代之开始在稳态中的处理。

在本发明中的稳态是一些晶片 W 已经送入处理部分 3 并且上面讨论的多余的等待时间消耗发生在连续的处理单元上的状态。

在这个稳态中执行在下面公开的最大处理时间控制。

在这个控制中，每个处理单元执行用于在方法设置中由控制器 13 计算的作为一个周期的最大处理时间 Tmax 的处理。最大处理时间 Tmax 定义为在通过用于每个单元的处理时间“tn”除以相同单元数“m”而获得的由每个单元消耗的时间 tn/m 之中最大的一段时间。由处理单元消耗的时间等于预传送时间、净处理时间和后传送时间的相加。

假定显影设备 DEV 需要最长的处理时间。当预传送时间、净处理时间和后传送时间的相加给定时间 tDEV 的时候，最大处理时间 Tmax 给定为 tDEV/2 因为在这个实施例中的系统 1 具有两个相同的显影设备 DEV。

每个单元的最长处理时间定义为最大处理时间 Tmax，因此当只安装一个曝光设备 EXP 并且预传送时间、净处理时间和后传送时间的相加给定时间 tEXP 的时候，Tmax 给定为来自 tEXP/1>tDEV/2 的 tEXP/1。

每个单元执行用于如上述获得的作为一个周期的最大处理时间 Tmax 的处理。因此，将必要条件（预传送时间）＋（净处理时间）＋（后传送时间）<Tmax（一个周期）给予除要求每个单元所消耗的最大时间的那些之外的处理单元。因而这些单元执行用于（预传送时间）＋（净处理时间）＋（后传送时间）＋（等待时间）的处理。一个周期可以确定为（最大处理时间）＋（剩余时间）。

参考在稳态中如图 10 中所示的时间表，下面公开用于处理已经首先传送到处理部分 3 的晶片 W 的每个单元的 Tmax1、Tmax2，...，和 Tmax12（Tmax）作为一个周期。

对于作为第一个周期的最大处理时间 Tmax1，已经首先传送到处理部分 3 的晶片 W 被提供给用于晶片定位（步骤 S1）的第三处理单元组 G3

的校准单元 ALIM。在这个晶片 W 之前，在这个稳态中，一些晶片 W 在处理部分 3 的各自单元中已经处在处理中。

对于最大处理时间 Tmax1，Tmax1a 定义为完成晶片传送到校准单元 ALIM 所需的预传送时间，Tmax1b 定义为用于晶片校准的净处理时间，Tmax1c 定义为完成从校准单元 ALIM 传送晶片所需的后传送时间。

这些时间定义给定了 Tmax1a＋Tmax1b＋Tmax1c< Tmax，Tmax 需要在一个周期中的等待时间。在这个实施例中，因此，在等待跟随在净处理时间 Tmax1b 的在校准单元 ALIM 中的后等待时间 Tmax1d 之后执行用于晶片 W 的后传送。

为除了需要每单位消耗的最大周期的那些之外的下面描述的全部处理单元设置关于校准单元 ALIM 的相同的后等待时间。

通过主臂机构 7 将如上述定位的晶片 W 传送到附着单元 AD 用于不易被水沾湿的处理（步骤 S2）。从晶片 W 传送到附着单元 AD 用于不易被水沾湿处理的时刻到晶片 W 从附着单元 AD 取出的另一时刻的一段时间是最大处理时间 Tmax2。在时间 Tmax2 期间，下一个晶片 W 传送到校准单元 ALIM 用于定位（步骤 S1）。

用在每个连续晶片 W 之间的确定时间间隔优先设置处理循环。例如，用于晶片 W 传送到处理部分 3 的一个周期开始时间从用于前面晶片 W 的一个循环开始时间延迟约 5 秒。

用于在处理单元中为主臂机构 7 设置的传送时间的这样的时间间隔避免了否则可能在通过主臂机构 7 将一些晶片 W 传送到处理单元中产生的干扰。例如，在这个实施例中，用 5 秒通过主臂机构 7 将晶片 W 从附着单元 AD 传送到冷却单元 COL，在那之后，用 5 秒将下一个晶片 W 从校准单元 ALIM 传送到附着单元 AD。

已经用时间 Tmax2 完成了不易被水沾湿处理的晶片 W 经过用时间 Tmax3 在冷却单元 COL（步骤 S3）中冷却处理。能够通过在四个相同冷却单元 COL1 到 COL4 之中的任意单元来执行冷却处理。然而，冷却单元必须从单元 COL1 到 COL4 之中选出以便于晶片 W 将不会干扰在选择的单元中处在处理中的前面的晶片 W。

根据由附加在每个单元上的传感器（没有显示）输出的信号，通过控制器 13 执行从相同处理单元之中的单元选择。这个传感器确定每个相同的单元是否正在执行处理或者晶片传送，或者在其中是否有晶片 W。传感

器的输出可以显示在主控制面板 2a 上。

同样在下面的处理中，在相同单元中选择用于相同处理的任意单元以便于晶片 W 不会干扰在被选择的单元中处在处理中的前面的晶片 W。

在时间 Tmax3 中，刚在晶片 W 现在正在冷却处理以后已经传送到处理部分 3 的晶片 W（在一个晶片以后）在附着单元 AD 中经过不易被水沾湿处理（步骤 S2），另一个晶片 W（两个晶片以后）刚在晶片 W 现在在不易被水沾湿处理以后传送到校准单元 ALIM 并且经过定位。

已经完成冷却处理的晶片W传送到在其中当转动用于处理时间Tmax4（步骤 S4）的同时将抗蚀剂应用到晶片 W 上的抗蚀剂应用设备 COT。在时间 Tmax4 期间，传送到处理部分 3 的晶片 W（一个晶片以后）在冷却单元 COL 中经过冷却处理，另一个传送的晶片 W（两个晶片以后）在附着单元 AD 中经过不易被水沾湿处理（步骤 S2），还有另一个传送的晶片 W（三个晶片以后）在校准单元 ALIM 中经过定位（步骤 S1）。

同样在连续处理时间 Tmax5 到 Tmax11 之中，晶片 W 在尽管没有公开的相应的单元中一个接一个地经过各自的处理。

在处理时间 Tmax4 中已经在其上应用了抗蚀剂的晶片 W 在下一个处理时间 Tmax5 开始的时候传送到预烘干单元 PREBAKE。

图 8A 和 8B 显示预烘干单元 PREBAKE 或者其他热处理单元的实例的纵剖面。

热处理单元 101 具有向上开口的部件 102。在部件 102 中安装在其上放置晶片 W 并且加热的轻便电炉 103。轻便电炉装备一些（例如，三个）在晶片传入或者从热处理单元 101 传出的期间支撑晶片 W 的起模针 104。起模针 104 的低端通过针支撑构件 105 连接到上升驱动机构（没有显示）以便于能够通过轻便电炉 103 来升高它们。

在轻便电炉 103 上提供在他们之间具有用于晶片传送的空间 S 的顶盖 106。排气管 107 连接到顶盖 106，用于排放在热处理期间产生的气体。

在部件 102 上还安装了覆盖空间 S 和轻便电炉 103 的圆筒形遮挡板 108。遮挡板 108 也通过上升驱动机构（没有显示）来升高。

晶片 W 被放入热处理单元 101 同时在升高遮挡板 108 期间通过起模针 101 从轻便电炉 103 上升高它以便于闭合空间 S。晶片 W 保持在升高的位置同时等待预烘干处理。

在通过预烘干单元 PREBAKE 的预烘干处理中，晶片 W 被放入用于

预传送（在处理之前）时间 Tmax5a 的单元并且等待预等待（在处理之前）时间 Tmax5b 同时被升高。

然后，如图 8B 中所示，晶片 W 降到轻便电炉 103 上同时起模针 104 为了用于净处理时间 Tmax5c（步骤 S5）的预烘干而向下移动，并且从用于后传送（在处理之后）时间 Tmax5d 的预烘干单元 PREBAKE 中取出。

预传送时间、预等待时间、净处理时间和后传送时间的总和等于处理时间 Tmax5（＝Tmax5a＋Tmax5b＋Tmax5c＋Tmax5d）。

然后晶片 W 在用于处理时间 Tmax6（步骤 S6）的冷却单元 COL 中冷却处理并且然后传送到用于通过外围曝光设备 WEE 的外围曝光来曝光用于处理时间 Tmax7（步骤 S7）的给定图形的曝光单元 EXP。

已经完成曝光处理的晶片 W 在预传送时间 Tmax8a 中传送到后曝光烘干单元 PEBAKE 同时通过起模针 101 从轻便电炉 103 上升高，如图 8A 中所示。

在用于预等待时间 Tmax8b 的提升之后，晶片 W 下降在轻便电炉 103 上同时起模针 104 向下移动，为了用于净处理时间 Tmax8c（步骤 S8）的后曝光烘干 PREBAKE。然后在时间 Tmax8d 内从后曝光烘干单元 PREBAKE 中取出晶片 W。

预传送时间、预等待时间、净处理时间和后传送时间的总和等于处理时间 Tmax8（＝Tmax8a＋Tmax8b＋Tmax8c＋Tmax8d）。

已经完成热处理的晶片 W 传送到用于处理时间 Tmax9（步骤 S9）的冷却处理的冷却单元 COL。然后，晶片 W 从冷却单元 COL 中取出并且传送到用于处理时间 Tmax10（步骤 S10）的显影处理的抗蚀剂显影设备 DEV。晶片 W 还通过给定的周期时间 Tmax11 传送到用于热和干燥处理的后烘干单元 POBAKE。类似于其他的热处理单元，设置用于后烘干单元 POBAKE 的预等待时间 Tmax11b。

然后晶片 W 通过主臂机构 7 传送到冷却单元 COL，用于处理时间 Tmax12（步骤 S12）的冷却处理，并且返回到磁带卡 CR（步骤 S13）。

如所公开的，在稳态中，将晶片 W 放入用于从时间 Tmax1 到 Tmax12 的周期的处理部分 3 并且从中取出。

因此，本发明在稳态中执行晶片处理以便于每个单元执行用于依据在每个热处理中最大处理时间的开始处设置的具有预等待时间的晶片处理方法而确定的最大处理时间 Tmax 的各自的处理，同时升高每个晶片 W，因

此急剧地减少了热效应。

第二个实施例

这个实施例涉及给相对于一个产生多余的等待时间消耗的单元的两个处理单元的预等待时间设置。在转变态中的处理与用于第一个实施例的相同，因此这里不再公开。

在这个实施例中的基底处理系统与如图 1 到 3 中所示用于第一个实施例的一个相同。用于第一个实施例的如图 6 中所示的流程图也用在这个实施例中。

第一和第二实施例之间的不同是用于每个处理的等待时间。图 11 是用于在这个实施例中的基底处理定时的时间图。用于第一个实施例的如图 9 中所示的时间图包括在用于产生多余的等待时间消耗的一个处理单元的一个最大的处理时间之中的预等待时间调节。另一方面，这个实施例包括在相对于一个产生多余的等待时间消耗的单元的两个处理单元上的处理时间之中的预等待时间调节。

下面公开在显影处理 DEV 之前的预等待时间设置。

像第一个实施例一样计算最大处理时间 Tmax。在第一个实施例中每个单元执行单位最大处理时间的处理。像第一个实施例一样，第二个实施例能够容忍用于跟随每个单元的较长处理的处理的多余的等待时间消耗。这些多余的等待时间消耗将导致在图形宽度中的改变等。为了解决这个问题，第二个实施例调整了相当于两个循环时间的最大处理时间以便于用于每个热处理的净处理时间 Tmaxb 在用于显影的净处理时间之前要求最小的等待时间。

给定后曝光烘干 PREBAKING 的最大处理时间 Tmax8 由预传送时间 Tmax8a、净处理时间 Tmax8b、后传送时间 Tmax8c 和等待时间 Tmax8d 组成。

给定冷却单元 COL 的最大处理时间 Tmax9 由预传送时间 Tmax9a、净处理时间 Tmax9b、后传送时间 Tmax9c 和等待时间 Tmax9d 组成。预传送时间 Tmaxa 和后传送时间 Tmaxb 要求某个最小的周期。

因此，在这个实施例中，在净处理之前设置用于后曝光烘干单元 PREBAKING 的等待时间 Tmax8d 并且将用于冷却单元 COL 的等待时间 Tmax9d 设置为零。在净后曝光烘干处理 PREBAKING 但是在净显影处理之前，设置提供了最小的等待时间。

因此，在这个实施中，晶片 W 能够被传送到用于最小时间的显影处理同时尽管需要最少的传送时间。因此由于给每个处理单元分配了一个周期时间，所以在冷却单元 COL 处产生的等待时间的流逝之后执行显影处理，因此这个实施例比第一个实施例更有利。

以如上公开的相同的方式调节用于在曝光 EXP 之前的每个预烘干 PREBAKE 和冷却 COL 的等待时间。

如所公开的，与在第一个实施例中相比较，这个实施例实现了缩短在热处理之后的等待时间，因此提供了很难容忍热效应的基底处理系统。

在这个实施例中公开的是用于在显影 DEV 或者预烘干 PREBAKE 之前的两个处理单元的等待时间调节。然而，如果用于两个处理单元的调节不能产生最少等待时间，则有可能在 3x 或者 4x 一个周期时间中进行等待时间调节以便于在热处理之后缩短等待时间。

例如，当 Tmax8a－min＋Tmax8c－min＋Tmax9a－min＋Tmax9c－min< Tmax10b 的时候，需要用于在显影之前的三个处理单元的时间调节。

因此，依据净处理时间与最大处理时间的比率，这个实施例实现了灵活的等待时间调节。

第三个实施例

这个实施例涉及在一个周期时间内将处理时间分配到两个处理单元。在转变态中的处理和在这个实施例中的系统结构与用于第一个实施例的那些相同，因此不在这里公开。

在这个实施例中的基底处理系统与用于如图 1 到 3 中所示的第一个实施例的那个相同。用于第一个实施例的如图 6 中所示的流程图也用在这个实施例中。

第一个和第三个实施例的不同在于用于每个处理的时间图。图 12 是用于在这个实施例中的基底处理的时间图。

在这个实施例中，用最大处理时间 Tmax2a（一个周期时间）来执行在附着单元 AD 和冷却单元 COL 中的处理。

同样的，一个周期时间给定到预烘干单元 PREBAKE 和冷却单元 COL，后曝光烘干单元 POBAKE 和冷却单元 COL，和后曝光烘干单元 POBAKE 和冷却单元 COL。

用于冷却单元的处理时间在这个基底处理系统中是相对短的。因此期望用于热处理的处理时间和用于冷却处理的处理时间的和小于用于单位曝

光设备 EXP 的曝光处理的时间或者用于单位显影设备 DEV 的显影处理的处理时间。在这种情况下到每个热处理单元和冷却处理单元的一个周期时间的分配将导致与经处理时间相比更长的等待时间。

因此，在这个实施例中一个周期时间给定到这样的两个处理单元用于防止这样的不合适的设置。

例如，对于预烘干单元 PREBAKE 和冷却单元 COL，以到后烘干单元 PREBAKE 的预传送时间 Tmax6a－1、预等待时间 Tmax6d、用于预烘干的净处理时间 Tmax6b－1、来自预烘干单元 PREBAKE 的后传送时间 Tmax6c－1、到冷却单元 COL 的预传送时间 Tmax6a－2、用于冷却的净处理时间 Tmax6b－2、来自冷却单元 COL 的后传送时间 Tmax6c－2 的顺序来设置一个周期。

也以同样的方法为其他处理单元设置等待时间 Tmax2d、Tmax4d 和 Tmax8d。

如所公开的到两个处理单元的一个循环时间的分配减少了用于提高的生产量的周期的总数。

即使用于两个单元的处理时间比用于其他每个设备的最大处理时间更长，也能够通过将用于两个单元的处理时间设置为最大处理时间来应用这个周期分配。而且，一个循环时间可以分配到三个或者更多的处理单元。

第四个实施例

第一个实施例包括根据在每个处理单元中保持的晶片 W 的周期的周期时间设置。

在这个实施例中，另一方面，包括用于根据用于在每个处理单元中保持的晶片 W 的周期来设置的临时周期时间（在下文中称为晶片残留感应的多余的等待时间消耗的循环时间）或者根据用于由臂传送的晶片 W 的周期来设置的另一个临时周期时间（在下文中称为传送感应的多余的等待时间消耗的周期时间）的周期时间设置。

在这个实施例中的系统结构与用于第一个实施例中的那个相同因此这里不再公开。

公开传送感应的多余的等待时间消耗的周期时间（传送感应速度控制周期时间）的计算。

传送感应的多余的等待时间消耗的周期时间的计算所需的参数设置如下：

首先设置用于辅助臂机构 6 的从在其中通过将晶片 W 传送到象校准单元 ALIM 或者扩充单元 EXT 这样的首先接收晶片 W 的处理部分 3 的处理单元来从在加载/卸载部分 2 中的磁带卡 CR 中取出晶片 W 的时刻到在其中取出下一个晶片 W 的另一时刻的一个周期时间（在下文中称为时间“cra”）。例如，设置时间“cra”为 20 秒，然而对于相同类型的基底处理系统，则它依赖于系统类型。

其次设置在处理部分 3 中用于一个循环的从处理单元将晶片 W 传送到另一个处理单元的主臂 8 所需的时间总和的主臂绕行周期时间（在下文中称为“pra”）。用于一个周期的将晶片 W 从一个单元传送到另一个的主臂 8 所需的周期依赖于每个单元。因此时间“pra”等于用于一个周期的主臂 8 的每个单元所需的周期。

第三设置在处理部分 3 和曝光设备 2 之间晶片传送所需的一个周期中的时间（在下文中称为时间“ira”）。通过用传送时间“ts”乘以步骤数“p”来获得时间“ira”。通过将用于晶片 W 从处理部分 3 传送到曝光设备 12 的时间加上用于晶片 W 从曝光设备 12 中取出的另一时间来获得每个晶片 W 的传送时间“ts”。数目“p”是用于在一个周期中晶片传送和接收的步骤数。当传送时间“ts”是 7。5 秒的时候，例如，获得时间“ira”为 7。5 秒×p。

如上述计算的在参数时间“cra”、时间“pra”和时间“ira”中最大的时间设置为传送感应的多余的等待时间消耗的周期时间。

晶片剩余感应的多余的等待时间消耗的周期时间（晶片剩余感应速度控制周期时间）的计算这里没有公开，因为可以从第一个到第三个实施例中理解。

将比另一个大的晶片剩余感应的多余的等待时间消耗的周期时间或者传送感应的多余的等待时间消耗的周期时间设置为临时周期时间。

接着如下面公开的，确定临时周期时间是否用作合法的周期时间。在这个实施例中，除了合法的周期时间之外的任何周期时间是用于决定周期时间的临时的周期时间。每个合法的周期时间，顺序地执行一些类型的处理。

首先计算的是用于晶片 W 被传送到刚在将晶片 W 传送到曝光设备 12 之前执行处理的处理单元（在下文中称为起动器单元）的时间（在下文中称为 ira一传送时间）。

起动器单元是能够将晶片传送到曝光设备 12 并且也能够执行象冷却这样的晶片处理的 CPL 单元。

ira－传送时间是在一个周期中直到晶片传送到曝光设备 12 的处理单元中臂晶片传送时间的总和。对于能够同时晶片传送和接收的处理单元，更可取的是增加通过传送时间除以 2 而获得的值，因为每个单元所需的传送时间正好是传送时间的一半。

接着计算在起动器单元中用于处理所需的时间（称为 ira－处理时间）。从 ira－传送时间和 ira－处理时间中减去临时周期时间以便于如下获得 ira－延迟时间：

（ira－延迟时间）＝[ira－传送时间＋ira－处理时间]－临时周期时间

ira－延迟时间指示用于起动器单元执行超出临时周期时间的处理的时间。没有周期时间设置以便于不产生 ira－延迟时间，即使在处理部分 3 中的其他单元在周期时间以内执行处理，由于在起动器单元中的处理而将产生多余的等待时间消耗。

为了避免这样的多余的等待时间消耗的产生，确定时间“ira”和 ira－延迟时间的和是否长于临时周期时间。长于临时周期时间的和将由于在起动器中的处理而导致其他单元的多余的等待时间消耗。

因此，当（时间“ira”）＋（ira－延迟时间）＞（临时周期时间）的时候，确定在起动器单元中的处理将导致包括在处理部分 3 中的单元中的处理单元中的全部处理的多余的等待时间消耗。然后将（时间“ira”）＋（ira－延迟时间）确定为合法周期时间。

另一方面，当（时间“ira”）＋（ira－延迟时间）＜（临时周期时间）的时候，确定在起动器单元中的处理将不会导致其他处理单元的多余的等待时间消耗。因此确定临时周期时间为合法周期时间。

如所公开的，在考虑由于在每个单元中的处理和传送处理的多余的等待时间消耗中，这个实施例实现了灵活的周期时间设置。

这个实施例将处理单元用作起动器单元，晶片 W 从其中被传送到曝光设备 12。

然而，不仅如此，象处理部分 3 的扩充单元 EXT 这样的任意的其他单元也可以以如上所述的相同的方式用作用于周期时间决定的起动器单元。

例如，用作为起动器单元的安装在处理部分 3 的第三到第五处理单元

组 G3 到 G5 中的扩充单元 EXT 以如上述的相同方式计算用于周期时间决定的时间“ira”、ira－延迟时间和 ira－处理时间，并且当扩充单元 EXT 能够执行象冷却这样的处理的时候也能够执行晶片传入和传出。

例如，用控制器 13 计算上面公开的合法周期时间，然后，根据合法周期时间，控制器 13 计算用于加载/卸载部分 2、处理部分 3、接口部分 4 和曝光部分 12 的处理单元的预传送时间、后传送时间等。

可以如图 10 中所示类似第一个实施例的方式计算预传送时间和后传送时间。每个处理单元计算的预和后传送时间存储在数据库（没有显示）中并且发送到连接单元的控制机构（没有显示）控制机构在依据预和后传送时间决定的定时处驱动处理单元。

本发明不仅仅局限于上面公开的实施例。换句话说，依据本发明的基底处理系统能够应用到除了上述基底处理单元以外的任何处理单元。

在每个处理单元组中能够安装各种类型的处理单元。处理单元的数目也是灵活的。

本发明应用到用于在面前实施例中的不易被水沾湿的基底处理系统。然而，本发明对于如图 13 中所示的处理系统也是可适用的。

用相同的参考号引用与在如图 1 中所示的系统中的元件相同或者类似的如图 13 中所示的系统中的元素，并且将不再详细地说明。

如图 13 中所示的处理系统具有加载/卸载部分 2 和处理部分 3，没有接口部分 4 和曝光设备 12。而且，安装在处理部分 3 的第一个和第二个处理单元组 G1 和 G2 中的处理单元是除了抗蚀剂应用单元 COT 和抗蚀剂显影单元 DEV 之外的任意处理所用的溶液的单元。

本领域技术人员可以理解在不脱离其精神和范围的情况下，本发明可以进行改变和变更。

而且，在预等待（执行之前）上公开前述的实施例同时在每个热处理单元中升高晶片 W。然而，不但如此，本发明能够应用到在其中在被传送到热处理单元之前晶片 W 曾经保留在象扩充单元 EXT 这样的空的单元中的预等待。

如上面所公开的，依据本发明，根据在处理单元之中的最长的处理时间来设置一个周期并且也在设置一个周期之中设置预等待时间，因此急剧地降低了上面讨论的多余的等待时间消耗。

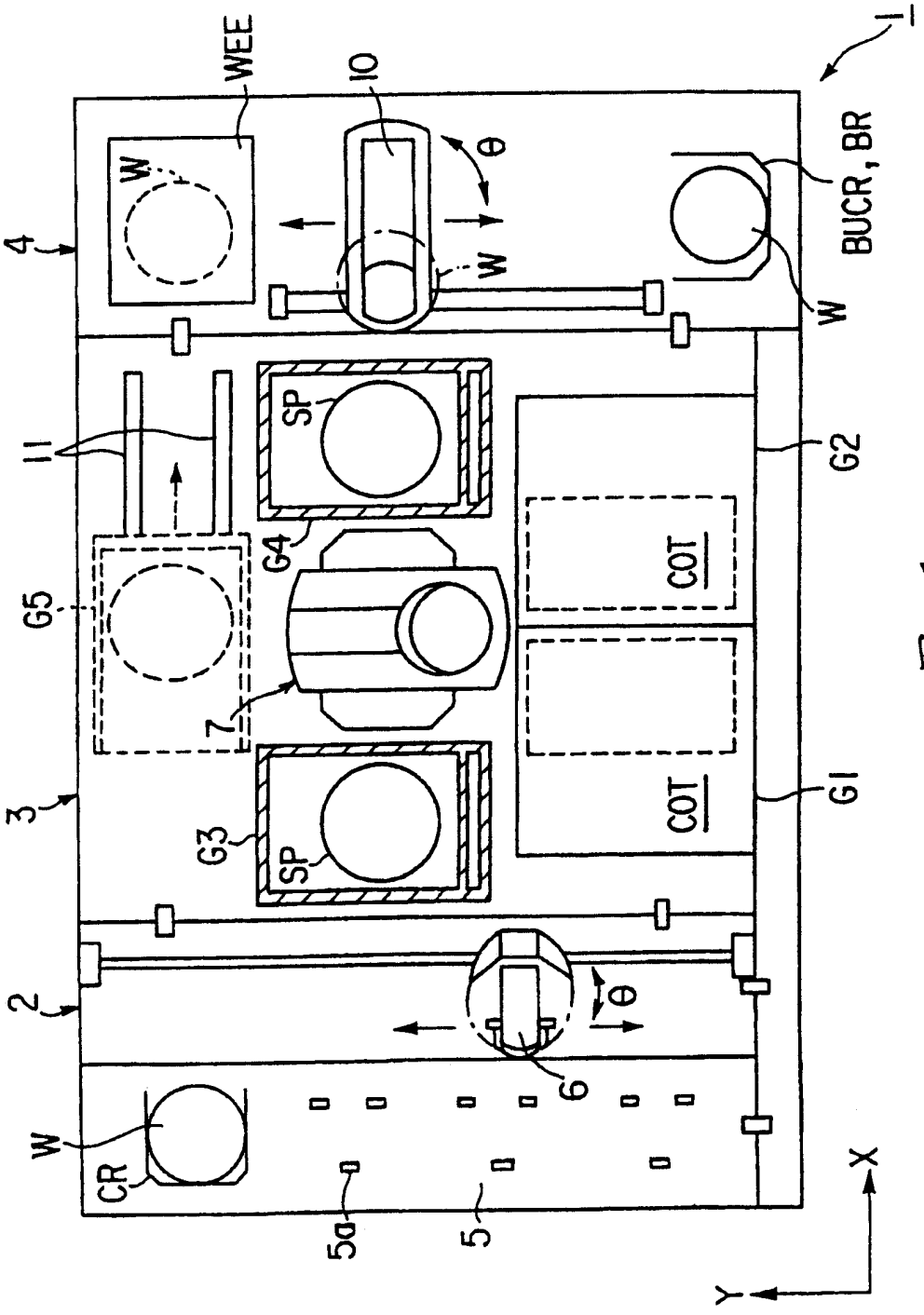

1
WEE
10
θ
W
4
BUCR, BR
W
11
SP
G2
G4
COT
G5
7
COT
G1
3
G3
SP
2
θ
6
W
CR
5a
5
X
Y

图 1

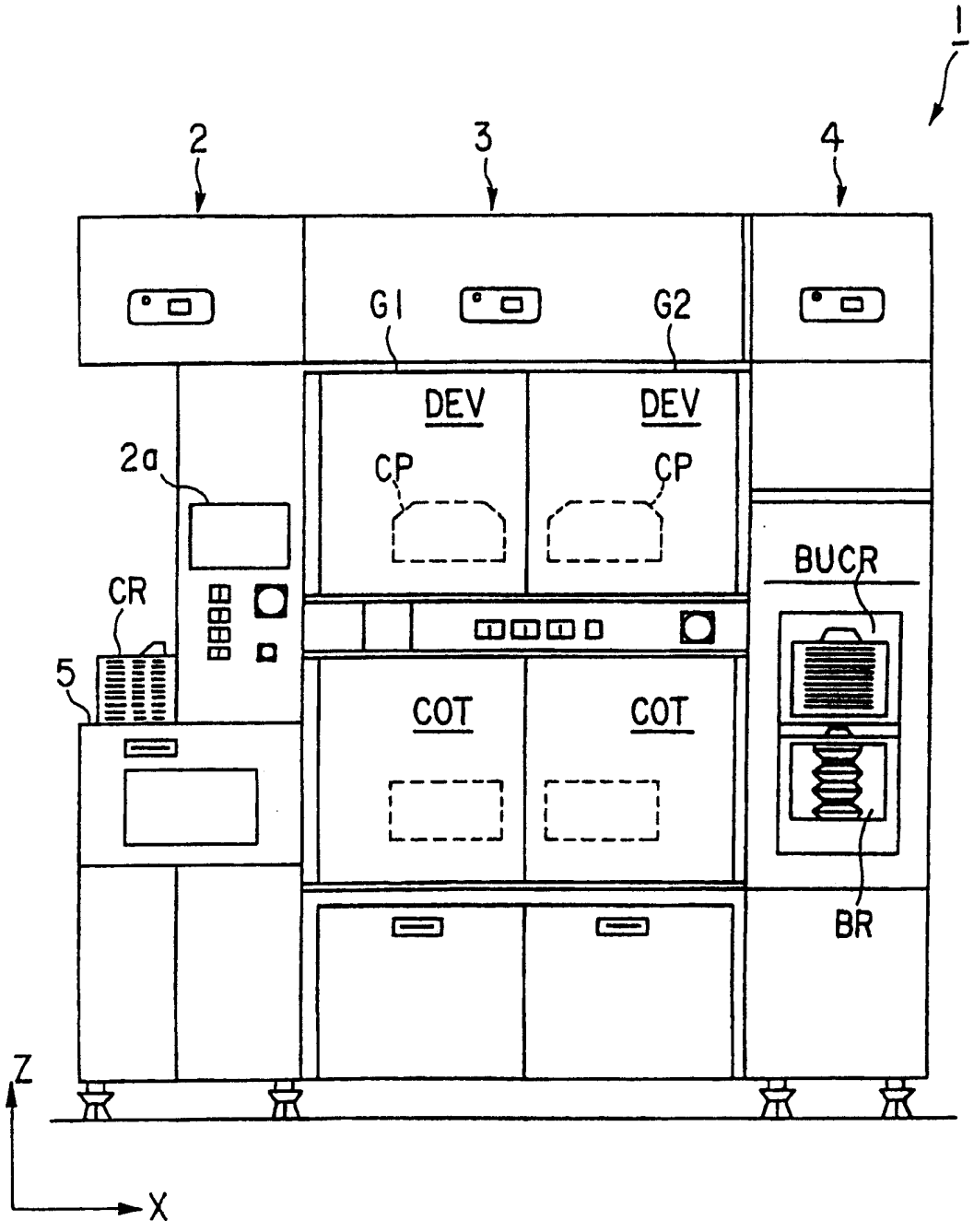


图 2

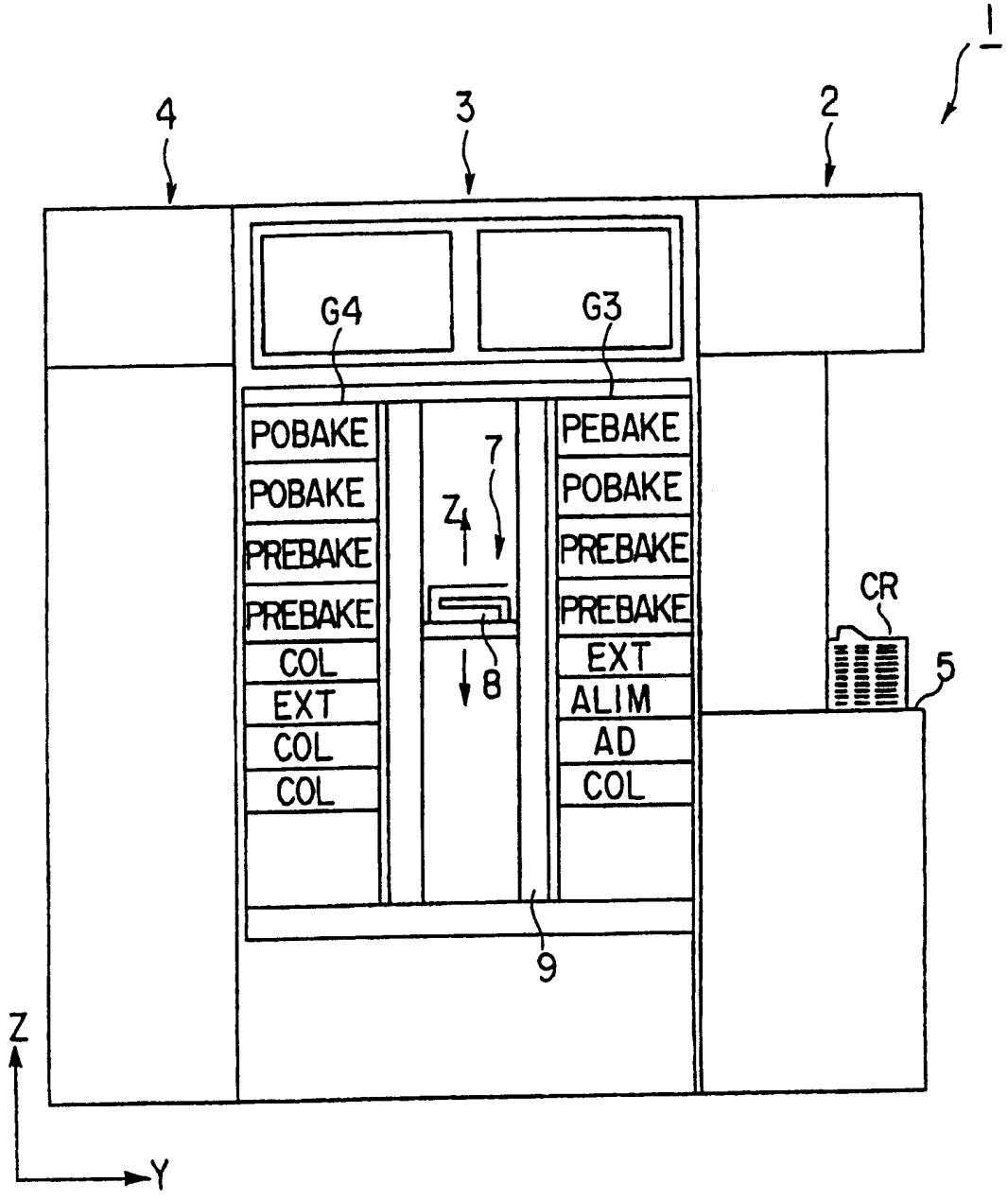

1
4
3
2
G4
G3
POBAKE
POBAKE
PREBAKE
PREBAKE
COL
EXT
COL
COL
PEBAKE
POBAKE
PREBAKE
PREBAKE
EXT
ALIM
AD
COL
7
Z
8
9
CR
5
Z
Y

图 3

G1	G2	G3	G4
DEV1	DEV2	POBAKE1	PEBAKE
COT1	COT2	POBAKE2	POBAKE3
		PREBAKE1	PREBAKE3
		PREBAKE2	PREBAKE4
EXP		COL1	EXT
		EXT	ALIM
		COL1	AD
		COL2	COL4
		COL3	

图 4

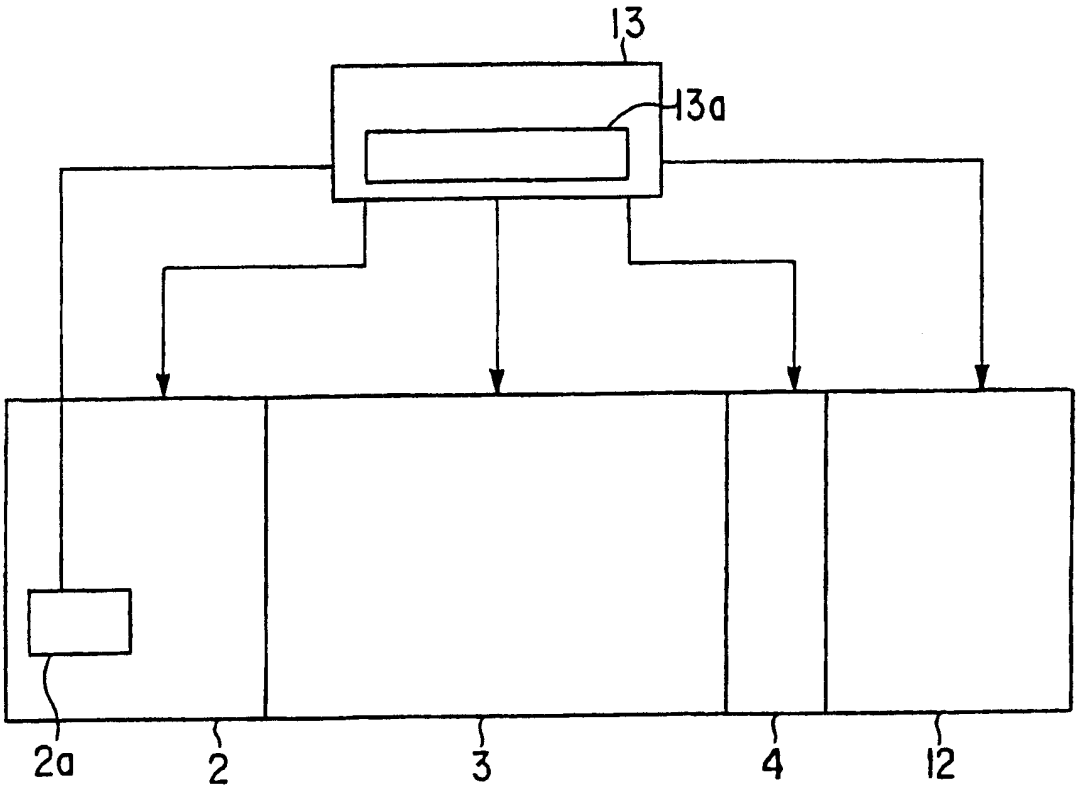


图 5

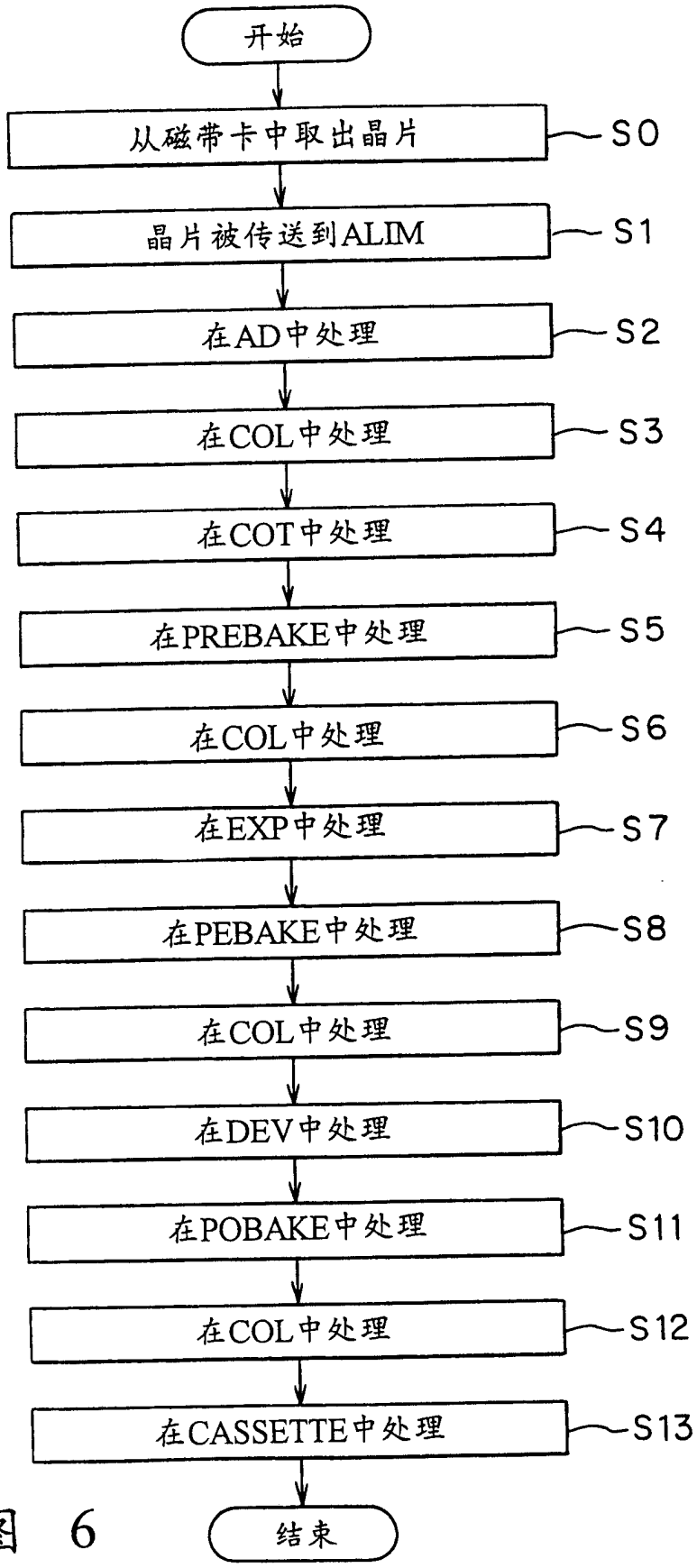

开始
从磁带卡中取出晶片
S0
晶片被传送到ALIM
S1
在AD中处理
S2
在COL中处理
S3
在COT中处理
S4
在PREBAKE中处理
S5
在COL中处理
S6
在EXP中处理
S7
在PEBAKE中处理
S8
在COL中处理
S9
在DEV中处理
S10
在POBAKE中处理
S11
在COL中处理
S12
在CASSETTE中处理
S13
结束

图 6

步骤	处理单元
S1	ALIM
S2	AD
S3	COL
S4	COT
S5	PREBAKE
S6	COL
S7	EXP
S8	PEBAKE
S9	COL
S10	DEV
S11	POBAKE
S12	COL

图 7

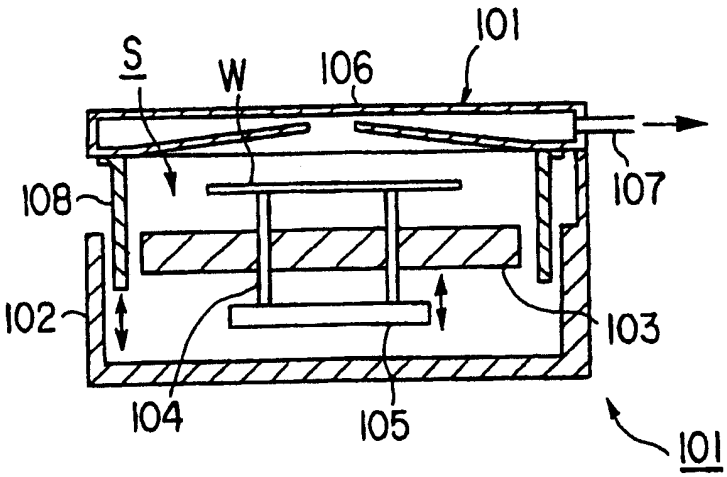

S
W
106
101
108
107
102
103
104
105
101

图 8A

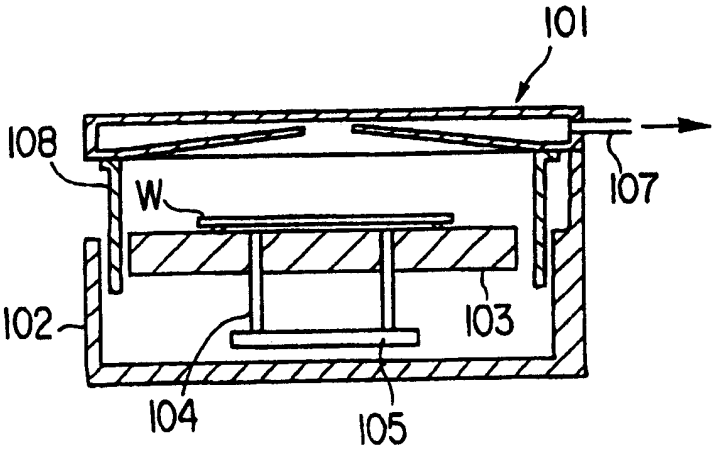

101
108
107
W
102
103
104
105

图 8B

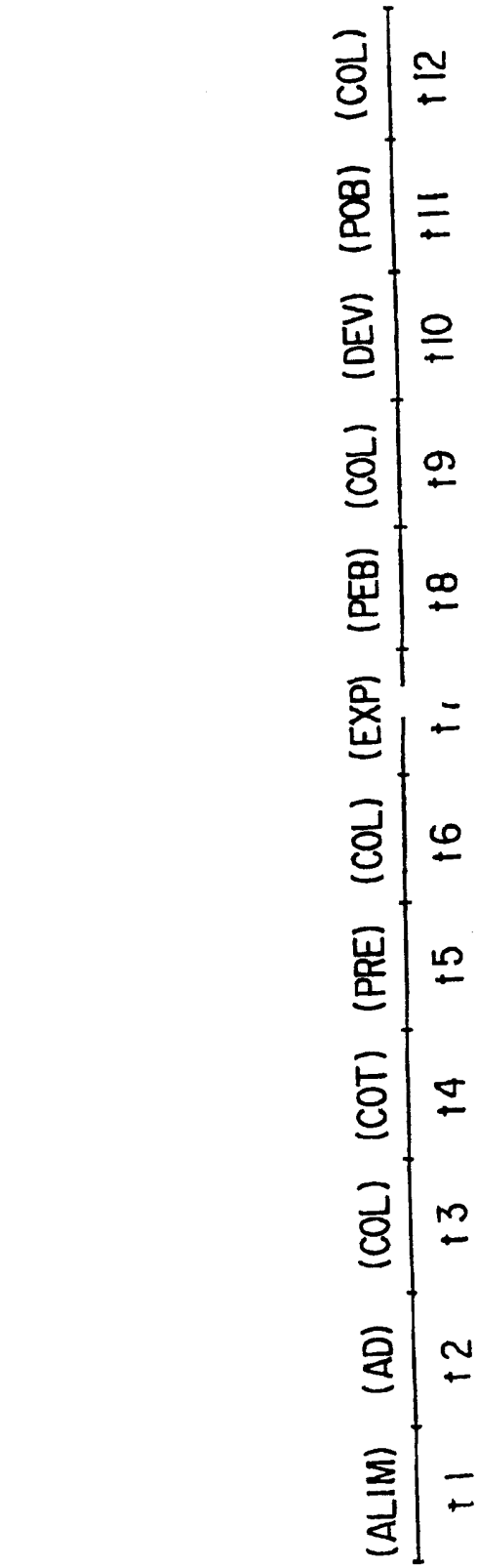

(ALIM)
(AD)
(COL)
(COT)
(PRE)
(COL)
(EXP)
(PEB)
(COL)
(DEV)
(POB)
(COL)
t1
t2
t3
t4
t5
t6
t7
t8
t9
t10
t11
t12

图 9

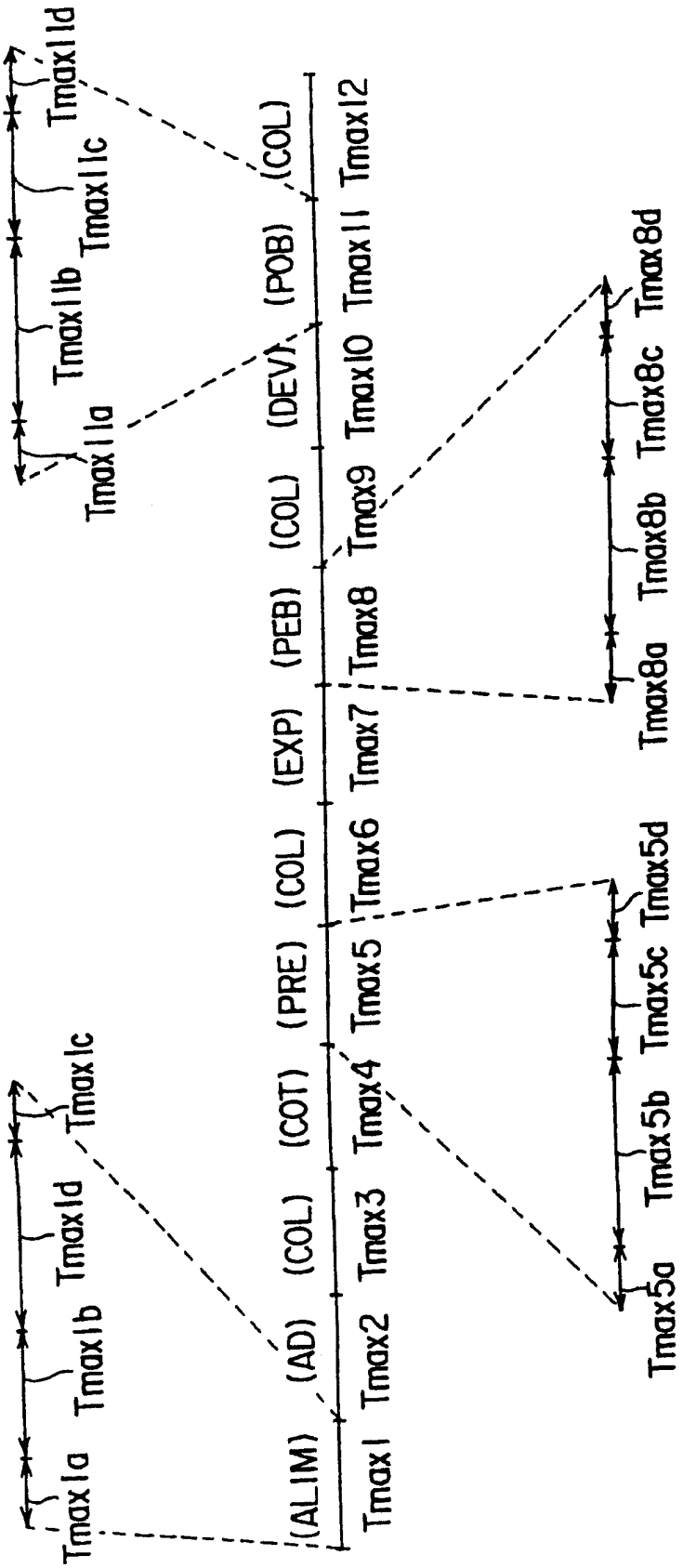

(ALIM)
(AD)
(COL)
(COT)
(PRE)
(COL)
(EXP)
(PEB)
(COL)
(DEV)
(POB)
(COL)
Tmax1
Tmax2
Tmax3
Tmax4
Tmax5
Tmax6
Tmax7
Tmax8
Tmax9
Tmax10
Tmax11
Tmax12
Tmax1a
Tmax1b
Tmax1c
Tmax1d
Tmax5a
Tmax5b
Tmax5c
Tmax5d
Tmax8a
Tmax8b
Tmax8c
Tmax8d
Tmax11a
Tmax11b
Tmax11c
Tmax11d

图 10

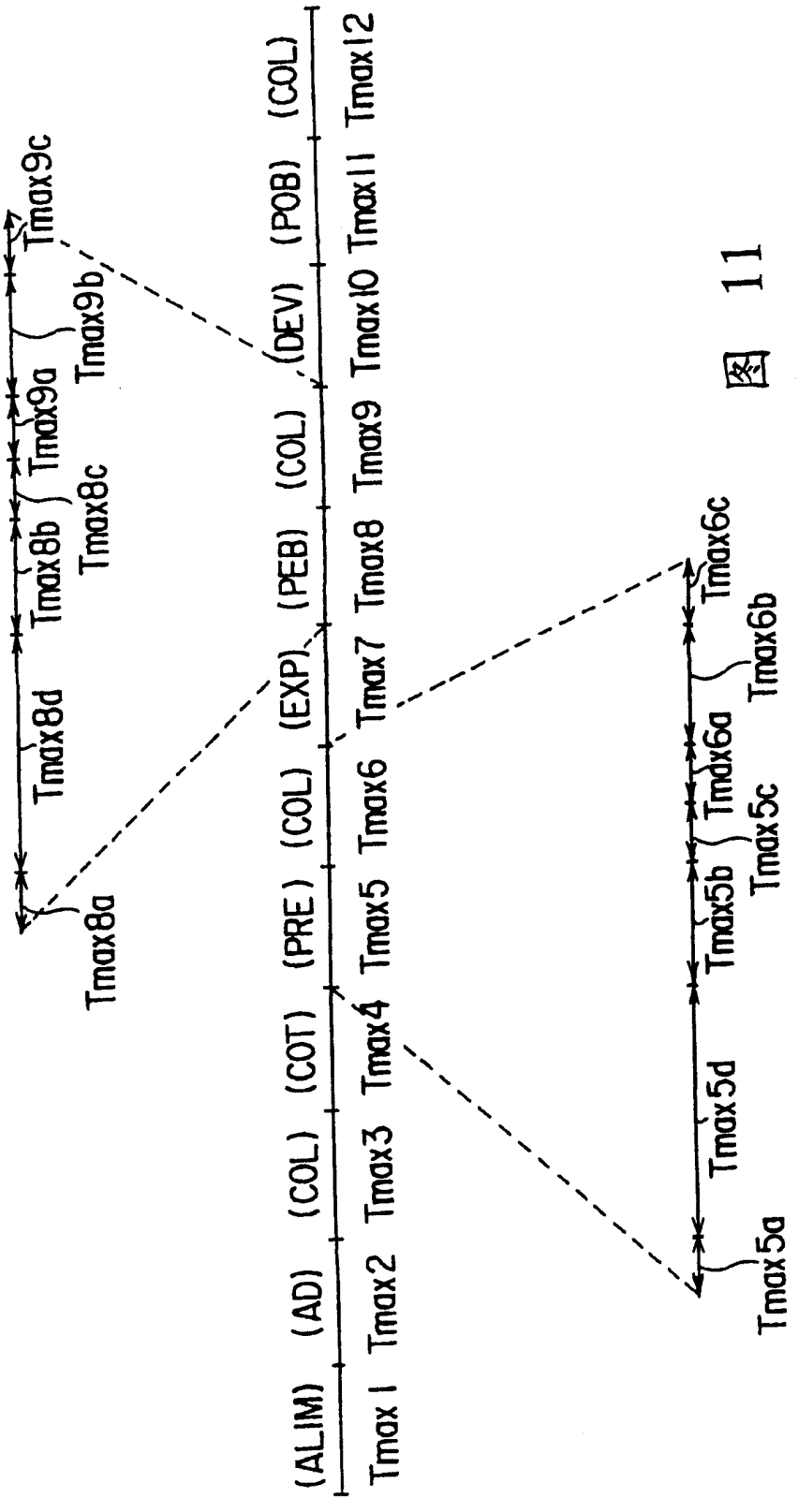

(ALIM)
(AD)
(COL)
(COT)
(PRE)
(COL)
(EXP)
(PEB)
(COL)
(DEV)
(POB)
(COL)
Tmax1
Tmax2
Tmax3
Tmax4
Tmax5
Tmax6
Tmax7
Tmax8
Tmax9
Tmax10
Tmax11
Tmax12
Tmax5a
Tmax5d
Tmax5b
Tmax5c
Tmax6a
Tmax6b
Tmax6c
Tmax8a
Tmax8d
Tmax8b
Tmax8c
Tmax9a
Tmax9b
Tmax9c

图 11

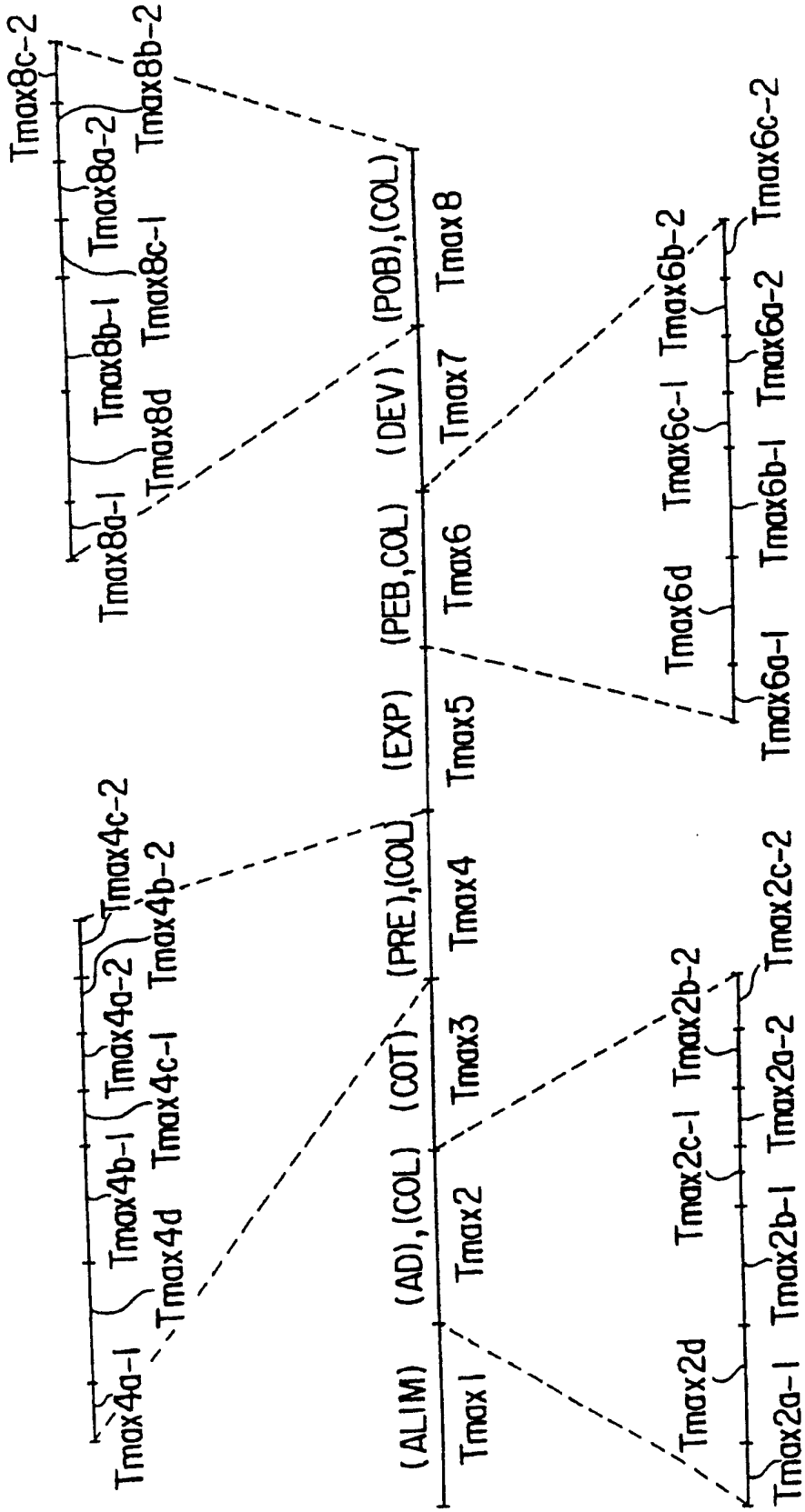

Tmax8c-2
Tmax8b-2
Tmax8a-2
Tmax8b-1
Tmax8a-1
Tmax8c-1
Tmax8d
Tmax8
(POB),(COL)
(DEV)
Tmax7
Tmax6
(PEB,COL)
(EXP)
Tmax5
Tmax4c-2
Tmax4b-2
Tmax4a-2
Tmax4b-1
Tmax4a-1
Tmax4c-1
Tmax4d
Tmax4
(PRE),(COL)
(COT)
Tmax3
Tmax2
(AD),(COL)
(ALIM)
Tmax1
Tmax6c-2
Tmax6b-2
Tmax6a-2
Tmax6c-1
Tmax6b-1
Tmax6a-1
Tmax6d
Tmax2c-2
Tmax2b-2
Tmax2a-2
Tmax2c-1
Tmax2b-1
Tmax2a-1
Tmax2d

图 12

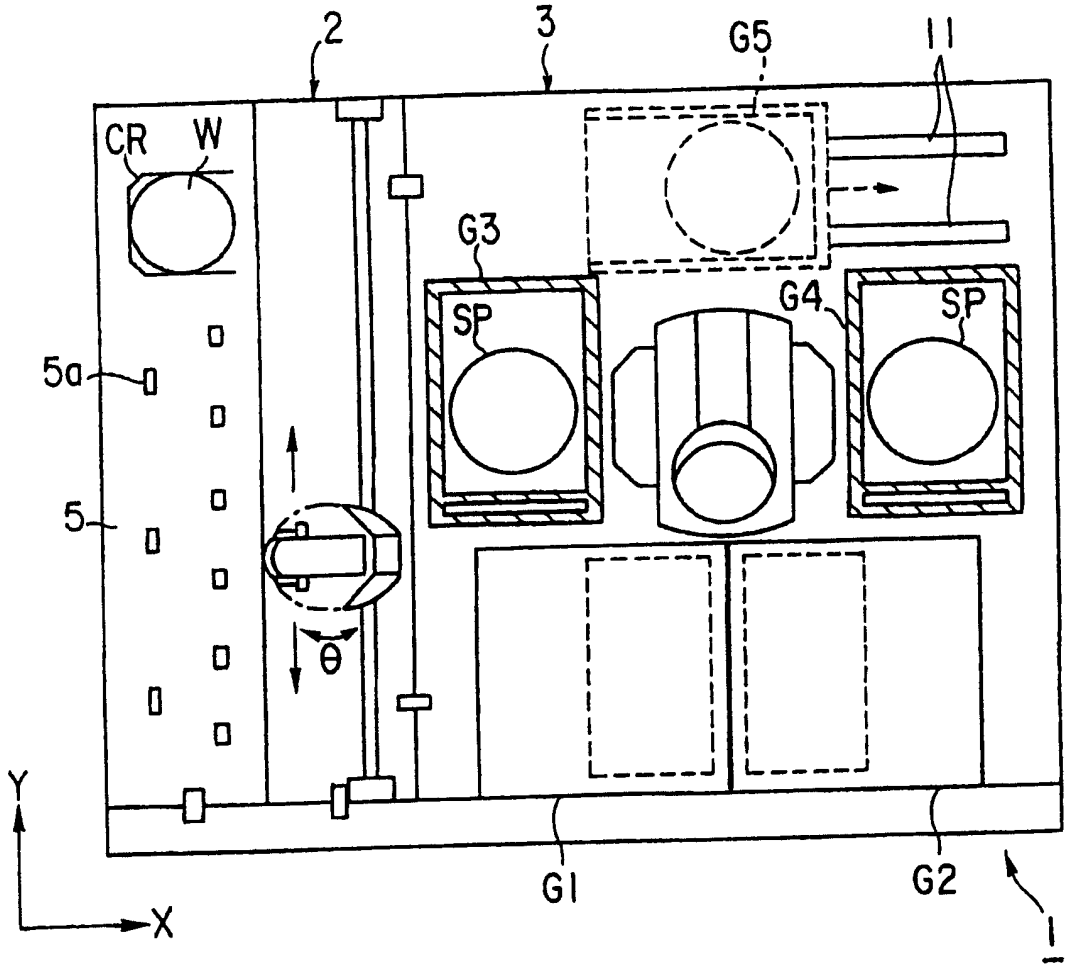


图 13