

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 10 月 9 日(09.10.2014)



(10) 国際公開番号
WO 2014/163042 A1

- (51) 国際特許分類:
H01L 31/0747 (2012.01)
- (21) 国際出願番号: PCT/JP2014/059466
- (22) 国際出願日: 2014 年 3 月 31 日(31.03.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-076767 2013 年 4 月 2 日(02.04.2013) JP
- (71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 Osaka (JP).
- (72) 発明者: 木本 賢治(KIMOTO, Kenji).
- (74) 代理人: 特許業務法人深見特許事務所(FUKAMI PATENT OFFICE, P.C.); 〒5300005 大阪府大阪市北区中之島二丁目 2 番 7 号 中之島セントラルタワー Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーロピア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

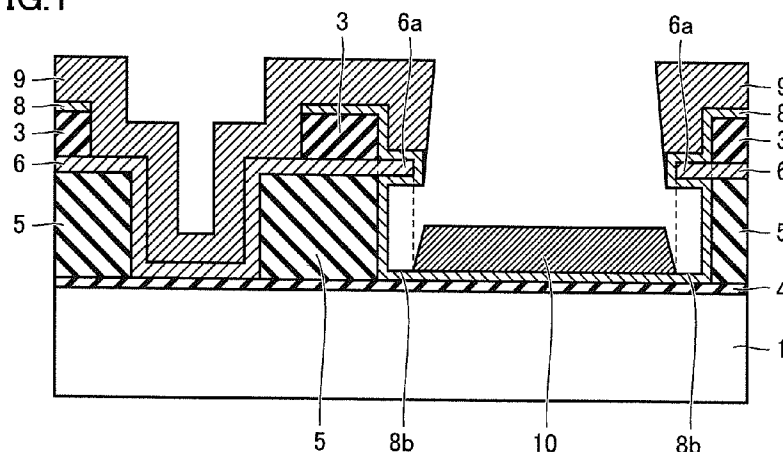
添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: PHOTOELECTRIC CONVERSION ELEMENT

(54) 発明の名称: 光電変換素子

FIG.1



(57) Abstract: A photoelectric conversion element comprising: a first conductive layer provided upon an intrinsic layer and containing a first conductive hydrogenated amorphous silicon; a second conductive layer containing a second conductive hydrogenated amorphous silicon; an insulating layer; a first electrode provided upon the first conductive layer; and a second electrode provided upon the second conductive layer. An end section of the first conductive layer protrudes from an end of the insulating layer towards the second electrode.

(57) 要約: 真性層上に設けられた、第 1 導電型の水素化アモルファスシリコンを含有する第 1 導電型層と、第 2 導電型の水素化アモルファスシリコンを含有する第 2 導電型層と、絶縁層と、第 1 導電型層上に設けられた第 1 電極と、第 2 導電型層上に設けられた第 2 電極とを備え、第 1 導電型層の端部が、絶縁層の端から、第 2 電極の方向に突出している光電変換素子である。



WO 2014/163042 A1

明 細 書

発明の名称：光電変換素子

技術分野

[0001] 本発明は、光電変換素子に関する。

背景技術

[0002] 太陽光エネルギーを電気エネルギーに直接変換する太陽電池は、近年、特に、地球環境問題の観点から、次世代のエネルギー源としての期待が急激に高まっている。太陽電池には、化合物半導体または有機材料を用いたものなど様々な種類のものがあるが、現在、主流となっているのは、シリコン結晶を用いたものである。

[0003] 現在、最も多く製造および販売されている太陽電池は、太陽光が入射する側の面である受光面と、受光面の反対側である裏面とにそれぞれ電極が形成された構造のものである。

[0004] しかしながら、受光面に電極を形成した場合には、電極における太陽光の反射および吸収があることから、電極の面積分だけ入射する太陽光の量が減少する。そのため、裏面に電極が形成された太陽電池セルの開発も進められている（たとえば特表２００９－５２４９１６号公報（特許文献１）参照）。

[0005] 図３８に、特許文献１に記載のアモルファス／結晶シリコンヘテロ接合デバイスの模式的な断面図を示す。図３８に示すように、特許文献１に記載のアモルファス／結晶シリコンヘテロ接合デバイスにおいては、結晶シリコンウエハ１０１の裏面上に真性水素化アモルファスシリコン遷移層１０２が形成され、真性水素化アモルファスシリコン遷移層１０２には水素化アモルファスシリコンのｎドープ領域１０３およびｐドープ領域１０４が形成され、ｎドープ領域１０３上およびｐドープ領域１０４上にアルミニウム電極１０５が備えられている。

[0006] 図３８に示す特許文献１に記載のアモルファス／結晶シリコンヘテロ接合

デバイスにおいて、 n ドープ領域103および p ドープ領域104は、リソグラフィおよび／またはシャドウマスクングプロセスを用いて形成される（たとえば、特許文献1の段落[0020]等参照）。

[0007] また、アルミニウム電極105は、 n ドープ領域103および p ドープ領域104の内側の辺が重なる中心線に沿ったマスクを用いて、 n ドープ領域103および p ドープ領域104上にアルミニウムを蒸着することによって形成されている（たとえば、特許文献1の段落[0024]および[0025]等参照）。

先行技術文献

特許文献

[0008] 特許文献1：特表2009-524916号公報

発明の概要

発明が解決しようとする課題

[0009] しかしながら、リソグラフィを用いて n ドープ領域103および p ドープ領域104を形成する場合には、真性水素化アモルファスシリコン遷移層102に対して n ドープ領域103および p ドープ領域104のエッチング選択比の大きい方法によって n ドープ領域103および p ドープ領域104をエッチングする必要があるが、特許文献1には、そのようなエッチング選択比の大きなエッチング法については記載されていない。

[0010] また、真性水素化アモルファスシリコン遷移層102と n ドープ領域103との積層体の厚さ、および真性水素化アモルファスシリコン遷移層102と p ドープ領域104との積層体の厚さは数Å～数十nmであるため（特許文献1の段落[0018]）、真性水素化アモルファスシリコン遷移層102の厚さは非常に薄くなっている。このように、極めて薄い真性水素化アモルファスシリコン遷移層102を残して、 n ドープ領域103および p ドープ領域104をエッチングするのは極めて困難である。

[0011] また、シャドウマスクングプロセスを用いて n ドープ領域103および p

ドーピング領域 104 を形成する場合には、プラズマ CVD (Chemical Vapor Deposition) 法によって n ドーピング領域 103 および p ドーピング領域 104 を成膜する際に、マスク裏面へのガスの回り込みによって、n ドーピング領域 103 と p ドーピング領域 104 との間の分離が難しくなることから、パターニング精度が非常に悪くなるため、n ドーピング領域 103 と p ドーピング領域 104 との間隔を大きくする必要がある。しかしながら、n ドーピング領域 103 と p ドーピング領域 104 との間隔を大きくした場合には、n ドーピング領域 103 および p ドーピング領域 104 のいずれもが形成されていない領域が大きくなるため、アモルファス／結晶シリコンヘテロ接合デバイスの変換効率が低くなる。

[0012] 上記の事情に鑑みて、本発明の目的は、高い歩留まりで製造することができ、かつ特性の高い光電変換素子を提供することにある。

課題を解決するための手段

[0013] 本発明は、半導体と、半導体上に設けられた水素化アモルファスシリコンを含有する真性層と、真性層上に設けられた、第 1 導電型の水素化アモルファスシリコンを含有する第 1 導電型層と、第 2 導電型の水素化アモルファスシリコンを含有する第 2 導電型層と、絶縁層と、第 1 導電型層上に設けられた第 1 電極と、第 2 導電型層上に設けられた第 2 電極とを備え、第 1 導電型層の端部は、絶縁層の端から、第 2 電極の方向に突出している光電変換素子である。このような構成とすることにより、高い歩留まりで製造することができ、かつ特性の高い光電変換素子とすることができる。

発明の効果

[0014] 本発明によれば、高い歩留まりで製造することができ、かつ特性の高い光電変換素子を提供することができる。

図面の簡単な説明

[0015] [図1]実施の形態 1 のヘテロ接合型バックコンタクトセルの模式的な断面図である。

[図2]実施の形態 1 のヘテロ接合型バックコンタクトセルの製造方法の一例に

ついて図解する模式的な断面図である。

[図3]実施の形態1のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図4]実施の形態1のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図5]実施の形態1のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図6]実施の形態1のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図7]実施の形態1のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図8]実施の形態1のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図9]実施の形態1のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図10]実施の形態1のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図11]実施の形態1のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図12]実施の形態1のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図13]実施の形態1のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図14]実施の形態1のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図15]実施の形態2のヘテロ接合型バックコンタクトセルの模式的な断面図である。

[図16]実施の形態2のヘテロ接合型バックコンタクトセルの製造方法の一例

について図解する模式的な断面図である。

[図17]実施の形態2のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図18]実施の形態2のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図19]実施の形態2のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図20]実施の形態2のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図21]実施の形態2のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図22]実施の形態2のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図23]実施の形態2のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図24]実施の形態2のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図25]実施の形態2のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図26]実施の形態2のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図27]実施の形態2のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図28]実施の形態3のヘテロ接合型バックコンタクトセルの模式的な断面図である。

[図29]実施の形態3のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図30]実施の形態3のヘテロ接合型バックコンタクトセルの製造方法の一例

について図解する模式的な断面図である。

[図31]実施の形態3のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図32]実施の形態3のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図33]実施の形態3のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図34]実施の形態3のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図35]実施の形態3のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図36]実施の形態3のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図37]実施の形態3のヘテロ接合型バックコンタクトセルの製造方法の一例について図解する模式的な断面図である。

[図38]特許文献1に記載のアモルファス／結晶シリコンヘテロ接合デバイスの模式的な断面図である。

[図39]実施の形態4の光電変換モジュールの構成の概略図である。

[図40]実施の形態5の太陽光発電システムの構成の概略図である。

[図41]図40に示す光電変換モジュールアレイの構成の一例の概略図である。

[図42]実施の形態6の太陽光発電システムの構成の概略図である。

[図43]実施の形態5の太陽光発電システムの構成の他の一例の概略図である。

[図44]実施の形態6の太陽光発電システムの構成の他の一例の概略図である。

発明を実施するための形態

[0016] 以下、本発明の実施の形態について説明する。なお、本発明の図面におい

て、同一の参照符号は、同一部分または相当部分を表わすものとする。

[0017] <実施の形態 1>

図 1 に、本発明の光電変換素子の一例である実施の形態 1 のヘテロ接合型バックコンタクトセルの模式的な断面図を示す。実施の形態 1 のヘテロ接合型バックコンタクトセルは、n 型単結晶シリコンからなる半導体 1 と、半導体 1 の裏面の全面を被覆する i 型の水素化アモルファスシリコンを含有する真性層 4 と、真性層 4 の裏面の一部を被覆する n 型の水素化アモルファスシリコンを含有する n 型層 6 と、真性層 4 の裏面の一部を被覆する p 型の水素化アモルファスシリコンを含有する p 型層 8 と、真性層 4 の裏面の一部を被覆する第 1 絶縁層 5 とを備えている。ここで、n 型層 6、p 型層 8 および第 1 絶縁層 5 は、互いに、半導体 1 の裏面の異なる領域を被覆している。

[0018] n 型層 6 上には第 1 電極 9 が設けられており、p 型層 8 上には第 2 電極 10 が設けられている。

[0019] 第 1 絶縁層 5 は帯状に形成されており、n 型層 6 は、真性層 4 の裏面の一部を被覆するとともに、真性層 4 の裏面上に設けられている第 1 絶縁層 5 の第 1 電極側側面および裏面を被覆している。さらに、n 型層 6 は、第 1 絶縁層 5 上において、第 1 絶縁層 5 の端から第 2 電極 10 の方向に突出する端部 6a を有している。

[0020] n 型層 6 の裏面上には第 2 絶縁層 3 が設けられており、p 型層 8 は、真性層 4 の裏面の一部を被覆するとともに、真性層 4 の裏面上に設けられている第 1 絶縁層 5 の第 2 電極側側面、n 型層 6 の端部 6a、ならびに第 2 絶縁層 3 の第 2 電極側側面および裏面を被覆している。

[0021] 第 1 電極 9 は、n 型層 6 の裏面を被覆するとともに、第 2 絶縁層 3 の側面、および p 型層 8 の裏面を覆っている。

[0022] さらに、n 型層 6 の端部 6a の下方の p 型層 8 の領域 8b には、第 2 電極 10 が設けられていない領域を含んでいる。

[0023] 半導体 1 の裏面側の構造は上記の構造となっているが、半導体 1 の裏面と反対側の受光面にはテクスチャ構造（図示せず）が形成されているとともに

、テクスチャ構造上にはパッシベーション膜を兼ねる反射防止膜（図示せず）が形成されていてもよい。反射防止膜は、パッシベーション層上に反射防止層を積層した積層膜であってもよい。

[0024] 以下、図2～図14の模式的断面図を参照して、実施の形態1のヘテロ接合型バックコンタクトセルの製造方法の一例について説明する。まず、図2に示すように、RCA洗浄を行なった半導体1の裏面の全面に、i型の水素化アモルファスシリコンからなる真性層4を積層した後に、真性層4の裏面の全面に第1絶縁層5を積層する。ここで、真性層4および第1絶縁層5は、それぞれ、たとえばプラズマCVD法により積層することができる。なお、本明細書において、「i型」は真性半導体を意味する。

[0025] 半導体1としてはn型単結晶シリコンに限定されず、たとえば従来から公知の半導体を用いてもよい。半導体1の厚さは、特に限定されないが、たとえば50 μm 以上300 μm 以下とすることができ、好ましくは70 μm 以上150 μm 以下とすることができ、また、半導体1の比抵抗も、特に限定されないが、たとえば0.5 $\Omega\cdot\text{cm}$ 以上10 $\Omega\cdot\text{cm}$ 以下とすることができ、

[0026] 半導体1の受光面のテクスチャ構造は、たとえば、半導体1の受光面の全面をテクスチャエッチングすることなどにより形成することができる。

[0027] 半導体1の受光面のパッシベーション膜を兼ねる反射防止膜は、たとえば、窒化シリコン膜、酸化シリコン膜、または窒化シリコン膜と酸化シリコン膜との積層体などを用いることができる。また、反射防止膜の厚さは、たとえば100nm程度とすることができ、また、反射防止膜は、たとえば、スパッタリング法またはプラズマCVD法により積層することができる。

[0028] 半導体1の裏面の全面に積層される真性層4の厚さは、特に限定されないが、たとえば1nm以上10nm以下とすることができ、より具体的には3nm程度とすることができ、

[0029] 真性層4の裏面の全面に積層される第1絶縁層5は、絶縁材料からなる層であれば特に限定されないが、真性層4をほとんど侵すことなくエッチング

が可能な材質であることが好ましい。絶縁層5としては、たとえば、プラズマCVD法等を用いて形成した、窒化シリコン層、酸化シリコン層、または窒化シリコン層と酸化シリコン層との積層体などを用いることができる。この場合、たとえばフッ酸を用いることによって、真性層4にダメージを与えることなく第1絶縁層5をエッチングすることが可能である。第1絶縁層5の厚さは、特に限定されないが、たとえば0.1 μm 以上10 μm 以下とすることができる。

[0030] 次に、図3に示すように、第1絶縁層5の裏面上に開口部22を有するレジスト21を形成する。開口部22を有するレジスト21は、たとえば、フォトリソグラフィ法または印刷法などにより形成することができる。

[0031] 次に、図4に示すように、レジスト21の開口部22から露出する第1絶縁層5の部分を除去することによって、レジスト21の開口部22から真性層4の裏面を露出させる。

[0032] 第1絶縁層5の除去は、たとえば、フッ酸等を用いたウエットエッチングなどにより行なうことができる。ここで、フッ酸を用いたウエットエッチングにより第1絶縁層5を除去する場合には、i型の水素化アモルファスシリコンからなる真性層4をエッチングストップ層として機能させることができ、当該ウエットエッチングを真性層4で止めることができる。

[0033] 次に、図5に示すように、第1絶縁層5の裏面からレジスト21をすべて除去した後に、図6に示すように、真性層4の露出した裏面および第1絶縁層5を覆うようにしてn型の水素化アモルファスシリコンからなるn型層6をたとえばプラズマCVD法により積層する。

[0034] n型層6の厚さは、特に限定されないが、たとえば、第1絶縁層5の厚さの0.1倍以上3倍以下とすることが好ましい。この場合、n型層6の端部6aが形成しやすくなるため、歩留まりが高くなる。

[0035] n型層6に含まれるn型不純物としては、たとえばリンを用いることができ、n型層6のn型不純物濃度は、たとえば 5×10^{20} 個/ cm^3 程度とすることができる。

[0036] 次に、図7に示すように、n型層6の裏面上に、第2絶縁層3をたとえばプラズマCVD法により積層する。

[0037] 第2絶縁層3は、絶縁材料からなる層であれば特に限定されないが、n型層6をほとんど侵すことなくエッチングが可能な材質であることが好ましい。第2絶縁層3としては、たとえば、プラズマCVD法等を用いて形成した、窒化シリコン層、酸化シリコン層、または窒化シリコン層と酸化シリコン層との積層体などを用いることができる。この場合、たとえばフッ酸を用いることによって、n型層6にダメージを与えることなく第2絶縁層3をエッチングすることが可能である。

[0038] 次に、図8に示すように、第2絶縁層3の裏面上に開口部32を有するレジスト31を形成する。開口部32を有するレジスト31は、たとえば、フォトリソグラフィ法または印刷法などにより形成することができる。

[0039] 次に、図9に示すように、レジスト31の開口部32から露出する第2絶縁層3、n型層6、および第1絶縁層5のそれぞれの部分を除去することによって、レジスト31の開口部32から真性層4の裏面を露出させる。

[0040] 第2絶縁層3の除去は、たとえば、フッ酸等を用いたウエットエッチングなどにより行なうことができる。このとき、第2絶縁層3の厚さ以上にサイドエッチングを行なって、第2絶縁層3を除去することによって、n型層6の端部6aを形成することができる。ここで、フッ酸を用いたウエットエッチングにより第2絶縁層3を除去する場合には、n型の水素化アモルファスシリコンからなるn型層6をエッチングストップ層として機能させることができ、当該ウエットエッチングをn型層6で止めることができる。

[0041] また、n型層6の除去は、たとえば、水酸化テトラメチルアンモニウム水溶液、水酸化カリウム水溶液または水酸化ナトリウム水溶液等のアルカリ性水溶液を用いたウエットエッチングなどにより行なうことができる。このとき、第1絶縁層5をエッチングストップ層として機能させることができ、当該ウエットエッチングを第1絶縁層5で止めることができる。

[0042] また、第1絶縁層5の除去は、たとえば、フッ酸等を用いたウエットエ

チングなどにより行なうことができる。このとき、第1絶縁層5の厚さ以上にサイドエッチングを行なって、第1絶縁層5を除去することができる。また、フッ酸を用いたウエットエッチングにより第1絶縁層5を除去する場合には、i型の水素化アモルファスシリコンからなる真性層4をエッチングストップ層として機能させることができ、当該ウエットエッチングを真性層4で止めることができる。

[0043] 次に、図10に示すように、第2絶縁層3の裏面からレジスト31をすべて除去した後に、図11に示すように、真性層4の露出した裏面、n型層6の端部6aおよび第2絶縁層3を覆うようにしてp型の水素化アモルファスシリコンからなるp型層8をたとえばプラズマCVD法により積層する。

[0044] p型層8の厚さは、特に限定されないが、たとえば5nm以上50nm以下とすることができる。

[0045] p型層8に含まれるp型不純物としては、たとえばボロンを用いることができ、p型層8のp型不純物濃度は、たとえば 5×10^{20} 個/cm³程度とすることができる。

[0046] 次に、図12に示すように、n型層6の端部6aの下方のノッチを含むp型層8の開口部を埋めるように、p型層8の裏面上に、開口部42を有するレジスト41を形成する。開口部42を有するレジスト41は、たとえば、フォトリソグラフィ法または印刷法などにより形成することができる。

[0047] 次に、図13に示すように、レジスト41の開口部42から露出するp型層8および第2絶縁層3を除去することによって、n型層6の裏面を露出させる。

[0048] p型層8は、たとえば、フッ酸と硝酸との混合液（たとえば、体積比で、フッ酸：硝酸＝1：100）を用いたウエットエッチングにより除去することができる。また、ウエットエッチングの代わりに反応性イオンエッチング法を用いてもよい。このとき、n型層6が露出しない限り、第2絶縁層3の一部が除去されてもよい。

[0049] 第2絶縁層3は、たとえば、フッ酸等を用いたウエットエッチングなどに

より除去することができる。ここで、フッ酸を用いたウエットエッチングにより第2絶縁層3を除去する場合には、n型の水素化アモルファスシリコンからなるn型層6をエッチングストップ層として機能させることができ、当該ウエットエッチングをn型層6で止めることができる。

[0050] その後、図14に示すように、p型層8の裏面からレジスト41をすべて除去した後に、半導体1の裏面側の開口部42および開口部43から導電膜を、たとえばスパッタリング法または蒸着法により積層することによって、図1に示すように、n型層6上に第1電極9を形成し、p型層8上に第2電極10を形成する。

[0051] 第1電極9および第2電極10の形成に用いられる導電膜としては、たとえば、銀およびアルミニウムの少なくとも一方を含む金属膜、またはITOなどの透明導電膜と銀およびアルミニウムの少なくとも一方を含む金属膜との堆積膜などを用いることができる。

[0052] 以上により、実施の形態1のヘテロ接合型バックコンタクトセルを製造することができる。

[0053] 実施の形態1のヘテロ接合型バックコンタクトセルの製造方法においては、p型層8の裏面側の開口部43には、n型層6の端部6aの下方の領域にノッチが形成されているため、このノッチによって、導電膜が分離され、第2電極10が自己整合的に形成されることになる。したがって、第2電極10のパターニングにリソグラフィおよび／またはシャドウマスキング等のプロセスを必要としないことから、簡易に、ヘテロ接合型バックコンタクトセルを製造することができる。

[0054] また、実施の形態1のヘテロ接合型バックコンタクトセルにおいては、n型層6の端部6aは、p型層8の裏面側の開口部43にしかノッチを形成していないため、第1電極9の電極面積を大きくすることができ、第1電極9の寄生抵抗を抑制することができる。

[0055] なお、半導体1がn型である場合には、p型層8の幅よりもn型層6の幅を狭くすることが多く、第1電極9が高抵抗となりやすいため、p型層8の

裏面側の開口部43にノッチを形成して、第1電極9の電極面積を大きくすることが好ましい。他方、半導体1がp型である場合には、上記と同様の理由で、第2電極10の電極面積を大きくすることが好ましい。

[0056] また、上述のように、実施の形態1においては、n型層6およびp型層8のパターニングを、それぞれ、第1絶縁層5上および第2絶縁層3上で行なうことができる。これにより、n型層6およびp型層8のパターニング時に、半導体1および真性層4が受けるダメージを低減することができることから、ヘテロ接合型バックコンタクトセルを高い歩留まりで製造することができるとともに、その特性を高くすることができる。

[0057] また、実施の形態1においては、第1電極9と第2電極10の半導体1の裏面への射影像に隙間がないため、半導体1の受光面から入射して半導体1を透過してきた光を第1電極9と第2電極10とによって半導体1側に反射させることができるため、この観点からも、ヘテロ接合型バックコンタクトセルの特性を高くすることができる。

[0058] また、実施の形態1においては、シャドウマスキングプロセスを用いてn型層6およびp型層8を形成する必要がない。これにより、n型層6およびp型層8を高精度に形成することができるため、ヘテロ接合型バックコンタクトセルを高い歩留まりで製造することができるとともに、その特性を高くすることができる。

[0059] 以上により、実施の形態1のヘテロ接合型バックコンタクトセルは、高い歩留まりで製造することができ、かつ特性の高い光電変換素子とすることができる。

[0060] 特に、実施の形態1のヘテロ接合型バックコンタクトセルは、n型層6の端部6aの下方のp型層8の領域8bは第2電極10が形成されていない領域を含んでいるため、p型層8の裏面側の開口部に、n型層6の端部6aによってノッチが形成される。このノッチによって、第2電極10を自己整合的に形成することができるため、ヘテロ接合型バックコンタクトセルを高い歩留まりで製造することができる。

- [0061] また、実施の形態 1 のヘテロ接合型バックコンタクトセルにおいては、n 型層 6 の端部 6 a が p 型層 8 によって覆われているため、n 型層 6 の端部 6 a の下方の p 型層 8 の領域により安定してノッチを形成することができる。このノッチによって、第 2 電極 10 を自己整合的に形成することができるため、ヘテロ接合型バックコンタクトセルをより高い歩留まりで製造することができる。
- [0062] また、実施の形態 1 のヘテロ接合型バックコンタクトセルにおいて、第 1 絶縁層 5 が窒化シリコンを含有するものである場合には、第 1 絶縁層 5 のウェットエッチングにおいて i 型の水素化アモルファスシリコンからなる真性層 4 をエッチングストップ層として機能させることができるため、第 1 絶縁層 5 の厚さ以上のサイドエッチングを容易に行なうことができる。
- [0063] また、実施の形態 1 のヘテロ接合型バックコンタクトセルにおいては、n 型層 6 上に第 2 絶縁層 3 が設けられているため、第 2 絶縁層 3 によって、n 型層 6 と p 型層 8 とを厚さ方向に絶縁することができる。
- [0064] また、実施の形態 1 のヘテロ接合型バックコンタクトセルにおいて、第 2 絶縁層 3 が窒化シリコンを含有するものである場合には、第 2 絶縁層 3 のウェットエッチングにおいて n 型の水素化アモルファスシリコンからなる n 型層 6 をエッチングストップ層として機能させることができるため、第 2 絶縁層 3 の厚さ以上のサイドエッチングを容易に行なうことができる。
- [0065] また、実施の形態 1 においては、n 型層 6 の形成後に p 型層 8 を形成しているため、真性層 4 による半導体 1 の裏面の良好なパッシベーション効果を得ることができる。すなわち、n 型層 6 の形成前に p 型層 8 を形成した場合には、n 型層 6 の積層時のアニール効果によって、p 型層 8 で被覆された真性層 4 の少数キャリアライフタイムが低下することがあるが、n 型層 6 の形成後に p 型層 8 を形成した場合にはこのような少数キャリアライフタイムの低下を抑止することができる。
- [0066] なお、上記においては、第 1 導電型を n 型とし、第 2 導電型を p 型として説明したが、第 1 導電型を p 型とし、第 2 導電型を n 型としてもよいことは

言うまでもない。

[0067] <実施の形態 2>

図 1 5 に、本発明の光電変換素子の他の一例である実施の形態 2 のヘテロ接合型バックコンタクトセルの模式的な断面図を示す。実施の形態 2 のヘテロ接合型バックコンタクトセルにおいては、n 型層 6 の直下に、i 型の水素化アモルファスシリコンを含有する第 2 真性層 6 1 が位置していることを特徴としている。

[0068] 以下、図 1 6 ～図 2 7 の模式的断面図を参照して、実施の形態 2 のヘテロ接合型バックコンタクトセルの製造方法の一例について説明する。まず、半導体 1 の裏面上に、真性層 4 および第 1 絶縁層 5 をこの順序に積層し、第 1 絶縁層 5 の裏面上に、開口部を有するレジストを設けるまでは実施の形態 1 と同様である。

[0069] 次に、図 1 6 に示すように、第 1 絶縁層 5 の裏面上に設けられたレジスト 5 1 の開口部 5 2 から露出する第 1 絶縁層 5 および真性層 4 を除去して、半導体 1 の裏面を露出させる。

[0070] 第 1 絶縁層 5 の除去は、たとえば、フッ酸等を用いたウエットエッチングなどにより行なうことができる。ここで、フッ酸を用いたウエットエッチングにより第 2 絶縁層 3 を除去する場合には、i 型の水素化アモルファスシリコンからなる真性層 4 をエッチングストップ層として機能させることができ、当該ウエットエッチングを真性層 4 で止めることができる。

[0071] また、真性層 4 の除去は、たとえば、水酸化テトラメチルアンモニウム水溶液、水酸化カリウム水溶液または水酸化ナトリウム水溶液等のアルカリ性水溶液を用いたウエットエッチングなどにより行なうことができる。このとき、半導体 1 の一部も除去されてもよい。

[0072] 次に、図 1 7 に示すように、第 1 絶縁層 5 の裏面からレジスト 5 1 を除去した後に、図 1 8 に示すように、半導体 1 の露出した裏面、および第 1 絶縁層 5 を覆うようにして、i 型の水素化アモルファスシリコンからなる第 2 真性層 6 1 をたとえばプラズマ CVD 法により積層する。

- [0073] 第2真性層61の厚さは、特に限定されないが、たとえば1nm以上5nm以下とすることができる。
- [0074] 次に、図19に示すように、第2真性層61の裏面上に、n型層6をたとえばプラズマCVD法により積層する。
- [0075] n型層6の厚さは、特に限定されないが、たとえば、第1絶縁層5の厚さの0.1倍以上3倍以下とすることが好ましい。この場合、n型層6の端部6aが形成されやすくなるため、歩留まりが高くなる。
- [0076] 次に、図20に示すように、n型層6の裏面上に、第2絶縁層3をたとえばプラズマCVD法により積層する。
- [0077] 次に、図21に示すように、第2絶縁層3の裏面上に、開口部72を有するレジスト71を形成する。開口部72を有するレジスト71は、たとえば、フォトリソグラフィ法または印刷法などにより形成することができる。
- [0078] 次に、図22に示すように、レジスト71の開口部72から露出する第2絶縁層3、n型層6、第2真性層61および第1絶縁層5のそれぞれの部分を除去することによって、レジスト71の開口部72から真性層4の裏面を露出させる。
- [0079] 第2絶縁層3の除去は、たとえば、フッ酸等を用いたウエットエッチングなどにより行なうことができる。このとき、第2絶縁層3の厚さ以上にサイドエッチングを行なって、第2絶縁層3を除去することができる。ここで、フッ酸を用いたウエットエッチングにより第2絶縁層3を除去する場合には、n型の水素化アモルファスシリコンからなるn型層6をエッチングストップ層として機能させることができ、当該ウエットエッチングをn型層6で止めることができる。
- [0080] また、n型層6および第2真性層61の除去は、たとえば、水酸化テトラメチルアンモニウム水溶液、水酸化カリウム水溶液または水酸化ナトリウム水溶液等のアルカリ性水溶液を用いたウエットエッチングなどにより行なうことができる。このとき、第1絶縁層5をエッチングストップ層として機能させることができ、当該ウエットエッチングを第1絶縁層5で止めることが

できる。

[0081] また、第1絶縁層5の除去は、たとえば、フッ酸等を用いたウエットエッチングなどにより行なうことができる。このとき、第1絶縁層5の厚さ以上にサイドエッチングを行なって、第1絶縁層5を除去することができる。また、フッ酸を用いたウエットエッチングにより第1絶縁層5を除去する場合には、i型の水素化アモルファスシリコンからなる真性層4をエッチングストップ層として機能させることができ、当該ウエットエッチングを真性層4で止めることができる。

[0082] 次に、図23に示すように、第2絶縁層3の裏面からレジスト71をすべて除去した後に、図24に示すように、真性層4の露出した裏面、n型層6の端部6a、n型層6の端部6aの直下の第2真性層61および第2絶縁層3を覆うようにして、p型の水素化アモルファスシリコンからなるp型層8をたとえばプラズマCVD法により積層する。

[0083] p型層8の厚さは、特に限定されないが、たとえば5nm以上50nm以下とすることができる。

[0084] 次に、図25に示すように、p型層8の裏面側の開口部を埋めるように、p型層8の裏面上に、開口部82を有するレジスト81を形成する。開口部82を有するレジスト81は、たとえば、フォトリソグラフィ法または印刷法などにより形成することができる。

[0085] 次に、図26に示すように、レジスト81の開口部82から露出するp型層8および第2絶縁層3を除去することによって、n型層6の裏面を露出させる。

[0086] p型層8は、たとえば、フッ酸と硝酸との混合液（たとえば、体積比で、フッ酸：硝酸＝1：100）を用いたウエットエッチングにより除去することができる。このとき、n型層6が露出しない限り、第2絶縁層3の一部が除去されてもよい。

[0087] 第2絶縁層3は、たとえば、フッ酸等を用いたウエットエッチングなどにより除去することができる。ここで、フッ酸を用いたウエットエッチングに

より第2絶縁層3を除去する場合には、n型の水素化アモルファスシリコンからなるn型層6をエッチングストップ層として機能させることができ、当該ウエットエッチングをn型層6で止めることができる。

[0088] 次に、図27に示すように、p型層8の裏面からレジスト81をすべて除去した後に、半導体1の裏面側の開口部82および開口部83から導電膜を、たとえばスパッタリング法または蒸着法により積層することによって、図15に示すように、n型層6上に第1電極9を形成し、p型層8上に第2電極10を形成する。

[0089] 第1電極9および第2電極10の形成に用いられる導電膜としては、たとえば、銀およびアルミニウムの少なくとも一方を含む金属膜、またはITOなどの透明導電膜と銀およびアルミニウムの少なくとも一方を含む金属膜との堆積膜などを用いることができる。

[0090] 以上により、実施の形態2のヘテロ接合型バックコンタクトセルを製造することができる。

[0091] 実施の形態2のヘテロ接合型バックコンタクトセルの製造方法においても、p型層8の裏面側の開口部43には、n型層6の端部6aの下方の領域にノッチが形成されているため、このノッチによって、導電膜が分離され、第2電極10が自己整合的に形成されることになる。したがって、第2電極10のパターニングにリソグラフィおよび／またはシャドウマスキング等のプロセスを必要としないことから、簡易に、ヘテロ接合型バックコンタクトセルを製造することができる。

[0092] また、実施の形態2のヘテロ接合型バックコンタクトセルにおいても、n型層6の端部6aは、p型層8の裏面側の開口部83にしかノッチを形成していないため、第1電極9の電極面積を大きくすることができ、第1電極9の寄生抵抗を抑制することができる。

[0093] また、上述のように、実施の形態2においても、n型層6およびp型層8のパターニングを、それぞれ、第1絶縁層5上および第2絶縁層3上で行なうことができる。これにより、n型層6およびp型層8のパターニング時に

、半導体 1 および真性層 4 が受けるダメージを低減することができることから、ヘテロ接合型バックコンタクトセルを高い歩留まりで製造することができるのと同時に、その特性を高くすることができる。

[0094] また、実施の形態 2 においても、半導体 1 の受光面から入射して半導体 1 を透過してきた光を第 1 電極 9 と第 2 電極 10 とによって半導体 1 側に反射させることができるため、この観点からも、ヘテロ接合型バックコンタクトセルの特性を高くすることができる。

[0095] また、実施の形態 2 においても、シャドウマスキングプロセスを用いて n 型層 6 および p 型層 8 を形成する必要がない。これにより、n 型層 6 および p 型層 8 を高精度に形成することができるため、ヘテロ接合型バックコンタクトセルを高い歩留まりで製造することができるのと同時に、その特性を高くすることができる。

[0096] 以上により、実施の形態 2 のヘテロ接合型バックコンタクトセルも、高い歩留まりで製造することができ、かつ特性の高い光電変換素子とすることができる。

[0097] さらに、実施の形態 2 においても、p 型層 8 の直下に、真性の水素化アモルファスシリコンを含有する第 2 真性層 61 が位置していることによって、真性層 4 による半導体 1 の裏面のさらなる良好なパッシベーション効果を得ることができるため、少数キャリアライフタイムの低下をさらに抑止することができる。

[0098] 実施の形態 2 における上記以外の説明は、実施の形態 1 と同様であるため、ここでは、その説明については省略する。

[0099] <実施の形態 3>

図 28 に、本発明の光電変換素子の他の一例である実施の形態 3 のヘテロ接合型バックコンタクトセルの模式的な断面図を示す。実施の形態 3 のヘテロ接合型バックコンタクトセルにおいては、第 1 電極 9 が p 型層 8 上に設けられているとともに、第 2 電極 10 が n 型層 6 上に設けられており、p 型層 8 の端部 8a が、第 1 絶縁層 5 の端から、第 2 電極 10 の方向に突出してい

ることを特徴としている。実施の形態3のヘテロ接合型バックコンタクトセルにおいては、p型層8の端部8aの下方のn型層6の領域6bが、第2電極10が形成されていない領域を含んでいる。

[0100] 以下、図29～図37の模式的断面図を参照して、実施の形態3のヘテロ接合型バックコンタクトセルの製造方法の一例について説明する。まず、図29に示すように、半導体1の裏面上に、真性層4、n型層6および第1絶縁層5をこの順序に積層する。ここで、真性層4、n型層6および第1絶縁層5は、それぞれ、たとえばプラズマCVD法により積層することができる。

[0101] 真性層4の厚さは、特に限定されないが、たとえば1nm以上10nm以下とすることができ、より具体的には3nm程度とすることができ。

[0102] n型層6の厚さは、特に限定されないが、たとえば5nm以上50nm以下とすることができ。

[0103] 第1絶縁層5の厚さは、特に限定されないが、たとえば0.1 μ m以上10 μ m以下とすることができ。

[0104] 次に、図30に示すように、第1絶縁層5の裏面上に、開口部92を有するレジスト91を形成する。開口部92を有するレジスト91は、たとえば、フォトリソグラフィ法または印刷法などにより形成することができる。

[0105] 次に、図31に示すように、第1絶縁層5の裏面上に設けられたレジスト51の開口部52から露出する第1絶縁層5、n型層6および真性層4を除去して、半導体1の裏面を露出させる。

[0106] 第1絶縁層5の除去は、たとえば、フッ酸等を用いたウエットエッチングなどにより行なうことができる。ここで、フッ酸を用いたウエットエッチングにより第1絶縁層5を除去する場合には、n型の水素化アモルファスシリコンからなる真性層4をエッチングストップ層として機能させることができ、当該ウエットエッチングを真性層4で止めることができる。

[0107] また、n型層6および真性層4の除去は、たとえば、水酸化テトラメチルアンモニウム水溶液、水酸化カリウム水溶液または水酸化ナトリウム水溶液

等のアルカリ性水溶液を用いたウエットエッチングなどにより行なうことができる。このとき、半導体 1 の一部も除去されてもよい。

[0108] 次に、図 3 2 に示すように、第 1 絶縁層 5 の裏面からレジスト 9 1 を除去した後に、図 3 3 に示すように、半導体 1 の露出した裏面、n 型層 6 の側面および第 1 絶縁層 5 を覆うようにして、i 型の水素化アモルファスシリコンからなる第 2 真性層 6 1 をたとえばプラズマ C V D 法により積層する。

[0109] 第 2 真性層 6 1 の厚さは、特に限定されないが、たとえば 3 n m 以上 1 0 n m 以下とすることができる。

[0110] 次に、図 3 4 に示すように、第 2 真性層 6 1 の裏面上に、p 型層 8 をたとえばプラズマ C V D 法により積層する。

[0111] p 型層 8 の厚さは、特に限定されないが、第 1 絶縁層 5 の厚さの 0. 1 倍以上 3 倍以下とすることが好ましい。この場合、p 型層 8 の端部 8 a が形成されやすくなるため、歩留まりが高くなる。

[0112] 次に、図 3 5 に示すように、p 型層 8 の裏面上に、開口部 2 0 2 を有するレジスト 2 0 1 を形成する。開口部 2 0 2 を有するレジスト 2 0 1 は、たとえば、フォトリソグラフィ法または印刷法などにより形成することができる。

[0113] 次に、図 3 6 に示すように、レジスト 2 0 1 の開口部 2 0 2 から露出する p 型層 8、第 2 真性層 6 1、および第 1 絶縁層 5 のそれぞれの部分を除去することによって、レジスト 2 0 1 の開口部 2 0 2 から n 型層 6 の裏面を露出させる。

[0114] p 型層 8 は、たとえば、フッ酸と硝酸と酢酸との混合液を用いたウエットエッチングにより除去することができる。混合液中におけるフッ酸と硝酸と酢酸との体積比を調節することによって、当該混合液の p 型層 8 に対するエッチングレートを第 2 真性層 6 1 に対するエッチングレートよりも大きくすることにより、第 2 真性層 6 1 をエッチングストップ層として機能させることができる。このような混合液中におけるフッ酸と硝酸と酢酸との体積比は、たとえば、フッ酸：硝酸：酢酸＝1：3：8とすることができる。このと

き、n型層6が露出しない限り、第1絶縁層5の一部が除去されてもよい。

[0115] また、第2真性層61の除去は、たとえば、水酸化テトラメチルアンモニウム水溶液、水酸化カリウム水溶液、または水酸化ナトリウム水溶液等のアルカリ性水溶液を用いたウエットエッチングなどにより行なうことができる。このとき、第1絶縁層5をエッチングストップ層として機能させることができるため、当該ウエットエッチングを第1絶縁層5で止めることができる。

[0116] 第1絶縁層5は、たとえば、フッ酸等を用いたウエットエッチングなどにより除去することができる。このとき、第1絶縁層5の厚さ以上にサイドエッチングを行なって、第1絶縁層5を除去することによって、p型層8の端部8aを形成することができる。また、フッ酸を用いたウエットエッチングにより第1絶縁層5を除去する場合には、n型の水素化アモルファスシリコンからなるn型層6をエッチングストップ層として機能させることができ、当該ウエットエッチングをn型層6で止めることができる。

[0117] 次に、図37に示すように、p型層8の裏面からレジスト81をすべて除去した後に、半導体1の裏面側の開口部202および開口部203から導電膜を、たとえばスパッタリング法または蒸着法により積層することによって、図28に示すように、n型層6上に第2電極10を形成し、p型層8上に第1電極9を形成する。

[0118] 第1電極9および第2電極10の形成に用いられる導電膜としては、たとえば、銀およびアルミニウムの少なくとも一方を含む金属膜、またはITOなどの透明導電膜と銀およびアルミニウムの少なくとも一方を含む金属膜との堆積膜などを用いることができる。

[0119] 以上により、実施の形態3のヘテロ接合型バックコンタクトセルを製造することができる。

[0120] 実施の形態3のヘテロ接合型バックコンタクトセルの製造方法においては、p型層8の端部8aの下方のn型層6の領域6bにノッチが形成されているため、このノッチによって、導電膜が分離され、第2電極10が自己整合

的に形成されることになる。したがって、第2電極10のパターニングにリソグラフィおよび／またはシャドウマスキング等のプロセスを必要としないことから、簡易に、ヘテロ接合型バックコンタクトセルを製造することができる。

[0121] また、実施の形態3のヘテロ接合型バックコンタクトセルにおいても、p型層8の端部8aは、n型層6の裏面側の開口部にしかノッチを形成していないため、第1電極9の電極面積を大きくすることができ、第1電極9の寄生抵抗を抑制することができる。

[0122] また、上述のように、実施の形態3においては、p型層8のパターニングを、第1絶縁層5上で行なうことができる。これにより、p型層8のパターニング時に、半導体1および真性層4が受けるダメージを低減することができることから、ヘテロ接合型バックコンタクトセルを高い歩留まりで製造することができるとともに、その特性を高くすることができる。

[0123] また、実施の形態3においても、半導体1の受光面から入射して半導体1を透過してきた光を第1電極9と第2電極10とによって半導体1側に反射させることができるため、この観点からも、ヘテロ接合型バックコンタクトセルの特性を高くすることができる。

[0124] また、実施の形態3においても、シャドウマスキングプロセスを用いてn型層6およびp型層8を形成する必要がない。これにより、n型層6およびp型層8を高精度に形成することができるため、ヘテロ接合型バックコンタクトセルを高い歩留まりで製造することができるとともに、その特性を高くすることができる。

[0125] また、実施の形態3においても、p型層8の直下に、真性の水素化アモルファスシリコンを含有する第2真性層61が位置していることによって、真性層4による半導体1の裏面のさらなる良好なパッシベーション効果を得ることができるため、少数キャリアライフタイムの低下をさらに抑止することができる。

[0126] 以上により、実施の形態3のヘテロ接合型バックコンタクトセルも、高い

歩留まりで製造することができ、かつ特性の高い光電変換素子とすることができる。

[0127] 実施の形態 3 における上記以外の説明は、実施の形態 1 および実施の形態 2 と同様であるため、ここでは、その説明については省略する。

[0128] 以下、本発明の別の局面として実施の形態 1 ～ 3 のヘテロ接合型バックコンタクトセルを備える光電変換モジュール（実施の形態 4）および太陽光発電システム（実施の形態 5 および実施の形態 6）について説明する。

[0129] 実施の形態 1 ～ 3 のヘテロ接合型バックコンタクトセルは、高い特性を有するため、これを備える光電変換モジュールおよび太陽光発電システムも高い特性を有している。

[0130] <実施の形態 4>

実施の形態 4 は、実施の形態 1 ～ 3 のヘテロ接合型バックコンタクトセルを光電変換素子として用いた光電変換モジュールである。

[0131] <光電変換モジュール>

図 39 に、実施の形態 1 ～ 3 のヘテロ接合型バックコンタクトセルを光電変換素子として用いた本発明の光電変換モジュールの一例である実施の形態 4 の光電変換モジュールの構成の概略を示す。図 39 を参照して、実施の形態 4 の光電変換モジュール 1000 は、複数の光電変換素子 1001 と、カバー 1002 と、出力端子 1013, 1014 とを備えている。

[0132] 複数の光電変換素子 1001 はアレイ状に配列され直列に接続されている。図 39 には光電変換素子 1001 を直列に接続する配列を図示しているが、配列および接続方式はこれに限定されず、並列に接続して配列してもよく、直列と並列とを組み合わせた配列としてもよい。複数の光電変換素子 1001 の各々には、実施の形態 1 ～ 3 のいずれかのヘテロ接合型バックコンタクトセルが用いられる。尚、光電変換モジュール 1000 は、複数の光電変換素子 1001 のうち少なくとも 1 つが実施の形態 1 ～ 実施の形態 3 の光電変換素子のいずれかからなる限り、上記の説明に限定されず如何なる構成もとる得る。また、光電変換モジュール 1000 に含まれる光電変換素子 10

01 の数は 2 以上の任意の整数とすることができる。

[0133] カバー 1002 は、耐候性のカバーから構成されており、複数の光電変換素子 1001 を覆う。カバー 1002 は、たとえば、光電変換素子 1001 の受光面側に設けられた透明基材（たとえば、ガラス等）と、光電変換素子 1001 の受光面側とは反対の裏面側に設けられた裏面基材（たとえば、ガラス、樹脂シート等）と、透明基材と裏面基材との間を埋める封止材（たとえば EVA（エチレンビニルアセテート）等）を含む。

[0134] 出力端子 1013 は、直列に接続された複数の光電変換素子 1001 の一方端に配置される光電変換素子 1001 に接続される。

[0135] 出力端子 1014 は、直列に接続された複数の光電変換素子 1001 の他方端に配置される光電変換素子 1001 に接続される。

[0136] <実施の形態 5>

実施の形態 5 は、実施の形態 1～3 のヘテロ接合型バックコンタクトセルを光電変換素子として用いた太陽光発電システムである。本発明の光電変換素子は高い特性（変換効率等）を有するため、これを備える本発明の太陽光発電システムも高い特性を有することができる。尚、太陽光発電システムとは、光電変換モジュールが出力する電力を適宜変換して、商用電力系統または電気機器等に供給する装置である。

[0137] <太陽光発電システム>

太陽光発電システムは、光電変換モジュールが出力する電力を適宜変換して、商用電力系統または電気機器等に供給する装置である。

[0138] 図 40 に、実施の形態 1～3 のヘテロ接合型バックコンタクトセルを光電変換素子として用いた本発明の太陽光発電システムの一例である実施の形態 5 の太陽光発電システムの構成の概略を示す。図 40 を参照して、実施の形態 5 の太陽光発電システム 2000 は、光電変換モジュールアレイ 2001 と、接続箱 2002 と、パワーコンディショナ 2003 と、分電盤 2004 と、電力メータ 2005 とを備える。後述するように光電変換モジュールアレイ 2001 は複数の光電変換モジュール 1000（実施の形態 4）から構

成されている。

[0139] 太陽光発電システム 2000 には、一般に「ホーム・エネルギー・マネジメント・システム (H E M S : Home Energy Management System)」、「ビルディング・エネルギー・マネージメント・システム (B E M S : Building Energy Management System)」等の機能を付加することができる。これにより、太陽光発電システム 2000 の発電量の監視、太陽光発電システム 2000 に接続される各電気機器類の消費電力量の監視・制御等を行うことで、エネルギー消費量を削減することができる。

[0140] 接続箱 2002 は、光電変換モジュールアレイ 2001 に接続される。パワーコンディショナ 2003 は、接続箱 2002 に接続される。分電盤 2004 は、パワーコンディショナ 2003 および電気機器類 2011 に接続される。電力メータ 2005 は、分電盤 2004 および商用電力系統に接続される。尚、図 43 に示すように、パワーコンディショナ 2003 には蓄電池 2100 が接続されていてもよい。この場合、日照量の変動による出力変動を抑制することができると共に、日照のない時間帯であっても蓄電池 2100 に蓄電された電力を電気機器類 2011 または商用電力系統に供給することができる。また、蓄電池 2100 は、パワーコンディショナ 2003 に内蔵されていてもよい。

[0141] <動作>

実施の形態 5 の太陽光発電システム 2000 は、たとえば以下のように動作する。

[0142] 光電変換モジュールアレイ 2001 は、太陽光を電気に変換して直流電力を発電し、直流電力を接続箱 2002 へ供給する。

[0143] 接続箱 2002 は、光電変換モジュールアレイ 2001 が発電した直流電力を受け、直流電力をパワーコンディショナ 2003 へ供給する。

[0144] パワーコンディショナ 2003 は、接続箱 2002 から受けた直流電力を交流電力に変換して分電盤 2004 へ供給する。尚、接続箱 2002 から受けた直流電力の一部を交流電力に変換せずに、直流電力のまま分電盤 200

4へ供給してもよい。尚、図43に示すように、パワーコンディショナ2003に蓄電池2100が接続されている場合（または、蓄電池2100がパワーコンディショナ2003に内蔵される場合）、パワーコンディショナ2003は接続箱2002から受けた直流電力の一部または全部を適切に電力変換して、蓄電池2100に蓄電することができる。蓄電池2100に蓄電された電力は、光電変換モジュールの発電量や電気機器類2011の電力消費量の状況に応じて適宜パワーコンディショナ2003側に供給され、適切に電力変換されて分電盤2004へ供給される。

[0145] 分電盤2004は、パワーコンディショナ2003から受けた電力および電力メータ2005を介して受けた商用電力の少なくともいずれかを電気機器類2011へ供給する。また、分電盤2004はパワーコンディショナ2003から受けた交流電力が電気機器類2011の消費電力よりも多いとき、パワーコンディショナ2003から受けた交流電力を電気機器類2011へ供給する。そして、余った交流電力を電力メータ2005を介して商用電力系統へ供給する。

[0146] また、分電盤2004は、パワーコンディショナ2003から受けた交流電力が電気機器類2011の消費電力よりも少ないとき、商用電力系統から受けた交流電力およびパワーコンディショナ2003から受けた交流電力を電気機器類2011へ供給する。

[0147] 電力メータ2005は、商用電力系統から分電盤2004へ向かう方向の電力を計測するとともに、分電盤2004から商用電力系統へ向かう方向の電力を計測する。

[0148] <光電変換モジュールアレイ>

光電変換モジュールアレイ2001について説明する。

[0149] 図41に、図40に示す光電変換モジュールアレイ2001の構成の一例の概略を示す。図41を参照して、光電変換モジュールアレイ2001は、複数の光電変換モジュール1000と出力端子2013、2014とを含む。

[0150] 複数の光電変換モジュール１０００は、アレイ状に配列され直列に接続されている。図４１には光電変換モジュール１０００を直列に接続する配列を図示しているが、配列および接続方式はこれに限定されず、並列に接続して配列してもよいし、直列と並列とを組み合わせた配列としてもよい。なお、光電変換モジュールアレイ２００１に含まれる光電変換モジュール１０００の数は、２以上の任意の整数とすることができる。

[0151] 出力端子２０１３は、直列に接続された複数の光電変換モジュール１０００の一方端に位置する光電変換モジュール１０００に接続される。

[0152] 出力端子２０１４は、直列に接続された複数の光電変換モジュール１０００の他方端に位置する光電変換モジュール１０００に接続される。

[0153] なお、以上の説明はあくまでも一例であり、実施の形態５の太陽光発電システムは、実施の形態１～３のヘテロ接合型バックコンタクトセルの少なくとも１つを光電変換素子として備える限り、上記の説明に限定されず如何なる構成もととり得るものとする。

[0154] ＜実施の形態６＞

実施の形態６は、実施の形態５として説明した太陽光発電システムよりも大規模な太陽光発電システムである。実施の形態６の太陽光発電システムも、実施の形態１～３のヘテロ接合型バックコンタクトセルの少なくとも１つを光電変換素子として備えるものである。本発明の光電変換素子は高い特性（変換効率等）を有するため、これを備える本発明の太陽光発電システムも高い特性を有することができる。

[0155] ＜大規模太陽光発電システム＞

図４２に、本発明の大規模太陽光発電システムの一例である実施の形態６の太陽光発電システムの構成の概略を示す。図４２を参照して、実施の形態６の太陽光発電システム４０００は、複数のサブシステム４００１と、複数のパワーコンディショナ４００３と、変圧器４００４とを備える。太陽光発電システム４０００は、図４０に示す実施の形態５の太陽光発電システム２０００よりも大規模な太陽光発電システムである。

[0156] 複数のパワーコンディショナ4003は、それぞれサブシステム4001に接続される。太陽光発電システム4000において、パワーコンディショナ4003およびそれに接続されるサブシステム4001の数は2以上の任意の整数とすることができる。尚、図44に示すように、パワーコンディショナ4003には蓄電池4100が接続されていてもよい。この場合、日照量の変動による出力変動を抑制することができると共に、日照のない時間帯であっても蓄電池4100に蓄電された電力を供給することができる。また、蓄電池4100はパワーコンディショナ4003に内蔵されていてもよい。

[0157] 変圧器4004は、複数のパワーコンディショナ4003および商用電力系統に接続される。

[0158] 複数のサブシステム4001の各々は、複数のモジュールシステム3000から構成される。サブシステム4001内のモジュールシステム3000の数は、2以上の任意の整数とすることができる。

[0159] 複数のモジュールシステム3000の各々は、複数の光電変換モジュールアレイ2001と、複数の接続箱3002と、集電箱3004とを含む。モジュールシステム3000内の接続箱3002およびそれに接続される光電変換モジュールアレイ2001の数は、2以上の任意の整数とすることができる。

[0160] 集電箱3004は、複数の接続箱3002に接続される。また、パワーコンディショナ4003は、サブシステム4001内の複数の集電箱3004に接続される。

[0161] <動作>

実施の形態6の太陽光発電システム4000は、たとえば以下のように動作する。

[0162] モジュールシステム3000の複数の光電変換モジュールアレイ2001は、太陽光を電気に変換して直流電力を発電し、直流電力を接続箱3002を介して集電箱3004へ供給する。サブシステム4001内の複数の集電

箱 3004 は、直流電力をパワーコンディショナ 4003 へ供給する。さらに、複数のパワーコンディショナ 4003 は、直流電力を交流電力に変換して、交流電力を変圧器 4004 へ供給する。尚、図 44 に示すように、パワーコンディショナ 4003 に蓄電池 4100 が接続されている場合（または、蓄電池 4100 がパワーコンディショナ 4003 に内蔵される場合）、パワーコンディショナ 4003 は集電箱 3004 から受けた直流電力の一部または全部を適切に電力変換して、蓄電池 4100 に蓄電することができる。蓄電池 4100 に蓄電された電力は、サブシステム 4001 の発電量に応じて適宜パワーコンディショナ 4003 側に供給され、適切に電力変換されて変圧器 4004 へ供給される。

[0163] 変圧器 4004 は、複数のパワーコンディショナ 4003 から受けた交流電力の電圧レベルを変換して商用電力系統へ供給する。

[0164] なお、太陽光発電システム 4000 は、実施の形態 1～3 のヘテロ接合型バックコンタクトセルのうち少なくとも 1 つを光電変換素子として備えるものであればよく、太陽光発電システム 4000 に含まれる全ての光電変換素子が実施の形態 1～3 のヘテロ接合型バックコンタクトセルでなくても構わない。たとえば、あるサブシステム 4001 に含まれる光電変換素子の全てが実施の形態 1～3 のヘテロ接合型バックコンタクトセルであり、別のサブシステム 4001 に含まれる光電変換素子の一部若しくは全部が、実施の形態 1～3 のヘテロ接合型バックコンタクトセルでない場合もあり得るものとする。

[0165] <まとめ>

本発明は、半導体と、半導体上に設けられた水素化アモルファスシリコンを含有する真性層と、真性層上に設けられた、第 1 導電型の水素化アモルファスシリコンを含有する第 1 導電型層と、第 2 導電型の水素化アモルファスシリコンを含有する第 2 導電型層と、絶縁層と、第 1 導電型層上に設けられた第 1 電極と、第 2 導電型層上に設けられた第 2 電極とを備え、第 1 導電型層の端部は、絶縁層の端から、第 2 電極の方向に突出している光電変換素子

である。このような構成とすることにより、高い歩留まりで製造することができ、かつ特性の高い光電変換素子とすることができる。

[0166] また、本発明の光電変換素子において、第1導電型層の端部の下方の第2導電型層の領域は、第2電極が形成されていない領域を含むことが好ましい。このような構成とすることにより、第2導電型層の裏面側の開口部に、第1導電型層の端部によってノッチを形成して、第2電極を自己整合的に形成することができるため、ヘテロ接合型バックコンタクトセルを高い歩留まりで製造することができる。

[0167] また、本発明の光電変換素子においては、第1導電型層の端部が第2導電型層によって覆われていることが好ましい。このような構成とすることにより、第1導電型層の端部の下方の第2導電型層の領域により安定してノッチを形成して、第2電極を自己整合的に形成することができるため、ヘテロ接合型バックコンタクトセルをより高い歩留まりで製造することができる。

[0168] また、本発明の光電変換素子においては、絶縁層が窒化シリコンまたは酸化シリコンを含有することが好ましい。このような構成とすることにより、絶縁層のウエットエッチングにおいて真性層をエッチングストップ層として機能させることができるため、第1絶縁層の厚さ以上のサイドエッチングを容易に行なうことができる。

[0169] また、本発明の光電変換素子においては、第1導電型層上に第2絶縁層が設けられていることが好ましい。このような構成とすることにより、第2絶縁層によって、第1導電型層と第2導電型層とを厚さ方向に絶縁することができる。

[0170] また、本発明の光電変換素子においては、第2絶縁層が窒化シリコンまたは酸化シリコンを含有することが好ましい。このような構成とすることにより、第2絶縁層のウエットエッチングにおいて第1導電型層をエッチングストップ層として機能させることができるため、第2絶縁層の厚さ以上のサイドエッチングを容易に行なうことができる。

[0171] また、本発明の光電変換素子においては、半導体が第1導電型であり、第

1 導電型が n 型であって、第 2 導電型が p 型であることが好ましい。このような構成とすることにより、第 2 導電型層の幅よりも狭くなりやすい第 1 導電型層上の第 1 電極の電極面積を大きくして、第 1 電極の寄生抵抗を抑制することができる。

[0172] また、本発明の光電変換素子においては、第 1 導電型層の直下または第 2 導電型層の直下に、真性の水素化アモルファスシリコンを含有する第 2 真性層が位置していることが好ましい。このような構成とすることにより、真性層による半導体の裏面のさらなる良好なパッシベーション効果を得ることができるため、少数キャリアライフタイムの低下をさらに抑止することができる。

[0173] 以上のように本発明の実施の形態について説明を行なったが、上述の各実施の形態の構成を適宜組み合わせることも当初から予定している。

[0174] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

産業上の利用可能性

[0175] 本発明は、光電変換素子および光電変換素子の製造方法に利用することができ、特に、ヘテロ接合型バックコンタクトセルおよびヘテロ接合型バックコンタクトセルの製造方法に好適に利用することができる。

符号の説明

[0176] 1 半導体、3 第 2 絶縁層、4 真性層、5 第 1 絶縁層、6 n 型層、6 a 端部、6 b 領域、8 p 型層、8 a 端部、8 b 領域、9 第 1 電極、10 第 2 電極、21 レジスト、22 開口部、31 レジスト、32 開口部、41 レジスト、42 開口部、43 開口部、51 レジスト、52 開口部、61 第 2 真性層、71 レジスト、72 開口部、81 レジスト、82 開口部、83 開口部、91 レジスト、92 開口部、101 結晶シリコンウエハ、102 真性水素化アモルファスシ

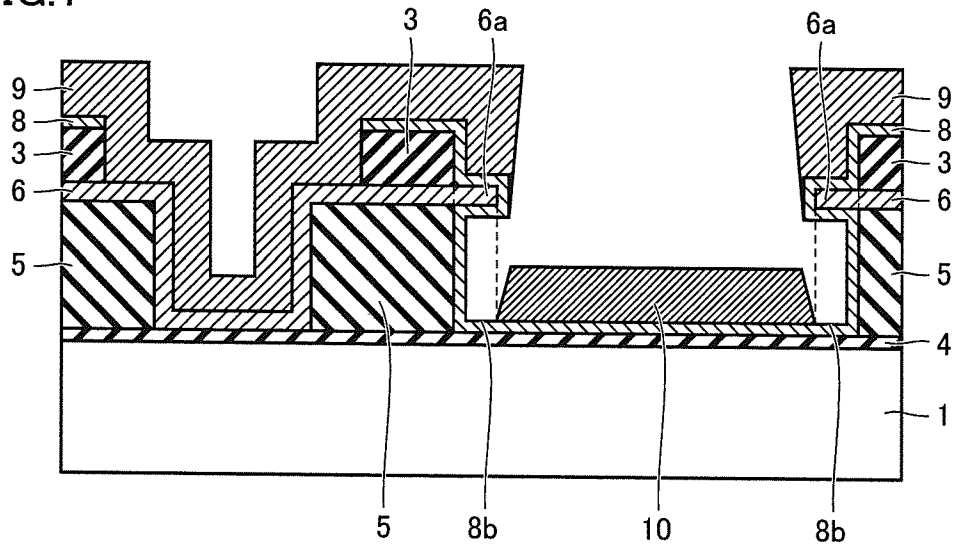
リコン遷移層、１０３　ｎドープ領域、１０４　ｐドープ領域、１０５　アルミニウム電極、２０１　レジスト、２０２　開口部、２０３　開口部、１０００　光電変換モジュール、１００１　光電変換素子、１００２　カバー、１０１３，１０１４　出力端子、２０００　太陽光発電システム、２００１　光電変換モジュールアレイ、２００２　接続箱、２００３　パワーコンディショナ、２００４　分電盤、２００５　電力メータ、２０１１　電気機器類、２０１３，２０１４　出力端子、２１００　蓄電池、３０００　モジュールシステム、３００２　接続箱、３００４　集電箱、４０００　太陽光発電システム、４００１　サブシステム、４００３　パワーコンディショナ、４００４　変圧器、４１００　蓄電池。

請求の範囲

- [請求項1] 半導体と、
 前記半導体上に設けられた水素化アモルファスシリコンを含有する真性層と、
 前記真性層上に設けられた、第1導電型の水素化アモルファスシリコンを含有する第1導電型層と、第2導電型の水素化アモルファスシリコンを含有する第2導電型層と、絶縁層と、
 前記第1導電型層上に設けられた第1電極と、
 前記第2導電型層上に設けられた第2電極と、を備え、
 前記第1導電型層の端部は、前記絶縁層の端から、前記第2電極の方向に突出している、光電変換素子。
- [請求項2] 前記第1導電型層の前記端部の下方の前記第2導電型層の領域は、前記第2電極が形成されていない領域を含む、請求項1に記載の光電変換素子。
- [請求項3] 前記第1導電型層の前記端部が前記第2導電型層によって覆われている、請求項1または2に記載の光電変換素子。
- [請求項4] 前記絶縁層が窒化シリコンまたは酸化シリコンを含有する、請求項1から3のいずれか1項に記載の光電変換素子。
- [請求項5] 前記半導体が第1導電型であり、
 前記第1導電型がn型であって、前記第2導電型がp型である、請求項1から4のいずれか1項に記載の光電変換素子。

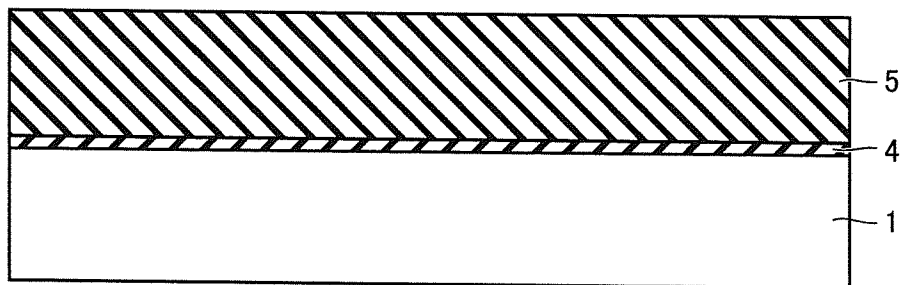
[図1]

FIG.1



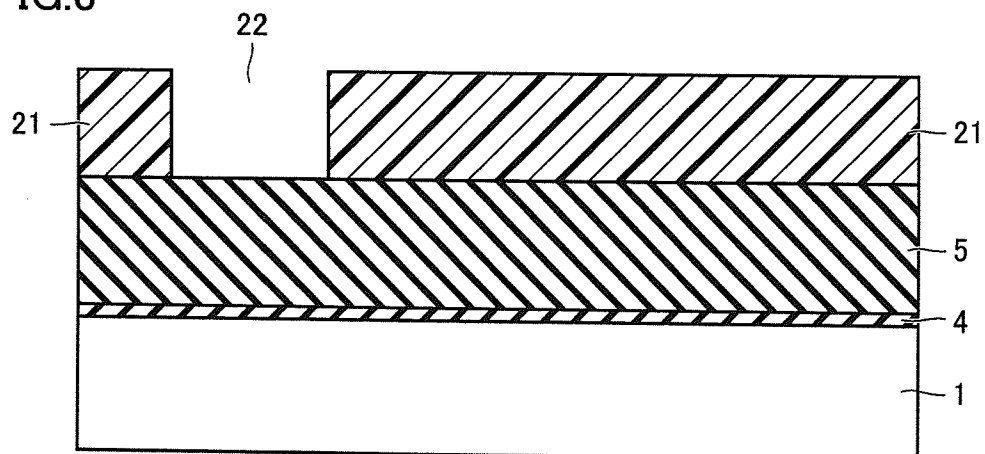
[図2]

FIG.2



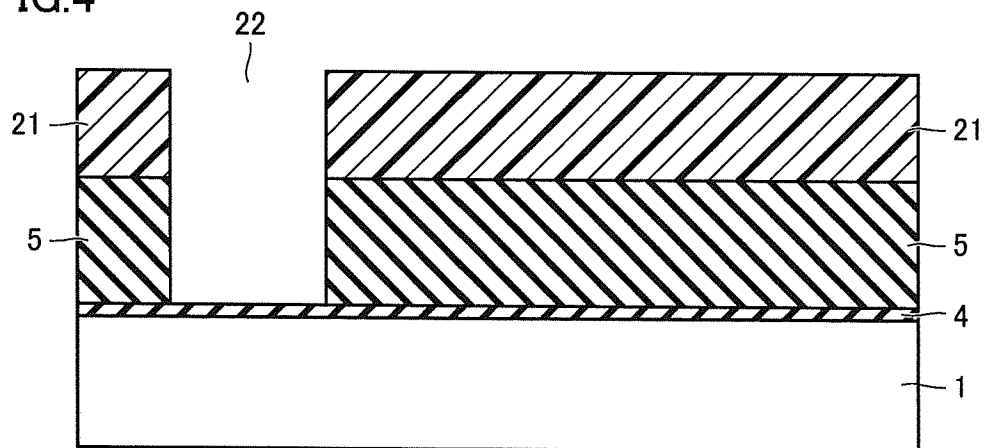
[図3]

FIG.3



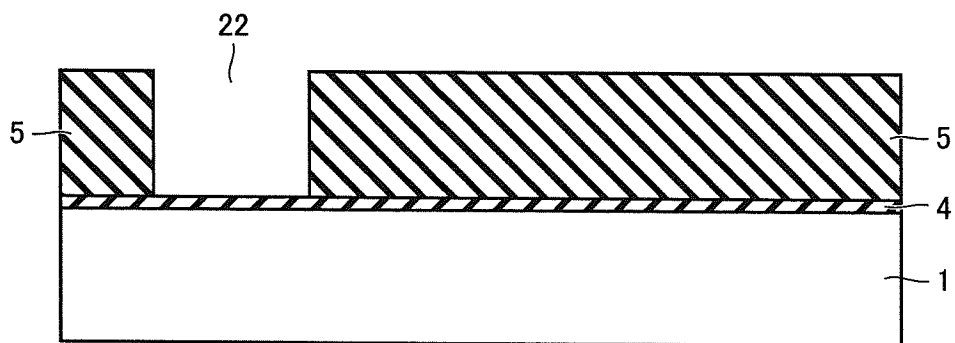
[図4]

FIG.4



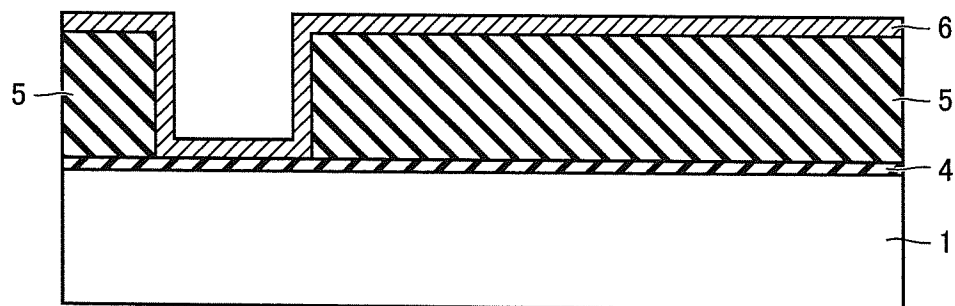
[図5]

FIG.5



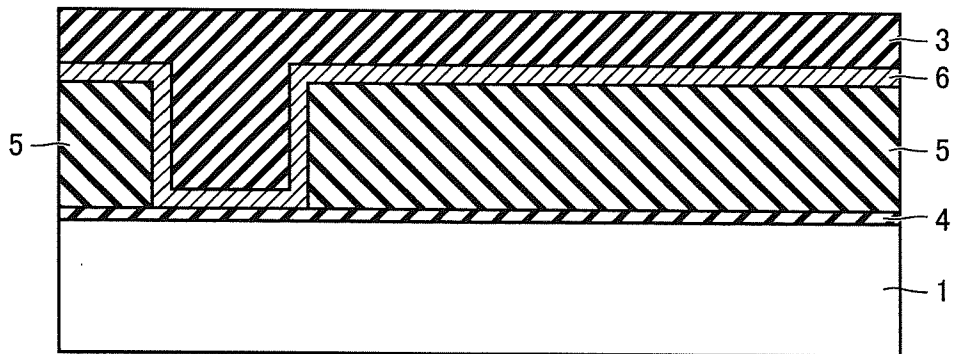
[図6]

FIG.6



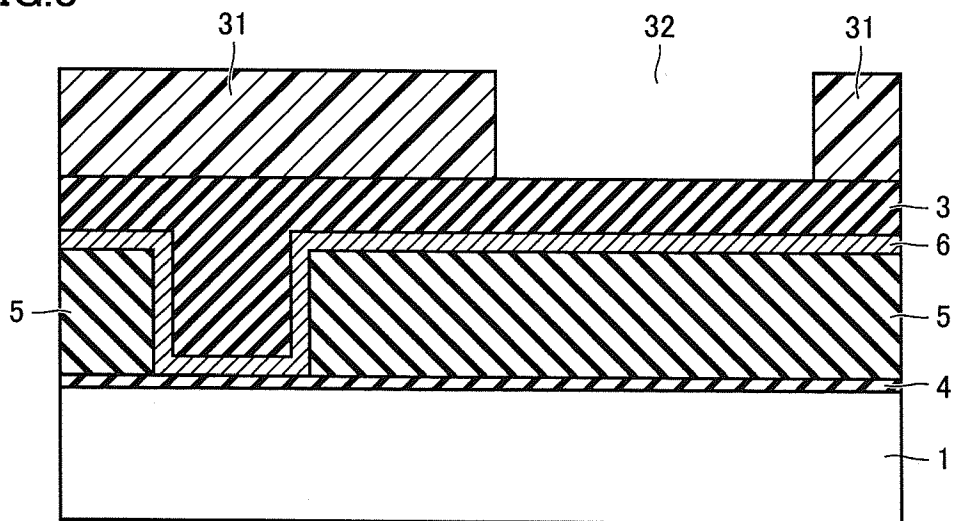
[図7]

FIG.7



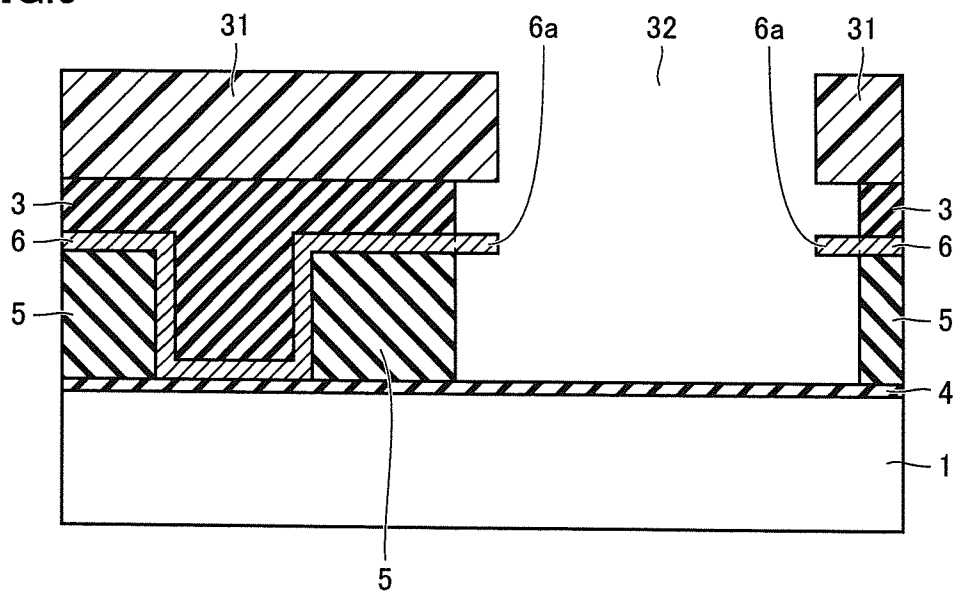
[図8]

FIG.8



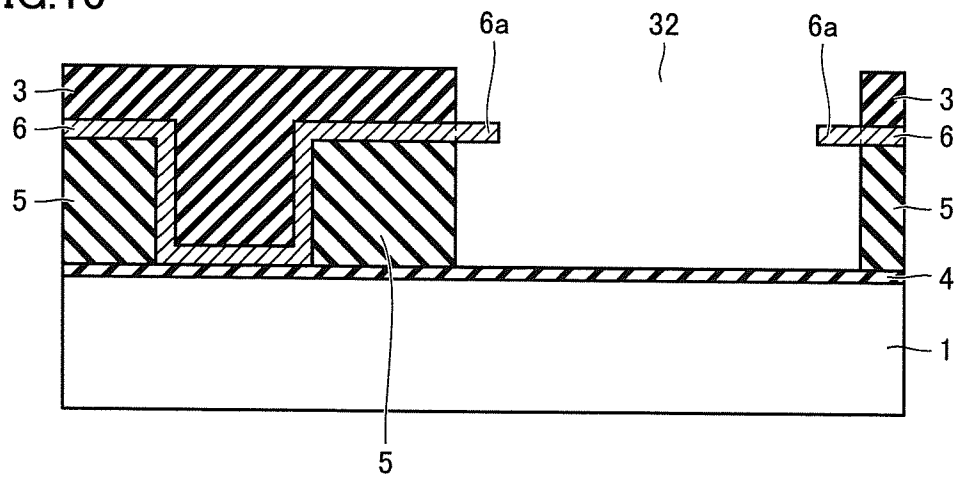
[図9]

FIG.9



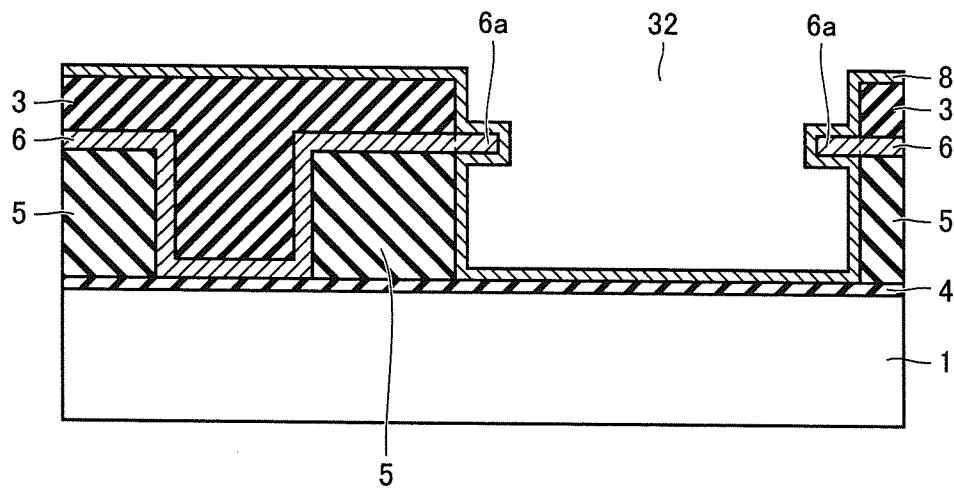
[図10]

FIG.10



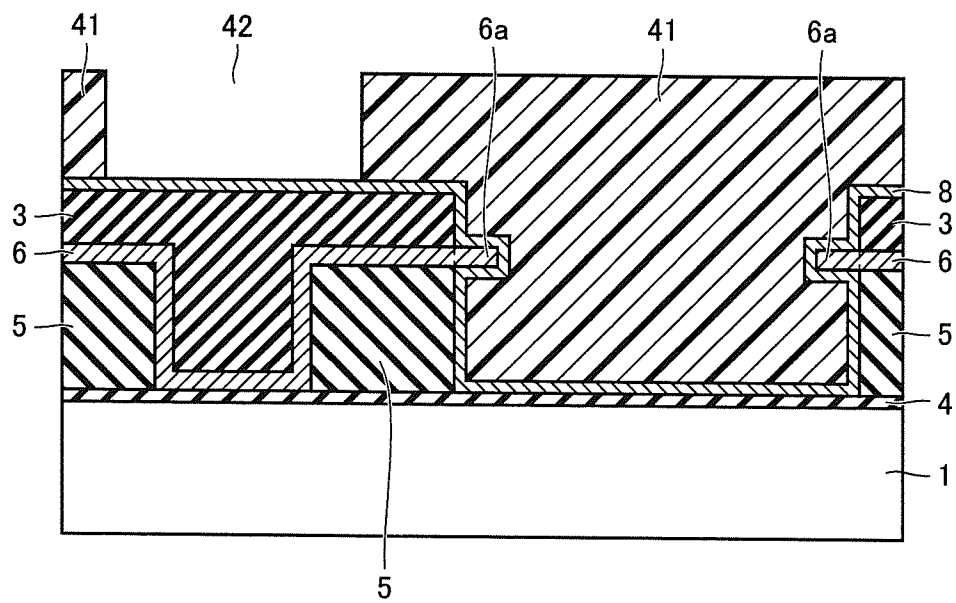
[図11]

FIG.11



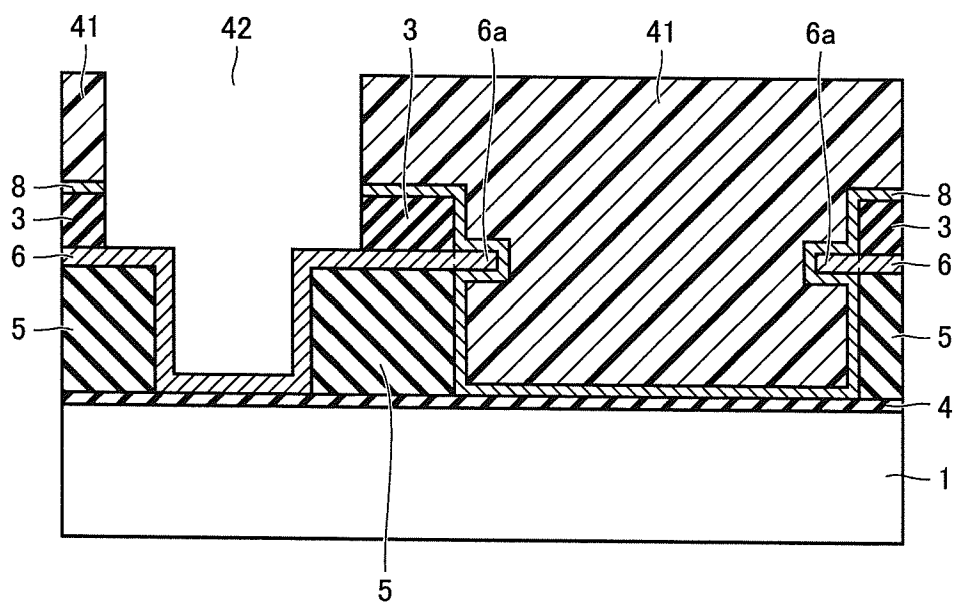
[図12]

FIG.12



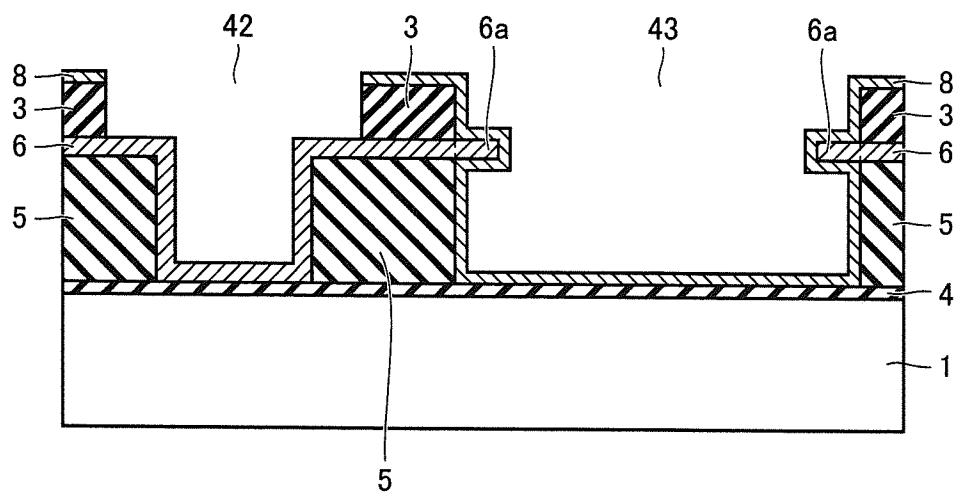
[図13]

FIG.13



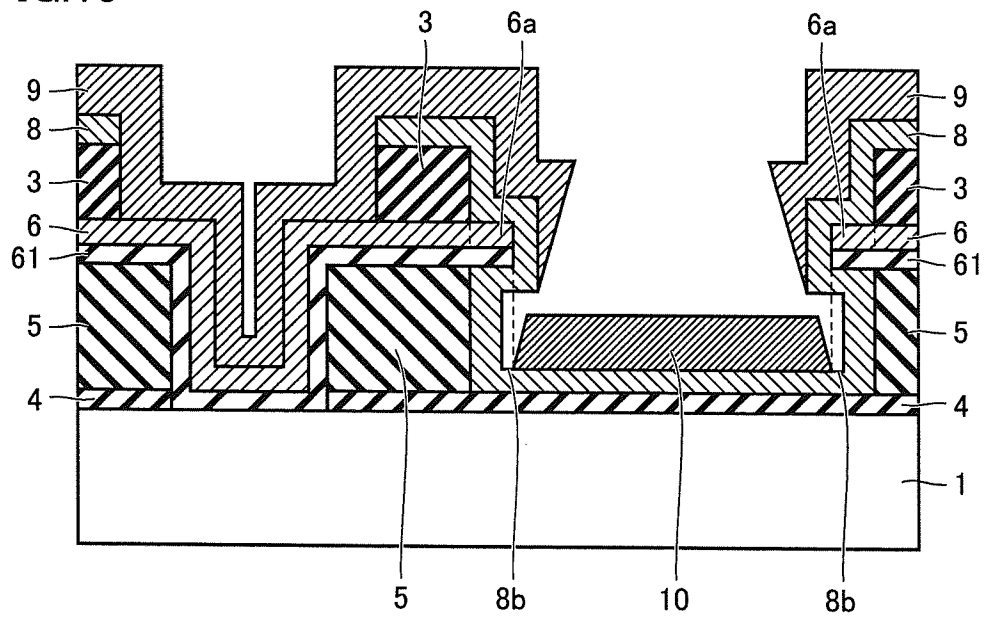
[図14]

FIG.14



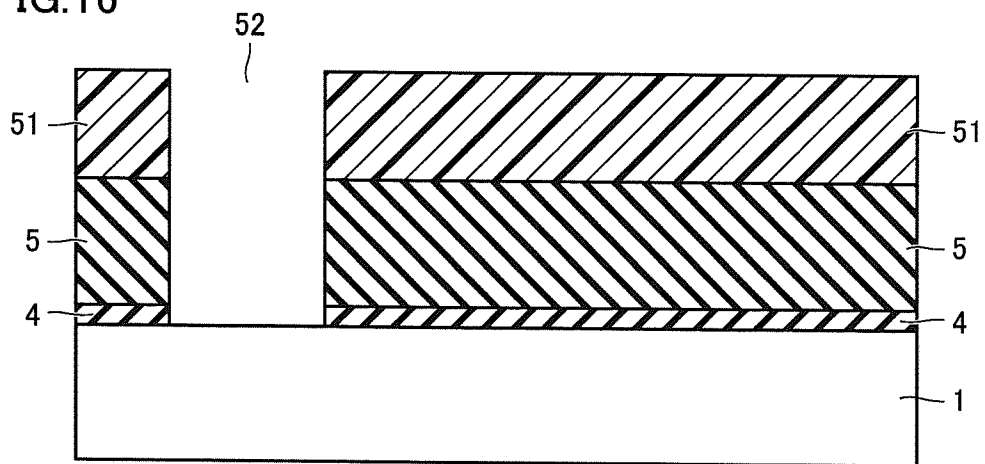
[図15]

FIG.15



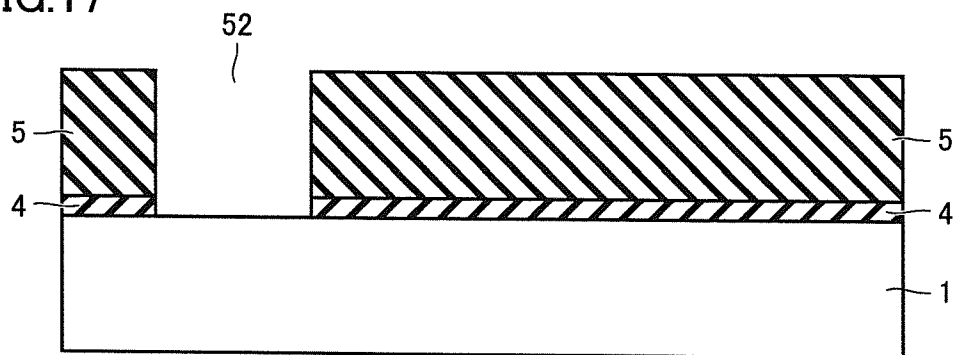
[図16]

FIG.16



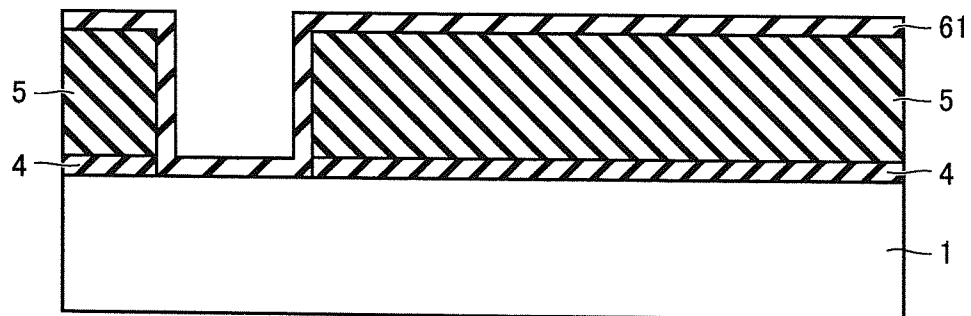
[図17]

FIG.17



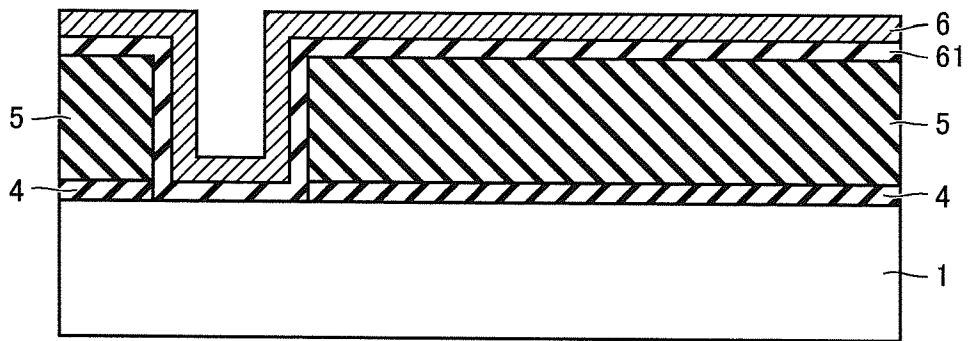
[図18]

FIG.18



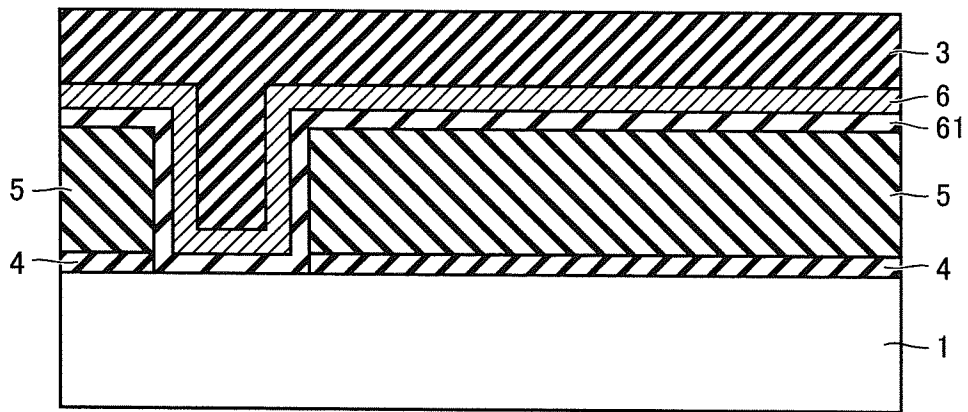
[図19]

FIG.19



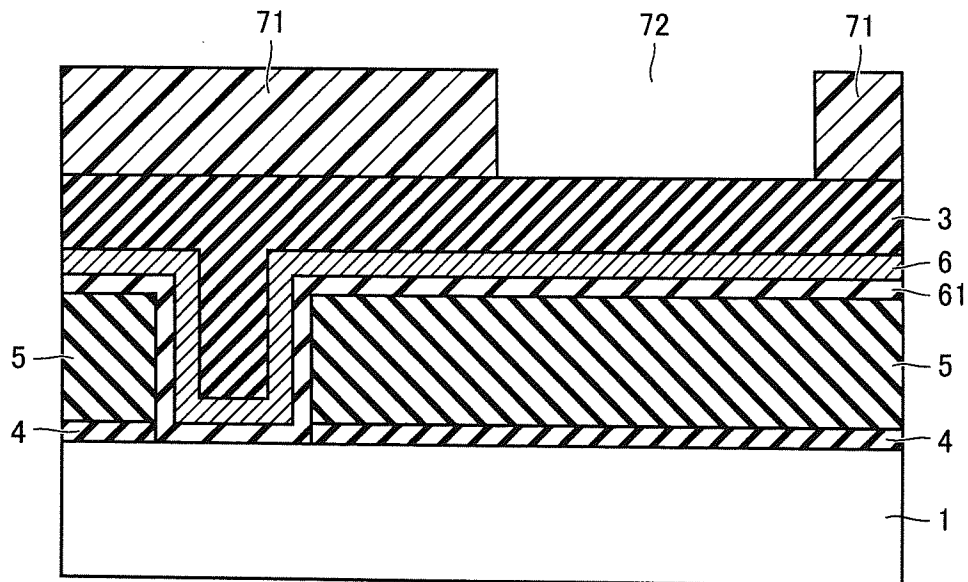
[図20]

FIG.20



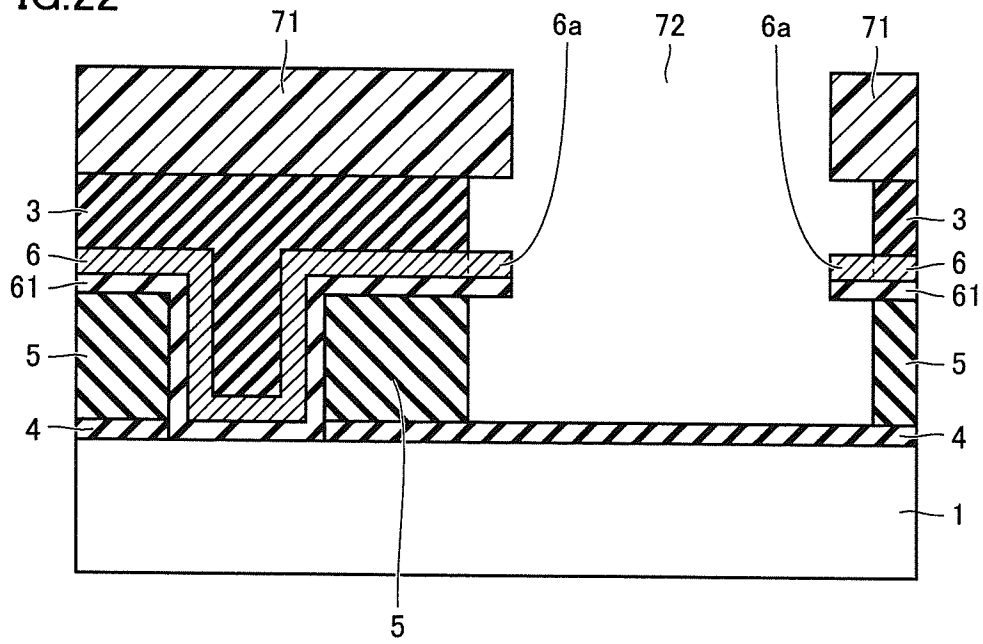
[図21]

FIG.21



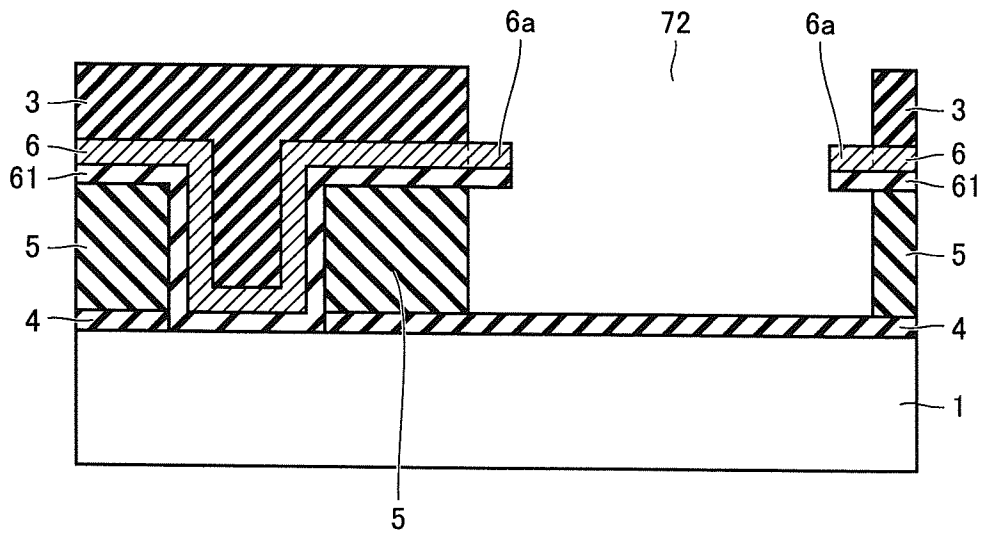
[図22]

FIG.22



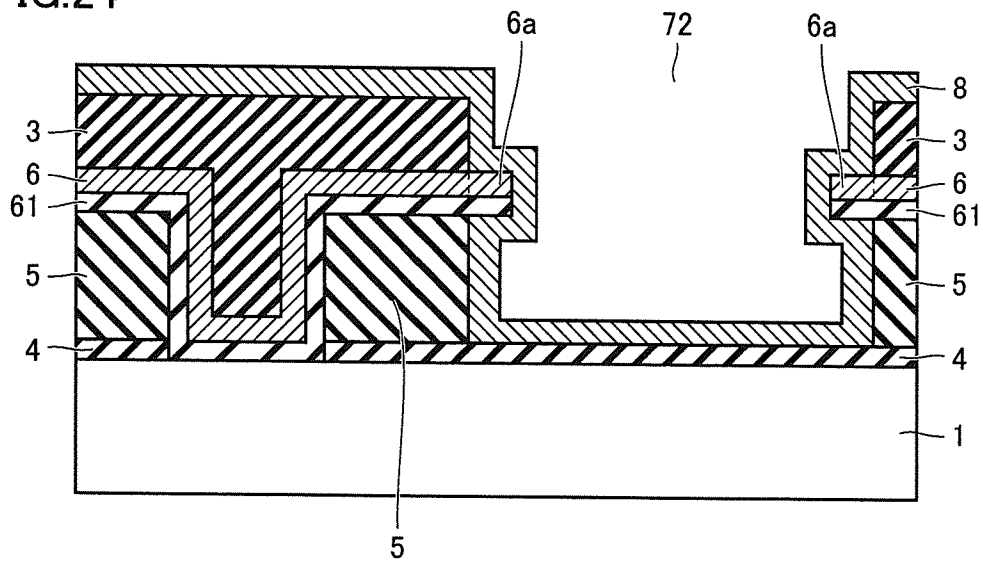
[図23]

FIG.23



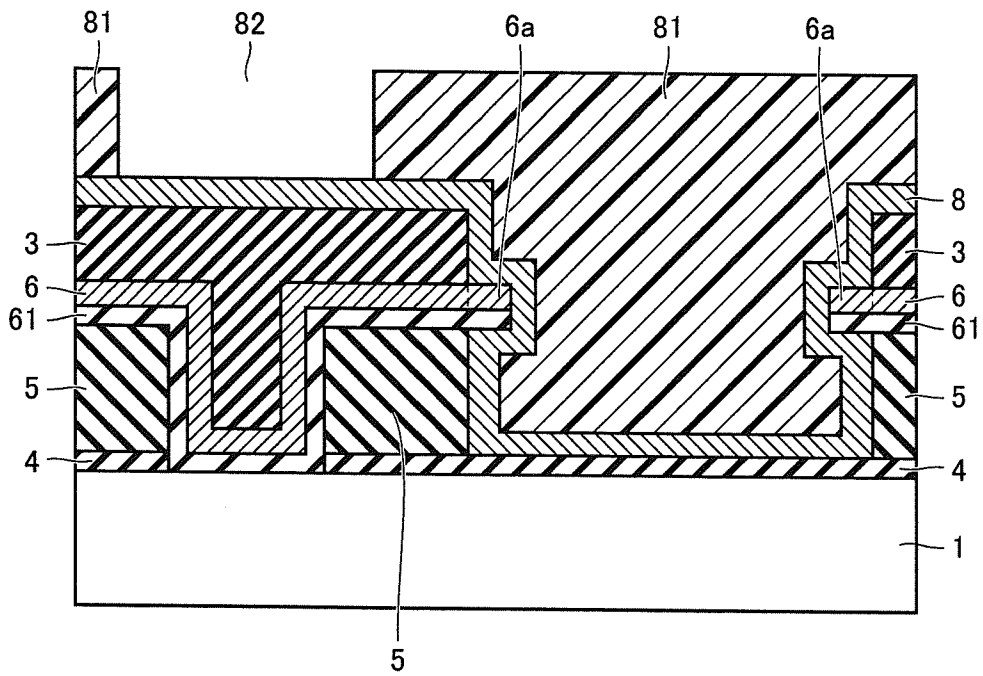
[図24]

FIG.24



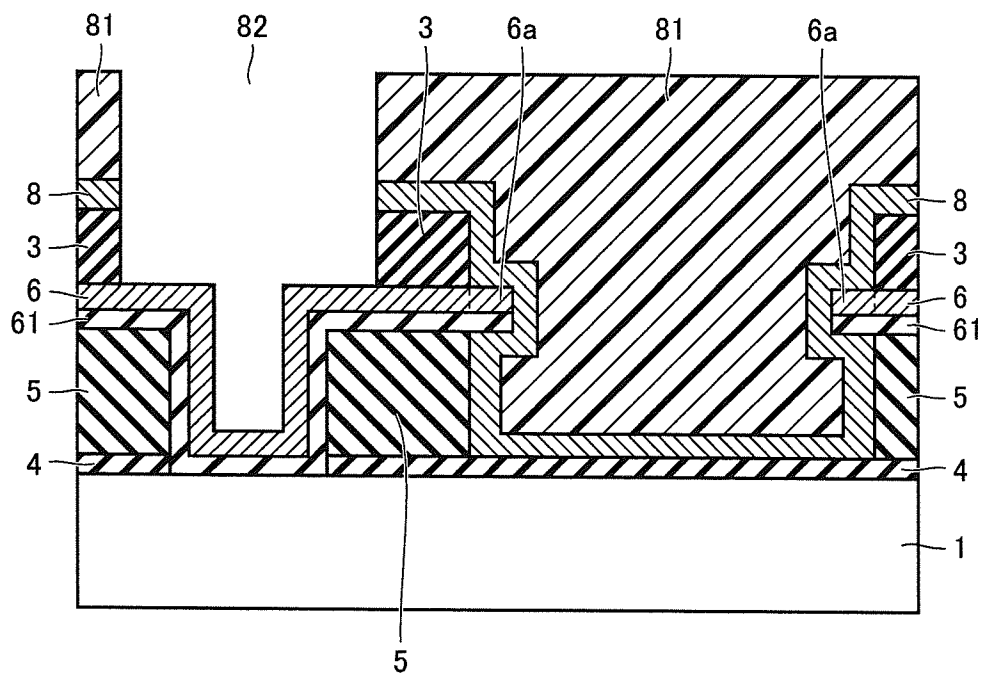
[図25]

FIG.25



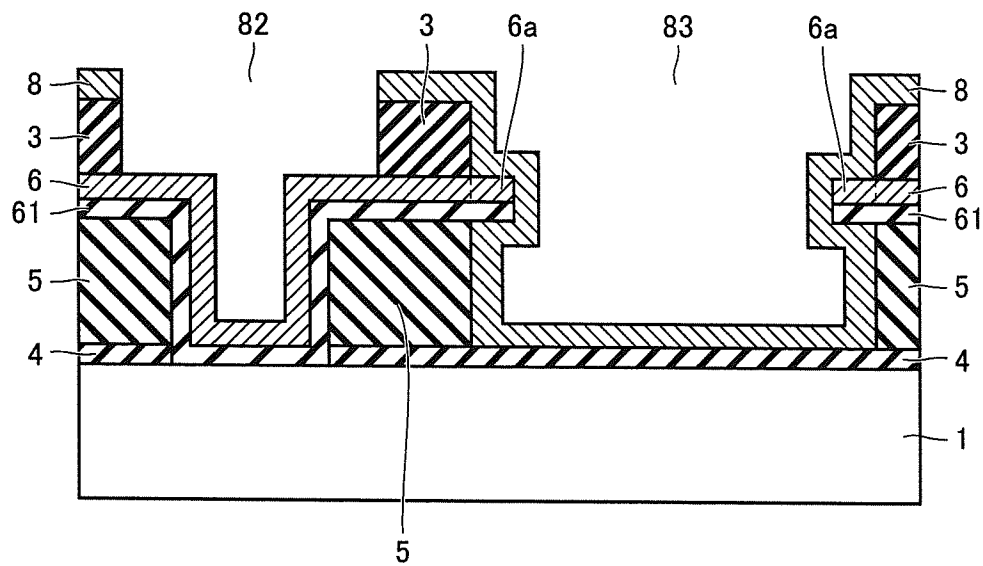
[図26]

FIG.26



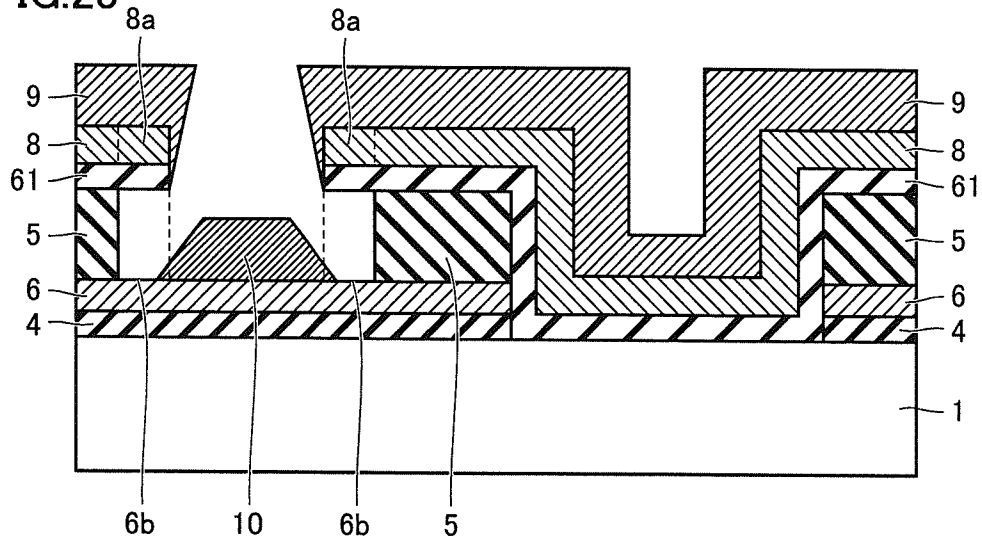
[図27]

FIG.27



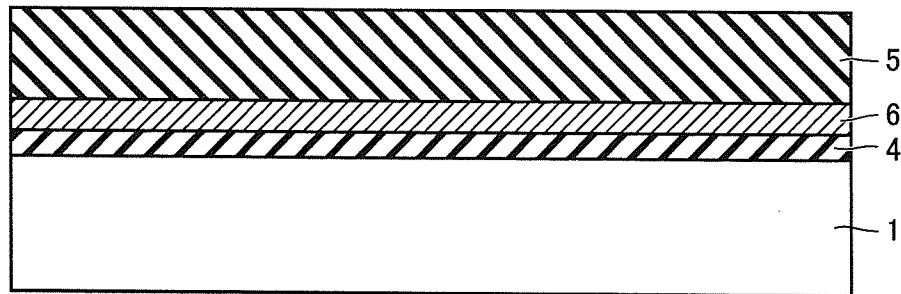
[図28]

FIG.28



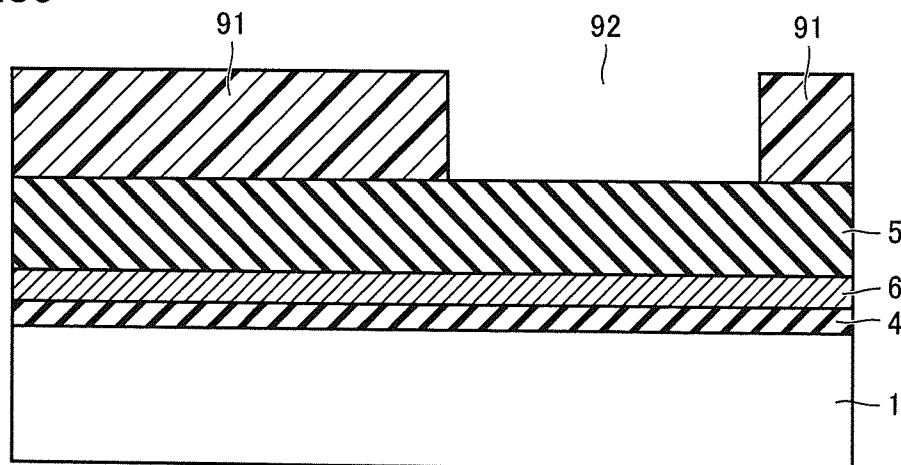
[図29]

FIG.29



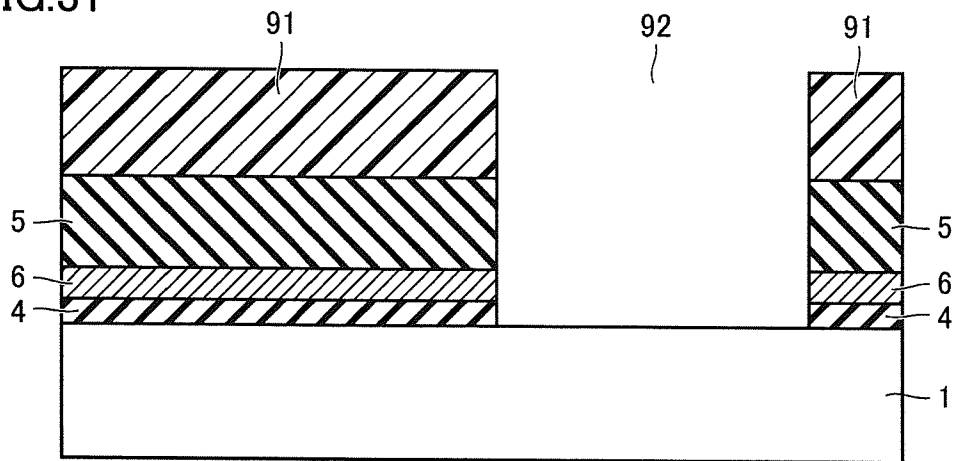
[図30]

FIG.30



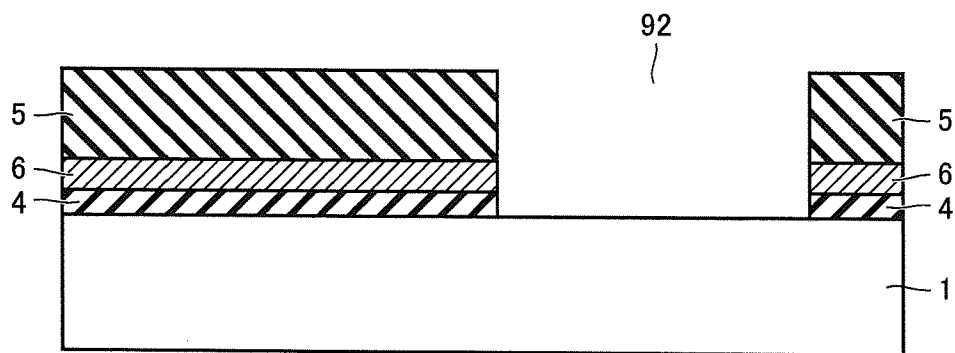
[図31]

FIG.31



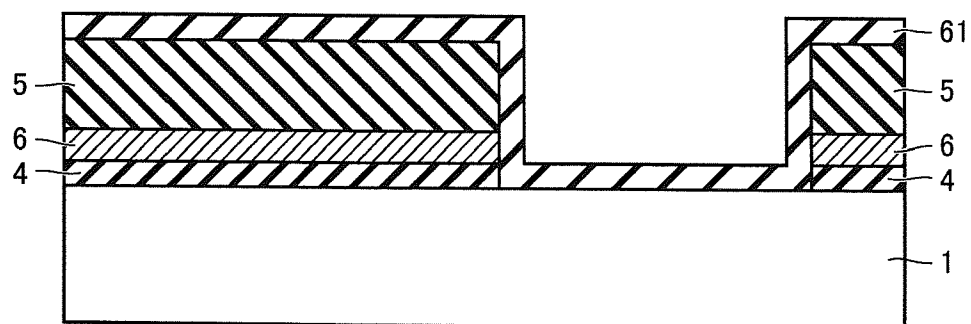
[図32]

FIG.32



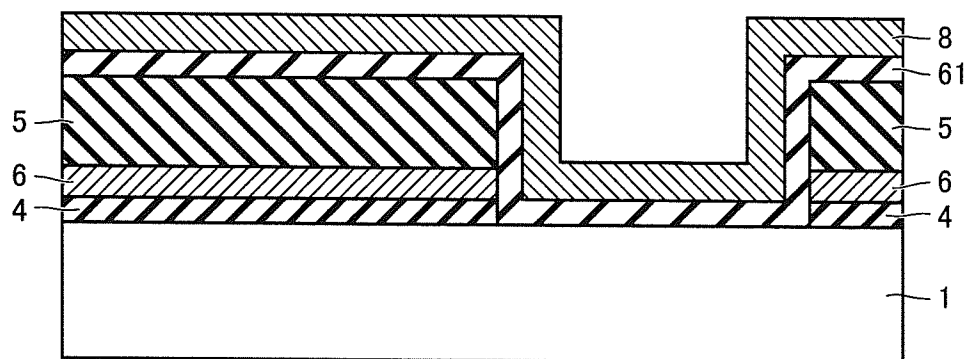
[図33]

FIG.33



[図34]

FIG.34



[図35]

FIG.35

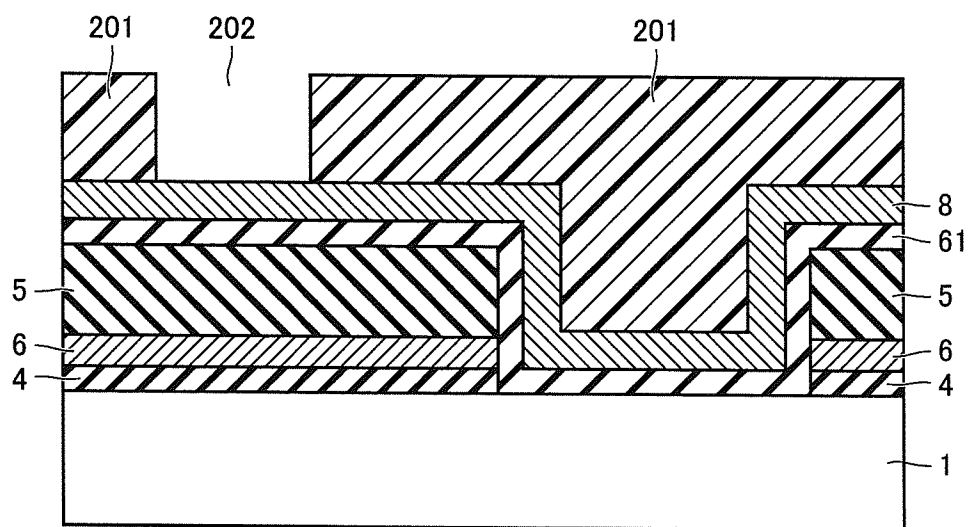


FIG.36

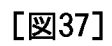
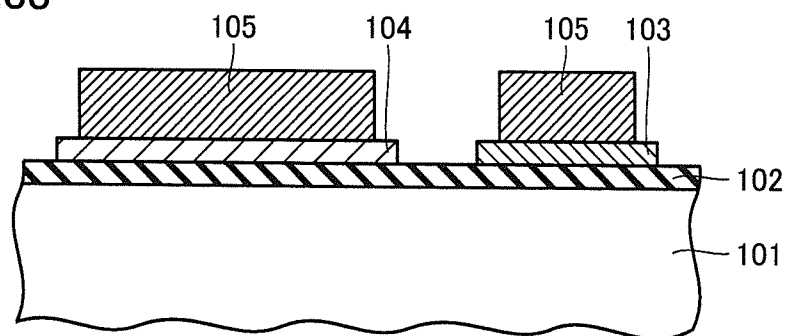


FIG.37

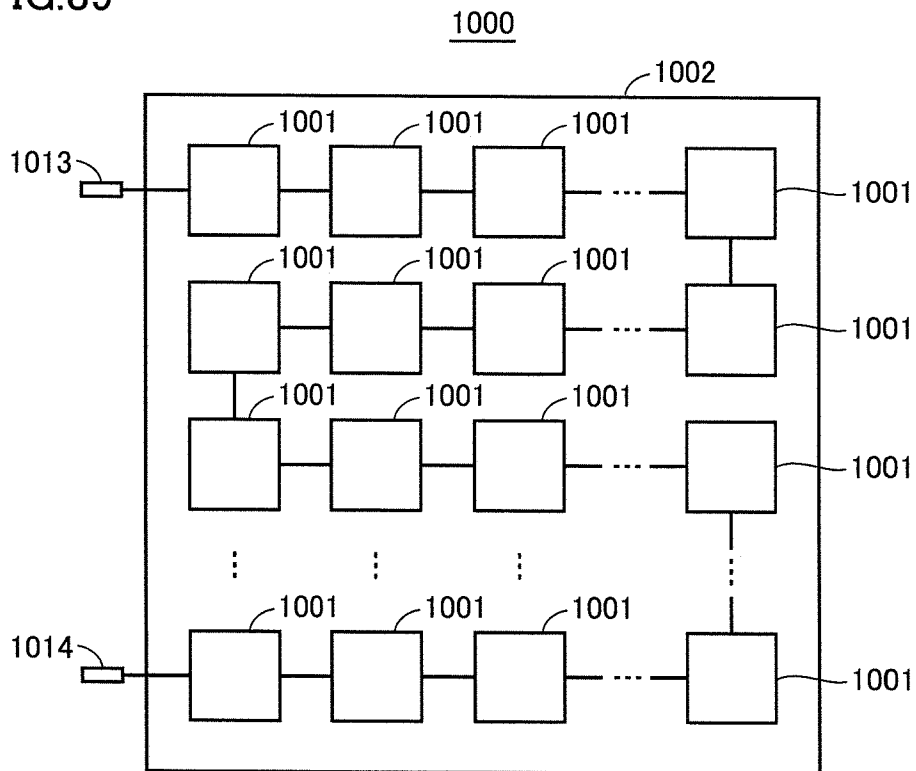


FIG.38



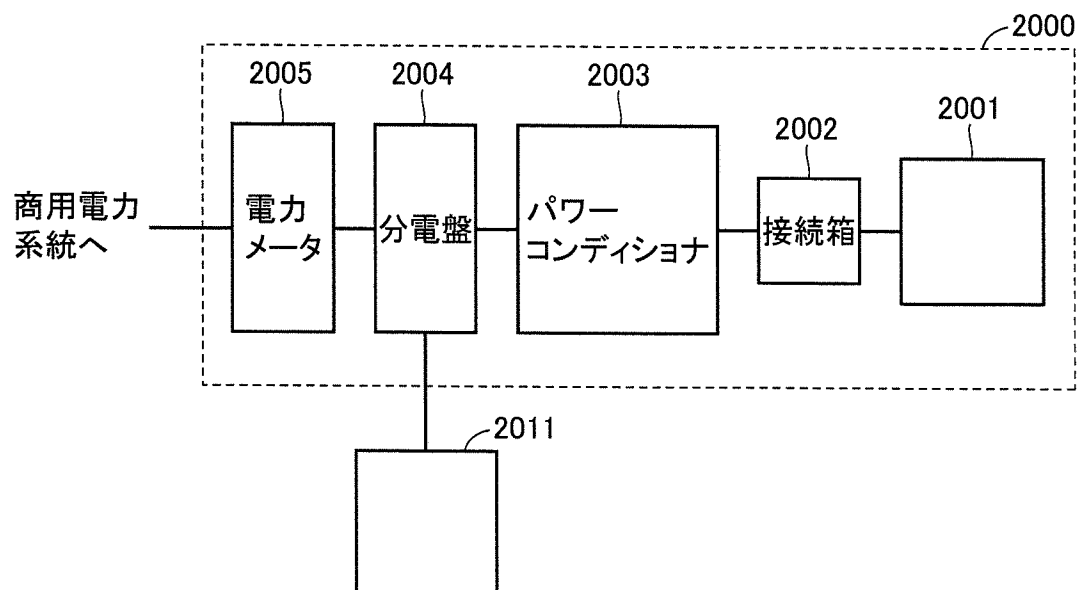
[図39]

FIG.39



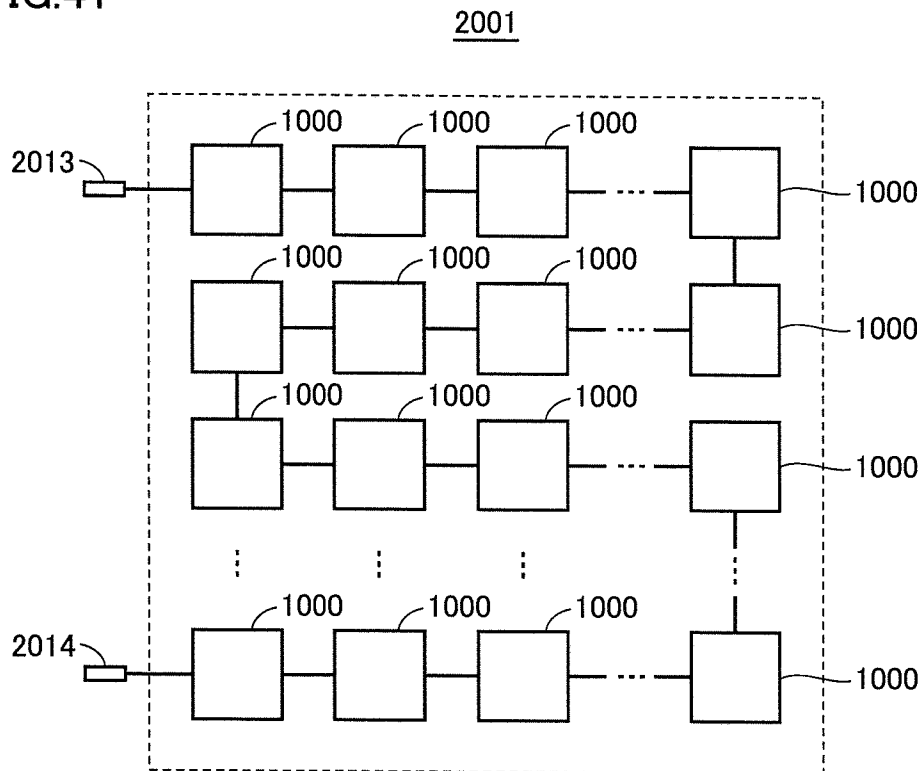
[図40]

FIG.40



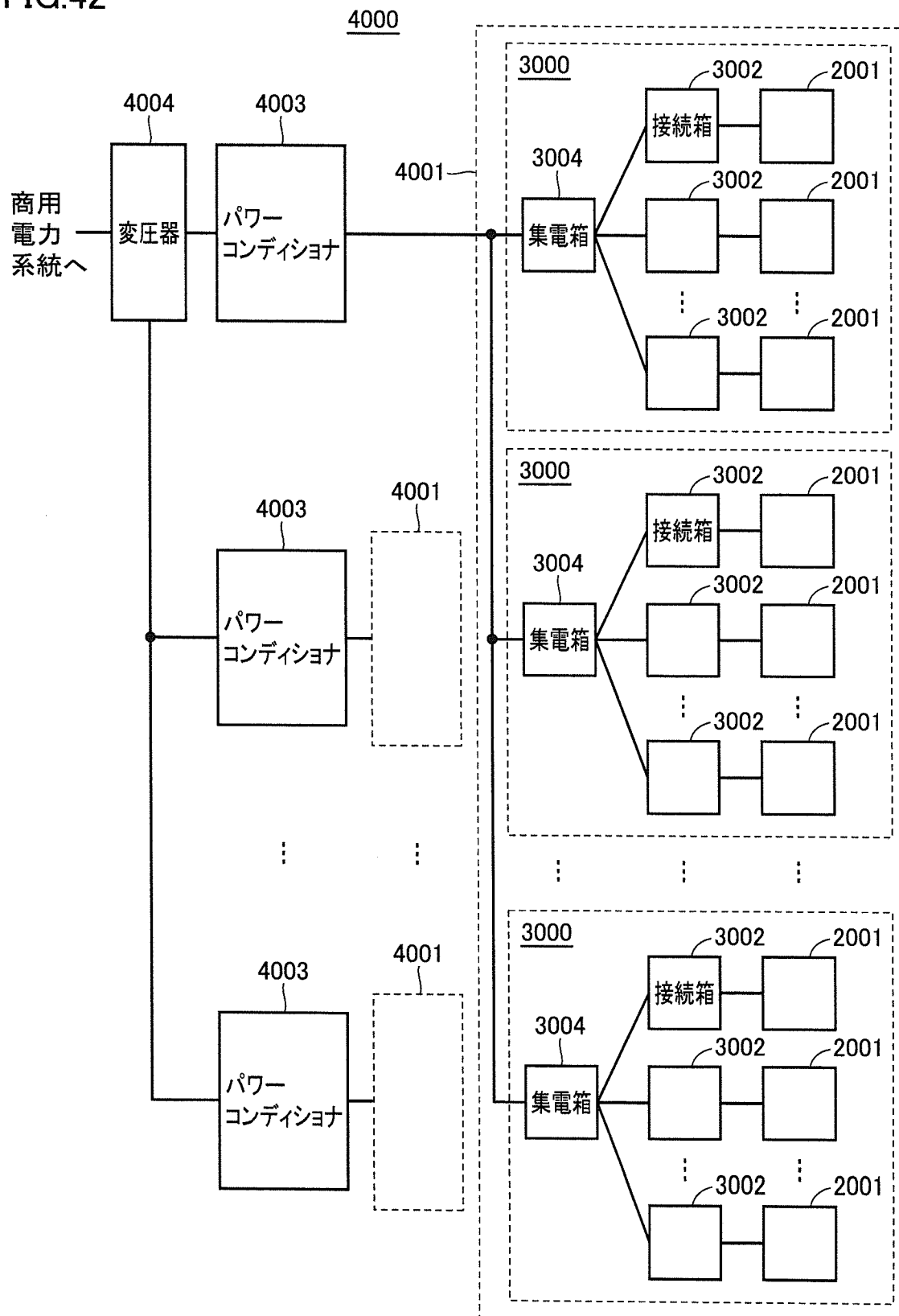
[図41]

FIG.41



[図42]

FIG.42



[図43]

FIG.43

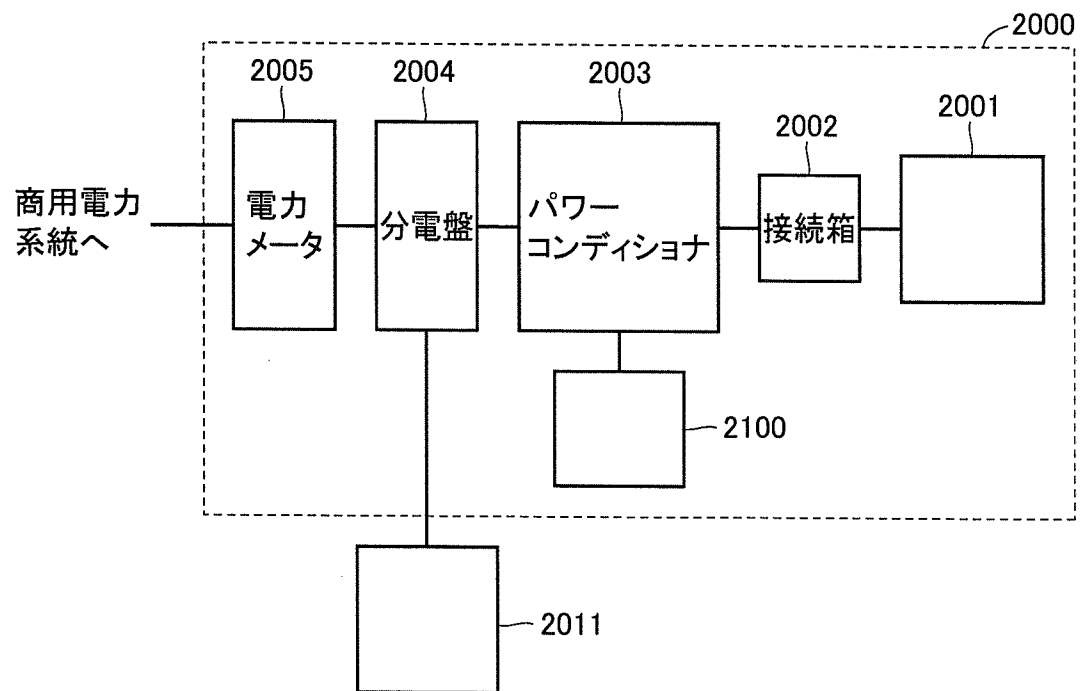
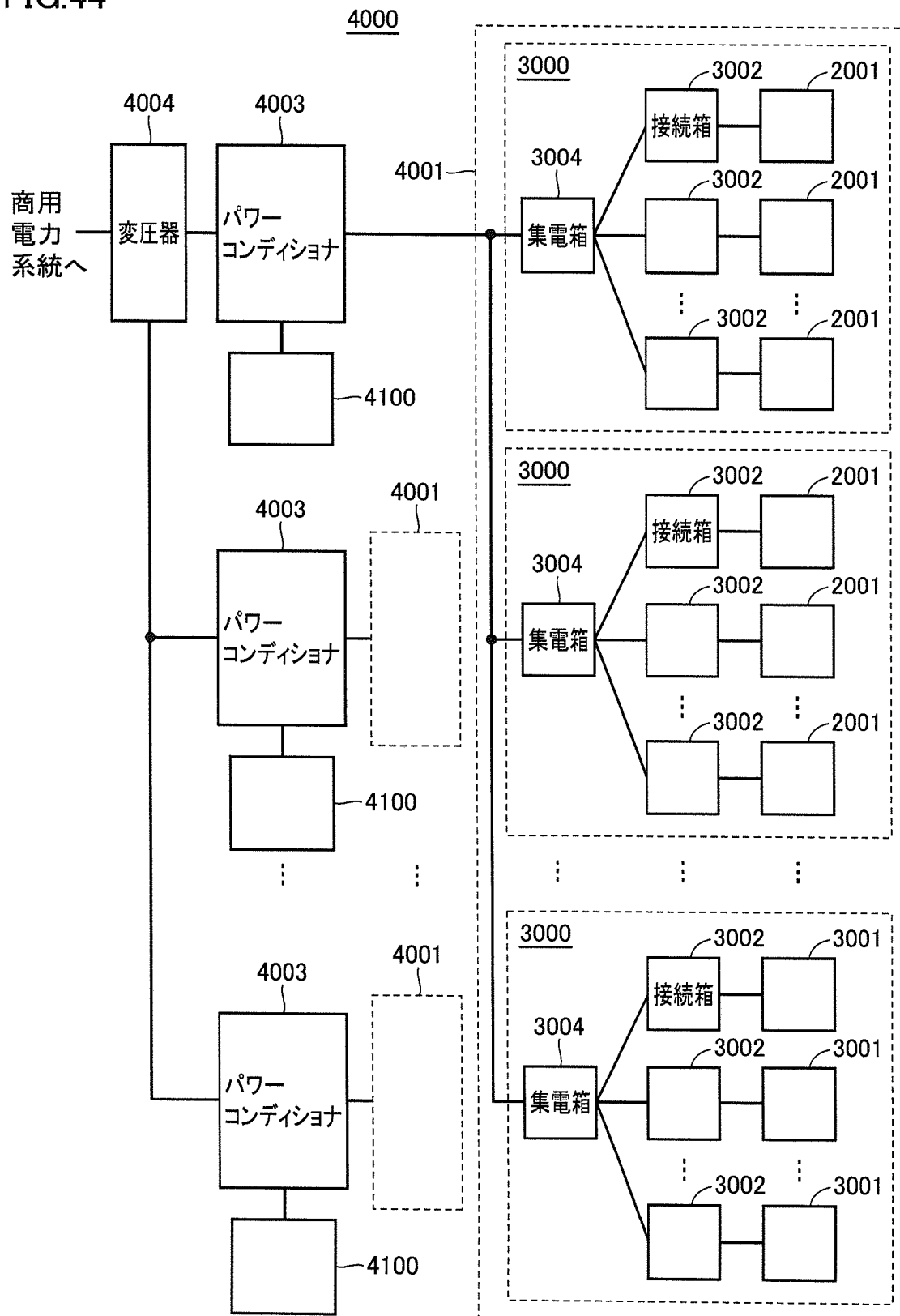


FIG.44



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/059466

A. CLASSIFICATION OF SUBJECT MATTER

H01L31/0747(2012.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L31/02-31/078, 31/18-31/20, 51/42-51/48, H02S10/00-50/15

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2009/096539 A1 (Kyocera Corp.), 06 August 2009 (06.08.2009), paragraphs [0025] to [0085]; fig. 1, 10 & JP 4999937 B2 & US 2011/0000532 A1 & EP 2239788 A1	1-5
Y	P. VERLINDEN et al., Super Self-aligned Technology for Backside Contact Solar Cells; a Route to Low Cost and High Efficiency, CONFERENCE RECORD OF THE 21TH IEEE PHOTOVOLTAIC SPECIALISTS CONFERENCE, 1990.05, pp.257-262	1-5
A	JP 2012-4565 A (IMEC), 05 January 2012 (05.01.2012), paragraphs [0037] to [0049] & US 2011/0303280 A1 & EP 2395554 A2 & TW 201203594 A	1-5

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
02 June, 2014 (02.06.14)

Date of mailing of the international search report
17 June, 2014 (17.06.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/059466

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	P. PAPET et al., Realization of Self-Aligned Back-Contact Solar Cells, ELECTROCHEMICAL AND SOLID-STATE LETTERS, 2008.02.27, Vol.11, No.5, pp.H114-H117	1-5

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L31/0747(2012.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L31/02-31/078, 31/18-31/20, 51/42-51/48,
H02S10/00-50/15

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 4 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 4 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 4 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 2009/096539 A1（京セラ株式会社）2009.08.06, [0025]-[0085], 第1図, 第10図 & JP 4999937 B2 & US 2011/0000532 A1 & EP 2239788 A1	1-5
Y	P. VERLINDEN et al., Super Self-aligned Technology for Backside Contact Solar Cells; a Route to Low Cost and High Efficiency, CONFERENCE RECORD OF THE 21TH IEEE PHOTOVOLTAIC SPECIALISTS CONFERENCE, 1990.05, pp.257-262	1-5

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 2 . 0 6 . 2 0 1 4

国際調査報告の発送日

1 7 . 0 6 . 2 0 1 4

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

井上 徹

2 K

3 6 0 7

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 5 5

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2012-4565 A (アイメック) 2012.01.05, 【0037】 - 【0049】 & US 2011/0303280 A1 & EP 2395554 A2 & TW 201203594 A	1-5
A	P. PAPET et al., Realization of Self-Aligned Back-Contact Solar Cells, ELECTROCHEMICAL AND SOLID-STATE LETTERS, 2008.02.27, Vol.11, No.5, pp.H114-H117	1-5