

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2019 年 5 月 31 日 (31.05.2019)



(10) 国际公布号
WO 2019/100552 A1

- (51) 国际专利分类号:
G09G 3/3233 (2016.01) G09G 3/3208 (2016.01)
- (21) 国际申请号: PCT/CN2018/071590
- (22) 国际申请日: 2018 年 1 月 5 日 (05.01.2018)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201711219837.5 2017 年 11 月 23 日 (23.11.2017) CN
- (71) 申请人: 武汉华星光电半导体显示技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国湖北省武汉市东湖新技术开发区高新大道 666 号光谷生物创新园 C5 栋 305 室, Hubei 430070 (CN)。

- (72) 发明人: 张 娣 (ZHANG, Di); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

- (74) 代理人: 广州三环专利商标代理有限公司 (SCIHEAD IP LAW FIRM); 中国广东省广州市越秀区先烈中路 80 号汇华商贸大厦 1508 室, Guangdong 510070 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,

(54) Title: PIXEL DRIVE CIRCUIT, DISPLAY APPARATUS AND TERMINAL

(54) 发明名称: 一种像素驱动电路、显示装置及终端

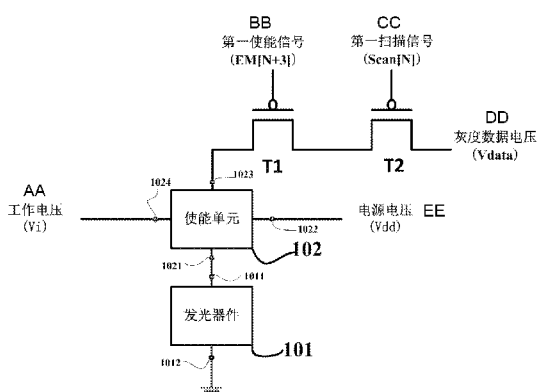


图 2

101 LIGHT-EMITTING DEVICE
102 ENABLING UNIT
AA WORKING VOLTAGE
BB FIRST ENABLING SIGNAL
CC FIRST SCANNING SIGNAL
DD GRAYSCALE DATA VOLTAGE
EE POWER SUPPLY VOLTAGE

(57) Abstract: A pixel drive circuit, a display apparatus and a terminal. The pixel drive circuit comprises: a light-emitting device (101), an enabling unit (102), a first transistor (T1) and a second transistor (T2). When the light-emitting device (101) emits light, a saturation current flowing through the light-emitting device (101) is related to a power supply voltage and a grayscale data voltage, that is, a current passing through the light-emitting device (101) can be guaranteed to be constant, so that the current flowing through the light-emitting device (101) is not affected by a threshold voltage of a drive transistor, and the phenomenon that the color of a pixel is uneven is avoided, thereby improving the uniformity of a display picture of the light-emitting device (101), and improving the display quality.

(57) 摘要: 一种像素驱动电路、显示装置及终端, 该像素驱动电路包括: 发光器件 (101)、使能单元 (102)、第一晶体管 (T1)、第二晶体管 (T2)。当发光器件 (101) 发光时, 流经发光器件 (101) 的饱和电流与电源电压和灰度数据电压相关, 即能保证通过发光器件 (101) 的电流是恒定不变的, 使得流经发光器件 (101) 的电流不受驱动晶体管的阈值电压的影响, 避免出现像素颜色不均现象, 从而提高发光器件 (101) 显示画面的均一性, 提升显示品质。

RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

一种像素驱动电路、显示装置及终端

技术领域

本发明涉及电路结构技术领域，尤其涉及一种像素驱动电路、显示装置及终端。

背景技术

目前，主动矩阵有机发光二极管面板（Active-matrix Organic Light Emitting diode, AMOLED）显示装置广泛应用于各类产品中，AMOLED 显示装置由多行、多列的 AMOLED 像素组成。AMOLED 像素通常由薄膜晶体管（Thin Film Transistor, TFT）构建像素驱动电路为有机发光二极管（Organic Light-Emitting Diode, OLED）器件提供相应的电流。以 AMOLED 的基本驱动电路为例，AMOLED 的基本驱动电路如图 1 所示，具体为 2T1C 电路，具体为 2T1C 电路包括两个晶体管和一个电容。其中，两个晶体管分别是开关晶体管（如图 1 所示的 T1）和驱动晶体管（如图 1 所示的 T2），电容是存储电容 C_{st} 。OLED 的驱动电流由 Driver TFT 控制，其电流大小为 $I_{OLED} = k(V_{gs} - V_{th})^2$ ，其中，k 为 Driver TFT 的电流放大系数，由 Driver TFT 本身特性决定， V_{th} 为 Driver TFT 的阈值电压。由于 Driver TFT 的阈值电压 V_{th} 容易漂移，导致 OLED 驱动电流变动，出现像素颜色不均现象，进而对显示器的整体显示效果产生负面影响。

发明内容

本发明实施例提供一种像素驱动电路、显示装置及终端，在求解驱动晶体管的饱和电流时，饱和电流的大小只与电源电压 V_{dd} 和灰度数据电压 V_{data} 有关，且电源电压 V_{dd} 和灰度数据电压 V_{data} 均为固定值，即能保证通过发光器件的电流是恒定不变的，使得流经该发光器件的电流不再受驱动晶体管的阈值电压 V_{th} 的影响，可以避免出现像素颜色不均现象，从而能够提高发光器件（例如 OLED）显示画面的均一性，提升显示品质。

第一方面，本发明实施例提供了一种像素驱动电路，该电路包括：发光器件、使能单元、第一晶体管、第二晶体管；

其中，所述发光器件的第一端与所述使能单元的第一端连接，所述发光器件的第二端接地，所述使能单元的第二端输入电源电压 V_{dd} ，所述使能单元的

第三端与所述第一晶体管的源极连接,所述使能单元的第四端接收工作电压 V_i ,所述第一晶体管的漏极与所述第二晶体管的源极连接,所述第一晶体管的栅极接收第一使能信号 $EM[N+3]$,所述第二晶体管的栅极接收第一扫描信号 $Scan[N]$,所述第二晶体管的漏极连接灰度数据电压 V_{data} 信号,所述第一使能信号 $EM[N+3]$ 和所述第一扫描信号 $Scan[N]$ 用于控制所述第一晶体管的源级接收所述灰度数据电压 V_{data} ;

当所述发光器件发光时,流经所述发光器件的饱和电流与所述电源电压 V_{dd} 和所述灰度数据电压 V_{data} 相关。

本发明实施例通过上述像素驱动电路,在发光器件处于发光状态时,存储电容在充电阶段存储的负极电压为灰度数据电压与第三晶体管阈值电压的差值,该电压值与第一晶体管,也即驱动晶体管的栅级电压相等,在求解驱动晶体管的饱和电流时,饱和电流的大小只与电源电压 V_{dd} 和灰度数据电压 V_{data} 有关,且电源电压 V_{dd} 和灰度数据电压 V_{data} 均为固定值,即能保证通过发光器件的电流是恒定不变的,使得流经该发光器件的电流不再受驱动晶体管的阈值电压 V_{th} 的影响,使得流经该发光器件的电流不再受驱动晶体管的阈值电压 V_{th} 的影响,可以避免出现像素颜色不均现象,从而能够提高发光器件(例如 OLED)显示画面的均一性,提升显示品质。

可选的,所述使能单元包括第三晶体管、第四晶体管、第五晶体管、第六晶体管、第七晶体管以及存储电容;

其中,所述使能单元的第一端为所述第四晶体管的漏极,所述使能单元的第二端为所述存储电容的正极端和所述第七晶体管的源极的连接点,所述使能单元的第三端为所述第三晶体管的源极与所述第七晶体管的漏级的连接点,所述使能单元的第四端为所述第六晶体管的漏级;

所述存储电容的正极端连接电源电压 V_{dd} 与所述第七晶体管的源极的连接点,所述存储电容的负极端连接所述第六晶体管的源极与所述第三晶体管的栅极端的连接点;

所述第三晶体管的栅极与所述第五晶体管的漏级连接,所述第三晶体管的源极与所述第七晶体管的漏级和所述第六晶体管的漏级的连接点,所述第三晶体管的漏级连接所述第五晶体管的源级和所述第四晶体管的源级的连接点;

所述第四晶体管的栅极与所述第七晶体管的栅极连接,且所述第四晶体管的栅极与所述第七晶体管的栅极的输入信号为第二使能信号 EM[N],所述第四晶体管的漏级连接所述发光器件的正极;

所述第五晶体管的栅极的输入信号为第一扫描信号 Scan[N];

所述第六晶体管的栅极的输入信号为第二扫描信号 Scan[N-1],所述第六晶体管的漏级连接工作电压 V_i 。

可选的,若所述第一使能信号 EM[N+3]为高电平且所述第一扫描信号 Scan[N]为低电平时,则所述第一晶体管处于关闭状态且所述第二晶体管处于导通状态,所述第二晶体管的漏极输入的信号为灰度数据电压,且所述第七晶体管的漏级和所述第三晶体管的源级的连接点的电压值不等于所述灰度数据电压。

可选的,所述第二扫描信号 Scan[N-1]为低电平时,所述第六晶体管为导通状态,所述存储电容用于通过所述第三晶体管和所述第六晶体管放电,所述第三晶体管的源极和漏极悬空。

可选的,所述第二使能信号 EM[N]为高电平,所述第一扫描信号 Scan[N]为低电平,所述第二扫描信号 Scan[N-1]为高电平时,所述第五晶体管为导通状态,所述第六晶体管为关闭状态,所述第一晶体管 and 所述第二晶体管处于导通状态,所述存储电容处于充电状态,所述存储电容的负极电压值与所述第三晶体管的栅极电压相等,具体为所述灰度数据电压与所述第三晶体管的阈值电压的差值。

可选的,所述第二使能信号 EM[N]为低电平,所述第一扫描信号 Scan[N]为高电平,所述第二扫描信号 Scan[N-1]为高电平时,所述第四晶体管为导通状态,所述第七晶体管为导通状态,所述第五晶体管为关闭状态,所述第六晶体管为关闭状态,所述存储电容处于电量保持状态,所述第三晶体管的源极电压为 V_{dd} ,所述第三晶体管的栅极电压为存储电容的负极电压,即所述灰度数据电压与所述第三晶体管阈值电压 V_{th} 的差值,从而得到所述第三晶体管的栅源电压差,所述栅源电压差可以表示为 $V_{dd}-V_{data}+V_{th}$,所述栅源电压差用于驱动所述发光器件发光。

通过实施本发明实施例,在发光阶段,驱动晶体管的栅源电压差可以表示

为 $V_{dd}-V_{data}+V_{th}$ ，结合求解驱动晶体管的饱和电流的计算公式 $I_{OLED}=K(V_{gs}-V_{th})^2$ ，进而可以推导得到 $I_{OLED}=K(V_{dd}-V_{data})^2$ ，即通过发光器件的饱和电流不再受第一晶体管（也即驱动晶体管）的阈值电压 V_{th} 的影响，此时，饱和电流的大小只与电源电压 V_{dd} 和灰度数据电压 V_{data} 有关，且电源电压 V_{dd} 和灰度数据电压 V_{data} 均为固定值，即能保证通过发光器件的电流是恒定不变的，从而能够避免出现像素颜色不均现象，提高发光器件（例如 OLED）显示画面的均一性，提升显示品质。

可选的，所述第一扫描信号 Scan[N]、所述第一使能信号 EM[N+3] 由 GOA 电路提供，所述 GOA 电路包括级联的多个 GOA 单元，每一级 GOA 单元对应驱动一级扫描线，其中，当 N 为奇数时，GOA 电路驱动扫描信号 Scan[N]；当 N 为偶数时，GOA 电路驱动扫描信号 Xscan[N]。

可选的，所述第二扫描信号 Scan[N-1]、所述第二使能信号 EM[N] 由 GOA 电路提供，所述 GOA 电路包括级联的多个 GOA 单元，每一级 GOA 单元对应驱动一级扫描线，其中，当 N 为奇数时，GOA 电路驱动扫描信号 Scan[N]；当 N 为偶数时，GOA 电路驱动扫描信号 Xscan[N]。

通过本发明实施例，GOA 电路能够提供逐级的输出信号，从而能够实现对该像素驱动电路的逐级控制。

可选的，所述第三晶体管、所述第四晶体管、所述第五晶体管、所述第六晶体管、所述第七晶体管均为 P 型晶体管，即满足负压导通，正压关闭。

可选的，所述工作电压 V_i 为预设的恒定电压。

第二方面，本发明实施例提供了一种显示装置，该显示装置执行上述第一方面的像素驱动电路。

第三方面，本发明实施例提供了一种终端，该终端包含第二方面所述的显示装置。

附图说明

为了更清楚地说明本发明实施例技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍。

图 1 是本发明实施例提供一种机发光二极管面板（AMOLED）的基本驱

动电路示意图；

图 2 是本发明实施例提供的一种像素驱动电路的结构示意图；

图 2A 是本发明实施例提供的一种像素驱动电路的具体结构示意图；

图 3 是本发明实施例提供的一种像素驱动电路的复位阶段的等效电路的结构示意图；

图 4 是本发明实施例提供的一种像素驱动电路的 data 数据写入阶段的等效电路的结构示意图；

图 5 是本发明实施例提供的一种像素驱动电路的发光阶段的等效电路的结构示意图；

图 6 是本发明实施例提供的一种第 N 行（N 为奇数）像素驱动电路的驱动时序图；

图 7 是本发明实施例提供的一种阵列基板行驱动（GOA）电路驱动扫描线示意图；

图 8 是本发明实施例提供的一种阵列基板行驱动（GOA）电路的架构示意图；

图 9 是本发明实施例提供的一种第 N+1 行（N 为奇数）像素驱动电路的驱动时序图；

图 10 是本发明实施例提供的另一种像素驱动电路的结构示意图；

图 11 是本发明另一实施例提供的一种显示装置的结构示意图；

图 12 是本发明另一实施例提供的一种终端的结构示意图。

具体实施方式

下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行描述。

参见图 2，是本发明实施例提供的一种像素驱动电路的结构示意图，如图 2 所示，该像素驱动电路包括：发光器件 101、使能单元 102、第一晶体管 T1、第二晶体管 T2；

其中，所述发光器件 101 的第一端与所述使能单元 102 的第一端连接，所述发光器件 101 的第二端接地，所述使能单元 102 的第二端输入电源电压 V_{dd} ，

所述使能单元 102 的第三端与所述第一晶体管 T1 的源极连接, 所述使能单元 102 的第四端接收工作电压 V_i , 所述第一晶体管 T1 的漏极与所述第二晶体管 T2 的源极连接, 所述第一晶体管 T1 的栅极接收第一使能信号 EM[N+3], 所述第二晶体管 T2 的栅极接收第一扫描信号 Scan[N], 所述第二晶体管 T2 的漏极连接灰度数据电压 V_{data} 信号, 所述第一使能信号 EM[N+3] 和所述第一扫描信号 Scan[N] 用于控制所述第一晶体管 T1 的源级接收所述灰度数据电压 V_{data} ;

当所述发光器件 101 发光时, 流经所述发光器件 101 的饱和电流与所述电源电压 V_{dd} 和所述灰度数据电压 V_{data} 相关。

为了更清楚的阐述以上所描述的像素驱动电路, 本发明提供了一种像素驱动电路的具体结构示意图, 通过阐述其工作状态来对上述像素驱动电路进行深入的分析, 以使得本发明所提供的像素驱动电路更清晰、明了。具体地, 参见图 2A, 是本发明实施例提供的一种像素驱动电路的具体结构示意图, 图 2A 所示的发光器件以 OLED 为例但不限于 OLED, 如图 2A 所示, 该像素驱动电路具体结构为:

所述使能单元包括第三晶体管 T3、第四晶体管 T4、第五晶体管 T5、第六晶体管 T6、第七晶体管 T7 以及存储电容 C1;

其中, 所述使能单元的第一端为所述第四晶体管 T4 的漏极, 所述使能单元的第二端为所述存储电容 C1 的正极端和所述第七晶体管 T7 的源极的连接点, 所述使能单元的第三端为所述第三晶体管 T3 的源极与所述第七晶体管 T7 的漏级的连接点, 所述使能单元的第四端为所述第六晶体管 T6 的漏级;

所述存储电容 C1 的正极端连接电源电压 V_{dd} 与所述第七晶体管 T7 的源极的连接点, 所述存储电容 C1 的负极端连接所述第六晶体管 T6 的源极与所述第三晶体管 T3 的栅极端的连接点;

所述第三晶体管 T3 的栅极与所述第五晶体管 T5 的漏级连接, 所述第三晶体管 T3 的源极与所述第七晶体管 T7 的漏级和所述第一晶体管 T1 的漏级的连接点, 所述第三晶体管 T3 的漏级连接所述第五晶体管 T5 的源级和所述第四晶体管 T4 的源级的连接点;

所述第四晶体管 T4 的栅极与所述第七晶体管 T7 的栅极连接, 且所述第四晶体管 T4 的栅极与所述第七晶体管 T7 的栅极的输入信号为第二使能信号

EM[N]，所述第四晶体管 T4 的漏级连接所述发光器件的正极；

所述第五晶体管 T5 的栅极的输入信号为第一扫描信号 Scan[N]；

所述第六晶体管 T6 的栅极的输入信号为第二扫描信号 Scan[N-1]，所述第六晶体管 T6 的漏级连接工作电压 V_i 。

需要说明的是，上述本发明实施例提供的一种像素驱动电路的具体结构示意图只是作为一种示例，该电路包括但不限于上述具体的电路结构，还可以包括其它变形。

具体地，该像素驱动电路有三个工作阶段：复位阶段、data 数据写入阶段和发光阶段。接下来将对这三个阶段进行描述：

复位阶段：当第二使能信号 EM[N]和第一扫描信号 Scan[N]处于高电平，即为 1，第二扫描信号 Scan[N-1]处于低电平，即为 0 时，该像素驱动电路工作在复位阶段。此时，第四晶体管 T4、第五晶体管 T5 和第七晶体管 T7 处于关闭状态，第一晶体管 T1 处于导通状态，第二晶体管 T2 处于关闭状态，第六晶体管 T6 处于导通状态，存储电容 C1 正负极复位，处于放电状态。由于第三晶体管 T3 的源极、漏极悬空，栅极有低电压通过，此时第三晶体管 T3 实际上是没有导通的。需要说明的是，在这里“悬空”的表征意义是指没有驱动，在涉及晶体管的电路的语境下，驱动是指“输出电流对输入电容充放电改变输入电压”，在悬空的情况下，输入电容上的电荷量在不考虑漏电的情况下保持不变，即输入电压保持不变。

参见图 3，是本发明实施例提供的一种像素驱动电路的复位阶段的等效电路的结构示意图。如图 3 所示，工作电压 V_i 输入该像素驱动电路，存储电容 C1 通过第三晶体管 T3 和第六晶体管 T6 释放自身存储的电荷，避免上一阶段发光过程残余的电荷干扰本次发光过程。存储电容 C1 存储的电荷释放完毕时，存储电容 C1 的正极电压的大小为 V_{dd} ，负极电压的大小为 V_i 。

数据写入阶段：当第二使能信号 EM[N]和第二扫描信号 Scan[N-1]处于高电平，即为 1，第一使能信号 EM[N+3]和第一扫描信号 Scan[N]处于低电平，即为 0 时，该像素驱动电路工作在数据写入阶段。此时，第四晶体管 T4 和第七晶体管 T7 处于关闭状态，第一晶体管 T1、第二晶体管 T2 处于导通状态，第三晶体管 T3 处于导通状态，第五晶体管 T5 处于导通状态，第六晶体管 T6

处于关闭状态，存储电容 C1 处于充电状态。在第一晶体管 T1 和第二晶体管 T2 均处于导通状态时，开始写入数据灰度电压。参见图 4，是本发明实施例提供的一种像素驱动电路的数据写入阶段的等效电路的结构示意图。如图 4 所示，由于此时第三晶体管 T3 等价于一个二极管，故第三晶体管 T3 的栅极电压和源极电压相等。存储电容 C1 的正极电压为 V_{dd} ，存储电容 C1 的负极电压值与第三晶体管 T3 的栅极电压 V_g 相等。由于第三晶体管 T3 导通，所以第三晶体管 T3 栅极电压 V_g 等于灰度数据电压 V_{data} 与第三晶体管 T3 阈值电压 V_{th} 的差值。

发光阶段：当第二使能信号 EM[N] 处于低电平，即为 0，此时结束数据灰度电压写入，第二扫描信号 Scan[N-1] 和第一扫描信号 Scan[N] 处于高电平，即为 1 时，该像素驱动电路工作在发光阶段。此时，第四晶体管 T4 和第七晶体管 T7 处于导通状态，第五晶体管 T5 和第六晶体管 T6 处于关闭状态，存储电容 C1 处于电量保持状态。参见图 5，是本发明实施例提供的一种像素驱动电路的发光阶段的等效电路的结构示意图。如图 5 所示，由于第四晶体管 T4 和第七晶体管 T7 为开关晶体管，存储电容 C1 处于保持阶段，即在数据写入阶段存储电容 C1 的正负极电压保持不变，延续到发光阶段，从而得到此时第三晶体管 T3（即驱动晶体管）的源极 s 电压为 V_{dd} ，栅极电压 g 与存储电容 C1 的负极电压相等，即为灰度数据电压与第三晶体管 T3 阈值电压的差值，可以用代数表达式 $V_{data}-V_{th}$ 表示。则驱动晶体管的栅源电压可以表示为：

$$V_{gs} = V_g - V_s = V_{data} - V_{th} - V_{dd}$$

考虑到第三晶体管 T3 为 P 型的晶体管，其在负压状态时，处于导通状态；在正压状态时，处于关闭状态。继而该栅源电压可以表示为：

$$V_{gs} = V_{dd} - V_{data} + V_{th}$$

由于计算发光器件的饱和电流的公式为：

$$I_{OLED} = K(V_{gs} - V_{th})^2$$

其中，K 为与驱动晶体管 T3 相关的参数， V_{gs} 为驱动晶体管 T3 的栅源电压， V_{th} 为驱动晶体管 T3 的阈值电压，由于

$$V_{gs} = V_{dd} - V_{data} + V_{th}$$

故求得：

$$I_{OLED} = K(V_{dd} - V_{data})^2$$

由上述表达式可以知道，在发光阶段，发光器件的饱和电流不再受第三晶体管 T3 的阈值电压 V_{th} 的影响，此时，饱和电流的大小只与电源电压 V_{dd} 和灰度数据电压 V_{data} 有关，且电源电压 V_{dd} 和灰度数据电压 V_{data} 均为固定值，即能保证通过发光器件的电流是恒定不变的，从而能够避免出现像素颜色不均现象。

实施本发明实施例，上述像素驱动电路在发光器件处于发光状态时，存储电容在充电阶段存储的负极电压为灰度数据电压与第三晶体管 T3 阈值电压的差值，该电压值与第三晶体管 T3，也即驱动晶体管的栅级电压相等，在求解驱动晶体管的饱和电流时，饱和电流的大小只与电源电压 V_{dd} 和灰度数据电压 V_{data} 有关，且电源电压 V_{dd} 和灰度数据电压 V_{data} 均为固定值，即能保证通过发光器件的电流是恒定不变的，使得流经该发光器件的电流不再受驱动晶体管的阈值电压 V_{th} 的影响，可以避免出现像素颜色不均现象，从而能够提高发光器件（例如 OLED）显示画面的均一性，提升显示品质。

接下来介绍上述实施例中所描述的第二扫描信号 Scan[N-1]、第一扫描信号 Scan[N]、第二使能信号 EM[N]以及第一使能信号 EM[N+3]这几个信号是如何产生的。参见图 6，是本发明实施例提供的一种第 N 行（N 为奇数）像素驱动电路的驱动时序图。如图 6 所示，在复位阶段，第二使能信号 EM[N]、第一扫描信号 Scan[N]为高电平，为无效电平，第二扫描信号 Scan[N-1]为低电平，为有效电平；在 data 数据写入阶段，第二使能信号 EM[N]、第二扫描信号 Scan[N-1]为高电平，为无效电平，第一扫描信号 Scan[N]为低电平，为有效电平；在发光阶段，第二使能信号 EM[N]为低电平，为有效电平，第一扫描信号 Scan[N]、第二扫描信号 Scan[N-1]、第一使能信号 EM[N+3]为高电平，为无效电平。驱动时序的工作过程可参考图 2A 所描述的像素驱动电路的工作过程，这里不再赘述。

在一些可能的实现方式中，所述第二使能信号 EM[N]、第一使能信号 EM[N+3]、第一扫描信号 Scan[N]、第二扫描信号 Scan[N-1]可以由 GOA 电路提供。GOA 电路包括级联的多个 GOA 单元，每一级 GOA 单元对应驱动一级扫描线。每一个 GOA 单元包括一上拉电路、一上拉控制电路、一下传电路、

一下拉电路、一下拉维持电路以及负责电位抬升的 Boast(自举)电容。参见图 7, 是本发明实施例提供的一种 GOA 电路驱动扫描线示意图。在一种可能的实现方式中, GOA 电路提供的第二使能信号 EM[N]、第一使能信号 EM[N+3]、第一扫描信号 Scan[N]、第二扫描信号 Scan[N-1]可以分为 3 类, 第一类为控制奇数行像素电路的第一扫描信号 Scan[N]、第二扫描信号 Scan[N-1], 具体的, 请参见图 6; 第二类为控制偶数行像素电路的第三扫描信号 Xscan[N]、第四扫描信号 Xscan [N-1], 具体的, 请参见图 8, 是本发明实施例提供的一种第 N+1 (N 为奇数) 行像素驱动电路的驱动时序图。如图 8 所示, 在复位阶段, 第三使能信号 EM[N+1]、第三扫描信号 Xscan[N]为高电平, 为无效电平, 第四扫描信号 Xscan[N-1]为低电平, 为有效电平; 在 data 数据写入阶段, 第二使能信号 EM[N]、第四扫描信号 Xscan[N-1]为高电平, 为无效电平, 第三扫描信号 Xscan[N]为低电平, 为有效电平; 在发光阶段, 第三使能信号 EM[N+1]为低电平, 为有效电平, 第三扫描信号 Xscan[N]、第四扫描信号 Xscan[N-1]、第四使能信号 EM[N+4]为高电平, 为无效电平。驱动时序的工作过程可参考图 2A 所描述的像素驱动电路的工作过程, 此处不再赘述; 第三类为逐行第二控制使能信号 EM[N]、第一使能信号 EM[N+3], 进而控制像素驱动电路的发光器件的发光。参见图 9, 是本发明实施例提供的一种 GOA 电路的架构示意图。如图 9 所示, GOA 电路的主要架构可以包括但不限于上拉电路 901、上拉控制电路 902、下传电路 903、下拉电路 904、下拉维持电路 905 以及负责电位抬升的 Boast(自举)电容 906。例如, 用上述 GOA 电路提供第一扫描信号 Scan [N]为例, 该上位控制电路 902 接收第 N-1 级 GOA 单元输出的 N-1 级级传信号 ST(N-1), 并根据所述 N-1 级级传信号 ST(N-1)输出一上拉控制信号 Q(N)。上拉电路 701 与上拉控制电路 902 电性连接, 并接收一直流高压信号 VDD 与上拉控制信号 Q(N), 并根据所述直流高压信号 VDD 与上拉控制信号 Q(N)输出一第一扫描驱动信号 Scan[N]。下传电路 903 与上拉控制电路 902 及上拉电路 901 电性连接, 并接收一时钟信号 CK(N)与上拉控制信号 Q(N), 并根据时钟信号 CK(N)与上拉控制信号 Q(N)输出一 N 级级传信号 ST(N)。下拉电路 904, 与上拉控制电路 902、上拉电路 901 及下传电路 903 电性连接, 并接收所述直流低压信号 Vss 和所述 N 级级传信号 ST(N), 并根据所述直流低压信号 Vss

和 N 级级传信号 ST(N)下拉所述上拉控制信号 Q(N)和第一扫描驱动信号 Scan [N]。依次类推，本发明实施例中所涉及的第二使能信号 EM [N]、第三使能信号 EM [N+1]、第一使能信号 EM [N+3]均可以由上述所提及的 GOA 电路提供，在此不多加赘述。需要说明的是，上述 GOA 电路结构只是作为一种示例，在此基础上进行拓展或者变形的其他 GOA 电路，只需满足能够提供本发明实施例中所提及的第一扫描信号 Scan [N]、第二扫描信号 Scan [N-1]、第二使能信号 EM [N]、第三使能信号 EM [N+1]、第一使能信号 EM [N+3]的均可。

需要说明的是，本发明实施例中存储电容 C1 的正极端连接电源电压 V_{dd} ，该 V_{dd} 为电源电压，也即直流电压，其中，其电压大小和方向不随时间发生变化。第六晶体管 T6 的漏级连接工作电压 V_i ，该 V_i 为直流电压。第二使能信号 EM[N]、第一使能信号 EM[N+3]、第一扫描信号 Scan[N]、第二扫描信号 Scan[N-1]为交流信号。在一些可能的实现方式中，发光器件可以是有机发光二极管 OLED，也可以是 AMOLED，还可以是其他类型的发光器件，本发明实施例不作具体限定。

在一种可能的实现方式中，第一晶体管 T1 和第二晶体管 T2 的栅极输入信号可以互换，即第一晶体管 T1 的栅极的输入信号为第一扫描信号 Scan[N]，第二晶体管 T2 的栅极的输入信号为第一使能信号 EM[N+3]。具体，参见图 10，是本发明实施例提供的另一种像素驱动电路的结构示意图。

在本发明的另一实施例中提供一种显示装置，该显示装置包含图 2 所描述的像素驱动电路。

参见图 11，是本发明另一实施例提供的一种显示装置的结构示意图。如图 11 所示的显示装置 1100 可以包括：电源模块 1101、控制模块 1102、显示模块 1103（显示模块中包括像素驱动电路）。上述电源模块 1101 的主要功能是将输入电压电流转化为显示装置所需要的电压电流；上述控制模块 1102 的主要功能是通过控制相应区域的亮灭，使显示模块呈现不同的文字、图案等。这一操作的实质是控制模块 1102 通过控制显示模块 1103 中所包括的像素驱动电路的发光器件的亮灭情况，进而在显示模块 1103 上呈现不同的文字、图案等。上述显示模块 1103 由发光器件组成的点阵构成，在一些可能的实现方式中，发光器件可以是 LED 灯，也可以是 OLED，还也可以是其它的发光器件，

本发明实施例不作具体限定，该显示模块的主要功能是负责发光显示。需要说明的是，上述显示装置的描述只是作为一种示例，在一些可能的实现方式中，显示装置中可以包括控制模块和显示模块这两部分，其中，控制模块中集成了电源模块，此处不多加赘述。

可选的，显示装置 1100 包括但不限于：显示器。

在本发明的另一实施例中提供一种终端，该终端包含上述显示装置。

参见图 12，是本发明另一实施例提供的一种终端的结构示意图。如图 12 所示的移动终端 1200 可以包括：一个或多个处理器 1201；收发器 1202、存储器 1203、显示器 1204 和总线 1205。上述处理器 1201、收发器 1202、存储器 1203 和显示器 1204 通过总线 1203 或其他方式连接，本发明实施例中以处理器 1201、收发器 1202、存储器 1203 和显示器 1204 通过总线 1205 连接为例进行说明。

在本发明实施例中，所称处理器 1201 可以是中央处理单元 (Central Processing Unit, CPU)，该处理器还可以是其他通用处理器、数字信号处理器 (Digital Signal Processor, DSP)、专用集成电路 (Application Specific Integrated Circuit, ASIC)、现成可编程门阵列 (Field-Programmable Gate Array, FPGA) 或者其他可编程逻辑器件、晶体管逻辑器件、分立硬件组件等。通用处理器可以是微处理器或者该处理器也可以是任何常规的处理器等。

该存储器 1203 用于存储指令和/或数据，存储器 1203 可以包括只读存储器 (ROM, Read-Only Memory) 和随机存取存储器 (RAM, Random Access Memory)，并向处理器 1201 提供指令和数据。存储器 1203 的一部分还可以包括非易失性随机存取存储器。例如，存储器 1203 还可以存储设备类型的信息。

处理器 1201 可以通过总线 1203 调用存储器 1202 中存储的代码，以执行具体的操作。

显示器 1204 可以显示经过处理器 1201 处理过的文字、图案等。

以上的具体实施方式，对本发明实施例的目的、技术方案和有益效果进行了进一步详细说明，所应理解的是，以上仅为本发明实施例的具体实施方式而已，并不用于限定本发明实施例的保护范围，凡在本发明实施例的技术方案的基础之上，所做的任何修改、等同替换、改进等，均应包括在本发明实施例的保护范围之内。

权利要求

1、一种像素驱动电路，其中，所述电路包括：发光器件、使能单元、第一晶体管（T1）、第二晶体管（T2）；

其中，所述发光器件的第一端与所述使能单元的第一端连接，所述发光器件的第二端接地，所述使能单元的第二端输入电源电压 V_{dd} ，所述使能单元的第三端与所述第一晶体管（T1）的源极连接，所述使能单元的第四端接收工作电压 V_i ，所述第一晶体管（T1）的漏极与所述第二晶体管（T2）的源极连接，所述第一晶体管（T1）的栅极接收第一使能信号 $EM[N+3]$ ，所述第二晶体管（T2）的栅极接收第一扫描信号 $Scan[N]$ ，所述第二晶体管（T2）的漏极连接灰度数据电压 V_{data} 信号，所述第一使能信号 $EM[N+3]$ 和所述第一扫描信号 $Scan[N]$ 用于控制所述第一晶体管（T1）的源极接收所述灰度数据电压 V_{data} ；

当所述发光器件发光时，流经所述发光器件的饱和电流与所述电源电压 V_{dd} 和所述灰度数据电压 V_{data} 相关。

2、根据权利要求1所述的电路，其中，

所述使能单元包括第三晶体管（T3）、第四晶体管（T4）、第五晶体管（T5）、第六晶体管（T6）、第七晶体管（T7）以及存储电容（C1）；

其中，所述使能单元的第一端为所述第四晶体管（T4）的漏极，所述使能单元的第二端为所述存储电容（C1）的正极端和所述第七晶体管（T7）的源极的连接点，所述使能单元的第三端为所述第三晶体管（T3）的源极与所述第七晶体管（T7）的漏极的连接点，所述使能单元的第四端为所述第六晶体管（T6）的漏极；

所述存储电容（C1）的正极端连接电源电压 V_{dd} 与所述第七晶体管（T7）的源极的连接点，所述存储电容（C1）的负极端连接所述第六晶体管（T6）的源极与所述第三晶体管（T3）的栅极端的连接点；

所述第三晶体管（T3）的栅极与所述第五晶体管（T5）的漏极连接，所述第三晶体管（T3）的源极与所述第七晶体管（T7）的漏极和所述第一晶体管（T1）的漏极的连接点，所述第三晶体管（T3）的漏极连接所述第五晶体

管 (T5) 的源级和所述第四晶体管 (T4) 的源级的连接点;

所述第四晶体管 (T4) 的栅极与所述第七晶体管 (T7) 的栅极连接, 且所述第四晶体管 (T4) 的栅极与所述第七晶体管 (T7) 的栅极的输入信号为第二使能信号 EM[N], 所述第四晶体管 (T4) 的漏级连接所述发光器件的正极;

所述第五晶体管 (T5) 的栅极的输入信号为第一扫描信号 Scan[N];

所述第六晶体管 (T6) 的栅极的输入信号为第二扫描信号 Scan[N-1], 所述第六晶体管 (T6) 的漏级连接工作电压 V_i 。

3、根据权利要求 2 所述的电路, 其中, 若所述第一使能信号 EM[N+3] 为高电平且所述第一扫描信号 Scan[N] 为低电平时, 则所述第一晶体管 (T1) 处于关闭状态且所述第二晶体管 (T2) 处于导通状态, 所述第二晶体管 (T2) 的漏极输入的信号为灰度数据电压, 且所述第七晶体管 (T7) 的漏级和所述第三晶体管 (T3) 的源级的连接点的电压值不等于所述灰度数据电压。

4、根据权利要求 2 所述的电路, 其中, 所述第二扫描信号 Scan[N-1] 为低电平时, 所述第六晶体管 (T6) 为导通状态, 所述存储电容 C1 用于通过所述第三晶体管 (T3) 和所述第六晶体管 (T6) 放电, 所述第三晶体管 (T3) 的源极和漏极悬空。

5、根据权利要求 2 所述的电路, 其中, 所述第二使能信号 EM[N] 为高电平, 所述第一扫描信号 Scan[N] 为低电平, 所述第二扫描信号 Scan[N-1] 为高电平时, 所述第五晶体管 (T5) 为导通状态, 所述第六晶体管 (T6) 为关闭状态, 所述第一晶体管 (T1) 和所述第二晶体管 (T2) 处于导通状态, 所述存储电容 (C1) 处于充电状态, 所述存储电容 (C1) 的负极电压值与所述第三晶体管 (T3) 的栅极电压相等, 具体为所述灰度数据电压与所述第三晶体管 (T3) 的阈值电压的差值。

6、根据权利要求 5 所述的电路, 其中, 所述第二使能信号 EM[N] 为低电

平,所述第一扫描信号 Scan[N]为高电平,所述第二扫描信号 Scan[N-1]为高电平时,所述第四晶体管(T4)为导通状态,所述第七晶体管(T7)为导通状态,所述第五晶体管(T5)为关闭状态,所述第六晶体管(T6)为关闭状态,所述存储电容(C1)处于电量保持状态,所述第三晶体管(T3)的源极电压为 V_{dd} ,所述第三晶体管(T3)的栅极电压为存储电容的负极电压,即所述灰度数据电压与所述第三晶体管(T3)阈值电压 V_{th} 的差值,从而得到所述第三晶体管(T3)的栅源电压差,所述栅源电压差可以表示为 $V_{dd}-V_{data}+V_{th}$,所述栅源电压差用于驱动所述发光器件发光。

7、根据权利要求1所述的电路,其中,所述第一扫描信号 Scan[N]、所述第一使能信号 EM[N+3]由 GOA 电路提供,所述 GOA 电路包括级联的多个 GOA 单元,每一级 GOA 单元对应驱动一级扫描线,其中,当 N 为奇数时,GOA 电路驱动扫描信号 Scan[N];当 N 为偶数时,GOA 电路驱动扫描信号 Xscan[N]。

8、根据权利要求2所述的电路,其中,所述第二扫描信号 Scan[N-1]、所述第二使能信号 EM[N]由 GOA 电路提供,所述 GOA 电路包括级联的多个 GOA 单元,每一级 GOA 单元对应驱动一级扫描线,其中,当 N 为奇数时,GOA 电路驱动扫描信号 Scan[N];当 N 为偶数时,GOA 电路驱动扫描信号 Xscan[N]。

9、根据权利要求2所述的电路,其中,所述第三晶体管(T3)、所述第四晶体管(T4)、所述第五晶体管(T5)、所述第六晶体管(T6)、所述第七晶体管(T7)均为 P 型晶体管,即满足负压导通,正压关闭。

10、一种显示装置,其中,所述显示装置包括像素驱动电路,所述像素驱动电路包括:发光器件、使能单元、第一晶体管(T1)、第二晶体管(T2);

其中,所述发光器件的第一端与所述使能单元的第一端连接,所述发光器件的第二端接地,所述使能单元的第二端输入电源电压 V_{dd} ,所述使能单元的

第三端与所述第一晶体管 (T1) 的源极连接, 所述使能单元的第四端接收工作电压 V_i , 所述第一晶体管 (T1) 的漏极与所述第二晶体管 (T2) 的源极连接, 所述第一晶体管 (T1) 的栅极接收第一使能信号 $EM[N+3]$, 所述第二晶体管 (T2) 的栅极接收第一扫描信号 $Scan[N]$, 所述第二晶体管 (T2) 的漏极连接灰度数据电压 V_{data} 信号, 所述第一使能信号 $EM[N+3]$ 和所述第一扫描信号 $Scan[N]$ 用于控制所述第一晶体管 (T1) 的源级接收所述灰度数据电压 V_{data} ;

当所述发光器件发光时, 流经所述发光器件的饱和电流与所述电源电压 V_{dd} 和所述灰度数据电压 V_{data} 相关。

11、根据权利要求 10 所述的电路, 其中,

所述使能单元包括第三晶体管 (T3)、第四晶体管 (T4)、第五晶体管 (T5)、第六晶体管 (T6)、第七晶体管 (T7) 以及存储电容 (C1);

其中, 所述使能单元的第一端为所述第四晶体管 (T4) 的漏极, 所述使能单元的第二端为所述存储电容 (C1) 的正极端和所述第七晶体管 (T7) 的源极的连接点, 所述使能单元的第三端为所述第三晶体管 (T3) 的源极与所述第七晶体管 (T7) 的漏级的连接点, 所述使能单元的第四端为所述第六晶体管 (T6) 的漏级;

所述存储电容 (C1) 的正极端连接电源电压 V_{dd} 与所述第七晶体管 (T7) 的源极的连接点, 所述存储电容 (C1) 的负极端连接所述第六晶体管 (T6) 的源极与所述第三晶体管 (T3) 的栅极端的连接点;

所述第三晶体管 (T3) 的栅极与所述第五晶体管 (T5) 的漏级连接, 所述第三晶体管 (T3) 的源极与所述第七晶体管 (T7) 的漏级和所述第一晶体管 (T1) 的漏级的连接点, 所述第三晶体管 (T3) 的漏级连接所述第五晶体管 (T5) 的源级和所述第四晶体管 (T4) 的源级的连接点;

所述第四晶体管 (T4) 的栅极与所述第七晶体管 (T7) 的栅极连接, 且所述第四晶体管 (T4) 的栅极与所述第七晶体管 (T7) 的栅极的输入信号为第二使能信号 $EM[N]$, 所述第四晶体管 (T4) 的漏级连接所述发光器件的正极;

所述第五晶体管 (T5) 的栅极的输入信号为第一扫描信号 $Scan[N]$;

所述第六晶体管 (T6) 的栅极的输入信号为第二扫描信号 Scan[N-1], 所述第六晶体管 (T6) 的漏级连接工作电压 V_i 。

12、根据权利要求 11 所述的电路, 其中, 若所述第一使能信号 EM[N+3] 为高电平且所述第一扫描信号 Scan[N] 为低电平时, 则所述第一晶体管 (T1) 处于关闭状态且所述第二晶体管 (T2) 处于导通状态, 所述第二晶体管 (T2) 的漏极输入的信号为灰度数据电压, 且所述第七晶体管 (T7) 的漏级和所述第三晶体管 (T3) 的源级的连接点的电压值不等于所述灰度数据电压。

13、根据权利要求 11 所述的电路, 其中, 所述第二扫描信号 Scan[N-1] 为低电平时, 所述第六晶体管 (T6) 为导通状态, 所述存储电容 C1 用于通过所述第三晶体管 (T3) 和所述第六晶体管 (T6) 放电, 所述第三晶体管 (T3) 的源极和漏极悬空。

14、根据权利要求 11 所述的电路, 其中, 所述第二使能信号 EM[N] 为高电平, 所述第一扫描信号 Scan[N] 为低电平, 所述第二扫描信号 Scan[N-1] 为高电平时, 所述第五晶体管 (T5) 为导通状态, 所述第六晶体管 (T6) 为关闭状态, 所述第一晶体管 (T1) 和所述第二晶体管 (T2) 处于导通状态, 所述存储电容 (C1) 处于充电状态, 所述存储电容 (C1) 的负极电压值与所述第三晶体管 (T3) 的栅极电压相等, 具体为所述灰度数据电压与所述第三晶体管 (T3) 的阈值电压的差值。

15、根据权利要求 14 所述的电路, 其中, 所述第二使能信号 EM[N] 为低电平, 所述第一扫描信号 Scan[N] 为高电平, 所述第二扫描信号 Scan[N-1] 为高电平时, 所述第四晶体管 (T4) 为导通状态, 所述第七晶体管 (T7) 为导通状态, 所述第五晶体管 (T5) 为关闭状态, 所述第六晶体管 (T6) 为关闭状态, 所述存储电容 (C1) 处于电量保持状态, 所述第三晶体管 (T3) 的源极电压为 V_{dd} , 所述第三晶体管 (T3) 的栅极电压为存储电容的负极电压, 即所述灰度数据电压与所述第三晶体管 (T3) 阈值电压 V_{th} 的差值, 从而得到所述

第三晶体管 (T3) 的栅源电压差, 所述栅源电压差可以表示为 $V_{dd}-V_{data}+V_{th}$, 所述栅源电压差用于驱动所述发光器件发光。

16、根据权利要求 10 所述的电路, 其中, 所述第一扫描信号 Scan[N]、所述第一使能信号 EM[N+3]由 GOA 电路提供, 所述 GOA 电路包括级联的多个 GOA 单元, 每一级 GOA 单元对应驱动一级扫描线, 其中, 当 N 为奇数时, GOA 电路驱动扫描信号 Scan[N]; 当 N 为偶数时, GOA 电路驱动扫描信号 Xscan[N]。

17、根据权利要求 11 所述的电路, 其中, 所述第二扫描信号 Scan[N-1]、所述第二使能信号 EM[N]由 GOA 电路提供, 所述 GOA 电路包括级联的多个 GOA 单元, 每一级 GOA 单元对应驱动一级扫描线, 其中, 当 N 为奇数时, GOA 电路驱动扫描信号 Scan[N]; 当 N 为偶数时, GOA 电路驱动扫描信号 Xscan[N]。

18、根据权利要求 11 所述的电路, 其中, 所述第三晶体管 (T3)、所述第四晶体管 (T4)、所述第五晶体管 (T5)、所述第六晶体管 (T6)、所述第七晶体管 (T7) 均为 P 型晶体管, 即满足负压导通, 正压关闭。

19、一种终端, 其中, 所述终端包含如权利要求 10 所述的显示装置。

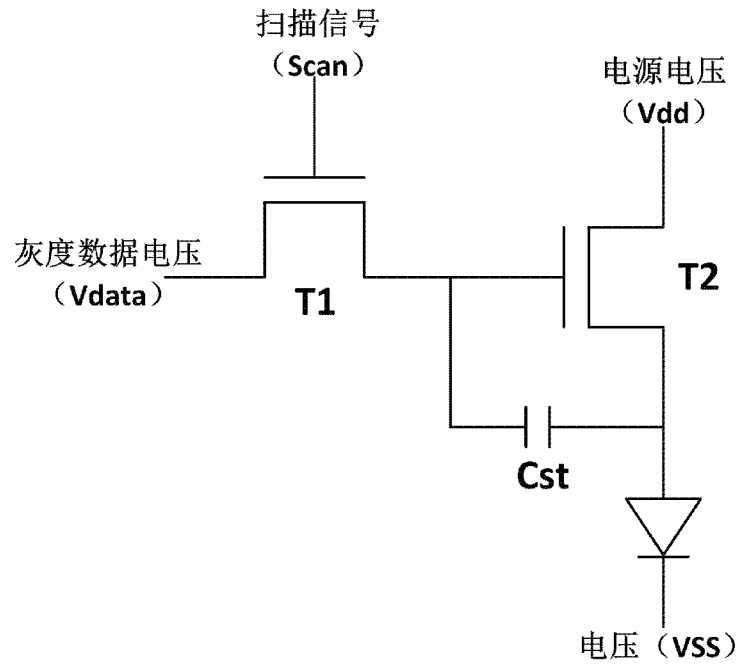


图 1

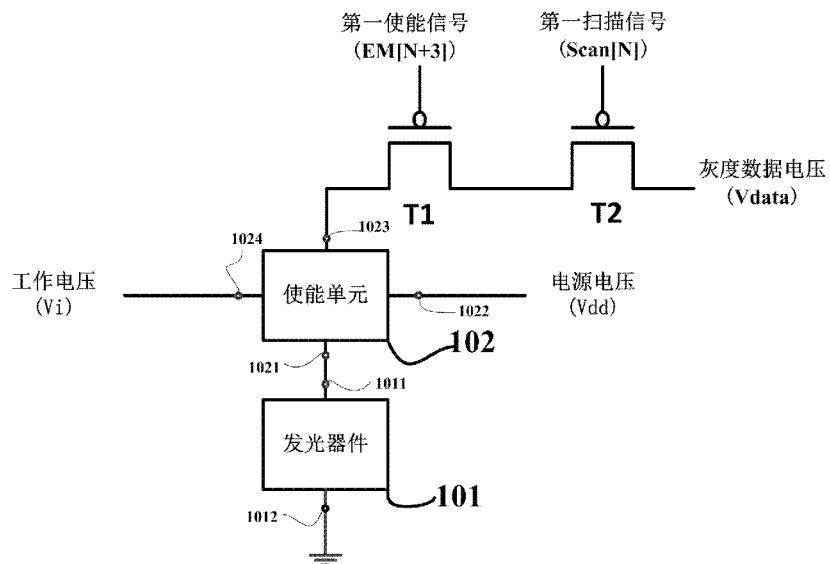


图 2

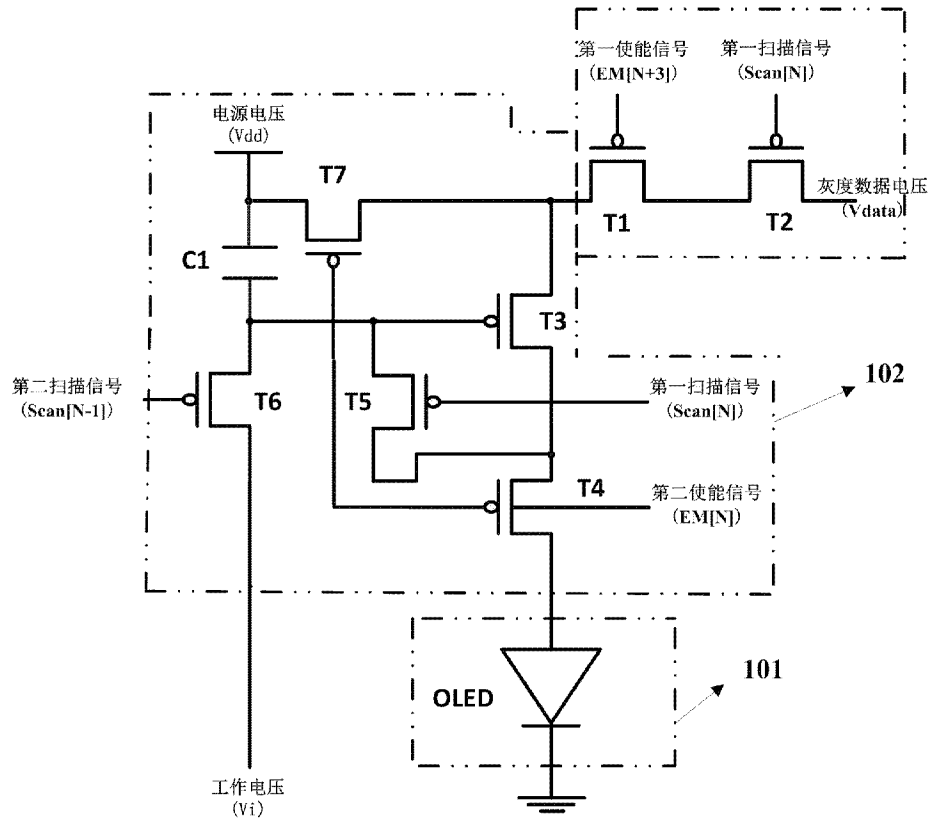


图 2A

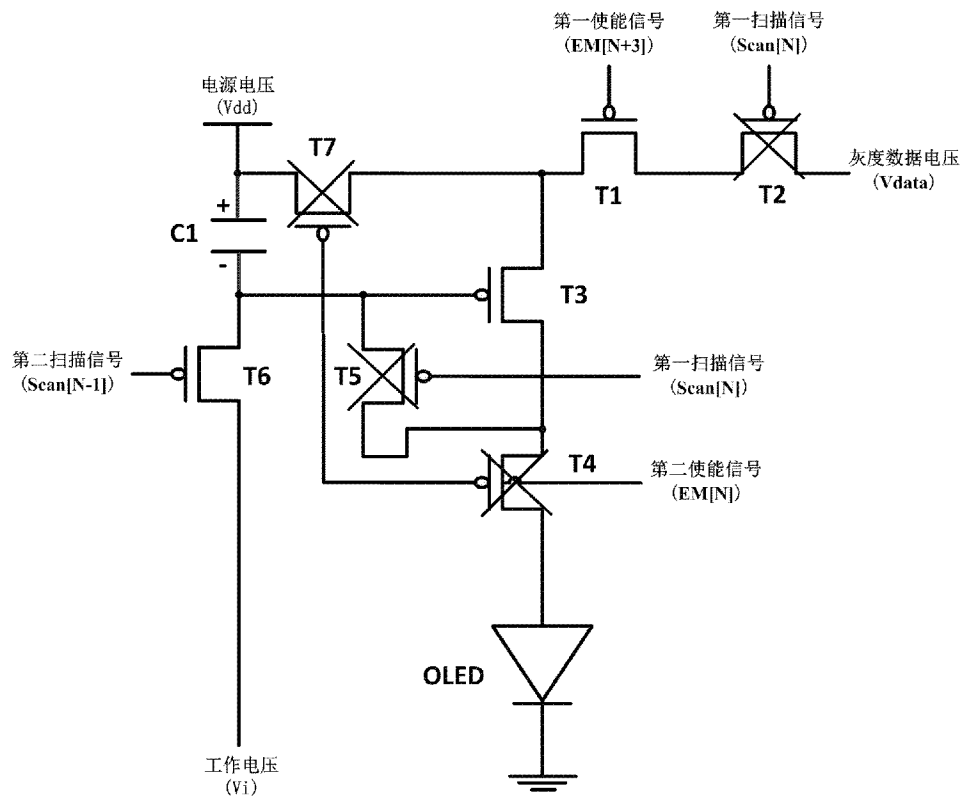


图 3

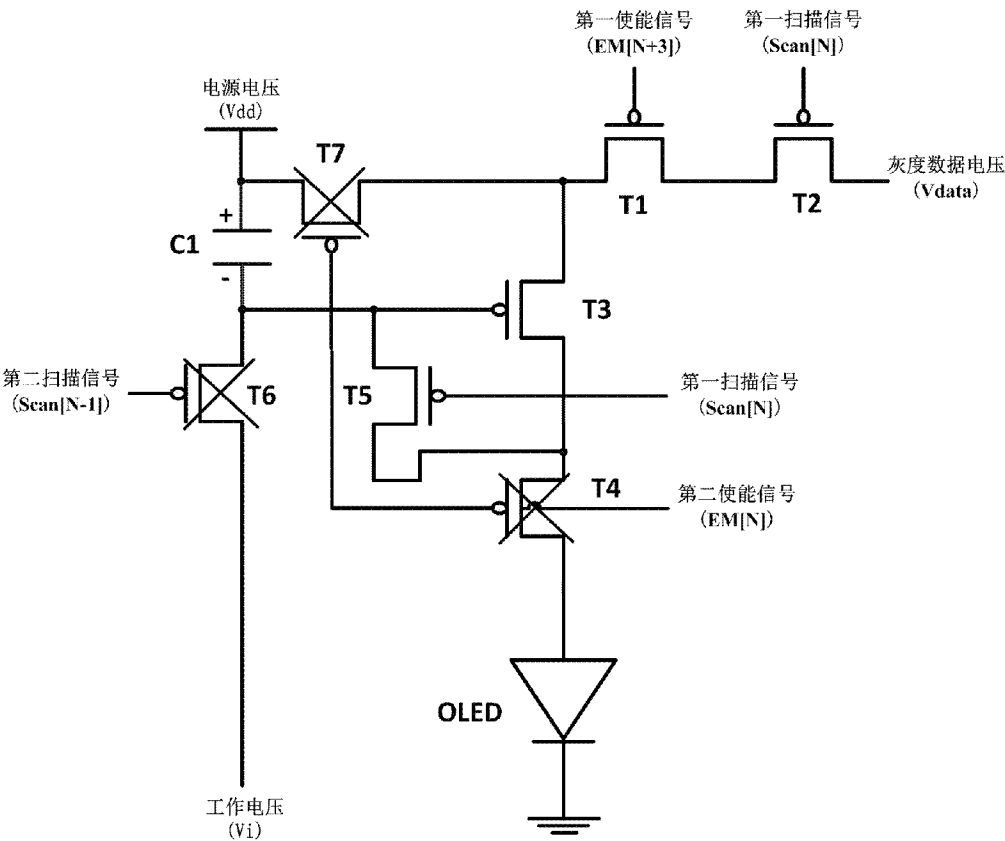


图 4

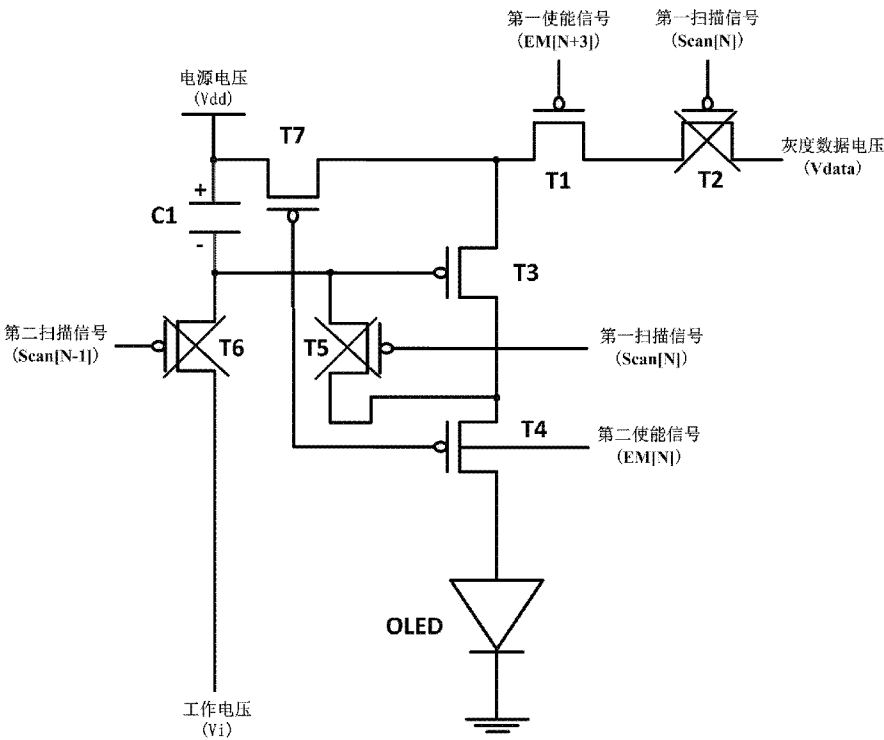


图 5

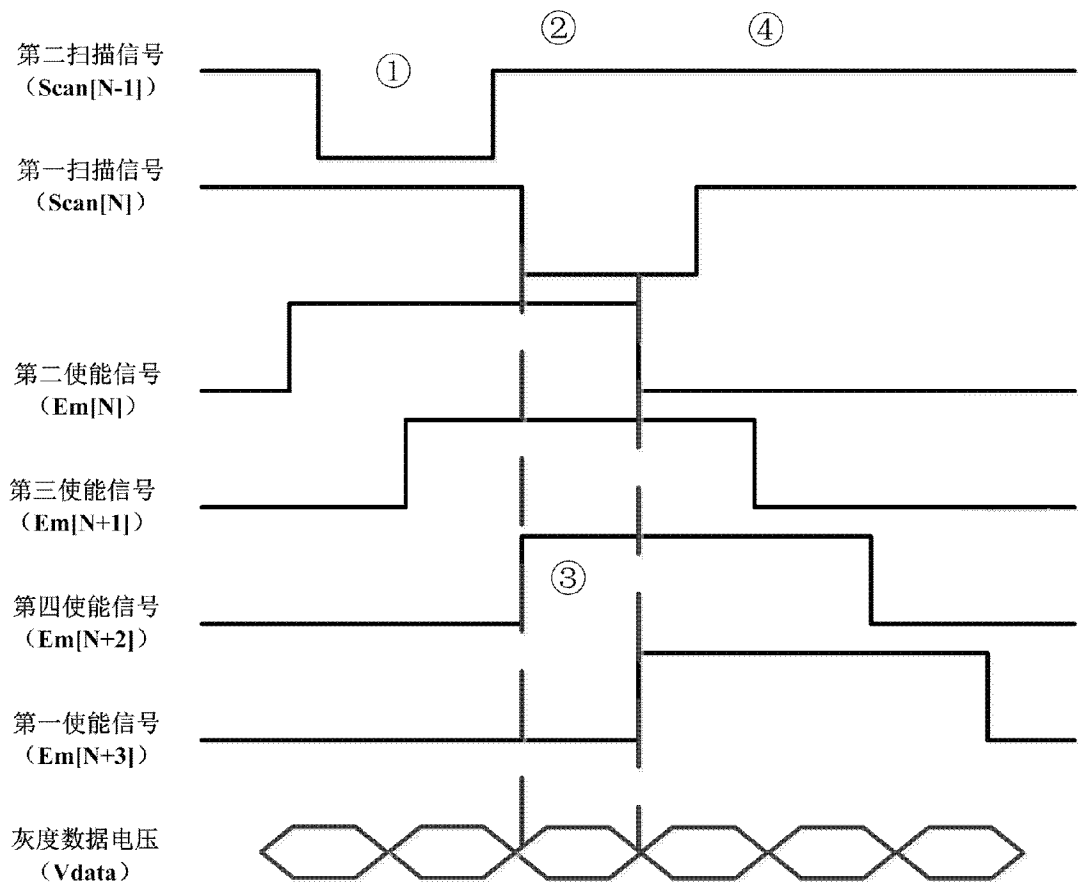


图 6



图 7

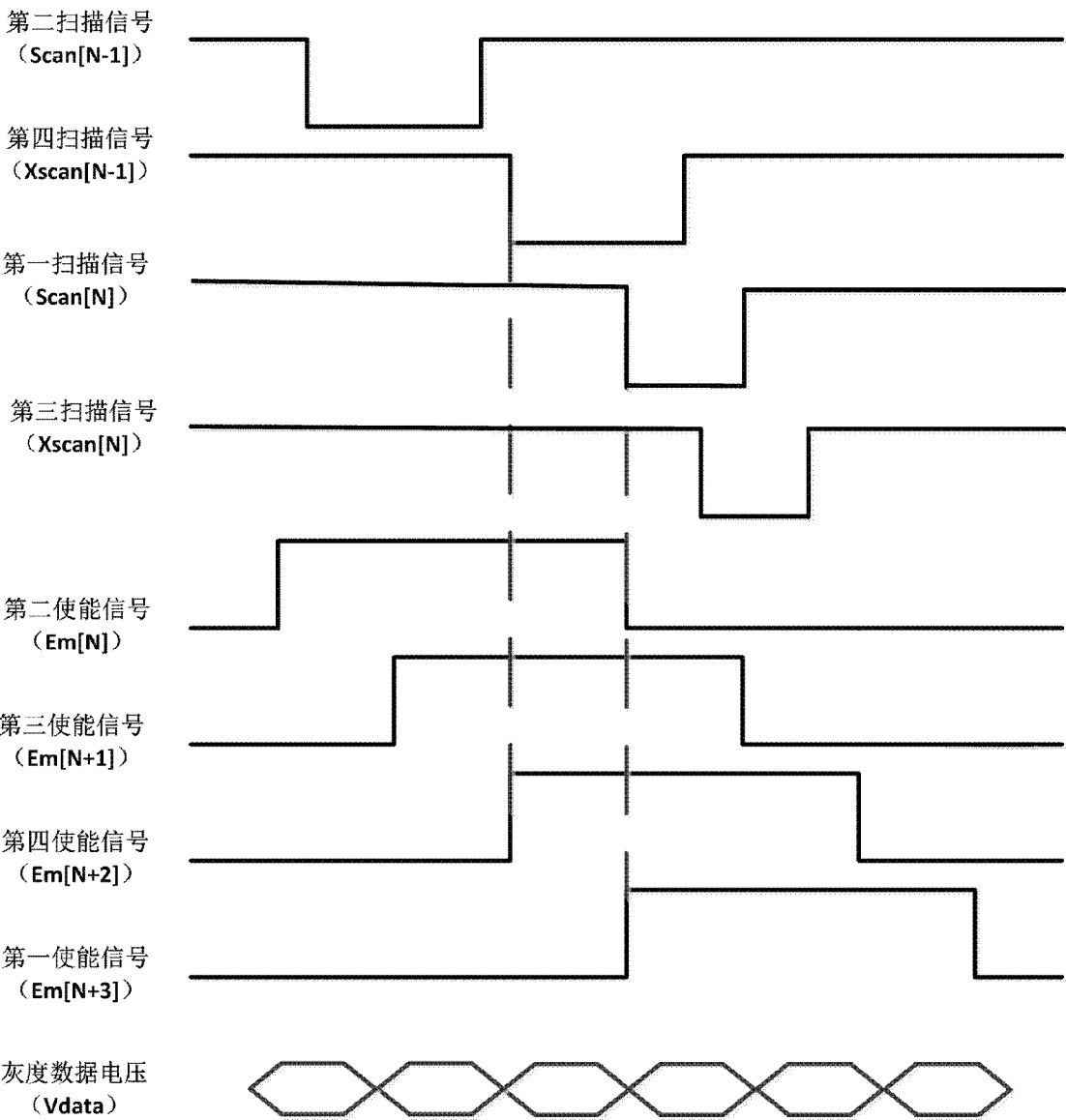


图 8

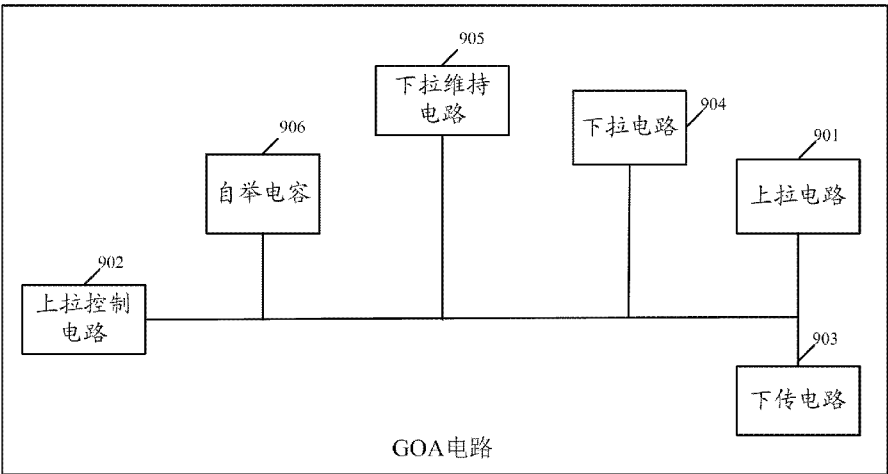


图 9

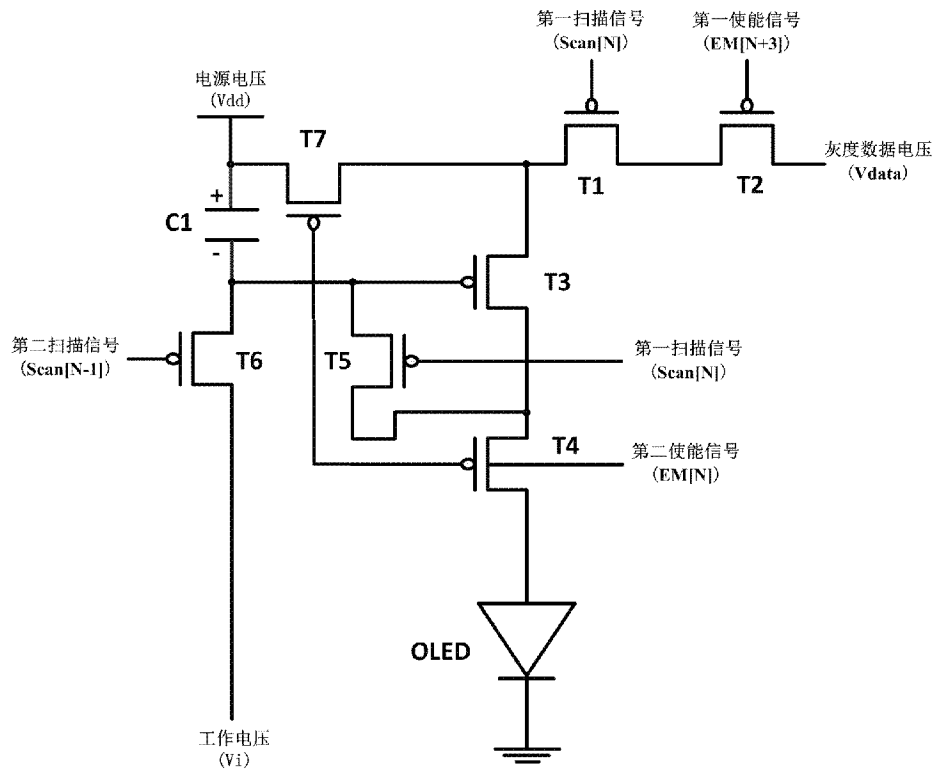


图 10

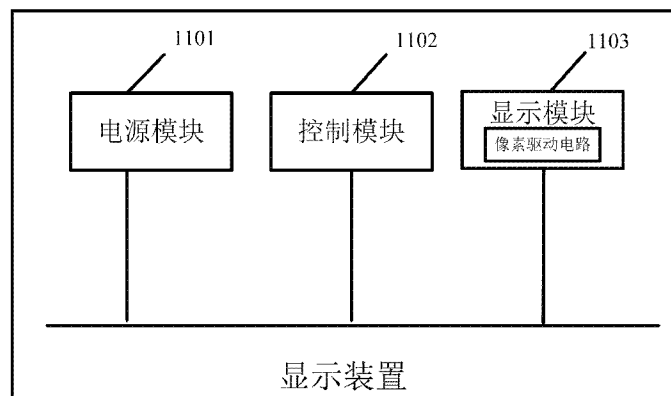


图 11

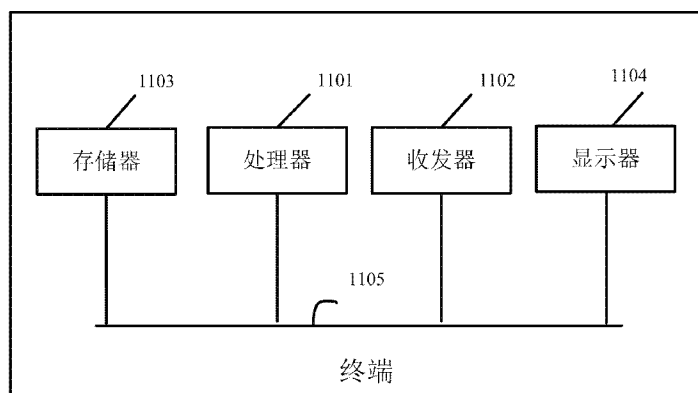


图 12

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/071590

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/3233(2016.01)i; G09G 3/3208(2016.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNKI, CNPAT, WPI, EPODOC: 像素, 驱动, 晶体管, 使能, 电容, 复位, 初始化, 写入, pixel, driv+, transistor, enable, capacitor, reset, initialize+, writ+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 102314829 A (SAMSUNG MOBILE DISPLAY CO., LTD.) 11 January 2012 (2012-01-11) description, paragraphs [0029], [0041]-[0056] and [0077]-[0088], and figures 1-3 and 4C-4H	1-19
X	US 2006028409 A1 (NUMAO, T.) 09 February 2006 (2006-02-09) description, paragraphs [0014]-[0024], and figure 40	1-19
X	CN 104851392 A (BOE TECHNOLOGY GROUP CO., LTD.) 19 August 2015 (2015-08-19) description, paragraphs [0069]-[0077], and figures 3-7	1-4, 7-13, 16-19
X	US 2009237332 A1 (CHOL, D.Y.) 24 September 2009 (2009-09-24) description, paragraphs [0034]-[0058], and figures 1-4C	1-19
A	CN 101256732 A (SAMSUNG SDI CO., LTD.) 03 September 2008 (2008-09-03) entire document	1-19
A	CN 104021762 A (BOE TECHNOLOGY GROUP CO., LTD.) 03 September 2014 (2014-09-03) entire document	1-19

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

03 August 2018

Date of mailing of the international search report

17 August 2018

Name and mailing address of the ISA/CN

State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2018/071590

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	102314829	A	11 January 2012	KR	101152466	B1	01 June 2012
				EP	2402932	B1	26 October 2016
				JP	5612988	B2	22 October 2014
				CN	102314829	B	22 April 2015
				TW	1522986	B	21 February 2016
				JP	2012014136	A	19 January 2012
				EP	2402932	A1	04 January 2012
				US	8803770	B2	12 August 2014
				TW	201201180	A	01 January 2012
				KR	20120002070	A	05 January 2012
				US	2012001893	A1	05 January 2012
US	2006028409	A1	09 February 2006	JP	4327042	B2	09 September 2009
				JP	2006047787	A	16 February 2006
				US	7511708	B2	31 March 2009
CN	104851392	A	19 August 2015	CN	104851392	B	05 June 2018
				WO	2016192275	A1	08 December 2016
				US	2017256200	A1	07 September 2017
US	2009237332	A1	24 September 2009	KR	20090101578	A	29 September 2009
CN	101256732	A	03 September 2008	EP	1968038	A1	10 September 2008
				JP	2008216962	A	18 September 2008
				US	2008211747	A1	04 September 2008
				KR	20080080712	A	05 September 2008
				JP	4680964	B2	11 May 2011
				US	8334825	B2	18 December 2012
				KR	100865394	B1	24 October 2008
				CN	101256732	B	29 September 2010
CN	104021762	A	03 September 2014	CN	104021762	B	28 July 2017
				WO	2015180280	A1	03 December 2015

国际检索报告

国际申请号

PCT/CN2018/071590

A. 主题的分类 G09G 3/3233(2016.01)i; G09G 3/3208(2016.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																							
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G09G 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNKI, CNPAT, WPI, EPODOC: 像素, 驱动, 晶体管, 使能, 电容, 复位, 初始化, 写入, pixel, driv+, transistor, enable, capacitor, reset, initialize+, writ+																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 102314829 A (三星移动显示器株式会社) 2012年 1月 11日 (2012 - 01 - 11) 说明书第[0029], [0041]-[0056], [0077]-[0088]段、图1-3, 4C-4H</td> <td>1-19</td> </tr> <tr> <td>X</td> <td>US 2006028409 A1 (NUMAO, TAKAJI) 2006年 2月 9日 (2006 - 02 - 09) 说明书第[0014]-[0024]段, 图40</td> <td>1-19</td> </tr> <tr> <td>X</td> <td>CN 104851392 A (京东方科技集团股份有限公司) 2015年 8月 19日 (2015 - 08 - 19) 说明书第[0069]-[0077]段, 图3-7</td> <td>1-4, 7-13, 16-19</td> </tr> <tr> <td>X</td> <td>US 2009237332 A1 (CHOI, DEOK-YOUNG) 2009年 9月 24日 (2009 - 09 - 24) 说明书第[0034]-[0058]段, 图1-4C</td> <td>1-19</td> </tr> <tr> <td>A</td> <td>CN 101256732 A (三星SDI株式会社) 2008年 9月 3日 (2008 - 09 - 03) 全文</td> <td>1-19</td> </tr> <tr> <td>A</td> <td>CN 104021762 A (京东方科技集团股份有限公司) 2014年 9月 3日 (2014 - 09 - 03) 全文</td> <td>1-19</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 102314829 A (三星移动显示器株式会社) 2012年 1月 11日 (2012 - 01 - 11) 说明书第[0029], [0041]-[0056], [0077]-[0088]段、图1-3, 4C-4H	1-19	X	US 2006028409 A1 (NUMAO, TAKAJI) 2006年 2月 9日 (2006 - 02 - 09) 说明书第[0014]-[0024]段, 图40	1-19	X	CN 104851392 A (京东方科技集团股份有限公司) 2015年 8月 19日 (2015 - 08 - 19) 说明书第[0069]-[0077]段, 图3-7	1-4, 7-13, 16-19	X	US 2009237332 A1 (CHOI, DEOK-YOUNG) 2009年 9月 24日 (2009 - 09 - 24) 说明书第[0034]-[0058]段, 图1-4C	1-19	A	CN 101256732 A (三星SDI株式会社) 2008年 9月 3日 (2008 - 09 - 03) 全文	1-19	A	CN 104021762 A (京东方科技集团股份有限公司) 2014年 9月 3日 (2014 - 09 - 03) 全文	1-19
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
X	CN 102314829 A (三星移动显示器株式会社) 2012年 1月 11日 (2012 - 01 - 11) 说明书第[0029], [0041]-[0056], [0077]-[0088]段、图1-3, 4C-4H	1-19																					
X	US 2006028409 A1 (NUMAO, TAKAJI) 2006年 2月 9日 (2006 - 02 - 09) 说明书第[0014]-[0024]段, 图40	1-19																					
X	CN 104851392 A (京东方科技集团股份有限公司) 2015年 8月 19日 (2015 - 08 - 19) 说明书第[0069]-[0077]段, 图3-7	1-4, 7-13, 16-19																					
X	US 2009237332 A1 (CHOI, DEOK-YOUNG) 2009年 9月 24日 (2009 - 09 - 24) 说明书第[0034]-[0058]段, 图1-4C	1-19																					
A	CN 101256732 A (三星SDI株式会社) 2008年 9月 3日 (2008 - 09 - 03) 全文	1-19																					
A	CN 104021762 A (京东方科技集团股份有限公司) 2014年 9月 3日 (2014 - 09 - 03) 全文	1-19																					
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																							
国际检索实际完成的日期 2018年 8月 3日		国际检索报告邮寄日期 2018年 8月 17日																					
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 纵浩 电话号码 86-(10)-53962541																					

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/071590

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	102314829	A	2012年 1月 11日	KR	101152466	B1	2012年 6月 1日
				EP	2402932	B1	2016年 10月 26日
				JP	5612988	B2	2014年 10月 22日
				CN	102314829	B	2015年 4月 22日
				TW	I522986	B	2016年 2月 21日
				JP	2012014136	A	2012年 1月 19日
				EP	2402932	A1	2012年 1月 4日
				US	8803770	B2	2014年 8月 12日
				TW	201201180	A	2012年 1月 1日
				KR	20120002070	A	2012年 1月 5日
				US	2012001893	A1	2012年 1月 5日
US	2006028409	A1	2006年 2月 9日	JP	4327042	B2	2009年 9月 9日
				JP	2006047787	A	2006年 2月 16日
				US	7511708	B2	2009年 3月 31日
CN	104851392	A	2015年 8月 19日	CN	104851392	B	2018年 6月 5日
				WO	2016192275	A1	2016年 12月 8日
				US	2017256200	A1	2017年 9月 7日
US	2009237332	A1	2009年 9月 24日	KR	20090101578	A	2009年 9月 29日
CN	101256732	A	2008年 9月 3日	EP	1968038	A1	2008年 9月 10日
				JP	2008216962	A	2008年 9月 18日
				US	2008211747	A1	2008年 9月 4日
				KR	20080080712	A	2008年 9月 5日
				JP	4680964	B2	2011年 5月 11日
				US	8334825	B2	2012年 12月 18日
				KR	100865394	B1	2008年 10月 24日
				CN	101256732	B	2010年 9月 29日
CN	104021762	A	2014年 9月 3日	CN	104021762	B	2017年 7月 28日
				WO	2015180280	A1	2015年 12月 3日

表 PCT/ISA/210 (同族专利附件) (2015年1月)