

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(10) 国際公開番号

WO 2010/109655 A1

(43) 国際公開日
2010 年 9 月 30 日(30.09.2010)

PCT

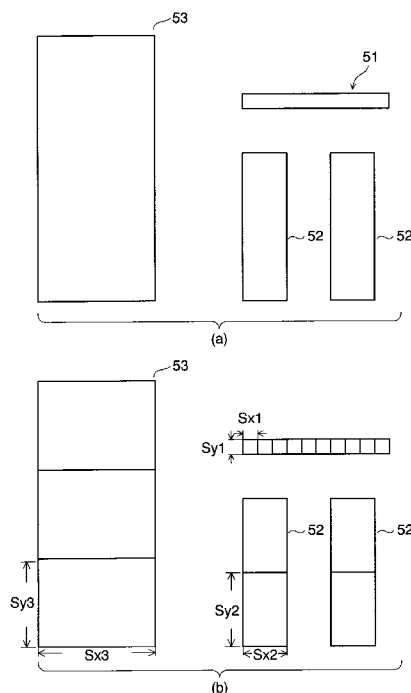
- (51) 国際特許分類:
H01L 21/027 (2006.01) G03F 7/20 (2006.01)
- (21) 国際出願番号: PCT/JP2009/056325
- (22) 国際出願日: 2009 年 3 月 27 日(27.03.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人 (米国を除く全ての指定国について): 株式会社アドバンテスト(ADVANTEST CORPORATION) [JP/JP]; 〒1790071 東京都練馬区旭町 1 丁目 3 番 1 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 山田 章夫 (YAMADA, Akio) [JP/JP]; 〒1790071 東京都練馬区旭町 1 丁目 3 番 1 号 株式会社アドバンテスト内 Tokyo (JP). 坂崎 知博 (SAKAZAKI, Tomohiro) [JP/JP]; 〒1790071 東京都練馬区旭町 1 丁目 3 番 1 号 株式会社アドバンテスト内 Tokyo (JP). 安田 洋 (YASUDA, Hiroshi) [JP/JP]; 〒1790071 東京都練馬区旭町 1 丁目 3 番 1 号 株式会社アドバンテスト内 Tokyo (JP).
- (74) 代理人: 岡本 啓三 (OKAMOTO, Keizo); 〒1030013 東京都中央区日本橋人形町 3 丁目 1 番 7 号 山西ビル 4 階 岡本国際特許事務所 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: ELECTRON BEAM LITHOGRAPHY SYSTEM AND ELECTRON BEAM LITHOGRAPHING METHOD

(54) 発明の名称: 電子線描画装置及び電子線描画方法

[図5]



(57) Abstract: Provided is an electron beam lithography system that can adjust the shape and/or deflection stabilization waiting time of an electron beam in accordance with the significance of a device pattern to perform a high-speed, highly precise lithography. The electron beam lithography system comprises a storing part that stores data of lithography patterns to which ranks in accordance with precisions required by device patterns have been added; a lithography pattern adjusting part that generates the data of divided lithography patterns according to a rank; a stabilization waiting time adjusting part that decides a stabilization waiting time in accordance with a rank; and a control part that lithographs a device pattern, while irradiating the electron beam in accordance with the data of divided lithography patterns and the stabilization waiting time. The lithography pattern adjusting part decides, based on the rank, an upper limit value of the sizes of the longer sides of the divided lithography patterns or an upper limit value of the areas of the divided lithography patterns to divide the lithography pattern into the divided lithography patterns in accordance with the decided upper limit value.

(57) 要約: 【課題】デバイスパターンの重要度に応じて電子線の形状や偏向静定待ち時間を調整し、高速かつ高精度に描画することが可能な電子線描画装置を提供すること。【解決手段】電子線描画装置は、デバイスパターンに要求される精度に応じたランクが付加された描画パターンのデータを格納する記憶部と、ランクに応じて、分割描画パターンのデータを生成する描画パターン調整部と、静定待ち時間をランクに応じて決定する静定待ち時間調整部と、分割描画パターンのデータ及び静定待ち時間に従って、電子ビームを照射させながらデバイスパターンを描画する制御部とを有する。描画パターン調整部は、ランクを基に、分割描画パターンの長辺サイズの上限值又は分割描画パターンの面積の上限值を決定して上限値に応じて描画パターンを分割描画パターンに分割する。

WO 2010/109655 A1



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

電子線描画装置及び電子線描画方法

技術分野

- [0001] 本発明は、電子線描画装置及び電子線描画方法に関し、特に、試料に形成されるデバイスパターンの重要度に応じて電子ビームを調整し、描画精度を確保しながら描画速度を向上させることが可能な電子線描画装置及び電子線描画方法に関する。

背景技術

- [0002] 電子線描画装置では、スループットの向上を図るために、ステンシルマスクに可変矩形開口又は複数のステンシルマスクパターンを用意し、ビーム偏向によりそれらを選択してウエハに転写露光している。
- [0003] このような描画装置として、例えば特許文献1には部分一括露光をする電子ビーム露光装置が開示されている。部分一括露光では、マスク上に配置した複数個、例えば100個のステンシルパターンからビーム偏向により選択した一つのパターン領域、例えば $300 \times 300 \mu\text{m}$ の領域にビームを照射し、ビーム断面をステンシルパターンの形状に成形し、さらにマスクを通過したビームを後段の偏向器で偏向振り戻し、電子光学系で決まる一定の縮小率、例えば $1/10$ に縮小し、試料面に転写する。露光するデバイスパターンに応じてマスク上のステンシルパターンを適切に用意すれば、可変矩形開口だけの場合より、必要な露光ショット数が大幅に減少し、スループットが向上する。
- [0004] さらに、このようなコラム一つ一つの大きさを小さくしたもの（以下、コラムセルと呼ぶ）を複数個集め、ウエハ上に並べて並列して露光処理するマルチコラム電子ビーム露光装置が提案されている（非特許文献2参照）。各コラムセルはシングルコラムの電子ビーム露光装置のコラムと同等であるが、マルチコラム全体では並列して処理するため、コラム数倍の露光スループットの増加が可能である。
- [0005] 露光をする際には、偏向器により電子ビームの偏向位置を偏向させる。このとき、偏向器に偏向量に対応する信号を与えるため、偏向される位置において電子ビームが

整定するまでの整定待ち時間が発生する。

- [0006] 通常、露光領域は複数のサブフィールドに分割され、主偏向器による偏向位置が1つのサブフィールドの中心付近になるように偏向量を固定し、副偏向器に露光データに対応する電圧を印加して、そのサブフィールド内のパターンを描画する。このようにして、整定待ち時間のかかる主偏向器の偏向回数を減らし、高速に露光するようにしている。
- [0007] 整定待ち時間を短縮する技術として、例えば、特許文献3には、主偏向器の偏向において、主偏向データと実際に主偏向器に印加されている電圧との差分を検出し、この差分をフィードバック偏向器に印加することにより、見かけ上の整定待ち時間を約3 μ sに短縮することが記載されている。
- [0008] 上記したように、部分一括露光や可変矩形を利用することにより、描画のスループットが向上する。また、複数のコラムを同時に使用することにより、さらにスループットの向上を図ることが可能である。
- [0009] また、部分一括露光や可変矩形を利用して照射するビームの形状を大きくすることによって、電子ビーム偏向後の静定待ち時間があっても全体的な処理のスループットを向上させることは可能である。
- [0010] しかし、ビームの形状を大きくすればするほどクーロン効果によりビーム内の電子が散乱し、高精度に描画することが困難となる。そのため、精度が要求される描画パターンに対してはビームの形状を小さくして描画を行わなければならない、処理速度の向上を図ることが困難となる。
- [0011] また、デバイスパターンはトランジスタのゲート部分や配線等、様々な用途があり、それぞれのデバイスパターンに要求される精度は一様に同じとは限らない。すべてのデバイスパターンに対して、精度が要求されるデバイスパターンの精度で描画すれば、全体として高精度に描画することが可能となるが、逆に処理速度の向上を図ることは困難となる。

特許文献1:特開2004－88071号公報

非特許文献2:T.Haraguchi et.al. J.Vac.Sci.Technol, B22(2004)985

特許文献3:特開2004－72123号公報

発明の開示

- [0012] 本発明は、かかる従来技術の課題に鑑みなされたものであり、目的は、試料上に形成されるデバイスパターンの重要度に応じて電子線の形状や偏向静定待ち時間を調整し、高速かつ高精度に描画することが可能な電子線描画装置及び電子線描画方法を提供することである。
- [0013] 上記した課題は、試料に形成されるデバイスパターンに要求される精度に応じたランクが付加された描画パターンのデータを格納する記憶部と、前記ランクに応じて、前記描画パターンを分割した分割描画パターンのデータを生成する分割描画パターンデータ生成部と、電子ビームが偏向された後の当該電子ビーム照射位置の静定待ち時間を前記ランクに応じて決定する静定待ち時間決定部と、前記ランクに応じた分割描画パターンのデータ及び前記ランクに応じた静定待ち時間に従って、電子ビームを照射させながらデバイスパターンを描画する制御部とを有することを特徴とする電子線描画装置により解決する。
- [0014] この形態に係る電子線描画装置において、更に、少なくとも前記電子ビームを矩形に成形するか、又は、所定のマスクパターンを部分的に選択して電子ビームを成形するビーム成形部を備え、前記分割描画パターンデータ生成部は、前記電子ビームを矩形に成形するときには、前記描画パターンのランクを基に、少なくとも前記分割描画パターンの長辺サイズの上限值又は前記分割描画パターンの面積の上限值を決定して当該上限値に応じて前記描画パターンを分割描画パターンに分割し、前記所定のマスクパターンを部分的に選択して電子ビームを成形するときには、前記描画パターンのランクを基に、前記マスクパターンを部分照射する範囲の上限值を決定して当該上限値に応じて前記マスクパターンの使用範囲を決定し、前記静定待ち時間決定部は、前記ランクを基に電子ビームの偏向移動量に応じた静定待ち時間を決定するようにしてもよい。
- [0015] また、この形態に係る電子線描画装置において、前記分割描画パターンデータ生成部は、前記ランク毎に前記上限値が定義された上限値記憶部を備え、前記ランクに対応した前記上限値記憶部のアドレスを指定して前記上限値を決定し、前記静定待ち時間決定部は、前記ランク毎に前記待ち時間が定義された待ち時間記憶部を

備え、前記ランクに対応した前記待ち時間記憶部の記憶領域において、電子ビームの偏向移動量に対応した前記待ち時間記憶部のアドレスを指定して前記静定待ち時間を決定するようにしてもよい。

- [0016] 本発明では、試料に形成されるデバイスバターンの重要度を示すランクに応じて、描画パターンのデータを調整するとともに、偏向後の静定待ち時間を調整するようにしている。重要度が高い描画パターンに対しては分割される描画パターンの面積の上限値を所要の小さな値以内になるように調整し、かつ、偏向後の待ち時間を電子線の位置が安定するまでの時間になるように調整している。また、重要度が低い描画パターンに対しては、分割される描画パターンの面積の上限値を重要度が高い描画パターンに対する上限値よりも大きな値以内になるように調整し、かつ、偏向後の待ち時間を重要度が高い描画パターンに対する待ち時間よりも短くなるように調整している。このように、重要度の低い描画パターンに対しては描画精度よりも描画時間を優先させ、重要度の高い描画パターンに対しては描画時間よりも描画精度を優先させることにより、パターン精度を確保しながら処理速度を向上させることが可能となる。

図面の簡単な説明

- [0017] [図1]本発明に係るマルチコラム電子ビーム露光装置の構成図である。
[図2]図1に係る露光装置における1つのコラムセルの構成図である。
[図3]図1に係る露光装置のコラムセル制御部の模式図である。
[図4]描画パターン調整部のブロック構成図である。
[図5]ランクに応じた描画パターンの分割を説明する図(その1)である。
[図6]描画パターンのデータ構造の一例を示す図である。
[図7]上限値メモリ及び待ち時間定義メモリの構成を示す図である。
[図8]ランクに応じた描画パターンの分割を説明する図(その2)である。
[図9]描画パターンの分割処理を示すフローチャートである。
[図10]ランクに応じたマスクの選択を説明する図である。
[図11]偏向静定待ち時間を説明する図である。
[図12]偏向静定待ち時間調整部のブロック構成図である。

[図13]電子線描画処理の一例を示すフローチャートである。

発明を実施するための最良の形態

[0018] 以下、本発明の実施の形態について、図面を参照して説明する。

[0019] はじめに、電子線描画装置の一例として、電子ビーム露光装置の構成について説明する。次に、試料に形成されるデバイスパターンの重要度を示す描画パターンのランクについて説明する。次に、描画パターンのランクに応じた描画パターンの分割について説明する。次に、描画パターンのランクに応じた偏向静定待ち時間の調整について説明する。最後に、電子線描画方法について説明する。

[0020] (電子ビーム露光装置の構成)

図1は、本実施形態に係るマルチコラム電子ビーム露光装置の概略構成図である。マルチコラム電子ビーム露光装置は、電子ビームコラム10と電子ビームコラム10を制御する制御部20に大別される。このうち、電子ビームコラム10は、同等なコラムセル11が複数、例えば16集まって、全体のコラムが構成されている。すべてのコラムセル11は後述する同じユニットで構成される。コラムセル11の下には、例えば300mmウエハ12を搭載したウエハステージ13が配置されている。

[0021] 一方、制御部20は、電子銃高圧電源21、レンズ電源22、デジタル制御部23、ステージ駆動コントローラ24及びステージ位置センサ25を有する。これらのうち、電子銃高圧電源21は電子ビームコラム10内の各コラムセル11の電子銃を駆動させるための電源を供給する。レンズ電源22は電子ビームコラム10内の各コラムセル11の電磁レンズを駆動させるための電源を供給する。デジタル制御部23は、コラムセル11内の各偏向器の偏向出力をコントロールする電気回路であり、ハイスピードの偏向出力などを出力する。デジタル制御部23はコラムセル11の数に対応する分だけ用意される。

[0022] ステージ駆動コントローラ24は、ステージ位置センサ25からの位置情報を基に、ウエハ12の所望の位置に電子ビームが照射されるようにウエハステージ13を移動させる。上記の各部21～25は、ワークステーション等の統合制御系26によって統合的に制御される。

[0023] 上述したマルチコラム電子ビーム露光装置では、すべてのコラムセル11は同じコラ

ムユニットで構成されている。

[0024] 図2は、マルチコラム電子ビーム露光装置に使用される各コラムセル11の概略構成図である。

[0025] 各コラムセル11は、露光部100と、露光部100を制御するコラムセル制御部31とに大別される。このうち、露光部100は、電子ビーム生成部130、マスク偏向部140及び基板偏向部150によって構成される。

[0026] 電子ビーム生成部130では、電子銃101から生成した電子ビームEBが第1電磁レンズ102で収束作用を受けた後、ビーム成形用マスク103の矩形アパーチャ103aを透過し、電子ビームEBの断面が矩形に成形される。

[0027] その後、電子ビームEBは、マスク偏向部140の第2電磁レンズ105によって露光マスク110上に結像される。そして、電子ビームEBは、第1、第2静電偏向器104、106により、露光マスク110に形成された特定のパターンPに偏向され、その断面形状がパターンPの形状に成形される。

[0028] なお、露光マスク110は電子ビームコラム10内のマスクステージ123に固定されるが、そのマスクステージ123は水平面内において移動可能であって、第1、第2静電偏向器104、106の偏向範囲(ビーム偏向領域)を超える部分にあるパターンPを使用する場合、マスクステージ123を移動することにより、そのパターンPをビーム偏向領域内に移動させる。

[0029] 露光マスク110の上下に配された第3、第4電磁レンズ108、111は、それらの電流量を調節することにより、電子ビームEBを基板上で結像させる役割を担う。

[0030] 露光マスク110を通った電子ビームEBは、第3、第4静電偏向器112、113の偏向作用によって光軸Cに振り戻された後、第5電磁レンズ114によってそのサイズが縮小される。

[0031] マスク偏向部140には、第1、第2補正コイル107、109が設けられており、それらにより、第1～第4静電偏向器104、106、112、113で発生するビーム偏向収差が補正される。

[0032] その後、電子ビームEBは、基板偏向部150を構成する遮蔽板115のアパーチャ115aを通過し、第1、第2投影用電磁レンズ116、121によって基板上に投影される。

これにより、露光マスク110のパターンの像が、所定の縮小率、例えば1/10の縮小率で基板に転写されることになる。

[0033] 基板偏向部150には、第5静電偏向器119と電磁偏向器120とが設けられており、これらの偏向器119、120によって電子ビームEBが偏向され、基板の所定の位置に露光マスクのパターンの像が投影される。

[0034] 更に、基板偏向部150には、基板上における電子ビームEBの偏向収差を補正するための第3、第4補正コイル117、118が設けられる。

[0035] 一方、コラムセル制御部31は、電子銃制御部202、電子光学系制御部203、マスク偏向制御部204、マスクステージ制御部205、ブランキング制御部206及び基板偏向制御部207を有する。これらのうち、電子銃制御部202は電子銃101を制御して、電子ビームEBの加速電圧やビーム放射条件等を制御する。また、電子光学系制御部203は、電磁レンズ102、105、108、111、114、116及び121への電流量等を制御して、これらの電磁レンズが構成される電子光学系の倍率や焦点位置等を調節する。ブランキング制御部206は、ブランキング電極127への印加電圧を制御することにより、露光開始前から発生している電子ビームEBを遮蔽板115上に偏向し、露光前に基板上に電子ビームEBが照射されるのを防ぐ。

[0036] 基板偏向制御部207は、第5静電偏向器119への印加電圧と、電磁偏向器120への電流量を制御することにより、基板の所定の位置上に電子ビームEBが偏向されるようにする。上記の各部202～207は、ワークステーション等の統合制御系26によって統合的に制御される。

[0037] 図3は、マルチコラム型電子ビーム露光装置におけるコラムセル制御部31の模式図である。コラムセル制御部31はコラムセル11のそれぞれが有している。各コラムセル制御部31はマルチコラム型電子ビーム露光装置の全体を制御する統合制御系26とバス34で接続される。また、統合記憶部33には、露光データ等すべてのコラムセルで必要となるデータが格納されている。統合記憶部33も統合制御系26とバス34で接続されている。

[0038] このように構成されたマルチコラム型電子ビーム露光装置において、ウエハステージ13に載置したウエハ12上に露光するパターンの露光データを統合記憶部33から

各コラムセル制御部31のコラムセル記憶部35に転送する。転送された露光データは、各コラムセル制御部31の補正部36において補正され、露光データ変換部37で実際に露光処理に必要なデータに変換されて、各コラムセル11に割り当てられたウエハ12上の露光領域で同一のパターンが露光される。補正部36は、後述する分割描画パターンデータ生成部36a及び静定待ち時間決定部36bを備えている。

[0039] (描画パターンのランク)

上記したような描画装置を用いて試料にデバイスパターンが形成されるが、このデバイスパターンには様々な種類、例えば、ゲートパターン、配線パターン、シールドパターン、ビアパターン、電源ラインパターン、ダミーパターン等が存在する。これらのデバイスパターンはデバイス内で果たす役割が異なり、パターンの形成位置やサイズに対して要求される精度もデバイスパターンによって異なる。

[0040] 例えば、ゲートパターンはそのパターンの位置やサイズによってデバイスの特性が決定されるため、高い描画精度が要求される。これに対し、電源ラインパターンやダミーパターンなどは形成される位置やサイズに設計値とのずれが多少あっても、デバイスの性能に与える影響は小さいため、描画精度を高くする必要はない。

[0041] このように、デバイスパターンに要求される精度を高い精度から低い精度の間を一定の範囲毎に区分してデバイスパターンを分割する。この区分をランクと呼ぶ。例えば、ランクを高ランク、中ランク、低ランクの3段階に分類すると、高ランクになるほど要求される精度が高く、そのデバイスパターンの重要度が高いことを示している。描画処理のスループットの向上にこのようなランク情報を活用する。

[0042] スループットの向上を困難にしている要因として、1ショットの描画面積が小さいこと、及びビーム偏向後の待ち時間が長いことがあげられる。従って、スループットの向上のためには、1ショットの描画面積を大きくすればよい。しかし、その場合は精度が低下してしまうおそれがある。すなわち、描画面積を大きくすると電流量が大きくなり、クーロン効果によって電子が拡散して、所望のパターンに描画することが困難になるためである。

[0043] また、偏向後の待ち時間を短くすれば全体としてスループットを向上させることができるが、電子ビームの位置が不安定な状態で照射することになるため、精度が低下し

てしまうおそれがある。

[0044] ランクが高いデバイスパターンについては、精度が最優先されるため、上記したスループット向上のための処置を行うことはできない。一方、ランクが低いデバイスパターンについては、要求精度が高くはなく、描画位置等に多少の誤差があってもデバイスとしての影響が小さい。そこで、ランクが低いデバイスパターンに対して、スループット向上の処置を行うようにする。

[0045] なお、作成するデバイスにおける低ランクのデバイスパターンの比率は、それぞれのデバイスにも依存するが、30%程度は存在すると考えられている。従って、低ランクのデバイスパターンに対してスループット向上の処置を行うだけでも、全体として必要な精度を確保しながらスループットを向上させることが可能となる。

[0046] (描画パターンの分割)

図4は、描画パターンのランクに依存した露光ビーム条件を生成する分割描画パターンデータ生成部36aを示す図である。分割描画パターンデータ生成部36aは、そのブロック構成としてパラメータ選択部42とパターン分割部41を有し、描画パターンの分割に必要な面積等の上限値が格納された上限値メモリ43を備えている。

パラメータ選択部42は、各描画パターンのランク情報に応じた上限値を算出し、パターン分割部41に出力する。

[0047] パターン分割部41は、描画パターン及びパターン分割のための上限値を入力し、分割描画パターンを生成する。

[0048] 描画パターンは描画するパターンの描画開始位置、パターンのサイズ、及びパターンの重要度を示すランク等の描画に必要な情報が定義されており、描画パターンメモリ45に格納されている。

[0049] 図5は、試料に形成されるデバイスパターンに対応した描画パターンの一例を示した図である。図5(a)において、パターン51が高ランク、パターン52が中ランク、パターン53が低ランクに指定されているものとする。このような描画パターンのデータが描画パターンメモリ45に格納されている。例えば、図6(a)に示すような描画パターン61は、描画位置の座標値が(X1, Y1)であり、その位置を起点としてx方向にLx、y方向にLyのパターンとして定義される。図6(b)は、図6(a)の描画パターンのデータ構

造の一例を示した図である。このデータ構造には、描画位置等のデータの他に、ランクのデータが含まれている。

[0050] 可変矩形ビームを照射してデバイスパターンを形成する場合、可変矩形ビームで照射できる大きさに限度があるため、メモリに格納された描画パターンを一度の可変矩形ビームのショットで描画することができない場合がある。そこで、描画パターンデータを可変矩形ビームの可能な大きさに分割する。この分割の方法として、ここでは、(1)矩形の長辺の長さの上限による規定、(2)矩形の面積の上限による規定、及び(3)矩形の長辺の長さ及び矩形の面積の上限による規定、の3種類の規定を対象とする。なお、描画パターンのランクは、高ランク、中ランク、低ランクの3つのレベルに分類されているものとする。

[0051] (1)矩形の長辺の長さの上限による規定

描画パターンのランクが高ランク、中ランク、低ランクのときの矩形の長辺の長さの上限値をそれぞれ、SL(H)、SL(M)、SL(L)とする。これらの上限値は、 $SL(H) < SL(M) < SL(L)$ の関係を有する。

[0052] 高ランクの描画パターンの場合は、矩形の長辺の長さをSL(H)以下にするように描画パターンを分割する。図5(b)のパターン51では、 $Sx1$ と $Sy1$ のどちらか長い方がSL(H)以下になるようにする。

[0053] 同様に、中ランクの描画パターン52の場合は、矩形の長辺の長さをSL(M)以下にするように描画パターンに分割する。図52(b)のパターン52では、 $Sx2$ と $Sy2$ のどちらか長い方がSL(M)以下になるようにする。図52(b)の低ランクの描画パターン53の場合も同様に、 $Sx3$ と $Sy3$ のどちらか長い方がSL(L)以下になるようにする。

[0054] このような上限値(SL(H)、SL(M)、SL(L))は、上限値メモリ43に格納されている。図7(a)は、上限値メモリ43のデータ構成の一例を示す図である。図7(a)に示すように、上限値メモリ43は、描画パターンのランク情報に対応したアドレスが示す記憶領域に、そのランク情報に対応する上限値が定義されている。例えば、高ランクの場合には上限値メモリのアドレスHLに対応し、そのアドレスHLの指定する領域にはSL(H)が定義されている。

[0055] このように上限値メモリ43にランクに応じたアドレスを指定することにより、パラメータ

選択部42はそのランクに応じた上限値を抽出する。抽出された上限値に基づいて、パターン分割部41において、描画パターンを分割して、新たな描画パターンデータを生成する。

[0056] このような長辺の長さの上限による規定によって、電流量を規定することができる。すなわち、低ランクの描画パターンの場合は、上限値を大きくすることにより処理速度の向上を図り、高ランクの描画パターンの場合は、上限値を小さく規定して電流量を少なくしたクーロン効果などの影響を小さくし、高精度に描画可能なようにしている。

[0057] (2) 矩形の面積の上限による規定

描画パターンのランクが高ランク、中ランク、低ランクのとき、矩形の面積の上限値をそれぞれ、 $SA(H)$ 、 $SA(M)$ 、 $SA(L)$ とする。これらの上限値は、 $SA(H) < SA(M) < SA(L)$ の関係を有する。

[0058] 高ランクの描画パターンの場合は、矩形の面積を $SA(H)$ 以下にするように描画パターンを分割する。図5(b)のパターン51では、 $Sx1 \times Sy1$ が $SA(H)$ 以下になるようにする。

[0059] 同様に、中ランクの描画パターンの場合は、矩形の面積を $SA(M)$ 以下にするように描画パターンを分割する。図5(b)のパターン52では、 $Sx2 \times Sy2$ が $SA(M)$ 以下になるようにする。低ランクの描画パターン53の場合も同様に、 $Sx3 \times Sy3$ が $SA(L)$ 以下になるようにする。

[0060] 面積の上限値も長辺の上限値と同様に、上限値メモリ43に格納されており、ランク情報に対応したアドレスを指定して上限値を取得する。例えば、高ランクの場合には、上限値メモリのアドレスHAに対応し、そのアドレスHAで指定される領域に面積上限値 $SA(H)$ が定義されている。

パターン分割部41は、パラメータ選択部42によって決定された面積上限値と描画パターンメモリ45から取得した描画パターンを入力して、ランク情報に応じた1ショットのビームの形状に対応する描画パターンに分割する。

[0061] なお、高ランクの場合は、 $Sx1 \times Sy1$ が $SA(H)$ 以下になるような $Sx1$ 及び $Sy1$ にするが、このとき、 $Sx1$ と $Sy1$ の比率は同程度になるようにすることが望ましい。

[0062] このような面積の上限による規定によって、電流量を規定することができる。従って

、低ランクの描画パターンの場合は面積の上限値を大きく規定して処理速度の向上を図り、高ランクの描画パターンの場合には面積の上限値を小さく規定し、電流量を少なくしてクーロン効果などの影響を小さくし高精度に描画することが可能になる。

[0063] (3) 矩形の長辺の上限及び矩形の面積の上限による規定

面積の上限値で規定する場合、高ランクになるほど電流量が小さいほうが望ましいため、上限値は小さく設定される。例えば、その値が $0.5 \mu\text{m}^2$ とする。この条件を満たす分割描画パターンとしては、図8に示すように種々考えられる。図8(a)は矩形の長辺と短辺の長さが大きく異なる場合であり、細長いパターンの場合である。このパターンは面積上限値の規定を満たしてはいるが、実際にこのパターンで照射するときには、長辺方向にパターンを接続する際にパターンのつなぎ部分にずれが生じやすい。

[0064] このように、パターンの精度を低下させる要因としては、電流量の大きさ及び描画パターンの長辺と短辺の長さの比率があげられる。

[0065] 電流量を問題にするときには面積の上限値によってパターンを分割すればよい。しかし、長辺と短辺の長さの比率が大きい場合、すなわち、細長いパターンの場合には面積が小さい場合であってもパターンの精度が低下するおそれがある。

[0066] そこで、面積の上限値、及び、長辺の上限値の両規定を使用して高精度な描画が可能な描画パターンに分割する。

[0067] まず、面積の上限値(例えば、高ランクのときの上限値 $0.5 \mu\text{m}^2$)でパターンを分割した結果、図8(a)～(c)のようになったものとする。この段階では、図8(b)も図8(c)も面積の上限値の条件を満たしている。

[0068] 次に、面積の上限値によって分割されたパターンに対して、長辺の上限値(例えば、高ランクのときの上限値を $1 \mu\text{m}$ とする)でさらにパターンを分割する。図8(a)～(c)は長辺の上限値の条件によってそれぞれ図8(d)～(f)のように分割される。この図8(d)～(f)のように分割されたパターンは、面積の上限値及び長辺の上限値を共に満たしている。

[0069] 図9は、矩形の長辺の上限及び矩形の面積の上限を条件として描画パターンを分割する処理のフローチャートである。

- [0070] まず、ステップS11で、初期設定を行う。初期設定では、上限値メモリに面積上限のパラメータSA(rank)と長辺サイズ上限のパラメータSL(rank)を設定する。
- [0071] 次のステップS12では、パターン分割部41及びパラメータ選択部42に描画パターンメモリ45から描画パターンのデータを入力する。描画パターンデータは、デバイスパターンを形成するように定義されたパターンの描画開始位置、サイズや、そのパターンの重要度を示すランク等の情報が含まれている。
- [0072] 次のステップS13では、ステップS12で取得した描画パターンのデータに付加された描画パターンのランク情報に対応したアドレスを指定して、上限値メモリにアクセスする。
- [0073] 次のステップS14では、ランク情報に応じた面積上限パラメータ(SA(H),SA(M),SA(L))を取得する。ステップS13でアクセスした上限値メモリのアドレスが示す領域に定義された上限値を取得する。
- [0074] 次のステップS15では、面積上限パラメータを適用して、描画パターンデータを分割する。デバイスパターンのランクが高いほど、一度に描画する面積は小さくしている。例えば、図5(b)に示すような描画パターン51の場合、 $Sx1 \times Sy1$ がSA(H)以下になるように $Sx1$ 及び $Sy1$ を決定する。面積上限値を満たす分割パターンは複数考えられるが、面積上限値だけで分割サイズを規定する場合は、長辺と短辺の比率が同程度であることが好ましい。ただし、本処理では、後のステップで長辺の上限値を規定するため、細長のパターンに分割するようにしてもよい。
- [0075] 次のステップS16では、ランク情報に応じた長辺サイズ上限パラメータ(SL(H),SL(M),SL(L))を取得する。ステップS13でアクセスした上限値メモリ43のアドレスが示す領域に定義された上限値を抽出する。
- [0076] 次のステップS17では、面積上限で分割した描画パターンデータに対してさらに長辺サイズ上限パラメータを適用して、描画パターンデータの分割を行う。
- [0077] 次のステップS18では、ステップS17で生成された露光条件によって描画を行う。
- [0078] 次のステップS19では、すべての描画パターンに対して描画が終了したか否かを判定し、終了していれば本処理は終了し、描画が終了していなければ、ステップS12に戻り、本処理を継続する。

- [0079] なお、上記した描画パターンの分割をパターン分割部で行うことなく、予め可変矩形ビームによる描画が可能のように描画パターンが分割されたデータを描画パターンメモリ45に格納するようにしてもよい。この場合には、描画パターンメモリ45に格納されているデータに従って、描画を行う。
- [0080] 次に、ステンシルマスクが用意された部分一括露光における描画パターンのランクに応じた描画処理について説明する。
- [0081] 図10(a)は、描画パターンの一例を示した図であり、高ランクの描画パターン72と低ランクの描画パターン71が存在する例を示している。また、図10(b)はストライプ状のステンシルマスク73の一例を示している。描画パターンは高ランクのパターン72も低ランクのパターン71もともに細長のパターンであり、ステンシルマスクを使用することによってそのパターンに形成することができる場合を示している。低ランクのパターン71では精度が要求されていないため、ビームの大きさを大きくすることができる。図10(b)のビーム断面74に示すように、ステンシルマスクが多く含まれるように選択範囲を大きくとり(図10(b)では左傾斜線で示している)、一度に描画するパターンの範囲を広くする。選択されたステンシルマスクにより図10(a)のパターン71のうち左傾斜線の部分が一度に描画される。一方、高ランクのパターン72では精度が要求されるため、ビームの大きさを大きくすることができない。そこで、図10(b)のビーム断面75に示すように、選択範囲を小さくとり(図10(b)では右傾斜線で示している)、描画パターンを細かく分割して描画するようにする。選択されたステンシルマスクにより図10(a)のパターン72のうち右傾斜線部分が描画される。
- [0082] この場合も可変矩形の場合と同様に、ランクに応じたビームのサイズを決定し、そのサイズに応じてステンシルマスクの一部を選択する。例えば、選択するステンシルマスク及びそのステンシルマスクのx方向、y方向の上限値をランクに応じて規定しておく。
- [0083] (偏向静定待ち時間の調整)
次に、ランク依存の偏向静定待ち時間選択について説明する。
- [0084] 図11は、電子ビームを偏向した後の電子ビームの静定曲線を示している。図11の横軸は時間を示し、縦軸はビーム位置の変化量を示している。電子ビーム描画装置

では、所定の位置に電子ビームをショットして描画した後、次のショット位置まで電子ビームを偏向させビーム位置を変化させている。例えば、8極子の偏向器を用いてビーム位置を偏向させるときは、8つの電極のそれぞれに印加する電圧を決定してビームの移動方向及び移動量を決定している。図11は一つの電極について偏向電圧が印加された後のビーム位置の変化量が静定する様子を示したグラフである。高精度が要求されるデバイスパターンを描画する場合には、図11の静定曲線において、ビーム位置の変化量が安定するまで、例えば時間 t_2 まで待つ必要がある。一方、安定するまでに時間はかかるものの、時間 t_1 のように早い時間のときであっても次のショット位置付近まで移動している。よって、精度が要求されていないパターンに対しては、安定する前に描画を開始しても問題はない。この偏向静定待ち時間もデバイスパターンのランクに応じて調整する。

- [0085] 静定待ち時間の決定は、主偏向、副偏向や可変矩形ビームを形成するとき等、電子ビームが偏向される場合に行われる。図12は、静定待ち時間決定部36bのブロック構成図を示している。
- [0086] 静定待ち時間決定部36bは、ショット間最大変化量抽出部76と待ち時間定義メモリ78を備えている。
- [0087] ショット間最大変化量抽出部76は、描画パターンメモリ45に格納されている各偏向器(偏向電極)に出力する偏向データを入力し、偏向出力が変化する毎に、つまり、ショット間毎に、最大に変化する変化量を抽出する。各偏向器に出力する偏向データは、例えば一つの偏向器が8つの電極から構成されている場合は、その一つ一つに設定される偏向データである。
- [0088] 静定待ち時間決定部36bは、描画パターンメモリ45から入力した描画パターンのランク情報を抽出し、待ち時間定義メモリ78のうちのランクに応じた記憶領域を選択する。さらに、その描画パターンに対するショット間の最大変化量を抽出し、その値(電子ビームの偏向移動量)をアドレス指定して、ランクに応じた記憶領域から待ち時間を抽出する。
- [0089] 例えば、図12ではショット間最大変化量抽出部76で抽出した偏向移動量が D_m であって、ランクに対応する記憶領域が領域2であったとする。この場合、記憶領域2の

アドレスDmに対応する値Twが待ち時間となる。

[0090] 図7(b)に待ち時間定義メモリのデータ構成の一例を示す。

[0091] 図7(b)に示すように、ランクに応じた記憶領域が用意されており、それぞれの領域に対して偏向移動量をアドレス指定することにより、ランクに対応した静定待ち時間を抽出することができる。例えば、偏向移動量がDmの場合、低ランクのときは30ns、中ランクのときは70ns、高ランクのときは100nsというようにランクに応じた静定待ち時間を容易に抽出することができる。

[0092] (電子線描画方法の説明)

次に、上記した電子線描画装置における電子線描画方法について説明する。

[0093] 図13は、本実施形態に係る電子線描画装置による描画方法を説明するためのフローチャートである。

[0094] まず、ステップS21で、描画パターンに要求される精度に応じたランク情報が付加された描画パターンのデータを取得する。

[0095] 次のステップS22では、ステップS21で取得したランク情報に基づいて、描画パターンを分割するときの分割描画パターンのサイズの上限值を取得する。この上限値には可変矩形の場合には矩形の長辺サイズの上限值及び矩形の面積の上限值が規定され、部分一括露光の場合には選択されるステンシルマスクの範囲の上限值が規定されている。また、上限値は予めランクに応じた上限値が規定された上限値メモリに、ランク情報に対応するアドレスを指定することによって抽出する。

[0096] 次のステップS23では、ステップS22で取得した上限値以下になるような分割描画パターンを決定する。例えば、上限値が可変矩形の面積の上限值の場合は、面積の上限値よりも小さい値で、かつ、矩形の長辺と短辺の長さの比率が同程度になるようにする。

次のステップS24では、ランク情報に基づいて、電子ビームを偏向した後の静定待ち時間を決定する。静定待ち時間も上限値と同様に、予め待ち時間定義メモリに格納されている。この待ち時間定義メモリにランク情報に対応するアドレスを指定することによって、ランクに応じた静定待ち時間を抽出する。

[0097] 次のステップS25では、分割描画パターン及び静定待ち時間に従って電子ビーム

を史料上に照射してデバイスパターンを生成する。

[0098] 以上説明したように、本実施形態の電子線描画装置及び電子線描画方法では、描画パターンのランクに応じてパターンの分割を行い、また、描画パターンのランクに応じて、偏向静定待ち時間の調整を行っている。例えば、描画パターンのランクが高い場合は、高い精度で描画されることが要求されるため、描画パターンを小さなパターンに分割して電子線を照射するようにしている。また、偏向後の静定待ち時間も電子ビームが安定するのに十分な時間まで待つように調整している。一方、描画パターンのランクが低い場合は、精度の高い描画は要求されていない。そのため、描画パターンを大きなパターンに分割して電子線を照射するようにし、偏向後の静定待ち時間も電子ビームが安定する前であっても照射位置に移動している段階で照射されるように待ち時間を短くするようにしている。これにより、全体的に十分な精度のデバイスパターンの生成を高速に実施することが可能となる。

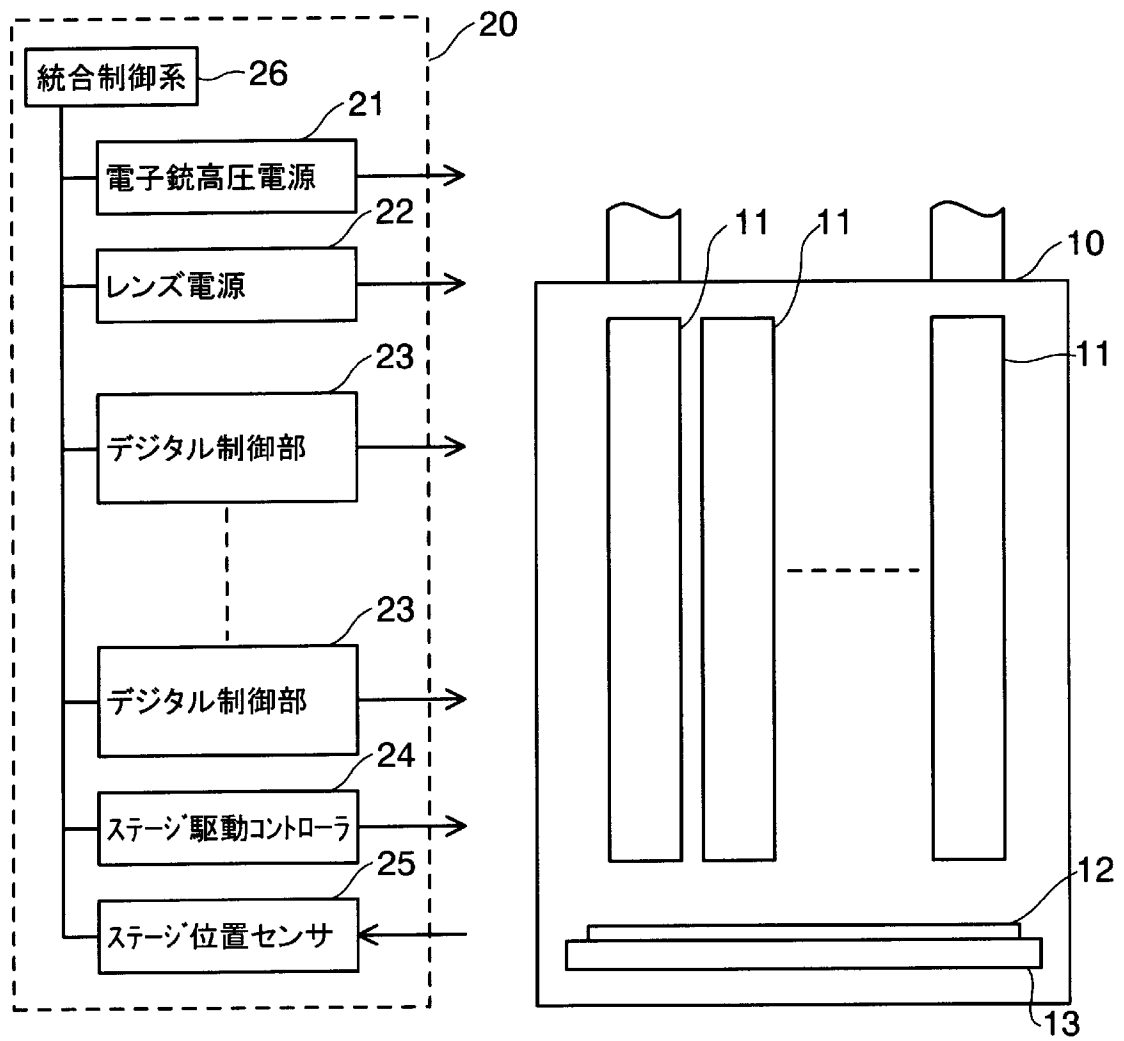
[0099] なお、本発明は、国等の委託研究の成果に係る特許出願（平成20年度独立行政法人新エネルギー・産業技術総合開発機構「マスク設計・描画・検査総合最適化技術開発」委託研究、産業技術力強化法第19条の適用を受ける特許出願）である。

請求の範囲

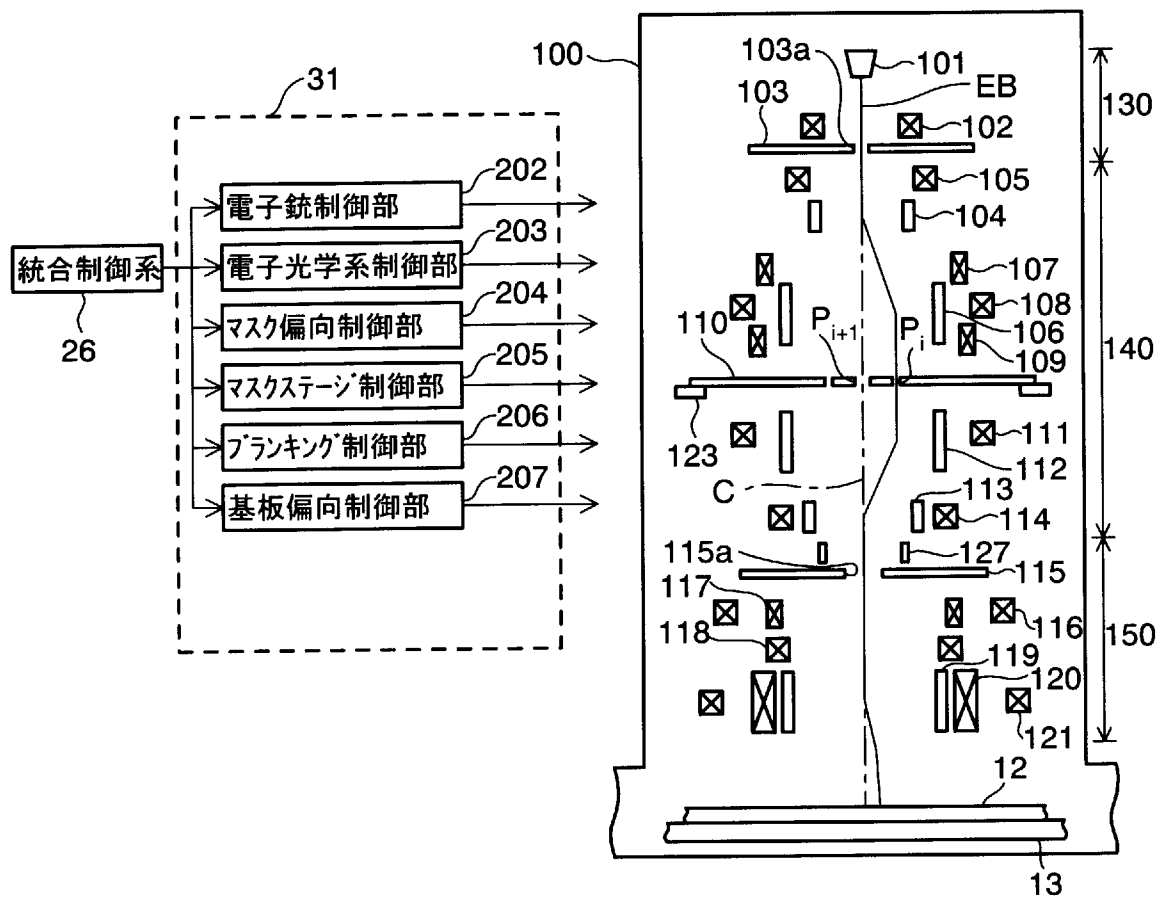
- [1] 試料に形成されるデバイスパターンに要求される精度に応じたランクが付加された描画パターンのデータを格納する記憶部と、
前記ランクに応じて、前記描画パターンを分割した分割描画パターンのデータを生成する分割描画パターンデータ生成部と、
電子ビームが偏向された後の当該電子ビーム照射位置の静定待ち時間を前記ランクに応じて決定する静定待ち時間決定部と、
前記ランクに応じた分割描画パターンのデータ及び前記ランクに応じた静定待ち時間に従って、電子ビームを照射させながらデバイスパターンを描画する制御部とを有することを特徴とする電子線描画装置。
- [2] 更に、少なくとも前記電子ビームを矩形に成形するか、又は、所定のマスクパターンを部分的に選択して電子ビームを成形するビーム成形部を備え、
前記分割描画パターンデータ生成部は、前記電子ビームを矩形に成形するときには、前記描画パターンのランクを基に、少なくとも前記分割描画パターンの長辺サイズの上限值又は前記分割描画パターンの面積の上限值を決定して当該上限値に応じて前記描画パターンを分割描画パターンに分割し、前記所定のマスクパターンを部分的に選択して電子ビームを成形するときには、前記描画パターンのランクを基に、前記マスクパターンを部分照射する範囲の上限值を決定して当該上限値に応じて前記マスクパターンの使用範囲を決定し、
前記静定待ち時間決定部は、前記ランクを基に電子ビームの偏向移動量に応じた静定待ち時間を決定することを特徴とする請求項1に記載の電子線描画装置。
- [3] 前記分割描画パターンデータ生成部は、前記ランク毎に前記上限値が定義された上限値記憶部を備え、前記ランクに対応した前記上限値記憶部のアドレスを指定して前記上限値を決定し、
前記静定待ち時間決定部は、前記ランク毎に前記待ち時間が定義された待ち時間記憶部を備え、前記ランクに対応した前記待ち時間記憶部の記憶領域において、電子ビームの偏向移動量に対応した前記待ち時間記憶部のアドレスを指定して前記静定待ち時間を決定することを特徴とする請求項2に記載の電子線描画装置。

- [4] 前記ランクは、所定の範囲の精度毎に低ランクから高ランクに複数に区分され、当該ランクが低くなるほど前記上限値は大きな値となり、前記ランクが低くなるほど前記静定待ち時間が短くなることを特徴とする請求項3に記載の電子線描画装置。
- [5] 請求項1から4のいずれか一項に記載の電子線描画装置を用いる電子線描画方法であって、
- 試料に形成されるデバイスパターンに要求される精度に応じたランクが付加された描画パターンのデータを取得するステップと、
- 前記ランクに基づいて、前記描画パターンを分割した分割描画パターンを生成するときに使用する分割描画パターンのサイズの上限值を取得するステップと、
- 前記上限値を満たす分割描画パターンのデータを生成するステップと、
- 前記ランクに基づいて、電子ビームを偏向した後の静定待ち時間を決定するステップと、
- 前記分割描画パターンのデータ及び前記静定待ち時間に従って電子ビームを試料上に照射するステップと、
- を含むことを特徴とする電子線描画方法。

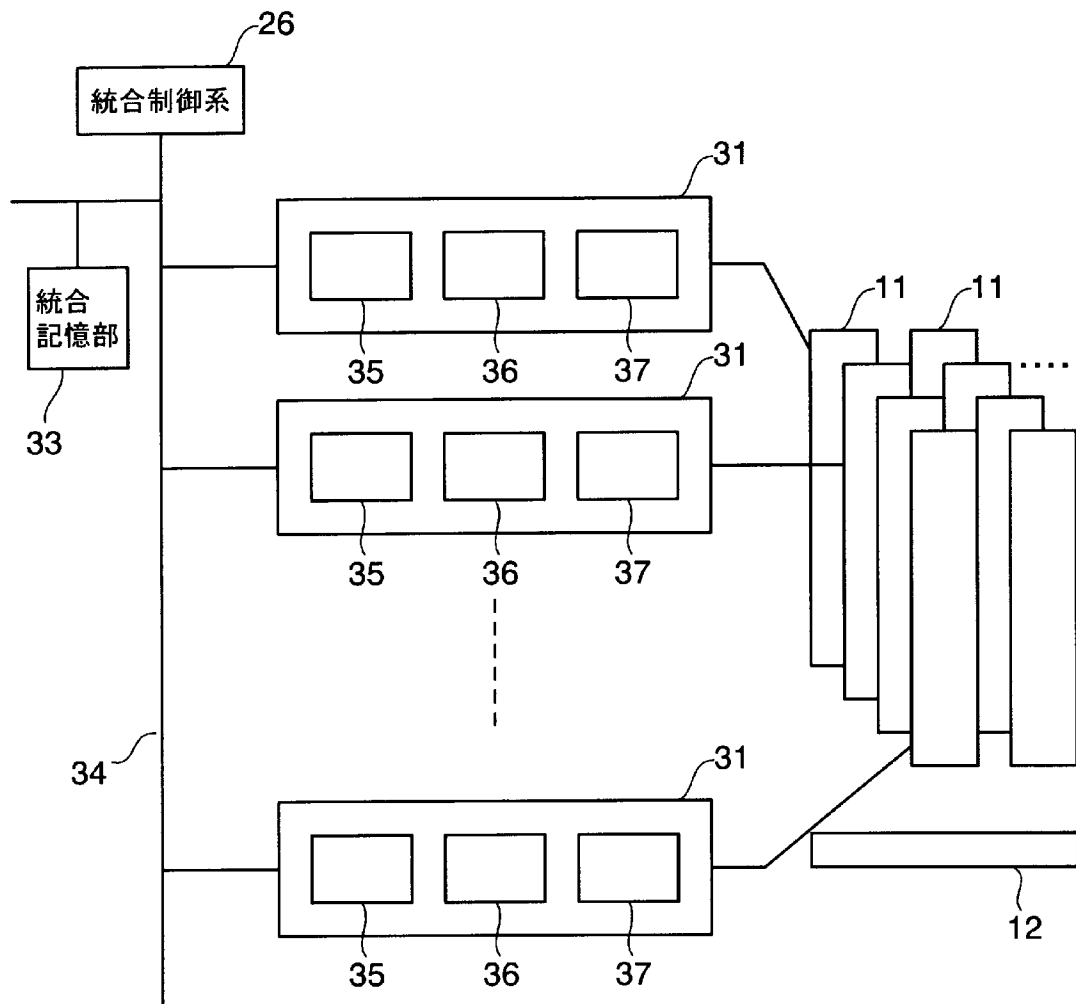
[図1]



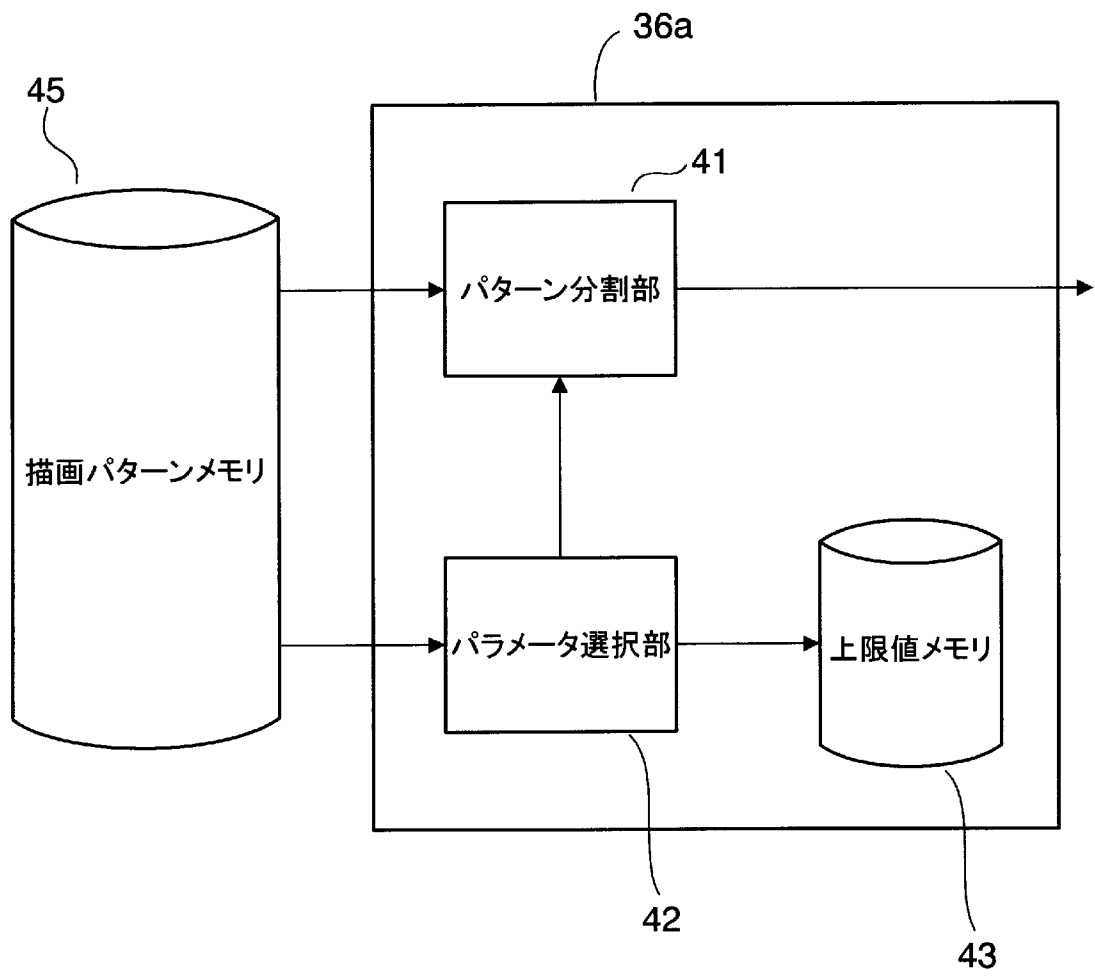
[図2]



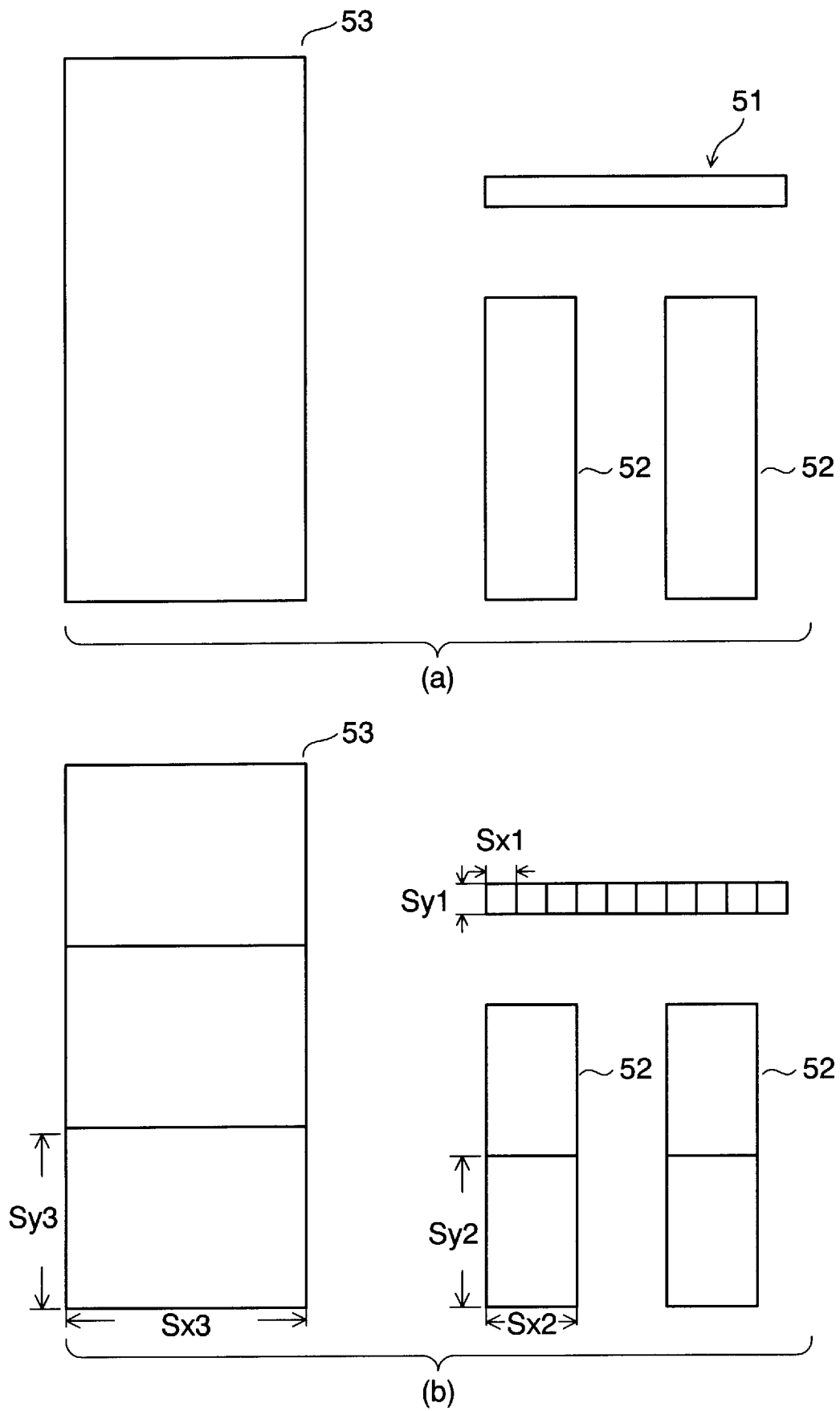
[図3]



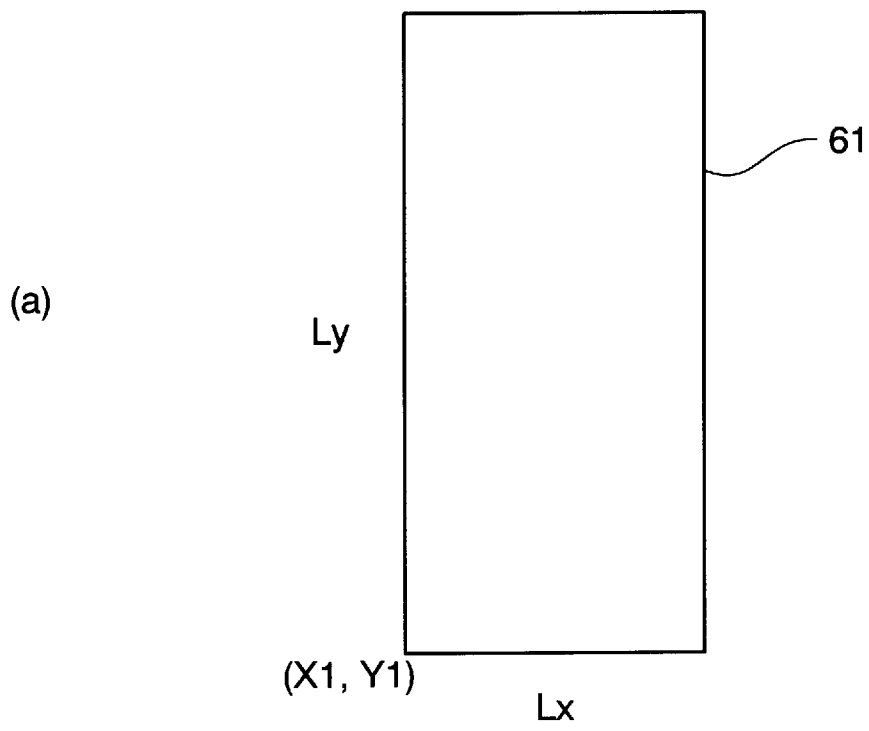
[図4]



[図5]



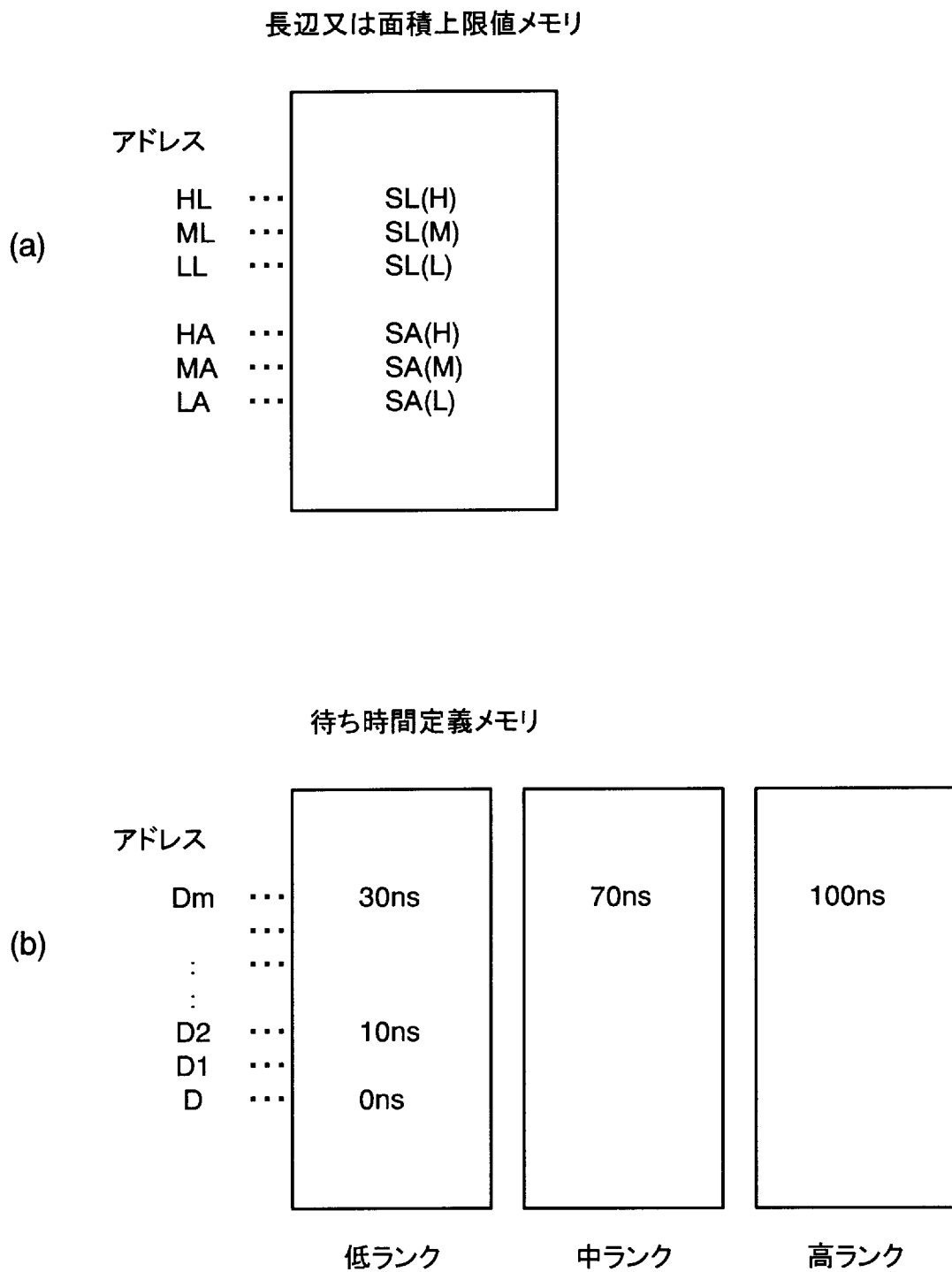
[図6]



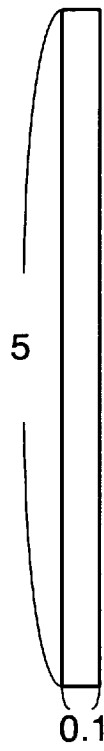
(b)

ランク	X1	Y1	Lx	Ly	...
-----	----	----	----	----	-----

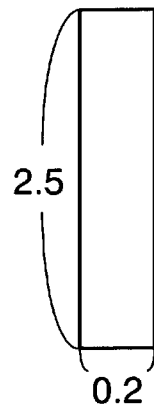
[図7]



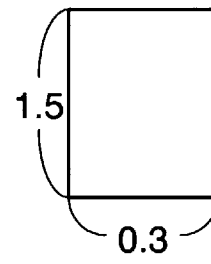
[図8]



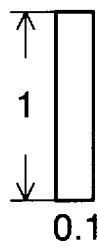
(a)



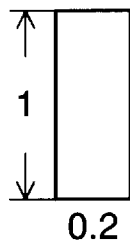
(b)



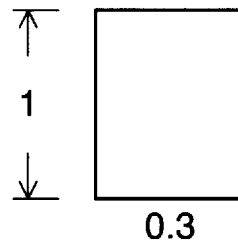
(c)



(d)

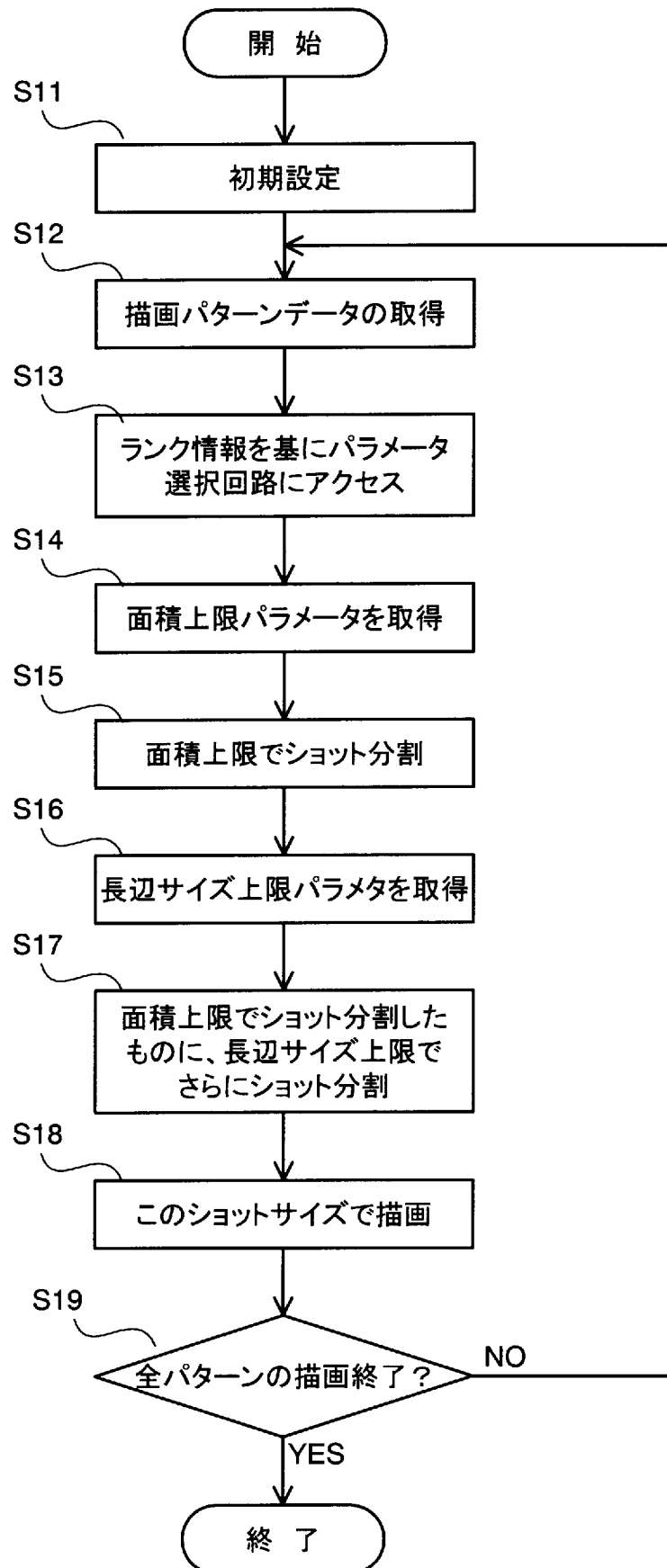


(e)

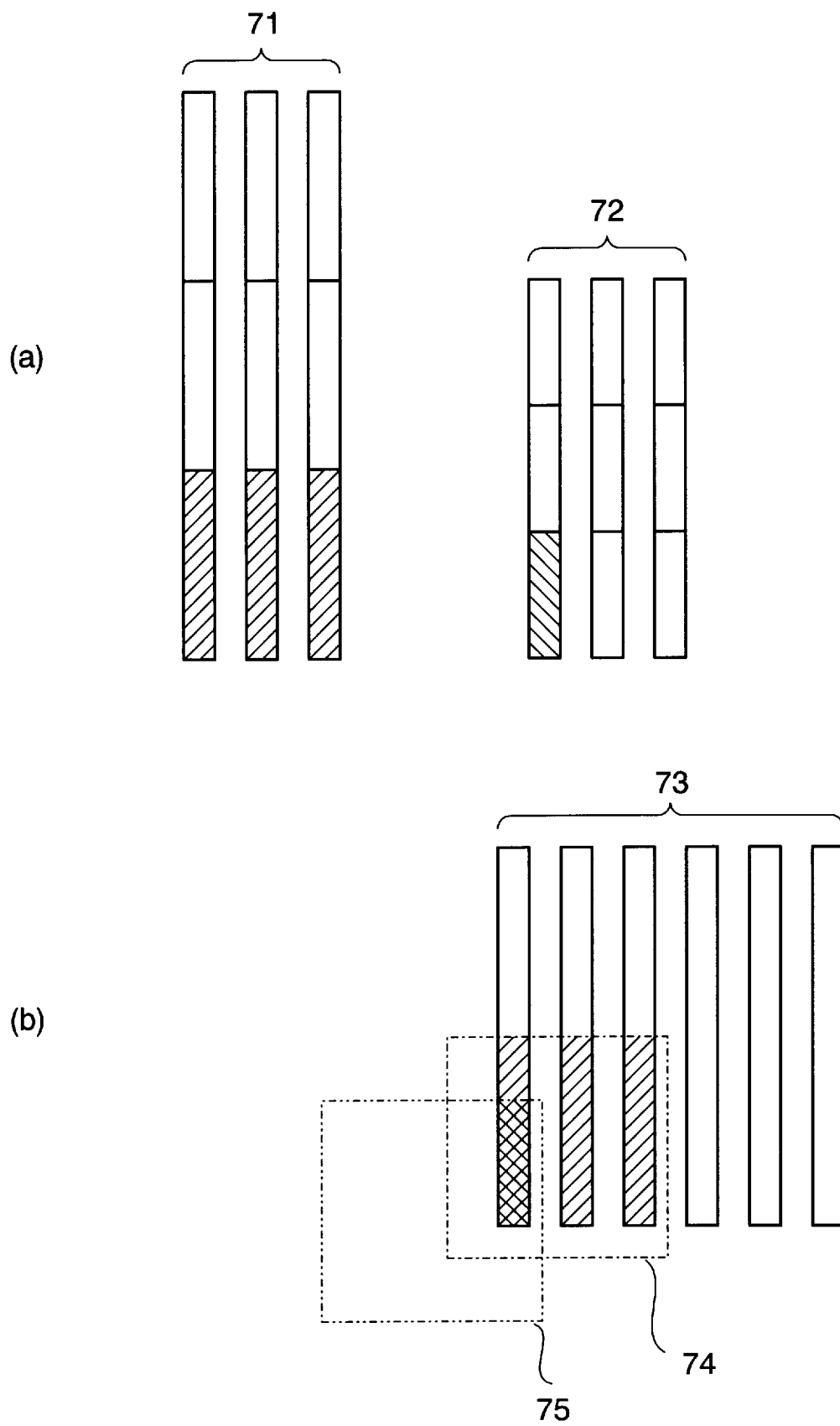


(f)

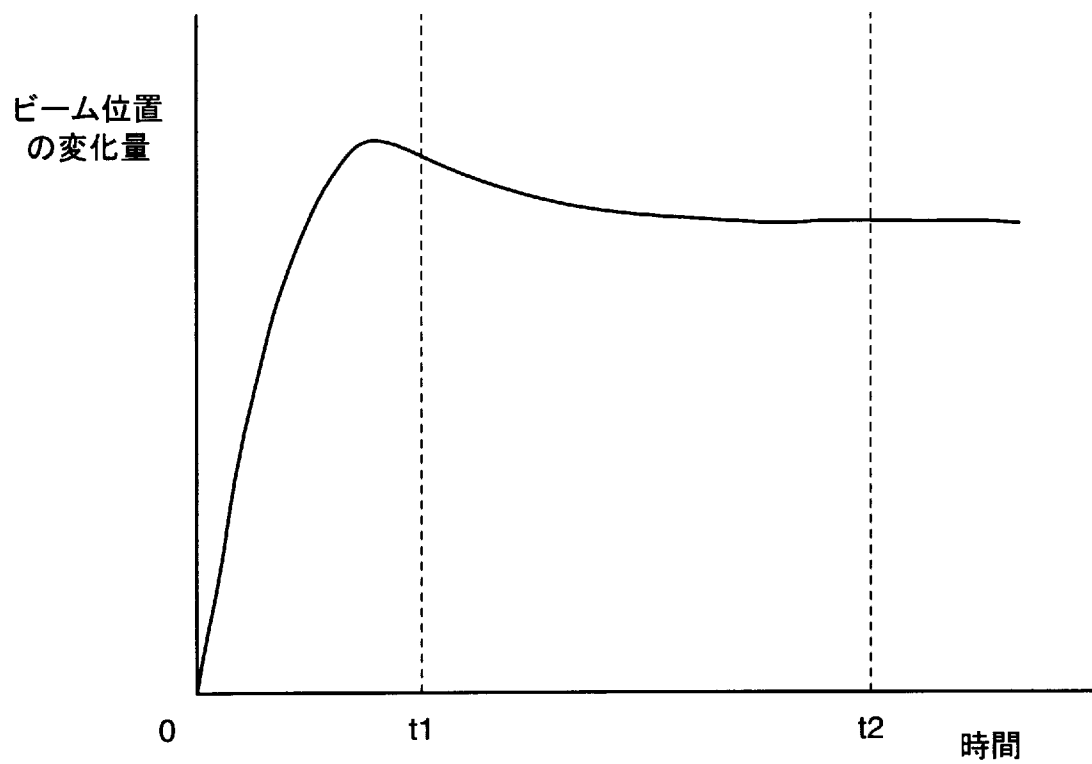
[図9]



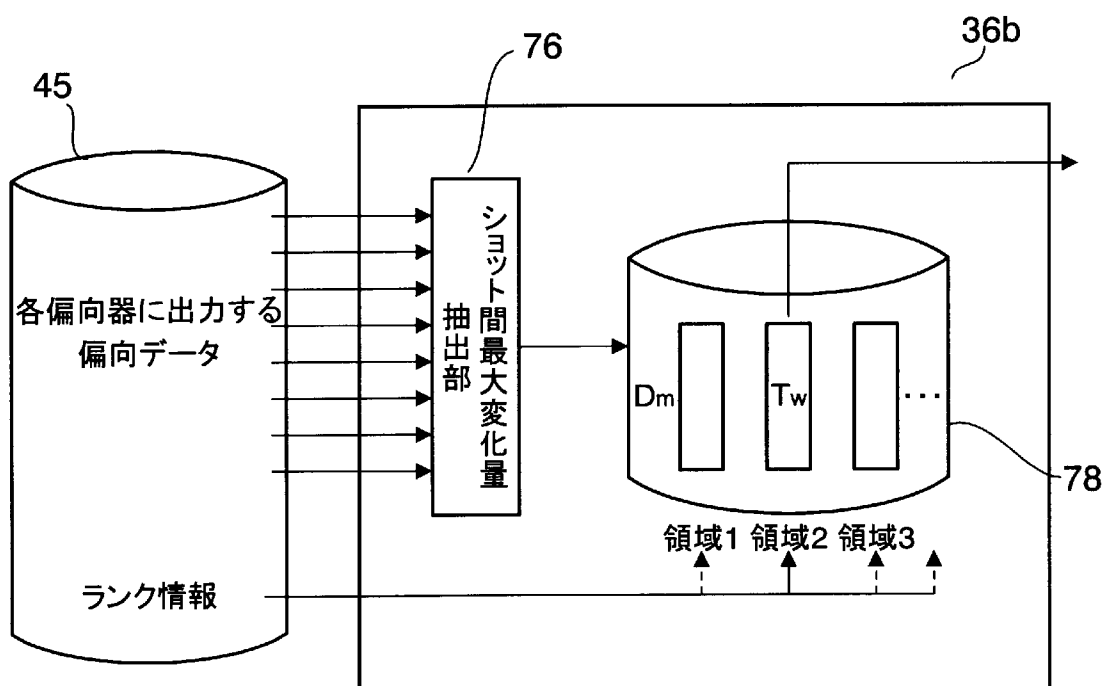
[図10]



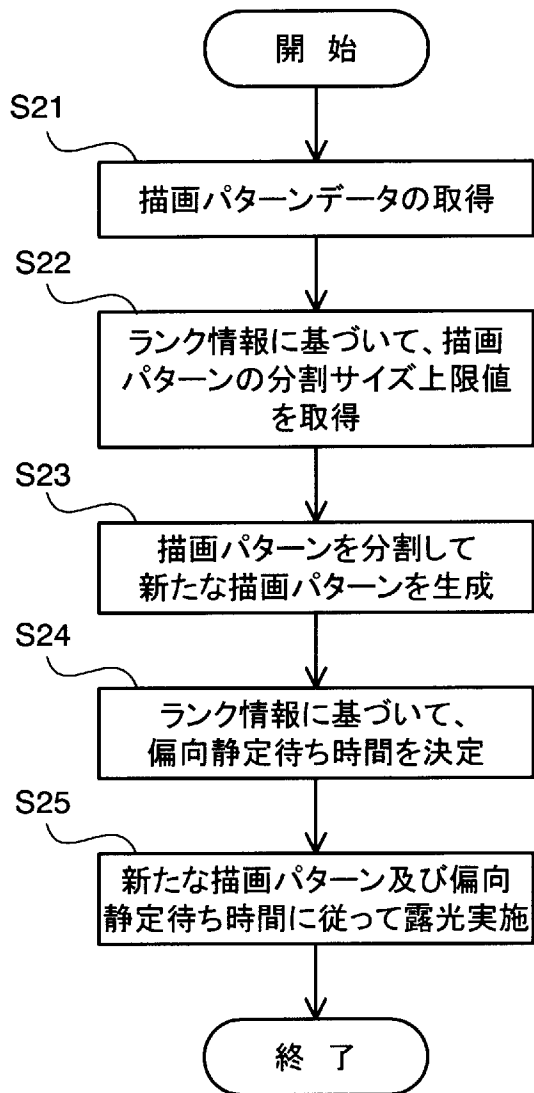
[図11]



[図12]



[図13]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/056325

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/027(2006.01) i, G03F7/20(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/027, G03F7/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2003-077821 A (Toshiba Corp.), 14 March, 2003 (14.03.03), Par. Nos. [0011] to [0023]; Figs. 1 to 2 (Family: none)	1-5
Y	JP 2-299221 A (Matsushita Electronics Corp.), 11 December, 1990 (11.12.90), Full text; all drawings (Family: none)	1-5
Y	JP 2008-277540 A (Toshiba Corp.), 13 November, 2008 (13.11.08), Par. Nos. [0003] to [0014], [0068] to [0080]; Figs. 1, 39 (Family: none)	1-5

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
01 June, 2009 (01.06.09)

Date of mailing of the international search report
09 June, 2009 (09.06.09)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/056325

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2000-277417 A (Canon Inc.), 06 October, 2000 (06.10.00), Par. No. [0057] & US 2003/0094584 A1	2-5
A	JP 4-071218 A (JEOL Ltd.), 05 March, 1992 (05.03.92), Claims (Family: none)	1-5

A. 発明の属する分野の分類（国際特許分類（I P C））
Int.Cl. H01L21/027 (2006.01)i, G03F7/20 (2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L21/027, G03F7/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 9 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 9 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 9 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2003-077821 A（株式会社東芝）2003.03.14, 段落[0011]-[0023], 図 1-2（ファミリーなし）	1-5
Y	JP 2-299221 A（松下電子工業株式会社）1990.12.11, 全文, 全図 （ファミリーなし）	1-5
Y	JP 2008-277540 A（株式会社東芝）2008.11.13, 段落[0003]-[0014], [0068]-[0080], 図 1, 39（ファミリーなし）	1-5

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日

0 1 . 0 6 . 2 0 0 9

国際調査報告の発送日

0 9 . 0 6 . 2 0 0 9

国際調査機関の名称及びあて先
日本国特許庁（I S A / J P）
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

渡戸 正義

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 7 4

2 M

9 0 2 3

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2000-277417 A (キヤノン株式会社) 2000. 10. 06, 段落[0057] & US 2003/0094584 A1	2-5
A	JP 4-071218 A (日本電子株式会社) 1992. 03. 05, 特許請求の範囲 (ファミリーなし)	1-5