



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0021099
(43) 공개일자 2011년03월04일

(51) Int. Cl.

H01L 31/119 (2006.01) B82B 3/00 (2006.01)

(21) 출원번호 10-2009-0078698

(22) 출원일자 2009년08월25일

심사청구일자 2009년08월25일

(71) 출원인

창원대학교 산학협력단

경남 창원시 사림동 9 창원대학교내

(72) 발명자

이웅

경기도 안양시 만안구 안양6동 588-128

명재민

경기도 고양시 일산동구 마두동 783 강촌한신APT
207-1202

(74) 대리인

특허법인명인

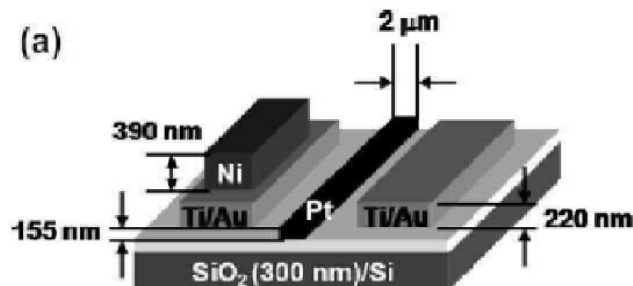
전체 청구항 수 : 총 7 항

(54) 자기 정렬법을 이용한 공기 간극 FET 제조방법, 그 제조방법을 이용하여 제조된 공기 간극 FET, 및 그 공기 간극 FET를 이용한 센서 소자

(57) 요약

자기 (magnetic) 정렬법을 이용한 공기 간극 (air-gap) 전계효과 트랜지스터 (FET: Field Effect Transistor) 제조방법, 그 제조방법을 이용하여 제조된 공기 간극 FET, 및 그 공기 간극 FET를 이용한 센서 소자가 개시된다. 상기 자기 정렬법을 이용한 공기 간극 FET 제조방법은 ZnO 나노선을 c-plane 단결정 Al₂O₃ 기판상에 형성하는 제 1 단계; 상기 기판상에 형성된 상기 ZnO 나노선을 Ni 증착으로 캐핑하는 제 2 단계; 식각 공정에 의하여 소자의 전극패턴을 형성하는 제 3 단계; 및 자기 정렬법을 이용하여 상기 공기 간극 FET를 제조하는 제 4 단계를 포함한다.

대표도 - 도2a



이 발명을 지원한 국가연구개발사업

과제고유번호 KRF-2007-521-D00251 / R01-2007-000-20143-1

부처명 교육과학기술부 / 한국과학재단

연구관리전문기관

연구사업명 지역대학우수과학자 지원사업 / 특정기초연구

연구과제명 나노전자/바이오 응용을 위한 반도체 나노케이블의 합성 및 계면특성 분석에 관한 연구
/ 융합공정기반 수직나노선 정렬구조제조 및 특성연구

기여율

주관기관 한국학술진흥재단 / 연세대학교

연구기간 2007년 08월 01일 ~ 2008년 07월 31일 / 2007년 09월 01일 ~ 2010년 8월 31일

특허청구의 범위

청구항 1

자기 정렬법을 이용한 공기 간극 FET (Field Effect Transistor) 제조방법으로서,

ZnO 나노선을 c-plane 단결정 Al_2O_3 기판상에 형성하는 제 1 단계;

상기 기판상에 형성된 상기 ZnO 나노선을 Ni 증착으로 캐핑하는 제 2 단계;

식각 공정에 의하여 소자의 전극패턴을 형성하는 제 3 단계; 및

자기 정렬법을 이용하여 상기 공기 간극 FET를 제조하는 제 4 단계를 포함하는 것을 특징으로 하는 자기 정렬법을 이용한 공기 간극 FET 제조방법.

청구항 2

제 1 항에 있어서,

상기 제 1 단계는 MOCVD법을 사용하여 수행되고, 상기 제 2 단계는 스퍼터링법을 이용하여 수행되며 상기 ZnO 나노선의 직경은 150nm이고 길이가 8 μm 인 것을 특징으로 하는 자기 정렬법을 이용한 공기 간극 FET 제조 방법.

청구항 3

제 2 항에 있어서,

상기 제 3 단계는 $\text{SiO}_2/\text{p-Si}$ 기판상에 스퍼터링을 이용한 금속 증착에 의한 전극 박막을 형성하는 단계와 식각 공정에 의한 매트릭스형 전극패턴을 형성하는 단계를 포함하는 것을 특징으로 하는 자기 정렬법을 이용한 공기 간극 FET 제조 방법.

청구항 4

제 3 항에 있어서,

상기 제 4 단계는 상기 Ni 캐핑된 ZnO 나노선을 자기장 내에서, 개별 나노선을 부유시키기 충분한 시간 동안 초음파 처리 과정을 거쳐 이소프로필 알코올내 나노선을 침지함으로써 제조된 서스펜션을 가하여 분산시키는 단계를 포함하는 것을 특징으로 하는 자기 정렬법을 이용한 공기 간극 FET 제조 방법.

청구항 5

제 4 항에 있어서,

상기 자기장 내에서 도포되어 소자 패턴상에 정렬된 ZnO 나노선 양단상에 Ti/Au 상부전극을 DC마그네트론 스퍼터링을 이용하여 증착하고 식각공정을 거쳐 최종적인 상기 공기 간극 FET를 형성하는 단계를 더 포함하는 것을 특징으로 하는 자기 정렬법을 이용한 공기 간극 FET 제조 방법.

청구항 6

제 1 항 내지 제 4 항의 공기 간극 FET 제조방법에 따라 제조되는 것을 특징으로 하는 공기 간극 FET.

청구항 7

제 5 항의 공기 간극 FET를 이용한 것을 특징으로 하는 센서 소자.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 FET 등을 포함하는 반도체 소자의 제조분야에 관한 것이고, 더욱 상세하게는 자기 정렬법을 이용한 공기 간극 FET 제조방법, 그 제조방법을 이용하여 제조된 공기 간극 FET, 및 그 공기 간극 FET를 이용한 센서 소자에 관한 것이다.

배경 기술

[0002] 나노선, 나노케이블, 및 나노튜브를 포함하는 1차원 나노구조는 수 ~ 수십 나노미터 범위의 직경에 기인하는 독특한 특성 때문에 차세대 마이크로/나노 전자기기, 광학기기 등에 응용이 기대되고 있다.

[0003] 1차원 나노구조를 활용한 나노소자의 지금까지의 연구는 단일 소자단위의 발광다이오드, 센서, 그리고 FET 등의 구조를 구현하기 위한 제조기술에 초점이 맞추어져 있었다. 탄소나노튜브를 포함하는 1차원 나노구조를 소자 구조로 융합할 수 있음을 보였으며 이들 소자는 비교적 우수한 소자 동작특성을 보이는 것으로 보고되고 있다. 그러나 개별 1차원 나노구조를 정확하게 조작하여 재현 가능한 매트릭스형 소자 패턴을 형성하기가 어렵기 때문에 1차원 나노구조를 집적회로에 응용하는 데에는 한계가 있었다.

[0004] 이러한 한계를 극복하기 위해, 미소 유체 (micro fluid) 정렬법, 전기장 보조 정렬법, 및 자기 정렬법 등이 개발되었다. 이러한 정렬기법 중, 자기 정렬법은 다른 정렬기법에 비해 패턴화된 기관 내 원하는 위치에 단 하나의 나노선을 비교적 용이하고 간단하게 위치시킬 수 있다. 그러나 종래 소개되었던 모델 구조는 다수의 ZnO 나노선을 두 개의 긴 전극 스트립 사이에 연결함으로써 간단한 교량형 (bridge-type) 구조를 형성하는 것이 전부였고 이러한 구조는 매트릭스형 소자구조에 적용하기는 곤란하다. 따라서 이러한 실험적 용도와 한계에 머무르지 않고 ZnO 나노선을 실제적인 소자 구조에 응용할 수 있는 방법이 필요하다.

발명의 내용

해결 하고자하는 과제

[0005] 본 발명은 상기한 종래 기술의 문제점과 한계를 감안하여 고안되었고, 본 발명의 일 목적은 실제적 소자 구조에 적용할 수 있는 자기 정렬법을 이용한 공기 간극 FET 제조방법, 그 제조방법을 이용하여 제조된 공기 간극 FET, 및 그 공기 간극 FET를 이용한 센서 소자를 제공하는 것이다.

과제 해결수단

[0006] 상기한 본 발명의 목적을 달성하기 위해, 본 발명의 일 태양에 따라 자기 정렬법을 이용한 공기 간극 FET (Field Effect Transistor) 제조방법이 제공되고, 상기 자기 정렬법을 이용한 공기 간극 FET 제조방법은 ZnO 나노선을 c-plane 단결정 Al_2O_3 기관상에 형성하는 제 1 단계; 상기 기관상에 형성된 상기 ZnO 나노선을 Ni 증착으로 캐핑하는 제 2 단계; 식각 공정에 의하여 소자의 전극패턴을 형성하는 제 3 단계; 및 자기 정렬법을 이용하여 상기 공기 간극 FET를 제조하는 제 4 단계를 포함한다.

[0007] 여기서, 상기 제 1 단계는 유기금속화학증착(MOCVD)법을 사용하여 수행되고, 상기 제 2 단계는 스퍼터링법을 이용하여 수행되며 상기 ZnO 나노선의 직경은 150nm이고 길이가 8 μ m일 수 있다.

[0008] 또한 상기 제 3단계는 SiO_2/p -Si기관 상에 스퍼터링을 이용한 금속증착에 의한 전극 박막 형성과 식각 공정에 의한 매트릭스형 소자의 전극패턴을 형성하는 단계를 포함한다.

[0009] 그리고, 상기 제 4 단계의 자기 정렬법을 이용한 공기 간극 FET 제조방법은 상기 Ni 캐핑된 ZnO 나노선을 자기

장 내에서, 개별 나노선을 부유시키기 충분한 시간 동안 초음파 처리 과정을 거쳐 이소프로필 알코올내 나노선을 침지함으로써 제조된 서스펜션을 가하여 분산시킬 수 있다. 공기 간극 FET 구조는 상기 자기장 내에서 도포되어 소자 패턴상에 정렬된 ZnO 나노선 양단상에 Ti/Au 상부전극을 DC마그네트론 스퍼터링을 이용하여 증착하고, 식각공정을 거쳐 최종적인 상기 공기 간극 FET 구조를 형성할 수 있다.

[0010] 더하여, 본 발명의 다른 태양에 따라, 상기한 공기 간극 FET 제조방법에 따라 제조되는 공기 간극 FET이 제공될 수 있다.

[0011] 또한, 본 발명의 또 다른 태양에 따라, 상기 공기 간극 FET 제조방법에 따라 제조된 공기 간극 FET를 이용하여 센서 소자를 제조할 수 있다.

효 과

[0012] 상기한 바와 같이, 본 발명에 따르면, 자기 정렬법에 기초한 제조공정을 통해 ZnO 나노선과 공기간극 상의 현수 채널로 구성된 매트릭스형 집적전자소자에 적용 가능한 소자구조를 제조할 수 있었다. 또한, 자기정렬법을 적용함으로써 사전에 제조된 소자 패턴상에 공기간극을 유지하면서 ZnO 나노선을 선택적으로 정렬시킬 수 있었다.

[0013] 이 공기간극 FET는 표면상태 및 흡착 산소종과 관련된 공기 유전층의 유전용량의 변화에 의존하는 동작특성을 보였으며 이와 같은 특성은 후면 게이트형 소자 비교군에서는 관찰되지 않는다. 따라서 이와 같은 동작특성은 정렬된 공기간극 FET의 생화학 센서로서의 응용 잠재성을 보인다.

발명의 실시를 위한 구체적인 내용

[0014] 이하 동일한 부재번호는 동일한 구성요소를 참조로 하는, 첨부된 도면을 참조하여 본 발명의 바람직한 실시 예를 상세하게 설명한다. 본 명세서 및 특허청구범위에 사용된 용어나 단어는 통상적이거나 사전적 의미로 한정되어 해석되지 아니하며, 본 발명의 기술적 사항에 부합하는 의미와 개념으로 해석되어야 한다.

[0015] 본 명세서에 기재된 실시 예와 도면에 도시된 구성은 본 발명의 바람직한 실시 예이며, 본 발명의 기술적 사상을 모두 대변하는 것이 아니므로, 본 출원 시점에서 이들을 대체할 수 있는 다양한 균등물과 변형 예들이 있을 수 있다.

[0016] 공기 간극 FET구조에서, 공기는 무한 밴드갭 에너지를 갖는 절연체로서 집적회로에 있어서 FET 구조의 스케일다운에 수반하는 게이트 유전체의 누설전류 문제를 해결하는 게이트 절연체로 기능한다.

[0017] 또한, 공기 간극 소자내의 현수형 나노선 채널은 표면이 모두 외부 환경에 노출되므로 다른 소자 구성에 비해 센서에 적용 시 보다 높은 표면적을 나타낼 수 있다. 패턴화된 소자 구조 내의 원하는 위치에 개별 나노선을 위치시키기 곤란함이 현수형 채널의 이점을 활용하는데 장애가 되므로, 자기 정렬법의 유용성을 증명하기 위해 공기 간극 구조가 선택되었다.

[0018] 본 발명에서는 나노선 채널 재료로서, ZnO를 사용하는데 이는 3.37eV의 넓은 밴드갭과 60meV의 높은 엑시톤 구속 에너지, 표면 상태에 따라 좌우되는 전기적 성질 등 그 특성의 다양한 소자에의 응용 잠재력이 크기 때문이다. 그러나, ZnO는 본 발명의 일 실시예의 설명을 위해 선택된 것이고 이로써 제한되지 않으며 다른 물질 또한 본 발명에 따른 방법에 사용될 수 있음을 이해할 것이다.

[0019] 미리 제조된 전극 패턴상에 나노선의 위치를 정확하고 간단하게 선택 제어할 수 있었고 따라서 본 기술을 매트릭스형 집적 나노선 소자에 응용할 수 있음을 확인하였다. 공기 간극 FET 구조의 이점을 ZnO 나노선에 기초한 FET의 동작특성에 있어서 표면흡착 화학종의 역할에 관하여 전형적인 후면 게이트형 나노선 FET의 동작을 비교함으로써 설명한다.

[0020] 도 1은 본 발명의 일 실시예에 따른 자기 정렬법을 이용한 공기 간극 FET제조방법의 일 예를 도시한 도면, 도 2a는 본 발명의 일 실시예에 따른 공기 간극 FET에 대한 미리 제조된 소자 전극 구조를 개략적으로 도시한 도면, 그리고 도 2b는 본 발명에 따른 자기장내 전극상의 단일 Ni 캐핑된 ZnO 나노선의 정렬 및 결과적인 공기

간극 나노선 FET 구조를 개략적으로 도시한 도면이다.

- [0021] 도 1, 도 2a, 및 도 2b를 참조하면, 먼저, 채널 재료로서 ZnO 나노선을 *c*-plane 단결정 Al_2O_3 기판상에 형성한다(단계S10). ZnO 나노선의 형성에는 MOCVD법을 포함하는 다양한 방법을 사용할 수 있다.
- [0022] 다음, 기판상에 형성된 ZnO 나노선을 예컨대 스퍼터링법을 이용하여 Ni 박층으로 캐핑한다(단계S20). 이때, ZnO 나노선은 예컨대 직경이 150nm이고 길이가 8 μ m일 수 있다. 이후, 자기 정렬법을 이용하여 공기 간극 FET를 제조한다(단계S30). 상기 자기정렬법은 당업계 주지의 자기정렬법을 이용할 수 있다.
- [0023] 상기 단계를 보다 상세히 설명하면, 우선, 도 2a에 개략적으로 도시된 바와 같이 기본 패턴을 예컨대 300nm 두께의 SiO_2 /p-Si기판상에 스퍼터링된 금속층에 예컨대 e-빔 리소그래피를 이용하여 형성한다. 기본 패턴에서, Ni는 정렬 과정 동안 자기장내에서 Ni캐핑된 ZnO 나노선을 흡인하는 역할을 한다.
- [0024] 다음, 이렇게 형성된 기본 소자 구조상에, Ni 캐핑된 ZnO 나노선을 도 2b에 개략적으로 도시된 바와 같이 예컨대 1.6T의 자기장내에서, 개별 나노선을 부유시키기 충분한, 30분 동안의 초음파 처리 과정을 거쳐 이소프로필알코올내 나노선을 침지함으로써 제조된 서스펜션을 가하여 분산시킨다. 상기한 바와 같이, 분산된 ZnO 나노선의 수는 Ni 패턴의 크기(폭)를 변화시킴으로써 제어할 수 있다. 따라서 특정 크기(폭)의 Ni 패턴을 채용하여 단하나의 나노선을 채널로서 전극에 위치시킬 수도 있다.
- [0025] 이어서 예컨대 Ti/Au 상부전극을 정렬된 나노선의 양 단상에 예컨대 DC마그네톤 스퍼터링을 이용하여 증착하여 최종적인 공기 간극 FET구조를 형성한다.
- [0026] 이하, 본 발명에 따라 제조된 자기 정렬법을 이용한 공기 간극 FET의 우수성을 검증하기 위해, 본 발명의 일 실시예에 따라 제조된 공기 간극FET와 열산화된 300nm 두께의 SiO_2 층으로 도포된 p형 Si기판상에 제조된 후면게이트 나노선 FET와 비교한다.
- [0027] 여기서 p형 Si기판은 범용 게이트로 기능할 수 있다.
- [0028] 양자의 비교 분석은 반도체 파라미터 분석기를 사용하여 전류-전압 특성을 측정함으로써 수행하였다.
- [0029] 나노선 기반의 소자 공정을 위한 자기정렬기술의 유효성 및 이점은 먼저 하나의 ZnO 나노선으로 공기 간극 FET를 제조함으로써 입증될 수 있었다.
- [0030] 도 3a는 공기 간극 FET의 전체 모양을 나타낸, 전자현미경(SEM)으로 본 영상이다. 도 3a를 참조하면, ZnO 나노선이 게이트 전극 위 소스와 드레인 전극사이에 위치함을 볼 수 있는데 이는 나노선이 미리 제조된 소자 패턴의 원하는 위치에 선택적으로 위치되었음을 나타낸다. 또한 도 3a에서 소스와 드레인 전극사이 표면영역, 특히 게이트 전극면상에 음영을 볼 수 있는데 이는 바닥 게이트 전극과 소스/드레인 전극사이의 높이차에 의해 형성되었던 현수형 나노선 채널 아래 간극이 존재함을 나타낸다.
- [0031] 일단 나노선 채널이 전극 패턴에 조립되면, 소자 구조는 전형적인 리소그래피 공정에 의해 완성되어 도 3b에 도시된 바와 같은 다른 구성요소나 전기 배선을 추가할 수 있다. 따라서, ZnO 나노선/공기 간극/Pt 게이트의 현수형 소자구조는 적용 목적에 따라 형성된 소자 패턴에 자기장을 인가함으로써 임의의 복잡한 과정 없이 생산될 수 있고 결과적으로 원하는 위치에 하나의 나노선을 제어 정렬 및 포지셔닝 할 수 있었다.
- [0032] 나노선 기반 소자를 제조하기 위한 통상적인 기술-이는 분산 후 시간이 소모되는 이미징 프로세스에 의한 나노선의 매핑이 요구됨-을 적용하는 경우 나노선 분산시 그 분포의 임의성 때문에 집적회로의 형태로 동일한 소자 패턴을 반복적으로 재현할 수 없음을 주목하면, 본 발명에서 적용된 자기 정렬기술이 나노선 분산의 임의성을 완화함으로써 1차원 나노 구조에 기초한 '재현 가능한' 패턴화된 집적회로를 구현하는 잠재적인 유용한 방법일 수 있다.
- [0033] 자기 금속전극 패턴은 기판의 원하는 위치에 연속적으로 제조되고 이어서 나노선은 자기장하에서 분산되어, 전극에 관하여 나노선의 자체 정렬을 일으킨다. 이러한 위치제어 기술에 기초하여, 고집적 나노선 소자 배열의 제조가 가능할 수 있다. 또한, 전기장 방법과 비교하면, 여기의 자기장 방법은 나노선의 금속캐핑 영역을 전극에 흡인하여 나노선이 자기장내에서 정렬되기 때문에 정렬이 나노선 자체의 유전특성에 좌우되지 않고 나노선 성장단에 형성시킨 작은 금속캐핑의 자기적 특성에 좌우된다는 점에서 다양한 종류의 반도체 물질에 적용될 수 있는 이점이 있다.

[0034] 따라서, 나노선이 자성 촉매를 채용하는 VLS 메커니즘을 통해 성장하면, 임의의 반도체 나노선이 소자 패턴상에 개별적으로 정렬될 수 있다. 본 발명에 채용된 공정의 이점은 아래의 표 1에 나타나 있다.

표 1

[0035]

소자 구조	분산 방법	리소그래피 방법	이미징	매핑	Ni 패턴	정렬구조
종래 소자	임의 분산법	e빔 리소그래피	0	0	X	X
본 발명	자기 정렬법	광 또는 e빔 리소그래피	X	X	0	0

[0036] 도 3c에는, 제어 실험을 위한 후면게이트 나노선 FET가 도시된다.

[0037] ZnO 나노선을 이용한 재현성 있는 패턴화한 집적소자의 제조를 위한 자기정렬법의 실용성에 대한 실시사례의 소개에 이어 공기 간극 ZnO 나노선 FET의 응용 가능분야의 제시를 위한 동작 특성을 분석하였다. 도 4a는 게이트 전압(V_g)의 변화에 따른 드레인 전류 대 드레인 전압의 곡선으로 표현된 출력특성을 나타낸 것이다. 도 4a에서, 드레인 전류가 $V_g=0$ 일때 매우 낮고 동시에 $-20V$ 까지 부 게이트 전압을 인가하여도 드레인 전류는 거의 변화하지 않는다. 반면에, 정 게이트 전압이 인가되면, 드레인 전류는 상당히 증가한다. 이러한 출력특성은 ZnO 나노선 채널이 n형이고 FET가 증폭모드로 동작함을 나타낸다. 도 3b는 $V_{ds}=0.4V$ 일 때 공기 간극 FET의 운반자의 이동특성을 나타낸다. 도 4b로부터, 문턱전압 V_{th} , 온/오프 전류비, 문턱 아래 기울기, 그리고 횡컨덕턴스는 각각 13V, 40, 3V/decade, 그리고 3.7nS로 평가되었다. ZnO나노선 채널의 운반자 농도 (n)는 아래와 같이 계산될 수 있다.

수학식 1

$$n = \frac{CV_{th}}{e\pi r^2 L}$$

[0038]

[0039] 여기서 r , C , L 은 각각 나노선의 반경, 유전용량, 그리고 채널 길이를 나타내며 나노선의 유전용량은 $C = 2\pi\epsilon\epsilon_0 L / \ln(2h/r)$ 이다. 여기서 h 는 유전층의 두께를 나타낸다.

[0040] 측정된 $r=75nm$, $L=3\mu m$, $h=65nm$ 를 대입하면, 운반자의 농도는 $4.65 \times 10^{17} cm^{-3}$ 이다. 전계효과 이동도(μ_e)는 아래 식을 사용하여 계산될 수 있다.

수학식 2

$$\mu = \frac{dI_{ds}}{dV_g} \frac{L^2}{CV_{ds}}$$

[0041]

[0042] 공기 간극 FET에 대하여 횡컨덕턴스(dI_{ds}/dV_g)를 3.7nS로 하면 전계효과 이동도는 약 $3cm^2 V^{-1} s^{-1}$ 이다.

[0043] 상기한 공기 간극 FET의 특성을 이해하기 위해, 대조군으로서 별도로 제조된 후면게이트형 ZnO 나노선 FET의 출력 및 이동 특성을 측정하였고 그 결과를 도 5a 및 5b에 나타내었다. 도 5a에 도시된 출력 특성에서, FET는 상당한 오프상태 전류를 가짐을 알 수 있다. 따라서, 본 소자는 게이트 전압이 부극성일 때 off 상태가 되는 반면 정 게이트 전압이 인가되면 각각의 주어진 드레인 전압에 대하여 드레인 전류가 증가한다. 이러한 $I_{ds}-V_{ds}$ 거동은 ZnO 나노선 기반 후면 게이트 FET에 대하여 이전에 보고되었던 것과 유사한 것으로서 본 후면 게이트 소자의 나노선 FET가 n채널형임을 의미한다. 도 5b에 도시된 이동특성으로부터, 문턱전압, 온/오프 전류비, 문턱 아래 기울기, 그리고 횡컨덕턴스는 각각 -13V, 10, 26V/decade, 140.4nS로 추산되었다. 이 수치와 식 (1) 및 (2)를 사용하면, 운반자 농도와 전계효과 이동도가 $4.80 \times 10^{17} cm^{-3}$ 및 $13cm^2 V^{-1} S^{-1}$ 로 계산된다.

- [0044] 도 4 및 5에 도시된 소자 특성을 비교하면, 공기 간극 FET와 후면게이트 FET 두 소자 공히 동일한 ZnO 나노선을 이용하여 제조되었음에도 불구하고 그 동작특성이 현저히 다를 수 있다. 우선, 두 소자의 문턱 전압에 있어서 상당한 차이가 있다. 공기 간극 FET는 정의 문턱전압을 갖는 반면 후면 게이트 FET는 부의 문턱전압을 갖는다.
- [0045] n채널 소자는 일반적으로 부의 문턱 전압을 가지며 문턱 전압에 대한 정의 기여는 채널과 게이트 유전체간의 계면에서의 부극성 전하와 강한 역전(inversion)시의 부 고갈 전하(negative depletion charge)에 기인한다. ZnO의 경우, 전기 전도가 표면에 흡착된 부극성으로 하전된 중에 좌우되고 이러한 효과는 나노선과 같은 저장된 구조에 대하여 보다 현저하다고 일반적으로 알려져 있다.
- [0046] 공기 간극 FET구조에서는, ZnO 나노선 채널이 그 둘레를 따라 모든 면이 주변 공기에 노출되는 반면, 후면 게이트 FET의 경우 나노선 채널의 일부가 SiO₂ 유전층과 접촉하고 있다. 따라서 공기 간극 FET에서는 채널 표면에 흡착된 부극성 하전 중에 의하여 유효 '계면 전하'가 문턱전압에 대하여 정의 기여를 하게 된다. 반면에 후면 게이트형 FET에서는 SiO₂ 유전층 내에 정극성의 트랩전하가 존재하므로 문턱전압에 부의 기여를 하게 된다.
- [0047] 표면 전하의 역할의 중요성은 도 4a 및 5a에 도시된 출력특성으로부터도 파악할 수 있다. 공기 간극 소자는 평시 꺼짐형이고 후면 게이트 소자는 평시 켜짐형이다. 공기에 노출된 ZnO 나노선의 직경이 상당히 작으면 표면 흡착중 때문에 형성된 ZnO 나노선 내의 고갈 영역이 나노선 길이방향으로의 도전 경로를 차단하기에 충분한 크기일 수 있다. 반면 후면 게이트 소자에서는, 나노선이 고갈 영역의 확장을 방지할 수 있는 정극성 트랩 전하를 포함하는 SiO₂층과 접촉하고 있다. 따라서, V_g=0에서, 드레인 전류는 공기 간극 소자에서는 거의 0인 반면 후면 게이트 소자에서는 0이 아닌 값을 갖는다.
- [0048] 이상에서 기술한 두 소자의 온/오프 출력 특성의 차이에 더하여, 소자의 구조적 차이는 표면 흡착중 효과와 관련있는 채널 도전성의 차이를 유발한다. 공기 간극 FET의 이동도는 약 $3\text{cm}^2\text{V}^{-1}\text{S}^{-1}$ 로 계산되는 반면 후면 게이트 FET의 이동도는 약 $13\text{cm}^2\text{V}^{-1}\text{S}^{-1}$ 로 계산된다. 두 소자의 운반자 농도가 거의 같으므로 후면 게이트 FET의 소스-드레인 전도성은 공기 간극 FET보다 높을 것으로 예상된다. 운반자의 이동도의 차이는 부극성으로 대전된 표면 흡착중의 존재에 따른 운반자의 산란효과 때문이다.
- [0049] 이상에서 기술한 공기 간극 FET와 후면 게이트 FET의 동작 특성의 차이는 소자의 응용에 있어서 실용적으로 다음과 같은 의미를 갖는다. 나노선 기반 FET 소자를 센서에 적용하고자 한다면, 소자가 채널상에 존재하는 소정 분량의 화학적 또는 생물학적 종에 대하여 재현성 있도록 동작함을 보증할 수 있어야 한다. 이러한 관점에서, 공기 간극 소자는, 소자의 동작에 현저한 영향을 미치는 후면 게이트형 소자에 존재하는 SiO₂와의 접촉과 관련된 동작상의 불확실성이 제거될 수 있는 이점을 갖는다. 더욱이, 공기 간극 소자 구성의 경우에는, 임의의 화학종이 나노선 채널 표면상에서 흡착될 때, 공기 유전층의 정전용량을 변화시켜 상기한 바와 같이 온/오프 동작과 문턱 전압의 변화를 일으키는 바, 이는 공기 간극 FET 구조의 센서 응용에 있어서 또 다른 중요성을 가질 것이다.
- [0050] 이상에서 본 발명에 대한 기술사상을 첨부도면과 함께 서술하였지만 이는 본 발명의 바람직한 실시예를 예시적으로 설명한 것이고 본 발명을 한정하는 것은 아니다. 또한, 이 기술분야의 통상의 지식을 가진 자라면 누구나 본 발명의 기술사상의 범주를 이탈하지 않는 범위 내에서 다양한 변형 및 모방이 가능함은 명백한 사실이다.

도면의 간단한 설명

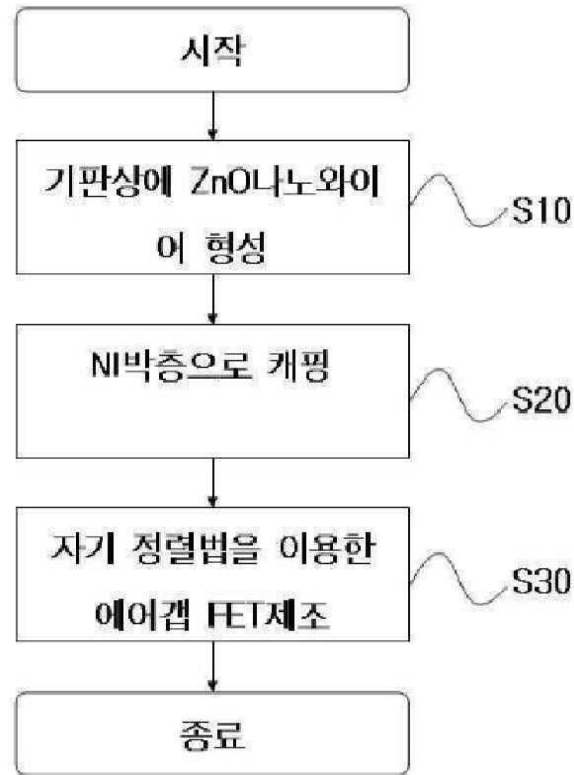
- [0051] 도 1은 본 발명의 일 실시예에 따른 자기 정렬법을 이용한 공기 간극 FET제조방법의 일 예를 도시한 도면,
- [0052] 도 2a는 본 발명의 일 실시예에 따른 공기 간극 FET에 대한 미리 제조된 소자 전극 구조를 개략적으로 도시한 도면,
- [0053] 도 2b는 본 발명에 따른 자기장내 전극상의 단일 Ni캐핑된 ZnO나노선의 정렬 및 결과적인 공기 간극 나노선 FET 구조를 개략적으로 도시한 도면,
- [0054] 도 3a는 본 발명에 따른 공기 간극 FET의 전체 모양을 나타낸, SEM전자현미경으로 본 그래프,
- [0055] 도 3b는 본 발명에 따른 65nm 겹의 에어 유전층을 갖는 공기 간극 FET구조를 도시한 도면,
- [0056] 도 3c는 본 발명에 따른 공기 간극 FET와 비교하기 위한 제어 실험을 위한 백게이트 나노선 FET를 도시한 도면,

[0057] 도 4a 및 도 4b는 본 발명에 따른 게이트 전압(V_g)의 함수로서 얻어진, 드레인 전류 대 드레인 전압의 관점에서 공기 간극 ZnO나노선 FET의 출력 특성 및 전달 특성을 각각 나타낸 그래프, 및

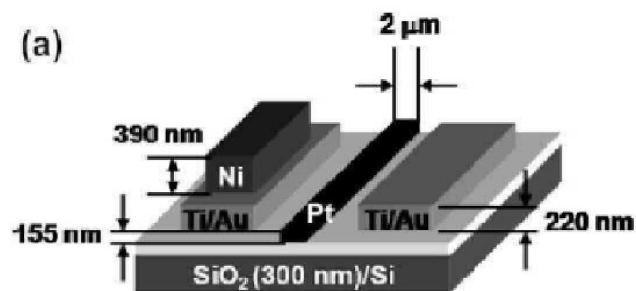
[0058] 도 5a 및 5b는 종래의 백게이트 ZnO 나노선 FET의 출력 특성 및 전달 특성을 도시한 도면.

도면

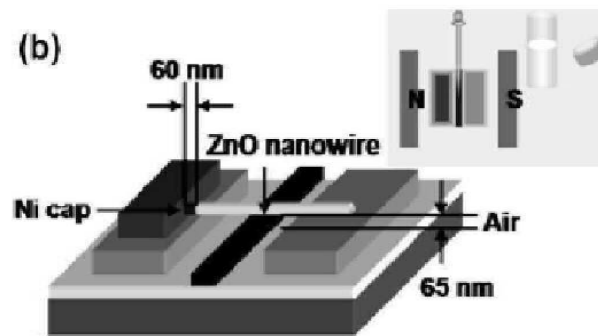
도면1



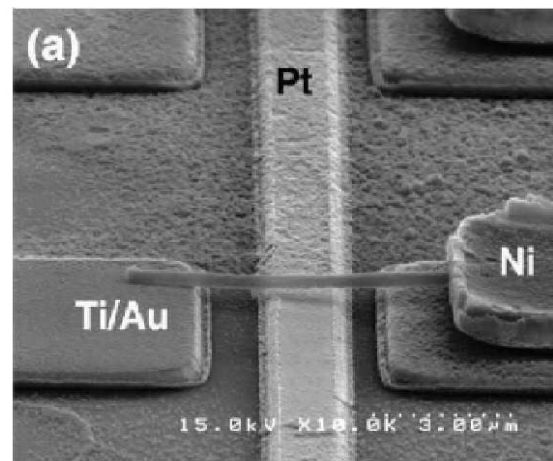
도면2a



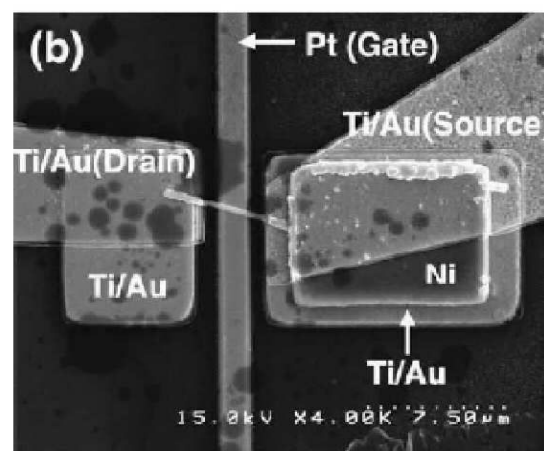
도면2b



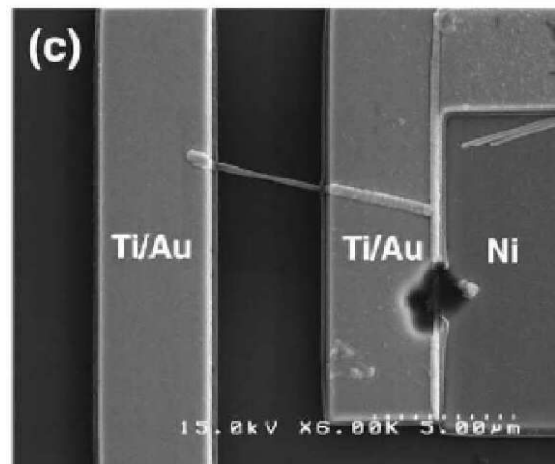
도면3a



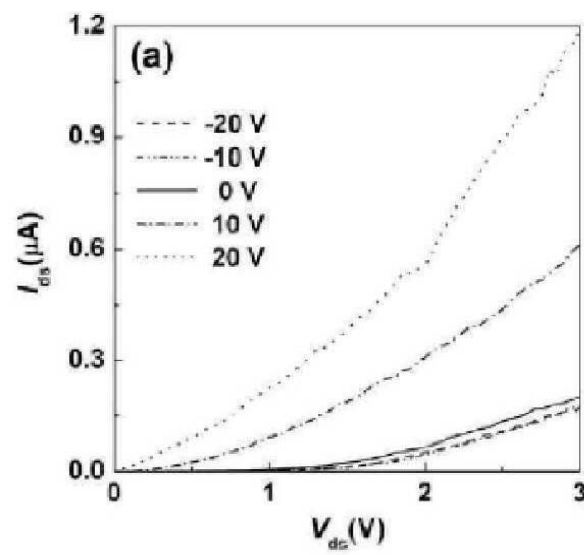
도면3b



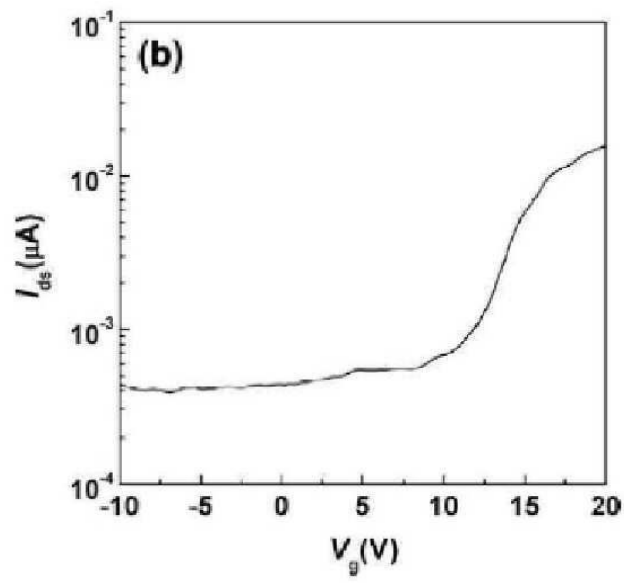
도면3c



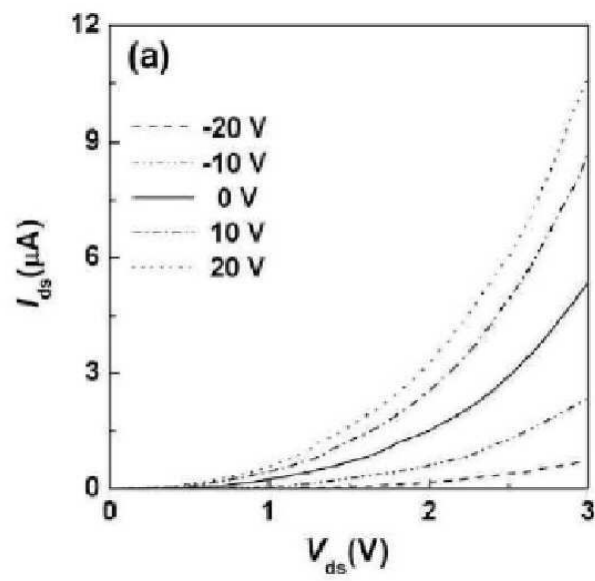
도면4a



도면4b



도면5a



도면5b

