

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5089037号
(P5089037)

(45) 発行日 平成24年12月5日(2012.12.5)

(24) 登録日 平成24年9月21日(2012.9.21)

(51) Int.Cl.	F 1
HO 1 L 21/02	(2006.01) HO 1 L 27/12 B
HO 1 L 27/12	(2006.01) HO 1 L 21/20
HO 1 L 21/20	(2006.01) HO 1 L 21/322 G
HO 1 L 21/322	(2006.01) HO 1 L 29/78 627 D
HO 1 L 21/336	(2006.01)

請求項の数 13 (全 29 頁) 最終頁に続く

(21) 出願番号	特願2005-347770 (P2005-347770)
(22) 出願日	平成17年12月1日 (2005.12.1)
(65) 公開番号	特開2006-186347 (P2006-186347A)
(43) 公開日	平成18年7月13日 (2006.7.13)
審査請求日	平成20年9月18日 (2008.9.18)
(31) 優先権主張番号	特願2004-351263 (P2004-351263)
(32) 優先日	平成16年12月3日 (2004.12.3)
(33) 優先権主張国	日本国 (JP)

(73) 特許権者	000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地
(72) 発明者	田村 友子 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
審査官	萩原 周治

最終頁に続く

(54) 【発明の名称】 半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項 1】

基板上にスパッタ法により金属酸化膜を形成し、
前記金属酸化膜上に薄膜トランジスタを有する素子形成層を形成し、
前記素子形成層を覆って絶縁膜を形成し、
前記金属酸化膜の表面の一部が露出されるように前記絶縁膜及び前記素子形成層に開口部を形成した後、前記基板から前記素子形成層を剥離することを特徴とする半導体装置の作製方法。

【請求項 2】

基板上に金属膜を形成し、
前記金属膜上にスパッタ法により金属酸化膜を形成し、
前記金属酸化膜上に薄膜トランジスタを有する素子形成層を形成し、
前記素子形成層を覆って絶縁膜を形成し、
前記金属酸化膜の表面の一部が露出されるように前記絶縁膜及び前記素子形成層に開口部を形成した後、前記基板から前記素子形成層を剥離することを特徴とする半導体装置の作製方法。

【請求項 3】

請求項2において、
前記金属膜として、タンゲステン(W)、モリブデン(Mo)、チタン(Ti)、タンタル(Ta)、ニオブ(Nb)、ニッケル(Ni)、コバルト(Co)、ジルコニウム(Co)、

10

20

Zr)、亜鉛(Zn)、ルテニウム(Ru)、ロジウム(Rh)、鉛(Pb)、オスミウム(Os)、イリジウム(Ir)から選択された元素または前記元素を主成分とする合金材料若しくは化合物材料を用いることを特徴とする半導体装置の作製方法。

【請求項4】

請求項1乃至3のいずれか一において、

前記金属酸化膜の形成を、酸素雰囲気下で行うことを特徴とする半導体装置の作製方法

。

【請求項5】

請求項1乃至4のいずれか一において、

前記素子形成層は、さらにアンテナを有することを特徴とする半導体装置の作製方法。

10

【請求項6】

請求項1乃至5のいずれか一において、

前記絶縁膜として、ダイヤモンドライクカーボン膜、炭素を含む膜、窒化珪素を含む膜、窒化酸化珪素を含む膜、または有機材料からなる膜を用いることを特徴とする半導体装置の作製方法。

【請求項7】

請求項1乃至6のいずれか一において、

前記開口部を、レーザ光の照射により形成することを特徴とする半導体装置の作製方法

。

【請求項8】

請求項1乃至7のいずれか一において、

前記基板から前記素子形成層を剥離した後、可撓性を有する第1及び第2のフィルムを用いて前記素子形成層を封止することを特徴とする半導体装置の作製方法。

20

【請求項9】

請求項8において、

前記第1及び前記第2のフィルムとして、帯電防止フィルムを用いることを特徴とする半導体装置の作製方法。

【請求項10】

請求項8において、

前記第1及び前記第2のフィルムとして、帯電防止可能な材料が貼り付けられたフィルムを用いることを特徴とする半導体装置の作製方法。

30

【請求項11】

請求項1において、

前記開口部にエッチング剤を導入して、少なくとも前記金属酸化膜の一部を除去することを特徴とする半導体装置の作製方法。

【請求項12】

請求項2又は3において、

前記開口部にエッチング剤を導入して、少なくとも前記金属膜及び前記金属酸化膜の一部を除去することを特徴とする半導体装置の作製方法。

【請求項13】

請求項2又は3において、

前記金属膜に含まれる金属元素とは異なる金属元素を用いて、前記金属酸化膜を形成することを特徴とする半導体装置の作製方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置の作製方法に関し、特に支持基板と素子形成層との間に設けられた剥離層を利用して、支持基板から素子形成層の剥離を行うことにより半導体装置を作製する方法に関する。

【背景技術】

50

【0002】

近年、有価証券や商品の管理など、自動認識が必要なあらゆる分野を対象に、非接触でデータの授受が行えるRFID (Radio Frequency Identification) タグや、RFIDタグを搭載カード等の必要性が高まっている。RFIDタグを搭載したカードは、カード内部のループアンテナを介して外部の機器と非接触でデータの読み書きをするようになされる。また、RFIDタグを搭載したカードは、磁気記録方式によりデータを記録する磁気カードに比べて記憶容量が大きく、セキュリティ性に優れているため、最近では様々な分野への利用できる形態が提案されている。

【0003】

一般的に、RFIDタグはアンテナとICチップとから構成され、ICチップはシリコンウェハ上に設けられたトランジスタ等を有する素子形成層により形成されている。しかし、近年、より低コスト化が求められており、ガラス基板上等に設けられた素子形成層を用いるRFIDタグの技術開発が進められている。このような技術では、ガラス基板上に設けられた素子形成層は、完成後に支持基板であるガラス基板から分離する必要がある。支持基板上に設けられた素子形成層を分離する方法として、これまで様々な技術が考えられている。

【0004】

例えば、支持基板を研削、研磨することによって薄膜化を行い素子形成層を取り出す方法や、支持基板を化学反応等によって除去する方法または支持基板と素子形成層を剥がす方法等がある。例えば、支持基板上に設けられた素子形成層を剥がす方法としては、非晶質シリコン（またはポリシリコン）からなる分離層を設け、基板を通過させてレーザ光を照射して非晶質シリコンに含まれる水素を放出させることにより、空隙を生じさせて支持基板を分離させる技術がある（特許文献1参照）。また、他にも素子形成層と支持基板の間にシリコンを含む剥離層を設けて、当該剥離層をフッ化ハロゲンを含む気体を用いて除去することにより、素子形成層を支持基板から分離する技術がある（特許文献2参照）。このように、支持基板上に設けられた素子形成層を分離する方法は多数ある。

【0005】

【特許文献1】特開平10-125929号公報

【特許文献2】特開平8-254686号公報

【発明の開示】**【発明が解決しようとする課題】****【0006】**

しかしながら、支持基板を研削、研磨または溶解によって除去する方法では、応力等の物理的な力による損傷や汚染の問題等が生じる。また、これら的方法では、一度使用した基板を再度利用することが非常に困難であり、コストが増加するという問題がある。

【0007】

また、支持基板と素子形成層の間に設けられた剥離層を用いて、支持基板上に設けられた素子形成層を分離する場合、剥離層の性質が重要となる。つまり、剥離層を除去することにより支持基板と素子形成層を分離する場合には、剥離層に用いられる材料と当該剥離層を除去するためのエッティング剤の選択により、剥離層の除去に要する時間が左右される。また、剥離層を介して支持基板と素子形成層を物理的な力で分離する場合には、剥離層に用いられる材料により剥離層を介して形成された支持基板と素子形成層との密着性が左右される。また、剥離層上に薄膜トランジスタ等から構成される素子形成層を設ける場合に、剥離層の材料や膜質によっては、トランジスタの特性に影響を与え半導体装置の信頼性が低下する恐れがある。

【0008】

上記問題を鑑み、本発明では、低コストで信頼性の高い半導体装置の作製方法を提供することを目的とする。

【課題を解決するための手段】**【0009】**

10

20

30

40

50

本発明における半導体装置の作製方法は、基板上に金属膜を形成し、金属膜にプラズマ処理を行うことによって金属膜の表面に金属酸化膜を形成し、金属酸化膜上に素子形成層を形成し、素子形成層を覆って絶縁膜を形成し、絶縁膜および素子形成層に開口部を形成し、開口部にエッチング剤を導入して金属膜および金属酸化膜を除去し、基板から素子形成層を剥離することを特徴としている。また、本発明における素子形成層とは、少なくとも薄膜トランジスタ(TFT)を有している。当該薄膜トランジスタにより、CPU(central processing unit)、メモリまたはマイクロプロセッサ等のありとあらゆる集積回路を設けることができる。また、素子形成層は、薄膜トランジスタに加えてアンテナを有した形態もとりうる。例えば、薄膜トランジスタで構成される素子形成層は、アンテナで発生した交流の電圧を用いて動作を行い、アンテナに印可する交流の電圧を変調することにより、リーダ/ライタへの送信を行うことができる。なお、アンテナは、薄膜トランジスタとともに形成してもよいし、薄膜トランジスタとは別個に形成し、後に電気的に接続するように設けてもよい。

【0010】

本発明における半導体装置の他の作製方法として、基板上に金属膜を形成し、金属膜にプラズマ処理を行うことによって金属膜の表面に金属酸化膜を形成し、金属酸化膜上に素子形成層を形成し、素子形成層を覆って絶縁膜を形成し、絶縁膜および素子形成層に開口部を形成し、開口部にエッチング剤を導入して金属膜および金属酸化膜の少なくとも一部を残して除去し、基板から素子形成層を物理的手段(物理的な力)により剥離することを特徴としている。なお、物理的手段とは化学ではなく、物理学により認識される手段であり、具体的には力学の法則に当てはめることができ可能な過程を有する力学的手段または機械的手段を指し、何らかの力学的エネルギー(機械的エネルギー)を変化させる手段を指している。つまり、物理的手段を用いて剥離するとは、例えば人間の手、ノズルから吹付けられるガスの風圧、超音波または楔状の部材を用いた負荷等を用いて外部から衝撃(ストレス)を与えることによって剥離することを言う。なお、剥離層(ここでは金属膜および金属酸化膜)を介して形成された基板と素子形成層との密着力が弱い場合には、剥離層を除去せずに基板から素子形成層を分離することも可能である。

【0011】

また、本発明における半導体装置の他の作製方法として、上記構成において、基板上に形成された金属膜に熱処理を行うことによって金属膜の表面に金属酸化膜を形成してもよい。

【0012】

また、本発明における半導体装置の他の作製方法として、基板上に酸素雰囲気下でスパッタ法により金属酸化膜を形成し、金属酸化膜上に素子形成層を形成し、素子形成層を覆って絶縁膜を形成し、絶縁膜および素子形成層に開口部を形成し、開口部にエッチング剤を導入して金属酸化膜を除去し、基板から素子形成層を剥離することを特徴としている。この場合、金属酸化膜は必ずしも全て除去しなくてもよく、金属酸化膜の一部を除去した後に物理的手段を用いて基板から素子形成層を剥離してもよい。また、CVD法等スパッタ法以外の方法を用いて金属酸化膜を形成してもよい。なお、金属酸化膜はガラス等の基板上に形成してもよいし、金属膜の上に形成してもよい。

【発明の効果】

【0013】

本発明を用いることにより、可撓性を有する基板上に設けられた半導体装置を低コストで提供することができる。また、本発明の半導体装置の作製方法を用いることにより、信頼性の高い半導体装置を得ることができる。

【発明を実施するための最良の形態】

【0014】

本発明の実施の形態について、図面を用いて以下に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々なに変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実

10

20

30

40

50

施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じものを指す符号は異なる図面間で共通して用いる。

【0015】

(実施の形態1)

本実施の形態では、本発明の半導体装置の作製方法の一構成例について図面を用いて説明する。

【0016】

まず、基板10の表面に、金属膜11を形成する(図1(A))。金属膜11は、単層で形成してもよいし、複数の層を積層させて形成してもよい。例えば、タンゲステン(W)膜をスパッタ法を用いて形成する。なお、金属膜11を形成する前に基板10上に絶縁膜を設けてもよい。特に、基板からの汚染が懸念される場合には、基板10と金属膜11との間に絶縁膜を形成するのが好ましい。

【0017】

次に、金属膜11に酸素雰囲気下でプラズマ処理を行い、金属膜11の表面に金属酸化膜12を形成する(図1(B))。金属酸化膜12は、当該金属膜11を構成する金属の金属酸化物で形成される。例えば、金属膜11としてタンゲステン膜を用いた場合、プラズマ処理を行うことによってタンゲステン膜の表面に、金属酸化物12としてタンゲステン酸化膜が形成される。なお、本実施の形態では、金属膜11と金属酸化膜12からなる層を剥離層19とよぶ。

【0018】

次に、金属酸化膜12上に絶縁膜13を形成する(図1(C))。絶縁膜13は単層で設けてよいし、複数の膜を積層させて設けてもよい。

【0019】

次に、絶縁膜13上に薄膜トランジスタ等から構成される層14(以下、TFT層14とも記す)を形成する。なお、本実施の形態では、絶縁膜13とTFT層14からなる層を素子形成層30とよぶ。続いて、素子形成層30を覆うように保護膜として絶縁膜15を形成する(図1(D))。絶縁膜15は、素子形成層30の側面も覆うように形成することが好ましい。また、ここでは、絶縁膜15は、素子形成層30を覆うように全面に設けられているが、必ずしも全面に設ける必要はなく選択的に設けてもよい。

【0020】

次に、絶縁膜15および素子形成層30に開口部16を形成し、剥離層19を露出させる(図1(E))。開口部16は、素子形成層30を構成する薄膜トランジスタ等を避けた領域や、基板10の端部に設けることが好ましい。また、開口部16は、レーザ光の照射や、試料の端面を研削、切断することにより形成することができる。

【0021】

次に、開口部16からエッチング剤を導入して、剥離層19を選択的に除去する(図2(A))。剥離層19は、全て除去してもよいし、剥離層の一部分を残すように除去してもよい。剥離層19の一部を残すことによって、剥離層を除去した後も、基板10に素子形成層30を保持させておくことができる。また、剥離層19を全て除去せず処理を行うことにより、エッチング剤の消費量を減らし、処理時間の短縮化ができるため、低コスト化および高効率化を図ることができる。

【0022】

次に、絶縁膜15上に第1のシート材17を設ける(図2(B))。第1のシート材17は、少なくとも一方の面が接着性を有しており、素子形成層30上に形成された絶縁膜15と第1のシート材17を貼り合わせることによって設ける。

【0023】

次に、基板10から素子形成層30を剥離する(図2(C))。基板10と素子形成層30との間に剥離層19が一部残っている場合は、物理的手段を用いて基板10から素子形成層30を剥離する。この場合、上述した方法で設けられた剥離層19を用いることによって、剥離層19を介して形成された基板10と素子形成層との密着性が低下している

10

20

30

40

50

ため、物理的手段を用いても容易に基板 10 から素子形成層 30 を剥離することができる。なお、剥離層 19 を介して形成された基板 10 と素子形成層 30 との密着力が弱い場合には、エッティング剤を用いて剥離層を除去せず、開口部 16 を形成し剥離層 19 を露出させた後に物理的な力で基板 10 から素子形成層 30 を分離することも可能である。

【0024】

なお、ここでは、基板 10 と素子形成層 30 とを剥離する場合に、金属酸化膜 12 と素子形成層 30 に含まれる絶縁膜 13 との界面で剥離する例を示しているが、素子形成層 30 の構成や剥離の際に加わる応力等の条件によっては、金属膜 11 と金属酸化膜 12 との界面、基板 10 と金属膜 11 との界面、金属酸化膜 12 の内部、金属膜 11 の内部等で剥離する場合もある。10

【0025】

次に、基板 10 から剥離した素子形成層 30 の面に第 2 のシート材 18 を設ける（図 2 (D)）。第 2 のシート材 18 は、素子形成層 30 に接着させた後、加熱処理と加圧処理の一方又は両方を行うことにより設ける。第 2 のシート材を設けることによって、素子形成層 30 の強度を補強し、水分や汚染物等の侵入を防ぐことができる。なお、素子形成層の第 2 のシート材が設けられた反対側にも、第 2 のシート材と同様のシート材を設けて封止を行ってもよい。この場合、半導体装置をより薄く形成したい場合には、第 1 のシート材を除去した後に新たにシート材を設けて封止することが好ましい。

【0026】

以上の工程を経て、可撓性を有する半導体装置を作製することができる。以下に、各工程における材料等に関して具体的に説明する。20

【0027】

基板 10 は、ガラス基板、石英基板、金属基板やステンレス基板の一表面に絶縁膜を形成したもの、本工程の処理温度に耐えうる耐熱性があるプラスチック基板等を用いるとよい。このような基板であれば、その面積や形状に大きな制限はないため、基板 10 として、例えば、1 辺が 1 メートル以上あって、矩形状のものを用いれば、生産性を格段に向上させることができる。このような利点は、円形のシリコン基板を用いる場合と比較すると、大きな優位点である。また、本実施の形態では、剥離された基板 10 は再利用することができため、より低コストで半導体装置を作製することができる。例えば、原価の高い石英基板を用いた場合であっても、繰り返し石英基板を利用することにより、低コストで半導体装置を作製することができるといった利点を有している。30

【0028】

金属膜 11 は、タングステン (W)、モリブデン (Mo)、チタン (Ti)、タンタル (Ta)、ニオブ (Nb)、ニッケル (Ni)、コバルト (Co)、ジルコニウム (Zr)、亜鉛 (Zn)、ルテニウム (Ru)、ロジウム (Rh)、鉛 (Pb)、オスミウム (Os)、イリジウム (Ir) から選択された元素または前記元素を主成分とする合金材料若しくは化合物材料からなる膜を、単層又は積層して形成する。また、これらの材料は、公知の手段（スパッタ法やプラズマ CVD 法等の各種 CVD 法）を用いて形成することができる。

【0029】

基板 10 と金属膜 11 との間に設ける絶縁膜は、酸化珪素 (SiO_x)、窒化珪素 (SiN_x)、酸化窒化珪素 (SiO_xN_y) ($x > y$)、窒化酸化珪素 (SiN_xO_y) ($x > y$) 等の酸素または窒素を有する絶縁膜の単層構造、またはこれらの積層構造を用いることができる。これらの絶縁膜は、公知の手段（スパッタ法やプラズマ CVD 法等の各種 CVD 法）を用いて形成することができる。40

【0030】

金属酸化膜 12 は、金属膜 11 の表面に酸素雰囲気下でプラズマ処理を行うことによって、金属膜 11 の表面に形成する。例えば、金属膜 11 としてスパッタ法により形成したタングステン膜を設けた場合、タングステン膜にプラズマ処理を行うことによって、タングステン膜表面にタングステン酸化物からなる金属酸化膜を形成することができる。また50

、この場合、タンゲステンの酸化物は、 WO_x で表され、Xは2～3であり、Xが2の場合(WO_2)、Xが2.5の場合(W_2O_5)、Xが2.75の場合(W_4O_{11})、Xが3の場合(WO_3)などがある。タンゲステンの酸化物を形成するにあたり、上記に挙げたXの値に特に制約はなく、エッチングレート等を基に、どの酸化物を形成するかを決めるといい。また、金属酸化膜の他にも、金属窒化物や金属酸化窒化物を用いてもよい。この場合、上記金属膜に窒素雰囲気下、窒素と酸素雰囲気下または、 N_2O 雰囲気下でプラズマ処理を行えばよい。

【0031】

絶縁膜13は、公知の手段(スパッタ法やプラズマCVD法等)により、酸化珪素(SiO_x)、窒化珪素($SiNx$)、酸化窒化珪素(SiO_xNy)($x > y$)、窒化酸化珪素(SiN_xOy)($x > y$)等の酸素または窒素を有する絶縁膜の単層構造、またはこれらの積層構造を用いて形成することができる。例えば、絶縁膜13を2層構造で設ける場合、1層目の絶縁膜として窒化酸化珪素膜を形成し、2層目の絶縁膜として酸化窒化珪素膜を形成するとよい。また、絶縁膜13を3層構造で設ける場合、1層目の絶縁膜として酸化窒化珪素膜を形成し、2層目の絶縁膜として窒化酸化珪素膜を形成し、3層目の絶縁膜として酸化窒化珪素膜を形成するとよい。

【0032】

TFT層14は、少なくとも薄膜トランジスタ(TFT)等を有している。TFT層14は、当該薄膜トランジスタによって、CPU、メモリまたはマイクロプロセッサ等のありとあらゆる集積回路を設けることができる。また、TFT層14は、薄膜トランジスタに加えてアンテナを有した形態もとりうる。例えば、薄膜トランジスタで構成される集積回路は、アンテナで発生した交流の電圧を用いて動作を行い、アンテナに印可する交流の電圧を変調することにより、リーダ/ライタへの送信を行うことができる。なお、アンテナは、薄膜トランジスタとともに形成してもよいし、薄膜トランジスタとは別個に形成し、後に電気的に接続するようにして設けてもよい。

【0033】

また、薄膜トランジスタとして、非晶質半導体または結晶質半導体を用いることができるが、より特性の高い薄膜トランジスタを用いる場合には、結晶質半導体を用いて薄膜トランジスタを設けることが好ましい。この場合、絶縁膜13上に公知の手段(スパッタ法、LPCVD法、プラズマCVD法等)により非晶質半導体膜を形成し、続いて、非晶質半導体膜を公知の結晶化法(レーザ結晶化、RTAまたはファーネスアニール炉を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法とレーザ結晶化法を組み合わせた方法等)により結晶化して、結晶質半導体膜を形成する。

【0034】

また、薄膜トランジスタを構成する半導体膜の構造もどのような構成としてもよく、例えば不純物領域(ソース領域、ドレイン領域、LDD領域を含む)を形成してもよい。薄膜トランジスタは、pチャネル型、nチャネル型またはCMOS回路で設けてもよい。また、半導体膜の上方に設けられるゲート電極の側面と接するよう絶縁膜(サイドウォール)を形成してもよいし、ソース領域、ドレイン領域、ゲート電極に、ニッケル、モリブデンまたはコバルト等のシリサイド層を形成してもよい。

【0035】

絶縁膜15は、 DLC(ダイヤモンドライクカーボン)等の炭素を含む膜、窒素珪素を含む膜、窒素酸化珪素を含む膜、エポキシ等の樹脂材料やその他の有機材料からなる膜等で形成する。なお、絶縁膜15は、これらの膜を公知の手段(スパッタ法、プラズマCVD法等の各種CVD法、スピンドルコーティング法、液滴吐出法または印刷法)を用いて形成することができる。

【0036】

エッチング剤は、三フッ化塩素ガス等のフッ化ハロゲンまたはハロゲン間化合物を含む気体や液体を使用することができる。他にも、 CF_4 、 SF_6 、 NF_3 、 F_2 等を用いる

10

20

30

40

50

こともできる。

【0037】

第1のシート材17は、可撓性のフィルムを利用することができます、少なくとも一方の面に粘着剤を有する面が設けてある。例えば、ポリエステル等の基材として用いるベースフィルム上に粘着剤が設けてあるシート材を利用することができる。粘着剤としては、アクリル樹脂等を含んだ樹脂材料または合成ゴム材料からなる材料を用いることができる。

【0038】

第2のシート材18は、可撓性のフィルムを利用することができます、例えば、ポリプロピレン、ポリエステル、ビニル、ポリフッ化ビニル、塩化ビニルなどからなるフィルム、繊維質な材料からなる紙、基材フィルム（ポリエステル、ポリアミド、無機蒸着フィルム、紙類等）と接着性合成樹脂フィルム（アクリル系合成樹脂、エポキシ系合成樹脂等）との積層フィルム等を利用することができる。また、フィルムは、熱圧着により、被処理体と加熱処理と加圧処理が行われるものであり、加熱処理と加圧処理を行う際には、フィルムの最表面に設けられた接着層か、または最外層に設けられた層（接着層ではない）を加熱処理によって溶かし、加圧により接着する。また、第1のシート材17と第2のシート材18とで素子形成層を封止する場合には、第1のシート材も同様の材料を用いて封止を行えばよい。

10

【0039】

以上のように、本実施の形態によって、一度ガラス等の剛性を有する基板上に素子形成層を設けた後に、当該基板から素子形成層を剥離することによって、可撓性を有する半導体装置を作製することができる。さらに、本実施の形態で示した方法を用いて、剥離層を形成し且つ剥離を行うことによって、低コストで信頼性の高い半導体装置を作製することができる。

20

【0040】

（実施の形態2）

本実施の形態では、上記実施の形態と異なる半導体装置の作製方法に関して、図面を用いて説明する。

【0041】

まず、基板10の表面に、金属膜11を形成する（図4（A））。金属膜11は、単層で形成してもよいし、複数の層を積層させて形成してもよい。例えば、タングステン（W）膜をスパッタ法を用いて形成する。なお、金属膜11を形成する前に基板10上に絶縁膜を設けてもよい。特に、基板からの汚染が懸念される場合には、基板10と金属膜11との間に絶縁膜を形成するのが好ましい。

30

【0042】

次に、本実施の形態では、RTAやファーネスアニール炉等を用いた熱処理を行うことによって、金属膜11を酸化させて、金属膜11の表面に金属酸化膜22を形成する。ここでは、RTAにより熱処理を行う例に関して示す。（図4（B））。図4（B）は、試料を加熱する装置であり、チャンバー70、支持台71、熱源体72および断熱材73等を有している。熱源体72としては、ニッケルクロム線（ニクロム線）や鉄クロム線等の電熱線や、赤外線ランプやハロゲンランプ等のランプを用いる。

40

【0043】

まず、チャンバー70内の支持台71に金属膜11が設けられた基板10を配置する。そして、熱源体72を用いて加温することにより、酸素雰囲気下で金属膜11に熱処理を行い金属膜11の表面に金属酸化膜22を形成する。熱処理の温度や時間を制御することにより、金属酸化膜22の膜厚を調整することができる。また、窒素雰囲気下または酸素と窒素雰囲気下または、N₂O雰囲気下で熱処理を行うことによって、金属窒化膜または金属酸化窒化膜を形成してもよい。

【0044】

なお、図4に示したのはあくまで一例であり、基板上に形成された金属膜に加熱処理を行い、表面に金属酸化膜を形成できるのであれば、どのような装置を用いてもよい。つま

50

り、本実施の形態では、基板上に形成された金属膜に加熱処理を行うことによって、金属膜の表面に金属酸化膜を形成することが重要である。また、基板は1枚ごと処理してもよいし、多くの枚数を同時に処理してもよい。特に、一度に多くの基板を処理したい場合には、バッチ式のファーネスアニール炉を用いることができる。

【0045】

その後、上記実施の形態に示した図1(C)～図2(D)と同様の工程を経ることによつて、半導体装置を作製することができる。

【0046】

なお、本実施の形態は上記実施の形態と自由に組み合わせて行うことができる。つまり、上記実施の形態で示した材料や形成方法は、本実施の形態でも自由に組み合わせて利用することができる。10

【0047】

(実施の形態3)

本実施の形態では、上記実施の形態と異なる半導体装置の作製方法に関して図面を用いて説明する。

【0048】

まず、基板10の表面に、酸素雰囲気下でスパッタ法を行うことによって、金属酸化膜31を形成する(図5(A))。例えば、アルゴンと酸素の雰囲気下でタンゲステンをターゲットとしてスパッタを行うことにより、タンゲステン酸化膜(WO_x)を基板10上に形成することができる。また、タンゲステンの他にも、モリブデン(Mo)、チタン(Ti)、タンタル(Ta)、ニオブ(Nb)、ニッケル(Ni)、コバルト(Co)、ジルコニウム(Zr)、亜鉛(Zn)、ルテニウム(Ru)、ロジウム(Rh)、鉛(Pb)、オスミウム(Os)、イリジウム(Ir)、珪素(Si)から選択された元素または前記元素を主成分とする合金材料若しくは化合物材料からなる膜を、単層又は積層して形成する。20

【0049】

次に、金属酸化膜31上に絶縁膜13を形成する(図5(B))。絶縁膜13は単層で設けてよいし、複数の膜を積層させて設けてもよい。

【0050】

次に、絶縁膜13上に薄膜トランジスタ等から構成される層14(TFT層14)を形成する。なお、本実施の形態では、絶縁膜13とTFT層14からなる層を便宜上、素子形成層30とよぶ。続いて、素子形成層30を覆うように保護膜として絶縁膜15を形成する(図5(C))。絶縁膜15は、素子形成層30の側面も覆うように形成することが好ましい。また、ここでは、絶縁膜15は、素子形成層30を覆うように全面に設けられているが、必ずしも全面に設ける必要はなく選択的に設けてもよい。30

【0051】

次に、絶縁膜15および素子形成層30に開口部16を形成し金属酸化膜31を露出させる(図5(D))。開口部16は、素子形成層30を構成する薄膜トランジスタ等を避けた領域や、基板10の端部に設けることが好ましい。また、開口部16は、レーザ光の照射や、試料の端面を研削、切断することにより形成することができる。40

【0052】

次に、開口部16から、三フッ化塩素ガス等のフッ化ハロゲン等のエッチング剤を導入して、選択的に金属酸化膜31の除去を行う(図5(E))。金属酸化膜31は、全て除去してもよいし、一部分を残すように除去してもよい。金属酸化膜31の一部を残すことによって、金属酸化膜31を除去した後であっても、基板10に素子形成層30を保持させておくことができる。また、金属酸化膜31を全て除去せず処理を行うことにより、エッチング剤の消費量を減らし、処理時間の短縮化ができるため、低コスト化および高効率化を図ることができる。

【0053】

その後、上記実施の形態で示したように、素子形成層30に第1のシート材を設けて基50

板 10 から素子形成層 30 を分離することができる。本実施の形態では、金属酸化膜 31 が剥離層として機能している。

【 0 0 5 4 】

なお、本実施の形態では、基板 10 の表面上に直接酸素雰囲気下でスパッタを行うことによって、金属酸化膜 31 を形成する例を示したが、あらかじめ基板 10 上に金属膜を設け、当該金属膜上に金属酸化膜 31 を設けてもよい。この場合、金属膜と金属酸化膜とに含まれる金属元素が異なっていてもよい。金属膜と当該金属膜と金属元素が異なる金属酸化膜とを積層させて設けることにより、金属膜と金属酸化膜との間の密着性を制御し剥離の際に容易に剥がすことが可能となる。この場合、密着性を考慮して金属膜として用いる金属元素と金属酸化膜として用いる金属元素を選択することが好ましい。

10

【 0 0 5 5 】

なお、本実施の形態は上記実施の形態と自由に組み合わせて行うことができる。つまり、上記実施の形態で示した材料や形成方法は、本実施の形態でも自由に組み合わせて利用することができる。

【 0 0 5 6 】

(実施の形態 4)

上記実施の形態では、金属膜、金属酸化膜、絶縁膜、素子形成層を構成する薄膜トランジスタの非晶質半導体膜を順次形成することにより半導体装置を作製する例を示した。本実施の形態では、このように、導電膜、絶縁膜または半導体膜を成膜する際に、連続して成膜する場合に関して図面を用いて説明する。

20

【 0 0 5 7 】

複数のチャンバーを備えた装置の一例を図 3 (A) に示す。なお、図 3 (A) は、本実施の形態で示す装置（連続成膜システム）の一構成例を上面からみた図である。

【 0 0 5 8 】

図 3 (A) に示す装置は、第 1 のチャンバー 111 、第 2 のチャンバー 112 、第 3 のチャンバー 113 、第 4 のチャンバー 114 、ロードロック室 110 、 115 、共通室 120 を有しており、それぞれのチャンバーは気密性を有している。各チャンバーには、真空排気ポンプ、不活性ガスの導入系が備えられている。

【 0 0 5 9 】

ロードロック室 110 、 115 は、試料（処理基板）をシステムに搬入するための部屋である。また、第 1 ~ 第 4 のチャンバーは、基板 10 に導電膜、絶縁膜または半導体膜の成膜や、エッチングやプラズマ処理等を行うための部屋である。共通室 120 は、それぞれのロードロック室 110 、 115 および第 1 ~ 第 4 のチャンバーに対して共通に配置された試料の共通室 120 である。また、共通室 120 とロードロック室 110 、 115 、第 1 のチャンバー 111 ~ 第 4 のチャンバー 114 との間にはゲート弁 122 ~ 127 が設けられている。なお、共通室 120 には、ロボットアーム 121 が設けてあり、ロボットアーム 121 によって、処理基板が各部屋へ運ばれる。

30

【 0 0 6 0 】

以下に、具体例として、基板 10 に対して、第 1 のチャンバー 111 において金属膜 11 を成膜し、第 2 のチャンバー 112 において金属酸化膜 12 を形成し、第 3 のチャンバー 113 において絶縁膜 13 を成膜し、第 4 のチャンバー 114 において非晶質半導体膜を成膜する例を示す。

40

【 0 0 6 1 】

まず、基板 10 は多数枚が収納されたカセット 128 ごとロードロック室 110 に搬入される。カセット 128 の搬入後、ロードロック室 110 の搬入扉を閉鎖する。この状態において、ゲート弁 122 を開けてカセット 128 から処理基板を 1 枚取り出し、ロボットアーム 121 によって共通室 120 に配置させる。この際、共通室 120 において基板 10 の位置合わせが行われる。

【 0 0 6 2 】

次に、ゲート弁 122 を閉鎖し、ついでゲート弁 124 を開ける。そして、第 1 のチャ

50

ンバー 111 へ基板 10 を移送する。第 1 のチャンバー 111 内で、成膜処理を行うことによって、基板 10 上に金属膜 11 を形成する。例えば、第 1 のチャンバー 111 において、プラズマ CVD 法や W をターゲットとして用いたスパッタ法によりタンゲステン (W) 膜を形成することができる。

【0063】

次に、金属膜 11 を成膜した後、基板 10 はロボットアーム 121 によって共通室 120 に引き出され、第 2 のチャンバー 112 に移送される。第 2 のチャンバー 112 内では、金属膜 11 に対して酸素雰囲気下でプラズマ処理を行うことによって、金属膜 11 の表面に金属酸化膜 12 を形成する。例えば、第 2 のチャンバー 112 において、タンゲステン膜にプラズマ処理を行うことによってタンゲステン酸化物 (WO_x) を形成することができる。10

【0064】

次に、金属酸化膜 12 を形成後、基板 10 はロボットアーム 121 によって共通室 120 に引き出され、第 3 のチャンバー 113 に移送される。第 3 のチャンバー 113 内では、150 ~ 300 の温度で成膜処理を行い、絶縁膜 13 を形成する。絶縁膜 13 としては、酸化珪素、窒化珪素、酸化窒化ケイ素、窒化酸化珪素等の酸素または窒素を有する絶縁膜の単層膜またはこれらの積層膜を形成することができる。例えば、台 3 のチャンバー 113 において、プラズマ CVD 法により、1 層目の絶縁膜として酸化窒化珪素膜を形成し、2 層目の絶縁膜として窒化酸化珪素膜を形成し、3 層目の絶縁膜として酸化窒化珪素膜を形成することができる。なお、プラズマ CVD 法に限らず、ターゲットを用いたスパッタ法により形成してもよい。20

【0065】

次に、絶縁膜 13 を成膜した後、基板 10 はロボットアーム 121 によって共通室 120 に引き出され、第 4 のチャンバー 114 に移送される。第 4 のチャンバー 114 内では、150 ~ 300 の温度で成膜処理を行い、プラズマ CVD 法により非晶質半導体膜を形成する。なお、非晶質半導体膜としては、微結晶半導体膜、非晶質ゲルマニウム膜、非晶質シリコンゲルマニウム膜またはこれらの積層膜等を使用することができる。また、非晶質半導体膜の形成温度を 350 ~ 500 として水素濃度を低減するための熱処理を省略してもよい。なお、ここではプラズマ CVD 法を用いて形成する例を示したが、ターゲットを用いたスパッタ法を用いて形成してもよい。30

【0066】

以上のように、非晶質半導体膜を成膜した後、基板 10 はロボットアーム 121 によってロードロック室 115 に移送されカセット 129 に収納される。

【0067】

なお、図 3 (A) に示したのはあくまで一例であり、例えば、チャンバーの数を増やしてさらに非晶質半導体膜を形成した後に続けて導電膜や絶縁膜を形成してもよいし、上記実施の形態 2 に示したように、第 2 のチャンバー 112 において、熱処理を行うことによって金属酸化膜 22 を形成してもよい。また、上記実施の形態 3 に示したように、第 1 のチャンバー 111 において、酸素雰囲気下でスパッタを行うことによって基板 10 上に金属酸化膜 31 を形成することもできる。つまり、上記実施の形態で示した工程や材料を用いて自由に図 3 (A) に示した装置と組み合わせて行うことができる。また、図 3 (A) において第 1111 ~ 第 4 のチャンバー 114 はシングル型のチャンバーを用いた例を示したが、バッチ型のチャンバーを用いて多数枚を一度に処理する構成としてもよい。40

【0068】

次に、上記図 3 (A) とは異なる構成を有する場合に関して図 3 (B) を用いて説明する。具体的には、図 3 (A) では、複数のチャンバーを用いて連続的に積層して形成する例を示したが、図 3 (B) では 1 つのチャンバー内で真空を保ったまま連続的に成膜する例を示す。

【0069】

図 3 (B) に示す装置は、ロードロック室 144、146、チャンバー 145、共通室50

150を有している。また、各部屋には、真空排気ポンプ、不活性ガスの導入系が備えられている。また、共通室150は、ロードロック室144、146、チャンバー145に対して共通に配置された試料の共通室である。また、共通室150とロードロック室144、146、チャンバー145との間にはゲート弁147～149が設けられている。なお、共通室150には、ロボットアーム151が設けてあり、ロボットアーム151によって、処理基板が各部屋へ運ばれる。

【0070】

以下に、具体例として、基板10に対して、金属膜11、金属酸化膜12、絶縁膜13および非晶質半導体膜を成膜する例を示す。

【0071】

まず、基板10は多数枚が収納されたカセット142ごとロードロック室144に搬入される。カセット142の搬入後、ロードロック室144の搬入扉を閉鎖する。この状態において、ゲート弁147を開けてカセット142から処理基板を1枚取り出し、ロボットアーム151によって共通室150に配置させる。この際、共通室150において基板10の位置合わせが行われる。

【0072】

次に、ゲート弁147を閉鎖し、ついでゲート弁149を開ける。そして、ロボットアーム151によってチャンバー145へ基板10を移送する。チャンバー145は、複数のターゲットを備えており順次反応ガスを入れ替えることによって、基板10上に金属膜11、金属酸化膜12、絶縁膜13、非晶質半導体膜を連続して積層させて形成することができる。

【0073】

その後、基板10はロボットアーム151によってロードロック室146に移送されカセット143に収納される。

【0074】

なお、図3(B)に示したのはあくまで一例であり、例えば、非晶質半導体膜を形成した後に続けて導電膜や絶縁膜を形成してもよいし、上記実施の形態2に示したように、熱処理を行うことによって金属酸化膜22を形成してもよい。また、上記実施の形態3に示したように、酸素雰囲気下でスパッタを行うことによって基板10上に金属酸化膜31を形成することもできる。つまり、上記実施の形態で示した工程や材料を用いて自由に図3(B)に示した装置と組み合わせて行うことができる。また、図3(B)においてチャンバー145はシングル型のチャンバーを用いた例を示したが、バッチ型のチャンバーを用いて多数枚を一度に処理する構成としてもよい。

【0075】

図3(B)に示す装置を用いることによって、同一チャンバー内で連続して膜を形成するため、基板の搬送時に生じる汚染等を防止することができる。

【0076】

本実施の形態で示した装置を用いることによって、大気に一度も曝されることなく導電膜、絶縁膜または半導体膜を連続して形成することができる。そのため、汚染物の混入の防止や生産効率の向上を実現することができる。

【0077】

(実施の形態5)

本実施の形態では、薄膜トランジスタ、記憶素子及びアンテナを含む本発明の半導体装置の作製方法について、図面を参照して説明する。

【0078】

まず、基板701の一表面に、剥離層702を形成する(図6(A))。

【0079】

基板701は、ガラス基板、石英基板、金属基板やステンレス基板の一表面に絶縁膜を形成したもの、本工程の処理温度に耐えうる耐熱性があるプラスチック基板等を用いるとい。このような基板701であれば、その面積や形状に大きな制限はないため、基板7

10

20

30

40

50

01として、例えば、1辺が1メートル以上であって、矩形状のものを用いれば、生産性を格段に向上させることができる。このような利点は、円形のシリコン基板を用いる場合と比較すると、大きな優位点である。なお、本工程では、剥離層702は、基板701の全面に設けているが、必要に応じて、基板701の全面に剥離層を設けた後に、フォトリソグラフィ法によりエッチングして、選択的に設けてもよい。また、基板701に接するように剥離層702を形成しているが、必要に応じて、基板701に接するように下地となる絶縁膜を形成し、当該絶縁膜に接するように剥離層702を形成してもよい。

【0080】

剥離層702は、金属膜と当該金属酸化膜により形成されている。金属膜は、スパッタリング法やプラズマCVD法等により、タンゲステン(W)、モリブデン(Mo)、チタン(Ti)、タンタル(Ta)、ニオブ(Nb)、ニッケル(Ni)、コバルト(Co)、ジルコニウム(Zr)、亜鉛(Zn)、ルテニウム(Ru)、ロジウム(Rh)、鉛(Pb)、オスミウム(Os)、イリジウム(Ir)から選択された元素または前記元素を主成分とする合金材料若しくは化合物材料からなる層を、単層又は積層して形成する。金属酸化膜は、金属膜に酸素雰囲気下でプラズマ処理を行うか、金属膜に酸素雰囲気下で熱処理を行うことによって金属膜の表面に形成する。なお、金属酸化膜の他にも金属酸化窒化膜を用いてもよい。

【0081】

金属膜が単層構造の場合、例えば、タンゲステン層、モリブデン層またはタンゲステンとモリブデンの混合物を含む層を形成する。そして、金属膜の表面に、タンゲステンの酸化物若しくは酸化窒化物を含む層、モリブデンの酸化物若しくは酸化窒化物を含む層またはタンゲステンとモリブデンの混合物の酸化物若しくは酸化窒化物を含む層を形成する。なお、タンゲステンとモリブデンの混合物とは、例えば、タンゲステンとモリブデンの合金に相当する。

【0082】

また、剥離層702として、基板701上に金属膜を形成した後に、酸素雰囲気下で上記金属膜の材料をターゲットとして、スパッタ法により金属酸化膜を形成してもよい。この場合、金属膜と金属酸化膜を別の金属元素を用いて形成することもできる。なお、基板701上に、直接金属酸化膜を形成しこれを剥離層702として用いてもよい。

【0083】

次に、剥離層702を覆うように、下地となる絶縁膜703を形成する。

【0084】

絶縁膜703は、公知の手段(スパッタ法やプラズマCVD法等)により、珪素の酸化物または珪素の窒化物を含む膜を、単層又は積層で形成する。下地となる絶縁膜が2層構造の場合、例えば、1層目として窒化酸化珪素膜を形成し、2層目として酸化窒化珪素膜を形成するとよい。下地となる絶縁膜が3層構造の場合、1層目の絶縁膜として酸化珪素膜を形成し、2層目の絶縁膜として窒化酸化珪素膜を形成し、3層目の絶縁膜として酸化窒化珪素膜を形成するとよい。または、1層目の絶縁膜として酸化窒化珪素膜を形成し、2層目の絶縁膜として窒化酸化珪素膜を形成し、3層目の絶縁膜として酸化窒化珪素膜を形成するとよい。下地となる絶縁膜は、基板701からの不純物の侵入を防止するプロッキング膜として機能する。

【0085】

次に、絶縁膜703上に、非晶質半導体膜704(例えば非晶質珪素を含む膜)を形成する。非晶質半導体膜704は、公知の手段(スパッタ法、LPCVD法、プラズマCVD法等)により、25~200nm(好ましくは30~150nm)の厚さで形成する。続いて、非晶質半導体膜704を公知の結晶化法(レーザ結晶化法、RTA又はファーネスアニュール炉を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法とレーザ結晶化法を組み合わせた方法等)により結晶化して、結晶質半導体膜を形成する。その後、得られた結晶質半導体膜を所望の形状にエッチングして、結晶質半導体膜706~710を形成する(図6(B))。なお、

10

20

30

40

50

剥離層 702、絶縁膜 703 および非晶質半導体膜 704 は、上記図 3 で示したように連続して形成することができる。

【0086】

結晶質半導体膜 706～710 の作製工程の一例を以下に簡単に説明すると、まず、プラズマ CVD 法を用いて、膜厚 66 nm の非晶質半導体膜を形成する。次に、結晶化を助長する金属元素であるニッケルを含む溶液を非晶質半導体膜上に保持させた後、非晶質半導体膜に脱水素化の処理（500、1 時間）と、熱結晶化の処理（550、4 時間）を行って結晶質半導体膜を形成する。その後、必要に応じてレーザ光を照射し、フォトリソグラフィ法を用いることによって結晶質半導体膜 706～710 を形成する。

【0087】

レーザ結晶化法で結晶質半導体膜を形成する場合、連続発振またはパルス発振の気体レーザ又は固体レーザを用いる。気体レーザとしては、エキシマレーザ、YAG レーザ、YVO₄ レーザ、YLF レーザ、YAlO₃ レーザ、ガラスレーザ、ルビーレーザ、Ti : サファイアレーザ等を用いる。固体レーザとしては、Cr、Nd、Er、Ho、Ce、Co、Ti 又は Tm がドーピングされた YAG、YVO₄、YLF、YAlO₃ などの結晶を使ったレーザを用いる。特に、連続発振のレーザの基本波、及び当該基本波の第 2 高調波から第 4 高調波のレーザを照射することで、大粒径の結晶を得ることができる。例えば、Nd : YVO₄ レーザ（基本波 1064 nm）の第 2 高調波（532 nm）や第 3 高調波（355 nm）を用いることができる。なお連続発振の基本波のレーザ光と連続発振の高調波のレーザ光とを照射するようにしてもよいし、連続発振の基本波のレーザ光とパルス発振の高調波のレーザ光とを照射するようにしてもよい。複数のレーザ光を照射することにより、エネルギーを補うことができる。またパルス発振型のレーザであって、半導体膜がレーザ光によって溶融してから固化するまでに、次のパルスのレーザ光を照射できるような発振周波数でレーザ光を発振させることで、走査方向に向かって連続的に成長した結晶粒を得ることができる。すなわち、パルス発振の周期が、半導体膜が溶融してから完全に固化するまでの時間よりも短くなるように、発振の周波数の下限を定めたパルス発振のレーザを使用することができる。このようなレーザとして、発振周波数が 10 MHz 以上のパルス発振のレーザ光を用いてもよい。

【0088】

また、結晶化を助長する金属元素を用いて非晶質半導体膜の結晶化を行うと、低温で短時間の結晶化が可能となるうえ、結晶の方向が揃うという利点がある一方、金属元素が結晶質半導体膜に残存するためにオフ電流が上昇し、特性が安定しないという欠点がある。そこで、結晶質半導体膜上に、ゲッタリングサイトとして機能する非晶質半導体膜を形成するとよい。ゲッタリングサイトとなる非晶質半導体膜には、リンやアルゴンの不純物元素を含有させる必要があるため、好適には、アルゴンを高濃度に含有させることが可能なスパッタ法で形成するとよい。その後、加熱処理（RTA 法やファーネスアニール炉を用いた熱アニール等）を行って、非晶質半導体膜中に金属元素を拡散させ、続いて、当該金属元素を含む非晶質半導体膜を除去する。そうすると、結晶質半導体膜中の金属元素の含有量を低減又は除去することができる。

【0089】

次に、結晶質半導体膜 706～710 を覆うゲート絶縁膜 705 を形成する。ゲート絶縁膜 705 は、公知の手段（プラズマ CVD 法やスパッタ法）により、珪素の酸化物又は珪素の窒化物を含む膜を、単層又は積層して形成する。具体的には、酸化珪素を含む膜、酸化窒化珪素を含む膜、窒化酸化珪素を含む膜を、単層又は積層して形成する。

【0090】

次に、ゲート絶縁膜 705 上に、第 1 の導電膜と第 2 の導電膜とを積層して形成する。第 1 の導電膜は、公知の手段（プラズマ CVD 法やスパッタリング法）により、20～100 nm の厚さで形成する。第 2 の導電膜は、公知の手段により、100～400 nm の厚さで形成する。第 1 の導電膜と第 2 の導電膜は、タンタル（Ta）、タンゲステン（W）、チタン（Ti）、モリブデン（Mo）、アルミニウム（Al）、銅（Cu）、クロム

10

20

30

40

50

(C_r)、ニオブ(Nb)等から選択された元素又はこれらの元素を主成分とする合金材料若しくは化合物材料で形成する。または、リン等の不純物元素をドーピングした多結晶珪素に代表される半導体材料により形成する。第1の導電膜と第2の導電膜の組み合わせの例を挙げると、窒化タンタル膜とタングステン膜、窒化タングステン膜とタングステン膜、窒化モリブデン膜とモリブデン膜等が挙げられる。タングステンや窒化タンタルは、耐熱性が高いため、第1の導電膜と第2の導電膜を形成した後に、熱活性化を目的とした加熱処理を行うことができる。また、2層構造ではなく、3層構造の場合は、モリブデン膜とアルミニウム膜とモリブデン膜の積層構造を採用するとよい。

【0091】

次に、フォトリソグラフィ法を用いてレジストからなるマスクを形成し、ゲート電極とゲート線を形成するためのエッチング処理を行って、ゲート電極として機能する導電膜(ゲート電極とよぶことがある)716～725を形成する。10

【0092】

次に、フォトリソグラフィ法により、レジストからなるマスクを形成して、結晶質半導体膜706、708～710に、イオンドープ法又はイオン注入法により、N型を付与する不純物元素を低濃度に添加して、N型不純物領域711、713～715とチャネル形成領域780、782～784を形成する。N型を付与する不純物元素は、15族に属する元素を用いれば良く、例えばリン(P)、砒素(As)を用いる。

【0093】

次に、フォトリソグラフィ法によりレジストからなるマスクを形成して、結晶質半導体膜707に、P型を付与する不純物元素を添加して、P型不純物領域712とチャネル形成領域781を形成する。P型を付与する不純物元素は、例えばボロン(B)を用いる。20

【0094】

次に、ゲート絶縁膜705と導電膜716～725を覆うように、絶縁膜を形成する。絶縁膜は、公知の手段(プラズマCVD法やスパッタ法)により、珪素、珪素の酸化物又は珪素の窒化物の無機材料を含む膜や、有機樹脂などの有機材料を含む膜を、単層又は積層して形成する。次に、絶縁膜を、垂直方向を主体とした異方性エッチングにより選択的にエッチングして、導電膜716～725の側面に接する絶縁膜(サイドウォールともよばれる)739～743を形成する(図6(C))。また、絶縁膜739～743の作製と同時に、絶縁膜705がエッチングされた絶縁膜734～738を形成する。絶縁膜739～743は、後にLDD(Lightly Doped Drain)領域を形成する際のドーピング用のマスクとして用いる。30

【0095】

次に、フォトリソグラフィ法により形成したレジストからなるマスクと、絶縁膜739～743をマスクとして用いて、結晶質半導体膜706、708～710にN型を付与する不純物元素を添加して、第1のN型不純物領域(LDD領域ともよぶ)727、729、731、733と、第2のN型不純物領域726、728、730、732とを形成する。第1のN型不純物領域727、729、731、733が含む不純物元素の濃度は、第2のN型不純物領域726、728、730、732の不純物元素の濃度よりも低い。上記工程を経て、N型の薄膜トランジスタ744、746～748と、P型の薄膜トランジスタ745が完成する。40

【0096】

なお、LDD領域を形成するためには、サイドウォールの絶縁膜をマスクとして用いる手法がある。サイドウォールの絶縁膜をマスクとして用いることによって、LDD領域の幅の制御が容易に可能となり、また、LDD領域を確実に形成することができる。

【0097】

続いて、薄膜トランジスタ744～748を覆うように、絶縁膜を単層又は積層して形成する(図7(A))。薄膜トランジスタ744～748を覆う絶縁膜は、公知の手段(SOG法、液滴吐出法等)により、珪素の酸化物や珪素の窒化物等の無機材料、ポリイミド、ポリアミド、ベンゾシクロブテン、アクリル、エポキシ、シロキサン等の有機材料等50

により、単層又は積層で形成する。例えば、薄膜トランジスタ 744～748を覆う絶縁膜が3層構造の場合、1層目の絶縁膜749として酸化珪素を含む膜を形成し、2層目の絶縁膜750として樹脂を含む膜を形成し、3層目の絶縁膜751として窒化珪素を含む膜を形成するとよい。なお、シロキサン材料とは、Si-O-Si結合を含む材料に相当する。シロキサンは、シリコン(Si)と酸素(O)との結合で骨格構造が構成される。置換基として、少なくとも水素を含む有機基(例えばアルキル基、芳香族炭化水素)が用いられる。置換基として、フルオロ基を用いることもできる。または置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。

【0098】

なお、絶縁膜749～751を形成する前、又は絶縁膜749～751のうちの1つ又は複数の薄膜を形成した後に、半導体膜の結晶性の回復や半導体膜に添加された不純物元素の活性化、半導体膜の水素化を目的とした加熱処理を行うとよい。加熱処理には、熱アニール、レーザアニール法又はRTA法などを適用するとよい。10

【0099】

次に、フォトリソグラフィ法により絶縁膜749～751をエッチングして、N型不純物領域726、728～732、P型不純物領域785を露出させるコンタクトホールを形成する。続いて、コンタクトホールを充填するように、導電膜を形成し、当該導電膜をパターン加工して、ソース配線とドレイン配線として機能する導電膜752～761を形成する。20

【0100】

導電膜752～761は、公知の手段(プラズマCVD法やスパッタリング法)により、チタン(Ti)、アルミニウム(Al)、ネオジウム(Nd)から選択された元素、又はこれらの元素を主成分とする合金材料若しくは化合物材料で、単層又は積層で形成する。アルミニウムを主成分とする合金材料とは、例えば、アルミニウムを主成分としニッケルを含む材料、又は、アルミニウムを主成分とし、ニッケルと、炭素と珪素の一方又は両方とを含む合金材料に相当する。導電膜752～761は、例えば、バリア膜とアルミニウムシリコン(Al-Si)膜とバリア膜の積層構造、バリア膜とアルミニウムシリコン(Al-Si)膜と窒化チタン膜とバリア膜の積層構造を採用するとよい。なお、バリア膜とは、チタン、チタンの窒化物、モリブデン、又はモリブデンの窒化物からなる薄膜に相当する。アルミニウムやアルミニウムシリコンは抵抗値が低く、安価であるため、導電膜752～761を形成する材料として最適である。また、上層と下層のバリア層を設けると、アルミニウムやアルミニウムシリコンのヒロックの発生を防止することができる。また、還元性の高い元素であるチタンからなるバリア膜を形成すると、結晶質半導体膜上に薄い自然酸化膜ができていたとしても、この自然酸化膜を還元し、結晶質半導体膜と良好なコンタクトをとることができる。30

【0101】

次に、導電膜752～761を覆うように、絶縁膜762を形成する(図7(B))。絶縁膜762は、公知の手段(SOG法、液滴吐出法等)を用いて、無機材料又は有機材料により、単層又は積層で形成する。また、絶縁膜762は、好適には、0.75μm～3μmの厚さで形成する。40

【0102】

続いて、フォトリソグラフィ法により絶縁膜762をエッチングして、導電膜757、759、761を露出させるコンタクトホールを形成する。続いて、コンタクトホールを充填するように、導電膜を形成する。導電膜は、公知の手段(プラズマCVD法やスパッタリング法)を用いて、導電性材料により形成する。次に、導電膜をパターン加工して、導電膜763～765を形成する。なお、導電膜763～765は、記憶素子が含む一対の導電膜のうちの一方の導電膜となる。従って、好適には、導電膜763～765は、チタン、又はチタンを主成分とする合金材料若しくは化合物材料により、単層又は積層で形成するとよい。チタンは、抵抗値が低いため、記憶素子のサイズの縮小につながり、高集積化を実現することができる。また、導電膜763～765を形成するためのフォトリソ50

グラフィ工程においては、下層の薄膜トランジスタ 744～748 にダメージを与えないために、ウエットエッティング加工を行うとよく、エッティング剤にはフッ化水素 (HF) 又はアンモニア過水を用いるとよい。

【0103】

次に、導電膜 763～765 を覆うように、絶縁膜 766 を形成する。絶縁膜 766 は、公知の手段 (SOG 法、液滴吐出法等) を用いて、無機材料又は有機材料により、単層又は積層で形成する。また、絶縁膜 766 は、好適には、0.75 μm～3 μm の厚さで形成する。続いて、フォトリソグラフィ法により、絶縁膜 766 をエッティングして、導電膜 763～765 を露出させるコンタクトホール 767～769 を形成する。

【0104】

次に、導電膜 765 に接し、アンテナとして機能する導電膜 786 を形成する (図 8 (A))。導電膜 786 は、公知の手段 (プラズマ CVD 法、スパッタリング法、印刷法、液滴吐出法) を用いて、導電性材料により形成する。好ましくは、導電膜 786 は、アルミニウム (Al)、チタン (Ti)、銀 (Ag)、銅 (Cu) から選択された元素、又はこれらの元素を主成分とする合金材料若しくは化合物材料で、単層又は積層で形成する。具体的には、導電膜 786 は、スクリーン印刷法により、銀を含むペーストを用いて形成し、その後、50～350 度の加熱処理を行って形成する。又は、スパッタリング法によりアルミニウム膜を形成し、当該アルミニウム膜をパターン加工することにより形成する。アルミニウム膜のパターン加工は、ウエットエッティング加工を用いるとよく、ウエットエッティング加工後は 200～300 度の加熱処理を行うとよい。

10

【0105】

次に、導電膜 763、764 に接するように有機化合物層 787 を形成する (図 8 (B))。有機化合物層 787 は、公知の手段 (液滴吐出法や蒸着法等) により形成する。続いて、有機化合物層 787 に接するように、導電膜 771 を形成する。導電膜 771 は、公知の手段 (スパッタリング法や蒸着法) により形成する。

20

【0106】

以上の工程を経て、導電膜 763、有機化合物層 787 及び導電膜 771 の積層体からなる記憶素子部 789 と、導電膜 764、有機化合物層 787 及び導電膜 771 の積層体からなる記憶素子部 790 が完成する。

【0107】

30

なお、上記の作製工程では、有機化合物層 787 の耐熱性が強くないため、アンテナとして機能する導電膜 786 を形成する工程の後に、有機化合物層 787 を形成する工程を行うことを特徴とする。

【0108】

次に、記憶素子部 789、790、アンテナとして機能する導電膜 786 を覆うように、公知の手段 (SOG 法、液滴吐出法等) により、保護膜として機能する絶縁膜 772 を形成する。絶縁膜 772 は、DLC (ダイヤモンドライクカーボン) などの炭素を含む膜、窒化珪素を含む膜、窒化酸化珪素を含む膜、有機材料により形成し、好ましくはエポキシ樹脂により形成する。

【0109】

40

次に、薄膜トランジスタ 744～748、記憶素子部 789、790、アンテナとして機能する導電膜 786 等を含む素子形成層 791 を基板 701 から剥離する。ここでは、レーザ光 (例えば UV 光) を照射することによって開口部 773、774 を形成後 (図 9 (A))、物理的な力を用いて基板 701 から素子形成層 791 を剥離することができる。また、開口部 773、774 を形成後、基板 701 から素子形成層 791 を剥離する前に、開口部 773、774 にエッティング剤を導入して、剥離層 702 を除去した後 (図 9 (B)) に剥離してもよい。エッティング剤は、フッ化ハロゲンまたはハロゲン間化合物を含む気体又は液体を使用する。例えば、フッ化ハロゲンを含む気体として三フッ化塩素 (ClF₃) を使用する。そうすると、素子形成層 791 は、基板 701 から剥離された状態となる。なお、剥離層 702 は、全て除去せず一部分を残存させてもよい。こうするこ

50

とによって、エッティング剤の消費量を抑え剥離層の除去に要する処理時間を短縮することが可能となる。また、剥離層702の除去を行った後にも、基板701上に素子形成層791を保持しておくことが可能となる。

【0110】

素子形成層791が剥離された基板701は、コストの削減のために、再利用するとよい。また、絶縁膜772は、剥離層702を除去した後に、素子形成層791が飛散しないように形成したものである。素子形成層791は小さく薄く軽いために、剥離層702を除去した後は、基板701に密着していないために飛散しやすい。しかしながら、素子形成層791上に絶縁膜772を形成することで、素子形成層791に重みが付き、基板701からの飛散を防止することができる。また、素子形成層791単体では薄くて軽いが、絶縁膜772を形成することで、基板701から剥離した素子形成層791が応力等により巻かれた形状になることがなく、ある程度の強度を確保することができる。10

【0111】

次に、素子形成層791の一方の面を、第1のシート材775に接着させて基板701から完全に剥離する(図10(A))。剥離層702を全て除去せず一部を残した場合には、物理的手段を用いて基板701から素子形成層を剥離する。続いて、素子形成層791の他方の面に、第2のシート材776を設け、その後加熱処理と加圧処理の一方または両方を行って、第2のシート材776を貼り合わせる。また、第2のシート材776を設けると同時に設けた後に第1のシート材775を剥離し、代わりに第3のシート材777を設ける。そして、加熱処理と加圧処理の一方または両方を行って、第3のシート材777を貼り合わせる。そうすると、第2のシート材776と第3のシート材777により封止された半導体装置が完成する(図10(B))。20

【0112】

なお、第1のシート材775と第2のシート材776によって封止を行っても良いが、基板701から素子形成層791を剥離するためのシート材と素子形成層791を封止するためのシート材に異なるシート材を用いる場合には、上述したように、第2のシート材776と第3のシート材777で素子形成層791を封止する。これは、例えば、基板701から素子形成層791を剥離する際に、第1のシート材775が素子形成層791のみならず基板701への接着が懸念される場合等、粘着力が弱いシート材を利用したいときに有効となる。30

【0113】

封止に用いる第2のシート材776、第3のシート材777として、ポリプロピレン、ポリエステル、ビニル、ポリフッ化ビニル、塩化ビニルなどからなるフィルム、繊維質な材料からなる紙、基材フィルム(ポリエステル、ポリアミド、無機蒸着フィルム、紙類等)と接着性合成樹脂フィルム(アクリル系合成樹脂、エポキシ系合成樹脂等)との積層フィルム等を利用することができる。また、フィルムは、熱圧着により、被処理体と加熱処理と加圧処理が行われるものであり、加熱処理と加圧処理を行う際には、フィルムの最表面に設けられた接着層か、又は最外層に設けられた層(接着層ではない)を加熱処理によって溶かし、加圧により接着する。また、第2のシート材776と第3のシート材777の表面には接着層が設けられていてもよいし、接着層が設けられていないてもよい。接着層は、熱硬化樹脂、紫外線硬化樹脂、エポキシ樹脂系接着剤、樹脂添加剤等の接着剤を含む層に相当する。また、封止後に内部への水分等の侵入を防ぐために封止するシート材にシリカコートを行うことが好ましく、例えば、接着層とポリエステル等のフィルムとシリカコートを積層させたシート材を利用することができる。40

【0114】

また、第2のシート材776、第3のシート材777として、静電気等を防止する帯電防止対策を施したフィルム(以下、帯電防止フィルムと記す)を用いることもできる。帯電防止フィルムとしては、帯電防止可能な材料を樹脂中に分散させたフィルム、及び帯電防止可能な材料が貼り付けられたフィルム等が挙げられる。帯電防止可能な材料が設けられたフィルムは、片面に帯電防止可能な材料を設けたフィルムであってもよいし、両面に50

帯電防止可能な材料を設けたフィルムであってもよい。さらに、片面に帯電防止可能な材料が設けられたフィルムは、帯電防止可能な材料が設けられた面をフィルムの内側になるように層に貼り付けてもよいし、フィルムの外側になるように貼り付けてもよい。なお、帯電防止可能な材料はフィルムの全面、あるいは一部に設けてあればよい。ここで示す帯電防止可能な材料としては、金属、インジウムと錫の酸化物（ITO）、両性界面活性剤や陽イオン性界面活性剤や非イオン性界面活性剤等の界面活性剤を用いることができる。また、他にも帯電防止材料として、側鎖にカルボキシル基および4級アンモニウム塩基をもつ架橋性共重合体高分子を含む樹脂材料等を用いることができる。これらの材料をフィルムに貼り付けたり、練り込んだり、塗布したりすることによって帯電防止フィルムとすることができる。帯電防止フィルムで封止を行うことによって、商品として取り扱う際に、外部からの静電気等によって半導体素子に悪影響が及ぶことを抑制することができる。

10

【0115】

なお、本実施の形態は、上記実施の形態と自由に組み合わせて行うことができる。つまり、上記実施の形態で示した材料や形成方法は、本実施の形態でも利用することができるし、本実施の形態で示した材料や形成方法は上記実施の形態でも利用することができる。

【0116】

（実施の形態6）

本実施の形態では、上記実施の形態で示した方法を用いて作製した半導体装置を非接触でデータの送受信が可能であるRFIDタグとして利用した場合の一実施形態に関して図11を用いて説明する。

20

【0117】

RFIDタグ220は、非接触でデータを交信する機能を有し、電源回路211、クロック発生回路212、データ復調／変調回路213、他の回路を制御する制御回路214、インターフェース回路215、メモリ216、データバス217、アンテナ（アンテナコイル）218を有する（図11（A））。

【0118】

電源回路211は、アンテナ218から入力された交流信号を基に、半導体装置の内部の各回路に供給する各種電源を生成する回路である。クロック発生回路212は、アンテナ218から入力された交流信号を基に、半導体装置内の各回路に供給する各種クロック信号を生成する回路である。データ復調／変調回路213は、リーダ／ライタ219と交信するデータを復調／変調する機能を有する。制御回路214は、メモリ216を制御する機能を有する。アンテナ218は、電磁界或いは電波の送受信を行う機能を有する。リーダ／ライタ219は、半導体装置との交信、制御及びそのデータに関する処理を制御する。なお、RFIDタグは上記構成に制約されず、例えば、電源電圧のリミッタ回路や暗号処理専用ハードウェアといった他の要素を追加した構成であってもよい。

30

【0119】

また、RFIDタグは、各回路への電源電圧の供給を電源（バッテリ）を搭載せず電波により行うタイプとしてもよいし、各回路への電源電圧の供給をアンテナの代わりに電源（バッテリ）を搭載させて行うタイプとしてもよいし、電波と電源により電源電圧を供給するタイプとしてもよい。

40

【0120】

本発明の半導体装置をRFIDタグ等に利用した場合、非接触で通信を行う点、複数読み取りが可能である点、データの書き込みが可能である点、様々な形状に加工可能である点、選択する周波数によっては、指向性が広く、認識範囲が広い点等の利点を有する。RFIDタグは、非接触による無線通信で人や物の個々の情報を識別可能なICタグ、ラベル加工を施して目標物への貼り付けを可能としたラベル、イベントやアミューズメント向けのリストバンド等に適用することができる。また、RFIDタグを樹脂材料により成型加工してもよいし、無線通信を阻害する金属に直接固定してもよい。さらに、RFIDタグは、入退室管理システムや精算システムといった、システムの運用に活用することができる。

50

【 0 1 2 1 】

次に、本発明の半導体装置を R F I D タグとして実際に使用するときの一形態について説明する。表示部 3 2 1 を含む携帯端末の側面には、リーダ / ライタ 3 2 0 が設けられ、品物 3 2 2 の側面には R F I D タグ 3 2 3 が設けられる（図 1 1 (B)）。品物 3 2 2 が含む R F I D タグ 3 2 3 にリーダ / ライタ 3 2 0 をかざすと、表示部 3 2 1 に品物の原材料や原産地、生産工程ごとの検査結果や流通過程の履歴等、更に商品の説明等の商品に関する情報が表示される。また、商品 3 2 6 をベルトコンベアにより搬送する際に、リーダ / ライタ 3 2 4 と、商品 3 2 6 に設けられた R F I D タグ 3 2 5 を用いて、該商品 3 2 6 の検品を行うことができる（図 1 1 (C)）。このように、システムに R F I D タグを活用することで、情報の取得を簡単に行うことができ、高機能化と高付加価値化を実現する

10

【 0 1 2 2 】

また、上述した非接触データの入出力が可能である半導体装置における信号の伝送方式は、電磁結合方式、電磁誘導方式またはマイクロ波方式等を用いることができる。伝送方式は、実施者が使用用途を考慮して適宜選択すればよく、伝送方式に伴って最適なアンテナを設ければよい。

【 0 1 2 3 】

例えば、半導体装置における信号の伝送方式として、電磁結合方式または電磁誘導方式（例えば 1 3 . 5 6 M H z 帯）を適用する場合には、磁界密度の変化による電磁誘導を利用するため、アンテナとして機能する導電膜を輪状（例えば、ループアンテナ）、らせん状（例えば、スパイラルアンテナ）に形成する。

20

【 0 1 2 4 】

また、半導体装置における信号の伝送方式として、マイクロ波方式（例えば、U H F 帯（8 6 0 ~ 9 6 0 M H z 帯）、2 . 4 5 G H z 帯等）を適用する場合には、信号の伝送に用いる電磁波の波長を考慮してアンテナとして機能する導電層の長さ等の形状を適宜設定すればよく、例えば、アンテナとして機能する導電膜を線状（例えば、ダイポールアンテナ）、平坦な形状（例えば、パッチアンテナ）またはリボン型の形状等に形成することができる。また、アンテナとして機能する導電膜の形状は線状に限らず、電磁波の波長を考慮して曲線状や蛇行形状またはこれらを組み合わせた形状で設けてもよい。なお、アンテナとして機能する導電膜をどのような形状に設けた場合であっても、上記実施の形態で示したように、素子群を貼り合わせて設ける際に素子群に加わる圧力をモニタリングして素子群に過度の圧力が加わらないように制御することにより素子群の破損等を防止することができる。

30

【 0 1 2 5 】

なお、本実施の形態は、上記実施の形態と自由に組み合わせて行うことができる。

【 0 1 2 6 】**(実施の形態 7)**

本発明の半導体装置の用途は広範にわたるが、例えば、電子機器に用いることができる。電子機器として、例えばテレビ受像器、コンピュータ、携帯電話をはじめとする携帯情報端末、デジタルカメラ、ビデオカメラ、ナビゲーションシステム等に利用することができる。本発明の半導体装置を携帯電話に適用した場合に関して図 1 2 を用いて説明する。

40

【 0 1 2 7 】

携帯電話は、筐体 2 7 0 0 、 2 7 0 6 、パネル 2 7 0 1 、ハウジング 2 7 0 2 、プリント配線基板 2 7 0 3 、操作ボタン 2 7 0 4 、バッテリ 2 7 0 5 とを有する。パネル 2 7 0 1 はハウジング 2 7 0 2 に脱着自在に組み込まれ、ハウジング 2 7 0 2 はプリント配線基板 2 7 0 3 に嵌着される。ハウジング 2 7 0 2 はパネル 2 7 0 1 が組み込まれる電子機器に合わせて、形状や寸法が適宜変更される。プリント配線基板 2 7 0 3 には、パッケージングされた複数の半導体装置が実装されており、このうちの 1 つとして、本発明の半導体装置を用いることができる。プリント配線基板 2 7 0 3 に実装される複数の半導体装置は、コントローラ、中央処理ユニット（C P U 、 C e n t r a l P r o c e s s i n g

50

Unit)、メモリ、電源回路、音声処理回路、送受信回路等のいずれかの機能を有する。

【0128】

パネル2701は、接続フィルム2708を介して、プリント配線基板2703と合わせて設けられる。上記のパネル2701、ハウジング2702、プリント配線基板2703は、操作ボタン2704やバッテリ2705と共に、筐体2700、2706の内部に収納される。パネル2701が含む画素領域2709は、筐体2700に設けられた開口窓から視認できるように配置されている。

【0129】

本発明の半導体装置は、小型、薄型、軽量であることを特徴としており、上記特徴により、電子機器の筐体2700、2706内部の限られた空間を有効に利用することができる。

10

【0130】

また、本発明の半導体装置はRFIDタグとしても利用可能であり、例えば、紙幣、硬貨、有価証券類、証書類、無記名債券類、包装用容器類、書籍類、記録媒体、身の回り品、乗物類、食品類、衣類、保健用品類、生活用品類、薬品類及び電子機器等に設けて使用することができる。これらの例に関して図13を用いて説明する。

【0131】

紙幣、硬貨とは、市場に流通する金銭であり、特定の地域で貨幣と同じように通用するもの（金券）、記念コイン等を含む。有価証券類とは、小切手、証券、約束手形等を指す（図13（A））。証書類とは、運転免許証、住民票等を指す（図13（B））。無記名債券類とは、切手、おこめ券、各種ギフト券等を指す（図13（C））。包装用容器類とは、お弁当等の包装紙、ペットボトル等を指す（図13（D））。書籍類とは、書物、本等を指す（図13（E））。記録媒体とは、DVDソフト、ビデオテープ等を指す（図13（F））。乗物類とは、自転車等の車両、船舶等を指す（図13（G））。身の回り品とは、鞄、眼鏡等を指す（図13（H））。食品類とは、食料品、飲料等を指す。衣類とは、衣服、履物等を指す。保健用品類とは、医療器具、健康器具等を指す。生活用品類とは、家具、照明器具等を指す。薬品類とは、医薬品、農薬等を指す。電子機器とは、液晶表示装置、EL表示装置、テレビジョン装置（テレビ受像機、薄型テレビ受像機）、携帯電話等を指す。

20

【0132】

紙幣、硬貨、有価証券類、証書類、無記名債券類等にRFIDタグを設けることにより、偽造を防止することができる。また、包装用容器類、書籍類、記録媒体等、身の回り品、食品類、生活用品類、電子機器等にRFIDタグを設けることにより、検品システムやレンタル店のシステムなどの効率化を図ることができる。乗物類、保健用品類、薬品類等にRFIDタグを設けることにより、偽造や盗難の防止、薬品類ならば、薬の服用の間違いを防止することができる。RFIDタグの設け方としては、物品の表面に貼ったり、物品に埋め込んだりして設ける。例えば、本ならば紙に埋め込んだり、有機樹脂からなるパッケージなら当該有機樹脂に埋め込んだりするとよい。

30

【0133】

このように、包装用容器類、記録媒体、身の回り品、食品類、衣類、生活用品類、電子機器等にRFIDタグを設けることにより、検品システムやレンタル店のシステムなどの効率化を図ることができる。また乗物類にRFIDタグを設けることにより、偽造や盗難を防止することができる。また、動物等の生き物に埋め込むことによって、個々の生き物の識別を容易に行うことができる。例えば、家畜等の生き物にRFIDタグを埋め込むことによって、生まれた年や性別または種類等を容易に識別することができる。

40

【0134】

以上のように、本発明の半導体装置は物品あればどのようなものにでも設けて使用することができる。なお、本実施の形態は、上記実施の形態と自由に組み合わせて行うことができる。

50

【実施例 1】**【0135】**

本実施例では、上記実施の形態で示した半導体装置について、当該半導体装置が含む電源回路と遅延回路の構成と、その動作の計算結果について、図14、図15を参照して説明する。

【0136】

本発明の半導体装置は、少なくとも電源回路430と遅延回路443を有する(図14)。

【0137】

電源回路430は、受信した搬送波(図15(A))を整流して平滑化した信号(図15(B))を生成する整流回路と、整流回路が生成した信号を保持するための容量素子を有する。整流回路が生成した信号は、遅延回路443に供給される。10

【0138】

遅延回路443は、交流電源431、容量素子432、N型トランジスタ433、434、容量素子435、インバータ436、437、抵抗素子438、容量素子439、インバータ440、441、容量素子442を有する。容量素子432、435、439、442や抵抗素子438は、導電膜、半導体膜、リンやボロン等の不純物がドーピングされた半導体膜等から構成される。

【0139】

遅延回路443は、電源回路430から入力される信号(図15(B))を用いてリセット信号(図15(C))を生成し、なおかつ、生成したリセット信号を各回路に供給する。遅延回路443が生成するリセット信号は、書き込み動作または読み込み動作の間に、回路444に供給する信号である。また、リセット信号が供給される回路444とは、半導体装置が含む各回路であり、例えば、クロック信号生成回路、補正回路、判定回路、コントローラ回路、符号化回路等である。20

【0140】

遅延回路443のリセット信号の生成が早すぎると、各回路に対する電源の供給が不安定となり、各回路がリセット動作を行わない場合がある。一方、遅延回路443のリセット信号の生成が遅すぎると、各回路はリセット動作を行わずに次の動作を開始してしまう場合がある。このように、遅延回路443が所望のタイミングでリセット信号を生成しない場合、各回路が正常に機能しない場合があるため、遅延回路443は所望のタイミングでリセット信号を生成する必要がある。30

【0141】

遅延回路443のリセット信号の生成のタイミングは、遅延回路443内の抵抗値と容量値にも依存する。より具体的には、抵抗素子438の抵抗値と、容量素子439の容量値に依存する。そこで、本発明は、抵抗素子438の抵抗値と容量素子439の値を最適化することにより、リセット信号を所望のタイミングで生成する。

【0142】

より詳しくは、リセット信号の生成のタイミングが早すぎるという不具合があつたため、抵抗素子438の抵抗値を 100 k から 400 k に最適化する。その結果、搬送波が半導体装置に入力されてから、リセット信号の生成までの時間が m 秒であった($m > 0$ 、図15(C)の1点鎖線の波形参照)ところを、 n 秒($n > 0$ 、図15(C)の点線の波形参照))にまで遅延することができた。このように、リセット信号の生成のタイミングを遅延させて、各回路に所望のタイミングでリセット信号を供給することにより、半導体装置を正常に動作させることができた。40

【0143】

なお、本実施例は、上記実施の形態と自由に組み合わせて行うことができる。

【図面の簡単な説明】**【0144】**

【図1】本発明の半導体装置の作製方法を示す図。50

- 【図2】本発明の半導体装置の作製方法を示す図。
 【図3】本発明の連続成膜装置を示す図。
 【図4】本発明の半導体装置の作製方法を示す図。
 【図5】本発明の半導体装置の作製方法を示す図。
 【図6】本発明の半導体装置の作製方法を示す図。
 【図7】本発明の半導体装置の作製方法を示す図。
 【図8】本発明の半導体装置の作製方法を示す図。
 【図9】本発明の半導体装置の作製方法を示す図。
 【図10】本発明の半導体装置の作製方法を示す図。
 【図11】本発明の半導体装置の使用形態を説明する図。
 【図12】本発明の半導体装置の使用形態を説明する図。
 【図13】本発明の半導体装置の使用形態を説明する図。
 【図14】本発明の半導体装置の構成を説明する図。
 【図15】計算結果を示す図。

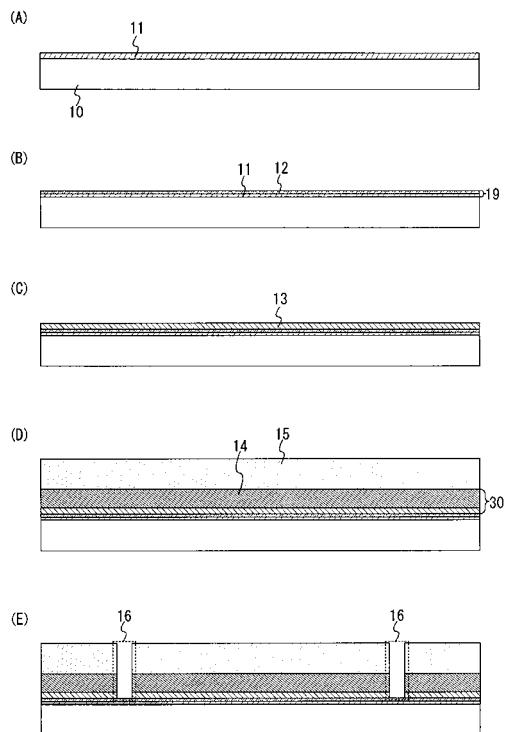
【符号の説明】

【0145】

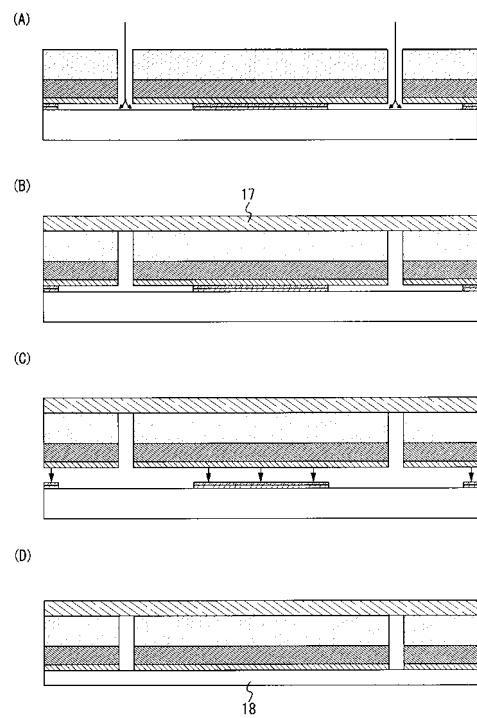
10	基板	
11	金属膜	
12	金属酸化膜	
13	絶縁膜	20
14	TFT層	
15	絶縁膜	
16	開口部	
17	第1のシート材	
18	第2のシート材	
19	剥離層	
22	金属酸化膜	
70	チャンバー	
71	支持台	
72	熱源体	30
73	断熱材	
30	素子形成層	
31	金属酸化膜	
111	第1のチャンバー	
112	第2のチャンバー	
113	第3のチャンバー	
114	第4のチャンバー	
110	ロードロック室	
115	ロードロック室	
120	共通室	40
121	ロボットアーム	
128	カセット	
129	カセット	
122	ゲート弁	
123	ゲート弁	
124	ゲート弁	
125	ゲート弁	
126	ゲート弁	
127	ゲート弁	
142	カセット	50

- 1 4 3 カセット
 1 4 4 ロードロック室
 1 4 6 ロードロック室
 1 4 5 チャンバー
 1 5 0 共通室
 1 4 7 ゲート弁
 1 4 8 ゲート弁
 1 4 9 ゲート弁
 1 5 1 口ボットアーム

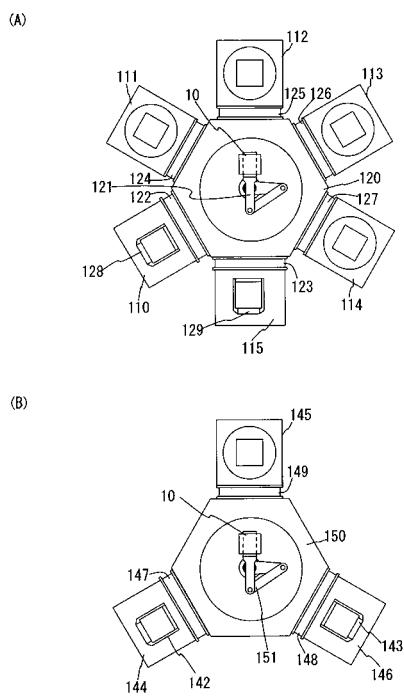
【図1】



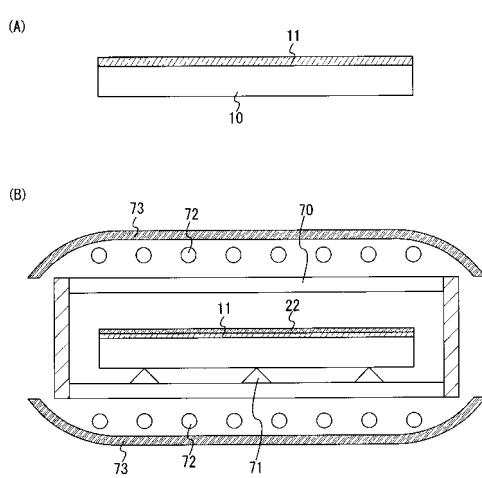
【図2】



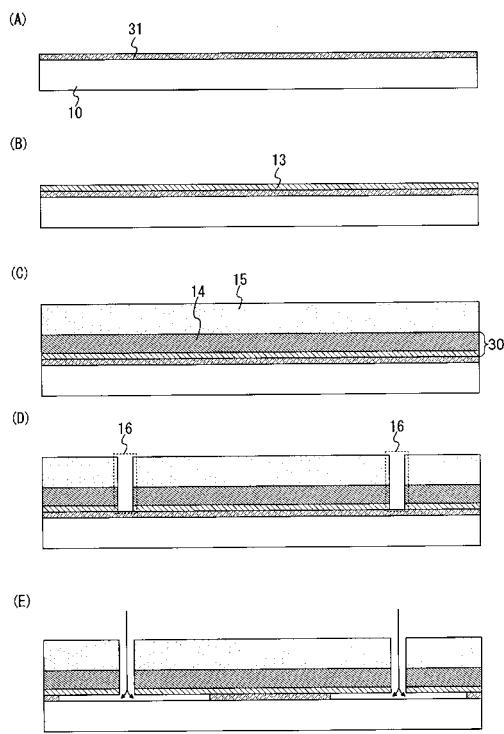
【図3】



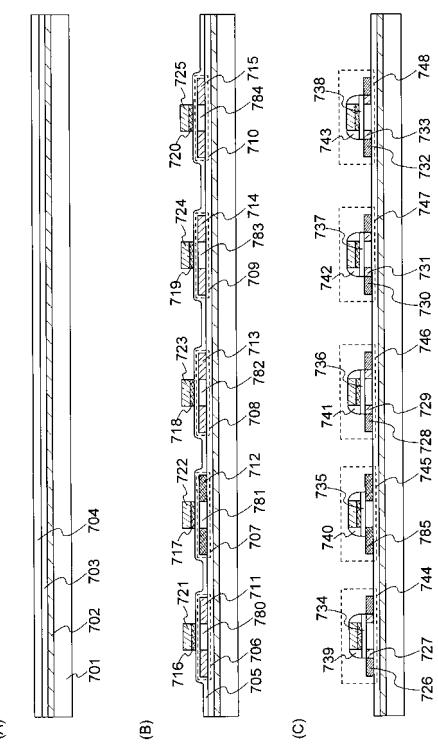
【図4】



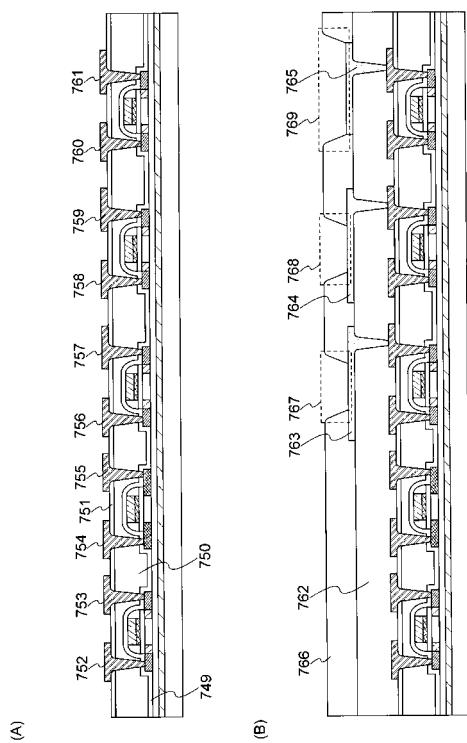
【図5】



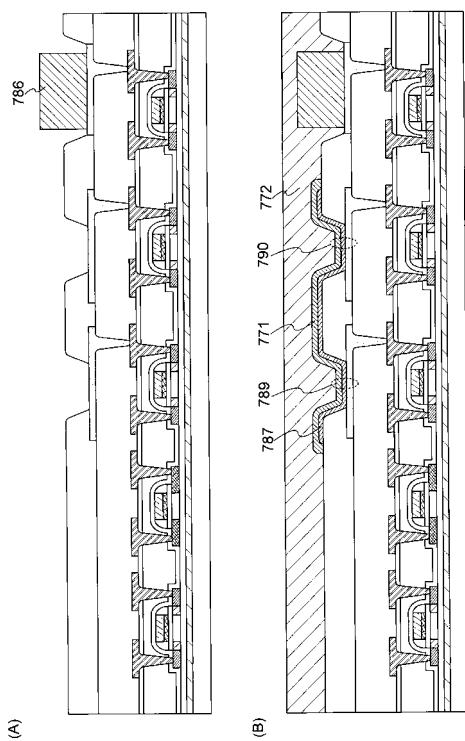
【図6】



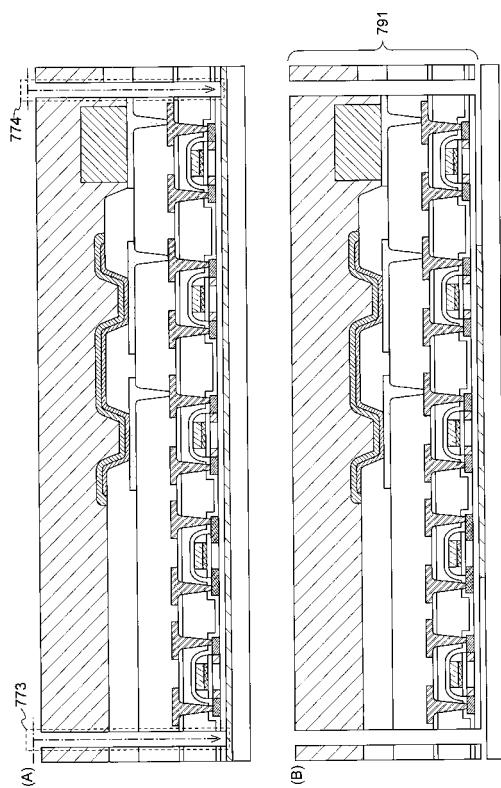
【図7】



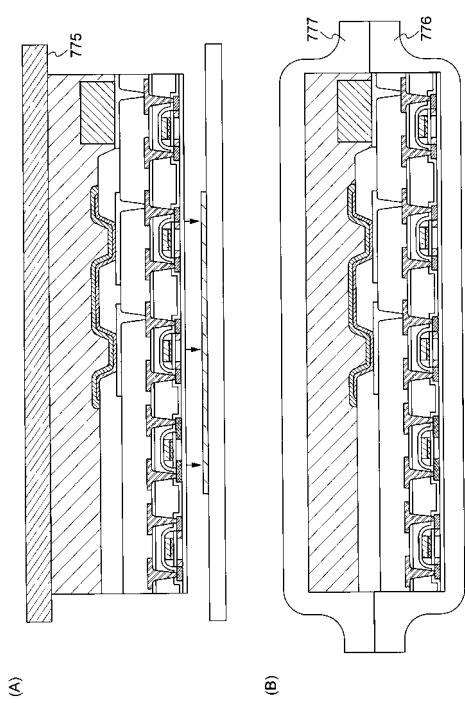
【図8】



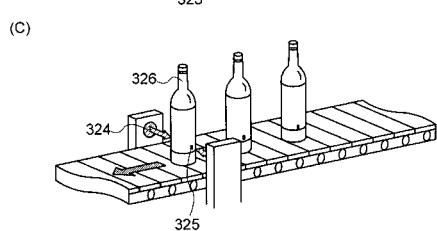
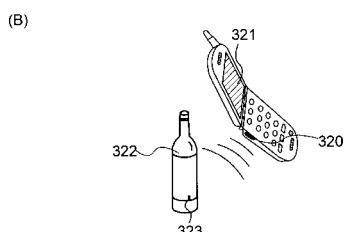
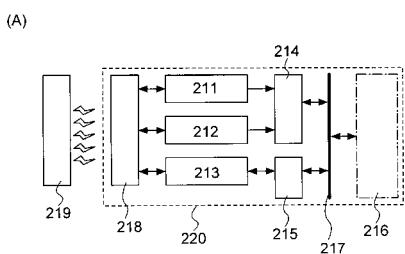
【図9】



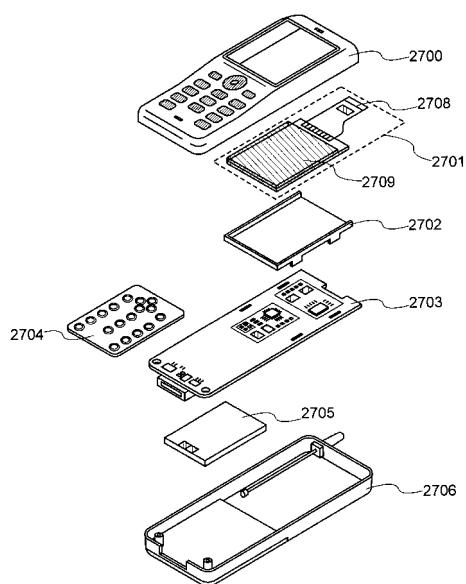
【図10】



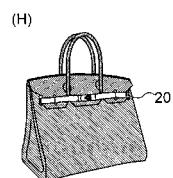
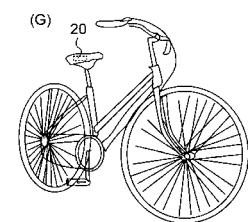
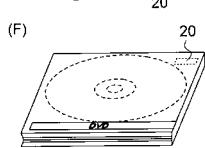
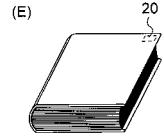
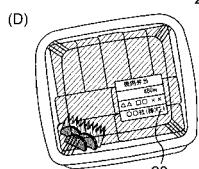
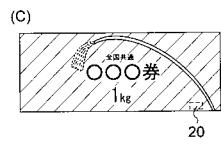
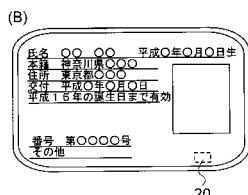
【図11】



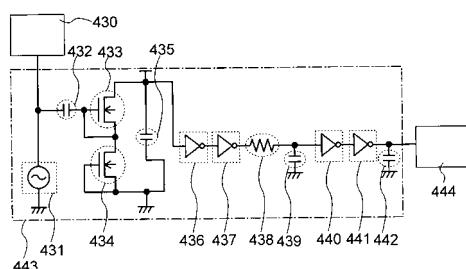
【図12】



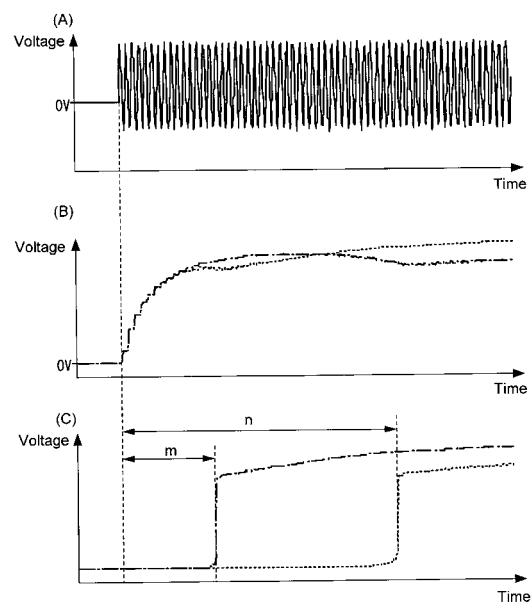
【図13】



【図14】



【図15】



フロントページの続き

(51)Int.Cl. F I
H 01 L 29/786 (2006.01)

(56)参考文献 特開2004-282063(JP,A)
特開2004-282050(JP,A)
特開2002-158282(JP,A)
特開昭62-140896(JP,A)
特開2001-272923(JP,A)
特開2003-031778(JP,A)
特開2002-236896(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 01 L 27 / 12
H 01 L 21 / 02
H 01 L 21 / 20
H 01 L 21 / 26 - 21 / 268
H 01 L 21 / 322 - 21 / 326
H 01 L 21 / 336
H 01 L 29 / 786