200924373

發明專利說明書

（本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※申請案號：96143509

※申請日期：96.11.16　　※IPC 分類：H03F 1/30 (2006.01)
H03F 3/00 (2006.01)

一、發明名稱：（中文/英文）

消除偏移的單輸出運算放大器及其方法

二、申請人：（共 1 人）

姓名或名稱：（中文/英文）

立錡科技股份有限公司/RICHTEK TECHNOLOGY CORP

代表人：（中文/英文）邰中和/TAI, KENNETH

住居所或營業所地址：（中文/英文）

新竹縣竹北市台元街 20 號 5 樓

5F, NO. 20, TAI YUEN STREET, CHUPEI CITY, HSINCHU, 310 TAIWAN R.O.C

國　籍：（中文/英文）　中華民國/TW

三、發明人：（共 4 人）

姓　名：（中文/英文）

1. 林水木/ LIN，SHUI-MU
2. 黃宗偉/ HUANG，TSUNG-WEI
3. 陳健生/ CHEN，JIEN-SHENG
4. 朱冠任/ CHU，KWAN-JEN

國　籍：（中文/英文）

1. 中華民國/TW
2. 中華民國/TW

3. 中華民國/TW

4. 中華民國/TW

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為：　年　月　日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號　順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號　順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼　順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼　順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係有關一種無偏移(offset)的單輸出運算放大器及其消除偏移方法，特別是關於一種可以應用在電流調節器的無偏移單輸出運算放大器及其消除偏移的方法。

【先前技術】

隨著技術的進步，電子裝置越來越精緻，些微的誤差都可能造成不可預期的影響，因此對於精確度的要求也越來越高。圖 1 係習知的電流調節器 10，其中電流源 12 連接在電壓 VDD 及電晶體 18 的汲極之間，用以供應一參考電流 IREF，運算放大器 16 具有一非反相輸入、一反相輸入及一輸出，電晶體 18 的汲極連接運算放大器 16 的非反相輸入而其閘極連接運算放大器 16 的輸出，進而形成一負迴授(negative feedback)路徑，電晶體 19 的汲極連接運算放大器 16 的反相輸入而其閘極連接運算放大器 16 的輸出，進而形成一正迴授(positive feedback)路徑，電晶體 19 鏡射通過電晶體 18 的電流產生電流 ILED 給發光二極體 14，其中，在運算放大器 16 反相輸入上的電壓源 VOS 係代表運算放大器 16 的偏移。圖 2 顯示圖 1 電流調節器 10 中電流 ILED 與電壓 VDD 的關係曲線，在運算放大器 16 沒有偏移(offset)的理想狀況下，電流 ILED 與電壓 VDD 之間的關係如曲線 22 所示，由於發光二極體 14 上的跨壓係定值，因此當電壓 VDD 下降時，電晶體 19 汲極上的電

壓隨電壓 VDD 下降，但是根據虛接地原理，運算放大器 16 將使電晶體 18 及 19 汲極上的電壓一致，進而使電流 ILED 維持不變，直至電壓 VDD 低於一臨界值 Vth 時，運算放大器 16 無法再使電晶體 18 及 19 汲極上電壓維持一致，故電流 ILED 開始下降。然而，運算放大器 16 可能因元件不匹配而產生偏移，當該偏移電壓 VOS 為正偏移時，電流 ILED 可能產生一電流峰值，如圖 2 的曲線 20 所示，當該偏移電壓 VOS 為負偏移時，電流 ILED 可能在電壓 VDD 低於臨界值 Vth 前提早下降，如圖 2 的曲線 24 所示。

圖 3 係另一習知的電流調節器 30，其包括電流源 32 連接在電壓 VDD 及電阻 REF 之間，用以提供參考電流 IREF 給電阻 REF 以在節點 A 上產生一電壓，運算放大器 36 的反相輸入連接節點 A，其非反相輸入連接節點 B，其輸出連接電晶體 38 的閘極，根據運算放大器的虛接地原理，節點 B 上的電壓將等於節點 A 上的電壓，電阻 RSET 因應節點 B 上的電壓產生電流 ILED 經電晶體 38 給發光二極體 34，其中，運算放大器 36 反相輸入上的電壓源 VOS 代表運算放大器 36 的偏移。圖 4 顯示圖 3 電流調節器 30 中電流 ILED 與參考電流 IREF 之間的關係曲線。當運算放大器 36 無偏移時，電流 ILED 與參考電流 IREF 之間的關係曲線為通過原點的直線，如圖 4 的曲線 42 所示，當運算放大器 36 具有正偏移時，電流 ILED 與參考電流 IREF 之間的關係曲線將向上平移，如圖 4 的曲線 40 所示，當運算放大器 36 具有負偏移時，電流 ILED 與參考電流 IREF

之間的關係曲線將向下平移，如圖 4 的曲線 44 所示。

如圖 2 及圖 4 所示，運算放大器 16 及 36 的偏移可能使電流調節器 10 及 30 所提供的電流 ILED 出現誤差，因此，需要消除運算放大器的偏移以使電流調節器 10 及 30 能提供精確的電流。目前已有很多關於消除運算放大器偏移的文獻，例如，麥格羅-希爾(McGraw-Hill)國際出版公司在 2001 出版的「類比 CMOS 積體電路設計(Design of Analog CMOS Integrated Circuits)」的第 474-476 頁、美國專利第 6,194,962 號、美國專利第 5,061,900 號、美國專利第 6,459,335 號、美國專利第 6,573,783 號及美國專利第 5,550,512 號等。

圖 5 及圖 6 顯示一習知可以消除偏移的運算放大器 50，其中，圖 5 顯示運算放大器 50 在正常操作模式時的配置，圖 6 顯示運算放大器 50 在消除偏移模式時的配置。運算放大器 50 包括轉導放大器 52 及 56 以及輸出級 54，開關 S1 連接在轉導放大器 52 的輸入 5202 及電壓 VCM 之間，開關 S2 連接在轉導放大器 52 的輸入 5204 及電壓 VCM 之間，開關 S3 連接在運算放大器 50 的輸入 5002 及轉導放大器 52 的輸入 5202 之間，開關 S4 連接在運算放大器 50 的輸入 5004 及轉導放大器 52 的輸入 5204 之間，轉導放大器 52 的輸出 5206 及 5208 分別連接輸出級 54 的輸入 5402 及 5404，輸出級 54 的輸出 5406 及 5408 分別連接運算放大器 50 的輸出 5006 及 5008，開關 S5 連接輸出級 54 的輸出 5406 及轉導放大器 56 的輸入 5602 之間，開關 S6

連接在輸出級54的輸出5408及轉導放大器56的輸入5604之間，轉導放大器56的輸出5606及5608分別連接輸出級54的輸入5402及5404，電容C1連接在轉導放大器56的輸入5602及地端GND之間，電容C2連接在轉導放大器56的輸入5604及地端GND之間。

圖7顯示運算放大器50的更詳細架構。在消除偏移模式中，如圖6及圖7所示，開關S1、S2、S5及S6打開(turn on)而開關S3及S4關閉(turn off)，故轉導放大器52的輸入5202及5204連接至電壓VCM，轉導放大器56的輸入5602及5604分別連接輸出級54的輸出5406及5408，轉導放大器52包括一差動輸入對根據輸入5202及5204上的電壓在輸出5206及5208上產生電流I1及I2，在輸出級54中，電流源5410及5412提供相等電流I3及I4至輸出級54的輸入5402及5404，電流I3及I4被轉導放大器52抽取電流I1及I2後產生電流I5及I6，雖然轉導放大器52的輸入5202及5204連接至相同的電壓VCM，但因為偏移電壓VOS的關係，電流I1及I2並不相等，故導致電流I5及I6也不相等，使得輸出級54輸出5406及5408上的電壓不相等，電容C1及C2將儲存此時輸出級54輸出5406及5408上的電壓，轉導放大器56包括一差動輸入對根據輸出級54輸出5406及5408上的電壓而從輸出級54的輸入5402及5404上抽取電流I7及I8，進而使電流I5等於電流I6。接著切換至正常操作模式，開關S3及S4打開而開關S1、S2、S5及S6關閉，如圖5

所示，此時儲存在電容 C1 及 C2 上的電壓將使轉導放大器 56 產生電流 I7 及 I8 以消除偏移電壓 VOS 的影響。然而，運算放大器 50 為雙輸出的運算放大器，故不適用在電流調節器 10 及 30 中。

因此，一種應用在電流調節器且能消除偏移的單輸出(single ended)運算放大器，乃為所冀。

【發明內容】

本發明的目的之一，在於提出一種消除偏移的單輸出運算放大器及其方法。

本發明的目的之一，在於提出一種可以應用在電流調節器的無偏移單輸出運算放大器及其消除偏移的方法。

根據本發明，一種消除偏移的單輸出運算放大器包括一輸出級、一第一轉導放大器、一第二轉導放大器及一電容，該輸出級具有一第一輸入、一第二輸入及一第一輸出，該第一轉導放大器具有一第三輸入、一第四輸入、一第二輸出及一第三輸出，該第二輸出連接該第一輸入，該第三輸出連接該第二輸入，該第二轉導放大器具有一第五輸入、一第六輸入、一第四輸出及一第五輸出，該第四輸出連接該第一輸入，該第五輸出連接該第二輸入，該電容連接在該第五及第六輸入之間。該運算放大器具有一正常操作模式及一消除偏移模式，在該正常操作模式下，該第三輸入及第四輸入分別連接該運算放大的的兩輸入，該第一輸出連接該運算放大器的輸出，在該消除偏移模式下，

該第三輸入及第四輸入連接一參考電壓，該第一輸出連接至該第五輸入。

消除該運算放大器的方法包括，在該消除偏移模式下，將該第一轉導放大器的第三及第四輸入連接至該參考電壓以在該轉導放大器的第二及第三輸出上產生一第一電流及一第二電流，該輸出級根據該第一及第二電流的差值以在其輸出上產生一第三電流對該電容充電，以及根據該電容上的跨壓，該第二轉導放大器產生一第三電流及一第四電流使該輸出級的該第一及第二輸入上的電流相等。

一種應用該運算放大器的電流調節器包括一第一電晶體，其閘極連接該運算放大器的輸出，其汲極連接該運算放大器的非反相輸入以形成一負迴授路徑，一第二電晶體，其閘極連接該運算放大器的輸出，其汲極連接該運算放大器的反相輸入以形成一正迴授路徑，一電流源提供一參考電流給該第一電晶體，以及一延遲電路用以延遲正迴授以避免正迴授快於負迴授，該第二電晶體鏡射通過該第一電晶體的電流給一負載。

【實施方式】

圖 8 及圖 9 顯示一種單輸出運算放大器 60，其中，圖 8 顯示運算放大器 60 在正常操作模式時的配置，圖 9 顯示運算放大器 60 在消除偏移模式時的配置。運算放大器 60 包括轉導放大器 62 及 66 以及輸出級 64，開關 S1 連接在轉導放大器 62 的輸入 6202 及電壓 VCM 之間，開關 S2 連

接在轉導放大器 62 的輸入 6204 及電壓 VCM 之間，開關 S3 連接在轉導放大器 62 的輸入 6202 及運算放大器 60 的輸入 6002 之間，開關 S4 連接在轉導放大器 62 的輸入 6204 及運算放大器 60 的輸入 6004 之間，轉導放大器 62 的輸出 6206 及 6208 分別連接輸出級 64 的輸入 6402 及 6404，開關 S5 連接在輸出級 64 的輸出 6406 及運算放大器 60 的輸出 6006 之間，開關 S6 連接在輸出級 64 的輸出 6406 及轉導放大器 66 的輸入 6604 之間，轉導放大器 66 的輸出 6606 及 6608 分別連接輸出級 64 的輸入 6402 及 6404，電容 C1 連接在轉導放大器 66 的輸入 6602 及 6604 之間，電容 C2 連接在運算放大器 60 的輸出 6006 及地端 GND 之間用以穩定輸出電壓 VOUT。

圖 10 顯示運算放大器 60 的更詳細架構。在消除偏移模式中，如圖 9 及圖 10 所示，開關 S1、S2 及 S6 打開而開關 S3、S4 及 S5 關閉，故轉導放大器 62 的輸入 6202 及 6204 連接至電壓 VCM，轉導放大器 66 的輸入 6604 連接輸出級 64 的輸出 6406，轉導放大器 62 包括一由電晶體 MN1 及 MN2 以及電流源 IS1 組成的差動輸入對根據輸入 6202 及 6204 上的電壓在輸出 6206 及 6208 上產生電流 I1 及 I2，在輸出級 64 中，電流源 6408 及 6410 提供相等的電流 I3 及 I4 至輸出級 64 的輸入 6402 及 6404，如圖 10 所示，電流 I3 及 I4 分別被轉導放大器 62 抽取電流 I1 及 I2 後產生電流 I5 及 I6，其中電 I5 流向輸出 6406，雖然轉導放大器 62 的輸入 6202 及 6204 連接至相同的電壓

VCM，但因為偏移電壓 VOS 的關係，因此電流 I1 及 I2 並不相等，故電流 I5 及 I6 也不相等，輸出級 64 中電流鏡 6412 的參考分支連接輸入 6404 而鏡射分支連接輸出 6406，用以鏡射電流 I6 產生電流 I7，電流 I5 及電流 I7 之間的差值 I10 經開關 S6 對電容 C1 充電，轉導放大器 66 包括一由電晶體 MN7 及 MN8 以及電流源 IS2 組成的差動輸入對根據電容 C1 上的跨壓而從輸出級 64 的輸入 6402 及 6404 上抽取電流 I8 及 I9，進而使輸出級 64 輸入 6402 及 6404 上的電流相等以消除偏移電壓 VOS 的影響。

接著切換至正常操作模式，開關 S1、S2 及 S6 關閉而開關 S3、S4 及 S5 打開，如圖 8 所示，故轉導放大器 62 的輸入 6202 及 6204 分別連接運算放大器 60 的輸入 6002 及 6004，輸出級 64 的輸出 6406 經開關 S3 連接至運算放大器 60 的輸出 6006，而儲存在電容 C1 上的電壓將使轉導放大器 66 產生電流 I8 及 I9 以消除運算放大器 60 的偏移電壓 VOS 的影響。如圖 10 所示，由於電容 C1 連接在轉導放大器 66 的差動輸入對之兩輸入 6602 及 6604 之間，因此，即使運算放大器 60 的輸出電壓 VOUT 發生變化時，轉導放大器 66 的兩輸入 6602 及 6604 上的電壓也將跟著變化，使兩輸入 6602 及 6604 之間的壓差維持一定，故無需在輸出電壓 VOUT 發生變化時，便將運算放大器 60 切換至消除偏移模式以重新進行消除偏移電壓 VOS 的動作，故能延長消除偏移週期的時間。

圖 11 顯示轉導放大器 66 的另一實施例，轉導放大器

66 包括由 NMOS 電晶體 MN7 及 MN8 以及電源源 IS2 組成的第一差動輸入對及由 PMOS 電晶體 MP3 及 MP4 以及電流源 IS3 組成的第二差動輸入對，其中電晶體 MP3 及 MN7 的閘極連接至轉導放大器 66 的輸入 6602，電晶體 MP4 及 MN8 的閘極連接轉導放大器 66 的輸入 6604，在此實施例中，當輸出電壓 VOUT 大於一臨界值時，NMOS 電晶體 MN7 及 MN8 打開而 PMOS 電晶體 MP3 及 MP4 關閉，此時轉導放大器 66 根據電容 C1 上的電壓從輸出級 64 的輸入 6402 及 6404 中抽取電流 I8 及 I9 以消除偏移電壓 VOS，當輸出電壓 VOUT 小於該臨界值時，NMOS 電晶體 MN7 及 MN8 關閉而 PMOS 電晶體 MP3 及 MP4 打開，此時轉導放大器 66 根據電容 C1 上的電壓提供電流 I11 及 I12 給輸出級 64 的輸入 6402 及 6404，以消除偏移電壓 VOS。

圖 12 顯示一電流調節器 70，其包括電流源 72 提供參考電流 IREF 給電晶體 78，電晶體 78 的汲極及閘極分別連接運算放大器 80 的非反相輸入 8004 及輸出 8006 以形成一負迴授路徑，電晶體 79 的汲極經延遲電路 74 連接運算放大器 80 的反相輸入 8002，其閘極連接運算放大器 80 的輸出 8006 以形成一正迴授路徑，電晶體 79 根據通過電晶體 78 的電流產生電流 ILED 給發光二極體 76，其中運算放大器 80 可以切換正常操作模式及消除偏移模式，延遲電路 74 係用以延遲正迴授以避免在輕載時發生正迴授快於負迴授的情況，導致電晶體 78 及 79 的汲極上的電壓

不一致。

圖 13 顯示電流調節器 70 中運算放大器 80 的更詳細電路，其包括轉導放大器 82 及 86 以及輸出級 84，轉導放大器 82 包括一由電晶體 MP1 及 MP2 以及 IS1 組成的差動輸入對，轉導放大器 82 的輸入 8202 連接運算放大器 80 的輸入 8002，開關 S1 連接在轉導放大器 82 的輸入 8202 及 8204 之間，開關 S2 連接在轉導放大器 82 的輸入 8204 及運算放大器的輸入 8004 之間，轉導放大器 82 的輸出 8206 及 8208 連接至輸出級 84 的輸入 8402 及 8404，輸出級 84 包括電流源 8408 及 8410 分別提供相等的電流 I3 及 I4 至輸出級 84 的輸入 8402 及 8404，電流鏡 8412 具有一參考分支連接輸出級 84 的輸入 8402 以及一鏡射分支連接輸出級 84 的輸出 8406，開關 S3 連接在輸出級 84 的輸出 8406 及運算放大器 80 的輸出 8006 之間，開關 S4 連接在輸出級 84 的輸出 8406 及轉導放大器 86 的輸入 8604 之間，電容 C1 連接在轉導放大器 86 的輸入 8602 及 8604 之間，轉導放大器 86 的輸出 8606 及 8608 分別連接輸出級 84 的輸入 8402 及 8404，轉導放大器 86 包括由電晶體 MN5 及 MN6 及電流源 IS2 組成的差動輸入對。

在消除偏移模式下，開關 S1 及 S4 打開而開關 S2 及 S3 關閉，如圖 13 所示，雖然此時轉導放大器 82 的輸入 8202 及 8204 連接至相同的電壓，但是因為運算放大器 80 具有偏移電壓 VOS(圖中未示)的關係，故轉導放大器 82 輸出的電流 I1 及 I2 並不相等，輸出級 84 根據電流 I1 及

I2 之間的差值產生電流 I5 經開關 S4 對電容 C1 充電，轉導放大器 84 根據電容 C1 上的電壓產生電流 I6 及 I7 使輸出級 84 的輸入 8402 及 8404 上的電流相等，進而消除運算放大器 80 的偏移電壓 VOS 的影響。

以上對於本發明之較佳實施例所作的敘述係為闡明之目的，而無意限定本發明精確地為所揭露的形式，基於以上的教導或從本發明的實施例學習而作修改或變化是可能的，實施例係為解說本發明的原理以及讓熟習該項技術者以各種實施例利用本發明在實際應用上而選擇及敘述，本發明的技術思想企圖由以下的申請專利範圍及其均等來決定。

【圖式簡單說明】

圖 1 係習知的電流調節器；

圖 2 顯示圖 1 電流調節器 10 中電流 ILED 與電壓 VDD 的關係曲線；

圖 3 係另一習知的電流調節器；

圖 4 顯示圖 3 電流調節器 30 中電流 ILED 與參考電流 IREF 之間的關係曲線；

圖 5 顯示一種習知的可以消除偏移的運算放大器 50 在正常操作模式時的配置；

圖 6 顯示運算放大器 50 在消除偏移模式時的配置；

圖 7 顯示運算放大器 50 的更詳細架構；

圖 8 顯示一種單輸出運算放大器 60 在正常操作模式

時的配置；

圖 9 顯示運算放大器 60 在消除偏移模式時的配置；

圖 10 顯示運算放大器 60 的更詳細架構；

圖 11 顯示轉導放大器 66 的另一實施例；

圖 12 顯示一電流調節器；以及

圖 13 顯示圖 12 中電流調節器的更詳細電路。

【主要元件符號說明】

10　電流調節器

12　電流源

14　發光二極體

16　運算放大器

18　電晶體

19　電晶體

20　當運算放大器 16 具有正偏移時電流調節器 10 中電流 ILED 與電壓 VDD 的關係曲線

22　當運算放大器 16 無偏移時電流調節器 10 中電流 ILED 與電壓 VDD 的關係曲線

24　當運算放大器 16 具有負偏移時電流調節器 10 中電流 ILED 與電壓 VDD 的關係曲線

30　電流調節器

32　電流源

34　發光二極體

36　運算放大器

38 電晶體

40 當運算放大器 36 具有正偏移時電流調節器 30 中電流 ILED 與參考電流 IREF 之間的關係曲線

42 當運算放大器 36 無偏移時電流調節器 30 中電流 ILED 與參考電流 IREF 之間的關係曲線

44 當運算放大器 36 具有負偏移時電流調節器 30 中電流 ILED 與參考電流 IREF 之間的關係曲線

50 運算放大器

5002 運算放大器 50 的輸入

5004 運算放大器 50 的輸入

5006 運算放大器 50 的輸出

5008 運算放大器 50 的輸出

52 轉導放大器

5202 轉導放大器 52 的輸入

5204 轉導放大器 52 的輸入

5206 轉導放大器 52 的輸出

5208 轉導放大器 52 的輸出

54 輸出級

5402 輸出級 54 的輸入

5404 輸出級 54 的輸入

5406 輸出級 54 的輸出

5408 輸出級 54 的輸出

5410 電流源

5412 電流源

56 轉導放大器

5602 轉導放大器 56 的輸入

5604 轉導放大器 56 的輸入

5606 轉導放大器 56 的輸出

5608 轉導放大器 56 的輸出

60 運算放大器

6002 運算放大器 60 的輸入

6004 運算放大器 60 的輸入

6006 運算放大器 60 的輸出

62 轉導放大器

6202 轉導放大器 62 的輸入

6204 轉導放大器 62 的輸入

6206 轉導放大器 62 的輸出

6208 轉導放大器 62 的輸出

64 輸出級

6402 輸出級 64 的輸入

6404 輸出級 64 的輸入

6406 輸出級 64 的輸出

6408 電流源

6410 電流源

6412 電流鏡

66 轉導放大器

6602 轉導放大器 66 的輸入

6604 轉導放大器 66 的輸入

6606 轉導放大器 66 的輸出

6608 轉導放大器 66 的輸出

70 電流調節器

72 電流源

74 延遲電路

76 發光二極體

78 電晶體

79 電晶體

80 運算放大器

8002 運算放大器 80 的輸入

8004 運算放大器 80 的輸入

8006 運算放大器 80 的輸出

82 轉導放大器

8202 轉導放大器 82 的輸入

8204 轉導放大器 82 的輸入

8206 轉導放大器 82 的輸出

8208 轉導放大器 82 的輸出

84 輸出級

8402 輸出級 84 的輸入

8404 輸出級 84 的輸入

8406 輸出級 84 的輸出

8408 電流源

8410 電流源

8412 電流鏡

86	轉導放大器
8602	轉導放大器 86 的輸入
8604	轉導放大器 86 的輸入
8606	轉導放大器 86 的輸出
8608	轉導放大器 86 的輸出

五、中文發明摘要：

一種消除偏移的單輸出運算放大器及其方法，該運算放大器具有消除偏移模式及正常操作模式，該運算放大器包括一輸出級、一第一轉導放大器及一第二轉導放大器，在消除偏移模式下，將該第一轉導放大器的二輸入連接至一參考電壓以產生一第一電流及一第二電流分別連接該輸出級的二輸入，該輸出級根據該第一及第二電流的差值產生一第三電流對一電容充電，該第二轉導放大器根據該電容上的跨壓產生一第三電流及一第四電流使該輸出級的兩輸入上的電流相等，進而消除該運算放大器偏移。

六、英文發明摘要：

十、申請專利範圍：

1. 一種消除偏移的單輸出運算放大器，其具有一第一模式及一第二模式，該運算放大器包括：

一輸出級，具有一第一輸入、一第二輸入及一第一輸出；

一第一轉導放大器，具有一第三輸入、一第四輸入、一第二輸出及一第三輸出，該第二輸出連接該第一輸入，該第三輸出連接該第二輸入；

一第二轉導放大器，具有一第五輸入、一第六輸入、一第四輸出及一第五輸出，該第四輸出連接該第一輸入，該第五輸出連接該第二輸入；以及

一電容，連接在該第五及第六輸入之間；

其中，在該第一模式下，該第三輸入及第四輸入連接一參考電壓，該第一輸出連接至該第五輸入，以消除該運算放大器的偏移；在該第二模式下，該第三輸入及第四輸入分別連接該運算放大的的兩輸入，該第一輸出連接該運算放大器的輸出。

2. 如請求項1之運算放大器，其中該輸出級包括：

一第一電流源，提供一第一電流至該第一輸入；

一第二電流源，提供一第二電流至該第二輸入；以及

一電流鏡，具有一參考分支及一鏡射分支分別連接

該第一輸入及第二輸入。

3. 如請求項 1 之運算放大器，其中該第一轉導放大器包括一差動輸入對根據該第三輸入及第四輸入上的電壓以在該第二輸出及第三輸出上產生一第一電流及一第二電流。

4. 如請求項 1 之運算放大器，其中該第二轉導放大器包括一差動輸入對根據該第五輸入及第六輸入上的電壓以在該第四輸出及第五輸出上產生一第一電流及一第二電流。

5. 如請求項 1 之運算放大器，其中該第二轉導放大器包括：

一第一差動輸入對，由一第一 PMOS 電晶體、一第二 PMOS 電晶體及一第一電流源組成，該第一 PMOS 電晶體的閘極、汲極及源極分別連接該五輸入、第四輸出及第一電流源，該第二 PMOS 電晶體的閘極、汲極及源極分別連接該六輸入、第五輸出及第一電流源；以及

一第二差動輸入對，由一第一 NMOS 電晶體、一第二 NMOS 電晶體及一第二電流源組成，該第一 NMOS 電晶體的閘極、汲極及源極分別連接該五輸入、第四輸出及第二電流源，該第二 NMOS 電晶體的閘極、汲極及源極分別連接該六輸入、第五輸出及第二電流源。

6. 一種消除單輸出運算放大器偏移的方法，該運算放大器

包含一輸出級、一第一轉導放大器及一第二轉導放大器，該方法包括下列步驟：

將該第一轉導放大器的二輸入連接至一參考電壓以產生一第一電流及一第二電流分別連接該輸出級的二輸入；

根據該第一及第二電流的差值，該輸出級產生一第三電流對一電容充電；以及

根據該電容上的跨壓，該第二轉導放大器產生一第三電流及一第四電流使該輸出級的兩輸入上的電流相等。

7. 如請求項 6 之方法，其中根據該第一及第二電流的差值，該輸出級產生一第三電流對一電容充電的步驟包括：

提供相同一第五電流及一第六電流至該輸出級的兩輸入；

產生一第七電流等於該第一及第五電流的和；

產生一第八電流等於該根據該第二及第六電流的和；以及

產生該第三電流等於該第七電流及第八電流的差值；

8. 一種電流調節器，包括：

一單輸出運算放大器，具有一非反相輸入、一反相輸入及一輸出；

一第一電晶體，其閘極連接該運算放大器的輸出，

其汲極連接該運算放大器的非反相輸入以形成一負迴授路徑；

一第二電晶體，其閘極連接該運算放大器的輸出，其汲極連接該運算放大器的反相輸入以形成一正迴授路徑；

一電流源，提供一參考電流給該第一電晶體；以及

一延遲電路，在該正迴授路徑上用以延遲正迴授以避免正迴授快於負迴授；

其中，該第二電晶體鏡射通過該第一電晶體的電流給一負載。

9. 如請求項8之電流調節器，其中該運算放大器包括：

一輸出級，具有一第一輸入、一第二輸入及一第一輸出；

一第一轉導放大器，具有一第三輸入、一第四輸入、一第二輸出及一第三輸出，該第二輸出連接該第一輸入，該第三輸出連接該第二輸入；

一第二轉導放大器，具有一第五輸入、一第六輸入、一第四輸出及一第五輸出，該第四輸出連接該第一輸入，該第五輸出連接該第二輸入；以及

一電容，連接在該第五及第六輸入之間；

其中，在消除偏移模式時，該第三輸入及第四輸入連接一參考電壓，該第一輸出連接至該第五輸入，在正常操作模式時，該第三輸入及第四輸

入分別連接該運算放大器的非反相輸入及反相輸入，該第一輸出連接該運算放大器的輸出。

10.如請求項9之電流調節器，其中該輸出級包括：

一第一電流源，提供一第一電流至該第一輸入；

一第二電流源，提供一第二電流至該第二輸入；以及

一電流鏡，具有一參考分支及一鏡射分支分別連接該第一輸入及第二輸入。

11.如請求項9之電流調節器，其中該第一轉導放大器包括一差動輸入對具有該第三輸入、第四輸入、第二輸出及第三輸出。

12.如請求項9之電流調節器，其中該第二轉導放大器包括一差動輸入對具有該第五輸入、第六輸入、第四輸出及第五輸出。

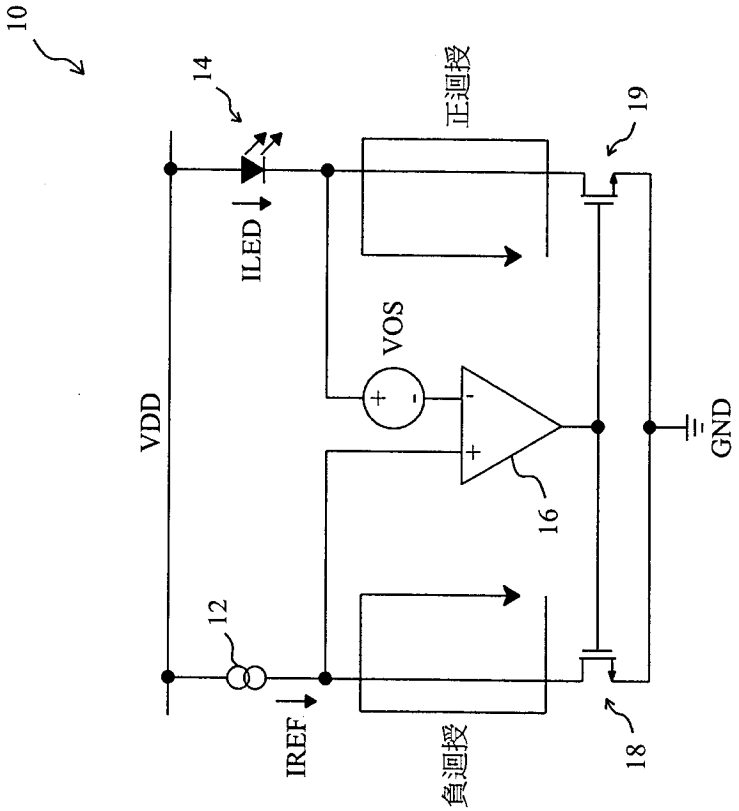


圖1

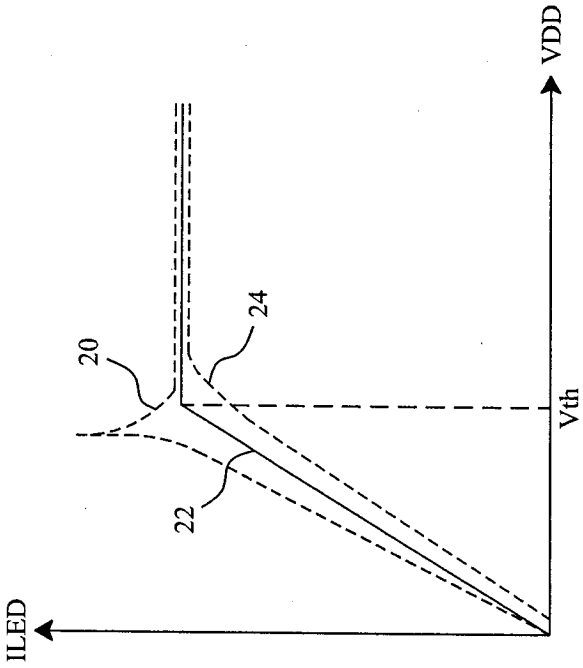


圖2

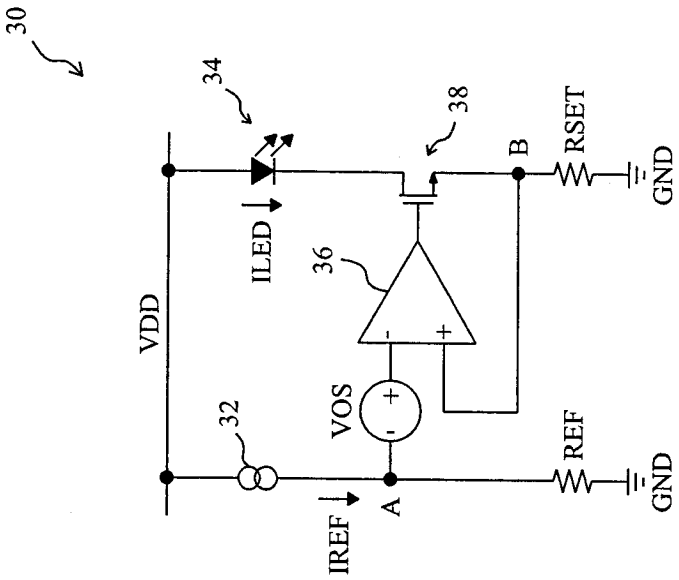


圖3

200924373

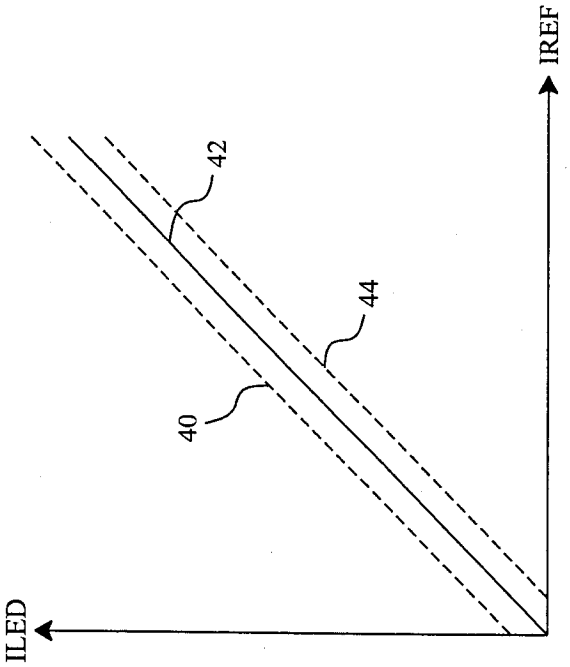


圖4

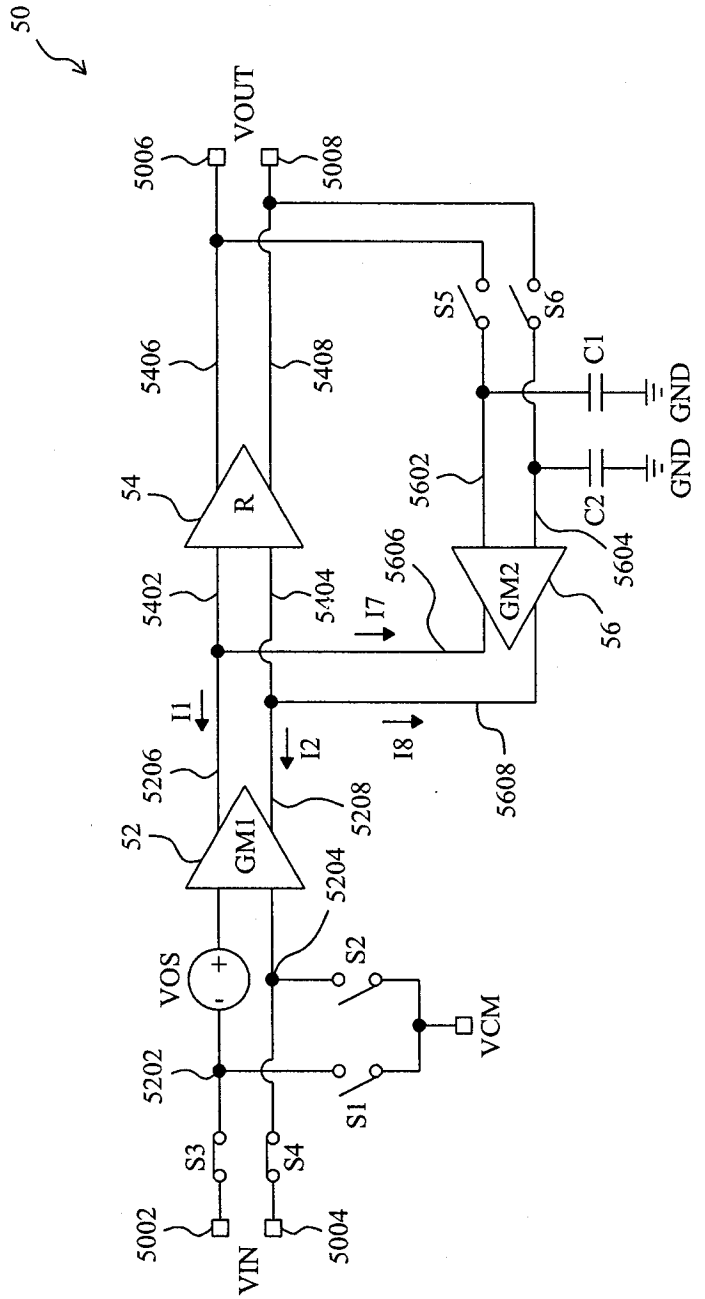

50
VOUT
5006
5008
5406
5408
S5
S6
C1
GND
GND
C2
5602
5604
54
R
5606
GM2
56
5402
5404
I7
I1
I2
I8
5608
5206
5208
52
GM1
5204
VOS
S2
VCM
5202
S1
S3
S4
5002
5004
VIN

圖5

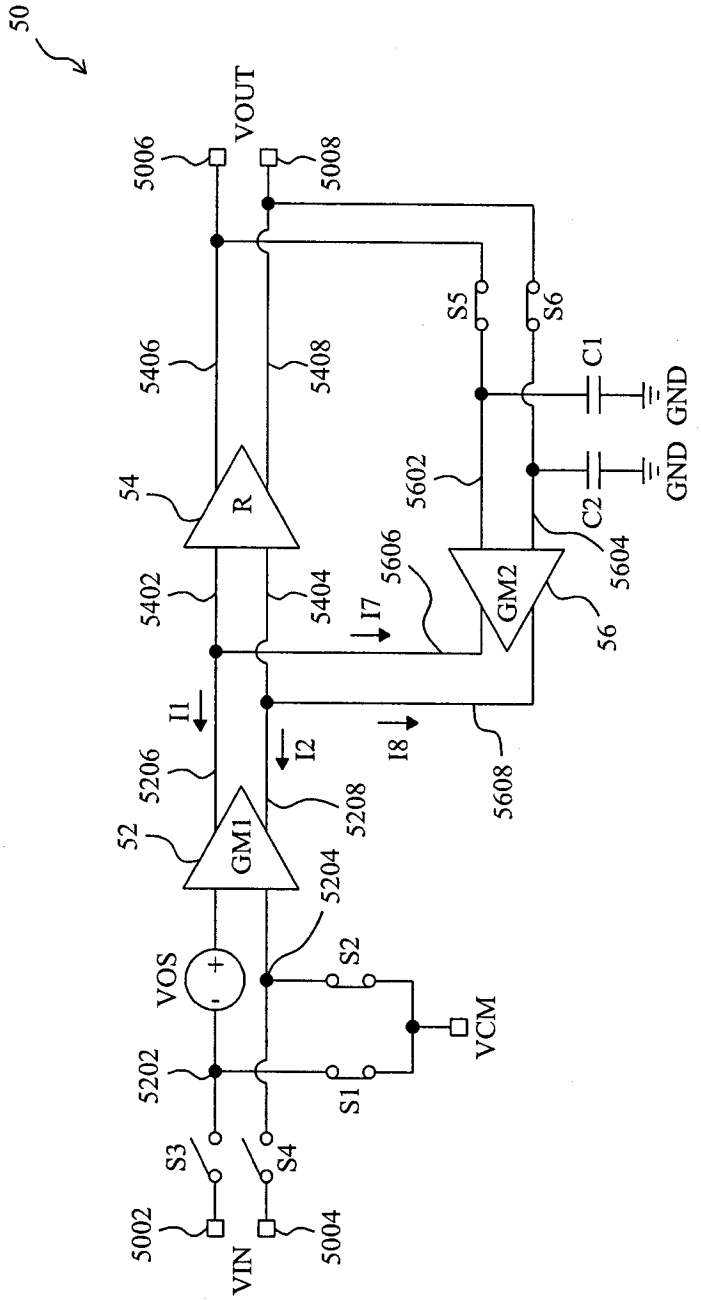

50
VOUT
5006
5008
5406
5408
S5
S6
C1
GND
54
R
5602
GND
C2
5604
5606
GM2
56
5402
5404
I7
I1
I2
I8
5608
5206
5208
52
GM1
5204
VOS
S2
VCM
5202
S1
S3
S4
5002
5004
VIN

圖6

200924373

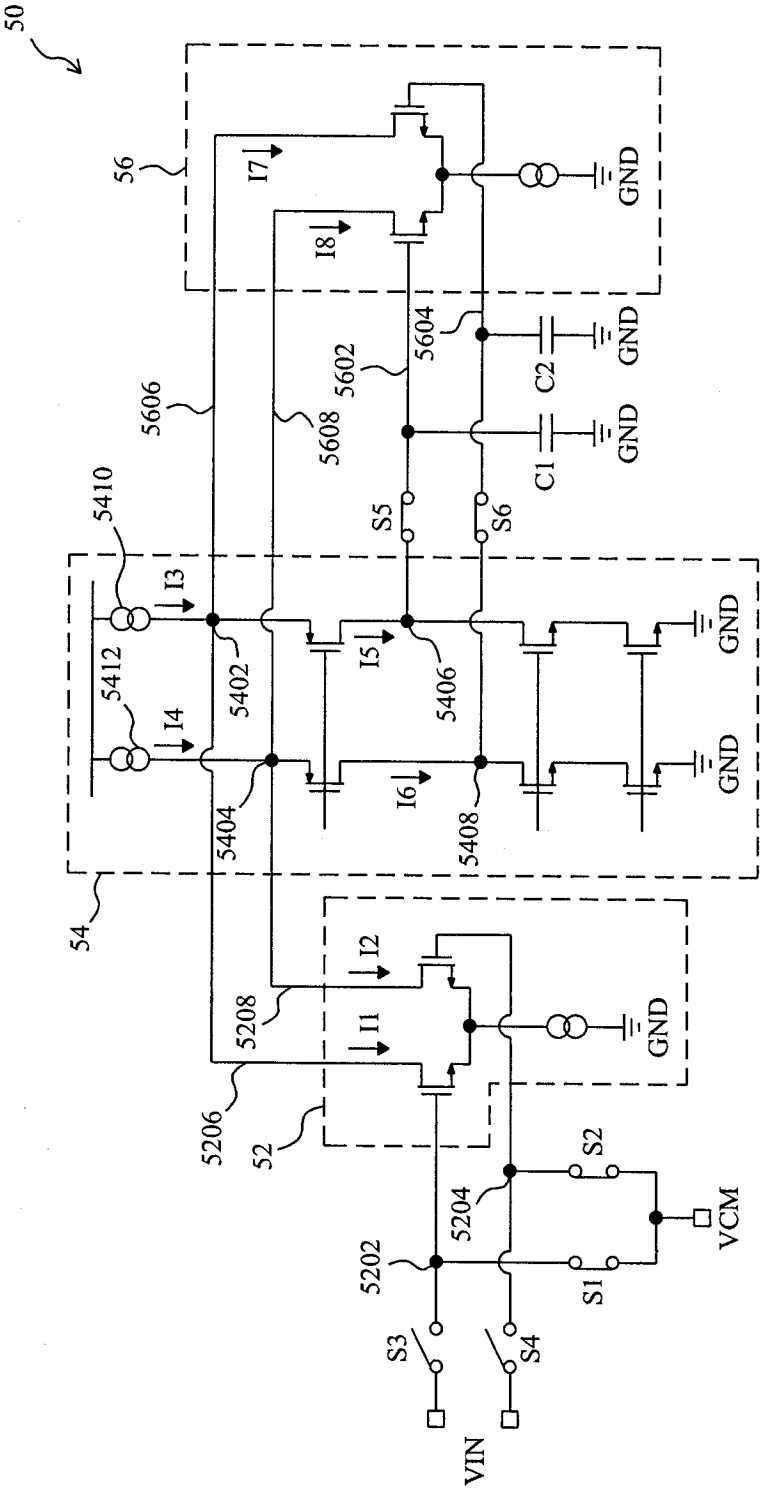


圖7

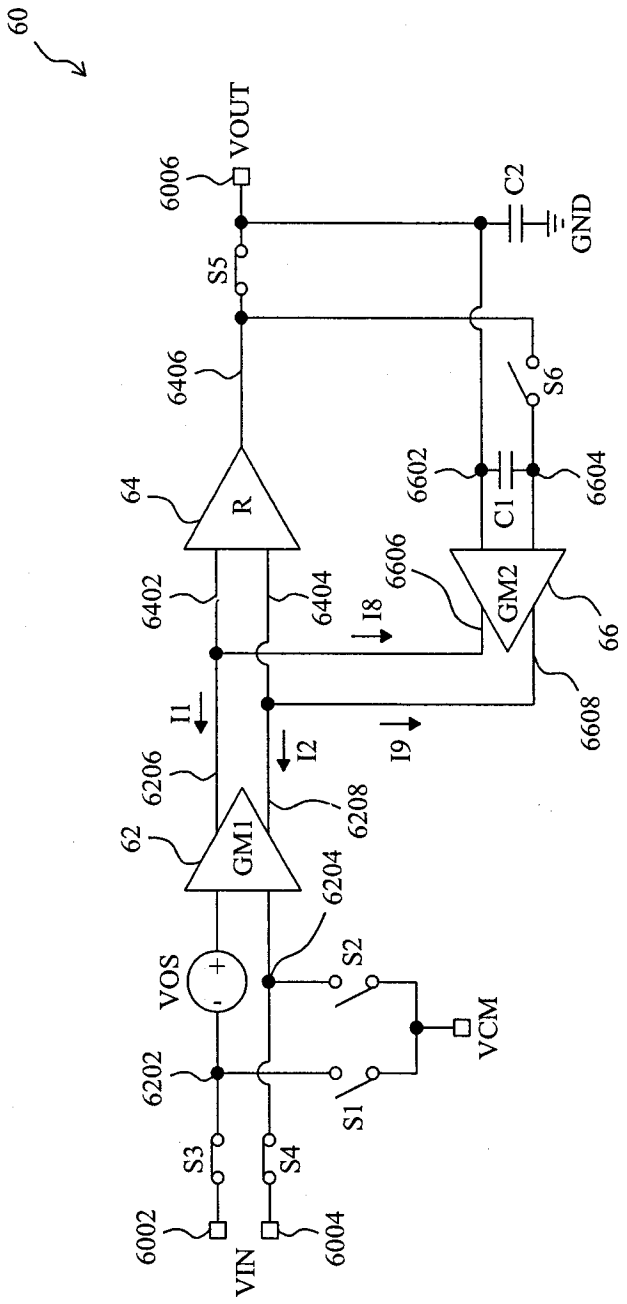

60
6006
VOUT
C2
GND
S5
6406
S6
64
R
6602
C1
6604
6606
GM2
66
6402
6404
I8
6608
I1
I2
I9
6206
6208
62
GM1
6204
VOS
S2
VCM
6202
S1
S3
S4
6002
6004
VIN

圖8

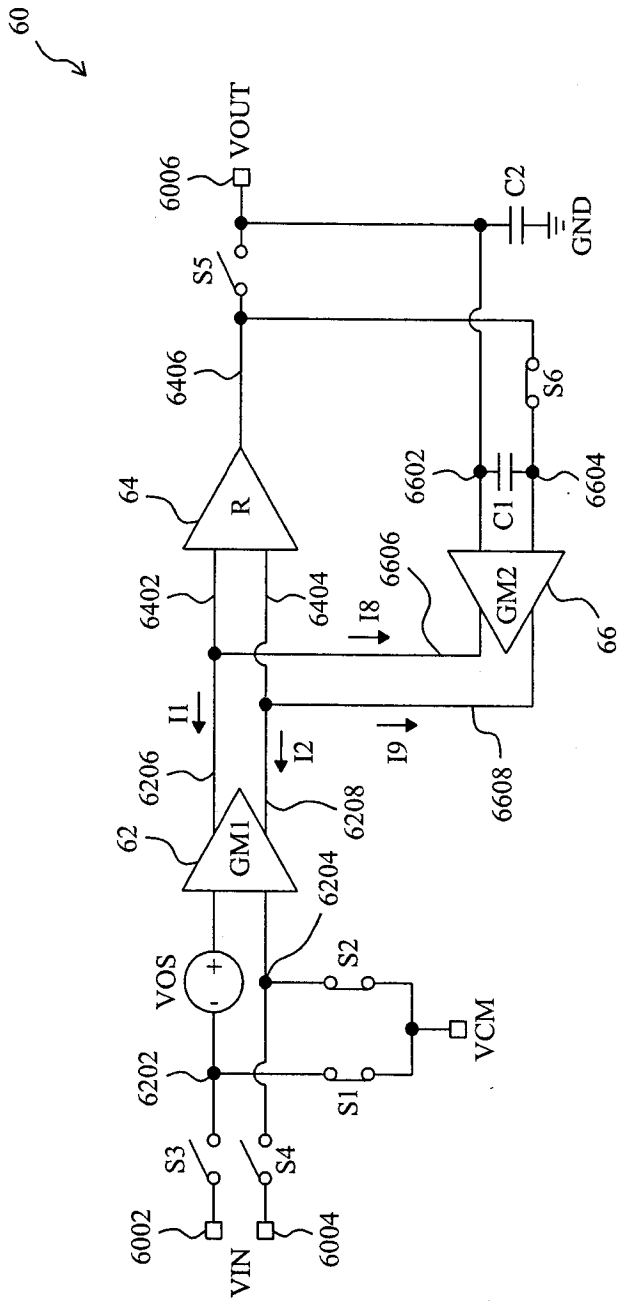

60
VOUT
6006
C2
GND
S5
6406
S6
64
R
6602
C1
6604
6606
GM2
66
6402
6404
I8
I1
I2
I9
6608
6206
6208
62
GM1
6204
VOS
S2
VCM
6202
S1
S3
S4
6002
6004
VIN

圖 6

200924373

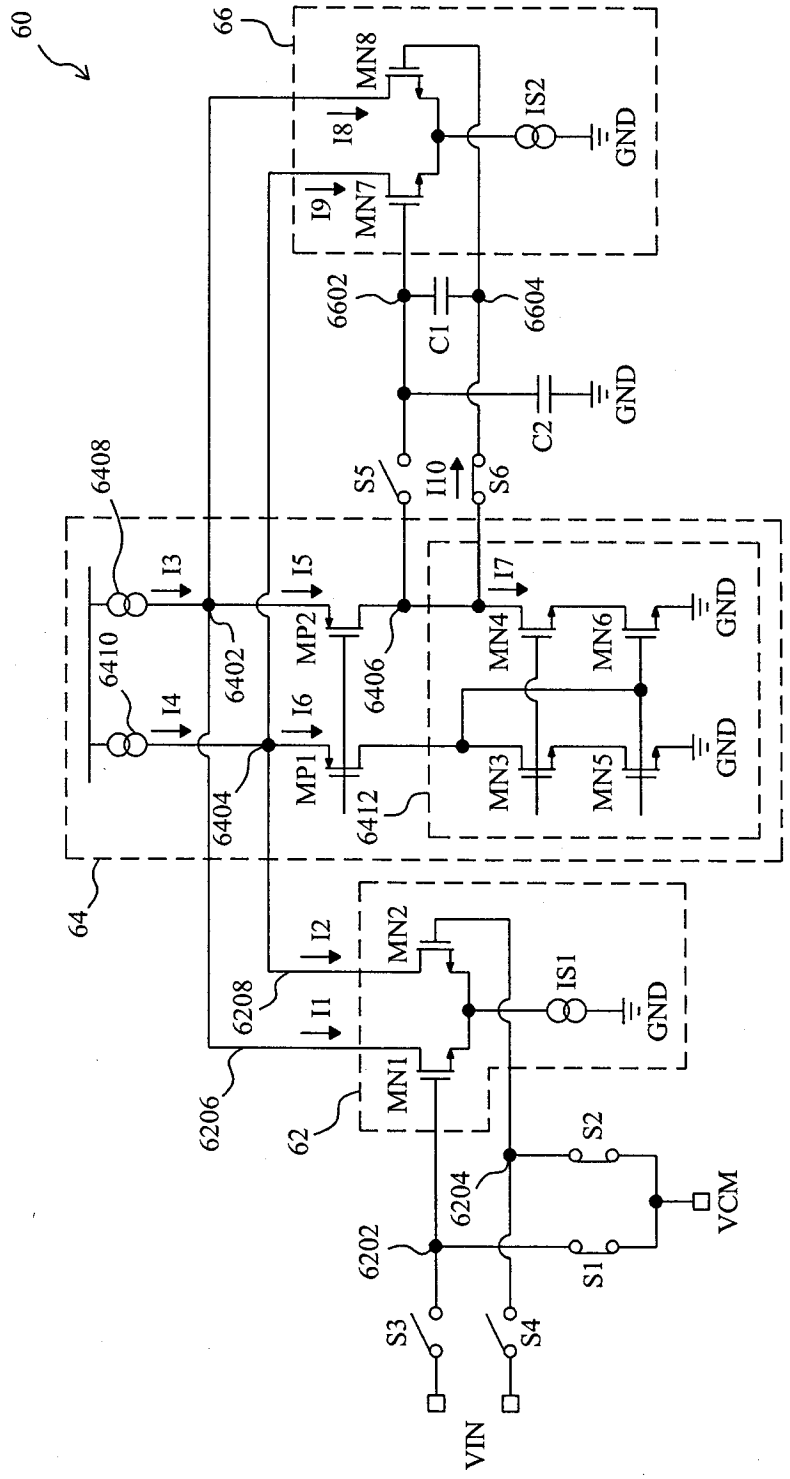


圖10

200924373

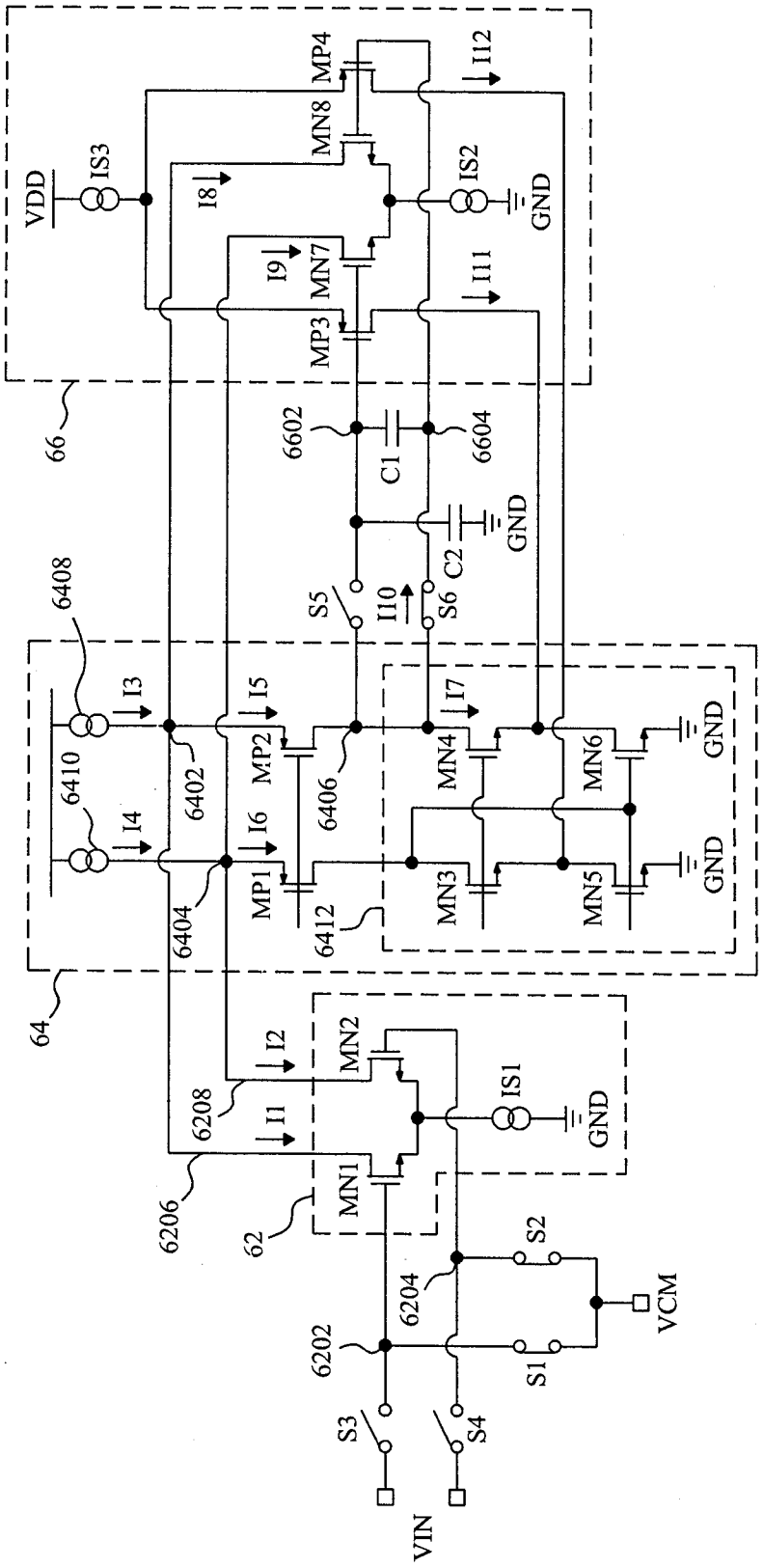


圖11

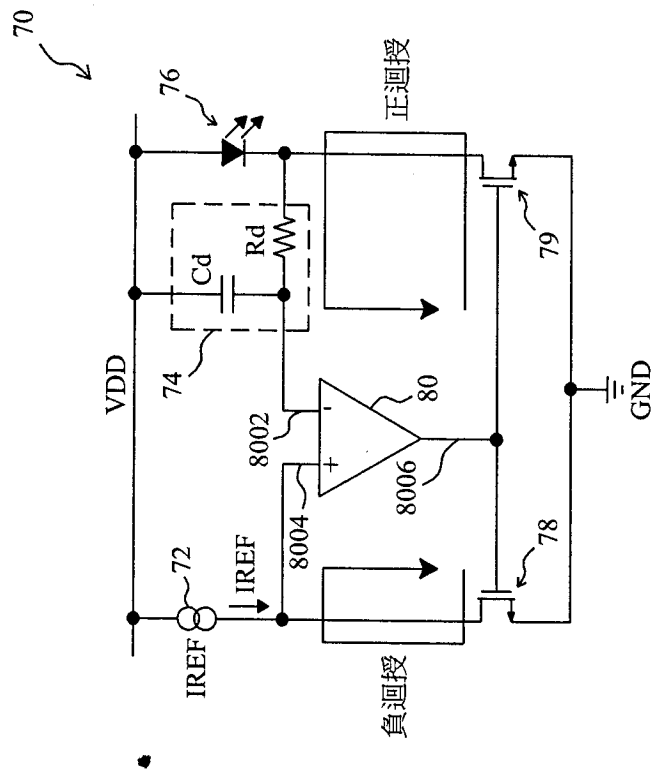

70
76
正迴授
Cd
Rd
79
VDD
74
80
8002
GND
8006
8004
78
72
IREF
IREF
負迴授

圖12

200924373

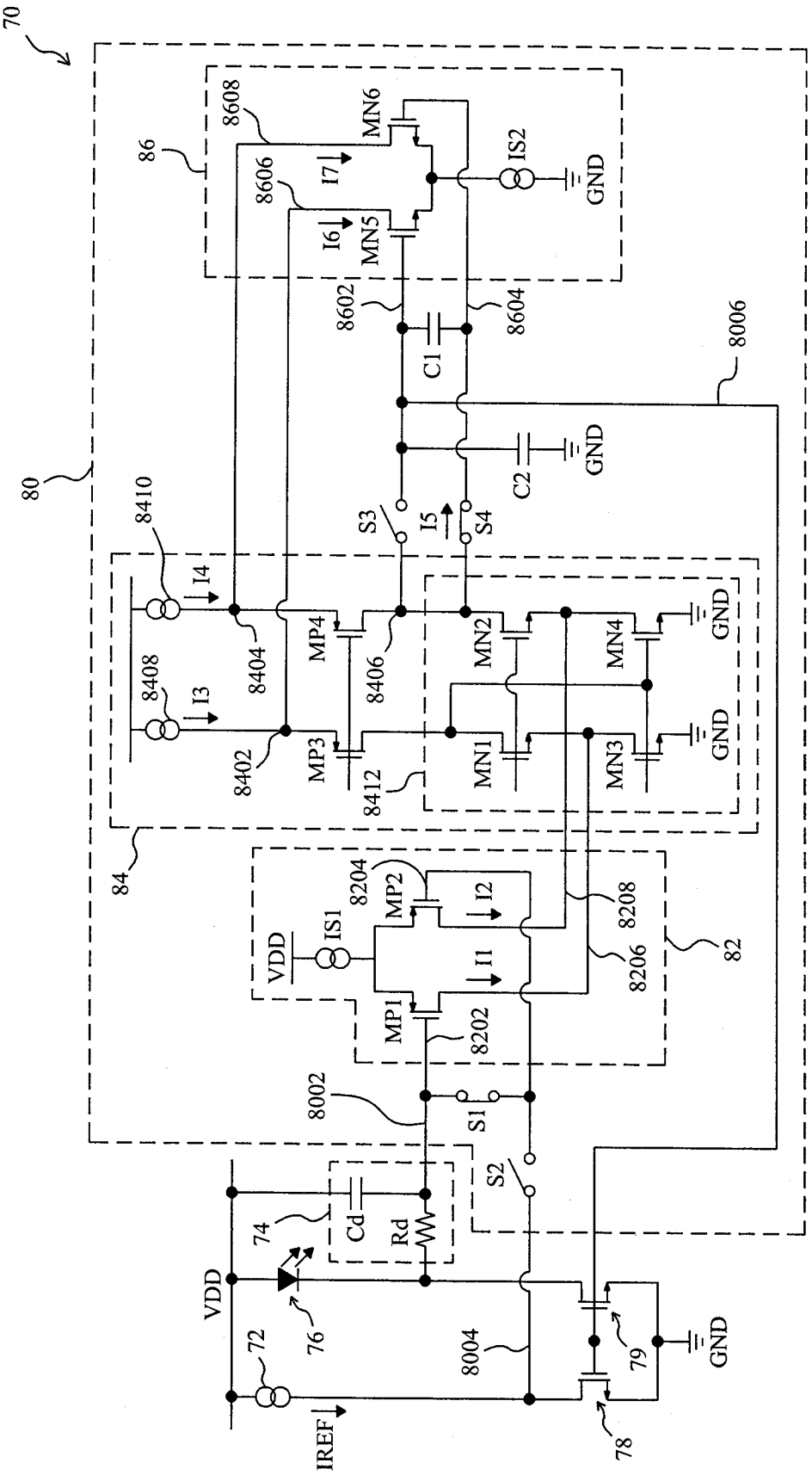


圖13

七、指定代表圖：

(一)本案指定代表圖為：第（8）圖。

(二)本代表圖之元件符號簡單說明:

60　運算放大器

6002　運算放大器 60 的輸入

6004　運算放大器 60 的輸入

6006　運算放大器 60 的輸出

62　轉導放大器

6202　轉導放大器 62 的輸入

6204　轉導放大器 62 的輸入

6206　轉導放大器 62 的輸出

6208　轉導放大器 62 的輸出

64　輸出級

6402　輸出級 64 的輸入

6404　輸出級 64 的輸入

6406　輸出級 64 的輸出

66　轉導放大器

6602　轉導放大器 66 的輸入

6604　轉導放大器 66 的輸入

6606　轉導放大器 66 的輸出

6608　轉導放大器 66 的輸出

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：